

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5514885号
(P5514885)

(45) 発行日 平成26年6月4日(2014.6.4)

(24) 登録日 平成26年4月4日(2014.4.4)

(51) Int.Cl.	F I
GO2F 1/133 (2006.01)	GO2F 1/133 575
GO2F 1/1368 (2006.01)	GO2F 1/133 550
GO2F 1/1343 (2006.01)	GO2F 1/1368
GO9G 3/36 (2006.01)	GO2F 1/1343
GO9G 3/20 (2006.01)	GO9G 3/36

請求項の数 9 (全 19 頁) 最終頁に続く

(21) 出願番号	特願2012-252613 (P2012-252613)	(73) 特許権者	501358079
(22) 出願日	平成24年11月16日 (2012.11.16)		友達光電股▲ふん▼有限公司
(62) 分割の表示	特願2009-102519 (P2009-102519) の分割		AU Optronics Corporation
原出願日	平成21年4月21日 (2009.4.21)		台湾新竹科学工業園區新竹市力行二路一号
(65) 公開番号	特開2013-65032 (P2013-65032A)		No. 1, Lt-Hsin Rd, 11,
(43) 公開日	平成25年4月11日 (2013.4.11)		Science-Based Industrial Park, Hsinchu,
審査請求日	平成24年11月19日 (2012.11.19)		Taiwan, R. O. C.
(31) 優先権主張番号	12/106,599	(74) 代理人	110000383
(32) 優先日	平成20年4月21日 (2008.4.21)		特許業務法人 エピス国際特許事務所
(33) 優先権主張国	米国 (US)	(72) 発明者	楊 振國
			台湾苗栗市高苗里中龍岡70號
		(72) 発明者	陳 建華
			台湾新竹縣竹北市莊敬五街52號14樓
			最終頁に続く

(54) 【発明の名称】 液晶ディスプレイパネルおよびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

a. 共通電極と、
 b. 列方向に配列される複数の走査線 $\{G_n\}$ (ただし $n = 1, 2, \dots, N$ であり) と、
 c. 前記複数の走査線 $\{G_n\}$ に交差し、かつ前記列方向に垂直な行方向に配列される複数のデータ線 $\{D_m\}$ (ただし $m = 1, 2, \dots, M$ であり) と、
 d. マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は 0 より大きい整数である) と、を含む液晶ディスプレイパネルであって、
 前記複数の画素 $\{P_{n,m}\}$ における各画素 $P_{n,m}$ は、少なくとも第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ を含んでおり、該第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ はそれぞれ副画素電極を有し、
 各第1の副画素 $P_{n,m}(1)$ および各第2の副画素 $P_{n,m}(2)$ は、前記走査線 G_n に電氣的に接続されるゲート、前記副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタを含み、
 各画素 $P_{n,m}$ の前記第1の副画素 $P_{n,m}(1)$ のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第2の副画素 $P_{n,m}(2)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第1の副画素 $P_{k,m}(1)$ の副画素電極に電氣的に接続され、ただし $k = n+1$ または $n-1$ 、かつ $k = 1, 2, \dots, N$ 、かつ N は 0 より大きい整数であり、または、各画素 $P_{n,m}$ の前記第2の副画素 $P_{n,m}(2)$ のトランジスタのドレインが前記

10

20

データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第 2 の副画素 $P_{k,m}(2)$ の副画素電極に電氣的に接続され、

画素 $P_{n,m}$ に表示される画像のグレースケール値 g はグレースケール電圧と関連しており、前記グレースケール電圧を前記画素 $P_{n,m}$ に印加するとき、前記画素 $P_{n,m}$ の前記第 1 および第 2 の副画素の副画素電極に電位差 $V_{1,2}(g)$ が生じ、なお、該電位差が前記グレースケール値 g に伴って変化するように前記複数の画素 $\{P_{n,m}\}$ を配置し、

(i) 前記グレースケール値 g が 0 から g_a の範囲にあるとき、前記グレースケール値 g の電位差 $V_{1,2}(g)$ がグレースケール値 $(g+1)$ の電位差 $V_{1,2}(g+1)$ より小さく、かつ

(ii) 前記グレースケール値 g が g_b から R の範囲にあるとき、前記グレースケール値 g の電位差 $V_{1,2}(g)$ がグレースケール値 $(g+1)$ の電位差 $V_{1,2}(g+1)$ より大きく、

ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表示される前記画像のグレースケールの階調に対応し、 h は 0 より大きい整数であって、 $R = (2^h - 1)$ であり、 $0 < g_a < g_b < R$ であり、かつ g_a および g_b はいずれも 0 より大きい整数であることを特徴とする液晶ディスプレイパネル。

【請求項 2】

各画素 $P_{n,m}$ が隣り合う 2 本の走査線 (G_n および G_{n+1}) と隣り合う 2 本のデータ線 (D_m および D_{m+1}) との間に位置することを特徴とする請求項 1 に記載の液晶ディスプレイパネル。

【請求項 3】

各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ のそれぞれが、前記副画素電極と前記共通電極との間に電氣的且つ並列に接続される液晶コンデンサおよび蓄積コンデンサと、前記走査線 G_n に電氣的に接続されるゲート、前記副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタと、をさらに含むことを特徴とする請求項 2 に記載の液晶ディスプレイパネル。

【請求項 4】

a. 共通電極と、
b. 列方向に配列される複数の走査線 $\{G_n\}$ (ただし $n = 1, 2, \dots, N$ であり) と、
c. 前記複数の走査線 $\{G_n\}$ に交差し、かつ前記列方向に垂直な行方向に配列される複数のデータ線 $\{D_m\}$ (ただし $m = 1, 2, \dots, M$ であり) と、
d. マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は 0 より大きい整数である) と、を含む液晶ディスプレイパネルであって、

各画素 $P_{n,m}$ が少なくとも第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ を含んでおり、前記第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ はそれぞれ副画素電極を有し、

各第 1 の副画素 $P_{n,m}(1)$ および各第 2 の副画素 $P_{n,m}(2)$ は、前記走査線 G_n に電氣的に接続されるゲート、前記副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタを含み、

各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第 1 の副画素 $P_{k,m}(1)$ の副画素電極に電氣的に接続され、ただし $k = n+1$ または $n-1$ 、かつ $k = 1, 2, \dots, N$ 、かつ N は 0 より大きい整数であり、または、各画素 $P_{n,m}$ の前記第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第 2 の副画素 $P_{k,m}(2)$ の副画素電極に電氣的に接続され、

10

20

30

40

50

画素に表示される画像のグレースケール値 g はグレースケール電圧と関連しており、前記グレースケール電圧を前記画素 $P_{n,m}$ に印加するとき、前記画素 $P_{n,m}$ の前記第 1 および第 2 の副画素の副画素電極に電位差 $V_{1,2}(g)$ が生じ、かつ該電位差が前記グレースケール値 g に伴って変化するように前記複数の画素 $\{P_{n,m}\}$ を配置し、

(i) 前記グレースケール値 g が 0 から g_a の範囲にあるとき、前記グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_a を有し、

(ii) 前記グレースケール値 g が g_a から g_b の範囲にあるとき、前記グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_b を有し、かつ

(iii) 前記グレースケール値 g が g_b から R の範囲にあるとき、前記グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_c を有し、

ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表示される前記画像のグレースケールの階調に対応し、 h は 0 より大きい整数で、 $R = (2^h - 1)$ であり、 $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも 0 より大きい整数であることを特徴とする液晶ディスプレイパネル。

【請求項 5】

a. 共通電極と、

b. 列方向に配列される複数の走査線 $\{G_n\}$ (ただし $n = 1, 2, \dots, N$ であり) と、

c. 前記複数の走査線 $\{G_n\}$ に交差し、かつ前記列方向に垂直な行方向に配列される複数のデータ線 $\{D_m\}$ (ただし $m = 1, 2, \dots, M$ であり) と、

d. マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は 0 より大きい整数である) と、を含む液晶ディスプレイパネルであって、

前記複数の画素 $\{P_{n,m}\}$ の各々が少なくとも第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ を含んでおり、該第 1 及び第 2 の副画素は、それぞれ副画素電極を有し、

各第 1 の副画素 $P_{n,m}(1)$ および各第 2 の副画素 $P_{n,m}(2)$ は、前記走査線 G_n に電氣的に接続されるゲート、前記副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタを含み、

各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第 1 の副画素 $P_{k,m}(1)$ の副画素電極に電氣的に接続され、ただし $k = n+1$ または $n-1$ 、かつ $k = 1, 2, \dots, N$ 、かつ N は 0 より大きい整数であり、または、各画素 $P_{n,m}$ の前記第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 $P_{n,m}$ の前記第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインが各画素 $P_{k,m}$ の前記第 2 の副画素 $P_{k,m}(2)$ の副画素電極に電氣的に接続され、

画素に表示される画像のグレースケール値 g はグレースケール電圧と関連しており、前記グレースケール電圧を前記画素 $P_{n,m}$ に印加するとき、前記画素 $P_{n,m}$ の前記第 1 および第 2 の副画素の副画素電極に電位差 $V_{1,2}(g)$ が生じ、該電位差が前記画素に表示される前記画像のグレースケール値 g に伴って変化するように前記複数の画素 $\{P_{n,m}\}$ を配置し、

ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表示される前記画像のグレースケールの階調に対応し、 h は 0 より大きい整数、 $R = (2^h - 1)$ であることを特徴とする液晶ディスプレイパネル。

【請求項 6】

カラーウォッシュアウト (color washout) を改善する液晶ディスプレイパネルの駆動方法であって、

a. 液晶ディスプレイパネルを提供する工程を含み、該液晶ディスプレイパネルは、

(i) 共通電極と、

(ii) 列方向に配列される複数の走査線 $\{G_n\}$ (ただし $n = 1, 2, \dots, N$ である) と

10

20

30

40

50

(i i i) 前記複数の走査線 { G_n } に交差し、かつ前記列方向に垂直な行方向に配列される複数のデータ線 { D_m } (ただし m = 1, 2, ..., M である) と、

(i v) マトリクス状に配列される複数の画素 { P_{n, m} } (ただし n = 1, 2, ..., N, m = 1, 2, ..., M であり、かつ N および M は 0 より大きい整数である) と、 を含んでおり、

該複数の画素 { P_{n, m} } の各画素 P_{n, m} が第 1 の副画素 P_{n, m} (1) および第 2 の副画素 P_{n, m} (2) を少なくとも含んでおり、かつ該第 1 及び第 2 の副画素はそれぞれ副画素電極を有し、

各第 1 の副画素 P_{n, m} (1) および各第 2 の副画素 P_{n, m} (2) は、前記走査線 G_n に電氣的に接続されるゲート、前記副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタを含み、

各画素 P_{n, m} の前記第 1 の副画素 P_{n, m} (1) のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 P_{n, m} の前記第 2 の副画素 P_{n, m} (2) のトランジスタのドレインが各画素 P_{k, m} の前記第 1 の副画素 P_{k, m} (1) の副画素電極に電氣的に接続され、ただし k = n+1 または n-1、かつ k = 1, 2, ..., N、かつ N は 0 より大きい整数であり、または、各画素 P_{n, m} の前記第 2 の副画素 P_{n, m} (2) のトランジスタのドレインが前記データ線 D_m に電氣的に接続され、各画素 P_{n, m} の前記第 1 の副画素 P_{n, m} (1) のトランジスタのドレインが各画素 P_{k, m} の前記第 2 の副画素 P_{k, m} (2) の副画素電極に電氣的に接続されており、

b . 複数の駆動信号を前記液晶ディスプレイパネルに印加して、各画素の第 1 および第 2 の副画素の副画素電極に電位差 $V_{12}(g)$ を生成させ、かつ該電位差を前記画素に表示される画像のグレースケール値 g に伴って変化させる工程を更に含み、

ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表現される前記画像の階調に対応し、h は 0 より大きい整数であり、かつ $R = (2^h - 1)$ であることを特徴とする駆動方法。

【請求項 7】

a . 0 $g = g_a$ であるとき、 $V_{12}(g) < V_{12}(g+1)$ 、かつ

b . $g = g_b = R$ であるとき、 $V_{12}(g) > V_{12}(g+1)$ であり、

ただし $0 < g_a = g_b < R$ であり、 g_a および g_b はいずれも 0 より大きい整数であることを特徴とする請求項 6 に記載の駆動方法。

【請求項 8】

a . 0 $g = g_a$ であるとき、 $V_{12}(g) = V_a$ 、

b . $g = g_a = g_b$ であるとき、 $V_{12}(g) = V_b$ 、かつ

c . $g = g_b = R$ であるとき、 $V_{12}(g) = V_c$ であり、

ただし $0 < g_a = g_b < R$ であり、 g_a および g_b はいずれも 0 より大きい整数であり、 V_a 、 V_b および V_c は定電圧であり、かつ $V_a > V_b > V_c$ であることを特徴とする請求項 6 に記載の駆動方法。

【請求項 9】

前記複数の駆動信号を生成する工程をさらに含むことを特徴とする請求項 6 に記載の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶ディスプレイに関し、特に液晶ディスプレイ装置において、カラーウォッシュアウト (color washout) を改善する液晶ディスプレイパネルに関する。

【背景技術】

【0002】

液晶ディスプレイ (liquid crystal display, LCD) は、低消費電力且つ高画質な画像表示ができるため、表示装置として汎用されている。液晶ディスプレイ装置は、複数の液晶セルおよび画素素子から構成される液晶ディスプレイパネルを含み、各画素素子は

10

20

30

40

50

対応する液晶セルに接続され、かつ液晶コンデンサおよび蓄積コンデンサ、ならびに、液晶コンデンサおよび蓄積コンデンサに電氣的に接続される薄膜トランジスタ (thin film transistor, TFT) を含む。基本的に、これら画素素子は、複数の画素列 (pixel rows) と複数の画素行 (pixel columns) を有するマトリクス状に配列される。通常、走査信号がこれらの画素列に順次に印加されて、画素素子を一つずつ連続的にオンにする。走査信号を画素列に印加して、該画素列における画素素子の対応する薄膜トランジスタをオンすると同時に、該画素列のソース信号 (画像信号) を複数の画素行に印加して、該画素列の対応する液晶コンデンサと蓄積コンデンサを変化させる。これにより該画素列に対応する液晶セルを配向させて、光線の透過率を制御する。すべての画素列にこのプロセスを繰り返すことで、画像信号としてのソース信号に対応するすべての画素素子に供給して、画像信号を表示させる。

10

【0003】

液晶分子 (liquid crystal molecules) はその細長い特徴で、常にある特定方向に配列される。液晶ディスプレイパネルにおいて、液晶セルの中の液晶分子を透過する光線の透過率は、液晶分子の配列方向によって決められる。例えば、ねじれネマチック (twist nematic, TN) 型の液晶ディスプレイにおいて、液晶分子が傾斜状態を呈したとき、光の入射方向は各種異なる反射率の影響を受ける。液晶ディスプレイの機能 (functionality) は複屈折効果 (birefringence effect) に頼るため、光線の透過率は観察する角度によって変化する。この光線の透過率の違いによって、液晶ディスプレイを見る最適な角度が狭い視野角に制限されてしまう。液晶ディスプレイの視野角が制限されることは、液晶ディスプレイの最大の欠点の一つであり、液晶ディスプレイの応用を制限する主な要因でもある。

20

【0004】

すでに、例えばインプレーンスイッチング (in-plane switching, IPS) モードおよびマルチドメイン垂直配向 (multi-domain vertical alignments, MVA) など、液晶ディスプレイの視野角を広げるいくつかの方法が知られている。インプレーンスイッチングモードは、櫛状のインターデジタル電極 (comb-like inter-digitized electrodes) によって基板の平面内に電界を発生し、液晶分子を基板に沿って配向させることで広視野角を実現するものであり、広視野角モニターまたはその他の用途に用いられている。しかし、インプレーンスイッチングモードは広視野角を実現することはできるが、高電圧及び低開口率 (aperture ratio) を必要とする。また、インプレーンスイッチングモードには、その平面の電界構造に起因する深刻な残像現象の問題がある。またマルチドメイン垂直配向は、突起構造により液晶分子をそれぞれ異なる方向に傾斜させるものである。しかし、マルチドメイン垂直配向は、製造プロセスにおいてフォトリソグラフィ (photolithography) のステップを余分に必要とする。

30

【0005】

従って、依然として上述したような欠陥を解決する必要がある。

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の目的は、カラーウォッシュアウト (color washout) を改善する液晶ディスプレイパネルを提供することにある。

40

【課題を解決するための手段】

【0007】

本発明の1つの態様は、カラーウォッシュアウトを改善する液晶ディスプレイパネルに関する。1つの実施例において、該液晶ディスプレイパネルは、マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は0より大きい整数である) を含み、各画素 $P_{n,m}$ は、少なくとも副画素電極をそれぞれ有する第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ を含む。

【0008】

50

1つの実施例において、画素 $P_{n,m}$ に表示される画像のグレースケール値 g は、グレースケール電圧と関連しており、グレースケール電圧を画素 $P_{n,m}$ に印加するとき、これら複数の画素 $\{P_{n,m}\}$ は、画素 $P_{n,m}$ の第1および第2の副画素の副画素電極に電位差 $V_{12}(g)$ が生じるように配置され、なお、前記電位差 $V_{12}(g)$ は、グレースケール値 g に伴って変化し、(i)グレースケール g が0から g_a の範囲内にあるとき、グレースケール値 g の電位差 $V_{12}(g)$ がグレースケール値 $(g+1)$ の電位差 $V_{12}(g+1)$ より小さく、かつ(ii)グレースケール値 g が g_b から R の範囲内にあるとき、グレースケール値 g の電位差 $V_{12}(g)$ がグレースケール値 $(g+1)$ の電位差 $V_{12}(g+1)$ より大きい(ただし $g=0,1,2,\dots,R$ であって h ビットで表現される画像のグレースケールに対応し、 h は0より大きい整数、 $R=(2^h-1)$ であり、 $0 < g_a < g_b < R$ であり、かつ g_a および g_b はいずれも0より大きい整数である)。

10

【0009】

上記液晶ディスプレイパネルは、共通電極と、列方向に配列される複数の走査線 $\{G_n\}$ (ただし $n=1,2,\dots,N$ である)と、および複数の走査線 $\{G_n\}$ と交差し、かつ列方向に垂直な行方向に配列される複数のデータ線 $\{D_m\}$ (ただし $m=1,2,\dots,M$ である)と、をさらに含み、各画素 $P_{n,m}$ は隣り合う2本の走査線(G_n および G_{n+1})と隣り合う2本のデータ線(D_m および D_{m+1})との間に位置する。

【0010】

1つの実施例において、画素 $P_{n,m}$ の各第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ は、副画素電極と共通電極との間に電氣的且つ並列に接続される液晶コンデンサおよび蓄積コンデンサ、ならびに、走査線 G_n に電氣的に接続されるゲート、副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタをさらに含む。

20

【0011】

さらに、本発明は液晶ディスプレイパネルに関する。1つの実施例において、該液晶ディスプレイパネルは、マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n=1,2,\dots,N$ 、 $m=1,2,\dots,M$ であり、かつ N および M は0より大きい整数である)を含み、各画素 $P_{n,m}$ は、副画素電極をそれぞれ有する第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ を少なくとも含む。画素に表示される画像のグレースケール値 g はグレースケール電圧と関連し、複数の画素 $\{P_{n,m}\}$ は、グレースケール電圧が画素 $P_{n,m}$ に印加されるとき、画素 $P_{n,m}$ の第1および第2の副画素の副画素電極に電位差 $V_{12}(g)$ が生じ、且つ、グレースケール値 g に伴って変化する。即ち、(i)グレースケール値 g が0から g_a の範囲にあるときにグレースケール値 g の電位差 $V_{12}(g)$ が定電圧 V_a を有し、(ii)グレースケール値 g が g_a から g_b の範囲にあるときにグレースケール値 g の電位差 $V_{12}(g)$ が定電圧 V_b を有し、かつ(iii)グレースケール値 g が g_b から R の範囲にあるときにグレースケール値 g の電位差 $V_{12}(g)$ が定電圧 V_c を有する(ただし $g=0,1,2,\dots,R$ であって h ビットで表示される画像のグレースケール値の階調に対応し、 h は0より大きい整数、 $R=(2^h-1)$ である。さらに、 $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも0より大きい整数である)。

30

40

【0012】

さらに、本発明は液晶ディスプレイパネルに関する。1つの実施例において、該液晶ディスプレイパネルは、マトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n=1,2,\dots,N$ 、 $m=1,2,\dots,M$ であり、かつ N および M は0より大きい整数である)を含み、各画素 $P_{n,m}$ が副画素電極をそれぞれ有する第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ を少なくとも含む。1つの実施例において、画素に表示される画像のグレースケール値 g はグレースケール電圧と関連し、複数の画素 $\{P_{n,m}\}$ は、グレースケール電圧が画素 $P_{n,m}$ に印加されるとき、画素 $P_{n,m}$ の第1および第2の副画素の副画素電極に電位差 $V_{12}(g)$ が生じると共に、該電位差が画素に表示される

50

画像のグレースケール値 g に伴って変化するように構成される（ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表示される画像のグレースケール値の階調に対応し、 h は 0 より大きい整数、 $R = (2^h - 1)$ である）。

【0013】

また、本発明は、カラーウォッシュアウト (color washout) を改善する液晶ディスプレイパネルの駆動方法に関する。1つの実施例において、該方法は、液晶ディスプレイパネルを提供することを含む。該ディスプレイパネルはマトリクス状に配列される複数の画素 $\{P_{n,m}\}$ （ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は 0 より大きい整数である）を含む。更に、該方法は、各画素 $P_{n,m}$ は、それぞれ副画素電極を有する第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ を少なくとも含む。各画素の第 1 および第 2 の副画素の副画素電極に、画素に表示される画像のグレースケール値 g に伴って変化する電位差 $V_{1,2}(g)$ が生じるように、液晶ディスプレイパネルに複数の駆動信号を印加すること（ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表現される画像のグレースケールに対応し、 h は 0 より大きい整数であり、かつ $R = (2^h - 1)$ である）も含む。

10

【0014】

上記駆動方法の 1 つの実施例において、画素 $P_{n,m}$ の第 1 および第 2 の副画素の副画素電極に生じる電位差 $V_{1,2}(g)$ は次の関係を満たす。

【0015】

(1) . $0 \leq g < g_a$ であるとき、 $V_{1,2}(g) < V_{1,2}(g+1)$ 、かつ
 (2) . $g_b \leq g < R$ であるとき、 $V_{1,2}(g) > V_{1,2}(g+1)$ である
 (ただし $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも 0 より大きい整数である)。

20

【0016】

上記駆動方法の別の実施例において、電位差 $V_{1,2}(g)$ は次の関係を満たす。

【0017】

(i) . $0 \leq g < g_a$ であるとき、 $V_{1,2}(g) = V_a$ 、
 (ii) . $g_a \leq g < g_b$ であるとき、 $V_{1,2}(g) = V_b$ 、かつ
 (iii) . $g_b \leq g < R$ であるとき、 $V_{1,2}(g) = V_c$ である
 (ただし $0 < g_a < g_b < R$ 、 g_a および g_b はいずれも 0 より大きい整数であり、 V_a 、 V_b および V_c は定電圧であり、かつ $V_a > V_b > V_c$ である)。

30

【発明の効果】

【0018】

本発明によれば、液晶ディスプレイ装置のカラーウォッシュアウト (color washout) の問題が解消される。

【図面の簡単な説明】

【0019】

【図 1】本発明の実施例による液晶ディスプレイパネルの一部の等価回路を示すブロック図である。

【図 2】(a) は本発明の実施例による液晶ディスプレイパネルに印加される駆動信号を示す波形図である。(b) は液晶ディスプレイパネルのレイアウトを示す略図であり、ゲート線 G_1 および G_2 に電氣的に接続されるトランジスタはオンであって、ゲート線 G_3 に電氣的に接続されるトランジスタはオフである。

40

【図 3】(a) は図 2 (b) の液晶ディスプレイパネルに印加される駆動信号を示す波形図である。(b) は液晶ディスプレイパネルのレイアウトを示す略図であり、ゲート線 G_1 に電氣的に接続されるトランジスタはオンであって、ゲート線 G_2 および G_3 に電氣的に接続されるトランジスタはオフである。

【図 4】(a) は図 2 (b) の液晶ディスプレイパネルに印加される駆動信号を示す波形図である。(b) は液晶ディスプレイパネルのレイアウトを示す略図であり、ゲート線 G_1 に電氣的に接続されるトランジスタはオフであって、ゲート線 G_2 および G_3 に電氣的

50

に接続されるトランジスタはオンである。

【図5】(a)は図2(b)の液晶ディスプレイパネルに印加される駆動信号を示す波形図である。(b)は液晶ディスプレイパネルのレイアウトを示す略図であり、ゲート線 G_1 および G_3 に電氣的に接続されるトランジスタはオフであって、ゲート線 G_2 に電氣的に接続されるトランジスタはオンである。

【図6】(a)は本発明の実施例による液晶ディスプレイパネルの画素に画像を表示する為に、液晶ディスプレイパネルの画素の第1および第2の副画素電極の電圧とグレースケール値との関係を表すシミュレーション結果を示す図である。(b)は本発明の実施例による液晶ディスプレイパネルの画素に画像を表示する為に、液晶ディスプレイパネルの画素の第1および第2の副画素電極の電圧とグレースケール値との関係を表す実験結果を示す図である。

10

【図7】(a)は図6の実施例による液晶ディスプレイパネルにおいて、画素の第1の副画素電極の電圧と第2の副画素電極の電圧との関係を表すシミュレーション結果を示す図である。(b)は図6の実施例による液晶ディスプレイパネルにおいて、画素の第1の副画素電極の電圧と第2の副画素電極の電圧との関係を表す実験結果を示す図である。

【図8】(a)は図6の実施例による液晶ディスプレイパネルにおいて、画素の第1及び第2の副画素電極の電圧差とグレースケール値との関係を表すシミュレーション結果を示す図である。(b)は図6の実施例による液晶ディスプレイパネルにおいて、画素の第1及び第2の副画素電極の電圧差とグレースケール値との関係を表す実験結果を示す図である。

【図9】(a)は図6の実施例による液晶ディスプレイパネルのガンマ曲線を表すシミュレーション結果を示す図である。(b)は図6の実施例による液晶ディスプレイパネルのガンマ曲線を表す実験結果を示す図である。

20

【図10】本発明の実施例による液晶ディスプレイパネルの画素に画像を表示する為に、液晶ディスプレイパネルの画素の第1および第2の副画素電極の電圧とグレースケール値との関係を表すシミュレーション結果を示す図である。

【図11】図10の実施例による液晶ディスプレイパネルにおいて、画素の第1の副画素電極の電圧と第2の副画素電極の電圧との関係を表すシミュレーション結果を示す図である。

【図12】図10の実施例による液晶ディスプレイパネルにおいて、画素に画像を表示する為に、液晶ディスプレイパネルの画素の第1および第2の副画素電極の電圧差とグレースケール値との関係を表すシミュレーション結果を示す図である。

30

【図13】図10の実施例による液晶ディスプレイパネルのガンマ曲線を表すシミュレーション結果を示す図である。

【発明を実施するための形態】

【0020】

上述した本発明の目的、特徴および長所がより明確に判るよう、以下に好適な実施例を挙げ、図面を参照しながら、本発明をより詳細に説明する。図面において同じ符号は同じ構成要素を示す。以下の説明を読めば、当業者は容易に変更および変形を加えることができる。

【0021】

40

以下に実施例を挙げ、図面を参照しながら本発明を詳細に説明する。よって、当業者であれば、変更および修飾を行うことができる。本発明の各種実施例を以下に詳述する。説明する過程において、全図面における同じ符号は同じ構成要素を示している。

【0022】

ここで用いられる“ガンマ(gamma)”および/または“ガンマ曲線(gamma curve)”という用語は、画像表示システムの輝度特性を言う。例えば、液晶ディスプレイ装置の光線透過率対グレースケール値の特性を示す。ガンマは、単一の数値パラメータで該画像表示システムのグレースケールと輝度間の非線形関係を要約するものである。

【0023】

グレースケールという用語は、画像の(不連続な)灰色の階調、または画像に対し観察

50

される光線の量を表す。画像の輝度を h ビット (h は0より大きい整数である)のグレースケールで表すと、グレースケールは黒を表す0から白を表す($2^h - 1$)の値をとり、中間の値は光線の透過率によるグレースケールの階調を表す。液晶ディスプレイ装置において、液晶を透過する光線の量によりグレースケールを表す。

【0024】

本明細書に用いられる“グレースケール電圧”および“駆動電圧”という用語は、データドライバが生成する電圧のことを言い、液晶ディスプレイ装置の特定の領域または画素の駆動に用いられ、且つ液晶ディスプレイ装置の特定の領域または画素に表示される画像フレームのグレースケールに対応している。

【0025】

本明細書に用いられる“光線の透過率(light transmittance) / 透過率(transmission)”、および“輝度(luminance)”という用語は、本明細書では同義の用語であって、液晶ディスプレイ装置の特定の領域を透過する光線の量のことを表す。

【0026】

液晶ディスプレイパネルの液晶セルにおいて、液晶分子の配向によって透過する光線の透過率を決めることはすでに公知されている。例えば、ねじれネマチック(twist nematic, TN)型の液晶ディスプレイにおいて、液晶分子が傾斜状態を呈したとき、光の入射方向は各種異なる反射率の影響を受ける。液晶ディスプレイの機能(functionality)は複屈折効果(birefringence effect)に依るため、光線の透過率を見る角度によって変わる。このような光線の透過率の違いにより、液晶ディスプレイを見る最適な角度が狭い視野角に制限されてしまう。また、液晶ディスプレイパネルにおいて、異なるグレースケール値に対し、液晶の応答時間(response time)がそれぞれ異なる。例えば、8ビットのデータ信号では通常、グレースケール値が255のときの応答時間が、他のグレースケール値のときと比べ短い。液晶ディスプレイパネルの異なる領域における異なるグレースケール値にとって、その異なるグレースケール値における応答時間の違いが、ガンマ曲線のずれ(deviations)を生じることがある。

【0027】

よって、本発明は更にカラーシーケンシャル(color-sequential)液晶ディスプレイ装置の欠点を克服する方法を提供する。

【0028】

以下に本発明の各実施例について、図1~13を参照しながら説明する。以上で開示および記載したように本発明の目的により、本発明の1つの態様は、カラーウォッシュアウトを改善する液晶ディスプレイパネルに関する。1つの実施例において、該液晶ディスプレイパネルは、マトリクス状に配列される複数の画素を含む。各画素は、少なくとも第1の副画素と第2の副画素を含んでおり、該第1及び第2の副画素はそれぞれ副画素電極を有する。画素に表示される画像のグレースケール値 g はグレースケール電圧と関連しており、複数の画素は、グレースケール電圧が画素に印加されるとき、画素の第1および第2の副画素の副画素電極に電位差が生じ、且つ、画素に示される画像のグレースケール値 g に伴って変化するように構成される(ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表現される画像のグレースケールに対応し、 h は0より大きい整数である)。画素の第1および第2の副画素の副画素電極に生じる電位差によって、画素の第1および第2の副画素中の液晶分子は異なる配向を持つようになり、これにより液晶ディスプレイパネルのカラーウォッシュアウトが改善される。

【0029】

図1は、本発明の実施例による液晶ディスプレイパネルの一部を示すブロック図である。液晶ディスプレイパネル100は、共通電極160と、列(走査)方向130に配列される複数の走査線 $G_1, G_2, \dots, G_{n-1}, G_n, G_{n+1}, \dots, G_N$ と、複数の走査線 $G_1, G_2, \dots, G_{n-1}, G_n, G_{n+1}, \dots, G_N$ と交差し、かつ列方向130に垂直な行方向140に配列される複数のデータ線 $D_1, D_2, \dots, D_{m-1}, D_m, D_{m+1}, \dots, D_M$ とを含む。 N および M は0より大きい整数である。液晶ディスプレイパネル100はさらに、

10

20

30

40

50

マトリクス状に配列される複数の画素 $\{P_{n,m}\}110$ を含む。各画素 $P_{n,m}110$ は隣り合う2本の走査線(G_n および G_{n+1})と隣り合う2本のデータ線(D_m および D_{m+1})との間に位置する。本発明の実施例を説明するために、図1には液晶ディスプレイパネル100の4本の走査線 G_{n-1}, G_n, G_{n+1} , および G_{n+2} 、2本のデータ線 D_m および D_{m+1} 、ならびに対応する3個の画素のみを示している。

【0030】

さらに、各画素 $P_{n,m}110$ は、2個またはそれ以上の副画素を備えるように構成されている。図1に示されるように、例えば、画素 $P_{n,m}110$ は、隣り合う2本の走査線(G_n および G_{n+1})と、隣り合う2本の走査線(G_n および G_{n+1})に交差する隣り合う2本のデータ線(D_m および D_{m+1})との間に位置し、かつ第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ を備える。第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ のそれぞれは、副画素電極115a/115bと、液晶コンデンサ113a/113bと、蓄積コンデンサ114a/114bと、トランジスタ112/116と、を含む。各画素はhピットの画像データを表示することができる。

10

【0031】

画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ の液晶コンデンサ113aおよび蓄積コンデンサ114aはいずれも、共通電極160と画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ の副画素電極115aとの間に電氣的且つ並列に接続される。画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ のトランジスタ112は、走査線 G_n に電氣的に接続されるゲート112g、画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ の副画素電極115aに電氣的に接続されるソース112s、およびデータ線 D_m に電氣的に接続されるドレイン112dを有する。そして、画素 $P_{n+1,m}$ の第2の副画素 $P_{n+1,m}(2)$ のトランジスタ116のドレイン116dは、画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ の副画素電極115aに電氣的に接続される。

20

【0032】

さらに、画素 $P_{n,m}110$ の第2の副画素 $P_{n,m}(2)111b$ の液晶コンデンサ113bおよび蓄積コンデンサ114bはいずれも、共通電極160と画素 $P_{n,m}110$ の第2の副画素 $P_{n,m}(2)111b$ の副画素電極115bとの間に電氣的かつ並列に接続される。画素 $P_{n,m}110$ の第2の副画素 $P_{n,m}(2)111b$ のトランジスタ116は、走査線 G_n に電氣的に接続されるゲート116gと、画素 $P_{n,m}110$ の第2の副画素 $P_{n,m}(2)111b$ の副画素電極115bに電氣的に接続されるソース116sと、画素 $P_{n-1,m}$ の第1の副画素 $P_{n-1,m}(1)$ の副画素電極115aに電氣的に接続されるドレイン116dと、を有する。

30

【0033】

1つの実施例において、各画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ の副画素電極115a/115bは、いずれも第1の基板(図示せず)上に設置され、共通電極160は第1の基板と異なる第2の基板(図示せず)上に設置される。液晶分子は第1と第2の基板との間のセル中に充填される。各セルは液晶ディスプレイパネル100の各画素 $P_{n,m}110$ と関連している。液晶セルにおいて、対応する副画素電極に供給される電圧(電位)により、液晶分子の配向をコントロールする。

40

【0034】

1つの実施例において、トランジスタ112およびトランジスタ116は電界効果トランジスタ(field effect TFT)であり、それぞれ第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ を動作させるのに用いられる。また、他のタイプのトランジスタを用いても本発明を実施することができる。走査線 G_n は、トランジスタ112のゲート112gおよびトランジスタ116のゲート116gに電氣的に接続され、走査信号が印加されるとき、トランジスタ112およびトランジスタ116がオンさ

50

れる。このとき、第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ の液晶コンデンサ $113a/113b$ および蓄積コンデンサ $114a/114b$ に充電させることにより、対応するデータ線 D_m を介してデータ信号が第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ に印加される。画素 110 の第1および第2の副画素 $111a/111b$ の液晶コンデンサ $113a/113b$ の充電電位は、第1および第2の基板の間の対応する液晶セルに印加される電界を反映している。蓄積コンデンサ $114a$ および蓄積コンデンサ $114b$ は、結合電圧をそれぞれ対応する液晶コンデンサ $113a/113b$ に供給して、そこからの電荷の漏れ (charge leakage) を補償する。第1の副画素 $111a$ および第2の副画素 $111b$ の蓄積コンデンサ $114a/114b$ は同じであってもまたは実質的に異なるものであってもよい。

10

【0035】

1つの実施例において、駆動信号は複数の走査信号、複数のデータ信号および共通信号を含む。図1に示す液晶ディスプレイパネル100において、走査信号を走査線 G_n に供給して、走査線 G_n に接続している対応のトランジスタ 112 および 116 をオンにするとき、複数のデータ信号を複数のデータ線 $\{D_m\}$ に同時に供給して、該画素列の各画素に対応させることで、液晶コンデンサ $113a/113b$ および蓄積コンデンサ $114a/114b$ を充電し、これにより画素 $P_{n,m}110$ の第1の副画素 $P_{n,m}(1)111a$ および第2の副画素 $P_{n,m}(2)111b$ にそれぞれ対応する液晶セルの状態を調整して、光線の透過率をコントロールする。よって、画素 $P_{n,m}$ の第1の副画素 $P_{n,m}(1)$ の副画素電極 $115a$ と画素 $P_{n+1,m}$ の第2の副画素 $P_{n+1,m}(2)$ の副画素電極 $115b$ とが連結するため、第1の副画素 $P_{n,m}(1)111a$ の副画素電極 $115a$ に発生する電圧 V_{p1} と、第2の副画素 $P_{n,m}(2)111b$ の副画素電極 $115b$ に発生する電圧 V_{p2} とが異なるものとなる。言い換えれば、画素 $P_{n,m}$ の第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ に関連する液晶分子は、画素 $P_{n,m}$ の第1の副画素 $P_{n,m}(1)$ の副画素電極 $115a$ と、第2の副画素 $P_{n+1,m}(2)$ の副画素電極 $115b$ との電圧差 $V_{12} = (V_{p2} - V_{p1})$ に応じて、異なる方向に配向される。

20

【0036】

実際には、複数のデータ信号は複数のグレースケール電圧を含む。各グレースケール電圧は、画素 $P_{n,m}$ に表示される画像のグレースケール値 g に関連している。 $g = 0, 1, 2, \dots, R$ であって、 h ビットで表現される画像のグレースケールに対応しており、 h は0より大きい整数であり、かつ $R = (2^h - 1)$ である。グレースケール電圧を画素 $P_{n,m}$ に印加するとき、画素の第1および第2の副画素の副画素電極に電位差 $V_{12} = (V_{p2} - V_{p1})$ が生じ、この電位差はグレースケール値 g に伴って変化する。1つの実施例において、画素 $P_{n,m}$ の第1の副画素 $P_{n,m}(1)$ および第2の副画素 $P_{n,m}(2)$ の副画素電極 $115a/115b$ に生じる電位差 $V_{12}(g)$ は次の関係を満たす。

30

【0037】

(1) $0 \leq g < g_a$ であるとき、 $V_{12}(g) < V_{12}(g+1)$ 、かつ
 (2) $g_b \leq g < R$ であるとき、 $V_{12}(g) > V_{12}(g+1)$ である
 (ただし $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも0より大きい整数である)。

40

【0038】

別の実施例において、電位差 $V_{12}(g)$ は次の関係を満たす。

【0039】

(i) $0 \leq g < g_a$ であるとき、 $V_{12}(g) = V_a$ 、
 (ii) $g_a \leq g < g_b$ であるとき、 $V_{12}(g) = V_b$ 、かつ
 (iii) $g_b \leq g < R$ であるとき、 $V_{12}(g) = V_c$ である
 (ただし $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも0より大きい整数である。また V_a, V_b および V_c は定電圧 (constant voltage) であり、かつ $V_a > V_b >$

50

V_c である)。

【0040】

本発明のもう一つの態様は液晶ディスプレイパネルに関する。該液晶ディスプレイパネルは、共通電極と、列方向に配列する複数の走査線 $G_1, G_2, \dots, G_{n-1}, G_n, G_{n+1}, \dots, G_N$ と、複数の走査線 $G_1, G_2, \dots, G_{n-1}, G_n, G_{n+1}, \dots, G_N$ に交差し、かつ列方向に垂直な行方向に配列する複数のデータ線 $D_1, D_2, \dots, D_{m-1}, D_m, D_{m+1}, \dots, D_M$ と、マトリクス状に配列する複数の画素 $\{P_{n,m}\}$ と、を含む。 N および M は 0 より大きい整数である。各画素 $P_{n,m}$ は、少なくとも第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ を含む。第 1 の副画素 $P_{n,m}(1)$ および第 2 の副画素 $P_{n,m}(2)$ の各々は、副画素電極と、副画素電極と共通電極との間に電氣的かつ並列に接続される液晶コンデンサおよび蓄積コンデンサと、走査線 G_n に電氣的に接続されるゲート、副画素電極に電氣的に接続されるソース、およびドレインを有するトランジスタと、を含む。

10

【0041】

1 つの実施例において、画素 $P_{n,m}$ の第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインはデータ線 D_m に電氣的に接続され、画素 $P_{n,m}$ の第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインは画素 $P_{k,m}$ の第 1 の副画素 $P_{k,m}(1)$ の副画素電極に電氣的に接続される (ただし $k = n+1$ または $n-1$ 、かつ $k = 1, 2, \dots, N$ 、かつ N は 0 より大きい整数である)。図 1 の示す実施例において、 $k = n-1$ である。

【0042】

別の実施例において、画素 $P_{n,m}$ の第 2 の副画素 $P_{n,m}(2)$ のトランジスタのドレインは、データ線 D_m に電氣的に接続され、画素 $P_{n,m}$ の第 1 の副画素 $P_{n,m}(1)$ のトランジスタのドレインは画素 $P_{k,m}$ の第 2 の副画素 $P_{k,m}(2)$ の副画素電極に電氣的に接続される (ただし $k = n+1$ または $n-1$ 、かつ $k = 1, 2, \dots, N$ 、かつ N は 0 より大きい整数である)。

20

【0043】

図 2 ~ 5 は、本発明の実施例による液晶ディスプレイパネル 200 において、液晶ディスプレイパネル 200 に印加される駆動信号、及び対応する副画素電極 215a および 215b への充電を示す波形図である。この実施例では、液晶ディスプレイパネル 200 の一部である 3×3 個の画素について例示しており、例えば、 3×3 個の画素のマトリクスにおける 1 行目に示す画素がそれぞれ $P_{1,1}$ 、 $P_{2,1}$ および $P_{3,1}$ である。各画素は、第 1 の副画素電極 215a、第 2 の副画素電極 215b、第 1 のトランジスタ (スイッチング素子) 212 および第 2 のトランジスタ (スイッチング素子) 216 を備え、各トランジスタ 212 および 216 は、それぞれゲート、ソースおよびドレインを有している。各画素の第 1 のトランジスタ 212 および第 2 のトランジスタ 216 のゲートは、いずれも該画素を定義する対応の走査線 (例えば G_1 、 G_2 または G_3) に電氣的に接続される。各画素の第 1 のトランジスタ 212 および第 2 のトランジスタ 216 のソースは、それぞれ該画素の第 1 の副画素電極 215a および第 2 の副画素電極 215b に電氣的に接続される。各画素の第 2 のトランジスタ 216 のドレインは、該画素を定義する対応のデータ線 (例えば D_1 または D_2) に電氣的に接続され、各画素の第 1 のトランジスタ 212 のドレインは、同じ行における隣り合う画素の副画素電極 215b に電氣的に接続される。例えば、図 2 ~ 5 に示すように、画素 $P_{1,1}$ の第 1 のトランジスタ 212 のドレインは、画素 $P_{2,1}$ の副画素電極 215b に電氣的に接続され、画素 $P_{2,1}$ の第 1 のトランジスタ 212 のドレインは、画素 $P_{3,1}$ の副画素電極 215b に電氣的に接続される。以降についてはこれに基づいて類推する。

30

40

【0044】

この実施例において、駆動信号 201 は、走査線 G_1 、 G_2 および G_3 に順次供給される 3 組の走査信号 271、272 および 273 と、同時にデータ線 D_1 および D_2 に供給される 2 組のデータ信号 281 および 282 と、共通電極 (図示せず) に供給される共通信号 V_{com} 290 と、を含む。走査信号 271、272 および 273 の各々は、対応す

50

る画素列の対応のトランジスタを有効にオンおよびオフするための高電位 (high voltage potential) V_h および低電位 (low voltage potential) V_l を有するように構成される。共通信号 V_{com290} は定電位 (電圧) を有する。データ信号 281 および 282 の生成は、これら画素に表示される画像により決められる。データ信号 281 および 282 が対応する画素に印加されるとき、画素の第 1 の副画素電極 215a および第 2 の副画素電極 215b の間に電位 (電圧) 差が生じ、該電位差は、グレースケール値の関数であって、画像の表示に用いられる。

【0045】

図 2 に示されるように、 $(t_1 - t_0)$ の期間 221 において、走査線 G_1 および G_2 に電氣的に接続されたトランジスタ 212 および 216 はオンであって、一方、走査線 G_3 に電氣的に接続されたトランジスタ 212 および 216 はオフである。よって、データ信号 281 を画素 $P_{1,1}$ および $P_{2,1}$ の第 2 のトランジスタ 216 のドレインへ直接印加することにより、画素 $P_{1,1}$ および $P_{2,1}$ の第 2 の副画素電極 215b に電位 (電圧) V_{p2} が生じる。そして、画素 $P_{1,1}$ の第 1 のトランジスタ 212 のドレインに、画素 $P_{2,1}$ の第 2 の副画素電極 215b に生じた電圧 V_{p2} を印加することで、画素 $P_{1,1}$ の第 1 の副画素電極 215a に電位 (電圧) V_{p1} が生じる。後者の充電のプロセスは矢印 218a の示すとおりである。この場合、画素 $P_{1,1}$ の第 1 の副画素電極 215a および第 2 の副画素電極 215b に電圧差 $V_{12} (V_{p2} - V_{p1})$ が生じる。

【0046】

図 3 に示すように、 $(t_2 - t_1)$ の期間 222 において、走査線 G_1 に電氣的に接続されるトランジスタ 212 および 216 はオンであって、一方、走査線 G_2 および G_3 に電氣的に接続されるトランジスタ 212 および 216 はオフである。よって、データ信号 281 を画素 $P_{1,1}$ の第 2 のトランジスタ 216 のドレインへ直接印加することにより、画素 $P_{1,1}$ の第 2 の副画素電極 215b に電位 (電圧) V_{p2} が生じる。また、画素 $P_{2,1}$ のトランジスタ 216 はオフであるため、画素 $P_{1,1}$ の第 1 の副画素電極 215a には電圧が生じない。画素 $P_{1,1}$ の第 2 の副画素電極 215b の充電プロセスは矢印 218b の示すとおりである。したがって、画素 $P_{1,1}$ の第 1 の副画素電極 215a および第 2 の副画素電極 215b の電圧差 V_{12} は V_{p2} に対応している。

【0047】

図 4 に示すように、 $(t_3 - t_2)$ の期間 223 において、走査線 G_2 および G_3 に電氣的に接続されるトランジスタ 212 および 216 はオンであって、走査線 G_1 に電氣的に接続されるトランジスタ 212 および 216 はオフである。よって、データ信号 281 を画素 $P_{2,1}$ および画素 $P_{3,1}$ の第 2 のトランジスタ 216 のドレインへ直接印加することにより、画素 $P_{2,1}$ および画素 $P_{3,1}$ の第 2 の副画素電極 215b に電位 (電圧) V_{p2} が生じる。そして、画素 $P_{2,1}$ の第 1 のトランジスタ 212 のドレインに、画素 $P_{3,1}$ の第 2 の副画素電極 215b に生じた電圧 V_{p2} を印加することにより、画素 $P_{2,1}$ の第 1 の副画素電極 215a に電位 (電圧) V_{p1} が生じる。後者の充電プロセスは矢印 218c の示すとおりである。この場合、画素 $P_{2,1}$ の第 1 の副画素電極 215a および第 2 の副画素電極 215b の電圧差 V_{12} は $(V_{p2} - V_{p1})$ に対応する。

【0048】

図 5 に示すように、 $(t_4 - t_3)$ の期間 224 において、走査線 G_2 に電氣的に接続されるトランジスタ 212 および 216 はオンであって、走査線 G_1 および G_3 に電氣的に接続されたトランジスタ 212 および 216 はオフである。よって、データ信号 281 を画素 $P_{2,1}$ の第 2 のトランジスタ 216 のドレインに直接印加することにより、画素 $P_{2,1}$ の第 2 の副画素電極 215b に電位 (電圧) V_{p2} が生じる。また、画素 $P_{3,1}$ のトランジスタ 216 はオフであるため、画素 $P_{2,1}$ の第 1 の副画素電極 215a に電圧は生じない。画素 $P_{2,1}$ の第 2 の副画素電極 215b の充電プロセスは矢印 218d の示すとおりである。したがって、画素 $P_{2,1}$ の第 1 の副画素電極 215a および第 2 の副画素電極 215b の電圧差 V_{12} は V_{p2} に対応する。

10

20

30

40

50

【 0 0 4 9 】

図 2 ~ 図 5 の実施例において、画素の第 1 の副画素電極 2 1 5 a は区域 A 1 を有し、第 2 の副画素電極 2 1 5 b は区域 A 2 を有する。1 つの実施例では、A 1 / A 2 の比率は 0 . 2 から 5 . 0 の間である。

【 0 0 5 0 】

図 6 は、本発明の実施例によるシミュレーションおよび実験結果であって、液晶ディスプレイパネルにおける画素の第 1 および第 2 の副画素電極の電圧 V_{p1} および V_{p2} とグレースケール値との関係を説明し、該グレースケール値は、液晶ディスプレイパネルの対応の画素に画像を表示させ、なお、区域比率 A 1 / A 2 は 1 / 1 . 6 であって、グレースケールは 8 ビットで表示される。図 6 において、 $V_{p'1} = V_{p1} - V_{com}$ かつ $V_{p'2} = V_{p2} - V_{com}$ であり、中で、 V_{com} は共通電極に印加される電圧である。画素の第 1 および第 2 の副画素電極の電圧差は $V_{12} = (V_{p'2} - V_{p'1}) = (V_{p2} - V_{p1})$ と表すことができる。図 7 は、図 6 に示す本発明の実施例によるシミュレーションおよび実験結果を示し、液晶ディスプレイパネルの画素の第 1 および第 2 の副画素電極の電圧 V_{p1} と V_{p2} との関係を説明する。この実施例では、含まれる第 1 の副画素電極が、より低い電圧およびより大きい区域を持つ。

【 0 0 5 1 】

よって、図 8 に示すように、画素の第 1 および第 2 の副画素電極の電圧差 V_{12} はグレースケール値に伴って変化する。グレースケール値 g が 0 から g_a へと増加するとき、電圧差 V_{12} もこれに伴って増加し、すなわち $V_{12}(g) < V_{12}(g+1)$ となる (ただし $0 \leq g < g_a$ である)。また、グレースケール値 g が g_b から $R = 255$ へと増加するとき、電圧差 V_{12} はこれに伴って低下し、すなわち $V_{12}(g) > V_{12}(g+1)$ となる (ただし $g_b \leq g \leq R$ である)。 g_a および g_b より大きい g_b はいずれも、0 より大きくかつ R より小さく、液晶の特性および第 1 の副画素電極と第 2 の副画素電極の区域の比率によって変わることができる。

【 0 0 5 2 】

図 9 は液晶ディスプレイパネルのガンマ曲線を説明するシミュレーションおよび実験結果であり、ここで Γ_0 は 2 . 4 に設定されており、かつ含まれる第 1 の副画素電極がより低い電圧およびより大きい区域を持つ。図 9 (a) に示されるガンマ曲線のシミュレーション結果において区域比率は $A1/A2 = 1/1.6$ であり、また図 9 (a) に示されるガンマ曲線の実験結果において、区域比率は $A1/A2 = 1/1.2$ である。ガンマ曲線のシミュレーション結果において、グレースケール値 g が 0 ~ 96 の範囲にあるとき、光線が第 1 の副画素を透過しないかまたは少量の光線のみが透過し (該グレースケールの範囲内のガンマ曲線は、曲線 910 で示されている)、またグレースケール値 g が 96 より大きいときには、大量の光線が第 1 の副画素を透過するように駆動信号を構成する。さらに、グレースケール値 g が 176 ~ 225 の範囲にあるとき、最大量の光線が第 2 の副画素を透過する (該グレースケールの範囲のガンマ曲線は曲線 920 で示している)。 $g < 176$ のとき、第 2 の副画素の輝度は次第に低下する。

【 0 0 5 3 】

図 10 および 12 は、本発明の別の実施例による液晶ディスプレイパネルの画素の第 1 および第 2 の副画素電極の電圧 V_{p1} および V_{p2} ならびにその電圧差 $V_{12} = (V_{p2} - V_{p1})$ と、液晶ディスプレイパネルの該画素に表示される画像のグレースケール値との関係を説明するシミュレーション結果を示している。画素の第 1 および第 2 の副画素電極の電圧差 V_{12} はグレースケール値 g に伴って変化する。この実施例において、 $0 \leq g < g_a$ であるとき、 $V_{12}(g) = V_a$ であり、 $g_a \leq g < g_b$ であるとき $V_{12}(g) = V_b$ であって、 $g_b \leq g \leq R$ であるとき $V_{12}(g) = V_c$ である。ここで $V_a = 1.2V$ 、 $V_b = 1.1V$ 、 $V_c = 0.8V$ である。図 11 は、液晶ディスプレイパネルの画素の第 1 および第 2 の副画素電極の電圧 V_{p1} および V_{p2} の関係を説明するシミュレーション結果を示している。図 13 は液晶ディスプレイパネルのガンマ曲線のシミュレーション結果を示している。

10

20

30

40

50

【0054】

本発明の1つの態様は、液晶ディスプレイパネルのカラーウォッシュアウト (color washout) を改善する方法を提供する。1つの実施例において、該方法はマトリクス状に配列される複数の画素 $\{P_{n,m}\}$ (ただし $n = 1, 2, \dots, N$ 、 $m = 1, 2, \dots, M$ であり、かつ N および M は 0 より大きい整数である) を有する液晶ディスプレイパネルを提供する工程を含む。各画素 $P_{n,m}$ は、少なくとも副画素電極を有する第1の副画素 $P_{n,m}(1)$ と、副画素電極を有する第2の副画素 $P_{n,m}(2)$ と、を含む。該方法は、各画素の第1および第2の副画素の副画素電極に電位差 $V_{1,2}(g)$ がそれぞれ生じるよう、複数の駆動信号を液晶ディスプレイパネルに印加する工程をさらに含み、該電位差は画素に表示される画像のグレースケール値 g に伴って変化する (ただし $g = 0, 1, 2, \dots, R$ であって h ビットで表現される画像のグレースケールの階調に対応する。 h は 0 より大きい整数であって、かつ $R = (2^h - 1)$ である)。

10

【0055】

1つの実施例において、画素の第1および第2の副画素の副画素電極に生じる電位差 $V_{1,2}(g)$ はグレースケール値 g に伴って変化する。即ち、(i) グレースケール値 g が 0 から g_a の範囲にあるとき、グレースケール値 g の電位差 $V_{1,2}(g)$ がグレースケール値 $(g+1)$ の電位差 $V_{1,2}(g+1)$ より小さく、かつ (ii) グレースケール値 g が g_b から R の範囲にあるとき、グレースケール値 g の電位差 $V_{1,2}(g)$ がグレースケール値 $(g+1)$ に対する電位差 $V_{1,2}(g+1)$ より大きい、(ただし $0 < g_a < g_b < R$ であり、 g_a および g_b はいずれも 0 より大きい整数である)。

20

【0056】

別の実施例において、電位差 $V_{1,2}(g)$ はグレースケール値 g に伴って変化する。即ち、(i) グレースケール値 g が 0 から g_a の範囲にあるとき、グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_a を有し、(ii) グレースケール値 g が g_a から g_b の範囲にあるとき、グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_b を有し、かつ (iii) グレースケール値 g が g_b から R の範囲にあるとき、グレースケール値 g の電位差 $V_{1,2}(g)$ が定電圧 V_c を有する。(ただし $V_a > V_b > V_c$ である)。

【0057】

以上、本発明の好適な実施例を挙げて説明したが、本発明はこれら実施例に限定されるものではない。当業者であれば、本発明の精神および範囲を逸脱しない限り、多少の変更や潤色を加えることができる。よって、本発明の保護範囲は添付の特許請求の範囲の記載を基準とする。

30

【符号の説明】

【0058】

100、200

液晶ディスプレイパネル

 G_{n-1} 、 G_n 、 G_{n+1} 、 G_{n+2} 、 G_1 、 G_2 、 G_3

走査線

 D_m 、 D_{m+1} 、 D_1 、 D_2 、 D_3

データ線

111a、111b、 $P_{n-1,m}$ 、 $P_{n,m}$ 、 $P_{n+1,m}$ 、 $P_{1,1}$ 、 $P_{2,1}$ 、 $P_{3,1}$

画素

113a、113b

液晶コンデンサ

114a、114b

蓄積コンデンサ

115a、115b、215a、215b

副画素電極

112、116、212、216

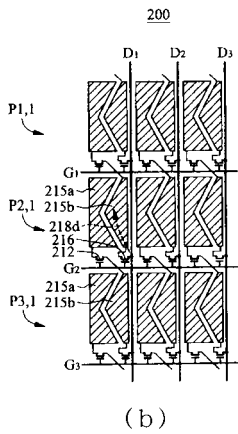
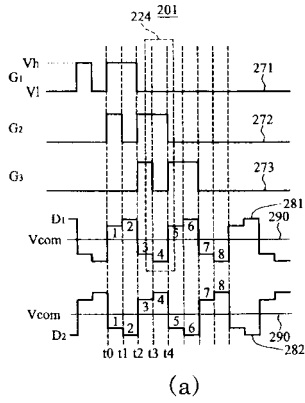
トランジスタ

160

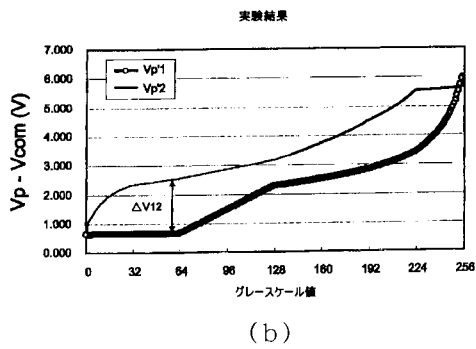
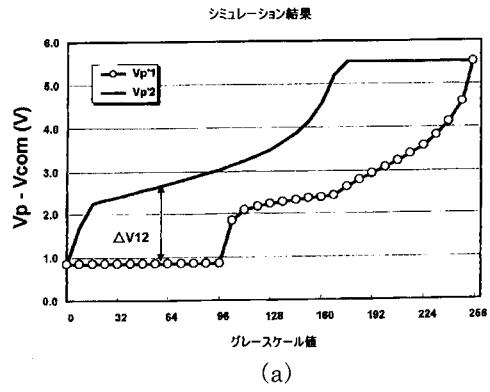
共通電極

40

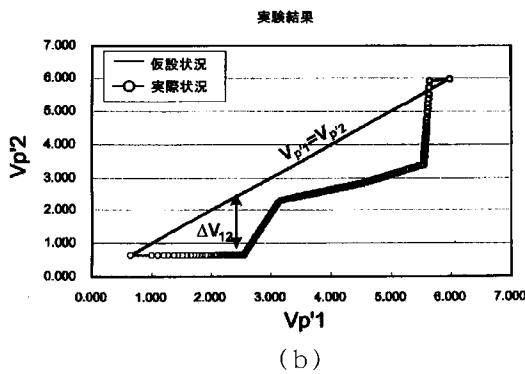
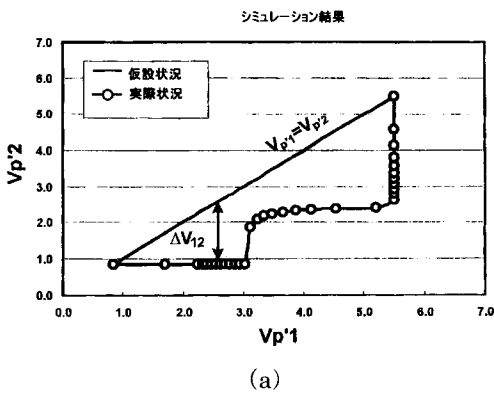
【図5】



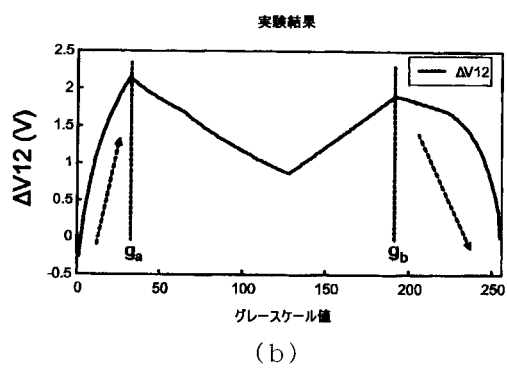
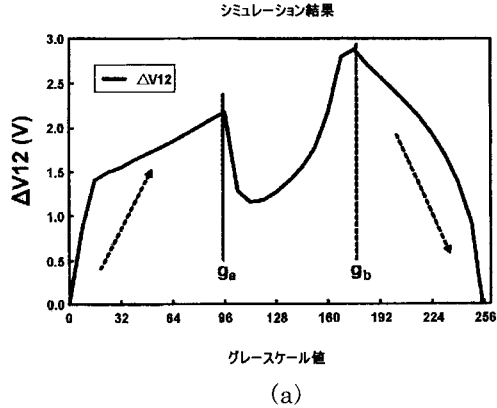
【図6】



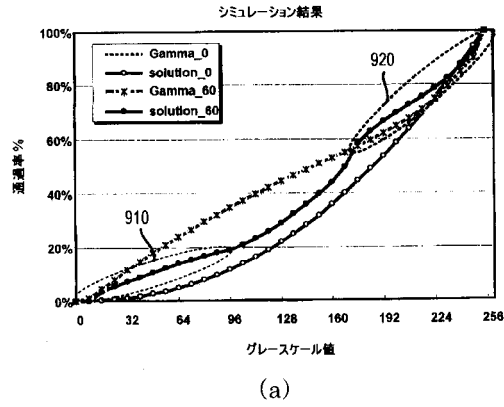
【図7】



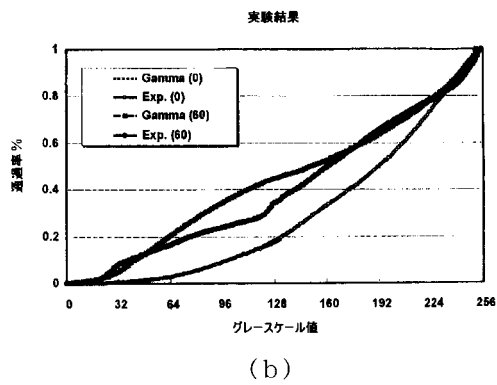
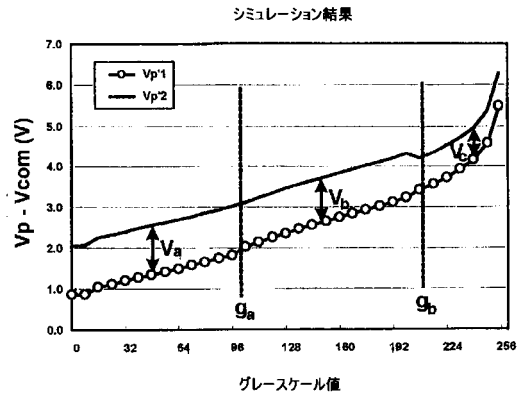
【図8】



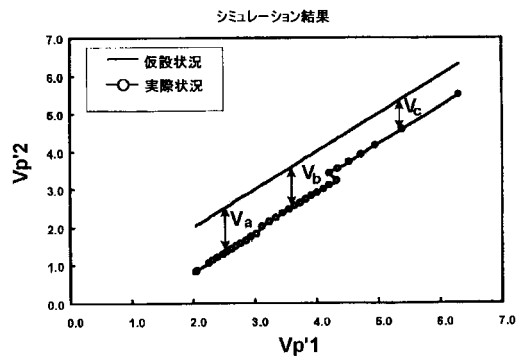
【 図 9 】



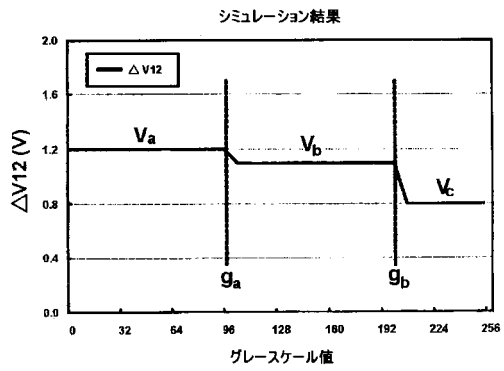
【 図 10 】



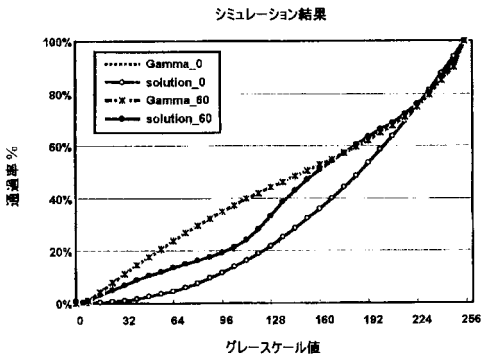
【 図 11 】



【 図 12 】



【 図 13 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 2 C
G 0 9 G 3/20 6 2 3 C
G 0 9 G 3/20 6 2 4 C
G 0 9 G 3/20 6 2 4 D
G 0 9 G 3/20 6 2 4 B

(72)発明者 簡 志遠
台湾台北市士林區後街2 1 巷8 號3 樓

(72)発明者 黄 雪瑛
台湾台北縣三重市大同南路2 0 0 巷2 9 號

審査官 右田 昌士

(56)参考文献 特開2 0 0 4 - 0 6 2 1 4 6 (J P , A)
特開2 0 0 8 - 0 2 6 8 7 0 (J P , A)
特開平0 3 - 1 6 8 6 1 7 (J P , A)
特開平0 2 - 1 5 7 8 1 5 (J P , A)
米国特許出願公開第2 0 0 4 / 0 1 6 0 4 0 5 (U S , A 1)
特開2 0 0 6 - 2 7 6 8 4 9 (J P , A)
特開2 0 0 6 - 1 2 6 8 4 2 (J P , A)
特開2 0 0 6 - 1 8 4 7 3 4 (J P , A)
特開2 0 0 7 - 2 9 3 1 5 8 (J P , A)
特表2 0 0 6 - 5 0 0 6 1 7 (J P , A)

(58)調査した分野(Int.Cl. , D B名)
G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 4 3
G 0 2 F 1 / 1 3 6 8
G 0 9 G 3 / 2 0
G 0 9 G 3 / 3 6

专利名称(译)	液晶显示面板及其驱动方法		
公开(公告)号	JP5514885B2	公开(公告)日	2014-06-04
申请号	JP2012252613	申请日	2012-11-16
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
当前申请(专利权)人(译)	友达光电股▲ふん▼有限公司		
[标]发明人	楊振國 陳建華 簡志遠 黃雪瑛		
发明人	楊 振國 陳 建華 簡 志遠 黃 雪瑛		
IPC分类号	G02F1/133 G02F1/1368 G02F1/1343 G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G02F1/13624 G02F2001/134345 G09G3/3607 G09G2300/0426 G09G2310/0205 G09G2320/028		
FI分类号	G02F1/133.575 G02F1/133.550 G02F1/1368 G02F1/1343 G09G3/36 G09G3/20.622.C G09G3/20.623.C G09G3/20.624.C G09G3/20.624.D G09G3/20.624.B		
F-TERM分类号	2H092/JA24 2H092/JB02 2H092/JB13 2H092/JB46 2H092/NA01 2H092/PA06 2H192/AA24 2H192/BA23 2H192/BC24 2H192/DA42 2H192/GD61 2H192/JA02 2H193/ZA04 2H193/ZA19 2H193/ZB03 2H193/ZB05 2H193/ZD23 2H193/ZD29 5C006/AC24 5C006/AC25 5C006/BB16 5C006/BC06 5C006/FA55 5C080/AA10 5C080/BB05 5C080/DD01 5C080/FF11 5C080/JJ03 5C080/JJ05 5C080/JJ06		
优先权	12/106599 2008-04-21 US		
其他公开文献	JP2013065032A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示面板，其中减少了颜色冲洗。解决方案：液晶显示面板包括多个像素 $\{P_{n,m}\}$ ，排列在矩阵中，（其中 $n = 1, 2, \dots, N$ ， $m = 1, 2, \dots, M$ ）。每个像素 $P_{n,m}$ 包括第一子像素 $P_{n,m(1)}$ 和第二子像素 $P_{n,m(2)}$ ，其分别包括子像素电极。显示在像素上的图像的灰度值 g 与灰度电压相关，并且当灰度电压施加到像素 $P_{n,m}$ 时，多个像素 $\{P_{n,m}\}$ 被安排在子像素电极处产生电位差 $\Delta V_{12(g)}$ 第一和第二子像素。电位差 $\Delta V_{12(g)}$ 随着像素上显示的图像的灰度值 g 而变化（其中 $g = 0, 1, 2, \dots, R$ 和 g ）对应于用 h 位表示的图像的灰度，并且 h 是大于0的整数，并且 $R = (2^h - 1)$ 。

【图 1】

