

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5486850号
(P5486850)

(45) 発行日 平成26年5月7日(2014.5.7)

(24) 登録日 平成26年2月28日(2014.2.28)

(51) Int.Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 O 5

請求項の数 11 (全 16 頁)

(21) 出願番号 特願2009-147995 (P2009-147995)
 (22) 出願日 平成21年6月22日(2009.6.22)
 (65) 公開番号 特開2010-2907 (P2010-2907A)
 (43) 公開日 平成22年1月7日(2010.1.7)
 審査請求日 平成24年3月23日(2012.3.23)
 (31) 優先権主張番号 10-2008-0058506
 (32) 優先日 平成20年6月20日(2008.6.20)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 512187343
 三星ディスプレイ株式会社
 Samsung Display Co.,
 Ltd.
 大韓民国京畿道龍仁市器興区三星二路95
 95, Samsung 2 Ro, Giheung-Gu, Yongin-City
 , Gyeonggi-Do, Korea
 (74) 代理人 100121382
 弁理士 山下 託嗣
 (72) 発明者 ▲廉▼ 周 錫
 大韓民国京畿道果川市中央洞レミアンエコー
 パレスアパートメント1110棟120
 6号

最終頁に続く

(54) 【発明の名称】 表示板およびこれを含む液晶表示装置およびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

互いに分離されている第1副画素電極、第2副画素電極および第3副画素電極を含む画素電極と、

前記第1副画素電極に接続されている第1薄膜トランジスタと、

前記第2副画素電極に接続されている第2薄膜トランジスタと、

前記第1薄膜トランジスタおよび第2薄膜トランジスタと接続されているゲート線と、

前記ゲート線と電気絶縁状態で交差し、前記第1薄膜トランジスタおよび第2薄膜トランジスタと接続されているデータ線と、

前記ゲートラインと平行であり、前記第1副画素電極を横切って延長され、1フレームより小さい周期を有する電圧が供給される第1維持電極線ラインと、

を含み、前記第1薄膜トランジスタおよび第2薄膜トランジスタは、前記ゲート線に接続されたゲート電極、前記データ線に接続されたソース電極および前記第1副画素電極および第2副画素電極にそれぞれ接続されたドレーン電極を含み、前記第1薄膜トランジスタまたは第2薄膜トランジスタのドレーン電極は前記第3副画素電極と重複する表示板。

【請求項 2】

前記第1副画素電極から第3副画素電極のうち少なくとも1つは液晶分子の移動を促進するための複数のスリットを含む請求項1に記載の表示板。

【請求項 3】

前記第2副画素電極または前記第3副画素電極を横切って延長される第2維持電極線を

10

20

さらに含む請求項 1 に記載の表示板。

【請求項 4】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より高く、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より高い請求項 1 に記載の表示板。

【請求項 5】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より 0 . 5 ~ 1 . 5 V 高く、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より 0 . 1 ~ 1 . 0 V 高い請求項 4 に記載の表示板。

【請求項 6】

第 1 基板と、
前記第 1 基板に形成されたゲート線と、
前記ゲート線と電気絶縁状態で交差するデータ線と、
互いに分離されている第 1 副画素電極、第 2 副画素電極および第 3 副画素をそれぞれ含む複数のピクセルと、

前記ゲート線に平行し、前記第 1 副画素電極を横切って延長され、1 フレームより小さい周期を有する電圧が供給される第 1 維持電極線と、

基準電圧を印加するように共通電極を含む第 2 基板と、
前記第 1 基板と前記第 2 基板上に介在した液晶層と、
前記第 1 副画素電極、前記共通電極および前記液晶層によって形成された第 1 液晶蓄電器と、

前記第 1 副画素電極に接続された第 1 薄膜トランジスタと、
前記第 2 副画素電極に接続された第 2 薄膜トランジスタと、
を含み、

前記第 1 薄膜トランジスタおよび第 2 薄膜トランジスタは、前記第 1 副画素電極および第 2 副画素電極と重複する第 1 維持電極線と、前記第 2 副画素電極および第 3 副画素電極と重複する第 2 維持電極線とを含み、前記第 1 薄膜トランジスタおよび第 2 薄膜トランジスタは、前記ゲート線に接続されたゲート電極、前記データ線に接続されたソース電極および前記第 1 副画素電極および第 2 副画素電極にそれぞれ接続されたドレイン電極とを含み、前記画素は、前記第 1 薄膜トランジスタまたは第 2 薄膜トランジスタのドレイン電極と前記第 3 副画素電極と重畳して形成されたカップリング蓄電器とを含む液晶表示装置。

【請求項 7】

前記第 1 副画素電極から第 3 副画素電極および共通電極のうち少なくとも 1 つは液晶分子の移動を促進するための複数のスリットを含む請求項 6 に記載の液晶表示装置。

【請求項 8】

前記第 2 副画素電極または前記第 3 副画素電極を横切って延長する第 2 維持電極線をさらに含む請求項 6 に記載の液晶表示装置。

【請求項 9】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より高く、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より高い請求項 6 に記載の液晶表示装置。

【請求項 10】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より 0 . 5 ~ 1 . 5 V 高く、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より 0 . 1 ~ 1 . 0 V 高い請求項 9 に記載の液晶表示装置。

【請求項 11】

前記第 1 基板または、前記第 2 基板上に前記画素の間の光漏れを防ぐために前記データ線と前記ゲート線に対応される線形部を含む遮光部材と、

前記第 1 基板または前記第 2 基板上に前記遮光部材によって覆われた領域に配置された複数のカラーフィルタと、

10

20

30

40

50

を含む請求項 9 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示板およびこれを含む液晶表示装置およびその製造方法に関するものである。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使われているフラットパネル表示装置の1つであって、画素電極と共通電極など電磁場を生成する電極が形成されている2枚の表示板と、その間に

10

入っている液晶層から成り、電磁場を生成する電極に電圧を印加して液晶層に電磁場を生成して、これによって液晶層の液晶分子の配向を決定して入射光の偏光を制御することによって映像を表示する。

【0003】

また、液晶表示装置は、各画素電極に接続されているスイッチング素子およびスイッチング素子を制御して画素電極に電圧を印加するためのゲート線とデータ線など多数の信号線を含む。

【0004】

このような液晶表示装置の中でも、電磁場が印加されていない状態で液晶分子の長軸を表示板に対して垂直を成すように配列した垂直配向方式 (vertically aligned mode) の液晶表示装置は、コントラスト比が大きく基準視野角が広い

20

ため脚光を浴びている。ここで基準視野角とは、コントラスト比が1:10である視野角または階調間の輝度反転限界角度を意味する。

【0005】

このような方式の液晶表示装置の場合には、側面視認性を前面視認性に近づけるため、1つの画素を2つの副画素に分割して2つの副画素に異なる電圧を印加することによって透過率を異ならせる方法が提案されている。

【先行技術文献】

【特許文献】

【0006】

30

【特許文献1】大韓民国特許出願公開2007-0119848号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

このような方法において、2つの副画素の電圧を維持蓄電器を利用して調節する方法があるが、このような方法は側面視認性を前面視認性に近づけることはできるが、側面から視認される映像が自然に見えないこともある。

【0008】

本発明が解決しようとする課題は、側面視認性を前面視認性に近づかせ、側面からの画面表示が自然になるようにすることにある。

40

【課題を解決するための手段】

【0009】

本発明の一実施形態による表示板は、互いに分離されている第1副画素電極、第2副画素電極および第3副画素電極を含む画素電極と、前記第1副画素電極に接続されている第1薄膜トランジスタと、前記第2副画素電極に接続されている第2薄膜トランジスタと、前記第1薄膜トランジスタおよび第2薄膜トランジスタと接続されているゲート線と、前記ゲート線と電気絶縁状態で交差し、前記第1薄膜トランジスタおよび第2薄膜トランジスタと接続されているデータ線、および前記ゲートラインに平行であり、前記第1副画素電極を横切って延長され、1フレームより小さい周期を有する電圧が供給される第1維持電極線ラインとを含み、前記第1薄膜トランジスタおよび第2薄膜トランジスタは、前記

50

ゲート線に接続されたゲート電極、前記データ線に接続されたソース電極および前記第 1 副画素電極および第 2 副画素電極にそれぞれ接続されたドレーン電極を含み、前記第 1 薄膜トランジスタまたは第 2 薄膜トランジスタのドレーン電極は前記第 3 副画素電極と重複する。

【0010】

本発明による一実施形態による液晶表示装置は、第 1 基板と、前記第 1 基板に形成されたゲート線と、前記ゲート線と電気絶縁状態で交差するデータ線と、互いに分離されている第 1 副画素電極、第 2 副画素電極および第 3 副画素をそれぞれ含む複数のピクセルと、前記ゲート線に平行であり、前記第 1 副画素電極を横切って延長され、1 フレームより小さい周期を有する電圧が供給される第 1 維持電極線と、基準電圧を印加するように共通電極を含む第 2 基板と、前記第 1 基板と前記第 2 基板上に介在した液晶層と、前記第 1 副画素電極、前記共通電極および前記液晶層によって形成された第 1 液晶蓄電器と、前記第 1 副画素電極に接続された第 1 薄膜トランジスタと、前記第 2 副画素電極に接続された第 2 薄膜トランジスタとを含み、前記第 1 薄膜トランジスタおよび第 2 薄膜トランジスタは、前記第 1 副画素電極および第 2 副画素電極と重複する第 1 維持電極線と、並びに前記第 2 副画素電極および第 3 副画素電極と重複する第 2 維持電極線とを含み、前記第 1 薄膜トランジスタおよび第 2 薄膜トランジスタは、前記ゲート線に接続されたゲート電極、前記データ線に接続されたソース電極および前記第 1 副画素電極および第 2 副画素電極にそれぞれ接続されたドレーン電極とを含み、前記画素は、前記第 1 薄膜トランジスタまたは第 2 薄膜トランジスタのドレーン電極と前記第 3 副画素電極と重畳して形成されたカップリング蓄電器とを含む。

10

20

【0011】

前記第 1 副画素電極から第 3 副画素電極のうち少なくとも 1 つは液晶分子の移動を促進するための複数のスリットを含みうる。

【0013】

前記表示板は、前記第 2 副画素電極または前記第 3 副画素電極を横切って延長する第 2 維持電極線をさらに含みうる。

【0014】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より高く、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より高い。

30

【0015】

前記第 1 副画素電極に印加された電圧は、前記第 2 副画素電極に印加された電圧より 0.5 ~ 1.5 V 高くすることができ、前記第 2 副画素電極に印加された電圧は、前記第 3 副画素電極に印加された電圧より 0.1 ~ 1.0 V 高くすることもできる。

【0016】

本発明の一実施形態による液晶表示装置の製造方法は、ゲート線、ゲート電極および前記ゲート線に平行である第 1 維持電極線を形成する段階と、前記ゲート線と前記第 1 維持電極線上にゲート絶縁膜を形成する段階と、前記ゲート絶縁膜上に複数の半導体島を形成する段階と、前記ドレーン電極と前記ゲート線を露出させる複数のコンタクトホールを含む保護膜を形成する段階、および互いに分離された第 1 副画素電極、第 2 副画素電極および第 3 副画素電極を含むピクセル電極を含み、前記第 1 副画素電極および第 2 副画素電極は、それぞれコンタクトホールを通じて前記ドレーン電極に接続され、前記第 1 維持電極線は、前記第 1 副画素電極を横切って延長し、前記ドレーン電極のうち少なくとも 1 つは前記第 3 副画素電極と重畳される。

40

【0017】

その他実施形態の具体的な事項は詳細な説明および図に含まれている。

【発明の効果】

【0018】

本発明によれば、側面視認性を前面視認性に近づかせつつ、側面からの画面が自然な画

50

像で認識できるようになる。

【図面の簡単な説明】

【0019】

【図1】本発明の一実施形態による液晶表示装置のブロック図である。

【図2】本発明の一実施形態による液晶表示装置の構造と3つの副画素に対する等価回路である。

【図3】本発明の一実施形態による液晶表示装置の1画素に対する等価回路図である。

【図4】本発明の一実施形態による液晶表示板組立体の配置図である。

【図5】図4に図示した液晶表示板組立体をV-V線に沿って切断した断面図である。

【図6】図4に図示した液晶表示板組立体をVI-VI線に沿って切断した断面図である。

10

【図7】本発明の一実施形態による液晶表示装置の1画素に印加される3つの副画素電圧の信号図である。

【図8】本発明の他の実施形態による液晶表示板組立体の前面および側面ガンマ曲線を図示するグラフである。

【図9】本発明の一実施形態による液晶表示板組立体の前面および側面ガンマ曲線を図示するグラフである。

【発明を実施するための形態】

【0020】

以下、添付した図面を参照して本発明の実施形態について本発明が属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は、様々な相異なる形態で具現されることができ、ここで説明する実施形態に限定されない。

20

【0021】

図面に様々な層および領域を明確に表現するために厚さを拡大して示した。明細書全体にかけて類似の部分に対しては同一な図面符号を付けた。層、膜、領域、板などが他の部分の「上に」あるとした時、これは他の部分の「真上に」ある場合だけではなく、その間にまた他の部分がある場合も含む。反対にある部分が他の部分の「真上に」あるとした時には間に他の部分がないことを意味する。

【0022】

本発明の一実施形態による液晶表示装置について図面を参照して詳細に説明する。

30

【0023】

図1は、本発明の一実施形態による液晶表示装置のブロック図であり、図2は、本発明の一実施形態による液晶表示装置の構造と3つの副画素に対する等価回路図であり、図3は、本発明の一実施形態による液晶表示装置の1画素に対する等価回路図である。

【0024】

図1に示す通り、本発明の一実施形態による液晶表示装置は液晶表示板組立体(liquid crystal panel assembly)300、ゲート駆動部400、データ駆動部500、維持電極駆動部700、階調電圧生成部800、そして信号制御部600を含む。ゲートドライバ400は、液晶表示板組立体300の各側面に配置される一対のドライバを含みうる。

40

【0025】

液晶表示板組立体300は、図1に示す通り、等価回路で見る時、複数の信号線(G1-Gn、D1-Dm、SLa1-SL1n)とこれに接続されており、概ね行列の形態で配列された複数の画素(pixel)(PX1、PX2、およびPX3)を含む。これに対し、図2に示された構造で見る時、液晶表示板組立体300は互いに対向する下部表示板および上部表示板100、200と、その間に入っている液晶層3を含む。

【0026】

信号線(G1-Gn、D1-Dm、SLa1-SL1n)は、ゲート信号(「走査信号」という)を伝達する複数のゲート線(G1-Gn)とデータ電圧(Vd)を伝達する複数のデータ線(D1-Dm)および維持電極信号を伝達する複数の維持電極線(SLa1

50

- S L a n)を含む。ゲート線 (G 1 - G n) と維持電極線 (S L a 1 - S L a n) は、概ね図の横方向に延び、互いにほぼ平行であり、データ線 (D 1 - D m) は、概ね図の縦方向に延び、互いにほぼ平行である。

【 0 0 2 7 】

各画素 (P X 1、P X 2 および P X 3) は、3つの副画素、すなわち第1、第2および第3副画素 (P X a、P X b、P X c) を含む。各ピクセルは、液晶蓄電器 (C l c a、C l c b および C l c c) を含み、第1と第2副画素 (P X a および P X b) は、各信号線に接続されたスイッチング素子 (Q a および Q b) を含む。

【 0 0 2 8 】

第1 / 第2 / 第3スイッチング素子 (Q a / Q b / Q c) は、下部表示板 1 0 0 に形成されている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 (G n) と接続されており、入力端子はデータ線 (D m) と接続されており、出力端子は液晶蓄電器 (C l c a または C l c b)、カップリング蓄電器 (C c p) または維持蓄電器 (C s t a) と接続されている。

【 0 0 2 9 】

液晶蓄電器 (C l c a、C l c b または C l c c) は、スイッチング素子 (Q a、Q b または Q c) と接続されており、液晶蓄電器 (C l c a、C l c b または C l c c) は、2つの端子であって下部表示板 1 0 0 に形成された副画素電極 (P E a、P E b または P E c) と上部表示板 2 0 0 の共通電極 2 7 0、および誘電体として副画素電極 (P E a、P E b または P E c) と共通電極 2 7 0 との間の液晶層 3 によって形成される。3つの副画素電極 (P E a、P E b および P E c) は互いに分離されており、1つの画素電極 (P E) を形成する。共通電極 2 7 0 は、上部表示板 2 0 0 の全面に形成されており、共通電圧 (V c o m) の印加を受ける。液晶層 3 は、負の誘電率異方性を有し、液晶層 3 の液晶分子は電磁場がない状態でその長軸が2つの表示板の表面に対して垂直を成すように配向されていることもある。

【 0 0 3 0 】

第1副画素 (P X a) は、また第1スイッチング素子 (Q a) および第1維持電極線 (S L a) に接続されている第1維持蓄電器 (C s t a) を含む。第1液晶蓄電器に対する補助蓄電器である第1維持蓄電器 (C s t a) は下部表示板 1 0 0 に形成された維持電極線 (S L a) と第1副画素電極 (P E a) が絶縁体を介して重畳して形成される。この信号線に所定の振幅で振動する交流電圧が供給される。

【 0 0 3 1 】

第2副画素 (P X b) は、第2スイッチング素子 (Q b) を含み、第2維持蓄電器 (図示せず) を含む。

【 0 0 3 2 】

第3副画素 (P X c) は、第2スイッチング素子 (Q b) と第3副画素電極 (P E c) が絶縁体を介して重畳して形成され、第3維持蓄電器 (図示せず) を含む。

【 0 0 3 3 】

一方、色表示を具現するためには、各画素 (P X 1、P X 2 および P X 3) が原色 (p r i m a r y c o l o r) のうち1つを固有に表示するか (空間分割) 時間に応じて交互に原色を表示するように (時間分割) し、これら原色の空間的、時間的合計によって所望の色相が認識されるようにする。原色の例としては赤色、緑色、青色など三原色がある。図2は、空間分割の一例として各画素 (P X 1、P X 2 および P X 3) が上部表示板 2 0 0 の領域に原色のうち1つを示すカラーフィルタ 2 3 0 を形成していることを示している。図2とは異なって、カラーフィルタ 2 3 0 は、下部表示板 1 0 0 の副画素電極 (P E a、P E b、P E c) の上または下に形成することもできる。

【 0 0 3 4 】

このような方式で、三原色を示す画素 (P X 1、P X 2 および P X 3) は、イメージを表示するための基本ユニットである1つのドット (D T) を形成する。

【 0 0 3 5 】

10

20

30

40

50

表示板 100、200の外側面には偏光子 (polarizer) (未図示) が形成されているが、2つの偏光子の偏光軸は直交することができる。反射型の液晶表示装置の場合には、2つの偏光子 12、22のうち1つを省略することもできる。直交偏光子の場合、電磁場がない液晶層 3に入った入射光を遮断する。

【0036】

また図1を参照すると、ゲートドライバ400は、液晶表示板組立体300のゲート線 (G1 - Gn) に接続されて、ゲートオン電圧 (Von) とゲートオフ電圧 (Voff) の組み合わせから成るゲート信号 (Vg) をゲート線 (G1 - Gn) に印加する。

【0037】

データ駆動部500は、液晶表示板組立体300のデータ線 (D1 - Dm) と接続されており、階調電圧生成部800からの階調電圧を選択し、これをデータ信号としてデータ線 (D1 - Dm) に印加する。しかし、階調電圧生成部800がすべての階調に対する電圧をすべて提供することではなく、定められた数の基準階調電圧のみを提供する場合に、データ駆動部500は、基準階調電圧を分圧して全体階調に対する階調電圧を生成してそのうちデータ信号を選択する。

10

【0038】

ゲート駆動部400とデータ駆動部500は、少なくとも1つのICチップ形態で液晶表示板組立体300に直接実装することもできる。これとは異なって、ゲート駆動部400とデータ駆動部500は、液晶表示板組立体300に取り付けられたテープキャリアパッケージ (TCP) 形態で可撓性印刷回路膜 (FPC) (図示せず) に実装するか、別途の印刷回路ボード (図示せず) に実装することもできる。また他の実施形態として、ゲート駆動部400とデータ駆動部500は液晶表示板組立体300、信号線 (G1 - Gn、D1 - Dm) およびスイッチング素子と共に形成されうる。

20

【0039】

信号制御部600は、ゲート駆動部400、データ駆動部500および維持電極駆動部700などを制御する。

【0040】

図1～図3と共に図4～図6を参照して本発明の一実施形態による液晶表示板組立体について詳細に説明する。

【0041】

30

図4は、本発明の一実施形態による液晶表示板組立体の配置図であり、図5および図6は、それぞれ図4に図示した液晶表示板組立体をV-VおよびVI-VI線に沿って切断した断面図である。

【0042】

図4～図6を参照すると、本発明の一実施形態による液晶表示装置は互いに対向する下部表示板100と上部表示板200、これら2つの表示板100、200の間に入っている液晶層3を含む。

【0043】

まず、下部表示板100について説明する。

【0044】

40

絶縁基板110の上に複数のゲート線 (gate line) 121および複数の維持電極線が形成されている。

【0045】

ゲート線121は、互いに離隔されゲート信号を伝達し、主に横方向に延びている。各ゲート線121は、各ピクセルに複数のゲート電極 (124aおよび124b) を含む。第1と第2ゲート電極124a、124bは、ゲート線121と分離して延長されるが、一体で形成される。

【0046】

ゲート線121は、アルミニウム (Al)、銀 (Ag)、銅 (Cu)、モリブデン (Mo) 系列金属、クロム (Cr)、タンタル (Ta) およびチタニウム (Ti) などから成

50

されうる。しかし、これらは、物理的な性質が異なる2つの導電膜（図示せず）を含む多重膜構造で構成することもできる。そのうち導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗（resistivity）が低い金属、例えばアルミニウム系金属合金、銀系金属合金、銅系金属合金などからなる。これとは異なって、他の導電膜は、他の物質、特にITO（indium tin oxide）およびIZO（indium zinc oxide）との物理的、化学的、電氣的接触特性が優秀な物質、例えばモリブデン系金属合金、クロム、タンタル、チタニウムなどから形成される。

【0047】

ゲート線121の側面は、基板110面に対して傾いており、その傾斜角は約30°～約80°であることが好ましい。

10

【0048】

第1維持電極線131aは、横方向に第1副画素（PXa）を横切って延長され所定の振幅を有する交流電圧の印加を受ける。維持電極線131aは、隣接するゲート線の間に位置して第1副画素（PXa）に少なくとも1つの維持電極（137a）を含む。図面に図示されていないが、また他の維持電極線が各副画素に印加されたデータ電圧を維持するために第2副画素（PXb）または第3副画素（PXc）を横切って延長することができる。

【0049】

ゲート線121の上には、窒化ケイ素（SiNx）または酸化ケイ素（SiOx）などで形成されたゲート絶縁膜（gate insulating layer）140が形成されている。

20

【0050】

ゲート絶縁膜140の上には水素化非晶質シリコン（hydrogenated amorphous silicon）（非晶質シリコンは略称a-Siという）または多結晶シリコン（polysilicon）などから成る複数の島状半導体154a、154bが形成されている。

【0051】

半導体154a、154bは、それぞれ第1ゲート電極ないし第2ゲート電極124a、124bの上に位置する。半導体154a、154bは、第1ゲート電極および第2ゲート電極124a、124bのように一体型で形成されており、第1ゲート電極および第2ゲート電極124a、124bの形態によって分離されて形成されうる。

30

【0052】

半導体154a、154bの上には複数の島状の抵抗性接触部材（ohmic contact）163a、163bが形成されている。抵抗性接触部材163a、163bは、リンなどのn型不純物が高濃度でドーピングされているn+水素化非晶質シリコンなどの物質で形成され得、シリサイド（silicide）で形成されうる。抵抗性接触部材163a、163bは、対163a、165aとなって各半導体154a、154bの上に一対ずつ配置されている。

【0053】

半導体154a、154bと抵抗性接触部材163a、163bの側面もまた基板110面に対して傾斜しており、傾斜角は30°～80°程度である。

40

【0054】

抵抗性接触部材163b、165bおよびゲート絶縁膜140の上には、複数のデータ線（data line）171と複数の第1ドレイン電極、第2ドレイン電極175a、175bが形成されている。

【0055】

データ線171は、データ電圧を伝達し、主に縦方向に延びてゲート線121と交差する。各データ線171は、ゲート電極部124a、124bに向かって延びたソース電極部173a、173bおよび他の層または外部駆動回路との接続のため広い端部179を含む。それぞれのソース電極173a、173bは、U字型またはW字型で曲がっており

50

、互いに接続されている複数の第 1、第 2 ソース電極 173 a、173 b を含む。

【0056】

第 1 ドレイン電極ないし第 2 ドレイン電極 175 a、175 b は互いに分離されており、データ線 171 とも分離されている。第 1 ドレイン電極ないし第 2 ドレイン電極 175 a、175 b は、第 1、第 2 ゲート電極 124 a、124 b を中心に第 1 ソース電極、第 2 ソース電極 173 a、173 b と対向する。

【0057】

各ドレイン電極 175 a、175 b は、広い一側の端部と棒型の他の方の一側の端部を有しており、棒型の端部はソース電極 173 a、173 b で U 字型に囲まれている。また、各ドレイン電極 175 a、175 b は、さらに他の層に接続されるように延長され、第 1 ソース電極ないし第 2 ソース電極 173 a、173 b と対向されない拡張部を含む。

10

【0058】

第 1 ゲート電極～第 2 ゲート電極 124 a、124 b、第 1 ソース電極～第 2 ソース電極 173 a、173 b および第 1 ドレイン電極～第 2 ドレイン電極 175 a、175 b は、第 1 チャネル部～第 2 チャネル部 154 a、154 b と共に第 1 薄膜トランジスタ～第 2 薄膜トランジスタ (thin film transistor、TFT) (Qa、Qb) を成し、各薄膜トランジスタ (Qa、Qb) は、第 1 ソース電極～第 2 ソース電極 173 a、173 b と第 1 ドレイン電極～第 2 ドレイン電極 175 a、175 b との間にそれぞれ形成されたチャネル部を含む。

【0059】

20

一体で形成された第 1 薄膜トランジスタ～第 2 薄膜トランジスタ (Qa、Qb) を形成する第 1 ソース電極～第 2 ソース電極 173 a、173 b、第 1 ゲート電極～第 2 ゲート電極 124 a、124 b、および第 1 半導体～第 2 半導体 154 a、154 b は互いに分離されて形成されうる。

【0060】

データ線 171、ドレイン電極 175 a、175 b および半導体 154 a、154 b の露出された部分の上には保護膜 (passivation layer) 180 が形成されている。保護膜 180 は、窒化ケイ素と酸化ケイ素などの無機絶縁物からなる。しかし、保護膜 180 は、有機絶縁物で形成することでき、表面を平坦に構成することができる。有機絶縁物の場合、感光性 (photosensitivity) を有し得、その誘電率 (dielectric constant) は約 4.0 以下とすることができる。保護膜 180 は、また有機膜の優秀な絶縁の特性を生かしつつも露出された半導体 154 a、154 b 部分を損傷しないように下部無機膜と上部有機膜の二重膜の構造にすることができる。

30

【0061】

保護膜 180 にはデータ線 171 の端部 179 を露出するコンタクトホール (contact hole) 182 および第 1 ドレイン電極および第 2 ドレイン電極 175 a、175 b をそれぞれ露出する複数のコンタクトホール 185 a、185 b が形成されている。保護膜 180 とゲート絶縁膜 140 にはゲート線 121 の端部 129 を露出する複数のコンタクトホール 181 が形成されている。

40

【0062】

保護膜 180 の上には複数の画素電極 (pixel electrode) 191、複数の接続補助部材 (contact assistant) 81、82 が形成されている。これらは ITO または IZO のような透明導電体または Al、Ag、Cr またはその合金のような反射金属を含む構成とすることができる。

【0063】

各画素電極 191 は、互いに分離されている第 1 副画素電極、第 2 副画素電極および第 3 副画素電極 191 a、191 b、191 c を含む。各副画素電極 191 a、191 b、191 c は概ね長方形であり、縦に一行に配列されている。また、第 1 画素電極、第 2 副画素電極および第 3 副画素電極 191 a、191 b および 191 c は、例えば開口部また

50

は突起によって形成される複数のシェブロンパターンによって分割されうる。これに加えて、各副画素電極は液晶分子の移動を促進するために基板の間の距離であるセルギャップの2.5倍以下の幅を有する複数のマイクロスリット（未図示）を含みうる。

【0064】

第1副画素電極191aは、コンタクトホール185aを通じて第1ドレーン電極175aと接続されており、第2副画素電極191bは、コンタクトホール185bを通じて第2ドレーン電極175bと接続されている。第3副画素電極191cは、カップリング蓄電器（Ccp）を形成するため、第1ドレーン電極175aまたは第2ドレーン電極175bの一部と重畳している。カップリング蓄電器（Ccp）は、2つの端子であって第3副画素電極（PEc）と第1ドレーン電極または第2ドレーン電極175a、175b、誘電体として第3副画素電極（PEc）とドレーン電極間に位置する保護膜180を含む。カップリング蓄電器（Ccp）の静電容量は副画素電極191cと第1ドレーン電極または第2ドレーン電極175a、175bが重畳した領域によって調節される。

10

【0065】

次に、図4と図5を参照して上部表示板200について説明する。

【0066】

透明なガラスまたはプラスチックなどから成る絶縁基板210の上に遮光部材（light blocking member）220が形成されている。遮光部材220は、ブラックマトリックス（black matrix）ともいい、光漏れを防ぐ。遮光部材220は、データ線171とゲート線121に対応する線形部と薄膜トランジスタに対応する平面部を含み、画素電極191間の光漏れを防ぐ。

20

【0067】

基板210の上にはまた複数のカラーフィルタ230が形成されている。カラーフィルタ230は、遮光部材220で覆われた領域内に殆ど存在し、画素電極191列に沿って図の縦方向に長く延長することができる。各カラーフィルタ230は、赤色、緑色および青色の三原色のような原色（primary color）のうち1つを表示することができる。

【0068】

カラーフィルタ230および遮光部材220の上にはオーバーコート膜（overcoat）250が形成されている。オーバーコート膜250は、（有機）絶縁体を含み得、平らなカラーフィルタ230が露出されることを防ぐ。オーバーコート膜250は省略しても良い。

30

【0069】

一方、遮光部材220またはカラーフィルタ230は下部基板100上に形成されうる。

【0070】

オーバーコート膜250の上には液晶表示板組立体300に基準電圧が印加されるように共通電極270が形成されている。共通電極270はITOまたはIZOのような透明な伝導体を含みうる。また、共通電極270は、副画素電極のシェブロンパターンと平行する開口部または突起によって形成された複数のシェブロンパターンによって分割されうる。さらに、共通電極270は、液晶分子の移動を促進するためにセルギャップの2.5倍以下の幅を有する複数のスリット（図示せず）を含むことができる。

40

【0071】

表示板100、200の内側面には配向膜（alignment layer）11、21が形成されており、これらは垂直配向膜とすることができる。

【0072】

表示板100、200の外側面には偏光子（polarizer）12、22を備えているが、2つの偏光子12、22の偏光軸は直交し、そのうち1つの偏光軸はゲート線121に対して平行であることが好ましい。反射型液晶表示装置の場合には2つの偏光子12、22のうち1つを省略することも可能である。

50

【0073】

液晶表示装置は、液晶層3の位相遅延を補償するために少なくとも1つの位相差板(図示せず)をさらに含みうる。位相差板は、複屈折性を有し、液晶層3と反対に位相遅延を起こす。位相差板は、一軸または2軸光学補償膜を含み、特に負の一軸補償膜を含みうる。

【0074】

液晶表示装置は偏光子12、22、位相差板、表示板100、200および液晶層3に光を供給する照明部(backlight unit)(図示せず)を含みうる。

【0075】

液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は電磁場がない状態でその長軸が2つの表示板の表面に対して垂直と成るように配向されている。

10

【0076】

このような液晶表示装置の動作について図8、並びに前述した図1～図3を参照して詳細に説明する。

【0077】

まず、図1を参照すると、信号制御部600は外部のグラフィック制御機(未図示)から入力映像信号(R、G、B)およびこれの表示を制御する入力制御信号を受信する。入力映像信号(R、G、B)は各画素(PX)の輝度(luminance)情報を含み、輝度は定められた数、例えば1024(=2¹⁰)、256(=2⁸)または64(=2⁶)個の階調(gray)を有する。入力制御信号の例としては、垂直同期信号(Vsync)と水平同期信号(Hsync)、メインクロック信号(MCLK)、データイネーブル信号(DE)などがある。

20

【0078】

信号制御部600は、入力映像信号(R、G、B)と入力制御信号に基づいて入力映像信号(R、G、B)を、液晶表示板組立体300の動作条件に合わせて適切に処理して、ゲート制御信号(CONT1)、データ制御信号(CONT2)および維持電極制御信号(CONT3)などを生成した後、ゲート制御信号(CONT1)をゲート駆動部400に送り、データ制御信号(CONT2)と処理した映像信号(DAT)をデータ駆動部500に送り、維持電極制御信号(CONT3)を維持電極駆動部700に送る。

【0079】

また、入力映像信号(R、G、B)を受けて、信号制御部600は入力映像信号(R、G、B)を処理して出力映像信号(DAT)をデータドライバ500に送る。出力映像信号(DAT)はデジタル信号であって定められた数の値(または階調)を有する。

30

【0080】

データ制御信号(CONT2)によって画素(PX)の一行を駆動するためにデータ駆動部500は出力映像信号(DAT)を受信し、階調電圧発生器800によって各出力映像信号(DAT)をアナログ階調電圧に変換し、アナログ階調電圧を該当データ線(D1-Dm)に印加する。

【0081】

まず、図1、図3および図4を参照すると、ゲート駆動部がゲート制御信号(CONT1)に応じてゲートオン電圧(Von)をゲート線(G1-Gn)のうち1つに印加し、このゲート線に接続されたスイッチング素子(Qa、Qb)をターンオンさせる。そうすると、データ線(DL)に印加されたデータ電圧(Vd)が各コンタクトホール185a、185bを通じて第1と第2副画素電極191a、191bに伝達される。したがって、データ電圧は第1液晶蓄電器と第2液晶蓄電器(C1ca、C1cb)および第1維持蓄電器(Csta)に印加される。

40

【0082】

次に、第3副画素電極191cはこれと重複するドレーン電極(175aまたは175c)にデータ低圧(Vd)が印加されるためカップリング電圧(Vc)で充電される。カップリング電圧(Vc)は次のように表現できる。

50

【 0 0 8 3 】

$$V_c = (C_{1cc} V_{com} + C_{cp} V_d) / (C_{1cc} + C_{cp})$$

したがって、カップリング電圧 (V_c) は第 3 液晶蓄電器 (C_{1cc}) とカップリング蓄電器 (C_{cp}) に印加される。

【 0 0 8 4 】

図 7 に示す通り、第 1、第 2 薄膜トランジスタ (Q_a 、 Q_b) がゲート線 1 2 1 n に印加されたゲートオフ電圧 (V_{off}) によってターンオフされる時まで第 1、第 2 および第 3 液晶蓄電器に印加された各副画素電極電圧 (P_a 、 P_b および P_c) は所定のレベルに増加する。第 1 薄膜トランジスタ、第 2 薄膜トランジスタ (Q_a 、 Q_b) がターンオフすると、第 1 副画素電極、第 2 副画素電極および第 3 副画素電極 1 9 1 a、1 9 1 b、1 9 1 c はフローティング状態となり、各ドレーン電極 1 7 5 a、1 7 5 b とゲート線 1 2 1 n との間の寄生静電容量は、各副画素電極電圧 P_a 、 P_b 、 P_c を常にその極性に関係なく負の電圧シフト、すなわち、キックバック電圧を降下 (V_{kb}) させる。

10

【 0 0 8 5 】

さらに、電圧が維持制御信号 (CON_3) に応じて第 1 維持電極線 (SL_a) に印加され、第 1 副画素電極電圧 (P_a) は両極性の高レベルに変化する。第 1 維持電極線 (SL_a) に印加された電圧は 1 フレーム時間、例えば 1 6 . 7 m s より小さい周期で極性を変化することができる。

【 0 0 8 6 】

図 7 に示す通り、第 1 副画素電極電圧 (P_a) は第 1 維持電極線 (SL_a) の電圧変化に比例して ΔP_a ほど増加する。第 2 副画素電極電圧、第 3 副画素電極電圧 (P_b 、 P_c) は第 1 維持電極線 (SL_a) の電圧変化に関わらずそのレベルを維持する。

20

【 0 0 8 7 】

したがって、共通電圧 (V_{com}) に対する第 1 副画素電圧、第 2 副画素電圧および第 3 副画素電圧はそれぞれ V_{pa1} 、 V_{pa2} および V_{pa3} となる。副画素電圧の絶対値は $V_{pa1} > V_{pb1} > V_{pc1}$ となる。これらの副画素電圧は 1 フレームの間、その電圧レベルを維持する。

【 0 0 8 8 】

このように第 1 から第 3 液晶蓄電器 (C_{1ca} 、 C_{1cb} 、 C_{1cc}) の両端に電位差が生ずると表示板 1 0 0、2 0 0 の表面にほぼ垂直の主電磁場 (電界) ($primary\ electric\ field$) が液晶層 3 に生成される。そうすると、液晶層 3 の液晶分子は、電磁場に応答してその長軸が電磁場の方向に垂直と成るように傾き、液晶分子が傾いた程度により液晶層 3 に入射光の偏光の変化程度が変わる。このような偏光の変化は、偏光子によって透過率変化に表れ、これによって液晶表示装置は映像を表示する。

30

【 0 0 8 9 】

液晶分子が傾く角度は電磁場の強度により変わるが、3 つの液晶蓄電器 (C_{1ca} 、 C_{1cb} 、 C_{1cc}) の電圧が互いに異なるため、液晶分子が傾いた角度が異なり、これに伴い 3 つの副画素の輝度が異なる。したがって、3 つの液晶蓄電器 (C_{1ca} 、 C_{1cb} 、 C_{1cc}) の電圧を適切に合わせれば、側面から見る映像が前面から見る映像に極力近づけることができ、すなわち側面ガンマ曲線を前面ガンマ曲線に極力近づけることができ、このようにすることによって側面視認性を向上させることができる。

40

【 0 0 9 0 】

ゲート制御信号に応答して、ゲートドライバは 1 水平周期 (「 1 H 」 ともいい、水平同期信号 ($Hsync$) およびデータインーブル信号 (DE) の一周期と同じである) を単位とし、各ゲート線に順にゲートオン電圧 (V_{on}) を供給してすべての画素 (PX) にデータ電圧 (V_d) を印加し、液晶表示板組立体は 1 フレーム ($frame$) の映像を表示する。

【 0 0 9 1 】

1 フレームが終わると、次のフレームが始まり、各画素 (PX) に印加されるデータ電圧 (V_d) の極性が、直前フレームでの極性と反対となるように、データ駆動部 5 0 0 に

50

印加される反転制御信号（ RVS ）の状態が制御される（「フレーム反転」）。

【0092】

すなわち、図7を参照すると、次のフレームで各画素に印加されたデータ電圧の極性が反転制御信号を供給するデータドライバ500によって反対に変わり、直前フレームと同一の過程を繰り返して、第1副画素電極191aの電圧は V_{pa2} となり、第2副画素電極191bの電圧は V_{pb2} となり、第3副画素電極191cの電圧は V_{pc2} になり、その副画素電極電圧の絶対値は $V_{pa2} > V_{pb2} > V_{pc2}$ である。

【0093】

一方、1フレーム内でも反転信号（ RVS ）の特性によって1つのデータ線を通じて流れるデータ電圧（ V_d ）の極性を変えることもでき（例：行反転、点反転）、一まとまりの画素に印加されるデータ電圧（ V_d ）の極性を互いに変えることもできる（例：列反転、点反転）。

10

【0094】

図8および図9を参照して本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

【0095】

図8は、本発明の他の実施形態による液晶表示板組立体の前面および側面ガンマ曲線を図示するグラフである。図9は、本発明の一実施形態による液晶表示板組立体の前面および側面ガンマ曲線を図示するグラフである。

【0096】

20

従来技術による液晶表示板組立体は互いに分離された2つの副画素を有する複数のピクセルを含む。図8において、視認性指数は0.250で一般的に画素電極を分割しない場合の視認性指数より優秀である。ここで、視認性指数とは、全面輝度対比と側面輝度対比の差を定量化した数値である。しかし、側面ガンマ曲線のA部分でガンマ曲線が突然変わる変曲点が発生し、B部分では曲線が凸状になる。このように側面ガンマ曲線が緩慢に変わらない場合には、液晶表示装置の側面で色相または輝度の変化が自然ではなく、急激に変わる現象が発生し、画面が自然に視認されない。

【0097】

このような現象は、2つの副画素のうち相対的に低い電圧を有する副画素が一定の階調以上で全体電圧に寄与し始める時、該当液晶分子が急に動くため発生する。

30

【0098】

一方、本発明の一実施形態による液晶表示板組立体の視認性指数がそれぞれ0.204であって従来技術より優秀である。図9に示す通り、本発明による液晶表示板組立体の側面ガンマ曲線は、変曲点現象や凸状になる現象が発生せず、比較的緩慢に表現されることが分かる。したがって、相対的に低い電圧を有する副画素が一定の階調以上で全体画素電圧に寄与し始める時、該当液晶分子が急に動いてもこれを2つの部分に分配したので、その影響を減少させて側面ガンマ曲線を緩慢にすることができる。

【0099】

このように側面ガンマ曲線の凸状になる現象や変曲点現象を防止しつつも、視認性指数を十分に確保するために、図3に図示した液晶表示装置の場合には、第1副画素電極電圧（ V_{pa1} ）は共通電圧（ V_{com} ）に対して第3副画素電極電圧（ V_{pc1} ）より0.5V～1.5Vさらに高く、第2副画素電極電圧（ V_{pb1} ）は、共通電圧（ V_{com} ）に対して第3副画素電極電圧（ V_{pc1} ）より0.1V～1.0Vさらに高いことが好ましい。本発明によれば、画素電極を2個に分割する場合に比べ、視認性指数を優秀に維持しつつも、液晶表示装置の側面で発生する画面の不良を改善することができる。

40

【0100】

以上、本発明の望ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるのではなく、次の請求範囲で定義する本発明の基本概念を利用した当業者の様々な変形および改良形態もまた本発明の権利範囲に属するものである。

【産業上の利用可能性】

50

【 0 1 0 1 】

本発明の表示板およびこれを含む液晶表示装置およびその製造方法は、画面のコントラスト比が優秀であり、側面視認性が向上されることによって、爆発的に増加しているフラットパネル表示装置分野において非常に有用な技術となるであろう。

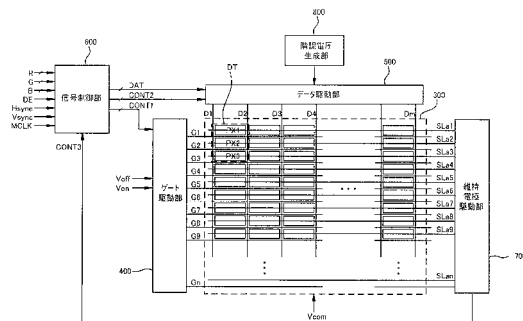
【 符号の説明 】

【 0 1 0 2 】

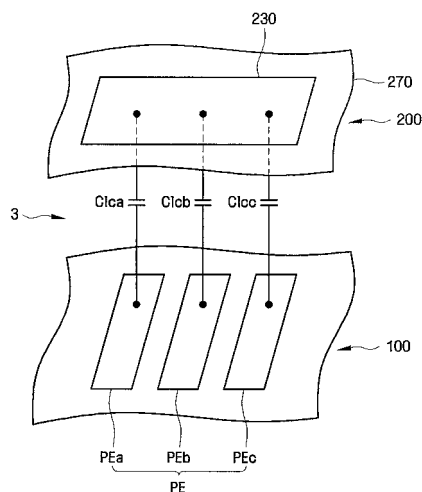
3 0 0	液晶表示板組立体
4 0 0	ゲート駆動部
5 0 0	データ駆動部
6 0 0	信号制御部
7 0 0	維持電極駆動部
8 0 0	階調電圧生成部

10

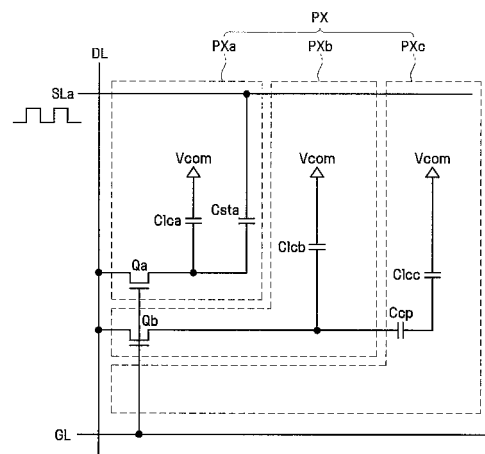
【 図 1 】



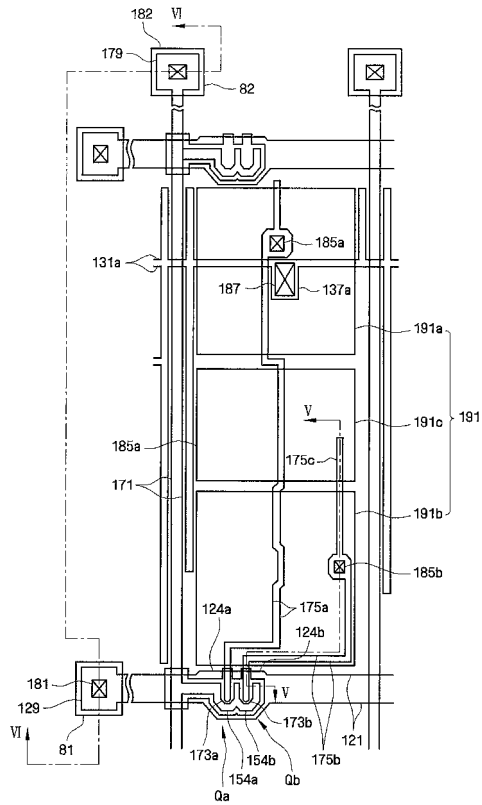
【 図 2 】



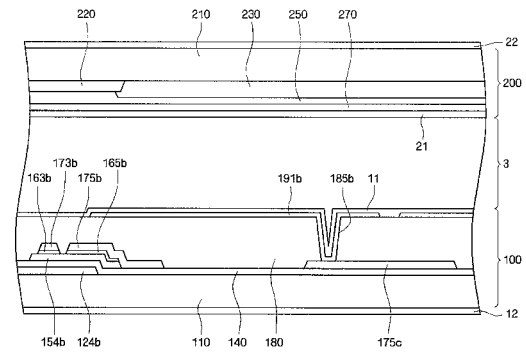
【 図 3 】



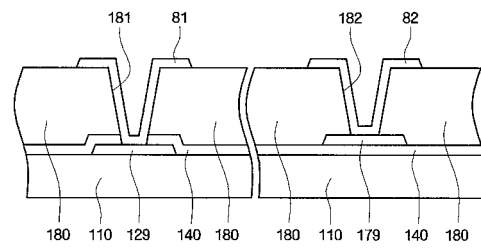
【図4】



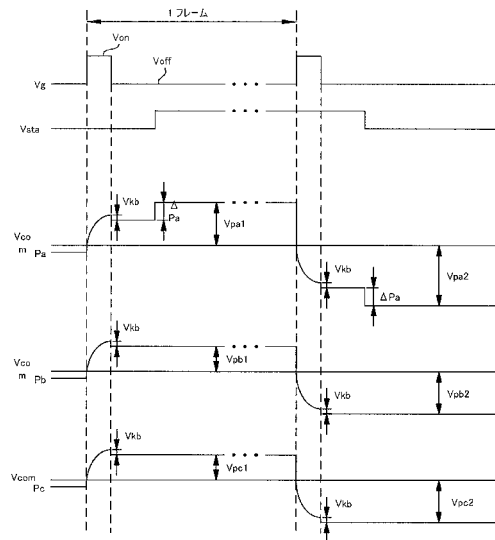
【図5】



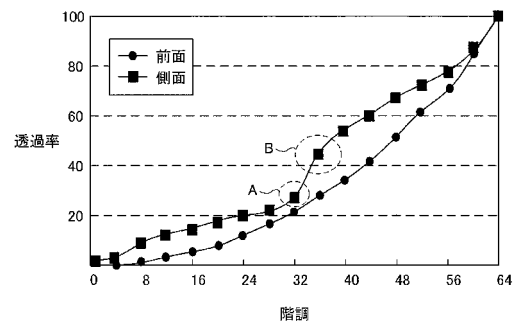
【図6】



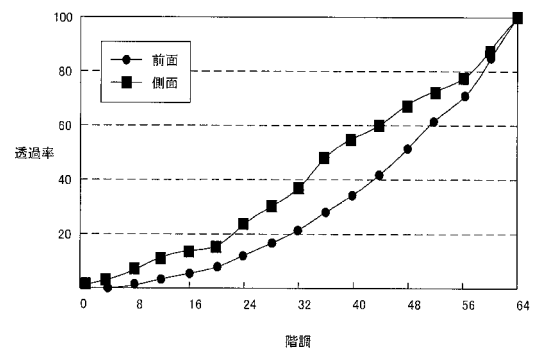
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 辛 昌 ▲ヒョン▼

大韓民国京畿道水原市八達區仁溪東 1 1 3 1 - 1 番地大宇マイホームアパートメント 7 0 5 號

審査官 小濱 健太

(56)参考文献 特開平 0 9 - 2 6 9 5 0 9 (J P , A)

国際公開第 2 0 0 9 / 1 2 2 6 0 8 (W O , A 1)

特開 2 0 0 7 - 2 8 6 6 2 4 (J P , A)

特開 2 0 0 6 - 0 3 9 2 9 0 (J P , A)

特開 2 0 0 5 - 0 6 2 8 8 2 (J P , A)

特開 2 0 0 2 - 2 5 8 3 0 7 (J P , A)

国際公開第 2 0 0 8 / 0 1 8 5 5 2 (W O , A 1)

国際公開第 2 0 0 7 / 1 3 5 8 0 3 (W O , A 1)

特開平 0 7 - 3 2 5 3 2 3 (J P , A)

特開平 0 6 - 1 0 2 5 3 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 6 8

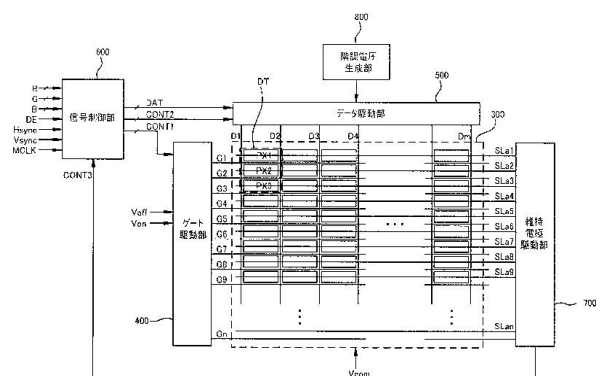
G 0 2 F 1 / 1 3 4 3

专利名称(译)	显示面板，包括该显示面板的液晶显示装置及其制造方法		
公开(公告)号	JP5486850B2	公开(公告)日	2014-05-07
申请号	JP2009147995	申请日	2009-06-22
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	廉周錫 辛昌ヒョン		
发明人	▲廉▼ 周 錫 辛 昌 ▲ヒョン▼		
IPC分类号	G02F1/1368 G02F1/1335		
FI分类号	G02F1/1368 G02F1/1335.505		
F-TERM分类号	2H092/GA13 2H092/HA04 2H092/HA05 2H092/JA26 2H092/JA40 2H092/JA46 2H092/JA47 2H092/JB05 2H092/JB07 2H092/JB42 2H092/JB46 2H092/JB57 2H092/JB69 2H092/KA05 2H092/KA10 2H092/KA12 2H092/KA18 2H092/KA19 2H092/KB24 2H092/MA27 2H092/NA01 2H092/PA02 2H092/PA06 2H092/PA08 2H092/PA09 2H092/QA09 2H191/FA02Y 2H191/FA14Z 2H191/FA22X 2H191/FA22Z 2H191/FA30X 2H191/FA30Z 2H191/FA34Y 2H191/FA94Y 2H191/FD22 2H191/FD26 2H191/GA05 2H191/GA08 2H191/GA17 2H191/GA19 2H191/GA22 2H191/HA11 2H191/LA19 2H191/LA25 2H192/AA24 2H192/BA23 2H192/BC23 2H192/BC26 2H192/BC31 2H192/CB05 2H192/CC04 2H192/CC42 2H192/DA12 2H192/EA22 2H192/EA43 2H192/EA67 2H192/FA65 2H192/FB22 2H192/GD14 2H192/GD61 2H192/JA13 2H291/FA02Y 2H291/FA14Z 2H291/FA22X 2H291/FA22Z 2H291/FA30X 2H291/FA30Z 2H291/FA34Y 2H291/FA94Y 2H291/FD22 2H291/FD26 2H291/GA05 2H291/GA08 2H291/GA17 2H291/GA19 2H291/GA22 2H291/HA11 2H291/LA19 2H291/LA25		
代理人(译)	山下大沽嗣		
优先权	1020080058506 2008-06-20 KR		
其他公开文献	JP2010002907A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示板和液晶显示器，其包括用于制造显示器的方法。ŽSOLUTION：显示板包括：像素电极，包括相互分离的第一子像素电极，第二子像素电极和第三子像素电极；第一薄膜晶体管和第二薄膜晶体管分别连接到第一子像素电极和第二子像素电极；栅极线连接到第一薄膜晶体管和第二薄膜晶体管；数据线与栅极线交叉，处于电绝缘状态，并与第一薄膜晶体管和第二薄膜晶体管连接；第一保持电极线与栅极线平行并伸长以与第一子像素电极交叉，其中第一薄膜晶体管或第二薄膜晶体管的漏极与第三子像素电极复制。Ž

【图 1】



【图 2】