

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5466665号  
(P5466665)

(45) 発行日 平成26年4月9日(2014.4.9)

(24) 登録日 平成26年1月31日(2014.1.31)

(51) Int.Cl. F I  
**GO2F 1/1368 (2006.01)** GO2F 1/1368  
**GO2B 5/20 (2006.01)** GO2B 5/20 I O I

請求項の数 12 (全 53 頁)

<p>(21) 出願番号 特願2011-90187 (P2011-90187)                  (22) 出願日 平成23年4月14日 (2011.4.14)                  (62) 分割の表示 特願2000-302953 (P2000-302953) の分割                  原出願日 平成12年10月2日 (2000.10.2)                  (65) 公開番号 特開2011-186484 (P2011-186484A)                  (43) 公開日 平成23年9月22日 (2011.9.22)                  審査請求日 平成23年4月14日 (2011.4.14)                  (31) 優先権主張番号 1999P42108                  (32) 優先日 平成11年9月30日 (1999.9.30)                  (33) 優先権主張国 韓国 (KR)                  (31) 優先権主張番号 1999P62915                  (32) 優先日 平成11年12月27日 (1999.12.27)                  (33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 512187343                  三星ディスプレイ株式会社                  Samsung Display Co., Ltd.                  大韓民国京畿道龍仁市器興区三星二路95                  95, Samsung 2 Ro, Gih eung-Gu, Yongin-City , Gyeonggi-Do, Korea                  (74) 代理人 100121382                  弁理士 山下 託嗣                  (72) 発明者 洪 ▲むん▼ 杓                  大韓民国京畿道城南市盆唐区隋内洞プルン                  マウル双龍アパート401棟2202号</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 液晶表示装置用薄膜トランジスタ基板及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

絶縁基板の上に形成されているデータ線を含むデータ配線と、  
 前記絶縁基板の上部の画素に形成されている赤、緑、青のカラーフィルターと、  
 前記データ配線及び前記カラーフィルターを覆う絶縁膜と、  
 前記絶縁膜の上部に形成されており、前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、  
 前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、  
 前記カラーフィルターの上部であって、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、  
 前記半導体層パターンの上部に形成されており、前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線と、  
 前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドと、  
 前記データ配線と同一の層で形成されている第1補助ゲートパッドと、  
 前記データ線に連結されて外部から信号の伝達を受けるデータパッドと、  
 を含み、  
 前記絶縁膜は前記第1補助ゲートパッドを露出させる第2接触孔を有しており、

10

20

前記ゲートパッドは前記第2接触孔を通じて前記第1補助ゲートパッドと連結されており、

前記ゲート絶縁膜及び前記絶縁膜は前記第1補助ゲートパッドを露出させる第3接触孔と、前記データパッドを露出させる第4接触孔とを有しており、

前記第3接触孔を通じて前記第1補助ゲートパッドと連結され前記画素電極と同一の層で形成されている第2補助ゲートパッドと、

前記第4接触孔を通じて前記データパッドと連結され前記画素電極と同一の層で形成されている補助データパッドとをさらに含み、

を含み、前記データ配線及びゲート配線が光を遮断するブラックマトリックスとして機能する、液晶表示装置用薄膜トランジスタ基板。

10

【請求項2】

前記赤、緑、青のカラーフィルターの端部は、前記データ線の端部を覆っていることを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項3】

前記絶縁膜は有機絶縁物質からなることを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項4】

前記データ配線と同一の層で形成されており、前記半導体層パターンまたは前記ゲート配線に対応する部分に位置する光遮断膜をさらに含むことを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

20

【請求項5】

少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されている保護膜をさらに含むことを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項6】

前記保護膜の上部に形成されている間隔維持材をさらに含むことを特徴とする請求項5に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項7】

前記間隔維持材は感光性有機絶縁物質からなることを特徴とする請求項6に記載の液晶表示装置用薄膜トランジスタ基板。

30

【請求項8】

前記間隔維持材は黒い色顔料を含むことを特徴とする請求項7に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項9】

前記半導体層パターンは二重層構造で形成されていることを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項10】

前記二重層構造の半導体層パターンは、第1非晶質ケイ素膜と、前記第1非晶質ケイ素膜の上に位置し第1非晶質ケイ素膜のバンドギャップより低い第2非晶質ケイ素膜とを含むことを特徴とする請求項9に記載の液晶表示装置用薄膜トランジスタ基板。

40

【請求項11】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び上部ゲート絶縁膜を含む二重層構造で形成されていることを特徴とする請求項1に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項12】

前記上部及び下部ゲート絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つからなることを特徴とする請求項11に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は液晶表示装置用薄膜トランジスタ基板及びその製造方法に関する。

【背景技術】

【0002】

液晶表示装置は現在最も広く使用されている平板表示装置のうちの一つであって、電極が形成されている二枚の基板とその間に挿入されている液晶層とからなり、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節して画像を表示する装置である。

【0003】

液晶表示装置のうちで現在主に使用されるものは二つの基板に電極がそれぞれ形成されており電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置であり、二つの基板のうちの一つには薄膜トランジスタ及び画素電極が形成されており、他の基板にはカラーフィルター及びブラックマトリックス (black matrix) が形成されているものが一般的に使用される。

【0004】

このような液晶表示装置の製造方法で薄膜トランジスタが形成されている基板は一般に感光膜パターンを用いた写真エッチング工程を通じて製造される。写真エッチング工程で多層の薄膜パターンを形成する時に、層間に誤整列 (misalign) が発生する場合には表示特性が低下するという問題点がある。このような問題点を解決するためには最下部に不透明な薄膜からなる整列キーを形成することが考えられる。

【0005】

一方、このような液晶表示装置の輝度を向上させるためにはパネルの高い開口率を確保することが重要な課題である。しかしながら、このような液晶表示装置では、薄膜トランジスタの開口率を減少させるいくつかの問題を内包している。第1に、画素電極とデータ線との間のカップリング効果により発生する寄生容量を考慮する時、画素電極とデータ線との間の距離を確保する必要がある。第2に、液晶表示装置の2つのパネルの整列を考慮する時、ブラックマトリックスの線幅を大きくする必要がある。このような問題点を解決するためにデータ線と画素電極との間に低い誘電率を有する有機絶縁物質を位置させたり、カラーフィルターを薄膜トランジスタと同一の基板に形成する方法などが提示されている。

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、液晶表示装置の製造方法において、後者の場合には高コストの薄膜トランジスタ製造工程以後に低コストのカラーフィルター製造工程を実行するが、カラーフィルター工程での不良発生が最終的な歩留まりに悪影響を及ぼすようになるので製造費用を増加させることがある。また、前者の場合にはゲート線と画素電極との間に形成される維持容量を十分に確保することができないという問題点がある。

【0007】

本発明が達成しようとする技術的課題は、誤整列を最少化することができると共に開口率を確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【0008】

本発明が達成しようとする他の技術的課題は、歩留まりを向上させることができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【0009】

また、本発明が達成しようとする他の技術的課題は、液晶表示装置用薄膜トランジスタ基板の製造工程を単純化することである。

【0010】

また、本発明が達成しようとするその他の技術的課題は、開口率を確保し歩留まりを向上させることができると共に寄生容量を最少化し維持容量を十分に確保することができる

10

20

30

40

50

液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【課題を解決するための手段】

【0011】

このような課題を達成するために、絶縁基板の上に形成されているデータ線を含むデータ配線と、前記絶縁基板の上部の画素に形成されている赤、緑、青のカラーフィルターと、前記データ配線及び前記カラーフィルターを覆う絶縁膜と、前記絶縁膜の上部に形成されており、前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、前記カラーフィルターの上部であって、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、前記半導体層パターンの上部に形成されており、前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線とを含み、前記データ配線及びゲート配線が光を遮断するブラックマトリックスとして機能する、液晶表示装置用薄膜トランジスタ基板を提供する。

10

【0012】

ここで、前記赤、緑、青のカラーフィルターの端部は、前記データ線の端部を覆っていることが好ましい。

【0013】

また、前記絶縁膜は有機絶縁物質からなることが好ましい。

20

【0014】

前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、前記ゲート絶縁膜は前記ゲートパッドを露出させる第2接触孔を有し、前記ゲート絶縁膜及び前記絶縁膜は前記データパッドを露出させる第3接触孔を有しており、前記第2接触孔を通じて前記ゲートパッドと連結され前記画素電極と同一の層で形成されている補助ゲートパッドと、前記第3接触孔を通じて前記データパッドと連結され前記画素電極と同一の層で形成されている補助データパッドとをさらに含むことが好ましい。

30

【0015】

前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ配線と同一の層で形成されている第1補助ゲートパッドをさらに含み、前記絶縁膜は前記第1補助ゲートパッドを露出させる第2接触孔を有しており、前記ゲートパッドは前記第2接触孔を通じて前記第1補助ゲートパッドと連結されており、前記ゲート絶縁膜及び前記絶縁膜は前記第1補助ゲートパッドを露出させる第3接触孔と、前記データパッドを露出させる第4接触孔とを有しており、前記第3接触孔を通じて前記第1補助ゲートパッドと連結され前記画素電極と同一の層で形成されている第2補助ゲートパッドと、前記第4接触孔を通じて前記データパッドと連結され前記画素電極と同一の層で形成されている補助データパッドとをさらに含むことがさらに好ましい。

40

【0016】

前記データ配線と同一の層で形成されており、前記半導体層パターンまたは前記ゲート配線に対応する部分に位置する光遮断膜をさらに含むが好ましい。

【0017】

少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されている保護膜をさらに含むことが好ましい。

【0018】

前記保護膜の上部に形成されている間隔維持材をさらに含むことが好ましい。

【0019】

前記間隔維持材は感光性有機絶縁物質からなることが好ましい。

50

## 【0020】

前記間隔維持材は黒い色顔料を含むことが好ましい。

## 【0021】

前記半導体層パターンは二重層構造で形成されていることが好ましい。

## 【0022】

前記二重層構造の半導体層パターンは、第1非晶質ケイ素膜と、前記第1非晶質ケイ素膜の上に位置し第1非晶質ケイ素膜のバンドギャップより低い第2非晶質ケイ素膜とを含むことが好ましい。

## 【0023】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び上部ゲート絶縁膜を含む二重層構造で形成されていることが好ましい。

10

## 【0024】

前記上部及び下部ゲート絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つからなることが好ましい。

## 【0025】

本発明の他の観点による液晶表示装置は、第1絶縁基板の上に形成され一方向にのびているデータ線を含むデータ配線と、前記第1基板の上部の画素に形成されている赤、緑、青のカラーフィルターと、前記データ配線及び前記カラーフィルターを覆う絶縁膜と、前記絶縁膜の上部に形成されており前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、前記半導体層パターンの上部に形成されており前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線とを含む下部絶縁基板と、前記第1絶縁基板と対向する第2絶縁基板の上部に形成されている共通電極を含む上部絶縁基板とを含む。

20

## 【0026】

ここで、少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されており、前記第1基板及び前記第2基板を支持する間隔維持材をさらに含むことが好ましい。

30

## 【0027】

前記間隔維持材は黒い色顔料を含む感光性有機絶縁物質からなることが好ましい。

## 【0028】

本発明の他の観点による薄膜トランジスタ基板は、ゲート線とデータ線とが交差して多数個の画素領域を定義し、前記画素領域に赤、緑、青のカラーフィルターが形成され、多数個の画素領域に前記ゲート線及びデータ線に電氣的に連結される薄膜トランジスタと画素電極が前記カラーフィルターの上部に形成されている薄膜トランジスタ基板において、

前記薄膜トランジスタの半導体層はバンドギャップが互いに異なる二重層構造の非晶質ケイ素膜からなることを特徴とする。

40

## 【0029】

ここで、前記二重層構造の半導体層は、前記ゲート絶縁膜の上に位置する第1非晶質ケイ素膜と、前記第1非晶質ケイ素膜の上に位置し前記第1非晶質ケイ素膜よりバンドギャップが低い第2非晶質ケイ素膜とからなることが好ましい。

## 【0030】

本発明のさらに他の観点による薄膜トランジスタ基板は、互いに交差して画素を定義するゲート線及びデータ線と、前記画素に形成されている画素電極及び前記ゲート線及びデータ線と前記画素電極とを電氣的に連結する薄膜トランジスタとを含む薄膜トランジスタ基板において、前記薄膜トランジスタの一構成をなすゲート絶縁膜は上部及び下部絶縁膜

50

の二重構造で形成される。

【0031】

ここで、前記上部及び下部絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つであることが好ましい。

【0032】

本発明に係る液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板の上にデータ線を含むデータ配線を形成する段階と、前記絶縁基板の上部に赤、緑、青のカラーフィルターを形成する段階と、前記データ配線及び前記カラーフィルターを覆う絶縁膜を形成する段階と、前記絶縁膜の上部にゲート線及びゲート電極を含むゲート配線を形成する段階と、前記絶縁膜の上部に前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上に半導体層を形成する段階と、前記半導体層をパターンニングして半導体層パターンを形成すると共に、前記ゲート絶縁膜及び前記絶縁膜に前記データ線の一部を露出させる第1接触孔を形成する段階と、前記半導体層パターンの上部に形成されており、前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレイン用電極と前記ドレイン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線を形成する段階と、を含む。

10

【0033】

ここで、前記半導体パターンは二重層構造で形成することが好ましい。

【0034】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び前記下部ゲート絶縁膜の上部に形成されている上部ゲート絶縁膜を含む二重層構造で形成することが好ましい。

20

【0035】

本発明の他の観点による液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板の上にデータ線を含むデータ配線を形成する段階と、前記基板の上部に赤、緑、青のカラーフィルターを形成する段階と、前記データ配線及び前記カラーフィルターを覆う絶縁膜を形成する段階と、前記絶縁膜の上部にゲート線及び前記ゲート線と連結されているゲートパッドを含むゲート配線を形成する段階と、前記絶縁膜の上部に前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上に半導体層を形成する段階と、前記半導体層の上に抵抗性接触層を形成する段階と、前記抵抗性接触層及び前記前記半導体層をパターンニングして抵抗性接触層パターン及び半導体層パターンを形成すると共に、前記ゲート絶縁膜及び前記絶縁膜をパターンニングして前記データ線を露出させる第1接触孔を形成する段階と、前記接触層パターンの上に互いに分離されて形成されており同一の層で形成されたソース用電極及びドレイン用電極と、前記ドレイン用電極と連結された画素電極を含む画素配線とを形成する段階とを含む

30

【発明の効果】

【0036】

このように、本発明の実施例による液晶表示装置用薄膜トランジスタ基板及びその製造方法ではブラックマトリクスまたはカラーフィルターを形成する時に整列キーを形成することによって以後に形成される薄膜の整列を正確に行うことができる。また、薄膜トランジスタよりカラーフィルター及びブラックマトリクスを先に形成しデータ線と画素電極との間に有機絶縁膜を形成することによって開口率を確保することができる。また、ブラックマトリクスと同一の層で共通配線とパッドを形成することによって共通信号の遅延を少なくすることができ、低抵抗の配線を有することができるので大面積でも画質の均一度を確保して画質の特性を向上させることができる。また、カラーフィルターと薄膜トランジスタアレイの製造工程をそれぞれ別途の製造ラインで進行することができるので製造効率性を極大化することができる。

40

【0037】

また、配線をブラックマトリクスとして活用し半導体層と接触孔を共に形成することによって製造費用を低減することができる。またデータ配線と画素電極及びゲート配線が

50

十分に絶縁されているのでこれらの中で発生する寄生容量を少なくすることができ、薄膜トランジスタの上下部に別途の光遮断膜を設置することができるので光漏れ電流を少なくすることができ、ゲート電極の大きさを小さくして薄膜トランジスタの寄生容量を少なくすることができるので大面積でも画質の均一度を確保して画質の特性を向上させることができる。また、二重にゲート絶縁膜または半導体層を形成することによって低温工程下でもTFT特性を確保することができる薄膜トランジスタ基板を製作することができる。

【0038】

また、本発明の実施例のようにカラーフィルターとブラックマトリックスを下部基板に形成することによって基板の厚さを薄くすることができるだけでなくプラスチックに置き換えることができ、低温工程を用いた薄膜トランジスタ基板の製造が可能なので下部基板もプラスチックに置き換えることができる。

10

【図面の簡単な説明】

【0039】

【図1】図1は、本発明の実施例による液晶表示装置用薄膜トランジスタ基板を製造するための基板を領域を区分して示した図面である。

【図2】図2は、本発明の実施例によって一つの液晶表示装置用薄膜トランジスタ基板に形成された素子及び配線を概略的に示した配置図である。

【図3】図3は、本発明の第1参考例による液晶表示装置用薄膜トランジスタ基板の配置図であって、単位画素及びパッド部を示した図面である。

【図4】図4は、図3に示した薄膜トランジスタ基板をI V - I V '線に沿って切断して示した断面図である。

20

【図5】図5は、本発明の第1参考例による液晶表示装置用薄膜トランジスタ基板の製造工程を示した配置図である。

【図6】図6は、図5の断面図である。

【図7】図7は、薄膜トランジスタ基板の画面表示部及び周辺部を示した図面である。

【図8】図8は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図5の次の段階を示した図面である。

【図9】図9は、図8の断面図である。

【図10】図10は、図7の次の段階での薄膜トランジスタ基板の画面表示部及び周辺部を示した図面である。

30

【図11】図11は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図8の次の段階を示した図面である。

【図12】図12は、図11の断面図である。

【図13】図13は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図11の次の段階を示した図面である。

【図14】図14は、図13の断面図である。

【図15】図15は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図13の次の段階を示した図面である。

【図16】図16は、図15の断面図である。

【図17】図17は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図15の次の段階を示した図面である。

40

【図18】図18は、図17の断面図である。

【図19】図19は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図17の次の段階を示した図面である。

【図20】図20は、図19の断面図である。

【図21】図21は、本発明の第2参考例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配置図である。

【図22】図22は、図21の断面図である。

【図23】図23は、図21の断面図である。

【図24】図24は、本発明の第2参考例による液晶表示装置用薄膜トランジスタ基板を

50

製造する過程を示した配置図である。

【図25】図25は、図24の断面図である。

【図26】図26は、図24の断面図である。

【図27】図27は、本発明の第2参考例によって製造する薄膜トランジスタ基板の配置図である。

【図28】図28は、図27の断面図である。

【図29】図29は、図27の断面図である。

【図30】図30は、図27の断面図であって、図28Cの次の段階での断面図である。

【図31】図31は、図27の断面図であって、図29の次の段階での断面図である。

【図32】図32は、図30及び図31の次の段階での薄膜トランジスタ基板の配置図である。

10

【図33】図33は、図32の断面図である。

【図34】図34は、図32の断面図である。

【図35】図35は、図32の断面図であって、図33の次の段階を工程順序に従って示したものである。

【図36】図36は、図32の断面図であって、図34の次の段階を工程順序に従って示したものである。

【図37】図37は、図32の断面図であって、図33の次の段階を工程順序に従って示したものである。

【図38】図38は、図32の断面図であって、図34の次の段階を工程順序に従って示したものである。

20

【図39】図39は、図32の断面図であって、図33の次の段階を工程順序に従って示したものである。

【図40】図40は、図32の断面図であって、図34の次の段階を工程順序に従って示したものである。

【図41】図41は、図39及び図40の次の段階での薄膜トランジスタ基板の配置図である。

【図42】図42は、図41の断面図である。

【図43】図43は、図41の断面図である。

【図44】図44は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

30

【図45】図45は、図44に示した薄膜トランジスタ基板の断面図である。

【図46】図46は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板を製造する第1段階での薄膜トランジスタ基板の配置図である。

【図47】図47は、図46の断面図である。

【図48】図48は、本発明の実施例によって製造する第2段階での薄膜トランジスタ基板の配置図である。

【図49】図49は、図48の断面図である。

【図50】図50は、本発明の実施例によって製造する第3段階での薄膜トランジスタ基板の配置図である。

40

【図51】図51は、図50の断面図である。

【図52】図52は、本発明の実施例によって製造する第4段階での薄膜トランジスタ基板の配置図である。

【図53】図53は、図52の断面図である。

【図54】図54は、図52の断面図であって、図51の次の段階を示したものである。

【図55】図55は、本発明の他の実施例によって製造する第4段階での薄膜トランジスタ基板の断面図である。

【図56】図56は、本発明の他の実施例によって製造する第4段階での薄膜トランジスタ基板の断面図である。

【図57】図57は、本発明の実施例によって製造する第5段階での薄膜トランジスタ基

50

板の配置図である。

【図58】図58は、図57の断面図である。

【図59】図59は、本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配置図である。

【図60】図60は、本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図61】図61は、図60に示した薄膜トランジスタ基板の断面図である。

【図62】図62は、本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板を製造する第1段階での薄膜トランジスタ基板の配置図である。

【図63】図63は、図62の断面図である。

【図64】図64は、本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板を製造する第2段階での薄膜トランジスタ基板の配置図である。

【図65】図65は、図64の断面図である。

【図66】図66は、本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板を製造する第3段階での薄膜トランジスタ基板の配置図である。

【図67】図67は、図66の断面図である。

【図68】図68は、本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板を製造する第4段階での薄膜トランジスタ基板の配置図である。

【図69】図69は、図68の断面図である。

【図70】図70は、本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板を製造する第5段階での薄膜トランジスタ基板の配置図である。

【図71】図71は、図70の断面図である。

【図72】図72は、工程条件に必ずカラーフィルターの色別透過率変化を示したグラフである。

【図73】図73は、本発明の実験例でカラーフィルター表面を観察した写真である。

【図74】図74は、本発明の実験例によるゲート絶縁膜の蒸着温度による薄膜トランジスタの特性を示したグラフである。

【図75】図75は、本発明の第4実施例による薄膜トランジスタ基板の配置図である。

【図76】図76は、図75に示した薄膜トランジスタ基板の断面図である。

【図77】図77は、本発明の第5実施例による薄膜トランジスタ基板の配置図である。

【図78】図78は、図77に示した薄膜トランジスタ基板の断面図である。

【発明を実施するための形態】

【0040】

以下、添付図面に基づいて本発明の実施例による液晶表示装置用薄膜トランジスタ基板及びその製造方法について本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように、参考例の説明を交えて詳細に説明する。

【0041】

まず、本発明の製造方法では薄膜トランジスタよりカラーフィルターを先に形成し、カラーフィルターの下部に画素対応の開口部を有するバックマトリックス(back matrix)を形成する。また、カラーフィルターまたはブラックマトリックスを形成する工程で製造工程時の層間整列のための整列キーを形成する。

(参考例1)

まず、図1乃至図4に基づいて参考例による薄膜トランジスタ基板の構造について詳細に説明する。

【0042】

図1に示されているように、一つの絶縁基板に同時に多数の液晶表示装置用パネル領域が形成される。例えば、図1のように、1つのガラス基板10に6個の液晶表示装置用パネル領域110、120、130、140、150、160が形成され、形成されるパネルが薄膜トランジスタパネルである場合、パネル領域110、120、130、140、150、160は多数の画素からなる画面表示部119、129、139、149、15

10

20

30

40

50

9、169と周辺部112、122、132、142、152、162とを含む。画面表示部119、129、139、149、159、169には主に薄膜トランジスタ、配線及び画素電極などが行列の形態に反復して配置され、周辺部115、125、135、145、155、165には駆動素子と連結される要素、即ち、パッド及びその他の画素電極と対向する共通電極に伝達される共通信号を外部から受信するためのパッドと共通信号の遅延を最少化するための共通信号線を含む共通配線などが配置される。

【0043】

しかし、このような液晶表示装置用薄膜トランジスタ基板は多層の薄膜パターンを形成するためにマスクを利用した数回の写真エッチング工程によって形成される。この時、多層の薄膜パターンは層間に正確な整列が行われなければならない、層間の整列を正確にするためには不透明膜からなる整列キー（align key）が必要であり、このような整列キーは基板10の外郭部11に配置される。

10

【0044】

図2は図1の一つのパネル領域に形成された液晶表示装置用薄膜トランジスタ基板の配置を概略的に示した配置図である。

【0045】

図2に示されているように、線1で囲まれた画面表示部には多数の薄膜トランジスタ3とそれぞれの薄膜トランジスタ3に電氣的に連結されている画素電極112とゲート線52及びデータ線92を含む配線などが形成されており、ゲート線52及びデータ線92で囲まれた画素に対応する開口部を有するブラックマトリクス22が形成されている。この時、画面表示部の端部から漏洩する光を完全に遮断するため、ブラックマトリクス22が画面表示部の境界線1まで覆うように十分に広く形成するのが好ましい。画面表示部の外側の周辺部にはゲート線52の端に電氣的に連結されたゲートパッド26とデータ線92の端に連結されたデータパッド98とが配置されている。また、画面表示部の外側の周縁には共通信号線25が形成されており、共通信号線25には外部から共通信号の伝達を受けて共通信号線25に伝達する共通パッド27が連結されており、共通パッド27は画面表示部の外側の周辺部に形成されている。共通配線25、27を画面表示部1の外側に形成しブラックマトリクス22の横部と同様にブラックマトリクス22の縦部を画面表示部の境界線1まで覆うように形成することもできる。一方、線2で囲まれた周辺部の外側である外郭部には整列キー29が形成されている。

20

30

【0046】

ここで、整列キー29は図1の外郭部11の角部にそれぞれ形成されるのが好ましく、共通信号線25はゲートパッド26が形成された一つの辺を除いた周辺部115、125、135、145、155、165の周囲に形成されるのが好ましく、これについては以後に詳細に説明する。

【0047】

図3及び図4は図2の画面表示部の薄膜トランジスタと画素電極及び配線と周辺部のパッドを拡大して示したものであって、図3は配置図であり、図4は図3のIV-IV'線に沿って切断して示した断面図である。

【0048】

まず、下部絶縁基板10の上部に銅系列またはアルミニウム系列あるいはクロムまたはモリブデン系列あるいは窒化クロムまたは窒化モリブデンなどを含む単一膜または多層膜からなるブラックマトリクス22が形成されている。ブラックマトリクス22はマトリクス形態の画素に対応して開口部を有する網形態で形成されており、画素と画素の間から漏洩する光を遮断するように構成される。このブラックマトリクス22は、以後に形成される薄膜トランジスタの半導体層70に入射する光を遮断するために変形された構成とすることもできる。一方、ブラックマトリクス22と同一の層には、以後に形成される画素電極112と対向して液晶分子を駆動するための電気場を形成する共通信号線25と、共通信号線25に接続され、外部回路からの共通信号を共通信号線25に伝達する共通パッド27（図2参照）が形成されている。また、ブラックマトリクス22と同一

40

50

の層には製造工程時の層間の整列を正確に調整するための整列キー 29 (図 2 参照) が形成されており、以後に形成されるゲート配線 52、56 に走査信号またはゲート信号を外部から伝達するためのゲートパッド 26 が形成されている。もちろん、本発明の実施例では示されていないが、ゲートパッド 26 と同様にブラックマトリックス 22 と同一の層には以後に形成されるデータ線 92 に外部から画像信号を伝達するためのデータパッドを形成することができる。

#### 【0049】

ここで、共通配線 25、27 は基板 10 の周囲の周辺部 115、125、135、145、155、165 (図 1 参照) の周囲に形成して画面表示部 119、129、139、149、159、169 の周囲の外側から漏洩する光を遮断するようにし、低抵抗を有する銅系列、アルミニウム系列または銀系列の導電物質で形成して共通信号の遅延を防止することができる。また、以後に形成される画素配線 112、116、118 が ITO (indium tin oxide) または IZO (indium zinc oxide) であることを考慮してこれらとの接触特性が良い物質で形成するのが好ましい。

10

#### 【0050】

下部絶縁基板 10 の上部画素には端部がブラックマトリックス 22 を覆う赤 (R)、緑 (G)、青 (B) のカラーフィルター 31、32、33 がそれぞれ形成されている。ここで、カラーフィルター 31、32、33 はブラックマトリックス 22 の上部で互いに重なるように形成してもよく、350 以上の薄膜トランジスタ製造温度によって色特性が変わらない物質を使用するのが好ましい。

20

#### 【0051】

ブラックマトリックス 22、共通配線 25、27 (図 2 参照) 及びゲートパッド 26 とカラーフィルター 31、32、33 の上には BCB (bisbenzocyclobutene) または PFCB (perfluorocyclobutene) などのように 3.0 以下の低い誘電率と 300 以上の耐熱性を有する物質からなり、平坦化されている有機絶縁膜 40 が形成されている。有機絶縁膜 40 にはゲートパッド 26 を露出させる接触孔 42、46 がそれぞれ形成されている。

#### 【0052】

有機絶縁膜 40 の上部にはアルミニウム (Al) またはアルミニウム合金 (Al alloy)、モリブデン (Mo) またはモリブデン-タングステン (MoW) 合金、クロム (Cr)、タンタル (Ta)、銅 (Cu) または銅合金 (Cu alloy) などの金属あるいは導電体からなるゲート配線が形成されている。ゲート配線は横方向にのびており、接触孔 42 を通じてゲートパッド 26 と連結されている走査信号線またはゲート線 52 及び薄膜トランジスタのゲート電極 56 を含む。ここで、ゲート線 52 は後述する画素電極 112 と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極 112 とゲート線 52 との重畳によって発生する維持容量が十分でない場合には維持容量用配線を追加的に形成することもできる。

30

#### 【0053】

ゲート配線 52、56 は低抵抗を有する銅系列、アルミニウム系列または銀系列などの単一膜で形成できるが、二重層または三重層で形成することもできる。特に、外部からの走査信号の伝達を受けるためのゲートパッド 26 がゲート配線 52、56 と異なる層に形成されているためパッド部の接触特性を考慮しなくてもよいので、抵抗が小さい物質の単一膜で形成するのが容易である。

40

#### 【0054】

有機絶縁膜 40 の上には窒化ケイ素 (SiN<sub>x</sub>) などからなるゲート絶縁膜 60 がゲート配線 52、56 を覆っており、ゲート電極 56 のゲート絶縁膜 60 の上部には水素化非晶質ケイ素 (hydrogenated amorphous silicon) などの半導体からなる半導体層 70 が島形態で形成されている。半導体層 70 の上には燐 (P) などの n 型不純物で高濃度でドーピングされている非晶質ケイ素または微細結晶化されたケイ素または金属シリサイドなどを含む抵抗性接触層 (ohmic contact layer) 85、86 がゲート電極 56 を中心にして

50

分離されて形成されている。

【 0 0 5 5 】

ゲート絶縁膜 6 0 及び抵抗性接触層 8 5、8 6 の上には低抵抗を有するアルミニウム系、銅系または銀系の導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されているデータ線 9 2、データ線 9 2 の一端に連結されて外部からの画像信号の印加を受けるデータパッド 9 8、そしてデータ線 9 2 と連結されており抵抗性接触層 8 5 の上に位置するソース電極 9 5 及びデータ線部 9 2、9 5、9 8 と分離されておりゲート電極 5 6 に対してソース電極 9 5 の反対側の抵抗性接触層 8 6 の上部に位置する薄膜トランジスタのドレーン電極 9 6 を含む。

【 0 0 5 6 】

データ配線 9 2、9 5、9 6、9 8 もゲート配線 5 2、5 6 と同様に低抵抗を有する導電物質の単一層で形成できるが、二重層または三重層で形成されることもできる。もちろん、二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成することが好ましく、データパッド 9 8 をゲートパッド 2 6 と同一の層で形成する場合には他の物質との接触特性を考慮せずに抵抗が小さい導電物質の単一膜で形成することが好ましい。

【 0 0 5 7 】

データ配線 9 2、9 5、9 6、9 8 の上には保護膜 1 0 0 が形成されており、保護膜 1 0 0 はドレーン電極 9 6 及びデータパッド 9 8 を露出させる接触孔 1 0 2、1 0 8 を有している。また、ゲート絶縁膜 6 0 と共にゲートパッド 2 6 を露出させる接触孔 1 0 6 を有している。保護膜 1 0 0 は窒化ケイ素あるいはアクリル系などの有機絶縁物質から形成することができる。

【 0 0 5 8 】

保護膜 1 0 0 の上には薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極 1 1 2 が形成されている。画素電極 1 1 2 は I T O ( indium tin oxide ) または I Z O ( indium zinc oxide ) などの透明な導電物質からなり、接触孔 1 0 2 を通じてドレーン電極 9 6 と物理的・電氣的に連結されて画像信号の伝達を受ける。また、画素電極 1 1 2 は隣接するゲート線 5 2 及びデータ線 9 2 と重なって開口率を高めているが、重ならないこともある。一方、ゲートパッド 2 6 及びデータパッド 9 8 の上には接触孔 1 0 6、1 0 8 を通じてそれぞれこれらと連結される補助ゲートパッド 1 1 6 及び補助データパッド 1 1 8 が形成されており、これらはパッド 2 6、9 8 と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって、必須なものではなく、これらの適用如何は選択的である。

【 0 0 5 9 】

ここでは画素電極 8 2 の材料の例として透明な I T O または I Z O をあげたが、反射型液晶表示装置の場合には不透明な導電物質を使用しても関係ない。

【 0 0 6 0 】

このような第 1 参考例による液晶表示装置ではデータ線 9 2 と画素電極 1 1 2 との間にはゲート絶縁膜 6 0 と低い誘電率を有する保護膜 1 0 0 とが形成されていて、これらの中で発生するカップリング容量を最小化することができるので表示装置の特性を向上させることができると共にこれらのお互い間に間隔をおく必要がないので開口率を最大限確保することができる。

【 0 0 6 1 】

以下、第 1 参考例による液晶表示装置用基板の製造方法について図 5 乃至図 2 0 と前述の図 1 乃至図 4 に基づいて詳細に説明する。

【 0 0 6 2 】

まず、図 5 乃至図 6 に示されているように、導電物質をスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、下部絶縁基板 1 0 の上にブラックマトリクス 2 2 を形成する。

【 0 0 6 3 】

この時、図 7 に示されているように、基板 10 の周辺部 115、125、135、145、155、165 (図 1 参照) の周囲に共通信号線 25 及び共通パッド 27 を含む共通配線とゲートパッド 26 とを形成することができ、外郭部 11 (図 1 参照) に整列キー 29 を形成する。

【0064】

このように、ブラックマトリクス 22 を形成すると共に整列キー 29 を形成すると、以後に形成するゲート配線 52、56 またはデータ配線 92、95、96 などのような薄膜を誤整列無しで正確に形成することができる。

【0065】

ここで、導電物質はアルミニウムまたはアルミニウム合金、銅または銅合金あるいは銀系列などのように低抵抗を有する導電物質またはITOとの接触特性が優れたクロムまたはモリブデンまたはチタニウムまたは反射度が低い窒化クロムなどを含む多層膜で形成するのが好ましい。

【0066】

もちろん、ここでデータパッドを追加的に形成することができ、以後に形成するカラーフィルター 31、32、33 を整列するための整列キー、基板 10 を完成した後に切断するための切断用整列キーまたは液晶表示装置の二つの基板の間に注入されている液晶物質を封印するための封印材を整列するための整列キーなどを追加的に形成することもできる。

【0067】

次いで、図 8 及び図 9 に示されているように、赤、緑、青の顔料を含む感光性物質を順次に塗布しマスクを利用した写真工程でパターニングして赤、緑、青のカラーフィルター 31、32、33 を順次に形成する。この時、感光性物質は 350 以上の温度でも色特性が変わらない耐熱性物質を使用するのが好ましく、赤、緑、青のカラーフィルター 31、32、33 は三枚のマスクを使用して形成するが、製造費用を節減するために一つのマスクを移動しながら使用して形成することもできる。また、レーザー転写法 (laser transcription) またはプリント (print) 法を利用するとマスクを使用しないで形成することができ、製造費用を軽減することもできる。この時、図面に示されているように、赤、緑、青のカラーフィルター 31、32、33 の端部はブラックマトリクス 22 と重なるように形成するのが好ましい。

【0068】

この時、図 10 に示されているように、カラーフィルター 31、32、33 を形成する時、整列キー 29 がカラーフィルター用感光性物質によって覆われないようにシャドーマスク 500 を使用する。

【0069】

一方、ブラックマトリクス 22 を形成する工程で整列キー 29 を形成しない場合には、図 10 に示されているように、カラーフィルター用感光性物質を利用して多数の整列キー 39 を形成することができる。

【0070】

次いで、図 11 及び図 12 に示されているように、下部絶縁基板 10 の上部に 350 以上の耐熱特性と平坦化特性が優れた有機物質を利用して有機絶縁膜 40 を形成する。このような有機物質には BCB または PFCB などがある。その後、マスクを利用した写真エッチング工程でゲートパッド 26 を露出させる接触孔 42、46 を形成し、乾式エッチングを用いる。この時、共通配線 25、27 を露出させる接触孔も共に形成し、有機絶縁膜 40 を感光性物質で形成する場合には写真工程のみでも接触孔を形成することができる。もちろん、ゲートパッド 26 及び共通配線 25、27 を形成しない場合には有機絶縁膜 40 をパターニングしなくてもよく、データパッドもブラックマトリクス 22 と同一の層で形成する場合にはデータパッドを露出させる接触孔も共に形成する。

【0071】

次いで、図 13 及び図 14 に示されているように、アルミニウムまたはアルミニウム合

10

20

30

40

50

金、銅または銅合金あるいは銀系列などのように低抵抗を有するゲート配線用導電物質を順次にスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、基板 10 の上に接触孔 42 を通じてゲートパッド 26 と連結されるゲート線 52 及びゲート電極 56 を含むゲート配線を形成する。この時、ゲート配線 52、56 を形成するための写真エッチング工程で前で形成した整列キー 29 または 39 を用いてマスクを正確に整列させるためにはゲート配線用導電物質が整列キー 29 または 39 が形成されている部分には積層されないようにしなければならない。このためにはシャドーマスク 500 を用いて整列キー 29 または 39 が形成されている部分を図 10 のように覆った後、ゲート配線用導電物質を積層する。これによって写真工程でゲート配線を形成するためのマスクを正確に整列キー 29 または 39 を用いて整列することができる。この時、ゲート配線 52、56 は、図 13 及び図 14 に示されているように、ブラックマトリクス 22 の横部の内側に形成するのが好ましい。

10

**【0072】**

一方、シャドーマスク 500 を使用しない場合にはゲート配線用導電物質を積層し外郭部 11 (図 1 参照) に形成されている整列キー 29 または 39 が露出されるようにゲート配線用導電物質を選択的にエッチングして除去した後、整列キー 29、39 を用いてマスクを整列した後、ゲート配線用導電物質をパターニングしてゲート配線 52、56 を形成することもできる。また、外郭部 11 (図 1 参照) に平坦化されている有機絶縁膜 40 を除去して整列キー 29 または 39 を露出させることでゲート配線用導電物質を積層した時に整列キー 29 または 39 による段差が形成されるようにした後、レーザーを照射して段差による位置情報を得てマスクを整列してゲート配線 52、56 を形成することができる。また、ゲート配線用導電物質を積層した後、基板 10 の下部でレーザーを照射して整列キーの位置情報を正確に得てこれに基づいてマスクを整列してゲート配線を形成することもできる。

20

**【0073】**

ここでは、前述のように、以後に画素配線 112、116、118 を ITO (indium tin oxide) で形成しても、ゲートパッド 26 がゲート配線 52、56 と異なる層に形成されるため、ゲート配線 52、56 をアルミニウムまたはアルミニウム合金のように低抵抗導電物質のみの単一膜で形成することができる。従って、多層膜で形成する場合の多数のエッチング条件を適用してゲート配線 52、56 を形成する場合より製造工程を単純化することができる。もちろん、ゲートパッド 26 とゲート配線 52、56 とを同一の層で形成する場合には低抵抗を有する導電物質と ITO または IZO との接触特性が良い導電物質からなる二重膜で形成するのが好ましい。

30

**【0074】**

その後、図 15 及び図 16 に示されているように、ゲート絶縁膜 60、半導体層 70、抵抗性接触層 80 を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターニングしてゲート電極 26 と対向するゲート絶縁膜 60 の上部に島形態の半導体層 70 及び抵抗性接触層 80 を形成する。

**【0075】**

その後、図 17 乃至図 18 に示されているように、モリブデンまたはモリブデン合金あるいはクロムを積層した後、マスクを利用した写真工程でパターニングしてゲート線 52 と交差してマトリクス形態の画素を定義するデータ線 92、データ線 92 と連結されてゲート電極 56 の上部まで延長されているソース電極 95、データ線 92 の一端に連結されているデータパッド 98 及びソース電極 95 と分離されておりゲート電極 56 を中心にしてソース電極 95 と対向するドレーン電極 96 を含むデータ配線を形成する。

40

**【0076】**

次いで、データ配線 92、95、96、98 で覆われないドーピングされた非晶質ケイ素層パターン 80 をエッチングしてゲート電極 56 を中心にして両側に分離させる一方、両側のドーピングされた非晶質ケイ素層 85、86 の間の半導体層パターン 70 を露出させる。

50

## 【 0 0 7 7 】

次いで、図 1 9 及び図 2 0 に示されているように、窒化ケイ素または有機絶縁膜からなる保護膜 1 0 0 を積層した後、マスクを利用した写真エッチング工程でゲート絶縁膜 6 0 と共に乾式エッチングでパターンニングして、ゲートパッド 2 6、ドレイン電極 9 6 及びデータパッド 9 8 を露出させる接触孔 1 0 6、1 0 2、1 0 8 を形成する。この時、共通配線 2 5、2 7 を露出させる接触孔を形成することができる。

## 【 0 0 7 8 】

その後、図 3 及び図 4 に示されているように、ITO 膜を積層しマスクを利用したパターンニングを実施して接触孔 1 0 2 を通じてドレイン電極 9 6 と連結される画素電極 1 1 2 と、接触孔 1 0 6、1 0 8 を通じてゲートパッド 2 6 及びデータパッド 9 8 とそれぞれ連結される補助ゲートパッド 1 1 6 及び補助データパッド 1 1 8 をそれぞれ形成する。

10

## 【 0 0 7 9 】

一方、下部絶縁基板 1 0 と対向する上部絶縁基板（図示しない）には上部に I T O または I Z O または銀合金の導電物質を積層して共通電極を形成する。

## 【 0 0 8 0 】

このような第 1 参考例による液晶表示装置の製造方法では、前述のように、ブラックマトリックス 2 2 またはカラーフィルター 3 1、3 2、3 3 を形成する時に整列キー 2 9、3 9 を形成することによって、以後に形成されるゲート配線またはデータ配線などの薄膜を正確に整列して形成することができる。また、下部基板 1 0 の上部にカラーフィルター 3 1、3 2、3 3 及びブラックマトリックス 2 2 を薄膜トランジスタと共に形成することによって下部基板と上部基板の整列誤差を考慮しなくてもよいので開口率を向上させることができる。

20

## 【 0 0 8 1 】

また、第 1 参考例による製造方法では低単価工程であるカラーフィルター 3 1、3 2、3 3 を薄膜トランジスタより先に形成することによってカラーフィルター工程での不良発生が最終的な収率に影響を与えないので製造費用を低減できる。また、カラーフィルター製造工程と薄膜トランジスタ製造工程を別途の製造ラインで実施できるので製造効率性を向上できる。即ち、有機絶縁膜 5 0 でコーティングされたカラーフィルターを有する基板を外部に注文したり完成した後、別途の工程で 5 枚のマスクを利用した写真エッチング工程で薄膜トランジスタアレイ基板製造工程を実施することができる。

30

## 【 0 0 8 2 】

また、ゲート線 5 2 及びデータ線 9 2 を銅または銅合金あるいはアルミニウムまたはアルミニウム合金などの低抵抗導電物質で形成することによって高精細大画面の液晶表示装置の製造方法に容易に適用することができる。

## 【 0 0 8 3 】

また、上部絶縁基板には共通電極のみを形成することによって基板の厚さを最小化することができ、材質の制限がないので製造費用を減少させることができ、共通電極に開口部を形成する P V A ( patterned vertical align ) 方式の液晶表示装置にも容易に適用することができる。

## ( 第 2 参考例 )

40

このような方法は、前述のように、有機絶縁膜 4 0 を形成した以後の工程を 5 枚のマスクを使用する製造方法に適用したが、4 枚のマスクを使用する液晶表示装置用薄膜トランジスタ基板の製造方法でも同一に適用することができる。これについて図面に基づいて詳細に説明する。ここでは、ゲートパッドをゲート配線と同一の層で形成することにする。

## 【 0 0 8 4 】

まず、図 2 1 乃至図 2 3 に基づいて 4 枚マスクを使用して完成された液晶表示装置用薄膜トランジスタ基板の単位画素構造について詳細に説明する。

## 【 0 0 8 5 】

図 2 1 は第 2 参考例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図 2 2 及び図 2 3 はそれぞれ図 2 1 に示した薄膜トランジスタ基板を X X I I - X X I I ' 線

50

及びXXIII - XXXIII'線に沿って切断して示した断面図である。

【0086】

まず、絶縁基板10の上に第1実施例と同様にブラックマトリクス22及びカラーフィルター31、32、33とこれらを覆う有機絶縁膜40が形成されている。

【0087】

有機絶縁膜40の上にはゲート線52、ゲートパッド54及びゲート電極56を含むゲート配線が形成されている。ゲート配線は基板10の上部にゲート線52と平行で上板の共通電極に入力される共通電極電圧などの電圧の印加を外部から受ける維持電極58を含む。維持電極58は後述する画素電極112と連結された維持蓄電器用導電体パターン98と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極112とゲート線52の重畳で発生する維持容量が十分な場合には形成しないこともある。

10

【0088】

ゲート配線52、54、56、58の上には窒化ケイ素(SiN<sub>x</sub>)などからなるゲート絶縁膜60が形成されてゲート配線52、54、56、58を覆っている。

【0089】

ゲート絶縁膜60の上には水素化非晶質ケイ素(hydrogenated amorphous silicon)などの半導体からなる半導体パターン72、78が形成されており、半導体パターン72、78の上には燐(P)などのn型不純物で高濃度でドーピングされている非晶質ケイ素などからなる抵抗性接触層(ohmic contact layer)パターンまたは中間層パターン85、86、88が形成されている。

20

【0090】

抵抗性接触層パターン85、86、88の上にはMoまたはMoW合金、Cr、AlまたはAl合金、Taなどの導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されているデータ線92、データ線92の一端に連結されて外部からの画像信号の印加を受けるデータパッド94、データ線92の分枝である薄膜トランジスタのソース電極95からなるデータ線部を含み、また、データ線部92、94、95と分離されておりゲート電極56または薄膜トランジスタのチャンネル部Cに対してソース電極95の反対側に位置する薄膜トランジスタのドレーン電極96と維持電極58の上に位置している維持蓄電器用導電体パターン98も含む。維持電極58を形成しない場合には維持蓄電器用導電体パターン98も形成しない。

30

【0091】

データ配線92、94、95、96、98もゲート配線52、54、56、58と同様に単一層で形成することができるが、二重層または三重層で形成することもできる。もちろん、二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成するのが好ましい。

【0092】

接触層パターン85、86、88はその下部の半導体パターン72、78とその上部のデータ配線92、94、95、96、98の接触抵抗を低下させる役割を果たし、データ配線92、94、95、96、98と完全に同一な形態を有する。即ち、データ線部中間層パターン85はデータ線部92、94、95と同一で、ドレーン電極用中間層パターン86はドレーン電極96と同一で、維持蓄電器用中間層パターン88は維持蓄電器用導電体パターン98と同一である。

40

【0093】

一方、半導体パターン72、78は薄膜トランジスタのチャンネル部Cを除いてデータ配線92、94、95、96、98及び抵抗性接触層パターン85、86、87と同一の形態をしている。具体的には、維持蓄電器用半導体パターン48と維持蓄電器用導電体パターン98及び維持蓄電器用接触層パターン88は同一の形態であるが、薄膜トランジスタ用半導体パターン72はデータ配線及び接触層パターンの残り部分と多少異なる。即ち、薄膜トランジスタのチャンネル部Cでデータ線部92、94、95、特にソース電極95とドレーン電極96が分離されており、データ線部中間層パターン85とドレーン電極

50

用接触層パターン 86 も分離されているが、薄膜トランジスタ用半導体パターン 72 はここで分割されないで連結されて薄膜トランジスタのチャンネルを生成する。

【0094】

データ配線 92、94、95、96、98 の上には保護膜 100 が形成されており、保護膜 100 はドレーン電極 96、データパッド 94 及び維持蓄電器用導電体パターン 98 を露出させる接触孔 102、104、108 を有しており、また、ゲート絶縁膜 60 と共にゲートパッド 54 を露出させる接触孔 106 を有している。保護膜 100 は窒化ケイ素あるいはアクリル系などの有機絶縁物質からなることができる。

【0095】

保護膜 100 の上には薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極 112 が形成されている。画素電極 112 は ITO (indium tin oxide) または IZO (indium zinc oxide) などの透明な導電物質からなり、接触孔 102 を通じてドレーン電極 96 と物理的・電氣的に連結されて画像信号の伝達を受ける。また、画素電極 112 は隣接するゲート線 52 及びデータ線 92 と重なっていて開口率を高めているが、重ならないこともある。また、画素電極 112 は接触孔 108 を通じて維持蓄電器用導電体パターン 98 とともに連結されて導電体パターン 98 に画像信号を伝達する。一方、ゲートパッド 54 及びデータパッド 94 の上には接触孔 106、104 を通じてそれぞれこれらと連結される補助ゲートパッド 114 及び補助データパッド 116 が形成されており、これらはパッド 54、94 と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって、必須なものではなく、これらの適用如何は選択的である。

【0096】

以下、図 21 乃至図 23 の構造を有する液晶表示装置用薄膜トランジスタ基板を 4 枚のマスクを用いて製造する方法について図 21 乃至図 23 と図 24 乃至図 43 を参照して詳細に説明する。

【0097】

まず、図 24 乃至図 26 に示されているように、第 1 参考例と同様に基板 10 の上部にブラックマトリックス 22、カラーフィルター 31、32、33 及び有機絶縁膜 40 を順次に形成する。この時にも、第 1 参考例と同一に整列キー 29 または 39 (図 7 または図 10 参照) を形成する。

【0098】

次いで、図 27 乃至図 29 に示されているように、第 1 マスクを利用した写真エッチング工程で有機絶縁膜 40 の上にゲート線 52、ゲートパッド 54、ゲート電極 56 及び維持電極 58 を含むゲート配線を形成する。この時にも、第 1 参考例と同一に多様な方法で整列キーを覆わないようにしたり、整列キーの位置情報を得て第 1 マスクを整列した後、通常のパターンニング工程でゲート配線 52、54、56 を形成する。

【0099】

その後、図 30 及び図 31 に示されているように、ゲート絶縁膜 60、半導体層 70、中間層 80 を化学気相蒸着法を利用してそれぞれ 1,500 乃至 5,000、500 乃至 2,000、300 乃至 600 の厚さで連続蒸着し、次いで金属などの導電体層 90 をスパッタリングなどの方法で 1,500 乃至 3,000 の厚さで蒸着した後、その上に感光膜 130 を 1 μm 乃至 2 μm の厚さで塗布する。

【0100】

その後、第 2 マスクを通じて感光膜 130 に光を照射した後に現像して、図 33 及び図 34 に示されているように、感光膜パターン 132、134 を形成する。この時、感光膜パターン 132、134 中の薄膜トランジスタのチャンネル部 C、即ち、ソース電極 95 とドレーン電極 96 との間に位置した第 1 部分 134 はデータ配線部 A、即ち、データ配線 92、94、95、96、98 が形成される部分に位置した第 2 部分 132 より厚さが小さく形成されるようにし、その他の部分 B の感光膜は全て除去する。この時、チャンネル部 Cに残っている感光膜 134 の厚さとデータ配線部 Aに残っている感光膜 132 の厚さの比は後述するエッチング工程の工程条件に応じて異なるようにしなければならず、第

10

20

30

40

50

1部分134の厚さを第2部分132の厚さの1/2以下とするのが好ましく、例えば、4,000以下であるのが良い。

【0101】

このように、位置に応じて感光膜の厚さを異にする方法には多様なものがあり、A領域の光透過量を調節するために主にスリット(slit)または格子形態のパターンを形成したり半透明膜を使用する。

【0102】

この時、スリットの中に位置したパターンの線幅またはパターン間の間隔、即ち、スリットの幅は露光時に使用する露光器の分解能より小さいことが好ましく、半透明膜を使用する場合にはマスクを製作する時に透過率を調節するために異なる透過率を有する薄膜を使用したり厚さが異なる薄膜を使用することができる。

10

【0103】

このようなマスクを通して感光膜に光を照射すると光に直接露出される部分では高分子が完全に分解され、スリットパターンまたは半透明膜が形成されている部分では光の照射量が少ないので高分子は完全分解されない状態であり、遮光幕で遮られた部分では高分子が殆ど分解されない。次いで、感光膜を現像すると、高分子の分子が分解されない部分のみが残り、光が少量照射された中央部分には光を全く照射されない部分より薄い感光膜が残ることができる。この時、露光時間を長くすると全ての分子が分解されるので、そのようにならないようにしなければならない。

【0104】

20

このような薄い感光膜134はリフローが可能な物質からなる感光膜を使用し、光が完全に透過することができる部分と光が完全に透過することができない部分とに分けられた通常のマスクで露光した後、現像しリフローさせて感光膜が残留しない部分に感光膜の一部が流れるようにすることによって形成することもできる。

【0105】

次いで、感光膜パターン134及びその下部の膜、即ち、導電体層90、中間層80及び半導体層70に対するエッチングを行う。この時、データ配線部Aにはデータ配線及びその下部の膜がそのまま残っており、チャンネル部Cには半導体層のみが残っていなければならない。その他の部分Bでは前記3つの層90、80、70が全て除去されてゲート絶縁膜30が露出されなければならない。

30

【0106】

まず、図35及び図36に示されているように、その他の部分Bの露出されている導電体層90を除去してその下部の中間層80を露出させる。この過程では乾式エッチングまたは湿式エッチング方法を全て使用することができ、この時、導電体層90はエッチングされ感光膜パターン132、134は殆どエッチングされない条件下で行うのが好ましい。しかし、乾式エッチングの場合、導電体層90のみをエッチングし感光膜パターン132、134はエッチングされない条件を探ることが難しいので感光膜パターン132、134も共にエッチングされる条件下で行うことができる。この場合には湿式エッチングの場合より第1部分134の厚さを厚くしてこの過程で第1部分134が除去されて下部の導電体層90が露出されることが発生しないようにする。

40

【0107】

導電体層90がMoまたはMoW合金、AlまたはAl合金、Taのうちのいずれかの一つである場合には乾式エッチングまたは湿式エッチングのうちのいずれでも可能である。しかし、Crは乾式エッチング方法ではよく除去されないため、導電体層90がCrである場合には湿式エッチングのみを利用することが好ましい。導電体層90がCrである湿式エッチングの場合にはエッチング液としてCeNH<sub>3</sub>O<sub>3</sub>を使用することができ、導電体層90がMoまたはMoWである乾式エッチングの場合のエッチング気体としてはCF<sub>4</sub>とHClの混合気体またはCF<sub>4</sub>とO<sub>2</sub>の混合気体を使用することができ後者の場合は感光膜に対するエッチング比も殆ど類似する。

【0108】

50

このようにすると、図35及び図36に示されているように、チャンネル部C及びデータ配線部Bの導電体層、即ち、ソース/ドレイン用導電体パターン97と維持蓄電器用導電体パターン98のみが残りその他の部分Bの導電体層90は全て除去されてその下部の中間層80が露出される。この時、残った導電体パターン97、98はソース及びドレイン電極95、96が分離されないで連結されている点以外はデータ配線92、94、95、96、98の形態と同一である。また、乾式エッチングを使用した場合、感光膜パターン132、134もある程度の厚さでエッチングされる。

#### 【0109】

次いで、図37及び図38に示されているように、その他の部分Bの露出された中間層80及びその下部の半導体層70を感光膜の第1部分134と共に乾式エッチング方法で同時に除去する。この時のエッチングは感光膜パターン132、134と中間層80及び半導体層70（半導体層と中間層はエッチング選択性が殆ど無い）が同時にエッチングされゲート絶縁膜60はエッチングされない条件下で行わなければならない、特に感光膜パターン132、134と半導体層70に対するエッチング比が殆ど同一な条件でエッチングするのが好ましい。例えば、 $SF_6$ とHClの混合気体、または $SF_6$ と $O_2$ の混合気体を使用すると殆ど同一の厚さで二つの膜をエッチングすることができる。感光膜パターン132、134と半導体層70に対するエッチング比が同一な場合、第1部分134の厚さは半導体層70と中間層80の厚さとを合せたものと同一であったりまたはそれより小さくしなければならない。

#### 【0110】

このようにすると、図37及び図38に示されているように、チャンネル部Cの第1部分134が除去されてソース/ドレイン用導電体パターン97が露出され、その他の部分Bの中間層80及び半導体層70が除去されてその下部のゲート絶縁膜60が露出される。一方、データ配線部Aの第2部分132もエッチングされるので厚さが薄くなる。また、この段階で半導体パターン72、78が完成される。図面符号87と88はそれぞれソース/ドレイン用導電体パターン97の下部の中間層パターンと維持蓄電器用導電体パターン98の下部の中間層パターンを指す。

#### 【0111】

次いで、アッシング(ashing)を実施してチャンネル部Cのソース/ドレイン用導電体パターン97の表面に残っている感光膜クズを除去する。

#### 【0112】

その後、図39及び図40に示されているように、チャンネル部Cのソース/ドレイン用導電体パターン97及びその下部のソース/ドレイン用中間層パターン87をエッチングして除去する。この時、エッチングはソース/ドレイン用導電体パターン97と中間層パターン87の両方に対して乾式エッチングのみで行うことができ、ソース/ドレイン用導電体パターン97に対しては湿式エッチングで、中間層パターン87に対しては乾式エッチングで行うこともできる。前者の場合、ソース/ドレイン用導電体パターン97と中間層パターン87のエッチング選択比が大きい条件下でエッチングを行うことが好ましく、これはエッチング選択比が大きい場合にはエッチング終点を探すことが難しいためチャンネル部Cに残る半導体パターン72の厚さを調節することが容易ではないためである。例えば、 $SF_6$ と $O_2$ の混合気体を使用してソース/ドレイン用導電体パターン97をエッチングすることをあげることができる。湿式エッチングと乾式エッチングを交互に使用する後者の場合には湿式エッチングされるソース/ドレイン用導電体パターン97の側面はエッチングされるが、乾式エッチングされる中間層パターン87は殆どエッチングされないので階段形態で形成される。中間層パターン87及び半導体パターン72をエッチングする時に使用するエッチング気体の例としては前で言及した $CF_4$ とHClの混合気体または $CF_4$ と $O_2$ の混合気体をあげることができ、 $CF_4$ と $O_2$ を使用すると均一な厚さで半導体パターン72を残すことができる。この時、図40に示されているように、半導体パターン72の一部が除去されて厚さが小さくなることもあり、感光膜パターンの第2部分132もこの時にある程度の厚さでエッチングされる。この時のエッチングはゲート

絶縁膜 60 がエッチングされない条件下で行わなければならない、第 2 部分 132 がエッチングされてその下部のデータ配線 92、94、95、96、98 が露出されることがないように感光膜パターンが厚いのが好ましいことはもちろんである。

【0113】

このようにすると、ソース電極 95 とドレーン電極 96 とが分離されながらデータ配線 92、94、95、96、98 とその下部の接触層パターン 85、86、88 が完成される。

【0114】

最後にデータ配線部 A に残っている感光膜第 2 部分 132 を除去する。しかし、第 2 部分 132 の除去はチャンネル部 C ソース/ドレーン用導電体パターン 97 を除去した後、その下の中間層パターン 87 を除去する前に行うこともできる。

【0115】

前述のように、湿式エッチングと乾式エッチングを交互に行ったり乾式エッチングのみを使用することができる。後者の場合には一つの種類のエッチングのみを使用するので工程が比較的簡便であるが、適当なエッチング条件を探すことが難しい。反面、前者の場合にはエッチング条件を探すことが比較的容易であるが工程が後者に比べて複雑である。

【0116】

このようにしてデータ配線 92、94、95、96、98 を形成した後、図 41 乃至図 43 に示されているように窒化ケイ素を CVD 方法で蒸着したり有機絶縁物質をスピニングして 3,000 以上の厚さを有する保護膜 100 を形成する。次いで、第 3 マスクを用いて保護膜 100 をゲート絶縁膜 60 と共にエッチングしてドレーン電極 96、ゲートパッド 54、データパッド 98 及び維持蓄電器用導電体パターン 94 をそれぞれ露出させる接触孔 101、102、103、104 を形成する。

【0117】

最後に、図 21 乃至図 23 に示されているように、400 乃至 500 厚さの ITO 層を蒸着し第 4 マスクを使用してエッチングして画素電極 112、補助ゲートパッド 116 及び補助データパッド 118 を形成する。

【0118】

このような第 2 参考例では第 1 参考例による効果だけでなくデータ配線 62、64、65、66、68 とその下部の接触層パターン 55、56、58 及び半導体パターン 42、48 を一つのマスクを用いて形成し、その過程でソース電極 65 とドレーン電極 66 が分離されることにより製造工程を単純化することができる。

(第 1 実施例)

本発明の製造方法では薄膜トランジスタよりカラーフィルターを先に形成し、カラーフィルターの下部にデータ線を形成してブラックマトリクスとして活用することによって開口率を確保すると共に向上した歩留まりと十分に低い寄生容量を確保する。また、部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用して半導体パターンと接触孔を共に形成することで製造工程を単純化する。

【0119】

まず、図 44 及び図 45 に基づいて本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0120】

図 44 は本発明の実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図 45 は図 44 に示した薄膜トランジスタ基板を X-LV-X-LV' 線に沿って切断して示した断面図である。図 45 は下部基板 101 と下部基板 101 と対向する上部基板 201 を共に図示した。

【0121】

まず、下部基板 101 には、下部絶縁基板 10 の上部に銅または銅合金あるいはアルミニウムまたはアルミニウム合金からなる下部膜 901 とクロムまたはモリブデンまたはモリブデン合金または窒化クロムまたは窒化モリブデンなどからなる上部膜 902 を含む

10

20

30

40

50

ータ配線が形成されている。データ配線は縦方向にのびているデータ線 9 2、データ線 9 2 の端に連結され外部から画像信号の伝達を受けてデータ線 9 2 に伝達するデータパッド 9 8 及びデータ線 9 2 の分枝であって下部基板 1 0 1 の下部から以後に形成される薄膜トランジスタの半導体層 7 0 に入射する光を遮断する光遮断膜 9 1 を含む。ここで、光遮断膜 9 1 は漏洩する光を遮断するブラックマトリックスの機能も共に有し、データ線 9 2 と分離して断絶された配線として形成することができる。一方、データ配線 9 1、9 2、9 8 と同一の層には画面表示部の端部から漏洩する光を遮断するためのブラックマトリックスの縦部 9 9 が形成されている。

#### 【 0 1 2 2 】

データ配線は二重膜で形成されているが、銅または銅合金、アルミニウム ( A l ) またはアルミニウム合金 ( A l alloy )、モリブデン ( M o ) またはモリブデン - タングステン ( M o W ) 合金、クロム ( C r )、タンタル ( T a ) などの導電物質からなる単一膜で形成することもできる。ここでは、以後に形成される画素配線 1 1 1、1 1 2、1 1 3 が I T O ( indium tin oxide ) であることを考慮して下部膜の場合には下部膜 9 0 1 を抵抗が小さい物質であるアルミニウム、アルミニウム合金または銅 ( C u ) で形成し上部膜 9 0 2 は他の物質との接触特性が良い物質であるクロムで形成したが、画素配線 1 1 1、1 1 2、1 1 3 が I Z O ( indium zinc oxide ) である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することが好ましい。

#### 【 0 1 2 3 】

下部絶縁基板 1 0 の上部画素には端部がデータ配線 9 1、9 2 を覆う赤 ( R )、緑 ( G )、青 ( B ) のカラーフィルター 3 1、3 2、3 3 がそれぞれ形成されている。ここで、カラーフィルター 3 1、3 2、3 3 はデータ配線 9 1、9 2 の上部で互いに重なるように形成されることができ、3 5 0 以上の薄膜トランジスタ製造温度によって色特性が変わらない物質を使用するのが好ましい。

#### 【 0 1 2 4 】

データ配線 9 1、9 2、9 8 及びカラーフィルター 3 1、3 2、3 3 の上には B C B ( bisbenzocyclobutene ) または P F C B ( perfluorocyclobutene ) などのように 3 . 0 以下の低い誘電率を有し 3 0 0 以上の耐熱性が優れた物質からなっており、平坦化されている有機絶縁膜 4 0 が形成されている。

#### 【 0 1 2 5 】

有機絶縁膜 4 0 の上部にはアルミニウム ( A l ) またはアルミニウム合金 ( A l alloy )、モリブデン ( M o ) またはモリブデン - タングステン ( M o W ) 合金、クロム ( C r )、タンタル ( T a )、銅 ( C u ) または銅合金 ( C u alloy ) などの金属または導電体からなるゲート配線が形成されている。ゲート配線は横方向にのびてデータ線 9 2 と交差して単位画素を定義する走査信号線またはゲート線 5 2、ゲート線 5 2 の端に連結されており外部からの走査信号の印加を受けてゲート線 5 2 に伝達するゲートパッド 5 4 及びゲート線 5 2 の一部である薄膜トランジスタのゲート電極 5 6 を含む。ここで、ゲート線 5 2 は後述する画素電極 1 1 2 と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極 1 1 2 とゲート線 5 2 の重畳によって発生する維持容量が十分ではない場合には維持容量用共通電極を形成することもできる。一方、ゲート配線 5 2、5 4、5 6 と同一の層には画面表示部の縁周から漏洩する光を遮断するためのブラックマトリックスの縦部 5 9 が形成されている。

#### 【 0 1 2 6 】

ゲート配線 5 2、5 4、5 6 はデータ配線 9 1、9 2、9 8 のように低抵抗を有する銅またはアルミニウムまたはアルミニウム合金などの単一膜で形成されることができ、二重層または三重層で形成されることもできる。二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成することが好ましく、A l ( または A l 合金 ) / C r の二重層または C u / C r の二重層がその例である。また、接触特性を改善するために窒化クロム膜または窒化モリブデン膜などを追加することもできる。図 2 4 に示されているように、本発明の実施例でゲート配線 5 2、5

10

20

30

40

50

4、56はクロムからなる下部膜501とアルミニウム合金であるAl-Ndからなる上部膜502とを含む。

【0127】

ゲート配線52、54、56及び有機絶縁膜40の上には窒化ケイ素(SiN<sub>x</sub>)などからなるゲート絶縁膜60が形成されており、ゲート電極56のゲート絶縁膜60の上部には水素化非晶質ケイ素(hydrogenated amorphous silicon)などの半導体からなる半導体層70が島形態で形成されている。半導体層70の上には磷(P)などのn型不純物で高濃度でドーピングされている非晶質ケイ素または微細結晶化されたケイ素または金属シリサイドなどを含む抵抗性接触層(ohmic contact layer)85、86がゲート電極56を中心にして分離されて形成されている。

10

【0128】

接触層82、86の上にはITOからなるソース用電極及びドレーン用電極111、113がそれぞれ形成されている。ソース用電極111はゲート絶縁膜60及び有機絶縁膜40に形成されている接触孔61を通じてデータ線92と連結されており、ドレーン用電極113は画素領域に形成されており薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極112と連結されている。画素配線111、112、113はITOまたはIZOなどの透明な導電物質で形成され、ドレーン用電極113と物理的・電氣的に一体に連結されて画像信号の伝達を受ける。また、画素配線111、112、113と同一の層には接触孔64、68を通じてゲートパッド54及びデータパッド98とそれぞれ連結されている補助ゲートパッド114及び補助データパッド118が形成されている。ここで、補助ゲートパッド114はゲートパッド54の下部膜501であるクロム膜と直接接触しており、補助データパッド118もデータパッド98の上部膜902であるクロム膜と直接接触している。この時、ゲートパッド54及びデータパッド98が窒化クロム膜または窒化モリブデン膜を含む場合には補助ゲートパッド114及び補助データパッド118は窒化クロム膜または窒化モリブデン膜と接触するのが好ましい。これらはパッド54、98と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって必須なものではなく、これらの適用如何は選択的である。また、画素電極112は隣接するゲート線52及びデータ線92と重なって開口率を高めるが、重ならないこともある。

20

【0129】

ここで、接触層85、86はITOのソース用電極及びドレーン用電極111、113と半導体層70との間の接触抵抗を減少させる機能を有し、微細結晶化されたケイ素層またはモリブデン、ニッケル、クロムなどの金属シリサイドが含まれることができ、シリサイド用金属膜が残留することもできる。

30

【0130】

ソース用電極及びドレーン用電極111、113の上部には薄膜トランジスタを保護するための保護膜100が形成されており、その上部には光吸収が有利な濃厚な色を有する感光性有色有機膜133が形成されている。この時、有色有機膜133は薄膜トランジスタの半導体層70に入射する光を遮断する役割を果たし、有色有機膜133の高さを調節して下部絶縁基板10とこれと対向する上部絶縁基板200との間の間隔を維持する機能を有する間隔維持材133として使用することもできる。ここで、保護膜100と有機膜133はゲート線52とデータ線92に沿って形成され、有機膜133はゲート配線とデータ配線の周囲から漏洩する光を遮断する役割を有することができる。

40

【0131】

一方、上部基板201には、上部絶縁基板200の上部にITOまたはIZOからなり画素電極112と共に電気場を生成する共通電極210が全面的で形成されている。

【0132】

ここで、有機膜133は上部基板201と下部基板101を一定の間隔で支持している間隔維持材の機能を有する。

【0133】

50

このような本発明の実施例による液晶表示装置ではゲート線 5 2 及びデータ線 9 2 と同一の層でブラックマトリックスの横部 5 9 及び縦部 9 9 を形成したりゲート線 5 2 とデータ線 9 2 をブラックマトリックスとして使用するので上部基板 2 0 0 にブラックマトリックスが形成される必要がない。従って、上部基板 2 0 0 と下部基板 1 0 の整列誤差を考慮しなくてもよいので開口率を向上させることができる。また、データ線 9 2 と画素電極 1 1 2 との間にはゲート絶縁膜 6 0 と低い誘電率を有する有機絶縁膜 4 0 とが形成されており、これらの中で発生するカップリング容量を最少化することができるので表示装置の特性を向上させることができると共に、これらの中に間隔をおく必要がないので開口率を最大限確保することができる。

【 0 1 3 4 】

また、画素電極 1 1 2 とゲート線 5 2 との間にはゲート絶縁膜 6 0 のみが形成されているので、これらの中に維持容量を十分に確保することができる。

【 0 1 3 5 】

また、光遮断膜 9 1 を利用して下部基板 1 0 の下部から入射する光を遮断することによって、ゲート電極 5 6 の大きさを最適化してゲート電極 5 6 とソース用電極 1 1 1 及びドレイン用電極 1 1 3 の間で発生する寄生容量を小さくでき、これらの偏差も小さくできる。従って、ステッチ (stitch) 及びフリッカー (flicker) などの画質不良と光漏れ電流を低減できる。また、ゲート線 5 2 とデータ線 9 2 との間に有機絶縁膜 4 0 が形成されているのでゲート線 5 2 とデータ線 9 2 との間の短絡不良を少なくでき、ゲート絶縁膜 6 0 の厚さを薄くできるので薄膜トランジスタの特性を向上させることができる。

【 0 1 3 6 】

以下、本発明の実施例による液晶表示装置用基板の製造方法について図 4 6 乃至 5 8 と前述の図 4 4 及び図 4 5 に基づいて詳細に説明する。

【 0 1 3 7 】

まず、図 4 6 乃至図 4 7 に示されているように、アルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質とクロムまたはモリブデンまたはチタニウムまたは窒化クロムまたは窒化モリブデンなどのように他の物質、特にITOとの接触特性が優れた導電物質を順次にスパッタリングなどの方法で蒸着し、マスクを利用した写真エッチング工程で乾式または湿式エッチングして、下部絶縁基板 1 0 の上に下部膜 9 0 1 と上部膜 9 0 2 からなるデータ線 9 2、データパッド 9 8 及び光遮断膜 9 1 を含むデータ配線とブラックマトリックスの縦部 9 9 を形成する。この時、画素の間から漏洩する光を遮断するために光遮断膜 9 1 を多様な形態に形成することができ、以後に図面を通じて一つの例を詳細に説明する。

【 0 1 3 8 】

前述のように、以後に形成される画素配線 1 1 1、1 1 2、1 1 3 がITO (indium tin oxide) であることを考慮してアルミニウムまたはアルミニウム合金あるいは銅 (Cu) または銅合金の下部膜 9 0 1 とクロム、モリブデン、チタニウムの上部膜 9 0 2 で形成したが、画素配線 1 1 1、1 1 2、1 1 3 がIZO (indium zinc oxide) である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することができ、銅がIZO及びITOとの接触特性に優れた場合には銅または銅合金の単一膜で形成して製造工程を単純化することができる。

【 0 1 3 9 】

次いで、図 4 8 及び図 4 9 に示されているように、赤、緑、青の顔料を含む感光性物質を順次に塗布し、マスクを利用した写真工程でパターンニングして赤、緑、青のカラーフィルター 3 1、3 2、3 3 を順次に形成する。この時、感光性物質は 3 5 0 以上の温度でも色特性が変わらない耐熱性物質を使用するのが好ましい。この時、図面に示されているように、赤、緑、青のカラーフィルター 3 1、3 2、3 3 の端部はデータ配線 9 1、9 2 と重なるように形成するのが好ましい。

【 0 1 4 0 】

次いで、図 5 0 及び図 5 1 に示されているように、下部絶縁基板 1 0 の上部に 3 . 0 以

10

20

30

40

50

下の低い誘電率を有し、350以上の耐熱特性と平坦化特性が優れた有機物質を利用して有機絶縁膜40を形成する。このような有機物質としてはBCBまたはPFCBなどがある。

#### 【0141】

次いで、クロム、モリブデン、チタニウム、窒化クロムまたは窒化モリブデンなどのように他の物質、特にITOとの接触特性が優れた導電物質とアルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質とを順次にスパッタリングなどの方法で形成しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、基板10の上に下部膜501と上部膜502とからなるゲート線52、ゲート電極56及びゲートパッド54を含むゲート配線を形成する。

10

#### 【0142】

前述のように、以後に形成される画素配線111、112、113がITO(indium tin oxide)であることを考慮して二重膜501、502で形成したが、データ配線91、92、98と同様にゲート配線52、54、56も画素配線111、112、113がIZO(indium zinc oxide)である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することができる。

#### 【0143】

その後、図52及び図53に示されているように、ゲート絶縁膜60、半導体層70、抵抗性接触層80を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターンニングして島形態の半導体層70及び抵抗性接触層80と有機絶縁膜40と共にデータ線92、ゲートパッド54及びデータパッド98をそれぞれ露出させる接触孔61、64、68を形成する。この時、ゲート電極56の上部以外の部分では半導体層70及び抵抗性接触層80を全て除去しなければならず、ゲートパッド54の上部では半導体層70及び抵抗性接触層80と共にゲート絶縁膜60も除去しなければならず、データ線92及びデータパッド98の上部では半導体層70、抵抗性接触層80及びゲート絶縁膜60と共に有機絶縁膜40も除去しなければならない。これを一つのマスクを利用した写真エッチング工程で形成するためには部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用しなければならない。これについて図54を用いて詳細に説明する。

20

#### 【0144】

図54に示されているように、抵抗性接触層80の上部に感光膜を1µm乃至2µmの厚さで塗布する。

30

#### 【0145】

その後、マスクを利用した写真工程により感光膜に光を照射した後に現像して、図54に示されているように、感光膜パターン312、314を形成する。この時、感光膜パターン312、314のうちのゲート電極56の上部に位置した第1部分312は残りの第2部分314より厚さを厚く形成し、データ線92、データパッド98及びゲートパッド54の一部の上では感光膜を全て除去する。この時、第1部分312の厚さと第2部分314の厚さの比は後述するエッチング工程での工程条件に応じて異なるようにしなければならず、第2部分314の厚さを第1部分312の厚さの1/2以下とするのが好ましく、例えば、4,000以下であるのが好ましい。

40

#### 【0146】

このように、位置に応じて感光膜の厚さを異にする方法は第2実施例の方法と同じである。

#### 【0147】

まず、感光膜パターン312、314をエッチングマスクとして使用して抵抗性接触層80、半導体層70及びゲート絶縁膜60を乾式エッチングしてゲートパッド54を露出させる接触孔64を完成し、C領域に対応する部分の有機絶縁膜40を露出させる。次いで、感光膜パターン312、314をエッチングマスクとして使用してC領域に対応する部分の有機絶縁膜40を乾式エッチングしてデータ線92及びデータパッド98を露出さ

50

せる接触孔 6 1、6 8 を完成し、第 2 部分 3 1 4 を完全に除去する。ここで、第 2 部分 3 1 4 の感光膜クズを完全に除去するために酸素を利用したアッシング工程を追加することもできる。

【 0 1 4 8 】

このようにすると、接触孔 6 1、6 4、6 8 のみが完成され、接触層 8 0 と半導体層 7 0 及び感光膜パターン 3 1 2 は残るようになる。

【 0 1 4 9 】

その後、感光膜パターン 3 1 2 をエッチングマスクとして使用して抵抗性接触層 8 0 及びその下部の半導体層 7 0 をエッチングして除去し、図 5 2 及び図 5 3 B に示されているように、ゲート電極 5 6 のゲート絶縁膜 6 0 の上部にのみ島形態で半導体層 7 0 と抵抗性接触層 8 0 を残す。この時、エッチングは乾式エッチングで行われ、半導体層 7 0 とゲート絶縁膜 6 0 のエッチング選択比が 1 0 : 1 以上でエッチングを行うことが好ましい。

10

【 0 1 5 0 】

最後に第 1 部分 3 1 4 を除去する。

【 0 1 5 1 】

この時、クロムまたはモリブデンなどのようにシリサイド形成が可能な金属物質を蒸着してアニーリングし金属物質を除去して抵抗性接触層 8 0 の上部にシリサイドを追加的に形成することができる。この時、アルミニウム全面エッチングを共に実施して接触孔 6 4 を通じて露出されており、アルミニウム合金からなるゲートパッド 5 4 の上部膜 5 0 2 を図 5 3 のように除去するのが好ましい。

20

【 0 1 5 2 】

異なって、図 5 5 に示されているように、3 層膜 6 0、7 0、8 0 と共にクロムまたはモリブデンなどのようにシリサイド形成可能なシリサイド用金属膜 1 5 0 を順次に蒸着し、図 5 6 に示されているように、半導体層 7 0 及び抵抗性接触層 8 0 と同一の形態でシリサイド用金属膜 9 0 を残した後にアニーリングを実施して抵抗性接触層 8 0 とシリサイド用金属膜 1 5 0 との間に金属シリサイドを形成することができる。このような場合には金属シリサイドを形成した後、シリサイド用金属膜 1 5 0 を除去せずに残留させることができる。この時、シリサイド用金属膜 1 5 0 がクロムである場合には 5 0 0 以内で形成するのが好ましい。これは、クロム膜を 5 0 0 程度に薄く形成する場合には乾式エッチングが可能であるため 3 階膜 6 0、7 0、8 0 とシリサイド用金属膜 1 5 0 を全て乾式エッチングのみで処理することができて工程を単純化することができるからである。もちろん、この場合にも接触孔 6 1 を通じてゲートパッド 5 4 の下部膜 5 0 1 を露出させて、以後に形成される I T O との接触特性を向上させパッド部の信頼度を確保するのが好ましい。

30

【 0 1 5 3 】

一方、ソース用電極 1 1 1 及びドレーン用電極 1 1 3 と抵抗性接触層 8 0 との間の接触抵抗を減少させることができる金属物質をシリサイド用金属膜 1 5 0 の代わりに形成することができる。もちろん、この場合にも乾式エッチングが可能な金属物質を使用するのが好ましい。

【 0 1 5 4 】

その後、図 5 7 及び図 5 8 に示されているように、4 0 0 乃至 5 0 0 程度の厚さの I T O 層を蒸着しマスクを使用してマスクを利用した写真エッチング工程でエッチングして画素電極 1 1 2、ソース用電極 1 1 1、ドレーン用電極 1 1 3、補助ゲートパッド 1 1 4 及び補助データパッド 1 1 8 を形成する。この時、I T O 代わりに I Z O を使用することもできる。

40

【 0 1 5 5 】

次いで、ソース用電極 1 1 1 とドレーン用電極 1 1 3 をエッチングマスクとして使用してこれらの間の抵抗性接触層 8 0 をエッチングして二つの部分 8 5、8 6 に分離された抵抗性接触層パターンを形成し、ソース用電極 1 1 1 とドレーン用電極 1 1 3 との間に半導体層 7 0 を露出させる。ここで、図 5 6 に示されているように、シリサイド用金属膜 1 5 0 を残留させる場合にはソース用電極 1 1 1 とドレーン用電極 1 1 3 との間のシリサイド

50

用金属膜 150 も抵抗性接触層 80 と共に除去してソース用電極 111 とドレーン用電極 113 との間に半導体層 70 を露出させなければならない。図面に示されていないが、抵抗性接触層パターン 85、86 とソース用電極 111 及びドレーン用電極 113 の間には金属膜パターンが残留する。

【0156】

最後に、図 4 4 及び図 5 4 に示されているように、下部絶縁基板 10 の上部に窒化ケイ素または酸化ケイ素などの絶縁物質と黒色顔料を含む感光性有機物質などの絶縁物質を順次に積層し、マスクを利用した写真工程で露光現像して有色有機膜 133 を形成し、これをエッチングマスクとして使用してその下部の絶縁物質をエッチングして保護膜 100 を形成する。この時、有色有機膜 133 は薄膜トランジスタに入射する光を遮断し、ゲート配線またはデータ配線の上部に形成して画素と画素の間にある配線の周囲から漏洩する光を遮断するために多様な形態で形成することができ、以後に図面を参照して一つの例を説明する。また、本発明の実施例のように有機膜 133 の高さを調節して間隔維持材として使用することもできる。

10

【0157】

一方、上部基板 201 は、上部絶縁基板 200 の上部に ITO または IZO の透明な導電物質を積層して共通電極 210 を形成する。

【0158】

このような本発明の実施例による液晶表示装置の製造方法では低単価工程であるカラーフィルター 31、32、33 を薄膜トランジスタより先に形成することによってカラーフィルター工程での不良発生が最終的な収率に影響を与えないので製造費用を最小化することができる。また、カラーフィルター製造工程と薄膜トランジスタの製造工程を別途の製造ラインで実施することができるので製造効率性を高めることができる。即ち、有機絶縁膜 50 でコーティングされたカラーフィルターを有する基板を外部に注文したり完成した後、別途の工程で 4 枚以下のマスクを利用した薄膜トランジスタアレイ基板製造工程を実施することができる。

20

【0159】

また、ゲート線 52 及びデータ線 98 を銅または銅合金またはアルミニウムまたはアルミニウム合金などの低抵抗導電物質で形成することによって高精細大画面の液晶表示装置製造方法に容易に適用することができる。

30

【0160】

また、このような液晶表示装置の製造方法では間隔維持材 130 を薄膜トランジスタの半導体層 70 に入射する光を遮断するブラックマトリックスと二つの基板 101、201 を支持することに活用することによって二つの基板 101、201 の間隔を維持するためのスペーサ散布工程 (the step of dispensing spacers) を省略することができ、3 μm 以下の狭いセル間隔を有する構造にも適用することができる。

【0161】

また、上部絶縁基板 200 には共通電極 210 のみを形成することによって基板 200 の厚さを最小化することができ、材質の制限がないので製造費用を減少させることができ、共通電極 210 に開口部を形成する PVA (patterned vertical align) 方式の液晶表示装置にも容易に適用することができる。

40

【0162】

また、このような本発明の実施例による液晶表示装置及びその製造方法では 5 枚のマスクのみを使用することによって製造工程を単純化することができると共に製造費用を最少化することができる。

【0163】

また、このような液晶表示装置用薄膜トランジスタ基板の製造方法は互いに平行に対向する共通電極と画素電極が同一の基板に形成されている液晶表示装置の製造方法にも適用することができる。

(第 2 実施例)

50

前述の第1実施例では光遮断膜91及び間隔維持材130が薄膜トランジスタに入射する光を遮断するように形成されているが、ゲート配線52、56の周辺部まで延びて画素の間から漏洩する光を完全に遮断するように多様な構造を有することができる。これについて詳細に説明する。

【0164】

図59は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配置図である。

【0165】

図59に示されているように、大部分の構造は第1実施例と類似している。

【0166】

しかし、光遮断膜91が画素の間から漏洩する光を遮断するためにゲート電極56だけでなくゲート線52とも重なるように横方向に延長されて形成されている。また、間隔維持材133は光遮断膜91とデータ線92との間から漏洩する光を遮断するために光遮断膜91と重なるように横方向に延長されており、薄膜トランジスタの周辺から漏洩する光を遮断するために薄膜トランジスタを十分に覆うように第1実施例より広い面積で形成されている。

【0167】

このような構造は、前述のように、画素の間から漏洩する光を遮断することに有利である。

(第3実施例)

前述のように、第1実施例による液晶表示装置用薄膜トランジスタ基板の製造方法では島形態の半導体層70と接触孔61、64、68を同時に形成したが、接触孔と半導体層を異なる段階で形成することもできる。これについて詳細に説明する。

【0168】

まず、図60及び図61に基づいて本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0169】

図60は本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図61は図60に示した薄膜トランジスタ基板をLXI-LXI'線に沿って切断して示した断面図である。図61には下部基板101と対向する上部基板201は第1実施例の構造と同一なので図示しなかった。

【0170】

図60及び図61に示されているように、大部分の構造は第1実施例と類似している。

【0171】

しかし、データ配線91、92、98と同一の層であり、二重膜901、902からなる第1補助ゲートパッド94が形成されており、有機絶縁膜40にはデータ線92、第1補助ゲートパッド94及びデータパッド98を露出させる接触孔41、42、44、48が形成されている。また、有機絶縁膜40の上部には低抵抗を有するアルミニウム(Al)またはアルミニウム合金(Al alloy)あるいは銅(Cu)または銅合金(Cu alloy)などの単一膜からなるゲート配線52、54、56が形成されている。ここで、ゲートパッド54は接触孔42を通じて第1補助ゲートパッド94と連結されている。また、ゲート絶縁膜60にはデータ線92、第1補助ゲートパッド94及びデータパッド98を露出させる接触孔61、64、68が形成されており、ゲート絶縁膜60の上部には接触孔41、61を通じてデータ線92と連結されているソース用電極111が形成されており、接触孔44、64を通じて第1補助ゲートパッド94と連結されている第2補助ゲートパッド114が形成されている。ここで、第2補助ゲートパッド114は第1補助ゲートパッド94を経由してゲートパッド54と電氣的に連結されている。

【0172】

以下、本発明の第3実施例による液晶表示装置用基板の製造方法について図62乃至図63と前述の図60及び図61に基づいて詳細に説明する。

10

20

30

40

50

## 【 0 1 7 3 】

まず、図 6 2 及び図 6 3 に示されているように、第 1 実施例と同様に下部絶縁基板 1 0 の上に下部膜 9 0 1 と上部膜 9 0 2 とからなるデータ線 9 2、データパッド 9 8 及び光遮断膜 9 1 を含むデータ配線を形成する。この時、第 1 補助ゲートパッド 9 4 も共に形成する。

## 【 0 1 7 4 】

次いで、図 6 4 及び図 6 5 に示されているように、マスクを使用しないでレーザー ( laser ) 転写法またはプリント ( print ) 法を用いて赤、緑、青の顔料を含む感光性物質を利用して赤、緑、青のカラーフィルター 3 1、3 2、3 3 を順次に形成する。次いで、下部絶縁基板 1 0 の上部に低い誘電率を有し、耐熱特性と平坦化特性が優れた有機物質を積層しマスクを利用した写真工程でパターンングしてデータ線 9 2、第 1 補助ゲートパッド 9 4 及びデータパッド 9 8 を露出させる接触孔 4 1、4 2、4 4、4 8 を有する有機絶縁膜 4 0 を形成する。

## 【 0 1 7 5 】

次いで、図 6 6 及び図 6 7 に示されているように、アルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質をスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程でエッチングして、基板 1 0 の上に単一膜からなるゲート配線 5 2、5 4、5 6 を形成する。この時、ゲートパッド 5 4 は接触孔 4 2 を通じて第 1 補助ゲートパッド 9 4 と連結されるように形成する。

## 【 0 1 7 6 】

その後、図 6 8 及び図 6 9 に示されているように、ゲート絶縁膜 6 0、半導体層 7 0、抵抗性接触層 8 0 を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターンングして島形態の半導体層 7 0 及び抵抗性接触層 8 0 と有機絶縁膜 4 0 の接触孔 4 1、4 4、4 8 と共にデータ線 9 2、第 1 補助ゲートパッド 9 4 及びデータパッド 9 8 をそれぞれ露出させる接触孔 6 1、6 4、6 8 を形成する。この時にも、ゲート電極 5 6 の上部以外の部分では半導体層 7 0 及び抵抗性接触層 8 0 を全て除去しなければならず、データ線 9 2、第 1 補助ゲートパッド 9 4 及びデータパッド 9 8 一部の上部では半導体層 7 0 及び抵抗性接触層 8 0 とゲート絶縁膜 6 0 も共に除去しなければならない。これを一つのマスクを利用した写真工程で形成するためには第 1 実施例と同様に部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用する。

## 【 0 1 7 7 】

その後、図 7 0 及び図 7 1 に示されているように、4 0 0 乃至 5 0 0 程度の厚さの I T O 層を蒸着しマスクを利用した写真エッチング工程でエッチングして画素電極 1 1 2、ソース用電極 1 1 1、ドレーン用電極 1 1 3、第 2 補助ゲートパッド 1 1 4 及び補助データパッド 1 1 8 を形成する。

## 【 0 1 7 8 】

次いで、ソース用電極 1 1 1 とドレーン用電極 1 1 3 をエッチングマスクとして使用してこれらの間の抵抗性接触層 8 0 をエッチングして二つの部分 8 5、8 6 に分離された抵抗性接触層を形成し、ソース用電極 1 1 1 とドレーン用電極 1 1 3 との間に半導体層 7 0 を露出させる。

## 【 0 1 7 9 】

最後に、図 6 0 及び図 6 1 に示されているように、下部絶縁基板 1 0 の上部に窒化ケイ素または酸化ケイ素などの絶縁物質と黒色顔料を含む感光性有機物質などの絶縁物質を順次に積層しマスクを利用した写真工程で露光現像して有色有機膜 1 3 0 を形成し、これをエッチングマスクとして使用してその下部の絶縁物質をエッチングして保護膜 1 0 0 を形成する。この時にも、有色有機膜 1 3 0 は薄膜トランジスタに入射する光を遮断し、ゲート配線またはデータ配線の一部に形成して配線の周囲から漏洩する光を遮断する機能を付与することもできる。また、本発明の第 1 実施例と同様に有色有機膜 1 3 0 の高さを調節して間隔維持材として使用することもできる。

## 【 0 1 8 0 】

このような本発明の第3実施例による液晶表示装置の製造方法では半導体層70を形成する前に有機絶縁膜40に接触孔41、42、44、48を形成することによって5枚のマスクを使用する第1実施例の製造方法より一つのマスクが追加されるが、ゲート配線52、54、56を単一膜で形成することによって第1実施例よりゲート配線形成工程を単純化することができる。また、アルミニウム全面エッチング工程を省略することができ、アルミニウム系列の金属でゲート配線を形成しても第1補助ゲートパッド94を利用することによってパッド部の信頼性を確保することができる。

【0181】

また、ゲート絶縁膜60、半導体層70及び抵抗性接触層85、86の形成前に有機絶縁膜40に接触孔41、42、44、48を形成する工程があるため、ゲート配線及びデータ配線と同一の層にそれぞれ静電気保護用配線を形成し、これらを連結することができるので追加される工程無しで2G-3Dまたは2G-2D静電気保護用配線構造を形成することができる。ここで、2G-3Dまたは2G-2D静電気保護用配線構造とは製造工程時に発生する静電気を放電させるためにゲート配線52、54、56とデータ配線91、92、98を短絡線を用いて連結する構造をいう。

10

【0182】

また、このような第5実施例による製造方法でも第3実施例と同様に抵抗性接触層85、86とITOのソース用電極111及びドレーン用電極113の間の接触抵抗を最小化するために金属シリサイドまたは微細結晶化されたケイ素層を追加的に形成することができる。

20

【0183】

また、カラーフィルター31、32、33と有機絶縁膜40が形成された基板101を外注する場合、以後の工程は第3実施例と同一な個数のマスクを利用するので第4実施例による製造方法が第3実施例の製造方法より有利であることもある。

【0184】

一方、このような液晶表示装置の製造方法で良好な性能のTFTを得るためにはゲート絶縁膜60に使用される窒化ケイ素を300以上の温度で積層することが好ましいが、カラーフィルター31、32、33の耐熱温度は250程度である。300以上の温度範囲でカラーフィルター31、32、33を覆うゲート絶縁膜60を形成する場合にはカラーフィルター31、32、33の特性が低下し、250以下の低い温度でゲート絶縁膜60を形成する場合には緻密でない微細構造が得られゲート絶縁膜60と半導体層70との間の界面特性がよくないためTFTの動作特性を低下させることができる。

30

【0185】

本発明ではこのような工程条件の問題を解決するために低温絶縁膜、高温絶縁膜からなる二重層のゲート絶縁膜を使用したり、低温ゲート絶縁膜の上部に二重の半導体層を形成する。

【0186】

まず、工程温度によるカラーフィルターの透過率について説明すると次の通りである。

【0187】

図72は工程条件に応ずるカラーフィルターの色別透過率変化を示したものである。ここで、実線は加熱しない状態での赤、緑、青カラーフィルターの透過率を示したものであり、点線は赤、緑、青カラーフィルターを形成してから345の真空で2時間単純加熱し徐々に冷却した後に測定した透過率を示したものであり、一点実線は300で窒化ケイ素をプラズマ(plasma)蒸着条件で40分間積層した後の赤、緑、青カラーフィルターの透過率を示したものである。ここで、透過率の低下は顔料粒子の昇華による消失を意味する。

40

【0188】

図72に示されているように、真空中で345までは2時間加熱しても透過率の変化が殆ど発生しないことと観察されたが、300でプラズマ蒸着を通じてゲート絶縁膜を形成する場合には透過率が急激に低くなることがわかる。この時、カラーフィルターはプ

50

ラズマ蒸着が10余分経過した後に顔料粒子の昇華が起こることが観察された。

【0189】

図73(A)と図73(B)は本発明の実験例でカラーフィルターの表面を観察した写真を示したものである。図73(A)は300程度のプラズマ蒸着条件で40分間窒化ケイ素膜を蒸着した後にカラーフィルターの表面を観察した写真であり、図73(B)は単純に加熱した後にカラーフィルターの表面を観察した写真である。

【0190】

図73(A)及び図73(B)に示されているように、300程度の範囲で窒化ケイ素膜をプラズマ状態で積層した後にカラーフィルターの表面を測定した結果、顔料粒子の昇華によって窒化ケイ素膜が破壊されながら激しい脱色が発生した。カラーフィルターの上部に窒化ケイ素のような不透明薄膜層が新しく蒸着される場合、蒸気圧によって上部膜が破壊される現象が発生することがわかる。

【0191】

以下、ゲート絶縁膜の蒸着温度による薄膜トランジスタの特性について説明する。

【0192】

図74は本発明の実験例によるゲート絶縁膜の蒸着温度に応ずる薄膜トランジスタの特性を示したグラフである。

【0193】

図74に示されているように、300温度でゲート絶縁膜を積層して薄膜トランジスタを形成した場合より250温度で積層されたゲート絶縁膜を有する薄膜トランジスタのオフ電流が増加し、しきい電圧(threshold voltage)が移動するなど薄膜トランジスタの動作特性が低下することがわかる。

(第4実施例)

このような問題点を解決するために、第1の方法としては、カラーフィルターが損傷しないように250程度の低温で下部絶縁膜を形成し、半導体層と接する上部は300程度で上部絶縁膜を形成しカラーフィルターの顔料粒子が昇華されないように5分以下の時間のみ積層して二重構造のゲート絶縁膜を形成する。このような本発明の第4実施例による薄膜トランジスタ基板及び製造方法について図75及び図76を参照して具体的に説明する。

【0194】

図75は本発明の第4実施例による薄膜トランジスタ基板の配置図であり、図76は図75に示した薄膜トランジスタ基板を切断線LXXVI-LXXVI'に沿って切断して示した断面図である。図76には薄膜トランジスタ基板である下部基板とこれと対向する上部基板も共に示した。

【0195】

図75及び図76に示されているように、大部分の構造及び製造方法は第1実施例と同一である。

【0196】

しかし、ゲート配線52、54、56及び有機絶縁膜40の上には下部絶縁膜601と上部絶縁膜602からなる二重のゲート絶縁膜60が形成されている。この時、下部絶縁膜601は有機絶縁膜、非晶質酸化ケイ素膜、非晶質窒化ケイ素膜などを使用してカラーフィルターが損傷されることを防止するために250以下の低温で絶縁特性に必要な厚さで形成することができ、上部蒸着絶縁膜602は後述される半導体層70との良好な界面接触特性を確保するために300またはそれ以上の温度でカラーフィルターの顔料が昇華する前の5分程度の短い時間で500~1000の厚さで薄く形成するのが好ましい。

【0197】

この時、下部絶縁膜601と上部絶縁膜602は不連続的に蒸着することができ、上部絶縁膜602と非晶質ケイ素膜70及び不純物がドーピングされた非晶質ケイ素膜80は連続的に積層することができる。

## (第5実施例)

また、前述の問題点を解決するための第2の方法としては、低温絶縁膜を使用してゲート絶縁膜を形成し、薄膜トランジスタの特性が低下することを防止するためにゲート絶縁膜の上に高いバンドギャップ (band gap) を有する半導体層と相対的に低いバンドギャップを有する半導体層からなる二重層構造の半導体層を形成する。このような本発明の第5実施例による薄膜トランジスタ基板及び製造方法について図77及び図78を参照して具体的に説明する。

## 【0198】

図77は本発明の第5実施例による薄膜トランジスタ基板の配置図であり、図78は図77に示した薄膜トランジスタ基板を切断線LXXVIIII-LXXVIIII'に沿って切断して示した断面図である。図78には薄膜トランジスタ基板である下部基板とこれと対向する上部基板も共に示した。

10

## 【0199】

図77及び図78に示されているように、大部分の構造及び製造方法は第1実施例と同一である。

## 【0200】

しかし、単一膜のゲート配線52、54、56及び有機絶縁膜40の上にはゲート絶縁膜60が形成されている。この時、ゲート絶縁膜60は有機絶縁膜、非晶質酸化ケイ素膜、非晶質窒化ケイ素膜などを使用して低温蒸着工程で形成する。また、ゲート電極56の低温ゲート絶縁膜60の上には二重層構造の半導体層70が島形態で形成されている。二重層構造の半導体層70のうち、下部半導体層701はバンドギャップが高い非晶質シリコンからなり、上部半導体層702は下部半導体701に比べてバンドギャップが低い通常の非晶質シリコンからなる。例えば、本発明の実施例で下部半導体層701のバンドギャップは1.9~2.1eVの範囲であり、上部半導体層702のバンドギャップを1.7~1.8eVの範囲である。ここで、下部半導体層701は50~200の厚さを有し、上部半導体層702は1,000~2,000の厚さを有する。

20

## 【0201】

この時、下部及び上部半導体層701、702は非晶質ケイ素膜を形成するための原料気体であるSiH<sub>4</sub>にCH<sub>4</sub>、C<sub>2</sub>H<sub>2</sub>、または、C<sub>2</sub>H<sub>6</sub>などを適切な量で添加してCVD法によって蒸着して形成する。例えば、CVD装置にSiH<sub>4</sub>:CH<sub>4</sub>を1:9の割合で投入して蒸着工程を進行すると、Cが50%程度含まれ、2.0~2.3eVのバンドギャップを有する非晶質ケイ素膜を得ることができる。このように、非晶質ケイ素膜のバンドギャップは蒸着工程条件の影響を受け、炭素化合物の添加量に応じて概ね1.7~2.5eVの範囲で容易に調節することができる。

30

## 【0202】

この時、低温蒸着ゲート絶縁膜60、下部非晶質ケイ素膜701及び上部非晶質ケイ素膜702、不純物がドーピングされた非晶質ケイ素膜80は同一のCVD装置で真空が破られることなく連続的に蒸着することができる。

## 【0203】

このように、バンドギャップが互いに異なる上部半導体層702と下部半導体層701との間には二つの層のバンドギャップの差異に該当するだけのバンドオフセットが形成される。この時、TFTがオン(ON)状態になると、二つの半導体層701、702の間に位置するバンドオフセット領域にチャンネルが形成される。このバンドオフセット領域は基本的に同一の原子構造を有しているため、欠陥が少なく良好なTFTの特性を期待することができる。

40

## 【0204】

本発明は提示された実施例だけでなく多様な方式に適用することができる。例えば、重量減少及び耐衝撃性向上のために台頭したプラスチック基板を使用する液晶表示装置を製造する方法で、本発明を有効に適用することができる。

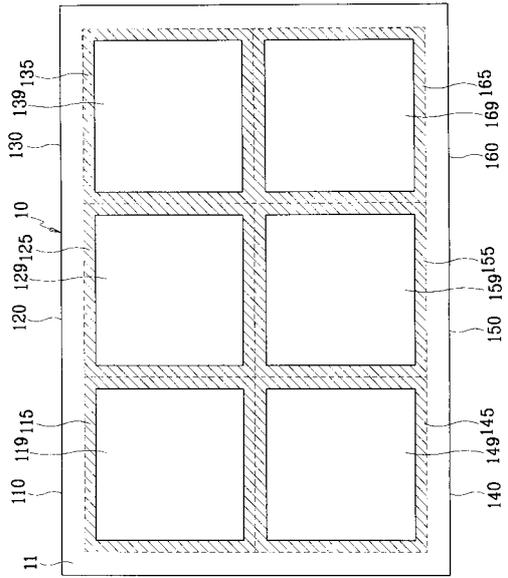
## 【符号の説明】

50

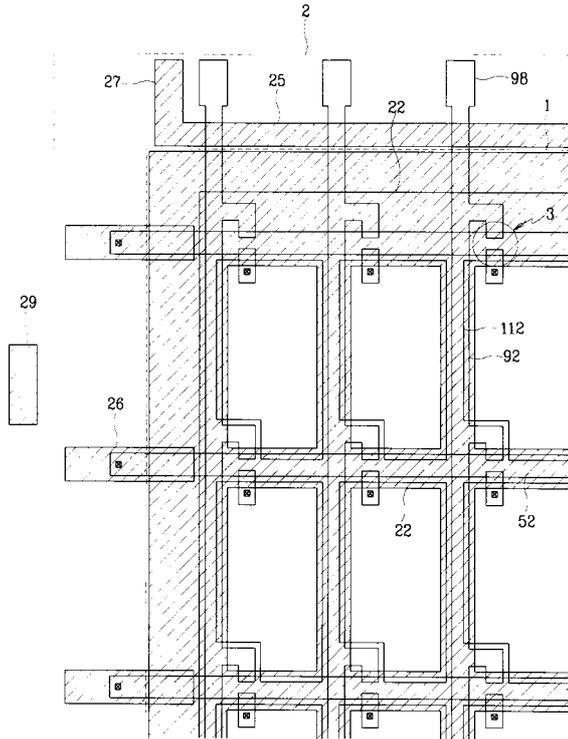
## 【 0 2 0 5 】

3	薄膜トランジスタ	
10	下部絶縁基板	
22	ブラックマトリックス	
25	共通信号線	
26	ゲートパッド	
27	共通パッド	
29、39	整列キー	
31、32、33	カラーフィルター	
40	有機絶縁膜	10
42、46、102、106、108	接触孔	
52	ゲート線	
56	ゲート電極	
58	維持電極	
60	ゲート絶縁膜	
70	半導体層	
82、112	画素電極	
80、85、86	抵抗性接触層	
92	データ線	
95	ソース電極	20
96	ドレイン電極	
98	データパッド	
100	保護膜	
116	補助ゲートパッド	
118	補助データパッド	
500	シャドーマスク	

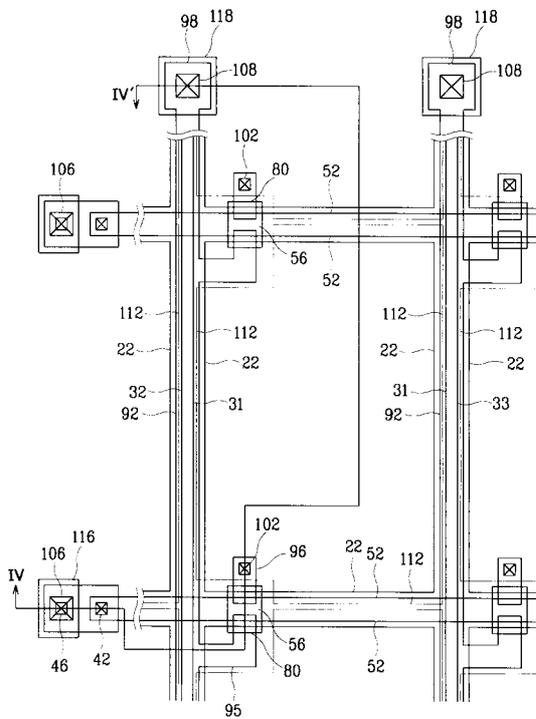
【図1】



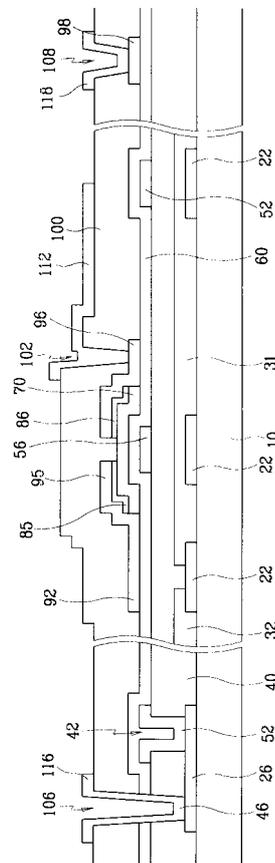
【図2】



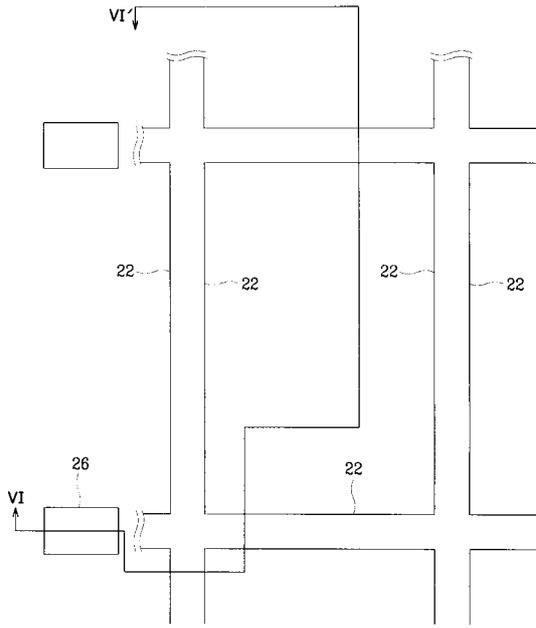
【図3】



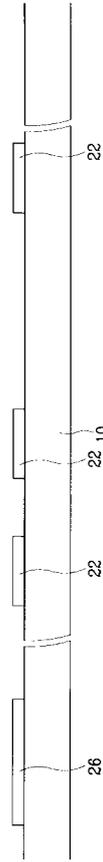
【図4】



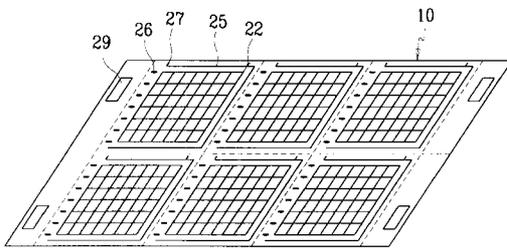
【 図 5 】



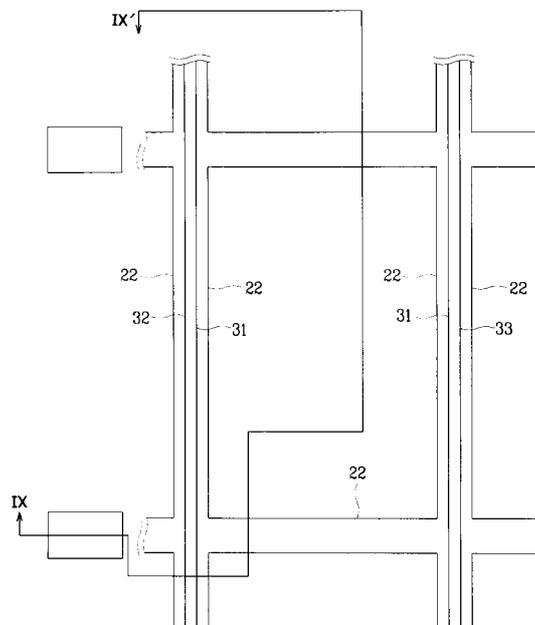
【 図 6 】



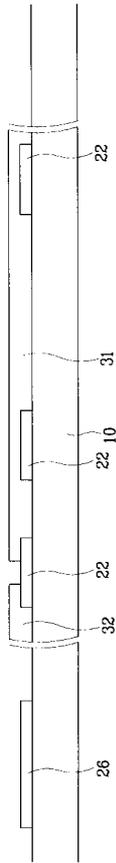
【 図 7 】



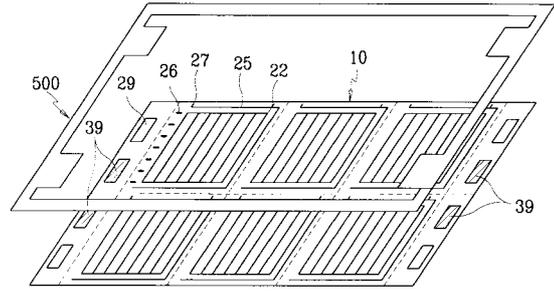
【 図 8 】



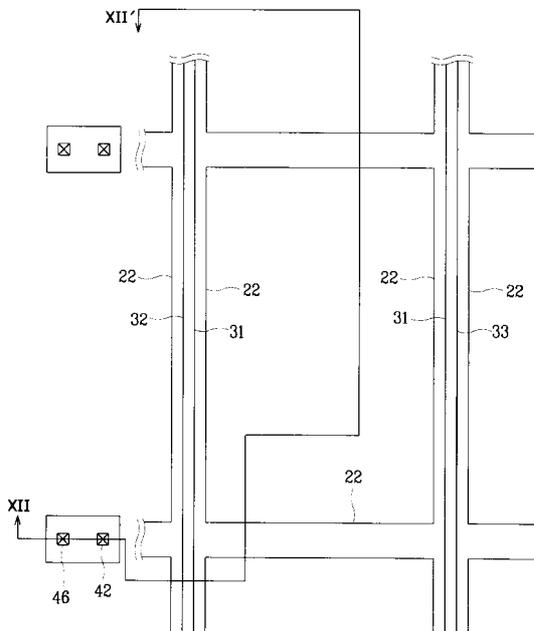
【図 9】



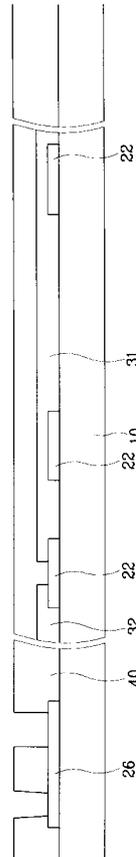
【図 10】



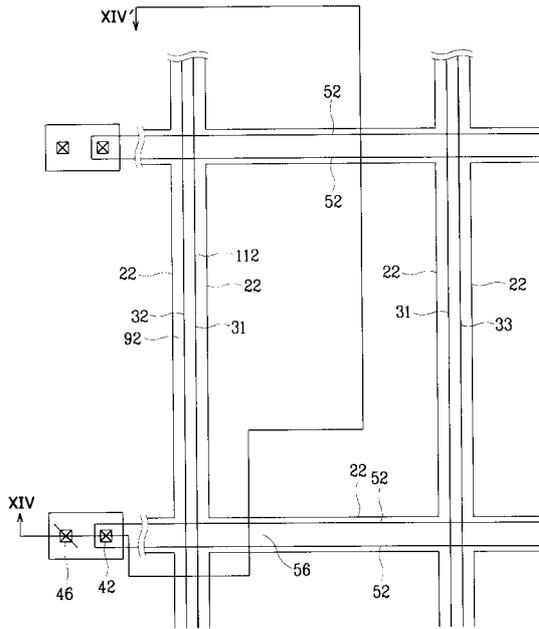
【図 11】



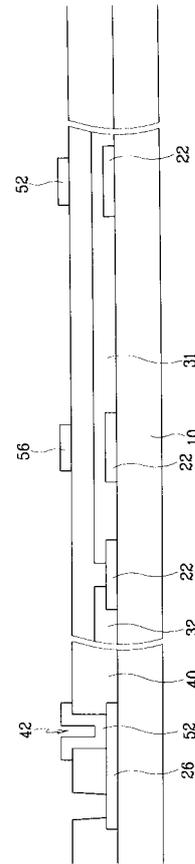
【図 12】



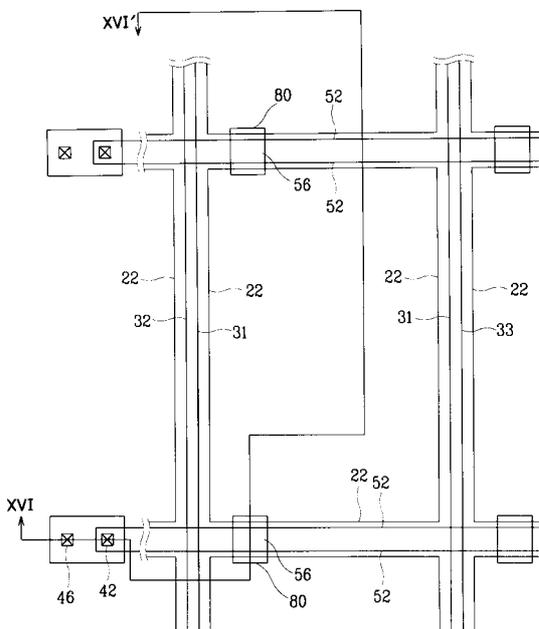
【 図 1 3 】



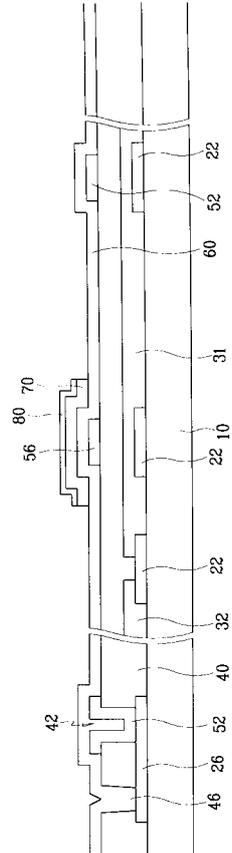
【 図 1 4 】



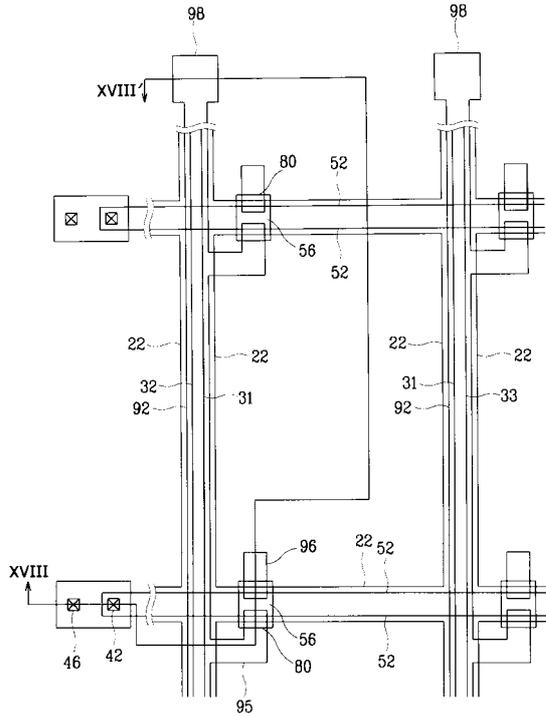
【 図 1 5 】



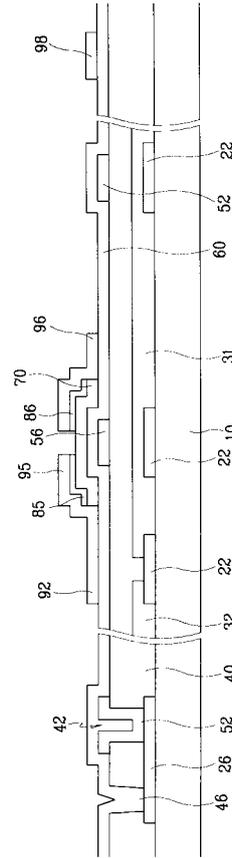
【 図 1 6 】



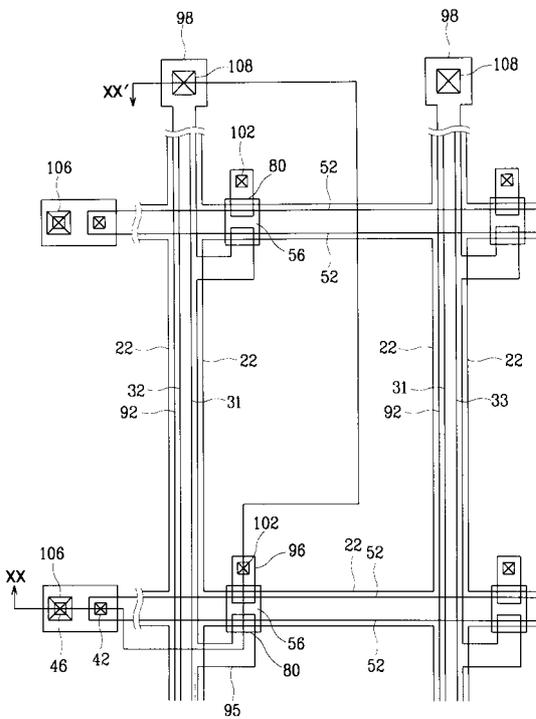
【図17】



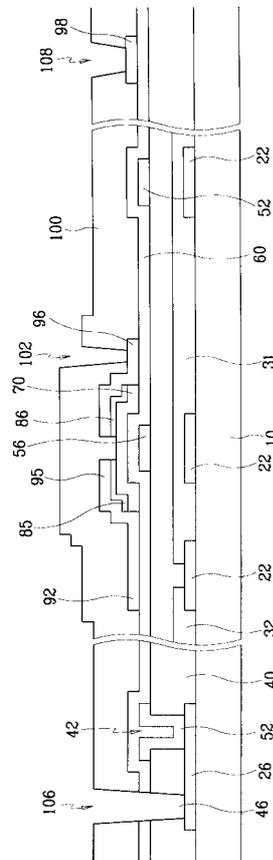
【図18】



【図19】

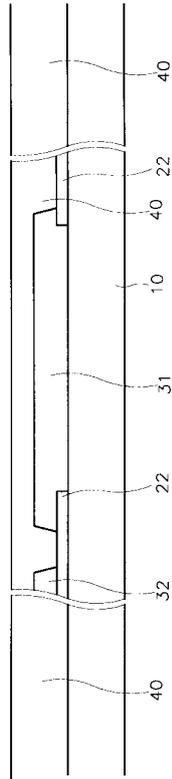


【図20】

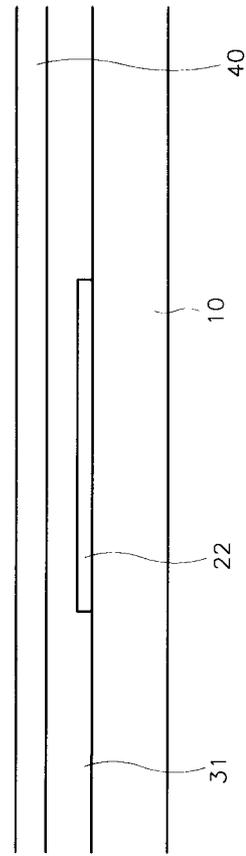




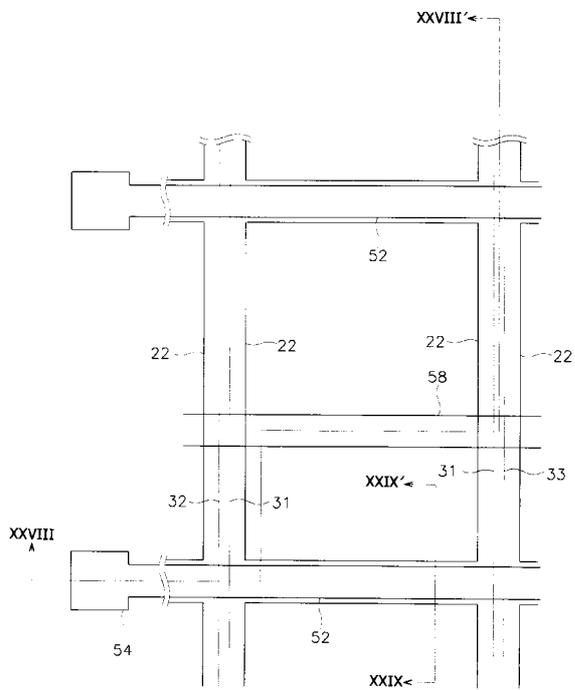
【図 25】



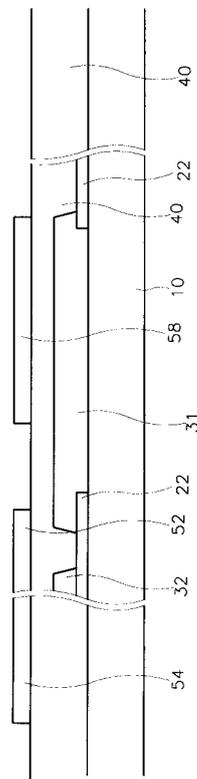
【図 26】



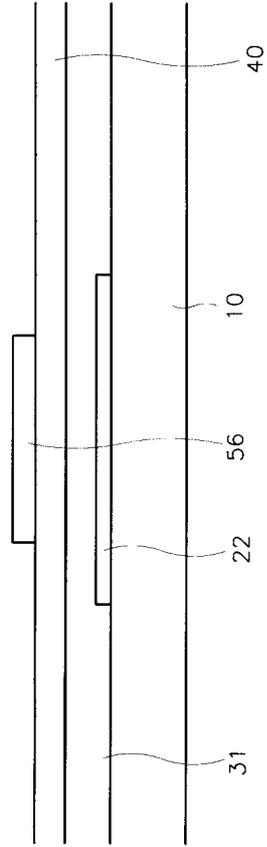
【図 27】



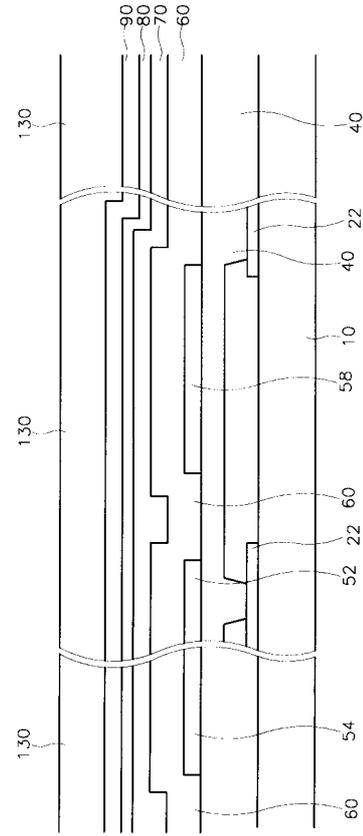
【図 28】



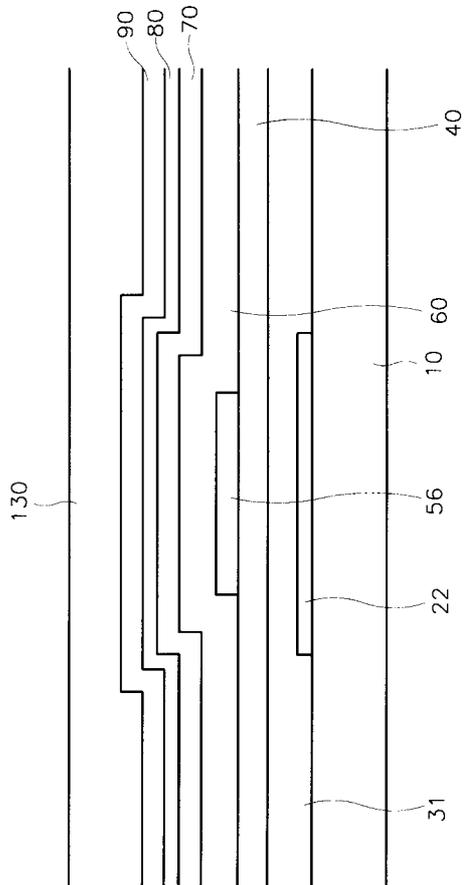
【図 29】



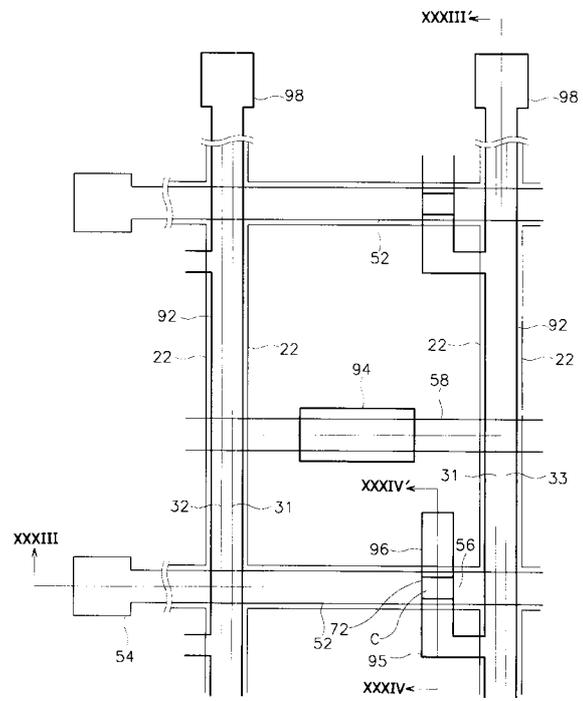
【図 30】



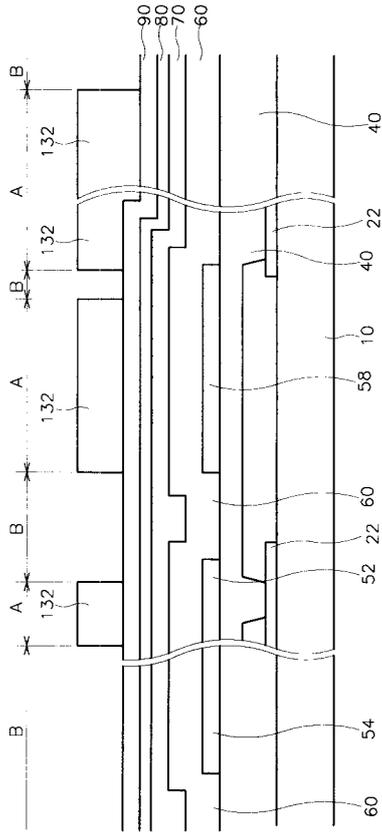
【図 31】



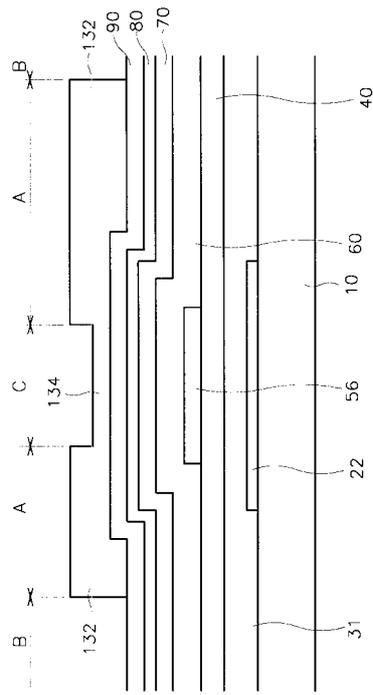
【図 32】



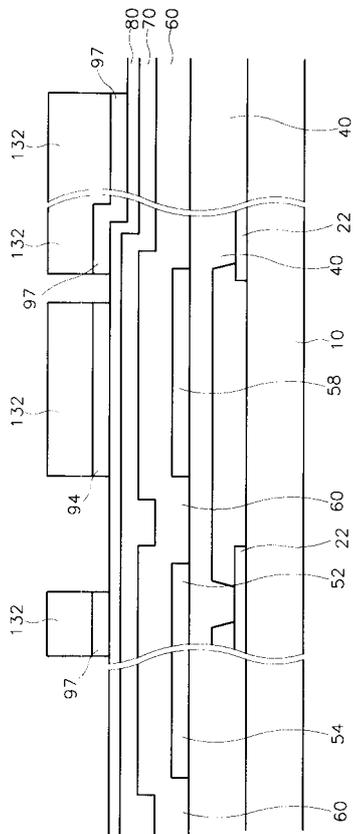
【図 3 3】



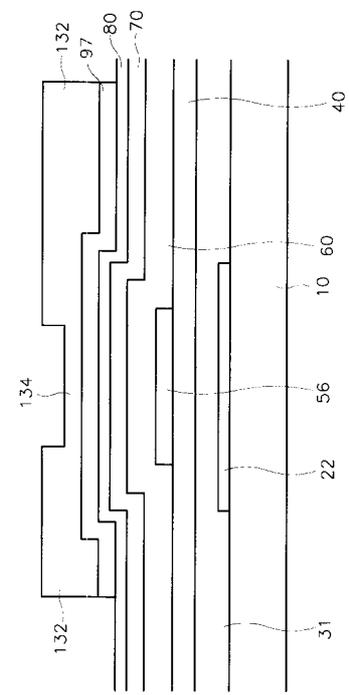
【図 3 4】



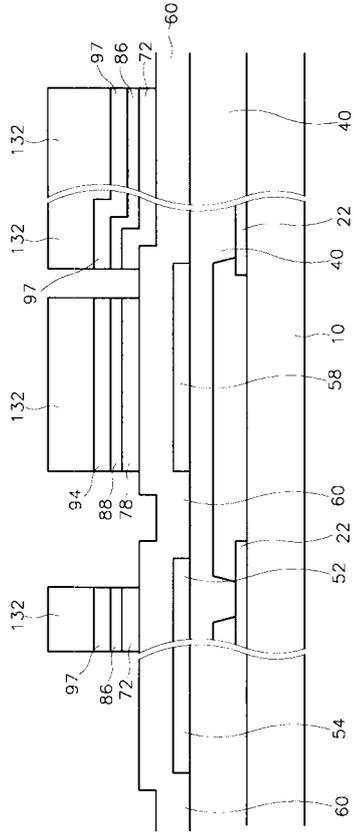
【図 3 5】



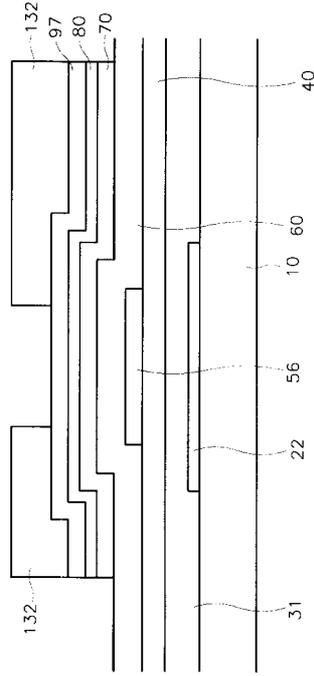
【図 3 6】



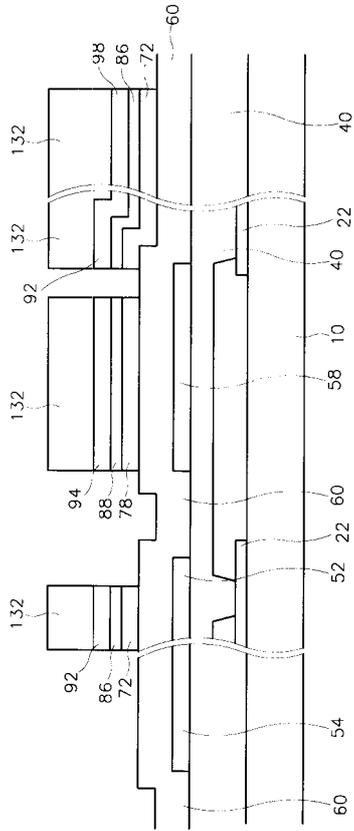
【図 37】



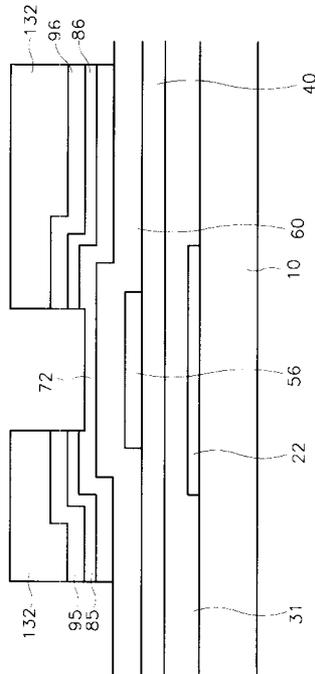
【図 38】



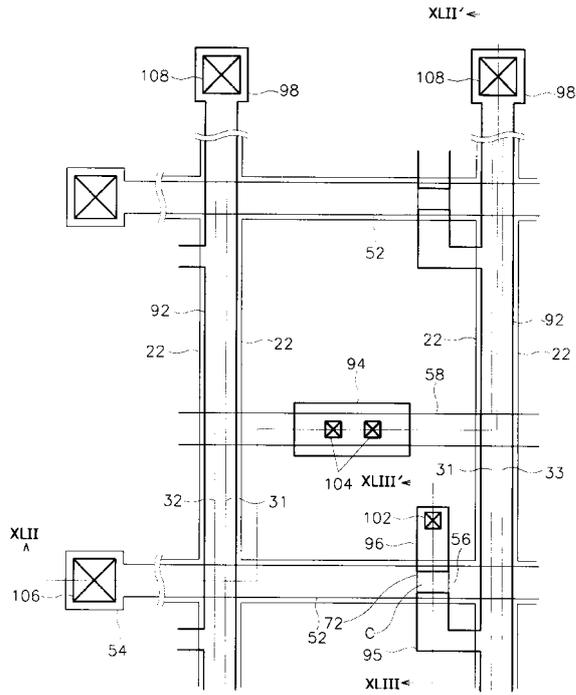
【図 39】



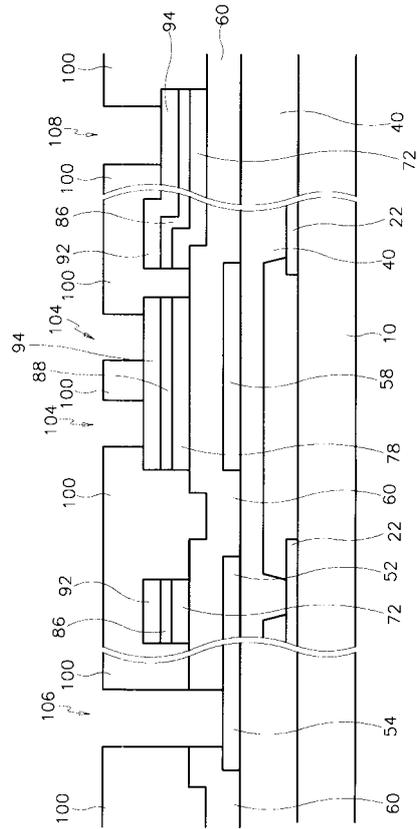
【図 40】



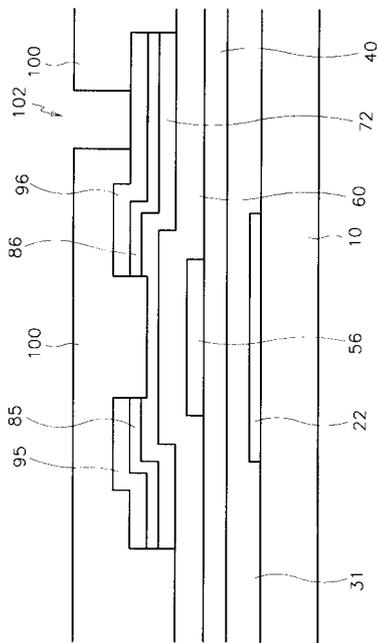
【図41】



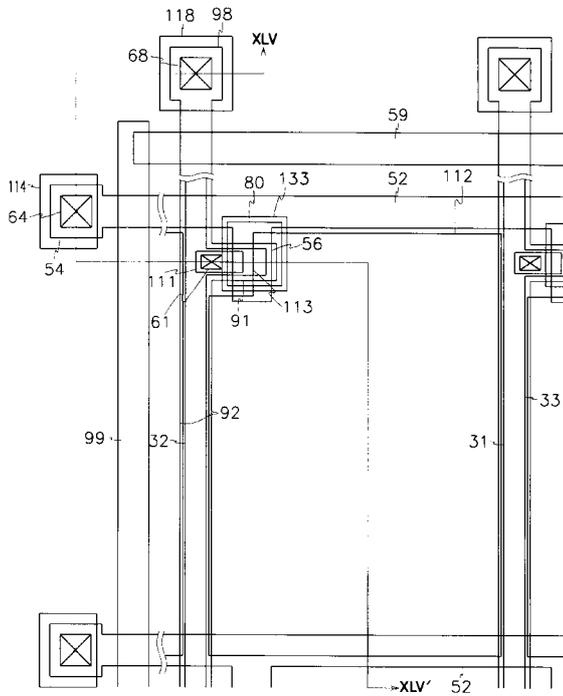
【図42】



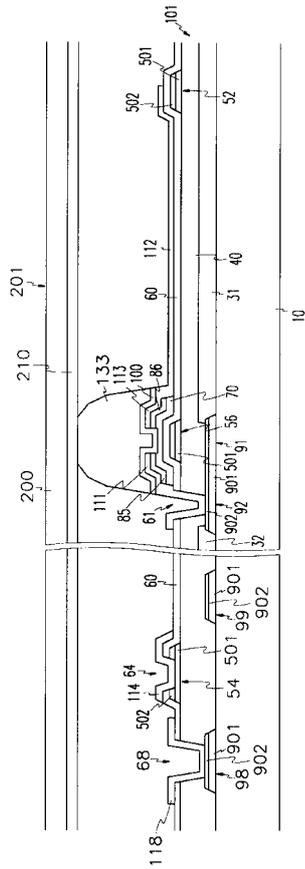
【図43】



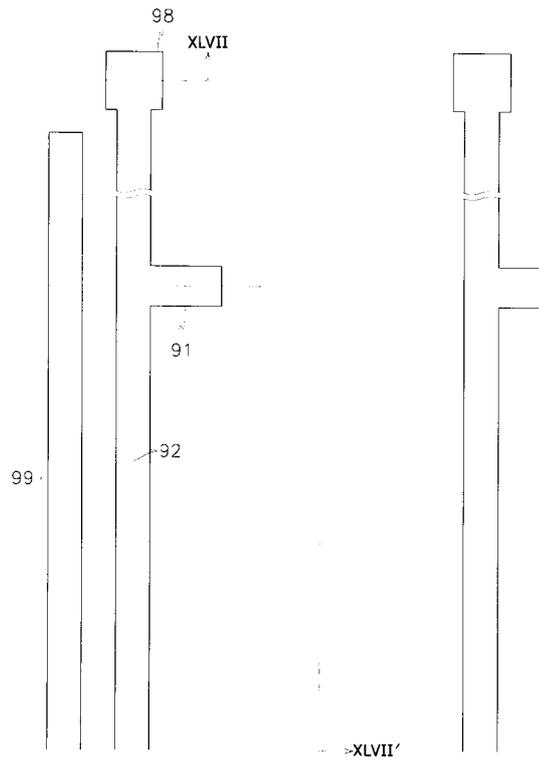
【図44】



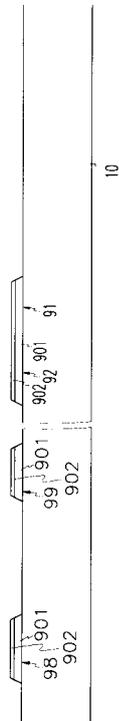
【 図 4 5 】



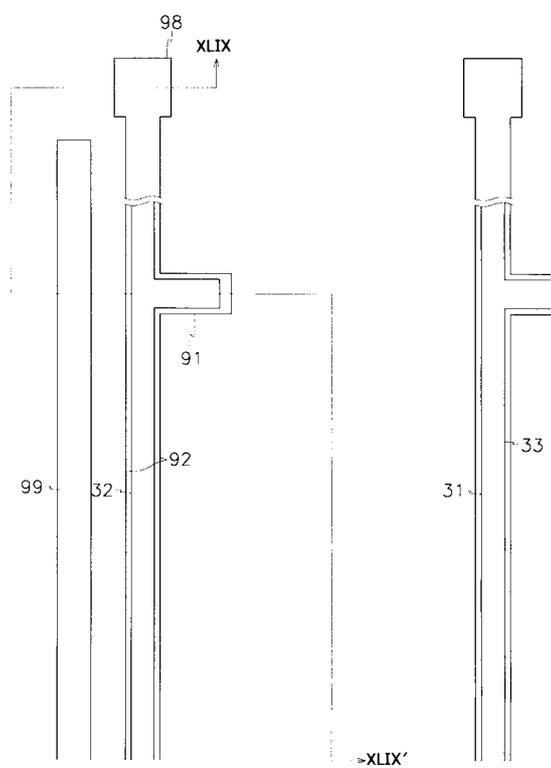
【 図 4 6 】



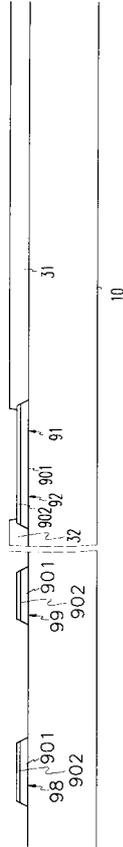
【 図 4 7 】



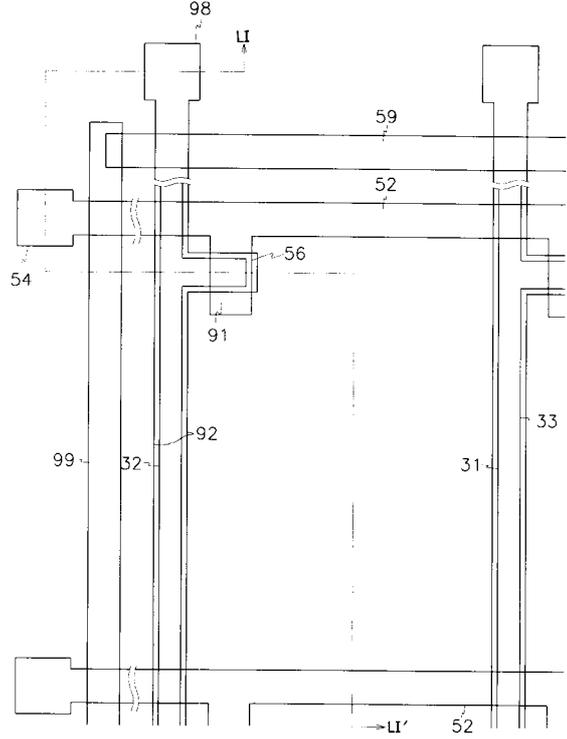
【 図 4 8 】



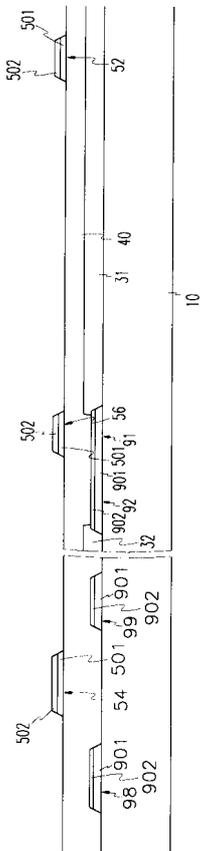
【 図 49 】



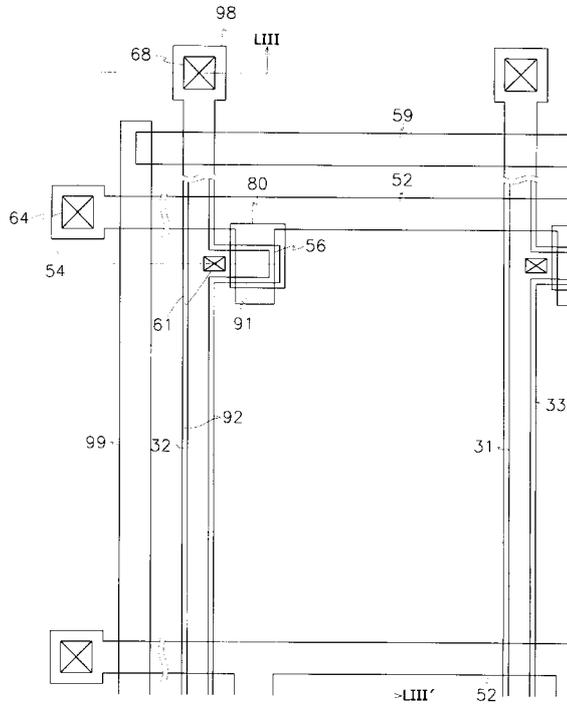
【 図 50 】



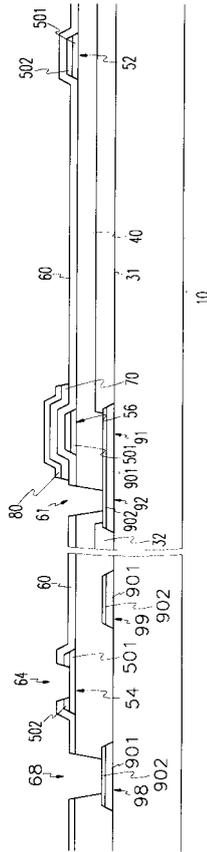
【 図 51 】



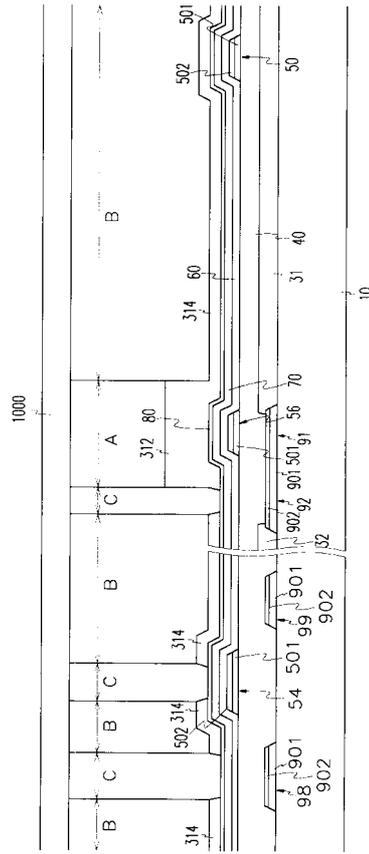
【 図 52 】



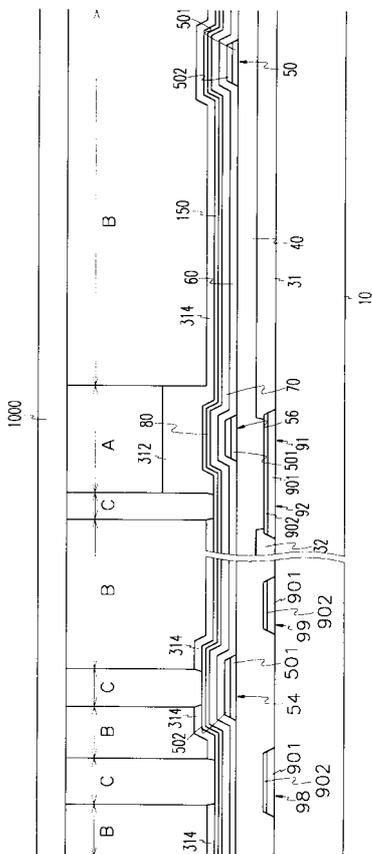
【図 5 3】



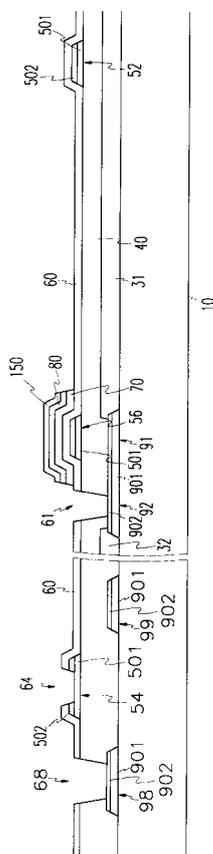
【図 5 4】



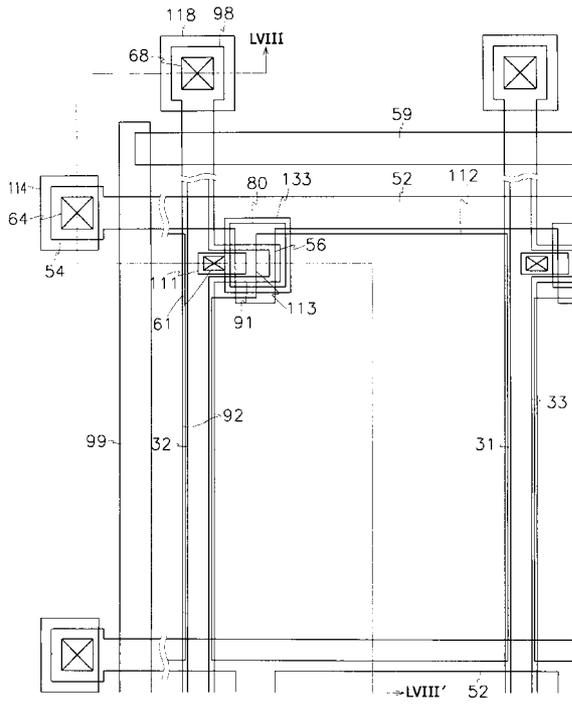
【図 5 5】



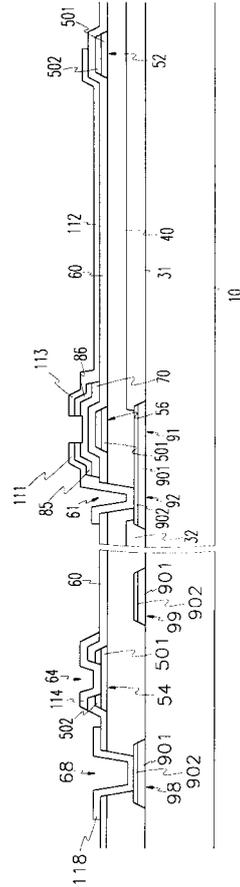
【図 5 6】



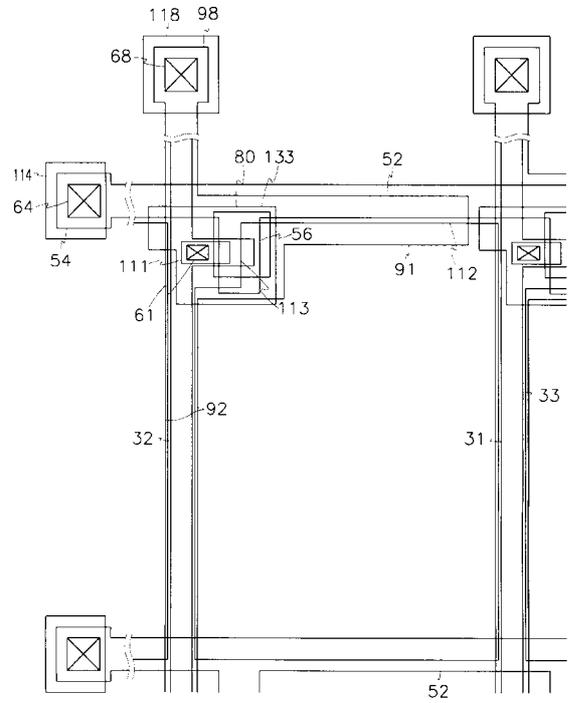
【図57】



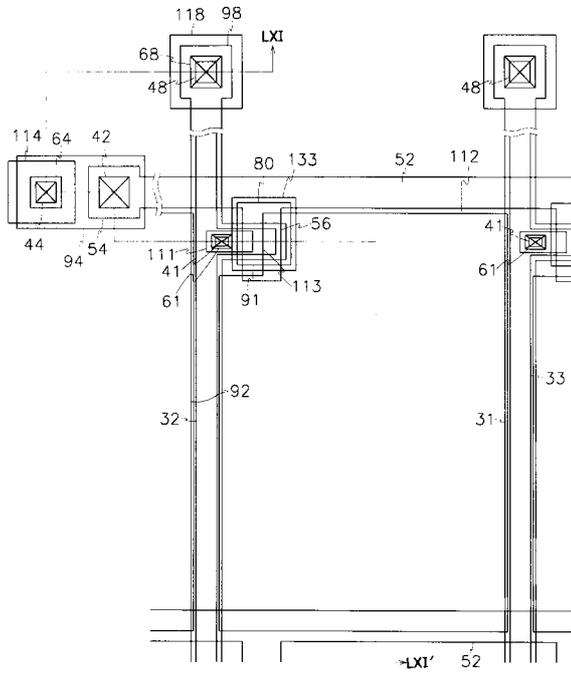
【図58】



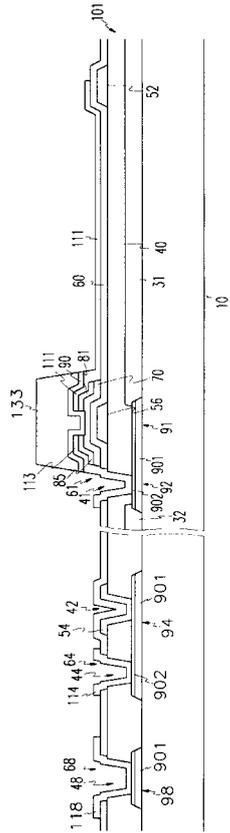
【図59】



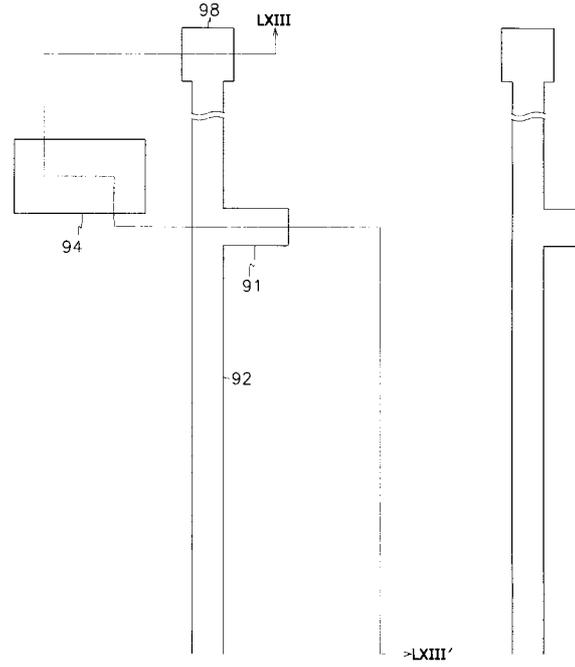
【図60】



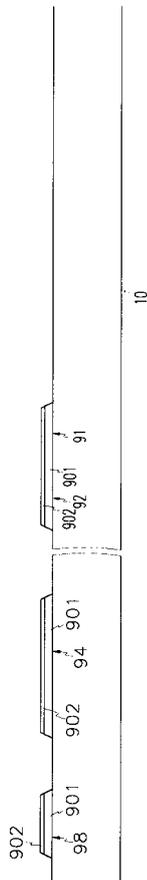
【図 6 1】



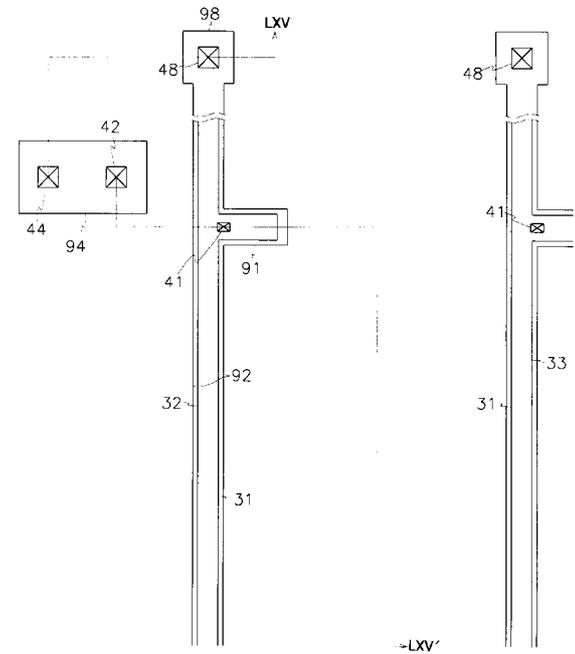
【図 6 2】



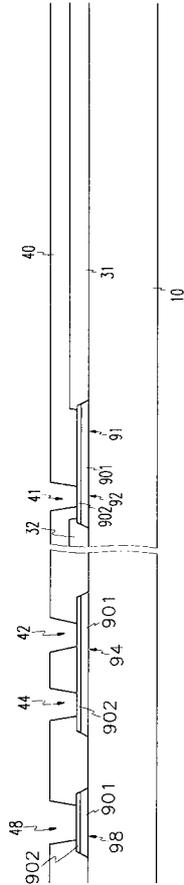
【図 6 3】



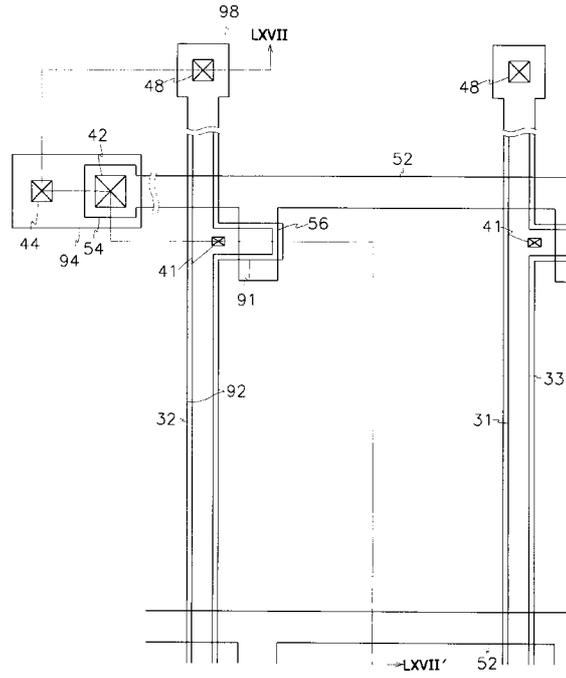
【図 6 4】



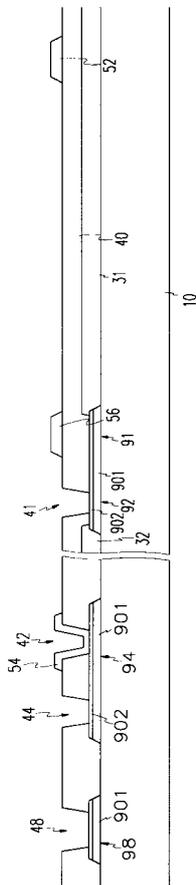
【図65】



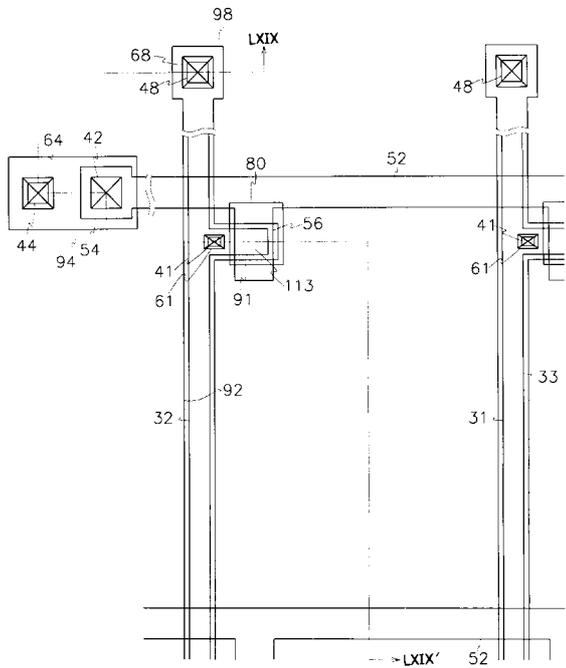
【図66】



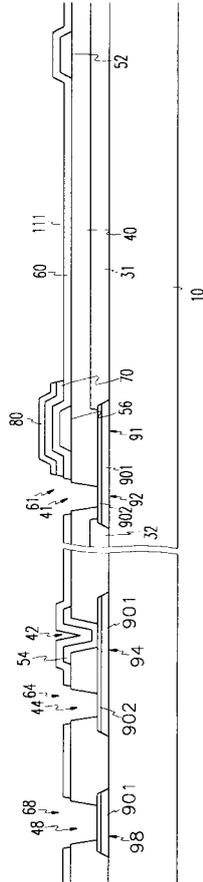
【図67】



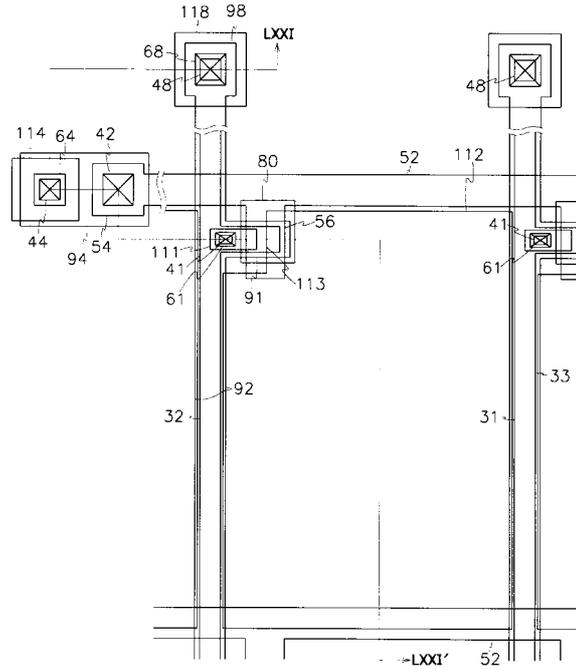
【図68】



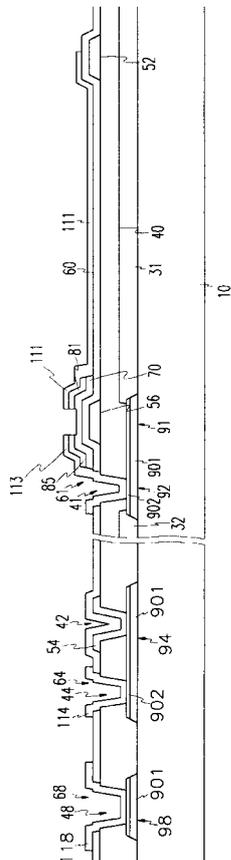
【図69】



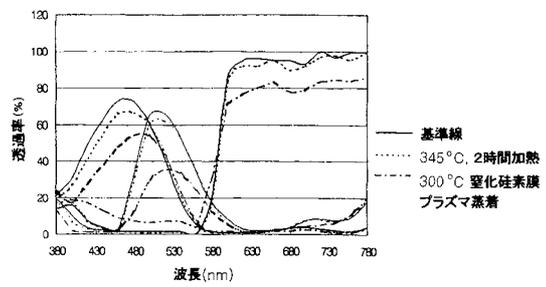
【図70】



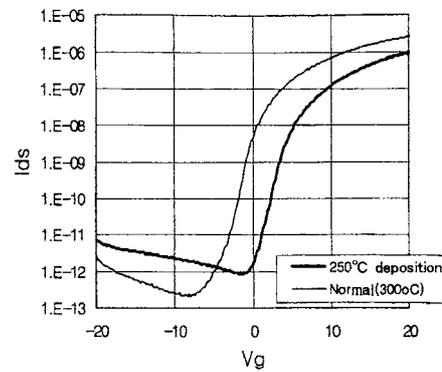
【図71】



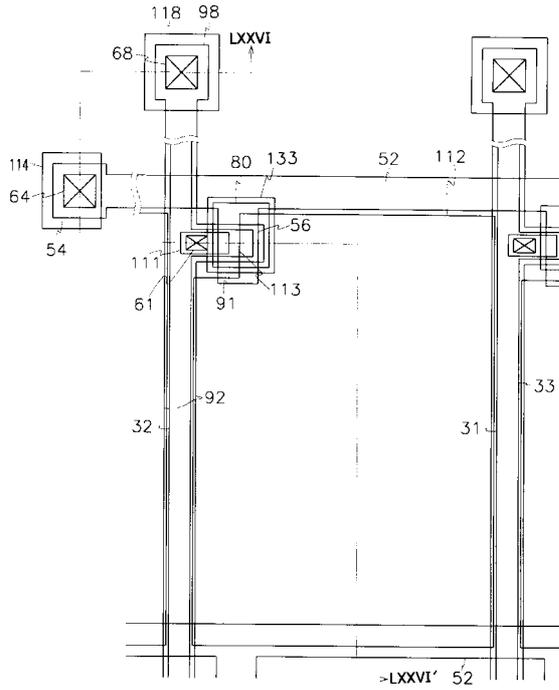
【図72】



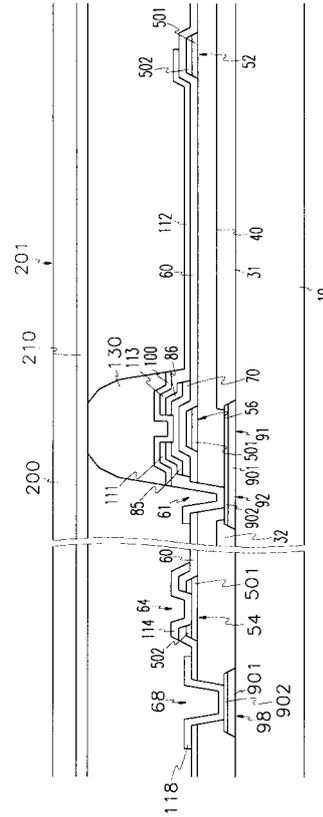
【図74】



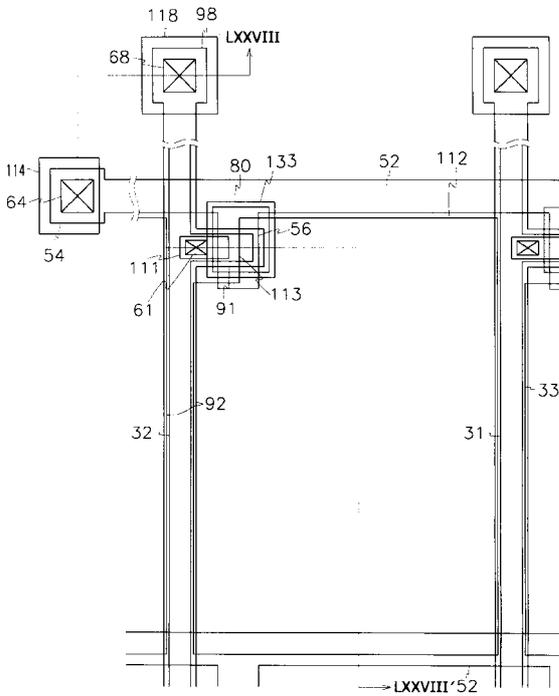
【図75】



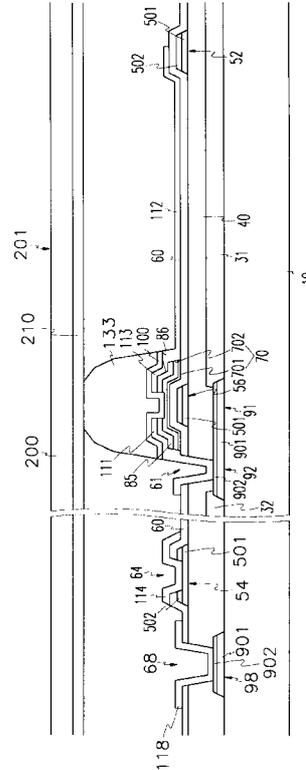
【図76】



【図77】



【図78】

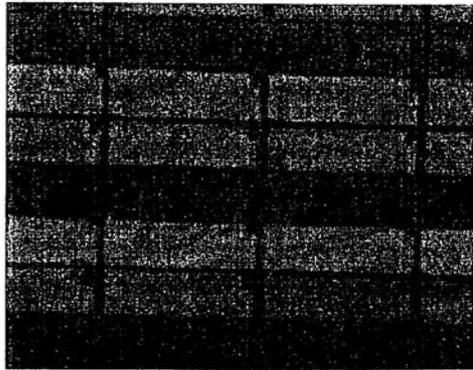


【図73】

(A)



(B)



## フロントページの続き

- (31)優先権主張番号 2000P52182  
(32)優先日 平成12年9月4日(2000.9.4)  
(33)優先権主張国 韓国(KR)  
(31)優先権主張番号 2000P52184  
(32)優先日 平成12年9月4日(2000.9.4)  
(33)優先権主張国 韓国(KR)

## 前置審査

- (72)発明者 洪 完 植  
大韓民国ソウル市瑞草区方背洞大宇曉寧アパート104棟402号  
(72)発明者 金 相 日  
大韓民国京畿道水原市八達区靈通洞清明住公アパート406棟201号  
(72)発明者 盧 水 貴  
大韓民国京畿道水原市八達区靈通洞碧山アパート803棟1604号  
(72)発明者 姜 珍 奎  
大韓民国京畿道水原市八達区梅灘洞住公アパート102棟1804号  
(72)発明者 金 湘 甲  
大韓民国ソウル市江東区明逸洞三益アパート205棟913号

審査官 山口 裕之

- (56)参考文献 特開昭61-134785(JP,A)  
特開平10-239680(JP,A)  
特開平10-048651(JP,A)  
特開平11-142882(JP,A)  
特開平09-120083(JP,A)  
特開平09-260668(JP,A)  
特開昭62-141776(JP,A)  
特開平05-175503(JP,A)  
特開平09-197436(JP,A)  
特開平10-161140(JP,A)  
特開平09-127707(JP,A)  
特開平10-163174(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

专利名称(译)	用于液晶显示装置的薄膜晶体管基板及其制造方法		
公开(公告)号	<a href="#">JP5466665B2</a>	公开(公告)日	2014-04-09
申请号	JP2011090187	申请日	2011-04-14
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	洪むん杓 洪完植 金相日 廬水貴 姜珍奎 金湘甲		
发明人	洪 ▲むん▼ 杓 洪 完 植 金 相 日 廬 水 貴 姜 珍 奎 金 湘 甲		
IPC分类号	G02F1/1368 G02B5/20 G02B5/00 G02F1/1335 G02F1/136 G02F1/1362 G09F9/30		
CPC分类号	G02F1/136227 G02F1/136209 G02F1/136286 G02F2001/136222 H01L27/12 H01L27/1255 H01L27/1288 H01L29/42384 H01L29/4908		
FI分类号	G02F1/1368 G02B5/20.101 G02F1/1339.500		
F-TERM分类号	2H048/BA45 2H048/BB08 2H048/BB37 2H048/BB42 2H092/GA43 2H092/JA26 2H092/JA33 2H092/JA35 2H092/JA36 2H092/JA47 2H092/JB24 2H092/JB33 2H092/JB52 2H092/JB54 2H092/JB57 2H092/JB58 2H092/KA05 2H092/KA12 2H092/KA13 2H092/KA19 2H092/KA24 2H092/KB05 2H092/KB14 2H092/KB22 2H092/KB24 2H092/KB25 2H092/KB26 2H092/MA05 2H092/MA07 2H092/MA13 2H092/NA27 2H092/PA03 2H092/PA08 2H092/PA09 2H148/BD01 2H148/BD11 2H148/BG02 2H148/BH28 2H189/EA02X 2H189/FA05 2H189/FA16 2H189/GA06 2H189/HA11 2H189/HA14 2H189/LA01 2H189/LA10 2H189/LA14 2H189/LA15 2H192/AA24 2H192/BC35 2H192/CB05 2H192/CB35 2H192/CB56 2H192/CB61 2H192/CB83 2H192/CC04 2H192/CC57 2H192/CC72 2H192/DA12 2H192/DA42 2H192/EA03 2H192/EA28 2H192/EA42 2H192/EA72 2H192/FA32 2H192/FA35 2H192/GD23 2H192/GD72 2H192/HA84 2H192/HA93 2H192/JA13		
代理人(译)	山下大洁嗣		
审查员(译)	山口博之		
优先权	1999P42108 1999-09-30 KR 1999P62915 1999-12-27 KR 2000P52182 2000-09-04 KR 2000P52184 2000-09-04 KR		
其他公开文献	JP2011186484A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种能够减少未对准并确保开口率的液晶显示装置用薄膜晶体管基板及其制造方法。一种用于液晶显示装置的TFT基板包括形成在绝缘基板上的数据线，红色形成在像素，绿色，和蓝色的，绝缘膜的覆盖数据布线的滤色器和滤色器的情况下，第一接触孔暴露包括连接到所述栅极线和栅极线，以限定像素的栅电极的栅极布线相交的数据线，与该绝缘膜中的数据线的部分覆盖所述栅极线形成在栅电极的栅极绝缘膜上的半导体层图案，通过第一接触孔连接到数据线的源电极和连接到栅电极的源电极，并且像素电极连接到相对的漏电极和漏电极并形成在像素中。 点域4

【 图 1 】

