

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5416999号  
(P5416999)

(45) 発行日 平成26年2月12日 (2014. 2. 12)

(24) 登録日 平成25年11月22日 (2013. 11. 22)

(51) Int. Cl.	F I
<b>G09G 3/36 (2006.01)</b>	G09G 3/36
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611D
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 641P
	G09G 3/20 612U
	G09G 3/20 642A

請求項の数 2 外国語出願 (全 21 頁) 最終頁に続く

(21) 出願番号	特願2009-65142 (P2009-65142)	(73) 特許権者	510134581
(22) 出願日	平成21年3月17日 (2009. 3. 17)		群創光電股▲ふん▼有限公司
(65) 公開番号	特開2009-230136 (P2009-230136A)		Innolux Corporation
(43) 公開日	平成21年10月8日 (2009. 10. 8)		台湾新竹科学工業園區苗栗縣竹南鎮科學路
審査請求日	平成23年12月22日 (2011. 12. 22)		160號
(31) 優先権主張番号	097109553	(74) 代理人	110000110
(32) 優先日	平成20年3月18日 (2008. 3. 18)		特許業務法人快友国際特許事務所
(33) 優先権主張国	台湾 (TW)	(72) 発明者	チエン, ユウイエ
			台湾74147台南県台南科学工業園區新
			市郷奇業路1号 チー メイ オプトエレ
			クトロニクス コーポレーション内
		(72) 発明者	リン, フェンシェン
			台湾74147台南県台南科学工業園區新
			市郷奇業路1号 チー メイ オプトエレ
			クトロニクス コーポレーション内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数の走査線にそれぞれ接続された複数の画素列を有するとともに、第1の端子がデータ線に結合され、第2の端子が保持キャパシタの第1の端子および液晶キャパシタの第1の端子に接続されたトランジスタを画素毎に有し、保持キャパシタの第2の端子と液晶キャパシタの第2の端子とが、下部基板の共通電極と上部基板の共通電極とにそれぞれ結合された液晶表示パネルを駆動する方法であって、

前記液晶表示パネルの第1の走査線の画素列によって表示しようとする目標階調レベルに対応する第1の原画素データを受け取る工程と、

前記液晶表示パネルの前記第1の走査線の隣の第2の走査線の画素列によって表示しようとする目標階調レベルに対応する第2の原画素データを受け取る工程と、

前記第1の原画素データに対応する第1の原画素電圧の平均値と、前記第2の原画素データに対応する第2の原画素電圧の平均値との間の差を決定する工程と、

前記決定した差と、前記第2の走査線の画素列の全画素の保持キャパシタの静電容量と液晶キャパシタの静電容量との和に基づいて、補正電圧を決定する工程と、

前記補正電圧に少なくとも部分的に基づいて、前記第2の走査線の対象画素によって表示しようとする前記目標階調レベルに対応する前記第2の原画素電圧を調節する工程と、

前記データ線に接続されたデータドライバによって、前記調節された第2の原画素電圧を前記対象画素に印加して前記目標階調レベルを表示する工程と、

を含み、

前記補正電圧は、さらに、前記対象画素の前記液晶表示パネル上における位置に基づいて決定され、

隣り合う画素列における原画素電圧の平均値間の差の絶対値が同一である時は、 $m$ 及び $n$ は正の整数であって、 $m$ は $n$ よりも小さいとすると、前記液晶表示パネルの $m$ 番目の走査線の対象画素に対する補正電圧の大きさは、前記液晶表示パネル $n$ 番目の走査線の対象画素に相当する補正電圧の大きさよりも小さくされ、ここで、前記 $m$ 番目の走査線の前記データドライバからの距離は、前記 $n$ 番目の走査線の前記データドライバからの距離よりも短く、

前記第2の原画素データに対応する第2の原画素電圧の平均値が、前記第1の原画素データに対応する第1の原画素電圧の平均値よりも低い時は、前記調節された第2の原画素電圧は、前記対象画素に対する第2の原画素電圧と補正電圧との差に応じて決定され、

前記第2の原画素データに対応する第2の原画素電圧の平均値が、前記第1の原画素データに対応する第1の原画素電圧の平均値よりも高い時は、前記調節された第2の原画素電圧は、前記対象画素に対する第2の原画素電圧と補正電圧との和に応じて決定される、

ことを特徴とする方法。

#### 【請求項2】

複数の走査線にそれぞれ接続された複数の画素列を有するとともに、第1の端子がデータ線に結合され、第2の端子が保持キャパシタの第1の端子および液晶キャパシタの第1の端子に接続されたトランジスタを画素毎に有し、保持キャパシタの第2の端子と液晶キャパシタの第2の端子とが、下部基板の共通電極と上部基板の共通電極とにそれぞれ結合された液晶表示パネルと、

前記複数の走査線に接続され、前記複数の画素列を画素列毎に走査する走査ドライバと、

第1の画素列の全画素の原画素データに対応する原画素電圧の平均値と、前記第1の画素列の隣の第2の画素列の全画素の原画素データに対応する原画素電圧の平均値との間の絶対差と、前記第2の画素列の全画素の保持キャパシタの静電容量と液晶キャパシタの静電容量との和に基づいて補正電圧を決定し、前記第2の画素列の対象画素の原画素電圧および前記補正電圧に基づいて前記対象画素への調節された画素電圧を決定し、前記調節された画素電圧に対応する調節された画素データを出力するタイミングコントローラと、

前記調節された画素データに基づいて、前記調節された画素電圧を前記対象画素に出力するデータドライバと、

を備え、

前記補正電圧は、さらに、前記対象画素の前記液晶表示パネル上における位置に基づいて決定され、

隣り合う画素列における原画素電圧の平均値間の差の絶対値が同一である時は、 $m$ 及び $n$ は正の整数であって、 $m$ は $n$ よりも小さいとすると、前記タイミングコントローラは、前記液晶表示パネルの $m$ 番目の画素列の対象画素に対する補正電圧の大きさを、前記液晶表示パネル $n$ 番目の列の対象画素に相当する補正電圧の大きさよりも小さくし、ここで、前記 $m$ 番目の走査線の前記データドライバからの距離は、前記 $n$ 番目の走査線の前記データドライバからの距離よりも短く、

前記第2の画素列の全画素の原画素電圧の平均値が、前記第1の画素列の全画素の原画素電圧の平均値よりも低い時は、前記タイミングコントローラは、前記対象画素に対する原画素電圧と補正電圧との差に応じて、前記調節された画素電圧を決定し、

前記第2の画素列の全画素の原画素電圧の平均値が、前記第1の画素列の全画素の原画素電圧の平均値よりも高い時は、前記タイミングコントローラは、前記対象画素に対する原画素電圧と補正電圧との和に応じて、前記調節された画素電圧を決定する、

ことを特徴とする液晶表示装置。

#### 【発明の詳細な説明】

#### 【技術分野】

【0001】

10

20

30

40

50

本発明は、概して液晶表示装置（LCD）およびその駆動方法に関し、特にクロストークを抑制できるLCDおよびその駆動方法に関する。

【背景技術】

【0002】

LCD技術の分野では、LCDパネルに表示される画像の質が、画素の共通電極における電圧のオフセットから生じるクロストーク現象によって、悪影響を受けることがある。クロストーク現象の作用を例示するため、従来のLCDによって表示しようとする画像の一例を示す図1A（従来技術）を考察する。図1Bおよび1C（従来技術）は、図1Aの画像の領域10および領域20における画素によって表示されるはずの階調レベルを示している。図1D（従来技術）は、従来のLCDによって実際に表示された画像を示している。図1Dに見られるように、表示された画像の領域121および領域122の表示された階調レベルは、表示されるはずであった階調レベルに正確に一致していない。図1Dに示す表示された階調レベルの質低下は、クロストーク現象によるものである。

10

【0003】

図2（従来技術）は、LCDの画素を表す回路図である。図2に示すように、画素は、トランジスタ210、保持キャパシタ $C_{st}$ 、液晶キャパシタ $C_{LC}$ を含んでいる。トランジスタ210は、データ線240に結合された第1の端子と、保持キャパシタ $C_{st}$ の第1の端子および液晶キャパシタ $C_{LC}$ の第1の端子のそれぞれに接続された第2の端子とを有している。保持キャパシタ $C_{st}$ の第2の端子と液晶キャパシタ $C_{LC}$ の第2の端子とは、下部基板の共通電極220と上部基板の共通電極230（つまり、透明電極（ITO））とにそれぞれ結合されている。寄生キャパシタがデータ線と共通電極との間に形成されており、寄生キャパシタ $C_{xd}$ がデータ線240と共通電極220との間に形成され、寄生キャパシタ $C_{xu}$ がデータ線250と共通電極230との間に形成されている。これらの寄生キャパシタの形成は、クロストーク現象の発生の一因となる。

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

具体的に言うと、寄生キャパシタ $C_{xd}$ の第1の端子および寄生キャパシタ $C_{xu}$ の第1の端子における電圧が変動した時などのように、データ線240およびデータ線250に電圧の変動が生じた時、寄生キャパシタ $C_{xd}$ の第2の端子および寄生キャパシタ $C_{xu}$ の第2の端子における電圧レベル（つまり、共通電極220および共通電極210における共通電圧のレベル）が、これとともに変動する。その結果、トランジスタ210がオンした際、保持キャパシタ $C_{st}$ および液晶キャパシタ $C_{LC}$ に保持された電圧がオフセットされるため、画素によって実際に表示される階調レベルは、所望の階調レベルに対して相違する。例えば、図1Aの画像を表示しようとする場合、LCDはその代わりに図1Dの画像を形成し得る。図1Dに示すように、領域121および領域122は、図1Aの画像のものとは異なる明るさレベルおよび色調を有しているため、画質は悪い。このような画質の低下は、いわゆるクロストーク現象の結果である。

30

【課題を解決するための手段】

【0005】

本発明の実施形態では、LCDシステムが、共通電極における電圧のいかなるオフセットをも補償する方法で画素に印加される電圧を調節することにより、クロストーク現象に対処している。この補償の仕組みによれば、液晶分子によって認識される電圧が、画素に求められる階調レベルを示す電圧に、より密に一致する。本発明の実施形態によれば、概して、隣り合う画素列における画素の原画素データ（つまり、画素によって表示しようとする目標階調レベル）に相当する原画素電圧の平均値が相互に異なる時、LCDシステムは画素列の画素のそれぞれの画素電圧を調節し、クロストーク現象によって生じた共通電極の電圧のオフセットを補償する。

40

本明細書は、複数の走査線にそれぞれ接続された複数の画素列を有するとともに、第1の端子がデータ線に結合され、第2の端子が保持キャパシタの第1の端子および液晶キャ

50

パシタの第1の端子に接続されたトランジスタを画素毎に有し、保持キャパシタの第2の端子と液晶キャパシタの第2の端子とが、下部基板の共通電極と上部基板の共通電極とにそれぞれ結合された液晶表示パネルを駆動する方法を開示する。この方法は、前記液晶表示パネルの第1の走査線の画素列によって表示しようとする目標階調レベルに対応する第1の原画素データを受け取る工程と、前記液晶表示パネルの前記第1の走査線の隣の第2の走査線の画素列によって表示しようとする目標階調レベルに対応する第2の原画素データを受け取る工程と、前記第1の原画素データに対応する第1の原画素電圧の平均値と、前記第2の原画素データに対応する第2の原画素電圧の平均値との間の差を決定する工程と、前記決定した差と、前記第2の走査線の画素列の全画素の保持キャパシタの静電容量と液晶キャパシタの静電容量との和に基づいて、補正電圧を決定する工程と、前記補正電圧に少なくとも部分的に基づいて、前記第2の走査線の対象画素によって表示しようとする前記目標階調レベルに対応する前記第2の原画素電圧を調節する工程と、前記データ線に接続されたデータドライバによって、前記調節された第2の原画素電圧を前記対象画素に印加して前記目標階調レベルを表示する工程とを含む。前記補正電圧は、さらに、前記対象画素の前記液晶表示パネル上における位置に基づいて決定される。

隣り合う画素列における原画素電圧の平均値間の差の絶対値が同一である時は、 $m$ 及び $n$ は正の整数であって、 $m$ は $n$ よりも小さいとすると、前記液晶表示パネルの $m$ 番目の走査線の対象画素に対する補正電圧の大きさは、前記液晶表示パネル $n$ 番目の走査線の対象画素に相当する補正電圧の大きさよりも小さくされる。ここで、前記 $m$ 番目の走査線の前記データドライバからの距離は、前記 $n$ 番目の走査線の前記データドライバからの距離よりも短いものとする。前記第2の原画素データに対応する第2の原画素電圧の平均値が、前記第1の原画素データに対応する第1の原画素電圧の平均値よりも低い時は、前記調節された第2の原画素電圧は、前記対象画素に対する第2の原画素電圧と補正電圧との差に応じて決定される。前記第2の原画素データに対応する第2の原画素電圧の平均値が、前記第1の原画素データに対応する第1の原画素電圧の平均値よりも高い時は、前記調節された第2の原画素電圧は、前記対象画素に対する第2の原画素電圧と補正電圧との和に応じて決定される。

本明細書はまた、液晶表示装置を開示する。この液晶表示装置は、複数の走査線にそれぞれ接続された複数の画素列を有するとともに、第1の端子がデータ線に結合され、第2の端子が保持キャパシタの第1の端子および液晶キャパシタの第1の端子に接続されたトランジスタを画素毎に有し、保持キャパシタの第2の端子と液晶キャパシタの第2の端子とが、下部基板の共通電極と上部基板の共通電極とにそれぞれ結合された液晶表示パネルと、前記複数の走査線に接続され、前記複数の画素列を画素列毎に走査する走査ドライバと、前記第1の画素列の全画素の原画素データに対応する原画素電圧の平均値と、前記第2の画素列の全画素の原画素データに対応する原画素電圧の平均値との間の絶対差と、前記第2の画素列の全画素の保持キャパシタの静電容量と液晶キャパシタの静電容量との和に基づいて補正電圧を決定し、前記第2の画素列の対象画素の原画素電圧および前記補正電圧に基づいて前記対象画素への調節された画素電圧を決定し、前記調節された画素電圧に対応する調節された画素データを入力するタイミングコントローラと、前記調節された画素データに基づいて、前記調節された画素電圧を前記対象画素に出力するデータドライバと、を備える。前記補正電圧は、さらに、前記対象画素の前記液晶表示パネル上における位置に基づいて決定される。

隣り合う画素列における原画素電圧の平均値間の差の絶対値が同一である時は、 $m$ 及び $n$ は正の整数であって、 $m$ は $n$ よりも小さいとすると、前記タイミングコントローラは、前記液晶表示パネルの $m$ 番目の画素列の対象画素に対する補正電圧の大きさを、前記液晶表示パネル $n$ 番目の列の対象画素に相当する補正電圧の大きさよりも小さくする。ここで、前記 $m$ 番目の走査線の前記データドライバからの距離は、前記 $n$ 番目の走査線の前記データドライバからの距離よりも短いものとする。前記第2の画素列の全画素の原画素電圧の平均値が、前記第1の画素列の全画素の原画素電圧の平均値よりも低い時は、前記タイミングコントローラは、前記対象画素に対する原画素電圧と補正電圧との差に応じて、前

10

20

30

40

50

記調節された画素電圧を決定する。前記第2の画素列の全画素の原画素電圧の平均値が、前記第1の画素列の全画素の原画素電圧の平均値よりも高い時は、前記タイミングコントローラは、前記対象画素に対する原画素電圧と補正電圧との和に応じて、前記調節された画素電圧を決定する。

【図面の簡単な説明】

【0006】

【図1A】従来のLCDによって表示しようとする画像の一例を示している（従来技術）

【図1B】領域10において表示される画素の階調レベルを示している（従来技術）。

【図1C】領域20において表示される画素の階調レベルを示している（従来技術）。

【図1D】従来のLCDによって実際に表示された画像を示している（従来技術）。

【図2】LCDの一画素の回路図である（従来技術）。

【図3】本発明の実施形態による典型的なLCDシステムを示すブロック図である。

【図4】本発明の別の実施形態による典型的なLCDシステムを示すブロック図である。

【図5】本発明の実施形態による、図4のLCDの典型的な駆動方法を示すフローチャートである。

【図6A】本発明の一例による、タイミングコントローラ410に入力された原画素データを示している。

【図6B】図6Aの原画素データに相当する原画素電圧が図4の各画素に直接入力された際の第1のデータ線Dt(1)、第2のデータ線Dt(2)、共通電圧Vcomの電圧変動の波形を示している。

【図7A】本発明の一例による、対象画素のトランジスタが作動し、共通電圧が正しいレベルよりも高い時の、正および負の原画素電圧Vi2と共通電圧との関係を図示している。

【図7B】本発明の一例による、対象画素のトランジスタが作動し、共通電圧のレベルが正しいレベルよりも低い時の、正および負の原画素電圧Vi2と共通電圧との関係を図示している。

【図8A】本発明の一例による、LCDパネルの典型的な参照表に相当する補正電圧指数と補正電圧との関係をそれぞれ示している。

【図8B】本発明の一例による、図8Aのパネルと異なるLCDパネルの典型的な参照表に相当する補正電圧指数と補正電圧との関係をそれぞれ示している。

【図9】本発明の一例による、図4のデータドライバから出力された駆動電圧と階調レベルとの関係、駆動電圧からフィードスルー電圧を減じることにより得られた原画素電圧と階調レベルとの関係を示している。

【図10】本発明の実施形態による典型的なLCDシステムのブロック図を示している。

【図11】本発明の一実施形態による典型的なLCDシステムの概略図を示している。

【図12】本発明の別の実施形態による典型的なLCDシステムである。

【図13】図12のシステムで使用され得るガンマ発生回路の典型的な実施形態である。

【図14】図12のシステムで使用され得るガンマ発生回路の別の典型的な実施形態である。

【発明を実施するための形態】

【0007】

図3は、本発明の実施形態によるLCDシステム300を示すブロック図である。LCDシステム300は、タイミングコントローラ310、データドライバ320、走査ドライバ330、LCDパネル340、データ線351、352、走査線361、362を含んでいる。LCDパネル340は、画素341、342、343、344を含んでいる。

【0008】

画素341は、走査線361およびデータ線351に電気的に接続されている。画素342は、走査線362およびデータ線351に電気的に接続されている。画素343は、走査線361およびデータ線352に電気的に接続されている。画素344は、走査線3

10

20

30

40

50

62およびデータ線352に電氣的に接続されている。走査ドライバ330は、画素341~344を制御する。

【0009】

例示として、タイミングコントローラ310は、画素341~344によって表示しようとする目標階調レベルに相当する原画素データD1~D4(図示せず)を受け取る。本例では、画素341、343は、走査線361(つまり、第1の画素列)上にあり、画素342、344は走査線362(つまり、第1の画素列の隣りの第2の画素列)上にある。タイミングコントローラ310は、原画素データD1~D4に基づいて調節された画素データD1'~D4'(図示せず)を出力する。データドライバ320は調節された画素データD1'~D4'を受け取り、D1'およびD4'に相当する調節された画素電圧V1'~V4'(図示せず)を画素341~344にそれぞれ出力する。

10

【0010】

本例では、原画素データD1、D2は相互に異なり、原画素データD3、D4は略同一である。原画素データD1、D2が相互に異なり、原画素データD3、D4が略同一である時、走査線361に位置する画素341、343によって表示しようとする原画素データD1、D3に相当する原画素電圧の平均値は、走査線362に位置する画素342、344によって表示しようとする原画素データD2、D4に相当する原画素電圧の平均値と異なる。その結果、以下により詳細に説明するようなクロストーク現象が発生し得る。クロストーク現象に対処するため、タイミングコントローラ310は、調節された画素データD1'、D2'が相互に異なり、調節された画素データD3'、D4'が相互に異なるように原画素データD1~D4を調節する。これにより、共通電圧のオフセットを補償でき、クロストーク現象による画質の低下を改善し得る。

20

【0011】

本発明の実施形態において、図3をなお参照すると、原画素データD1~D4はそれぞれが画素341~344によって表示しようとする階調レベルである。しかし、タイミングコントローラ310は、原画素データD1~D4をデータドライバ320に直接出力せず、初めにクロストーク現象を補償するために原画素データD1~D4を調節し、その後調節された画素データD1'~D4'をデータドライバ320に出力する。データドライバ320は、調節された画素データD1'~D4'に相当する調節された画素電圧を画素341~344に出力する。

30

【0012】

図4は、本発明の別の実施形態によるLCDシステムのブロック図である。図4では、LCDシステムは、タイミングコントローラ410、データドライバ420、走査ドライバ430、LCDパネル440、データ線Dt(1)~Dt(N)、走査線Sc(1)~Sc(M)を含み、ここで、MおよびNは、走査線の総数およびデータ線の総数にそれぞれ相当する1より大きい正の整数である。図4に示すように、LCDパネル440は、それぞれが多数の画素を含む多数の画素列を含んでいる。

【0013】

図5は、本発明の実施形態による図4のLCDシステムの典型的な駆動方法を示すフローチャートである。本実施形態の駆動方法は、調節された画素電圧を対象画素に出力するように適応されている。本実施形態の駆動方法の一例を、LCDパネル440の第2の走査線Sc(2)に電氣的に接続された画素列460における典型的な対象画素461を参照して説明する。

40

【0014】

図5に示すように、工程510では、タイミングコントローラ410は、第1の走査線Sc(1)上の各画素によって表示しようとする階調レベル(つまり、画素列450の各画素によって表示しようとする目標階調レベル)に対応する複数の原画素データDi1(図示せず)を受け取るとともに、走査線Sc(2)上の各画素によって表示しようとする階調レベル(つまり、画素列460の各画素によって表示しようとする目標階調レベル)に対応する複数の原画素データDi2(図示せず)を受け取る。

50

## 【 0 0 1 5 】

工程 5 2 0 では、タイミングコントローラ 4 1 0 は、原画素データ  $D i 1$  に対応する原画素電圧  $V i 1$  ( 図示せず ) の平均値と、原画素データ  $D i 2$  に対応する原画素電圧  $V i 2$  ( 図示せず ) の平均値との間の差の絶対値に基づいて、補正電圧指数  $I d x$  ( 図示せず ) を決定する。例えば、各画素列が 1 9 2 0 個の画素を含む場合、ある画素列の全画素の原画素電圧の和を 1 9 2 0 で割り、その画素列の原画素電圧の平均値を得る。2 つの画素列の平均電圧間の差の絶対値がこのように算出され、差の絶対値に対応する補正電圧指数  $I d x$  が得られる。

## 【 0 0 1 6 】

工程 5 3 0 では、タイミングコントローラ 4 1 0 は、参照表  $T r$  ( 図示せず ) を参照し、補正電圧指数  $I d x$  に対応する補正電圧  $V a$  ( 図示せず ) を得る。次に、工程 5 4 0 で、タイミングコントローラ 4 1 0 は、対象画素 4 6 1 の原画素電圧  $V i 2$  および補正電圧  $V a$  に基づき、調節された画素電圧  $V o$  を決定する。データドライバ 4 2 0 は、調節された画素電圧  $V o$  を対象画素 4 6 1 に出力する。

10

## 【 0 0 1 7 】

本実施形態の駆動方法は、LCD システムのクロストーク現象を低減し得る。クロストーク現象の原因および本実施形態の駆動方法の原理を、以下の限定されない一例において説明する。本例では、LCD パネルは列反転 LCD であり、原画素データは 0 ~ 2 5 5 の階調レベルであり、0 ~ 2 5 5 の正の階調レベル ( 以下、+ 0 ~ + 2 5 5 とする ) に対応する正の原画素電圧は 6 V から 1 2 V までであり、0 ~ 2 5 5 の負の階調レベル ( 以下、  
- 0 ~ - 2 5 5 とする ) に対応する負の原画素電圧は 6 V から 0 V までであり、共通電圧  $V c o m$  ( つまり、共通電極の電圧 ) ( 図示せず ) のレベルは 6 V である。

20

## 【 0 0 1 8 】

図 6 A は、本実施形態において、タイミングコントローラ 4 1 0 に入力される原画素データの一例を示している。原画素データに対応する画素電圧は、括弧書きによって示されている。図 6 A に示すように、画素列 4 5 0 に対する原画素データ  $D i 1$  は、階調レベルが交互に + 2 5 5 又は - 0 となっており、それぞれに対応する原画素電圧  $V i 1$  は、1 2 V 又は 6 V となる。画素列 4 6 0 に対する原画素データ  $D i 2$  は、階調レベルが交互に + 0 又は - 2 5 5 となっており、それぞれに対応する原画素電圧  $V i 2$  は、6 V 又は 0 V のとなる。

30

## 【 0 0 1 9 】

図 6 B は、図 6 A の原画素データに対応する原画素電圧が、図 4 の各画素に直接入力された際の第 1 のデータ線  $D t ( 1 )$ 、第 2 のデータ線  $D t ( 2 )$ 、共通電圧  $V c o m$  の電圧変動の波形を示している。図 6 B において、曲線 6 1 0 は第 1 のデータ線  $D t ( 1 )$  における電圧波形を表示し、曲線 6 2 0 は第 2 のデータ線  $D t ( 2 )$  における電圧波形を表示し、曲線 6 3 0 は共通電極の共通電圧  $V c o m$  の電圧波形を表している。

## 【 0 0 2 0 】

図 6 A および図 6 B に示すように、各データ線は、時間間隔  $T a$  において、原画素データ  $D i 1$  のそれぞれに対応する原画素電圧  $V i 1$  を、画素列 4 5 0 に直接送ると考える。この場合、各データ線の電圧は、6 V から 1 2 V まで増大するか、あるいは、0 V から 6 V まで増大する。例えば、図 6 B に示すように、時間間隔  $T a 1$  において、曲線 6 1 0 は 6 V から 1 2 V まで増大し、曲線 6 2 0 は 0 V から 6 V まで増大する。つまり、時間間隔  $T a 1$  において、データ線  $D t ( 1 )$  の電圧は、階調レベル + 2 5 5 の原画素データ  $D i 1$  に対応する画素電圧であり、データ線  $D t ( 2 )$  の電圧は、階調レベル - 0 の原画素データ  $D i 1$  に相当する画素電圧である。

40

## 【 0 0 2 1 】

図 2 に示すように、寄生キャパシタ  $C x d$ 、 $C x u$  は、各データ線と、下部基板 2 2 0 および上部基板 2 3 0 の共通電極との間に形成されている。キャパシタは一般に、2 つの端子の間で電圧を保持する性質を有している。このため、寄生キャパシタの一方の端子における電圧 ( つまり、データ線の電圧 ) が上方にまたは下方に変動すると、寄生キャパシ

50

タの他方の端子における電圧（つまり、共通電極の共通電圧のレベル）についても、それとともに上方にまたは下方に変動する。このように、各データ線の電圧は、下部基板および上部基板の共通電圧のレベルに影響を及ぼす。

【 0 0 2 2 】

時間間隔  $T_{a1}$  では、各データ線の電圧は 6 V から 12 V まで増大するか、または 0 V から 6 V まで増大する。つまり、画素列 450 における原画素電圧の平均値は 6 V よりも大きく、9 V に等しいと考えられる。このため、概して、各データ線の電圧が変動した際、時間間隔  $T_a$  の時間間隔  $T_{a1}$  と時間間隔  $T_{a2}$  との間の接続部において、共通電極の共通電圧  $V_{com}$  のレベルは、曲線 630 に示すように、6 V よりも高く、9 V に近い値となる。

10

【 0 0 2 3 】

同様に、時間間隔  $T_b$  では、各データ線は、原画素データ  $D_{i2}$  に対応する原画素電圧  $V_{i2}$  を、画素列 460 の各画素に出力する。図 6A に示すように、原画素データ  $D_{i2}$  は、階調レベルが +0 と -255 とで交互になっている。このため、各データ線の電圧は 12 V から 6 V まで低下するか、あるいは、6 V から 0 V まで低下する。つまり、時間間隔  $T_b$  では、全データ線における原画素電圧の平均値は 6 V よりも小さく、3 V であると考えられる。例えば、曲線 610 に示すように、時間間隔  $T_b$  では、データ線  $D_{t(1)}$  の電圧は、階調レベル +0 に対応する原画素電圧であり、6 V に等しい。曲線 620 に示すように、時間間隔  $T_b$  では、データ線  $D_{t(2)}$  の電圧は、階調レベル -255 に対応する原画素電圧であり、0 V に等しい。このため、全体として、曲線 630 に示すように、各データ線の電圧が変化した際の時間間隔  $T_b$  の時間間隔  $T_{b1}$  と時間間隔  $T_{b2}$  との間の接続部では、共通電極の共通電圧  $V_{com}$  のレベルが影響を受け、これにより 6 V よりも小さくなり 3 V に近くなる。

20

【 0 0 2 4 】

一般に、共通電極 220、230 は、いずれも外部の共通電圧源に電氣的に接続されている。このため、共通電圧  $V_{com}$  のレベルがオフセットされた時、外部の共通電圧源は共通電圧  $V_{com}$  を調節して正しいレベルに戻すことができる。このため、曲線 630 に示すように、共通電圧  $V_{com}$  のレベルは、時間間隔  $T_a$  の時間間隔  $T_{a2}$  の後期、および時間間隔  $T_b$  の時間間隔  $T_{b2}$  の後期で、6 V に戻る。

【 0 0 2 5 】

図 6B に示すように、時間間隔  $T_a$  における全データ線の原画素電圧  $V_{i1}$  の平均値は、時間間隔  $T_b$  における全データ線の原画素電圧  $V_{i2}$  の平均値よりも大きい。このため、共通電圧  $V_{com}$  のレベルは、6 V よりも高いレベルから 6 V よりも低いレベルに変化する。例えば、共通電圧  $V_{com}$  のレベルは、画素列 450 の原画素データ  $D_{i1}$  に対応する約 9 V の画素電圧平均値から、画素列 460 の原画素データ  $D_{i2}$  に対応する約 3 V の画素電圧平均値にオフセットされる。

30

【 0 0 2 6 】

このように、隣り合う画素列 450、460 に対して受け取った原画素データに対応する原画素電圧の平均値が同一でない場合、共通電圧のレベルがオフセットされる。この結果、原画素データに対応する原画素電圧が各画素に直接入力される場合、共通電圧は 6 V の正しいレベルに維持することができない。本例からさらにわかるように、時間間隔  $T_a$  から時間間隔  $T_b$  までの共通電圧  $V_{com}$  のオフセットは、隣り合う画素列 450、460 の原画素データに対応する原画素電圧の平均値間の差の絶対値に関係している。

40

【 0 0 2 7 】

さらに説明すると、図 2 の画素回路において、例えば、画素のトランジスタ 210 がオンし、共通電圧  $V_{com}$  のレベルが正しくない場合、保持キャパシタ  $C_{st}$  および液晶キャパシタ  $C_{LC}$  に保持された電圧は、目標の階調レベルに相当する所定の値ではなくなる。このため、画素は、目標の階調レベルを表示できない。

【 0 0 2 8 】

本実施形態の駆動方法を、図 7A および図 7B を参照して詳細にさらに説明する。図 7

50

Aは、対象画素461のトランジスタが作動し、共通電圧 $V_{com}$ が6Vの正しいレベルよりも高い場合の、正および負の原画素電圧 $V_{i2}$ と共通電圧 $V_{com}$ との関係を示す概略図である。

【0029】

一例として、タイミングコントローラ410が、+255の正の階調レベルに対応する画素データをデータドライバ420に出力した場合、データドライバ420から出力される画素電圧は12Vとなる。共通電圧 $V_{com}$ が6Vの正しいレベルである場合、対象画素461の保持キャパシタおよび液晶キャパシタに保持される電圧は6Vである。したがって、対象画素461の液晶分子は、保持キャパシタに保持された6Vの電圧を感知し、対象画素461は255の階調レベルの明るさを表示する。

10

【0030】

しかし、共通電圧 $V_{com}$ がクロストーク現象により上方にオフセットされた（例えば、図7Aに示すように、共通電圧 $V_{com}$ が7Vにオフセットされた）時、タイミングコントローラ410が+255の正の階調レベルに相当する画素データをなお出力し、データドライバ420が12Vの画素電圧をなお出力した場合、対象画素461の保持キャパシタおよび液晶キャパシタに保持される電圧は5Vのみである。したがって、液晶分子に実際に印加される電圧は、+255の階調レベルに対応する電圧よりも低い5Vのみであるため、対象画素461によって表示される明るさは+255の階調レベルよりも低くなる。このため、共通電圧 $V_{com}$ が正の方向にオフセットされ、対象画素の原画素データが正の階調レベルである時、原画素データに対応する画素電圧はより高く調節される必要がある。この調節の結果として、キャパシタ $C_{st}$ 、 $C_{LC}$ にかけての電圧は約6Vとなる。

20

【0031】

一方、タイミングコントローラ410が負の階調レベルに対応する画素データ（例えば、-255のレベルの画素データ）をデータドライバ420に出力した場合、データドライバ420から出力される画素電圧は0Vである。同様に、共通電圧 $V_{com}$ が6Vの正しいレベルである時、画素461の保持キャパシタおよび液晶キャパシタに保持される電圧は6Vである。つまり、画素461の液晶分子は6Vの電圧を感知する。このため、画素461は、-255の階調レベルに相当する明るさを表示する。

【0032】

しかし、共通電圧 $V_{com}$ が、クロストーク現象により、上方に、例えば7Vにオフセットされた時、タイミングコントローラ410が-255の負の階調レベルに相当する画素データをなお出力し、データドライバ420が0Vの画素電圧をなお出力した場合、保持キャパシタおよび液晶キャパシタに保持される電圧は7Vである。このため、液晶分子に実際に印加される電圧は、-255の階調レベルに相当する電圧を上回る7Vである。これにより、対象画素461によって表示される明るさは、負の階調レベル-255よりも高くなる。このため、共通電圧 $V_{com}$ が正の方向にオフセットされ、対象画素の原画素データが負の階調レベルである時、原画素データに対応する画素電圧はより高く調節される必要がある（例えば、0Vではなく1V）。そのように調節することによって、調節された画素電圧と共通電圧との間の電圧は、目標の階調レベルに相当する画素電圧（つまり、6V）に近くなる。

30

40

【0033】

原画素電圧 $V_{i2}$ の平均値が、原画素電圧 $V_{i1}$ の平均値よりも高い時、共通電圧 $V_{com}$ のレベルは上方にオフセットする。そして、このオフセットの程度は、原画素電圧 $V_{i1}$ の平均値と $V_{i2}$ の平均値の間の差の絶対値に関係している。このため、原画素電圧 $V_{i2}$ の平均値が原画素電圧 $V_{i1}$ の平均値よりも高い時は、原画素データ $D_{i2}$ に対応する原画素電圧 $V_{i2}$ に、補正電圧 $V_a$ （つまり、これは、原画素電圧 $V_{i1}$ 、 $V_{i2}$ の平均値間の差の絶対値に相当する）を加算し、調節された画素電圧 $V_o$ を生成することによって、画素は所望の階調レベルを表示することが可能となる。

【0034】

50

このため、本発明の実施形態に従い、図5を再度参照すると、工程520において、タイミングコントローラ410は、原画素電圧 $V_{i1}$ 、 $V_{i2}$ の平均値間の差の絶対値を算出し、それに基づいて補正電圧指数 $I_{dx}$ を決定する。次に、工程530において、タイミングコントローラ410は参照表 $T_r$ を参照し、補正電圧指数 $I_{dx}$ に相当する補正電圧 $V_a$ を得る。従って、補正電圧 $V_a$ は、原画素データ $D_{i2}$ 、 $D_{i1}$ に対応する原画素電圧の平均値間の差の絶対値に関係している。つまり、補正電圧 $V_a$ は、時間間隔 $T_a$ 、 $T_b$ における共通電圧 $V_{com}$ のオフセットの量に関係している。次に、工程540において、タイミングコントローラ410は、対象画素461の原画素電圧 $V_{i2}$ と補正電圧 $V_a$ との和を算出することにより、調節された画素電圧 $V_o$ を生成する。データドライバ420は、調節された画素電圧 $V_o$ を出力し、共通電圧 $V_{com}$ の上方へのオフセットを補償する。

10

**【0035】**

図7Bは、対象画素461のトランジスタが作動し、共通電圧 $V_{com}$ のレベルが6Vの正しいレベルよりも低い時の、正および負の原画素電圧 $V_{i2}$ と共通電圧 $V_{com}$ との関係を示す概略図である。

**【0036】**

図7Aとは反対に、共通電圧 $V_{com}$ のレベルがクロストーク現象によって下方にオフセットしている時(図7Bに示すように、共通電圧 $V_{com}$ のレベルが5Vにオフセットされていると考える)、タイミングコントローラ410が+255の正の階調レベルに対応する画素データを直接出力し、データドライバ420が12Vの画素電圧をなお出力した場合、液晶分子に実際に印加される電圧は、+255の正の階調レベルに対応する電圧よりも高くなる。このため、対象画素によって表示される明るさは、255の階調レベルよりも高くなる。したがって、共通電圧 $V_{com}$ が下方にオフセットし、対象画素の原画素データが正の階調レベルを有する時、原画素データに対応する画素電圧は、より低くなるように調節される必要がある。その結果、調節された画素データに対応する調節された画素電圧と共通電圧との間の電圧は6Vに近くなる。

20

**【0037】**

図7Bをなお参照すると、共通電圧 $V_{com}$ が5Vへと下方にオフセットしている時、タイミングコントローラ410が-255の負の階調レベルに対応する画素データを出力し、データドライバ420がこれに従い0Vの画素電圧を出力した場合、保持キャパシタおよび液晶キャパシタに保持される電圧は5Vとなる。このため、液晶分子に実際に印加される電圧は、-255の階調レベルに相当する6Vの電圧よりも低い5Vとなり、これにより、対象画素461によって表示される明るさは255の階調レベルよりも低くなる。したがって、共通電圧 $V_{com}$ が下方にオフセットし、対象画素の原画素データが負の階調レベルである時、原画素データに対応する画素電圧はより低くなるように調節されなければならない。これにより、調節された画素電圧と共通電圧との間の電圧は6Vに近くなる。

30

**【0038】**

原画素電圧 $V_{i2}$ の平均値が、原画素電圧 $V_{i1}$ の平均値よりも低い時、共通電圧 $V_{com}$ は下方にオフセットする。そして、このオフセットの程度は、原画素電圧 $V_{i1}$ の平均値と $V_{i2}$ の平均値の間の差の絶対値に関係している。このため、原画素電圧 $V_{i2}$ の平均値が原画素電圧 $V_{i1}$ の平均値よりも低い時、タイミングコントローラ410は、原画素データ $D_{i2}$ に対応する原画素電圧 $V_{i2}$ から補正電圧 $V_a$ を減じ、調節された画素電圧 $V_o$ を得る(工程540に示すように)。これに応じ、データドライバ420は調節された画素電圧 $V_o$ (原画素電圧 $V_{i2}$ よりも低い)を出力し、共通電圧 $V_{com}$ のオフセットを補償する。

40

**【0039】**

簡潔に述べると、画素列450、460に対する原画素データ $D_{i1}$ 、 $D_{i2}$ によって共通電圧 $V_{com}$ が上昇する場合、本実施形態の駆動方法は、対象画素の原画素データが正の極性であるのか負の極性であるのかに関係なく、原画素電圧 $D_{i2}$ に補正電圧 $V_a$ を

50

加算する。また、画素列450、460に対する原画素データDi1、Di2によって共通電圧Vcomが低下する場合、本実施形態の駆動方法は、対象画素の原画素データが正の極性であるのか負の極性であるのかに関係なく、原画素電圧Di2から補正電圧Vaを減じる。

#### 【0040】

上述のように、補正電圧Vaは、クロストーク現象による共通電圧Vcomのオフセットの量に関係している。対象画素461が調節後の画素電圧Voを受け取った時、対象画素461の保持キャパシタCstおよび液晶キャパシタCLCに保持される電圧は、データ線に印加された調節後の画素電圧とオフセットした共通電圧Vcomとの間の電圧となる。調節により、キャパシタCst、CLCによって保持された電圧は、調節がなされない従来の駆動方法と比較して、対象画素461が正または負の階調レベルのそれぞれを表示するのに求められる電圧により近くなる。

10

#### 【0041】

上述の実施形態などのような一実施形態によれば、参照表Trは、隣り合う画素列における原画素電圧の平均値間の差の絶対値に対応する補正電圧指数Idxと補正電圧Vaとの関係を記録している。補正電圧指数Idxは、補正電圧Vaに実質的に正比例している。補正電圧指数が第1の範囲にある時、補正電圧は第1の範囲に対応する第2の範囲にある。本実施形態では、参照表Trにおける各補正電圧指数と補正電圧との関係は、特定のLCDパネルに対する実験的計測によって得られ得る。または、参照表Trの値は、代表的なLCDパネルの計測に基づいたものでもよく、補外法、補間法、またはこれらの組み合わせによって決定したものでもよい。

20

#### 【0042】

図8Aおよび8Bは、本発明の一例による2つの異なるLCDパネルの参照表に対応する、補正電圧指数Idxと補正電圧Vaとの関係をそれぞれ示している。図8Aおよび図8Bでは、横軸は補正電圧指数(ボルト(V))を表し、縦軸は補正電圧(ミリボルト(mV))を表している。本例では、図8Aおよび8Bのグラフは、2つのLCDパネルの実験的計測によって得られたものである。

#### 【0043】

図8Aおよび8Bに示すように、補正電圧指数Idxは、補正電圧Vaに実質的に正比例している。つまり、隣り合う画素列における原画素電圧の平均値間の差の絶対値が増大すると、原画素データの調節する必要のある量もまた増大することになり、一部の実施形態では正比例して増大する。図8Aに示すように、例えば、補正電圧指数Idxが1Vから2Vまでである時、補正電圧Vaは125mVから240mVまでである。

30

#### 【0044】

一部の実施形態では、タイミングコントローラ410は、LCDパネル440の列の番号に基づいて、複数の表のなかから1つを参照表Trとして選択してもよい。一般に、LCDパネルの下部に位置するLCDパネルの画素列は、クロストーク現象の影響を最も多大に受ける。その結果、隣り合う画素列における原画素電圧の平均値間の差の絶対値が同一である(つまり、補正電圧指数が同一である)時、LCDパネルの下部に位置する画素列の共通電圧のオフセットはより大きくなる。このため、同一の補正電圧指数については、パネル440の下部に位置する対象画素に必要とされる電圧調節量は、パネル440の別の部分の画素に必要とされる電圧調節量よりも大きい。

40

#### 【0045】

例えば、本発明の一実施形態では、タイミングコントローラ410は、3つの候補となる参照表から選択し得る。第1の表は、対象画素がLCDパネルの走査線Sc(1)~Sc(M/3)のうち1つに電氣的に接続された画素である場合に、参照表Tr1として選択され、第2の表は、対象画素がLCDパネルの走査線Sc(M/3+1)~Sc(2M/3)のうち1つに電氣的に接続された画素である場合に参照表Tr2として選択され、第3の表は、対象画素がLCDパネルの走査線Sc(2M/3+1)~Sc(M)のうち1つに電氣的に接続された画素である場合に、参照表Tr3として選択され、ここでMは

50

LCDパネルの画素列の総数である。第1の表で特定の補正電圧指数に対応する補正電圧は、第2の表でその補正電圧指数に対応する補正電圧よりも小さい。同様に、第2の表でその補正電圧指数に対応する補正電圧は、第3の表でその補正電圧指数に相当する補正電圧よりも小さい。

【0046】

また、互いに異なる画素列に対応付けて参照表を作ることにも可能である。1920×1080の解像度を有するLCDパネルを一例として挙げると、1080画素列の第1の部分(例えば、64列)に対応する参照表を作ってもよく、対応する参照表を持たない他の画素列の補正電圧は、LCDパネルにかけての液晶キャパシタの変動の既知の参照表および一般の知識に従った補間法又は補外法によって得ることができる。

10

【0047】

また、図8Aおよび8Bの例に示すように、補正電圧指数 $I_{dx}$ は、補正電圧 $V_a$ に対して一定の関係を有している(例えば、実質的に正比例する)。このため、補正電圧指数と補正電圧との関係を表す一般方程式を得ることができる。これにより、参照表を用いる代わりに、補正電圧指数を決定し、その後適切な方程式を用いることにより、ある画素に対応する補正電圧を得ることができる。

【0048】

以上に説明した実施形態では、タイミングコントローラ410は、画素列450、460の原画素データに対応する平均値間の差の絶対値に基づいて、画素461の原画素データの補正電圧 $V_a$ を決定する。別の実施形態では、タイミングコントローラ410は、異なるパラメータまたは追加のパラメータに基づいて補正電圧 $V_a$ を決定してもよい。例えば、一実施形態では、タイミングコントローラ410は参照表 $T_r'$ (図示せず)を参照し、補正電圧指数と、対象画素461が位置する画素列460の等価静電容量の和との両方に基づいて、補正電圧 $V_a$ を得てもよい。

20

【0049】

このような実施形態では、参照表 $T_r'$ は、等価静電容量と、補正電圧 $V_a$ と、隣り合う画素列における原画素電圧の平均値間の差の絶対値との関係を記録している。本実施形態では、参照表 $T_r'$ は、実験的計測によって得られる。他の実施形態では、参照表 $T_r'$ の値は、代表的なLCDパネルの計測に基づいたものでもよく、補外法、補間法、またはこれらの組み合わせにより決定してもよい。

30

【0050】

本実施形態による等価静電容量を追加して参照する理由を、以下の例で説明する。図2を参照すると、共通電極220、230は、共通電圧源(図示せず)に外部で接続されている。このため、共通電圧 $V_{com}$ がオフセットされると、外部で接続された共通電圧源は、共通電圧 $V_{com}$ を調節して正しいレベルに戻そうとする。しかし、共通電極の等価RCの作用が増大すると、共通電圧源が共通電圧 $V_{com}$ を正しいレベルに戻す時間が同様に増大する。つまり、対象画素461が位置する画素列460の等価静電容量が増大すると、共通電圧 $V_{com}$ はよりゆっくりと正しいレベルに戻される。これを補償するために、タイミングコントローラ410は参照表 $T_r'$ を参照し、画素列460の等価静電容量と対応する画素列450、460の補正電圧指数 $I_{dx}$ との両方に基づいた対象画素461に対する補正電圧 $V_a$ を得る。本例では、画素列460の等価静電容量は、参照表 $T_r'$ の補正電圧に正比例する。また、参照表 $T_r'$ の各補正電圧指数と補正電圧との関係は、実験的計測によって得られるものであってもよい。または、参照表 $T_r'$ の値は、代表的なLCDパネルの計測に基づいたものでもよく、補外法、補間法、またはこれらの組み合わせによって得られたものでもよい。

40

【0051】

本例では、画素列460における等価静電容量の和とは、画素列460の全画素の保持キャパシタ $C_{st}$ の静電容量と液晶キャパシタ $C_{LC}$ の静電容量との和である。画素列460において、全画素の保持キャパシタ $C_{st}$ の静電容量は一定であり、各画素の液晶キャパシタ $C_{LC}$ の静電容量は各画素の液晶分子に印加された電圧に対応する。本実施形態

50

では、タイミングコントローラ410は、画素列460の各画素の原画素データに従って、各画素の液晶キャパシタ $C_{LC}$ の静電容量を決定する。図6Aの画素列460の原画素データDi2を一例に挙げると、+255の階調レベルを有する原画素データに対応する液晶キャパシタ $C_{LC}$ の静電容量は0.5ピコファラド(pF)であり、+0の階調レベルを有する原画素データに対応する液晶キャパシタの静電容量は0.3pFである。タイミングコントローラ410は、画素列460の各画素の保持キャパシタ $C_{st}$ の静電容量と液晶キャパシタ $C_{LC}$ の静電容量を合計し、画素列460の等価静電容量を得る。

#### 【0052】

簡潔に言うと、以上に説明した実施形態では、タイミングコントローラ410は、隣り合う画素列における画素の原画素データに対応する原画素電圧の平均値間の差の絶対値を算出することにより補正電圧指数を決定するとともに、対象画素が位置する画素列の各画素の保持キャパシタ $C_{st}$ の静電容量と原画素データに対応する液晶キャパシタ $C_{LC}$ の静電容量に従って、対象画素が位置する画素列の等価静電容量を求め、補正電圧指数および等価静電容量に基づいて参照表Tr'を参照し、対象画素に対する補正電圧を得る。本実施形態では、タイミングコントローラ410は、対象画素の原画素電圧に補正電圧を加算するか、または対象画素の原画素電圧から補正電圧を減じて、先に説明した方法と同一の方法で、対象画素の調節された画素電圧を得る。

#### 【0053】

上述の他の実施形態と同様に、タイミングコントローラ410は、対象画素が位置するLCDパネル440の列の番号に従って、多数の表のうちの1つを参照表Tr'として選択してもよい。

#### 【0054】

一部の実施形態では、他の現象が対象画素に供給される実際の電圧に影響を及ぼすことがある。一例として、データ線を対象画素に物理的に接続したことにより生じるフィードスルー作用が、各データ線によって出力される実際の電圧に影響を及ぼすことがある。例えば、対象画素に印加された実際の電圧は、実際には、データドライバ320によって出力された電圧よりも小さいことがある。共通電圧 $V_{com}$ のオフセット量はデータ線の電圧に関係するため、フィードスルー作用は、クロストーク現象による共通電圧 $V_{com}$ のオフセット量にも影響を及ぼす。このため、各画素の原画素データに対応する原画素電圧を、以下に説明する有効画素電圧、即ち、上述の実施形態において各画素の原画素データに応じてデータドライバ420が出力する電圧から、各画素の原画素データに対応するフィードスルー電圧を減じることにより得られる有効画素電圧とするとよい。それにより、フィードスルー作用についても、調節された出力電圧 $V_o$ を決定する際に考慮される。

#### 【0055】

一例として、図9は、図4のデータドライバ420から出力された駆動電圧と、階調レベルと、駆動電圧からフィードスルー電圧を減じることにより得られた原画素電圧との関係を示している。図9において、横軸は階調レベルを表し、縦軸は電圧を表している。図9では、曲線901は、様々な階調レベルとデータドライバ320から出力される駆動電圧との関係を示しており、曲線902は、各階調レベルと、駆動電圧から各階調レベルに対応するフィードスルー電圧を減じることにより得られた有効画素電圧との関係を示している。共通電圧 $V_{com}$ は、曲線902に基づいて決定される。曲線902のように変換された有効画素電圧は、画素回路の保持キャパシタ $C_{st}$ および液晶キャパシタ $C_{LC}$ に実際に印加される電圧である。本発明の一部の実施形態では、曲線902に示すように画素の原画素データから得られた有効画素電圧は、各画素の原画素データに相当する原画素電圧として用いられることが好ましい。このため、得られた補正電圧は、共通電圧の実際のオフセットにより近くなることができるとよい。

#### 【0056】

上述の実施形態では、画素列460に位置する対象画素461について駆動方法を説明した。LCDパネル440の他の画素についての駆動方法は、画素461についてのもので同一であるため、その詳細な説明は省略する。

10

20

30

40

50

## 【 0 0 5 7 】

図 1 0 は、本発明の実施形態による典型的な L C D システムのブロック図を示しており、N 番目の画素列における調節された画素データの決定方法を一例として図示している。原画素データが読み込まれた後、原画素データに対応する有効画素電圧が変換ユニット 1 1 1 を介して得られ、その有効画素電圧がラインバッファ 1 1 4 に保持される。また、原画素データに対応する原画素電圧が変換ユニット 1 1 2 を介して得られ、原画素データに対応する液晶キャパシタの静電容量が変換ユニット 1 1 3 を介して得られる。その後、加算器 1 1 5 およびバッファメモリセル 1 1 6 によって、N 番目の画素列の全画素電圧の和が算出される。また、バッファメモリセル 1 1 7 には、( N - 1 ) 番目の画素列(つまり、前の画素列)の全画素電圧の和が保持されている。そして、加算器 1 1 8 およびバッファメモリセル 1 1 9 によって、N 番目の画素列における等価静電容量の和が算出される。補正画素電圧発生ユニット 1 3 1 は、これらの値を入力して対応する補正電圧を決定するものであり、N 番目の画素列の全画素電圧の和と( N - 1 ) 番目の画素列の全画素電圧の和との間の差の絶対値と、N 番目の画素列の等価静電容量の和に基づいて、参照表 1 3 2 を参照することにより補正電圧を得る。次に、調節画素電圧発生ユニット 1 3 3 は、ラインバッファ 1 1 4 に保持された有効画素電圧を読み込み、補正電圧をさらに調節した画素電圧を得る。その後、変換ユニット 1 3 4 は、調節された画素電圧を、調節された画素データとして変換する。

10

## 【 0 0 5 8 】

各データ線の電圧が変化した場合、L C D の共通電極の共通電圧は影響を受け、これによりオフセットされる。各データ線が画素列に画素電圧を出力した際、共通電圧のオフセットは、この画素列と隣の前の画素列における原画素データに対応する原画素電圧の平均値間の差の絶対値に関係している。

20

また、外部共通電圧源は、走査された画素列における等価静電容量の和に関係する速度で、共通電圧をオフセットレベルから正しいレベルに補正する。そのことから、本発明の実施形態による L C D では、前記した差の絶対値と、等価静電容量の和の両者に基づいて参照表から補正電圧を決定し、共通電圧のオフセットが効果的に補償されることができるよう、補正電圧に基づいて原画素データを調節する。これにより、各画素の液晶キャパシタおよび保持キャパシタに保持される電圧は、各画素によって表示しようとする目標階調レベル(つまり、原画素データが必要とする電圧)を満たすことができ、L C D のクロストーク現象は効果的に低減できる。

30

## 【 0 0 5 9 】

本発明の別の実施形態では、図 1 1 に示すように、L C D システムは、クロストーク現象によって生じた共通電極の電圧オフセットを補償するためのガンマ発生回路を含み得る。図 1 1 のガンマ発生器は、各端部が可変電圧源 7 1 0、7 1 1 にそれぞれ接続された一連の抵抗列を含んでいる。この実施形態において、可変電圧源 7 1 0 は、補正電圧、補償電圧  $V_{compensate}$ 、基準電圧  $V_{ref}$  に基づいて、一連の抵抗列の一端に調節された電圧を供給する。可変電圧源 7 1 1 は、補正電圧、補償電圧  $V_{compensate}$ 、接地電位に基づいて、一連の抵抗列の他端に調節された電圧を供給する。一部の実施形態では、補正電圧、補償電圧  $V_{compensate}$  は、上述の方法で(つまり、隣り合う画素列における平均電圧間の差に基づいて)作られる。図 1 1 に示すように、ガンマ発生器は、ガンマ電圧  $GMA_1 \sim GMA_{10}$  をデータドライバ(例えば、図 1 2 のデータドライバ 8 0 3)に供給する。ガンマ電圧に基づき、データドライバは、相当する画素電圧を発生させる。このようにして、補正電圧に基づいて可変電圧源 7 1 0、7 1 1 を調節すると、クロストーク現象により生じた共通電極の電圧オフセットを補償することになる。

40

## 【 0 0 6 0 】

図 1 2 は、本発明の別の実施形態による典型的な L C D システムを示している。ここで、L C D システムは、図 2 に示したものと同様の画素回路を有する複数の画素を有する L C D パネル 8 0 3 を含んでいる。複数のデータドライバ 8 0 3 は、ビデオ源(不図示)か

50

らの画像データ信号およびプリント回路基板 801 に位置するガンマ発生器 805 からの複数のガンマ電圧  $GMA1 \sim GMA10$  に従って、複数の画素に駆動電圧信号を供給する。プリント回路基板 801 には、パネル 802 の上部基板または下部基板の共通電極に定電圧を供給する電圧電源として機能する  $VCOM$  バッファがある。本実施形態では、信号  $VA$  が共通電極の変動に基づいて生成され、ガンマ発生器に入力として供給される。一部の実施形態では、信号  $VA$  は、上部基板上の共通電極からのフィードバック信号  $VCOM$  であり得る。他の実施形態では、信号  $VA$  は、下部基板上の共通電極からのフィードバック信号  $VST$  である。図 12 の例に示すように、信号  $VA$  はバッファとして機能する演算増幅器 806 と、低域フィルタとして機能する抵抗器 807 とを通過し、その後ガンマ発生器 805 に入力として供給される。

10

## 【0061】

図 13 および図 14 は、図 12 のガンマ発生器 805 の 2 つの典型的な回路をそれぞれ示している。図 13 のガンマ発生器は、基準電圧源  $VREF$  および接地電位にそれぞれ接続された端部を有する一連の抵抗列を含んでいる。本例では、ガンマ発生器は、10 のガンマ電圧  $GMA1 \sim GMA10$  を供給する 10 個の接続点を含んでいる。図 13 および図 14 に示すように、 $GMA1 \sim GMA5$  は正の極性の階調レベルに相当し、 $GMA6 \sim GMA10$  は負の極性の階調レベルに相当する。複数の抵抗器  $R$  の各抵抗は、所望のガンマ電圧に基づいて選択され得るものであり、ガンマ発生器が実装される特定の適用により、同一の値であることもあり、異なる値であることもある。フィードバック信号  $VA$  はそれぞれ、複数のキャパシタ  $C$  を介して接続点のそれぞれに連結されている。

20

## 【0062】

図 14 のガンマ発生器は、ガンマ電圧  $GMA1$ 、 $GMA5$ 、 $GMA6$ 、 $GMA10$  を供給する接続点がキャパシタ  $C$  を介してフィードバック信号  $VA$  に連結されていないことを除き、図 13 のものと同様である。本実施形態では、純黒/純白の階調レベル用のガンマ電圧、 $GMA1$ 、 $GMA5$ 、 $GMA6$ 、 $GMA10$  はフィードバック信号  $VA$  に基づいて調節されないため、純黒階調レベルおよび純白階調レベルはフィードバック信号によって影響されない。

## 【0063】

他の実施形態では、図 13 および図 14 のガンマ発生器の抵抗ストリングの端部の一方または両方が、図 11 に示したものと同様の方法で調節可能な電圧源（固定電圧源  $VREF$  および接地ではなく）に結合されて、クロストーク現象の補償に柔軟性を追加してもよい。

30

## 【0064】

本発明は、例により、好適な実施形態の観点から説明したが、本発明はこれに限定されないことが理解されるものとする。逆に、種々の変形例および同様の構成および手順が含まれることを意図するものであり、このため、添付の請求項の範囲はこのような変形例および同様の構成および手順をすべて含むように最も広い解釈がなされるべきである。

## 【符号の説明】

## 【0065】

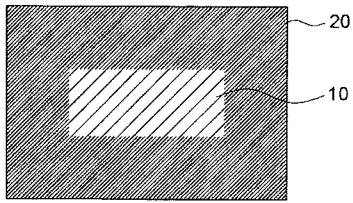
- 10、20：領域
- 111、112、113：変換ユニット
- 114：ラインバッファ
- 115：加算器
- 116、117、119：バッファメモリセル
- 118：加算器
- 121、122：領域
- 131：補正画素電圧発生ユニット
- 132：参照表
- 133：調節された画素電圧の発生ユニット
- 134：変換ユニット

40

50

2 1 0 : トランジスタ	
2 2 0、2 3 0 : 共通電極	
2 4 0、2 5 0 : データ線	
3 0 0 : L C Dシステム	
3 1 0 : タイミングコントローラ	
3 2 0 : データドライバ	
3 3 0 : 走査ドライバ	
3 4 0 : L C Dパネル	
3 4 1、3 4 2、3 4 3、3 4 4 : 画素	
3 5 1、3 5 2 : データ線	10
3 6 1、3 6 2 : 走査線	
4 1 0 : タイミングコントローラ	
4 2 0 : データドライバ	
4 3 0 : 走査ドライバ	
4 4 0 : L C Dパネル	
4 5 0、4 6 0 : 画素列	
4 6 1 : 対象画素	
6 1 0、6 2 0、6 3 0 : 曲線	
7 1 0、7 1 1 : 可変電圧源	
8 0 1 : プリント回路基板	20
8 0 2 : L C Dパネル	
8 0 3 : データドライバ	
8 0 4 : V C O Mバッファ	
8 0 5 : ガンマ発生器	
8 0 6 : 演算増幅器	
8 0 7 : 抵抗器	
9 0 1、9 0 2 : 曲線	
C x d、C x u : 寄生キャパシタ	
C s t : 保持キャパシタ	
C L c : 液晶キャパシタ	30
D i 1、D i 2 : 原画素データ	
T a : 時間間隔	
T a 1、T a 2 : 時間間隔	
T b : 時間間隔	
T b 1、T b 2 : 時間間隔	
G M A 1 ~ G M A 1 0 : ガンマ電圧	
V A : 信号	
R : 抵抗器	
C : キャパシタ	
V r e f : 基準電圧	40
V R E F : 基準電圧源	
S c ( 1 ) ~ S c ( M ) : 第 1 の走査線	
D t ( 1 ) ~ D t ( N ) : 第 1 のデータ線	

【図1A】



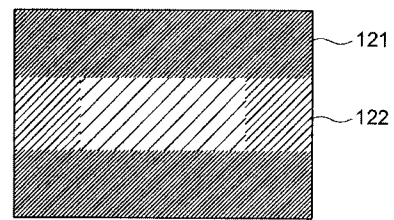
【図1C】

0	64	0	0	0	0	...	0
+	-	+	-	+	-		-
0	0	0	0	64	0	...	0
+	-	+	-	+	-		-
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	0	0	0	64	0	...	0
+	-	+	-	+	-		-

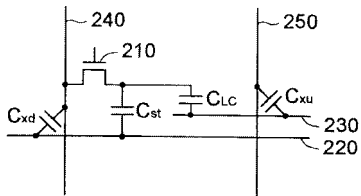
【図1B】

255	255	255	0	0	0	...	0
+	-	+	-	+	-		-
0	0	0	255	255	255	...	0
+	-	+	-	+	-		-
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
0	0	0	255	255	255	...	0
+	-	+	-	+	-		-

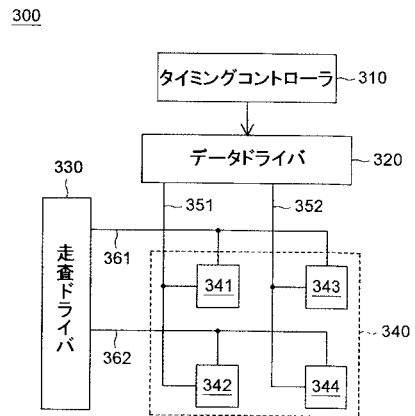
【図1D】



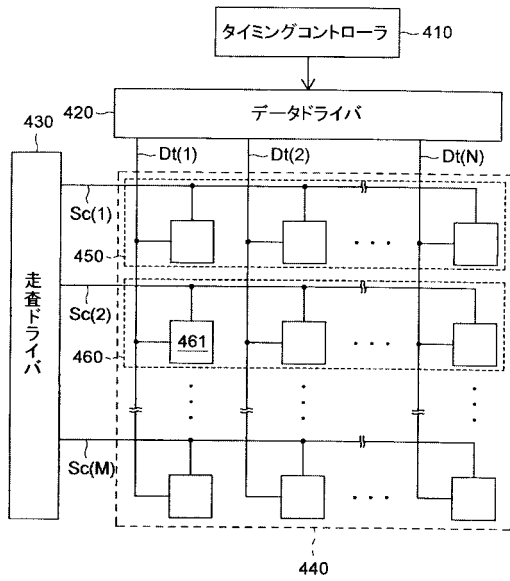
【図2】



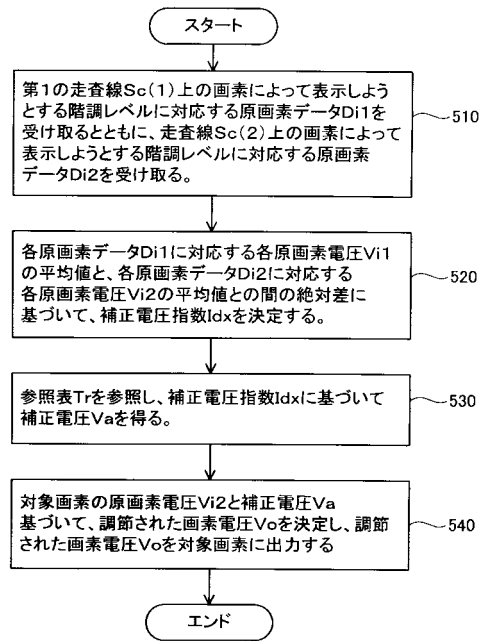
【図3】



【図4】



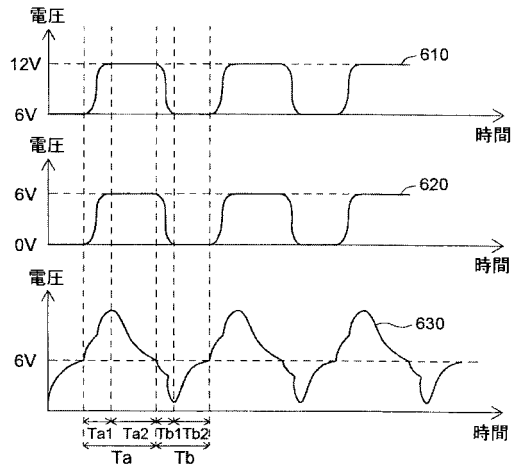
【図5】



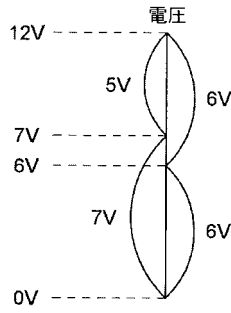
【図6A】

+255 (12V)	-0 (6V)	+255 (12V)	-0 (6V)	...	-0 (6V)	Di1
+0 (6V)	-255 (0V)	+0 (6V)	-255 (0V)	...	-255 (0V)	Di2
⋮	⋮	⋮	⋮	⋮	⋮	
⋮	⋮	⋮	⋮	⋮	⋮	
+0 (6V)	-255 (0V)			...		

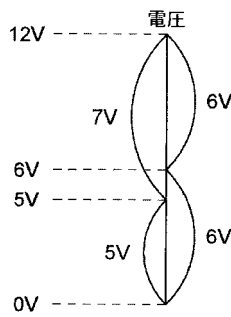
【図6B】



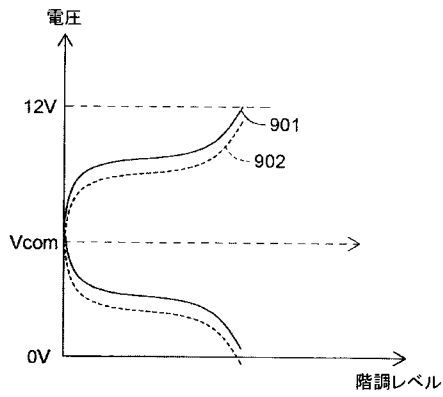
【図7A】



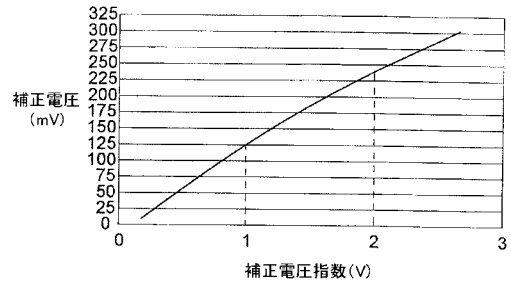
【図7B】



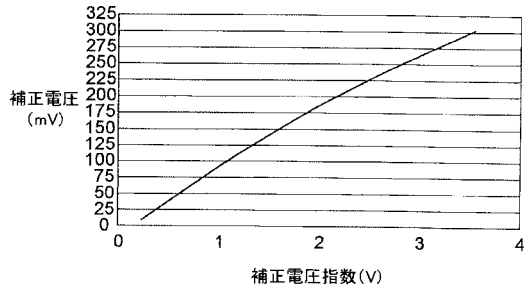
【図9】



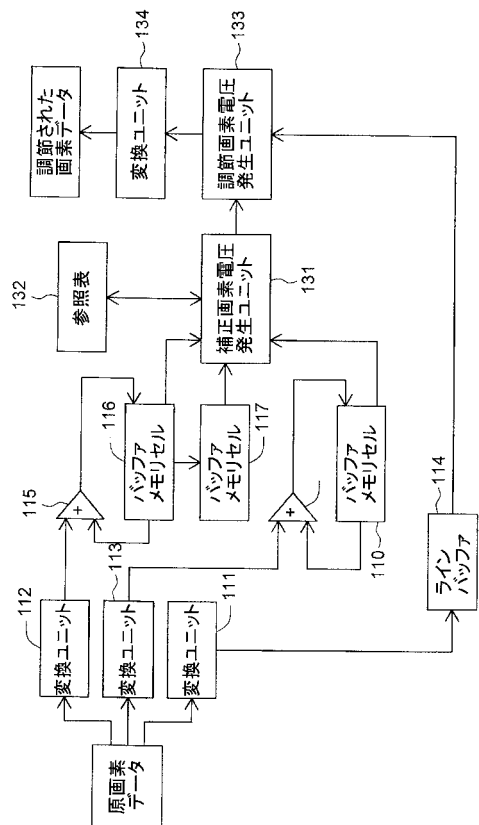
【図8A】



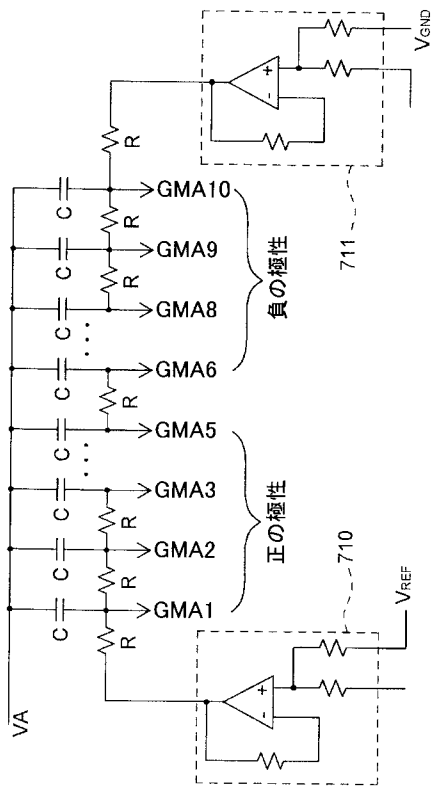
【図8B】



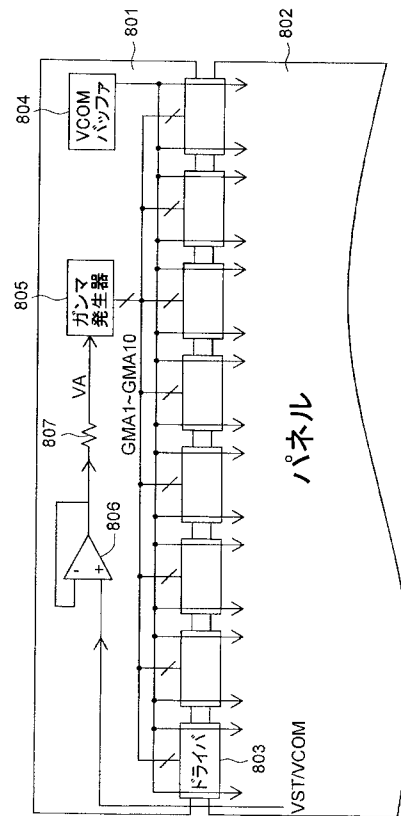
【図10】



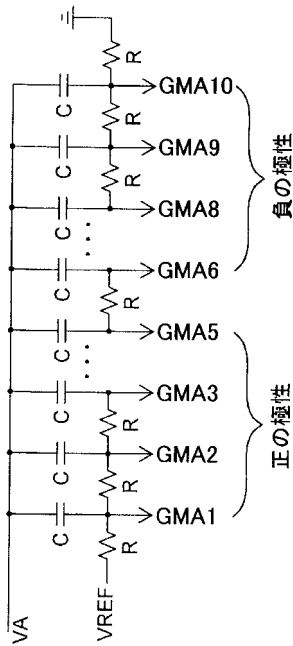
【図11】



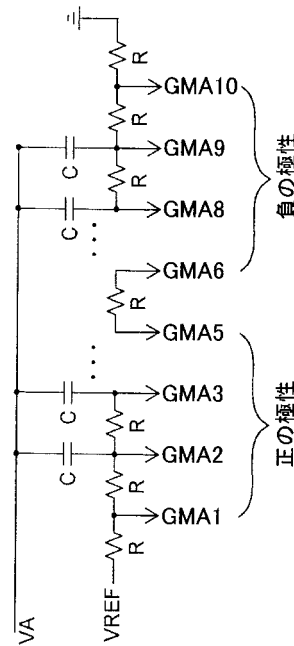
【図12】



【図13】



【図14】



---

フロントページの続き

(51)Int.Cl. F I  
G 0 9 G 3/20 6 2 3 C  
G 0 2 F 1/133 5 0 5

審査官 西島 篤宏

(56)参考文献 特開平04 - 118625 (JP, A)  
特開昭63 - 273838 (JP, A)  
特開2001 - 255851 (JP, A)  
特開平11 - 212520 (JP, A)  
特開平07 - 318898 (JP, A)  
特開2005 - 148386 (JP, A)

(58)調査した分野(Int.Cl., DB名)  
G 0 9 G 3 / 0 0 - 3 / 3 8  
G 0 2 F 1 / 1 3 3

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	<a href="#">JP5416999B2</a>	公开(公告)日	2014-02-12
申请号	JP2009065142	申请日	2009-03-17
[标]申请(专利权)人(译)	奇美电子 群创光电股份有限公司		
申请(专利权)人(译)	奇美电子		
当前申请(专利权)人(译)	群创光电股▲ふん▼有限公司		
[标]发明人	チエンユウイエ リンフェンシェン		
发明人	チエン,ユウイエ リン,フェンシェン		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G3/2011 G09G2320/0209		
FI分类号	G09G3/36 G09G3/20.611.D G09G3/20.641.P G09G3/20.612.U G09G3/20.642.A G09G3/20.623.C G02F1/133.505		
F-TERM分类号	2H193/ZD21 2H193/ZF21 2H193/ZF31 2H193/ZF41 5C006/AA16 5C006/AC21 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF53 5C006/BB16 5C006/BC06 5C006/BC13 5C006/BC16 5C006/BC24 5C006/BF05 5C006/BF25 5C006/BF28 5C006/BF37 5C006/BF43 5C006/EB06 5C006/FA18 5C006/FA21 5C006/FA56 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD10 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
优先权	097109553 2008-03-18 TW		
其他公开文献	JP2009230136A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供液晶显示器和驱动液晶显示器的方法。

ŽSOLUTION：液晶显示器（LCD）包括一个LCD面板，一个扫描驱动器，一个定时控制器和一个数据驱动器。LCD面板包括第一和第二像素行。时序控制器根据对应于第一像素行的所有像素的原始像素数据的原始像素电压的平均值与对应于所有像素的原始像素数据的原始像素电压的平均值之间的绝对差来确定校正电压指数。第二像素行，并根据校正电压指数确定校正电压。进一步地，LCD面板根据第二像素行中的目标像素的原始像素电压和校正电压确定目标像素中的调整后的像素电压，并输出与调整后的像素电压对应的调整后的像素数据。数据驱动器根据调整后的像素数据将调整后的像素电压输出到目标像素。Ž

255 +	255 -	255 +	0 -	0 +	0 -	...	0 -
0 +	0 -	0 +	255 -	255 +	255 -	...	0 -
·	·	·	·	·	·	·	·
·	·	·	·	·	·	·	·
·	·	·	·	·	·	·	·
0 +	0 -	0 +	255 -	255 +	255 -	...	0 -