

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5085750号
(P5085750)

(45) 発行日 平成24年11月28日(2012.11.28)

(24) 登録日 平成24年9月14日(2012.9.14)

(51) Int.Cl.

F I

GO2F 1/1368 (2006.01)

GO2F 1/1343 (2006.01)

GO2F 1/1368

GO2F 1/1343

請求項の数 13 (全 16 頁)

(21) 出願番号	特願2011-41071 (P2011-41071)	(73) 特許権者	390019839
(22) 出願日	平成23年2月28日 (2011. 2. 28)		三星電子株式会社
(62) 分割の表示	特願2004-160998 (P2004-160998)		Samsung Electronics
	の分割		Co., Ltd.
原出願日	平成16年5月31日 (2004. 5. 31)		大韓民国京畿道水原市靈通区三星路129
(65) 公開番号	特開2011-138158 (P2011-138158A)		129, Samsung-ro, Yeon
(43) 公開日	平成23年7月14日 (2011. 7. 14)		gtong-gu, Suwon-si, G
審査請求日	平成23年2月28日 (2011. 2. 28)		yeonggi-do, Republic
(31) 優先権主張番号	2003-034677		of Korea
(32) 優先日	平成15年5月30日 (2003. 5. 30)	(74) 代理人	100121382
(33) 優先権主張国	韓国 (KR)		弁理士 山下 託嗣
		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
			最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ表示板及びこれを含む液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

絶縁基板と、
前記絶縁基板上に形成され、ゲート電極を含み一部傾いた部分を有するゲート線と、
前記ゲート線を覆うゲート絶縁膜と、
前記ゲート絶縁膜上に形成されている半導体層と、
少なくとも一部分は前記半導体層上に位置し、前記ゲート線と交差して前記ゲート線の傾いた部分と共に画素領域を定義するデータ線、及び前記データ線と分離されて前記ゲート線を中心に対向するドレーン電極と、
前記データ線及びドレーン電極で遮られない半導体層を覆う保護膜と、
前記保護膜上に形成され、画素領域に少なくとも二つ以上配置され、前記ドレーン電極と電氣的に連結されている線形の画素電極と、
前記保護膜上に前記画素電極と交互に配置されて形成され、端部は前記画素電極の端部と互いに一定の間隔を置いて互いに平行な線形の共通電極とを含み、
各画素領域を定義する隣接するゲート線は、前記画素領域において前記データ線と交差する方向の中心線に対して対称となるように、それぞれ所定方向に延在しつつ前記画素領域の境界で屈曲しており、
各画素領域は前記中心線に対して2つのドメイン領域に分割されており、各ドメイン領域内において、前記線形の画素電極及び前記線形の共通電極は、各ドメイン領域の一辺を定義するゲート線に対して平行に配置されている、薄膜トランジスタ表示板。

10

20

【請求項 2】

前記基板上に形成され、前記画素領域内の縁部間において前記データ線と平行に延在した維持電極線 A をさらに含む、請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 3】

複数の前記画素電極を連結し、前記維持電極線 A と重畳して維持蓄電器を構成する画素電極線 A をさらに含む、請求項 2 に記載の薄膜トランジスタ表示板。

【請求項 4】

前記維持電極線 A に電氣的に接続されており、前記画素領域において前記データ線と交差する方向の中心線に沿って形成されている第 1 直線部分を有し、前記直線部分よりも広い幅を有している第 1 拡張部が連結されている維持電極線 B と、

10

前記画素電極線 A に電氣的に接続されており、前記中心線に沿って形成されている第 2 直線部分を有し、前記第 2 直線部分よりも広い幅を有し、かつ前記第 1 拡張部と重畳している第 2 拡張部が連結されている画素電極線 B と、

をさらに含む、請求項 3 に記載の薄膜トランジスタ表示板。

【請求項 5】

前記共通電極及び前記画素電極は、透明な導電物質からなる、請求項 1 に記載の薄膜トランジスタ表示板。

【請求項 6】

前記保護膜下に形成され、前記画素領域に順に配列されている赤、緑、青の色フィルターをさらに含む、請求項 1 に記載の薄膜トランジスタ表示板。

20

【請求項 7】

請求項 1 の前記薄膜トランジスタ表示板と、

前記薄膜トランジスタ表示板と対向する対向表示板と、

前記薄膜トランジスタ表示板と前記対向表示板との間に形成されている液晶物質層とを含む、液晶表示装置。

【請求項 8】

前記対向表示板の周囲に形成され、前記液晶物質層を封止する封止材をさらに含む、請求項 7 に記載の液晶表示装置。

【請求項 9】

前記対向表示板の周囲、前記封止材の内側に形成され、表示領域を定義するブラックマトリックスをさらに含む、請求項 6 に記載の液晶表示装置。

30

【請求項 10】

前記ブラックマトリックスは、有機物質からなり、写真エッチング工程でパターンニングされる、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記ブラックマトリックスと同一な層からなる基板間隔材をさらに含む、請求項 10 に記載の液晶表示装置。

【請求項 12】

前記ブラックマトリックス及び前記基板間隔材は、互いに異なる高さを有する、請求項 11 に記載の液晶表示装置。

40

【請求項 13】

前記ブラックマトリックスには、他の部分より厚さの薄いトレンチが形成されている、請求項 10 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は薄膜トランジスタ表示板とこれを含む液晶表示装置、及びこれに用いられる薄膜トランジスタ表示板に関し、特に、液晶分子に水平電界を印加するために同一な基板に形成された電極及び電界印加手段である薄膜トランジスタを有する薄膜トランジスタ表示板及びこれを含む液晶表示装置に関する。

50

【背景技術】

【0002】

水平電界液晶駆動方式の従来の技術は、特許文献1に示されている。

【0003】

しかし、特許文献1に示されている液晶表示装置では、水平電界を印加するための共通電極及び画素電極のうち、共通電極と共通電極に連結されて共通信号を伝達する維持信号線とが互いに隣接する部分の画素の上部及び下部で液晶駆動の歪曲が発生する。このような歪曲を補うためにブラックマトリックスを広く形成するので、開口率が減少する問題が発生する。

【0004】

10

また、画素電極に電圧を印加するデータ線とこれと平行な画素電極または共通電極との間にカップリング効果または歪曲した駆動が発生して光が漏れ、これにより、クロストークが発生する問題がある。これを補うためにデータ線に隣接する共通電極を必要以上に広く形成するので、開口率を減少させる要因となる。

【0005】

そして、共通電極及び画素電極は、データ線と平行にゲート線及びデータ線で囲まれた画素の長さ方向と平行に形成されているので、電極の数を増やすのは容易なことでない。

【先行技術文献】

【特許文献】

【0006】

20

【特許文献1】米国特許第5,598,285号明細書

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の課題は、水平電界駆動方式の液晶表示装置の開口率を向上させることにある。本発明の他の課題は、水平電界を印加するための電極の数を容易に調節することができる液晶表示装置を提供することにある。

【課題を解決するための手段】

【0008】

30

絶縁基板と、

前記絶縁基板上に形成され、ゲート電極を含み一部傾いた部分を有するゲート線と、

前記ゲート線を覆うゲート絶縁膜と、

前記ゲート絶縁膜上に形成されている半導体層と、

少なくとも一部分は前記半導体層上に位置し、前記ゲート線と交差して前記ゲート線の傾いた部分と共に画素領域を定義するデータ線、及び前記データ線と分離されて前記ゲート線を中心に対向するドレーン電極と、

前記データ線及びドレーン電極で遮られない半導体層を覆う保護膜と、

前記保護膜上に形成され、画素領域に少なくとも二つ以上配置され、前記ドレーン電極と電氣的に連結されている線形の画素電極と、

前記保護膜上に前記画素電極と交互に配置されて形成され、端部は前記画素電極の端部と互いに一定の間隔を置いて互いに平行な線形の共通電極とを含み、

40

各画素領域を定義する隣接するゲート線は、前記画素領域において前記データ線と交差する方向の中心線に対して対称となるように、それぞれ所定方向に延在しつつ前記画素領域の境界で屈曲しており、

各画素領域は前記中心線に対して2つのドメイン領域に分割されており、各ドメイン領域内において、前記線形の画素電極及び前記線形の共通電極は、各ドメイン領域の一辺を定義するゲート線に対して平行に配置されている、薄膜トランジスタ表示板を提供する。

【発明の効果】

【0009】

本発明の実施例のように、維持電極線をデータ線と平行に、画素の長さ方向に形成する

50

ことにより、開口率を向上させることができ、光漏れ現象を減らすことができる。また、梯形（台形）パターンの画素領域の辺と共通電極及び画素電極とを平行に配列することにより、画素領域の角部まで画像を表示することができ、画素の表示能力を極大化することができる。また、共通電極及び画素電極を画素の長さ方向に配列することにより、これらの数を容易に調節することができる。さらに、色フィルターを薄膜トランジスタ表示板に配置することにより、画素の開口率を極大化することができる。さらに、画素電極及び共通電極を透明な導電物質で形成することにより、画素の透過率を向上させることができる。

【図面の簡単な説明】

【0010】

10

【図1】本発明の実施例による液晶表示装置の構造を示した平面図である。

【図2】図1の液晶表示装置のII-II'線による断面図である。

【図3】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した配置図である。

【図4】図3のIV-IV'線による断面図である。

【図5a】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法をその工程順に示した断面図である。

【図5b】図5aのVb-Vb'線による断面図である。

【図6a】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法をその工程順に示した断面図である。

20

【図6b】図6aのVIb-VIb'線による断面図である。

【図7a】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法をその工程順に示した断面図である。

【図7b】図7aのVIIb-VIIb'線による断面図である。

【図8a】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法をその工程順に示した断面図である。

【図8b】図8aのVIIIb-VIIIb'線による断面図である。

【図9a】本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法をその工程順に示した断面図である。

【図9b】図9aのIXb-IXb'線による断面図である。

30

【図10】本発明の第2及び第3実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した断面図である。

【図11】本発明の第2及び第3実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した断面図である。

【図12】本発明の実施例による液晶表示装置を組立てる前の対向表示板の構造を示した平面図である。

【図13】図12のXII-XII'線による断面図である。

【図14】図12のXIII-XIII'線による断面図である。

【発明を実施するための形態】

【0011】

40

添付した図面を参照して、本発明の実施例に対して本発明が属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

【0012】

図面は、各種の層及び領域を明確に表現するために厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時は、中間に他の部分がないことを意味する。

【0013】

50

以下、本発明の実施例による薄膜トランジスタ表示板及びこれを含む液晶表示装置について、図面を参照して詳細に説明する。

【0014】

図1は本発明の実施例による液晶表示装置の構造を示した配置図であり、図2は図1のII-II'線による断面図である。

【0015】

図1及び図2のように、互いに対向する下部及び上部表示板100、200、これらの間に形成されている液晶物質層300、下部及び上部表示板100、200の間に形成され、二つの表示板100、200の面に対してほぼ平行に配列されている液晶分子を含む液晶物質層300を封止する封止材400、及び封止材400の内側に形成され、画像が表示される表示領域を定義して表示領域周囲での光漏れを遮断するブラックマトリックス500を含む。この時、ブラックマトリックスは有機物質からなり、下部及び上部表示板100、200の間隔を平行に維持する基板間隔材の機能を有することができる。

10

【0016】

ここで、上部表示板200は対向表示板ともいい、これには製造工程時にブラックマトリックス500及び封止材400を形成する。また、下部表示板100は薄膜トランジスタ表示板ともいい、これには信号線、薄膜トランジスタなどを形成する。ブラックマトリックス500及び封止材400のうちの一つまたは全てを薄膜トランジスタ表示板100に形成することもできる。

【0017】

20

詳細には、本発明の実施例による液晶表示装置用薄膜トランジスタ表示板には、梯形(台形)パターンの画素領域を定義するゲート線及びデータ線が配置されており、液晶分子を駆動するための共通電極及び画素電極が互いに平行に配置されている。この時、共通電極に連結されている維持信号線は、データ線と平行に画素領域の長さ方向に延在している。また液晶分子は、データ線及び維持信号線と垂直に初期配向される。また、データ線と共に画素領域を定義するゲート線は、データ線と交差する部分と、梯形パターンの画素領域を定義し共通電極と平行に延在する部分とを含む。

【0018】

まず、本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板について説明する。

30

【0019】

図3は本発明の第1実施例による液晶表示装置用薄膜トランジスタ表示板における単位画素の構成を簡略に示した配置図であり、図4は3の薄膜トランジスタ表示板のIV-IV'線による断面図である。

【0020】

図1乃至図3のように、絶縁基板110上に、主に横方向に延在している複数のゲート線121が形成されている。ゲート線121は、低い比抵抗の物質、例えば銀や銀合金またはアルミニウムやアルミニウム合金からなる単一膜からなることができる。これとは異なって、ゲート線121は、前記物質を含む少なくとも一つの膜と他の物質との接触特性に優れたパッド用の少なくとも一つの膜とを含む多層膜からなることもできる。ゲート線121の一端部付近に位置した部分(図示せず)は、外部からのゲート信号をゲート線に伝達し、各ゲート線121の一部123は薄膜トランジスタのゲート電極123を構成して分枝の形態を有することができる。この時、ゲート線121は、後に形成されるデータ線171と交差して梯形パターンの画素領域を定義するために、画素領域の境界で屈曲している。画素領域を定義するゲート線121の一部は、画素領域の図3中縦方向に延在するデータ線171に対して傾斜を有して交差している。このゲート線121の一部は、共通電極191、193、195の辺及び画素電極192、194、196と平行に形成されている。そして、ゲート線121の残りは、図3中横方向に延在して、図3中縦方向に延在するデータ線171と直交する。よって、ゲート線121とデータ線171とにより定義される画素領域は、梯形(台形)パターンを有する。また、ゲート線121と同一な

40

50

層である絶縁基板 110 上には、画素領域の中央から図 3 中の横方向（図 3 中、データ線 171 と交差する方向）に延在している第 1 維持電極線 131、及び画素領域の縁部から縦方向（図 3 中、データ線 171 方向に延在している第 2 維持電極線 132 が形成されている。この時、第 1 維持電極線 131 には、他の維持電極線部分より広い幅を有する第 1 拡張部 134 が連結されている。ここで、第 1 拡張部 134 は、第 1 維持電極線及び第 2 維持電極線 131、132 と共に、後に形成される複数の画素電極 196 を連結する第 2 画素電極線 172 と、これと連結された第 1 画素電極線 176 及び第 2 拡張部 174 と重畳して、維持蓄電器を構成する。第 1 拡張部 134 及び第 2 拡張部 174 は、画素領域の中央に形成されている。ここで、第 1 拡張部 134 と第 1 維持電極線及び第 2 維持電極線 131、132 とを一度に説明する際には、これらを維持信号線として記載する。

10

【0021】

そして、窒化ケイ素（SiNx）などからなるゲート絶縁膜 140 がゲート線 121 及び維持信号線 131、132、134 を覆っている。

【0022】

ゲート電極 125 のゲート絶縁膜 140 上には、水素化非晶質シリコンなどからなる島状半導体 150 が形成されており、半導体 150 の上部には、シリサイドまたは n 型不純物が高濃度にドーピングされている n+ 水素化非晶質シリコンなどからなる複数対の抵抗性接触部材 163、165 が形成されている。各対の抵抗性接触部材 163、165 は、該当ゲート線 121 を中心にして互いに分離されている。この時、半導体 150 及び抵抗性接触部材 163、165 は、後に形成されるデータ線 171 に沿って線形のパターンを有することができ、データ線 171 及びドレーン電極 175 と同一なパターンを有することもできる。

20

【0023】

抵抗性接触部材 163、165 及びゲート絶縁膜 140 上には、複数のデータ線 171 及び複数のドレーン電極 175 が形成されている。データ線 171 及びドレーン電極 175 は、アルミニウムまたは銀のような低抵抗の導電物質からなる導電膜を含む。データ線 171 は、主に図 3 中の縦方向に延在してゲート線 121 と交差して梯形パターンの画素領域を定義する。データ線 171 の複数の枝 173 は、各対の抵抗性接触部材 163、165 のうちのひとつ 163 の上部まで延在して、薄膜トランジスタのソース電極 173 を構成する。データ線 171 の一端付近に位置する部分（図示せず）は、外部からの画像信号をデータ線 171 に伝達する。薄膜トランジスタのドレーン電極 175 は、データ線 171 と分離されて、ゲート電極 123 に対してソース電極 173 の反対側抵抗性接触部材 165 の上部に位置する。また、ゲート絶縁膜 140 上には、複数の第 1 及び第 2 維持電極線 131、132 と各々重畳する第 1 及び第 2 画素電極線 176、172、及び第 1 拡張部 134 と重畳する第 2 拡張部 174 が形成されている。第 2 画素電極線 172 は、ドレーン電極 175 と連結されている。ここでも、第 1 画素電極線及び第 2 画素電極線 176、172 と第 2 拡張部 174 とは、画素信号線として記載する。

30

【0024】

データ線 171、ドレーン電極 175、及び画素信号線 172、174、176 と、これらにより遮られない半導体 150 との上部には、赤（R）、緑（G）、青（B）の色フィルターが順に形成されている。赤（R）、緑（G）、青（B）の色フィルターは互いに接しているが、互いに一定の間隔を置いてデータ線 171 の上部で離隔していることもできる。また、互いに重なってブラックマトリックスの機能を有することができるが、この時、赤（R）、緑（G）、青（B）の色フィルターの縁部はテーパ構造を有するのが好ましい。

40

【0025】

一方、赤（R）、緑（G）、青（B）の色フィルターの下部には、半導体 150 を覆う窒化ケイ素または酸化ケイ素からなる絶縁膜が追加されることができる。

【0026】

赤（R）、緑（G）、青（B）の色フィルターの上部には、窒化ケイ素または平坦化特性に優れた有機物質からなる下部保護膜 180 が形成されている。保護膜 180 には、第 2

50

画素電極線 172 を露出する複数の接触孔 182 が形成されている。

【0027】

保護膜 180 上には、複数の共通電極 191、193、195、及びこれらと平行に対向する複数の画素電極 192、194、196 が形成されている。つまり、互いに対向する共通電極 191、193、195 の辺と画素電極 192、194、196 の辺とは実質的に平行で、画素領域を定義するゲート線 121 の一部と平行に配列されている。画素領域を定義するゲート線 121 の一部は、共通電極 191、193、195 の辺及び画素電極 192、194、196 と平行であるが、ゲート線 121 の残りは、図 3 中横方向に延在して、図 3 中縦方向に延在するデータ線 171 と交差する。ここで、画素電極 192、194、196 は、接触孔 182 を通じて第 2 画素電極線 172 と連結され、共通電極 191、193、195 は平面形態を有する。

10

【0028】

図示してはいないが、保護膜 180 上には、液晶分子を配向するための配向膜が形成されている。

【0029】

この時、ゲート電極 123、ゲート絶縁膜 140、半導体 150、抵抗性接触部材 163、165、ソース及びドレイン電極 173、175 は、薄膜トランジスタを構成する。

【0030】

共通電極 191、193、195 及び画素電極 192、194、196 は、同一な層に配置されているが、各々ゲート線 121 またはデータ線 171 と同一な層に配置することもでき、これらは共に同一な層に配置されているが、互いに異なる層に配置することもできる。この時、配向膜で電極 191、192、193、194、195、196 の段差による配向不良が生じるのを防止するために、電極 191、192、193、194、195、196 は、2,000 以下の厚さであるのが好ましい。

20

【0031】

液晶分子を初期配向するラビング方向は、データ線 171 または維持電極線 132 と垂直であるのが好ましい。

【0032】

一方、ゲート絶縁膜 140 及び保護膜 180 には、外部の駆動回路からゲート信号及びデータ信号をゲート線及びデータ線に伝達するために、ゲート線 121 及びデータ線 171 の一端部上に接触孔が形成されている。この時、電極 191、192、193、194、195、196 と同一な層には、接触孔を通じてゲート線 121 及びデータ線 171 の一端部と連結される接触補助部材が追加されることができ。

30

【0033】

ここで、電極 191、192、193、194、195、196 及び接触補助部材は、透明な導電物質である ITO または IZO からなることができる。

【0034】

このような本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ表示板では、画素領域を増加させる分だけ開口率を向上させることができる。

【0035】

40

また、低誘電率を有する有機物質からなる保護膜 180 または色フィルターが、電極 191、192、193、194、195、196 とゲート線 121 及びデータ線 171 との間に配置され、これらの間で発生する側方電界 (lateral field) を弱化させることにより、これらを互いに重畳させて配置することができるので、画素の開口率を極大化することができる。

【0036】

また、薄膜トランジスタ表示板に赤 (R)、緑 (G)、青 (B) の色フィルターを配置し、製造工程時の誤整列 (mis-align) に対する誤差 (margin) を最小化することにより、開口率が減少するのを防止することができる。また、透明な導電物質からなる電極 191、192、193、194、195、196 を画素に配置することにより、画素の透過率

50

を極大化することができる。

【 0 0 3 7 】

第 2 維持電極線 1 3 2 が、データ線 1 7 1 と平行に画素の長さ方向に延在しており、液晶分子がデータ線 1 7 1 に垂直に液晶分子が初期配向されるようにラビングされている。よって、データ線 1 7 1 及び第 2 維持電極線 1 3 2 に電圧差が発生し、液晶分子が駆動されても初期配向の方向と同一な方向に駆動されて暗く表示するので、側面クロストークが発生しない。

【 0 0 3 8 】

従来の構造とは異なって、共通電極 1 9 1、1 9 3、1 9 5 及び画素電極 1 9 2、1 9 4、1 9 6 を、データ線 1 7 1 と平行な画素領域の長さ方向に配列することにより、電極 1 9 1、1 9 2、1 9 3、1 9 4、1 9 5、1 9 6 の数を容易に調節することができる。

10

【 0 0 3 9 】

また、画素領域の最外角に配置されている画素電極及び共通電極が、ゲート線 1 2 1 及びデータ線 1 7 1 により定義される画素領域の辺と平行に配置されているので、画素領域の角部まで画像を表示することができる。また、テクスチャ (texture) により表示不良が生じる画素領域の中央に第 1 及拡張部び第 2 拡張部 1 3 4、1 7 4 を含む維持蓄電器を配置することにより、画素の透過率が低下するのを防止することができる。これにより、画素の透過率を極大化できると同時に、表示特性を向上させることができる。

【 0 0 4 0 】

以下、本発明の第 1 実施例による液晶表示装置用薄膜トランジスタ表示板の製造方法について、図 5 a 乃至 9 b、図 3、及び図 4 を参照して詳細に説明する。

20

【 0 0 4 1 】

図 5 a 乃至図 9 a は本発明の一実施例による液晶表示装置用薄膜トランジスタ表示板を製造する方法の各段階における薄膜トランジスタ表示板の配置図であり、図 5 b 乃至 9 b は図 5 a 乃至図 9 a の薄膜トランジスタ表示板を V b - V b'、V I b - V I b'、V I I b - V I I b'、V I I I b - V I I I b' 及び I X b - I X b' によって切断した断面図である。

【 0 0 4 2 】

まず、図 5 a 及び 5 b に示されているように、絶縁基板 1 1 0 上に、ゲート線 1 2 1、1 2 3 及び維持信号線 1 3 1、1 3 2、1 3 4 を写真エッチング工程で形成する。

【 0 0 4 3 】

30

次に、図 6 a 及び 6 b のように、ゲート絶縁膜 1 4 0、非晶質シリコン層、ドーピングされた非晶質シリコン層の 3 層膜を連続積層し、上の二つの層を写真エッチングして、ゲート絶縁膜 1 4 0 上に、複数の線状半導体 1 5 0 及び複数の線状にドーピングされた非晶質シリコン (doped amorphous silicon island) 1 6 0 を形成する。

【 0 0 4 4 】

次に、図 7 a 及び図 7 b のように、複数のソース電極 1 7 3 を含む複数のデータ線 1 7 1、複数のドレーン電極 1 7 5、複数の画素信号線 1 7 2、1 7 4、1 7 6 を写真エッチング工程で形成する。次に、データ線 1 7 1 及びドレーン電極 1 7 5 で遮られないドーピングされた非晶質シリコン 1 6 0 部分を除去して、ドーピングされた非晶質シリコン 1 6 0 を各々線状及び島状抵抗性接触部材 1 6 3、1 6 5 に分離する一方で、両者の半導体 1 5 0 部分を露出する。次に、露出された半導体 1 5 0 の表面を安定化するために酸素プラズマ処理を実施するのが好ましい。

40

【 0 0 4 5 】

次に、層間絶縁膜 (図示せず) を形成した後、図 8 a 乃至 8 b に示されているように、赤、緑、青の顔料を含む感光性有機物質をそれぞれ順に塗布し、写真エッチング工程だけで第 2 画素電極線 1 7 2 を露出する複数の開口部を有する赤、緑、青の色フィルター R、G、B を順に形成する。

【 0 0 4 6 】

次に、図 9 a 及び図 9 b のように、平坦化特性に優れた絶縁物質からなる保護膜 1 8 0 を積層し、写真エッチング工程でゲート絶縁膜 1 4 0 と共にパターニングして、接触孔 1 8

50

2をテーパ構造に形成する。第2画素電極線172を露出する接触孔182は、カラーフィルターR、G、Bに形成されている開口部の内側に位置したり、外側に位置することができる。

【0047】

次に、図3及び図4に示されているように、1,500乃至500の厚さのITOまたはIZO層を蒸着し、写真エッチング工程で複数の電極191、192、193、194、195、196、及びゲート線121及びデータ線171の端部に連結される複数の接触補助部材を形成する。

【0048】

一方、本発明の第1実施例では、薄膜トランジスタ表示板に色フィルターを形成したが、

10

【0049】

図10は本発明の第2実施例による薄膜トランジスタ表示板の構造を示した断面図である。大部分の構造は図4と同じである。ところが、赤、緑、青の色フィルターを備えていない。この実施例では色フィルターを対向表示板200に備えている。

【0050】

図11を参照して本発明の第3実施例による液晶表示装置の構造について詳細に説明する。

【0051】

図11は本発明の第3実施例による液晶表示装置用薄膜トランジスタ表示板の構造を示した断面図である。大部分の構造は図4と同じである。ところが、第3実施例では、データ線171、ドレーン電極175、及び画素信号線172、174、176の下部に複数の線状半導体150及び複数の抵抗性接触部材163、165が形成されている。

20

【0052】

線状半導体150は、薄膜トランジスタのチャンネル領域(C)を除いて、複数のデータ線171、複数のドレーン電極175、及び画素信号線172、174、176とほとんど同一な平面パターンである。即ち、薄膜トランジスタのチャンネル領域で、データ線171とドレーン電極175とは互いに分離されているが、線状半導体150はここで切れずに連結されて薄膜トランジスタのチャンネルを形成する。抵抗性接触部材163、165は、各々データ線171、ドレーン電極175、及び画素信号線172、174、176と同一なパターンである。

30

【0053】

データ線171、ドレーン電極175、及び画素信号線172、174、176と半導体150及び抵抗性接触部材163、165とは、テーパ構造を有する。

【0054】

このような本発明の第3実施例による液晶表示装置用基板の製造方法では、半導体層150及び抵抗性接触部材163、165とデータ線171、ドレーン電極175、及び画素信号線172、174、176とを一つの感光膜パターンを用いた写真エッチング工程でパターンニングする。この時、感光膜パターンは、互いに異なる厚さを有する二つの部分を含むが、その一つの部分は薄膜トランジスタのチャンネル領域に位置し、配線領域に位置した他の部分より厚さが薄い。ここで、二つの部分は、半導体層150をパターンニングするためのエッチングマスクであり、厚い部分はデータ線171、ドレーン電極175、及び画素信号線172、174、176をパターンニングするためのエッチングマスクである。

40

【0055】

一つの感光膜パターンを用いた写真エッチング工程で位置によって感光膜パターンの厚さを異ならせるためには、様々な方法がある。例えば、光マスクに透明領域(transparent area)及び遮光領域(light blocking area)の他に半透明領域(translucent area)を設ける方法がある。半透明領域にはスリット(slit)パターン、格子パターン(lattice pattern)、または透過率が中間であったり厚さが中間である薄膜が備わる。スリット

50

パターンである場合には、スリットの幅やスリット間の間隔が写真エッチング工程に使用する露光器の分解能 (resolution) より小さいのが好ましい。他の例として、リフローが可能な感光膜を用いる方法がある。つまり、透明領域及び遮光領域だけを有する通常のマスクにおいて、リフロー可能な感光膜パターンを形成した後にリフローさせて感光膜が残留しない領域に流すことによって、薄い部分を形成することができる。

【 0 0 5 6 】

次に、本発明の実施例による液晶表示装置の薄膜トランジスタ表示板と対向する対向表示板の構造について具体的に説明する。

【 0 0 5 7 】

図 1 2 は本発明の実施例による液晶表示装置を組立てる前の対向表示板の構造を示した平面図であり、図 1 3 及び図 1 4 は図 1 2 の X I I - X I I ' 及び X I I I - X I I I ' 線による断面図である。

10

【 0 0 5 8 】

図 1 2 乃至図 1 4 のように、本発明の実施例による液晶表示装置用対向表示板には、上部絶縁基板 2 1 0 上の周囲の液晶物質を封止するための封止材 4 0 0 が形成されており、封止材 4 0 0 の内側には、表示領域を定義し、周囲で漏れる光を遮断するためのブラックマトリックス 5 0 0 が形成されている。また、上部絶縁基板 2 1 0 の上部の表示領域には、薄膜トランジスタ表示板 1 0 0 と対向表示板 2 0 0 との間隔を均一に支持するための基板間隔材 5 5 0 が形成されている。

【 0 0 5 9 】

20

封止材 4 0 0 は、薄膜トランジスタ表示板 1 0 0 を組立てて液晶表示装置を完成させる前には液晶物質を注入するための液晶注入口を有し、完成した後には他の封止材を利用して封止する。

【 0 0 6 0 】

ブラックマトリックス 5 0 0 及び基板間隔材 5 5 0 は、黒色顔料を含む有機物質からなり、封止材 4 0 0 の液晶注入口に対応するブラックマトリックス 5 0 0 には、他の部分より厚さの薄いトレンチ 5 2 0 が形成されている。これは液晶注入時に液晶注入が容易に行われるようにするため、他の部分、特にトレンチ 5 2 0 が形成されている部分の向かい側のブラックマトリックス 5 0 0 に追加して配置される。

【 0 0 6 1 】

30

図 1 3 では、基板間隔材 5 5 0 及びブラックマトリックス 5 0 0 が示されているが、基板間隔材 5 5 0 は、薄膜トランジスタ表示板で生じる段差を考慮してブラックマトリックス 5 0 0 より薄く形成することができ、そのために、半透明領域にスリットパターン、格子パターン、または透過率が中間であったり厚さが中間である薄膜が備えられたマスクを用いた写真エッチング工程でパターニングするのが好ましい。ブラックマトリックス 5 0 0 にトレンチ 5 2 0 を形成する工程でも同様な方法でパターニングする。

【 0 0 6 2 】

一方、本発明の実施例では、基板間隔材 5 5 0 及びブラックマトリックス 5 0 0 を有機物質から形成したが、金属または金属酸化膜から形成することもできる。

【 0 0 6 3 】

40

このような本発明の実施例による液晶表示装置の構造では、色フィルターを薄膜トランジスタ表示板に形成し、対向表示板にはブラックマトリックスだけを形成することにより、誤整列による誤差を考慮しなくてもすむ。また、対向基板 2 0 0 の周囲に配置されたブラックマトリックス 5 0 0 が、液晶物質が封止材 4 0 0 と直接接触するのを防止し、液晶物質が封止材 4 0 0 によって汚染されるのを防止することができる。

【 0 0 6 4 】

このような薄膜トランジスタ表示板及び対向表示板は、この他にも様々な変形した形態及び方法で製造することができる。

【 0 0 6 5 】

以上、本発明の好ましい実施例について詳細に説明したが、本発明の権利範囲はこれに

50

限定されるわけではなく、請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態もまた本発明の権利範囲に属する。

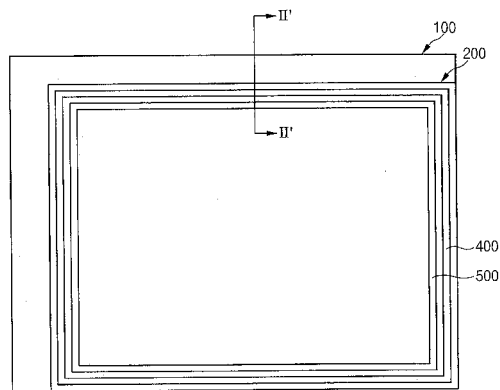
【符号の説明】

【 0 0 6 6 】

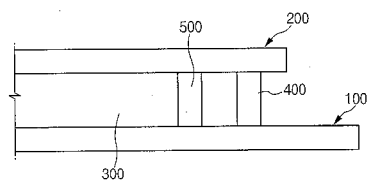
- 1 0 0、2 0 0 表示板
- 1 1 0 絶縁基板
- 1 2 1、1 2 3 ゲート線
- 1 3 1、1 3 2 維持電極線
- 1 4 0 ゲート絶縁膜
- 1 7 1 データ線
- 1 7 5 ドレイン電極
- 1 9 2、1 9 4、1 9 6 画素電極
- 1 9 1、1 9 3、1 9 5 共通電極
- 3 0 0 液晶物質層
- 4 0 0 封止材
- 5 0 0 ブラックマトリックス
- 5 2 0 トレンチ
- 5 5 0 基板間隔材

10

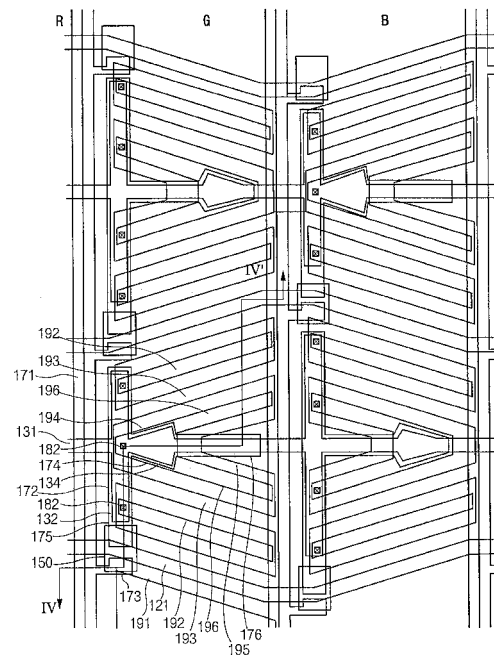
【図 1】



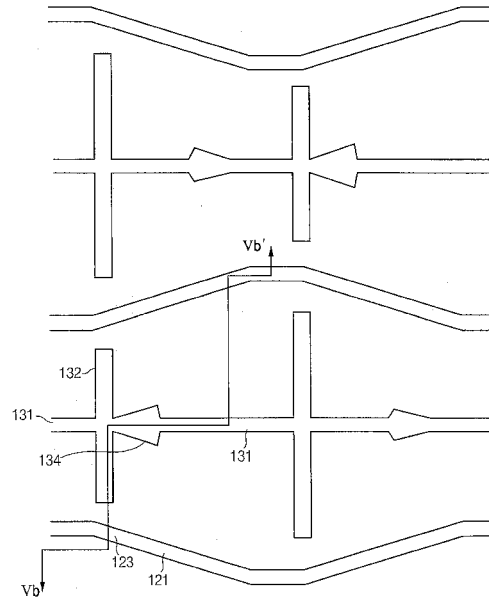
【図 2】



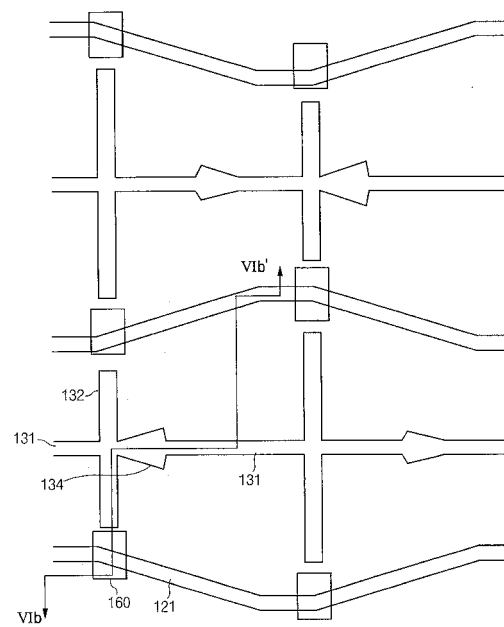
【図 3】



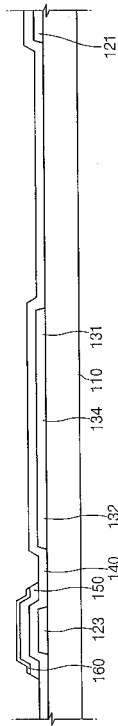
【 図 5 a 】



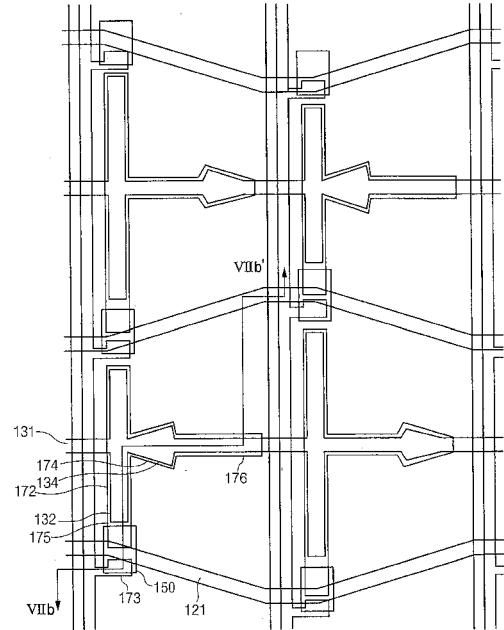
【 図 6 a 】



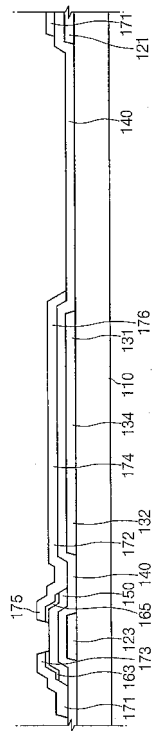
【図 6 b】



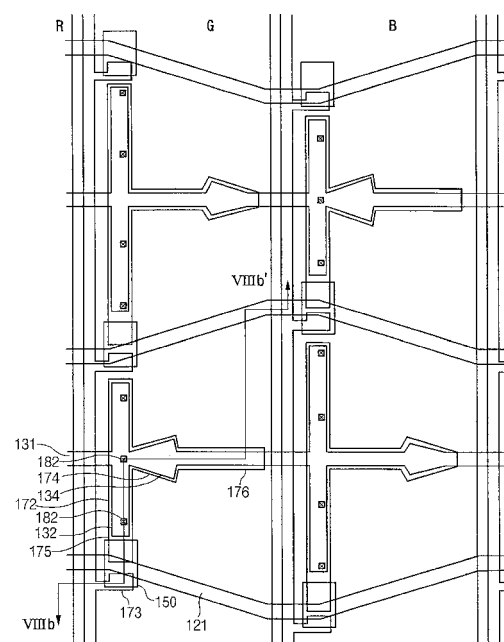
【図 7 a】



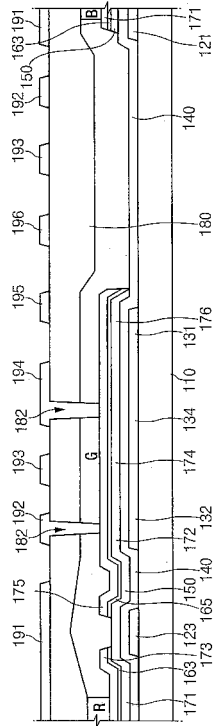
【図 7 b】



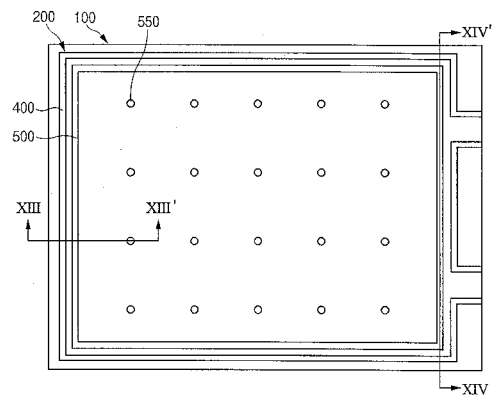
【図 8 a】



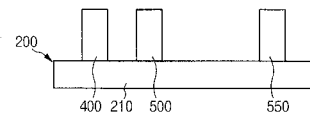
【図 1 1】



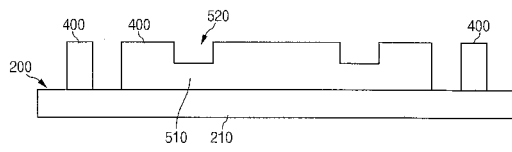
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 李 昶 勳

大韓民国京畿道龍仁市器興邑書川里 7 0 5 番地 イエヒョンマウル現代ホームタウン 1 0 4 棟 1 2 0 5 号

(72)発明者 倉 學 ▲スン▼

大韓民国ソウル市江南区逸院洞カチマウルアパート 1 0 0 6 棟 3 1 5 号

(72)発明者 韓 銀 姫

大韓民国ソウル市江南区道谷 1 洞 9 4 8 - 2 9 番地 3 0 2 号

(72)発明者 金 兌 奐

大韓民国ソウル市廣津区九宜 3 洞現代プライムアパート 1 棟 2 6 0 6 号

審査官 小濱 健太

(56)参考文献 特開平 1 1 - 1 2 5 8 3 5 (J P , A)

特開平 1 0 - 6 2 8 0 2 (J P , A)

特開 2 0 0 2 - 2 5 8 2 6 2 (J P , A)

特開 2 0 0 3 - 1 5 1 5 7 (J P , A)

特開平 1 1 - 1 7 4 4 6 3 (J P , A)

特開平 6 - 3 0 8 5 3 7 (J P , A)

特開平 4 - 2 8 5 9 1 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 4 3

G 0 2 F 1 / 1 3 6 8

专利名称(译)	薄膜晶体管阵列面板和包括其的液晶显示装置		
公开(公告)号	JP5085750B2	公开(公告)日	2012-11-28
申请号	JP2011041071	申请日	2011-02-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李昶勳 倉學スン 韓銀姫 金兌奂		
发明人	李 昶 勳 倉 學 ▲スン▼ 韓 銀 姫 金 兌 奂		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/136 G02F1/1362 G09F9/30 G09F9/35 H01L21/77 H01L21/84 H01L27/12 H01L27/13		
CPC分类号	H01L27/124 G02F1/133707 G02F1/134363 G02F1/136227 G02F2001/134318 G02F2001/13606 G02F2001/136222 G02F2201/40 H01L27/1255		
FI分类号	G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA46 2H092/JB05 2H092/JB23 2H092/JB32 2H092/JB52 2H092/JB57 2H092/JB58 2H092/JB69 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KA22 2H092/KA24 2H092/KB05 2H092/KB14 2H092/KB22 2H092/MA13 2H092/NA07 2H092/PA03 2H092/PA04 2H092/PA08 2H092/PA09 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BC31 2H192/CB05 2H192/CB61 2H192/CC15 2H192/DA13 2H192/EA02 2H192/EA22 2H192/EA25 2H192/EA42 2H192/GD22		
代理人(译)	山下大沽嗣		
优先权	1020030034677 2003-05-30 KR		
其他公开文献	JP2011138158A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种采用水平场驱动系统的液晶显示装置，能够提高其孔径比，并且还能够容易地调节用于施加水平场的电极的数量。解决方案：在薄膜晶体管显示面板中，在绝缘基板上形成包括栅电极并且部分具有倾斜部分并保持电极线的栅极线。在覆盖栅极线的栅极绝缘膜上，形成：数据线，至少其一部分放置在半导体层上，并且与栅极线交叉并且与倾斜部分一起限定梯形图案的像素区域栅线;漏极与数据线分离，以栅极线为中心面向数据线;像素电极线包括通过叠加维持电极线来保持电容器。在覆盖半导体层的保护膜上，线性像素电极电连接到漏电极和线性公共电极，线性公共电极交替地形成和放置到像素电极，并且每个线性像素电极具有与像素电极的边缘间隔开的边缘部分。形成边缘部分和边缘之间的恒定间隙，并且与像素电极的边缘相互平行。

【 図 3 】

