

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-534925

(P2017-534925A)

(43) 公表日 平成29年11月24日(2017.11.24)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 642A	5C080
	G09G 3/20 624B	
	G09G 3/20 621B	
審査請求 有 予備審査請求 未請求 (全 22 頁)		

(21) 出願番号 特願2017-525020 (P2017-525020)
 (86) (22) 出願日 平成26年11月12日 (2014.11.12)
 (85) 翻訳文提出日 平成29年6月23日 (2017.6.23)
 (86) 国際出願番号 PCT/CN2014/090950
 (87) 国際公開番号 W02016/074181
 (87) 国際公開日 平成28年5月19日 (2016.5.19)
 (31) 優先権主張番号 201410627510.1
 (32) 優先日 平成26年11月10日 (2014.11.10)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 李▲倩▼▲倩▼
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (72) 発明者 許哲豪
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132

最終頁に続く

(54) 【発明の名称】 配列基板及び液晶パネル及び液晶ディスプレイ

(57) 【要約】

【課題】本発明は、液晶パネル内の垂直方向に見られる明暗線を改善できる配列基板及び液晶パネル及び液晶ディスプレイを提供する。

【解決手段】本発明は、サブ画素配列と、多数本のデータ線と、多数本の走査線と、からなる配列基板を提供する。データ線の配列方向に沿って、サブ画素配列を複数の列グループに分けて、走査線の配列方向に沿ってサブ画素配列を複数の行グループに分け、配列基板内のサブ画素とデータ線及び走査線を接続させる配列方式を調整することによって、ドット反転方式で駆動させる時、各列サブ画素内に相互に間隔を保った、充電が十分な及び充電が不十分なサブ画素を存在させ、前記配列基板の液晶パネル内で、全体として各部分の輝度が均一になるようにし、垂直方向に存在する明暗線の欠陥が改善できる。本発明は、さらに上記配列基板の液晶パネル及びそれに対応する液晶ディスプレイを提供する。

【選択図】図3

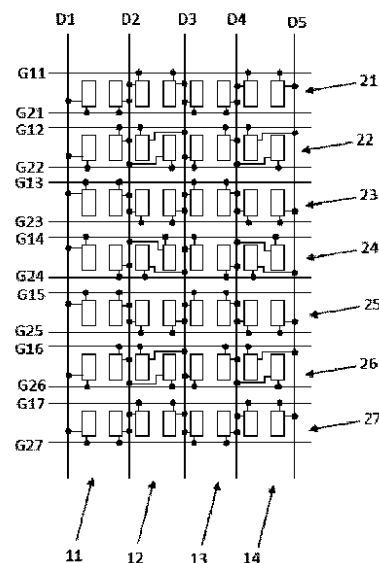


図3 / Fig. 3

【特許請求の範囲】

【請求項 1】

サブ画素配列と、多数本のデータ線と、多数本の走査線と、からなる配列基板であって

、
前記多数本のデータ線は、各二本のデータ線の間に、二列のサブ画素からなる一つの列グループを形成させ、その内、奇数列グループの各サブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、また、偶数列グループ且つ奇数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、さらに、偶数列グループ且つ偶数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から遠い方のデータ線に接続させ、

前記多数本の走査線は、各行サブ画素の上下に、いずれも前記行サブ画素を駆動させるだけに用いる走査線をそれぞれ設け、それから、前記サブ画素配列を、一行または二行のサブ画素からなる複数の行グループに分け、その内、 n 行目及び $n + 6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素を、前記行サブ画素上方の走査線に接続させ、 n 行目及び $n + 6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n + 2$ 行目及び $n + 4$ 行目のグループの内、各行奇数列グループのサブ画素を前記行サブ画素上方の走査線に接続させ、 $n + 2$ 行目及び $n + 4$ 行目のグループの内、各行偶数列グループのサブ画素を、前記行サブ画素下方の走査線に接続させ、 $n + 3$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素を、さらに、前記行サブ画素上方の走査線に接続させ、 $n + 3$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、その内、 $n = 1、5、9、\dots、n - 4、n$ であり、 $i = 2、6、10、\dots、i - 4、i$ であり、 $j = 1、5、9、\dots、j - 4、j$ であることを特徴とする配列基板。

【請求項 2】

前記各サブ画素は、一つのスイッチ装置によって対応するデータ線及び対応する走査線に接続されることを特徴とする、請求項 1 に記載の配列基板。

【請求項 3】

前記スイッチ装置は、薄膜トランジスタであり、前記薄膜トランジスタのゲート電極及び前記に対応する走査線は、電気的に接続され、ソース電極及び前記に対応するデータ線は、電気的に接続され、ドレイン電極及び前記に対応するサブ画素は、電気的に接続されることを特徴とする、請求項 2 に記載の配列基板。

【請求項 4】

表示ユニットからなる液晶パネルであって、前記表示ユニットは、向かい合わせて設けられる配列基板と、カラーフィルタ基板と、配列基板及びカラーフィルタ基板の間に位置する液晶層と、からなり、

その内、前記配列基板は、サブ画素配列と、多数本のデータ線と、多数本の走査線と、からなり、

前記多数本のデータ線は、各二本のデータ線の間に、二列のサブ画素からなる一つの列グループを形成させ、その内、奇数列グループの各サブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、また、偶数列グループ且つ奇数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、さらに、偶数列グループ且つ偶数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から遠い方のデータ線に接続させ、

前記多数本の走査線は、各行サブ画素の上下に、いずれも前記行サブ画素を駆動させるだけに用いる走査線をそれぞれ設け、それから、前記サブ画素配列を、一行または二行の

サブ画素からなる複数の行グループに分け、その内、 n 行目及び $n + 6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素を、前記行サブ画素上方の走査線に接続させ、 n 行目及び $n + 6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n + 2$ 行目及び $n + 4$ 行目のグループの内、各行奇数列グループのサブ画素を前記行サブ画素上方の走査線に接続させ、 $n + 2$ 行目及び $n + 4$ 行目のグループの内、各行偶数列グループのサブ画素を、前記行サブ画素下方の走査線に接続させ、さらに、 $n + 3$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n + 3$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、

その内、 $n = 1, 5, 9, \dots, n - 4, n$ であり、 $i = 2, 6, 10, \dots, i - 4, i$ であり、 $j = 1, 5, 9, \dots, j - 4, j$ であることを特徴とする、液晶パネル。

10

【請求項 5】

前記各サブ画素は、一つのスイッチ装置によって対応するデータ線及び対応する走査線に接続されることを特徴とする、請求項 4 に記載の配列基板。

【請求項 6】

前記スイッチ装置は、薄膜トランジスタであり、前記薄膜トランジスタのゲート電極及び前記に対応する走査線は、電氣的に接続され、ソース電極及び前記に対応するデータ線は、電氣的に接続され、ドレイン電極及び前記に対応するサブ画素は、電氣的に接続されることを特徴とする、請求項 5 に記載の配列基板。

20

【請求項 7】

前記液晶パネルは、さらに、ゲート駆動装置及びソース駆動装置を備え、前記ゲート駆動装置は、走査線によって前記サブ画素配列に走査信号を提供し、前記ソース駆動装置は、データ線によって前記サブ画素配列にデータ信号を提供することを特徴とする、請求項 4 に記載の液晶パネル。

【請求項 8】

前記サブ画素は、赤色サブ画素と、緑色サブ画素と、青色サブ画素と、からなることを特徴とする、請求項 4 に記載の液晶パネル。

30

【請求項 9】

前記液晶パネルは、ドット反転方式によって駆動させることを特徴とする、請求項 4 に記載の液晶パネル。

【請求項 10】

液晶パネルと、バックライトモジュールと、からなる液晶ディスプレイであって、前記液晶パネル及び前記バックライトモジュールは、向かい合わせて設けられ、前記バックライトモジュールは、前記液晶パネルに表示ライトを提供し、前記液晶パネルに映像を表示させ、

40

その内、前記液晶パネルは、表示ユニットからなり、前記表示ユニットは、向かい合わせて設けられる配列基板と、カラーフィルタ基板と、配列基板及びカラーフィルタ基板の間に位置する液晶層と、からなり、

その内、前記配列基板は、ブ画素配列と、多数本のデータ線と、多数本の走査線と、からなり、

前記多数本のデータ線は、各二本のデータ線の間に、二列のサブ画素からなる一つの列グループを形成させ、その内、奇数列グループの各サブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、また、偶数列グループ且つ奇数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させ、さらに、偶数列グループ且つ偶数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ

50

画素から遠い方のデータ線に接続させ、

前記多数本の走査線は、各行サブ画素の上下に、いずれも前記行サブ画素を駆動させるだけに用いる走査線をそれぞれ設け、それから、前記サブ画素配列を、一行または二行のサブ画素からなる複数の行グループに分け、その内、 n 行目及び $n+6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素を、前記行サブ画素上方の走査線に接続させ、 n 行目及び $n+6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、また、 $n+2$ 行目及び $n+4$ 行目のグループの内、各行奇数列グループのサブ画素を前記行サブ画素上方の走査線に接続させ、 $n+2$ 行目及び $n+4$ 行目のグループの内、各行偶数列グループのサブ画素を、前記行サブ画素下方の走査線に接続させ、さらに、 $n+3$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+3$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させ、その内、 $n=1, 5, 9, \dots, n-4, n$ であり、 $i=2, 6, 10, \dots, i-4, i$ であり、 $j=1, 5, 9, \dots, j-4, j$ であることを特徴とする、液晶ディスプレイ。

【請求項 11】

前記各サブ画素は、一つのスイッチ装置によって対応するデータ線及び対応する走査線に接続されることを特徴とする、請求項 10 に記載の液晶ディスプレイ。

【請求項 12】

前記スイッチ装置は薄膜トランジスタであり、前記薄膜トランジスタのゲート電極及び前記に対応する走査線は、電気的に接続され、ソース電極及び前記に対応するデータ線は、電気的に接続され、ドレイン電極及び前記に対応するサブ画素は、電気的に接続されることを特徴とする、請求項 11 に記載の液晶ディスプレイ。

【請求項 13】

前記液晶パネルは、さらに、ゲート駆動装置及びソース駆動装置を備え、前記ゲート駆動装置は、走査線によって前記サブ画素配列に走査信号を提供し、前記ソース駆動装置は、データ線によって前記サブ画素配列にデータ信号を提供することを特徴とする、請求項 10 に記載の液晶ディスプレイ。

【請求項 14】

前記サブ画素は、赤色サブ画素と、緑色サブ画素と、青色サブ画素と、からなることを特徴とする、請求項 10 に記載の液晶ディスプレイ。

【請求項 15】

前記液晶パネルは、ドット反転方式によって駆動させることを特徴とする、請求項 10 に記載の液晶ディスプレイ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示技術に関し、特に配列基板と、液晶パネルと、液晶ディスプレイに関する。

【背景技術】

【0002】

液晶ディスプレイ (Liquid Crystal Display、LCD) は、平面かつ超薄型の表示装置であり、液晶パネルは液晶ディスプレイの重要な構成部品である。液晶パネルは少なくとも、向かい合わせて設けられた配列基板 (array substrate) と、カラーフィルタ基板 (color filter substrate) と、配列基板及びカラーフィルタ基板の間に位置する液晶層と、配列基板内に設けられた画素配列と、相互に交差するデータ線及び走査線と、画素配列にデータ信号を送信する

10

20

30

40

50

データ線と、画素単位に走査信号を送信する走査線と、からなる。従来の配列基板においては、同一列の画素を同一本のデータ線内に接続させ、前記データ線によって、前記各列のすべての画素にデータ信号を送信し、同一行の画素を同一の走査線に接続させ、前記走査線によって、前記各行のすべての画素に走査信号を送信させる。配列基板において、データ線及び走査線の配列の方法は他にもたくさんあり、その内の一つである共有データ線（Data Line Share、DLS）方式は、データ線の数量を本来の半分の数に減らして配列することができる。

【0003】

図1に示すのは、従来のDLS配列基板の一部の構造概略図である。前記配列基板内に、画素配列P11、P12、P13、P22、P23と、相互に交差したデータ線D1～D5と、走査線G1～G6と、画素配列の左右に隣接するサブ画素は一本のデータ線を共有することにより（図においてP12及びP13はデータ線D2を共有し、P22及びP23はデータ線D2を共有する）、データ線の数を、従来の液晶駆動画素配列のデータ線の数の半分に減らすことができる。同一行の隣接するサブ画素を異なる走査線に接続させ（図において、P12及びP13をそれぞれ走査線G1及びG2に接続させる）、同一行の一つのサブ画素を隔てたサブ画素に同じ走査線を接続させ（図においてP11及びP13をいずれも走査線G2にさせる）、上下に隣接するサブ画素を異なる走査線にさせる（図において、P12及びP22をそれぞれ走査線G2及びG3に接続させる）。このようにして、走査線の数を、従来の画素配列を駆動させる走査線の数の二倍にする。

【0004】

走査線数が二倍になると、走査線の走査にかかる時間が短くでき、それによりサブ画素の充電時間も短くすることができる。現在液晶パネルは、通常ドット反転（Dot inversion）駆動方式を採用している。つまり、隣接する二本のデータ線の信号極性が異なり、同一データ線が行に隣接する時の信号極性も異なる。データ線には一定の抵抗が生じるので、データ信号を送信する過程において、波形の遅延歪みが生じ、しいてはデータ線に隣接する列のサブ画素の充電率に影響を与える。図2は駆動信号の波形図である。D（odd）は奇数データ線の信号波形であり、D（even）は偶数データ線の信号波形であり、D（odd）及びD（even）の信号極性は反対であり、前記信号波形図の内、点線は理論上の信号波形図であり、実線部分は、遅延歪みが形成する実際の波形図である。D（even）がD2である時を例とすると、図1に基づき、G1～G4を順次オンにした時、D2は順次サブ画素P12、P13、P22、P23を充電し、D2が一つの信号極性の周期内で、それぞれ二つのサブ画素P12、P13及びP22、P23を充電する。一つの信号極性の周期内で、信号が歪むため、先に充電したサブ画素P12及びP22は充電不足になり、輝度が低下し、後から充電したサブ画素P13及びP23は充電が十分で、輝度が高くなる。列全体としてみると、明らかな明暗線が生じ、同じように、液晶パネル内全体に相互に間隔を開けて多数本の垂直方向の明暗線が生じ、表示品質に影響を与える。

【0005】

上記の現状に基づき、液晶パネルの明暗線の表示欠陥を改善できる方法が必要とされる。

【発明の概要】

【発明が解決しようとする課題】

【0006】

現在の技術不足に鑑みて、本発明は、配列基板内のサブ画素とデータ線及び走査線を接続させる配列方式を調整することによって、前記配列基板の液晶パネル内の垂直方向に見られる明暗線を改善できる配列基板を提供することを目的とする

【課題を解決するための手段】

【0007】

上記の目的を達成するため、本発明は以下の技術考案を採用する。

【0008】

配列基板は、サブ画素配列と、多数本のデータ線と、多数本の走査線と、からなる。

【0009】

前記多数本のデータ線は、各二本のデータ線の間に、二列のサブ画素からなる一つの列グループを形成させる。その内、奇数列グループの各サブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させる。また、偶数列グループ且つ奇数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させる。さらに、偶数列グループ且つ偶数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から遠い方のデータ線に接続させる。

【0010】

前記多数本の走査線は、各行サブ画素の上下に、いずれも前記行サブ画素を駆動させるだけに用いる走査線をそれぞれ設ける。それから、前記サブ画素配列を、一行または二行のサブ画素からなる複数の行グループに分ける。その内、 n 行目及び $n+6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素を、前記行サブ画素上方の走査線に接続させ、 n 行目及び $n+6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+2$ 行目及び $n+4$ 行目のグループの内、各行奇数列グループのサブ画素を前記行サブ画素上方の走査線に接続させ、 $n+2$ 行目及び $n+4$ 行目のグループの内、各行偶数列グループのサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+3$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+3$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させる。

【0011】

その内、 $n=1, 5, 9, \dots, n-4, n$ であり、 $i=2, 6, 10, \dots, i-4, i$ であり、 $j=1, 5, 9, \dots, j-4, j$ である。

【0012】

その内、各サブ画素は、一つのスイッチ装置によって、対応するデータ線及び対応する走査線に接続される。

【0013】

その内、前記スイッチ装置は薄膜トランジスタであり、前記薄膜トランジスタのゲート電極及び前記に対応する走査線は、電気的に接続され、ソース電極及び前記に対応するデータ線は、電気的に接続され、ドレイン電極及び前記に対応するサブ画素は、電気的に接続される。

【0014】

本発明は、さらに、表示ユニットからなる液晶パネルを提供する。前記表示ユニットは、向かい合わせて設けられる配列基板と、カラーフィルタ基板と、配列基板及びカラーフィルタ基板の間に位置する液晶層と、からなる。

【0015】

その内、前記配列基板は、サブ画素配列と、多数本のデータ線と、多数本の走査線と、からなる。

【0016】

前記多数本のデータ線は、各二本のデータ線の間に、二列のサブ画素からなる一つの列グループを形成させる。その内、奇数列グループの各サブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させる。また、偶数列グループ且つ奇数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から近い方のデータ線に接続させる。さらに、偶数列グループ且つ偶数行に属するサブ画素を、前記列グループ両側にあるデータ線の内、それぞれの前記サブ画素から遠い方のデータ線に接続させる。

【0017】

前記多数本の走査線は、各行サブ画素の上下に、いずれも前記行サブ画素を駆動させるだけに用いる走査線をそれぞれ設ける。それから、前記サブ画素配列を、一行または二行のサブ画素からなる複数の行グループに分ける。その内、 n 行目及び $n+6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素を、前記行サブ画素上方の走査線に接続させ、 n 行目及び $n+6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+1$ 行目及び $n+5$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+2$ 行目及び $n+4$ 行目のグループの内、各行奇数列グループのサブ画素を前記行サブ画素上方の走査線に接続させ、 $n+2$ 行目及び $n+4$ 行目のグループの内、各行偶数列グループのサブ画素を、前記行サブ画素下方の走査線に接続させる。 $n+3$ 行目のグループの内、各行の j 個目及び $j+3$ 個目のサブ画素を、前記行サブ画素上方の走査線に接続させ、 $n+3$ 行目のグループの内、各行の i 個目及び $i+1$ 個目のサブ画素を、前記行サブ画素下方の走査線に接続させる。

【0018】

その内、 $n = 1, 5, 9, \dots, n-4, n$ であり $i = 2, 6, 10, \dots, i-4, i$ であり、 $j = 1, 5, 9, \dots, j-4, j$ である。

【0019】

その内、各サブ画素は、一つのスイッチ装置によって、対応するデータ線及び対応する走査線に接続される。

【0020】

その内、前記スイッチ装置は薄膜トランジスタであり、前記薄膜トランジスタのゲート電極及び前記に対応する走査線は、電気的に接続され、ソース電極及び前記に対応するデータ線は、電気的に接続され、ドレイン電極及び前記に対応するサブ画素は、電気的に接続される。

【0021】

その内、前記液晶パネルは、さらに、ゲート駆動装置及びソース駆動装置を備え、前記ゲート駆動装置は、走査線によって前記サブ画素配に列走査信号を提供し、前記ソース駆動装置は、データ線によって前記サブ画素配列にデータ信号を提供する。

【0022】

その内、前記サブ画素は、赤色サブ画素と、緑色サブ画素と、青色サブ画素と、からなる。

【0023】

その内、前記液晶パネルは、ドット反転方式によって駆動させる。

【0024】

本発明は、さらに、液晶パネルと、バックライトモジュールと、からなる液晶ディスプレイを提供する。前記液晶パネル及び前記バックライトモジュールは、向かい合わせて設けられ、前記バックライトモジュールは、前記液晶パネルに表示ライトを提供し、前記液晶パネルに映像を表示させる。その内、前記液晶パネルは、前述した液晶パネルである。

【発明の効果】

【0025】

既存の技術に比べて、本発明実施例中で提供する配列基板は、配列基板内のサブ画素とデータ線及び走査線を接続させる配列方式を調整することによって、ドット反転方式で駆動させる時、各列のサブ画素中に充電が十分なサブ画素と充電が不十分なサブ画素が相互に間隔を空けて存在するようにして（ここでの、充電十分な及び充電が不十分というのは相対的にである）、前記配列基板の液晶パネル内において、全体として各部分の輝度が均一になるようにして、垂直方向に存在する明暗線の欠陥が改善できる。

【図面の簡単な説明】

【0026】

10

20

30

40

50

【図 1】従来の共有データ線配列基板の一部の構造概略図である。

【図 2】ドット反転駆動方式の信号波形図である。

【図 3】本発明実施例 1 が提供する共有データ線配列基板の一部の構造概略図である。

【図 4】本発明実施例内のサブ画素及びデータ線及び走査線を薄膜トランジスタによって接続した構造概略図である。

【図 5】本発明実施例 1 が提供する配列基板の充電後の概略図である。

【図 6】本発明実施例 2 が提供する共有データ線配列基板の一部の構造概略図である。

【図 7】本発明実施例 2 が提供する配列基板の充電後の概略図である。

【図 8】本発明実施例 3 が提供する液晶ディスプレイの構造概略図である。

【図 9】本発明実施例 3 が提供する液晶パネルの構造概略図である。

10

【図 10】本発明実施例 3 が提供する表示ユニットの構造概略図である。

【発明を実施するための形態】

【0027】

上記のように、本発明は、共有データ線 (Data Line Share、DLS) 方式の液晶パネルにおいて垂直方向に存在する明暗線の欠陥を改善するための配列基板を提供する。前記配列基板は、サブ画素配列と、相互に交差する多数本のデータ線と、多数本の走査線と、からなり、配列基板内のサブ画素とデータ線及び走査線を接続させる配列方式を調整することによって、ドット反転方式で駆動させる時、各列のサブ画素中に充電が十分なサブ画素と充電が不十分なサブ画素が相互に間隔を空けて存在するようにする。

20

【0028】

サブ画素及びデータ線の接続方式については、多数本のデータ線の内、各二本のデータ線の間、二列のサブ画素からなる一つの列グループを形成させる。

【0029】

その内、奇数列グループのサブ画素については、各サブ画素を、前記列グループ両側にあるデータ線のうち、それぞれの前記サブ画素から近い方のデータ線に接続させる。偶数列グループ且つ奇数行に属するサブ画素については、各サブ画素を、前記列グループ両側にあるデータ線のうち、それぞれの前記サブ画素から近い方のデータ線に接続させる。偶数列グループ且つ偶数行に属するサブ画素については、各サブ画素を前記列グループ両側にあるデータ線のうち、前記サブ画素から遠い方のデータ線に接続する。ここでの、近いまたは遠いというのは相対的な距離である。

30

【0030】

サブ画素及び走査線の接続方式については、まず、多数本の走査線の内、各行サブ画素の上下に、前記行サブ画素を駆動させるためだけに用いる走査線をそれぞれ設ける。それから、前記サブ画素配列を、一行または二行のサブ画素からなる複数の行グループに分ける。

【0031】

具体地に、 n 行目及び $n + 6$ 行目のグループの内、各行且つ偶数列グループに属するサブ画素については、各サブ画素を前記行サブ画素上方の走査線に接続させ、 n 行目及び $n + 6$ 行目のグループの内、各行且つ奇数列グループに属するサブ画素については、各サブ画素を前記行サブ画素下方の走査線に接続させる。

40

【0032】

$n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素については、各サブ画素を前記行サブ画素上方の走査線に接続させ、 $n + 1$ 行目及び $n + 5$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素については、各サブ画素を前記行サブ画素下方の走査線に接続させる。

【0033】

$n + 2$ 行目及び $n + 4$ 行目のグループの内、各行奇数列グループのサブ画素については、各サブ画素を前記行サブ画素上方の走査線に接続させ、 $n + 2$ 行目及び $n + 4$ 行目のグループの内、各行偶数列グループのサブ画素については、各サブ画素を前記行サブ画素下

50

方の走査線に接続させる。

【 0 0 3 4 】

$n + 3$ 行目のグループの内、各行の j 個目及び $j + 3$ 個目のサブ画素については、各サブ画素を前記行サブ画素上方の走査線に接続させ、 $n + 3$ 行目のグループの内、各行の i 個目及び $i + 1$ 個目のサブ画素については、各サブ画素を前記行サブ画素下方の走査線に接続させる。

【 0 0 3 5 】

その内、 $n = 1、5、9、…、n - 4、n$ であり、 $i = 2、6、10、…、i - 4、i$ であり $j = 1、5、9、…、j - 4、j$ である。

【 0 0 3 6 】

以上は、サブ画素及び走査線の接続方式に関するもので、各行グループが二行のサブ画素からなる時、一つの行グループ内の一行のサブ画素とデータ線及び走査線の接続方式と、もう一行のサブ画素とデータ線及び走査線の接続方式は同様である。すなわち、二行のサブ画素は、一つの重複する単位である。

【 0 0 3 7 】

本発明の目的、技術考案及び長所について更に明らかにさせるために、以下では、図を用いて実施例本発明についてさらに説明する。

【 0 0 3 8 】

(実施例 1)

図 3 は、本実施例が提供する配列基板の一部の構造の概略図である。以下に示す $P \times y$ は、具体的なサブ画素を表す。その内、 $x = 1 \sim 7$ であり、 $y = 1 \sim 8$ であり、図 3 に示すように、 $P 1 1$ は左上の一つ目のサブ画素であり、 $P 7 8$ は右下の最後のサブ画素である。

【 0 0 3 9 】

図 3 が示すように、データ線 $D 1 \sim D 5$ の内、各二本のデータ線の間に一つの列グループ $1 1、1 2、1 3、1 4$ を形成させる。各列グループは、二列のサブ画素からなる（図において、列グループ $1 1$ は 1 列目のサブ画素及び 2 列目のサブ画素からなる）。

【 0 0 4 0 】

その内、奇数列グループ $1 1$ 及び $1 3$ のサブ画素については、各サブ画素を、前記列グループ両側にあるデータ線のうち、それぞれの前記サブ画素から近い方のデータ線に接続させる（図中の列グループ $1 1$ のサブ画素の場合、サブ画素 $P 1 y$ はデータ線 $D 1$ に接続させ、サブ画素 $P 2 y$ はデータ線 $D 2$ に接続させる）。偶数列グループ $1 2$ 及び $1 4$ 、且つ奇数行に属するサブ画素については、各サブ画素を前記列グループ両側のデータ線のうち、それぞれの前記サブ画素から近い方のデータ線に接続させる（図中の列グループ $1 2$ 内の 1 行目のサブ画素 $P 1 3$ 及び $P 1 4$ の場合、サブ画素 $P 1 3$ はデータ線 $D 2$ に接続させ、サブ画素 $P 1 4$ はデータ線 $D 3$ に接続させる）。偶数列グループ $1 2$ 及び $1 4$ 、且つ偶数行に属するサブ画素については、各サブ画素を前記列グループの両側のデータ線のうち、それぞれの前記サブ画素から遠い方のデータ線に接続させる。（図中の列グループ $1 2$ 内の 2 行目のサブ画素 $P 2 3$ 及び $P 2 4$ の場合、サブ画素 $P 2 3$ はデータ線 $D 3$ に接続させ、サブ画素 $P 2 4$ はデータ線 $D 2$ に接続させる）。ここで、近いまたは遠いというのは相対的な距離である。

【 0 0 4 1 】

走査線 $G 1 1 \sim G 1 7$ 及び $G 2 1 \sim G 2 7$ の内、各行のサブ画素の上下にそれぞれ前記行内のサブ画素を駆動させるためだけに用いる走査線を設ける。（図中において、1 行目のサブ画素の上下の走査線はそれぞれ $G 1 1$ 及び $G 2 1$ であり、走査線 $G 1 1$ 及び $G 2 1$ は 1 行目のサブ画素を駆動させるためだけに用いる）。それから、サブ画素配列を、行グループ $2 1、2 2、2 3、2 4、2 5、2 6、2 7$ に分ける。本実施例において、各行グループは、一行のサブ画素からなる。すなわち、行グループ $2 1$ は、1 行目のサブ画素からなり、行グループ $2 2$ は、2 行目のサブ画素からなり、... 以下同様である。

【 0 0 4 2 】

10

20

30

40

50

サブ画素及び走査線の接続方式は以下の通りである。

【 0 0 4 3 】

行グループ 2 1 及び 2 7 且つ偶数列グループ 1 2 及び 1 4 に属するサブ画素については、各サブ画素を、前記行サブ画素上方の走査線に接続させる（図において、行グループ 2 1 且つ偶数列グループ 1 2 に属するサブ画素 P 1 3 及び P 1 4 については、サブ画素 P 1 3 及び P 1 4 を、いずれも走査線 G 1 1 に接続させ、行グループ 2 7 且つ偶数列グループ 1 2 に属するサブ画素 P 7 3 及び P 7 4 については、サブ画素 P 7 3 及び P 7 4 を、いずれも走査線 G 1 7 に接続させる）。行グループ 2 1 及び 2 7 且つ奇数列グループ 1 1 及び 1 3 に属するサブ画素については、各サブ画素を、前記行サブ画素下方の走査線に接続させる。（図において行グループ 2 1 且つ奇数列グループ 1 1 に属するサブ画素 P 1 1 及び P 1 2 については、サブ画素 P 1 1 及び P 1 2 を、いずれも走査線 G 2 1 に接続させ、行グループ 2 7 且つ奇数列グループ 1 1 に属するサブ画素 P 7 1 及び P 7 2 については、サブ画素 P 7 1 及び P 7 2 を、いずれも走査線 G 2 7 に接続する）。

10

【 0 0 4 4 】

行グループ 2 2 及び 2 6 の内、各行の i 個目及び $i + 1$ 個目のサブ画素については、各サブ画素を、前記行サブ画素上方の走査線に接続させる（図において、行グループ 2 2 内の 2 個目及び 3 個目のサブ画素 P 2 2 及び P 2 3 については、サブ画素 P 2 2 及び P 2 3 を走査線 G 1 2 に接続させ、行グループ 2 6 内の 2 個目及び 3 個目のサブ画素 P 6 2 及び P 6 3 については、サブ画素 P 6 2 及び P 6 3 を走査線 G 1 6 に接続させる）。行グループ 2 2 及び 2 6 の内、各行の j 個目及び $j + 3$ 個目のサブ画素については、各サブ画素を、前記行サブ画素下方の走査線に接続させる（図において、行グループ 2 2 内の 1 個目及び 4 個目のサブ画素 P 2 1 及び P 2 4 については、サブ画素 P 2 1 及び P 2 4 を走査線 G 2 2 に接続させ、行グループ 2 6 の 1 個目及び 4 個目のサブ画素 P 6 1 及び P 6 4 については、サブ画素 P 6 1 及び P 6 4 を走査線 G 2 6 に接続させる）。その内、 $i = 2$ 及び 6 であり、 $j = 1$ 及び 5 である。

20

【 0 0 4 5 】

行グループ 2 3 及び 2 5 の各行、且つ奇数列グループ 1 1 及び 1 3 に属するサブ画素については、各サブ画素を、前記行サブ画素上方の走査線に接続させる（図において行グループ 2 3 且つ奇数列グループ 1 1 に属するサブ画素 P 3 1 及び P 3 2 については、サブ画素 P 3 1 及び P 3 2 を、いずれも走査線 G 1 3 に接続させ、行グループ 2 5 且つ奇数列グループ 1 1 に属するサブ画素 P 5 1 及び P 5 2 については、サブ画素 P 5 1 及び P 5 2 を、いずれも走査線 G 1 5 に接続させる）。行グループ 2 3 及び 2 5 の各行、且つ偶数列グループ 1 2 及び 1 4 に属するサブ画素については、各サブ画素を、前記行サブ画素下方の走査線に接続させる（図において、行グループ 2 3 且つ偶数列グループ 1 2 に属するサブ画素 P 3 3 及び P 3 4 については、サブ画素 P 3 3 及び P 3 4 を、いずれも走査線 G 2 3 に接続させ、行グループ 2 5 且つ偶数列グループ 1 2 に属するサブ画素 P 5 3 及び P 5 4 については、サブ画素 P 5 3 及び P 5 4 を、いずれも走査線 G 2 5 に接続させる）。

30

【 0 0 4 6 】

行グループ 2 4 の各行の j 個目及び $j + 3$ 個目のサブ画素については、各サブ画素を、前記行サブ画素上方の走査線に接続させ（図において、行グループ 2 4 の 1 個目及び 4 個目のサブ画素 P 4 1 及び P 4 4 については、サブ画素 P 4 1 及び P 4 4 を走査線 G 1 4 に接続させる）、行グループ 2 4 の各行の i 個目及び $i + 1$ 個目のサブ画素については、各サブ画素を、前記行サブ画素下方の走査線に接続させる（図において、行グループ 2 4 の 2 個目及び 3 個目のサブ画素 P 4 2 及び P 4 3 については、サブ画素 P 4 2 及び P 4 3 を走査線 G 2 4 に接続させる）。その内、 $i = 2$ 及び 6 であり、 $j = 1$ 及び 5 である。

40

【 0 0 4 7 】

その内、各サブ画素 P_{xy} は、一つのスイッチ装置 1 0 によって、対応するデータ線及び対応する走査線に接続される。具体的に、サブ画素 P 1 3 を例とすると、図 4 が示す通り、本実施例内のスイッチ装置 1 0 は、薄膜トランジスタ（Thin Film Transistor、TFT）であり、薄膜トランジスタのゲート電極 1 0 a を対応する走査

50

線 G 1 1 に電氣的に接続させ、ソース電極 1 0 b を対応するデータ線 D 2 を電氣的に接続させ、ドレイン電極 1 0 c をサブ画素 P 1 3 に電氣的に接続させる。

【 0 0 4 8 】

ドット反転 (D o t i n v e r s i o n) 駆動方式を採用した時、データ線 D 2 の両側に対応するサブ画素 P 1 2、P 1 3、P 2 2、P 2 3、P 3 2、P 3 3、P 4 2、P 4 3、P 5 2、P 5 3、P 6 2、P 6 3、P 7 2、P 7 3 の充電を例とすると、図 3 に照らして、G 1 1、G 2 1、...、G 1 7、G 2 7 と順次オンにした時、サブ画素 P 1 2、P 1 3、P 2 2、P 3 2、P 3 3、P 4 2、P 5 2、P 5 3、P 6 2、P 7 2、P 7 3 は、データ線 D 2 によって充電され、サブ画素 P 2 3、P 4 3 及び P 6 3 は、データ線 D 3 によって充電される。その内、P x 2 列のサブ画素の内、P 1 2、P 4 2 及び P 7 2 は充電が十分なサブ画素であり、P 2 2、P 3 2、P 5 2 及び P 6 2 は、充電が不十分なサブ画素である。P x 3 列のサブ画素の内、P 3 3、P 4 3 及び P 5 3 は、充電が十分なサブ画素であり、P 1 3、P 2 3、P 6 3 及び P 7 3 は充電が不十分なサブ画素である。

10

【 0 0 4 9 】

図 5 は、以上の構造からなる配列基板の一枚の画面内において、充電が十分なサブ画素と、充電が不十分なサブ画素の分布図である。その内、白い部分は、充電が十分なサブ画素を表し、灰色の部分は、充電が不十分なサブ画素を表す。それから分かるように、同一列のサブ画素内において、充電が十分なサブ画素と充電が不十分なサブ画素が相互に間隔を開けて存在しており、同一行のサブ画素内においても、充電が十分なサブ画素と充電が不十分なサブ画素が相互に間隔を開けて存在している。それゆえ、前記配列基板の液晶パネルにおいて、全体として各部分の輝度を均一にさせることで、垂直方向に存在する明暗線の欠陥を改善することができる。

20

【 0 0 5 0 】

本実施例が提供する配列基板は、図 3 が示す一部の構造を、横方向及び縦方向に沿って何度も繰り返し形成させて得られたものとみなすことができる。

【 0 0 5 1 】

(実施例 2)

図 6 は、本実施例が提供する配列基板の一部構造概略図である。実施例 1 と異なるのは、本実施例において、走査線に沿って配列された方向に、サブ画素の配列を、それぞれが二行のサブ画素からなる行グループ 2 1 a、2 2 a、2 3 a、2 4 a、2 5 a、2 6 a、2 7 a に分ける点である。図 6 において、行グループ 2 1 a は、1 行目及び 2 行目のサブ画素からなり、行グループ 2 2 a は、3 行目及び 4 行目のサブ画素からなり、行グループ 2 3 a は、5 行目及び 6 行目のサブ画素からなり、行グループ 2 4 a は、7 行目及び 8 行目のサブ画素からなり、行グループ 2 5 a は、9 行目及び 1 0 行目のサブ画素からなり、行グループ 2 6 a は、1 1 行目及び 1 2 行目のサブ画素からなり、行グループ 2 7 a は、1 3 行目及び 1 4 行目のサブ画素からなる。

30

【 0 0 5 2 】

一つの行グループ内の一行のサブ画素とデータ線及び走査線の接続方式と、もう一行のサブ画素及びデータ線及び走査線の接続方式は同様であり、二行のサブ画素を一つの重複する単位とする。例えば、行グループ 2 1 a の内、1 行目及び 2 行目のすべてのサブ画素の内、上下に隣接する二つのサブ画素 (例えば P 1 1 及び P 2 1) の接続方式は同様であり、その内 1 行目及び 2 行目のすべてのサブ画素及びデータ線及び走査線の接続方式と、実施例 1 内の行グループ 2 1 の接続方式は同様であり、以下ここでは記載を省略する。同様に、行グループ 2 2 a は実施例 1 内の行グループ 2 1 に対応し、行グループ 2 3 a は実施例 1 内の行グループ 2 3 に対応し、行グループ 2 4 a は実施例 1 内の行グループ 2 4 に対応し、行グループ 2 5 a は実施例 1 内の行グループ 2 5 に対応し、行グループ 2 6 a は実施例 1 内の行グループ 2 6 に対応し、行グループ 2 7 a は実施例 1 内の行グループ 2 7 に対応する。

40

【 0 0 5 3 】

図 7 は、以上の構造からなる配列基板の一枚の画面内において、充電が十分なサブ画素と

50

、充電が不十分なサブ画素の分布図である。その内、白い部分は、充電が十分なサブ画素を表し、灰色の部分は、充電が不十分なサブ画素を表す。

【 0 0 5 4 】

本実施例が提供する配列基板は、図 6 に示す一部の構造を、横方向及び縦方向に沿って何度も繰り返し形成させて得られたものとみなすことができる。

【 0 0 5 5 】

(実施例 3)

図 8 及び図 9 を参照する。本実施例は、液晶パネルと、前記液晶パネルを含む液晶ディスプレイとを提供する。図 8 に示す通り、前記液晶ディスプレイは、液晶パネル 1 0 0 と、バックライトモジュール 2 0 0 と、からなり、液晶パネル 1 0 0 及びバックライトモジュール 2 0 0 は向かい合わせて設けられ、バックライトモジュール 2 0 0 表示ライトを液晶パネル 1 0 0 に提供し、それにより、液晶パネル 1 0 0 に映像を表示させる。

【 0 0 5 6 】

その内、図 9 が示すように、液晶パネル 1 0 0 は、サブ画素の配列に設けられた表示ユニット 1 と、ゲート駆動装置 2 と、ソース駆動装置 3 と、からなる。ゲート駆動装置 2 は、走査線によってサブ画素配列に走査信号 Gate を提供し、ソース駆動装置 3 は、データ線によってサブ画素配列にデータ信号 Data を提供する。

【 0 0 5 7 】

その内、図 1 0 は表示ユニット 1 の構造概略図である。前記表示ユニット 1 は、向かい合わせて設けられた配列基板 (array substrate) 1 a と、カラーフィルタ基板 (color filter substrate) 1 b と、配列基板 1 a 及びカラーフィルタ基板 1 b の間に設けられた液晶層 1 c と、からなる。その内、配列基板 1 a は、実施例 1 または実施例 2 で提供した配列基板を採用し、その内、サブ画素 P x y は、赤色サブ画素と、緑色サブ画素と、青色サブ画素からなる。

【 0 0 5 8 】

上記をまとめると、本発明の実施例で提供する配列基板は、配列基板内のサブ画素とデータ線及び走査線を接続させる配列方式を調整することによって、ドット反転方式を用いて駆動させる時、各列のサブ画素内で相互に間隔を開けて、充電が十分なサブ画素と充電が不十分なサブ画素が存在し (ここで、充電が十分また充電が不十分というのは相対的な距離である) 、前記配列基板の液晶パネル内で、全体として各部分の輝度を均一にさせることで、在垂直方向に存在する明暗線の欠陥が改善できる。

【 0 0 5 9 】

上記は、本請求の具体的な実施方式に過ぎず、本技術領域の一般的な技術者にとって、本請求の原理の前提を逸脱しない範囲において、若干の改良及び修正をすることができ、これらの改良及び修正も本申請の保護範囲内に含まれるものとみなす。

【 符号の説明 】

【 0 0 6 0 】

P サブ画素
P 1 1 サブ画素
P 1 2 サブ画素
P 1 3 サブ画素
P 2 1 サブ画素
P 2 2 サブ画素
P 2 3 サブ画素
D 1 データ線
D 2 データ線
D 3 データ線
D 4 データ線
D 5 データ線
G 1 1 走査線

10

20

30

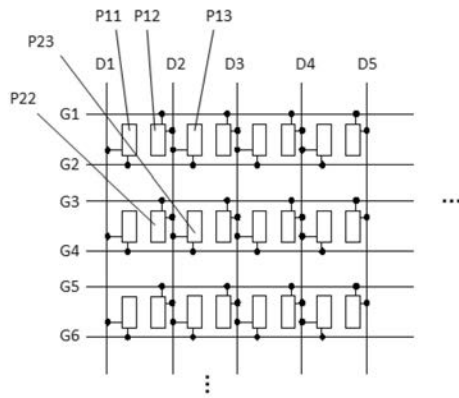
40

50

G 1 2	走査線	
G 1 3	走査線	
G 1 4	走査線	
G 1 5	走査線	
G 1 6	走査線	
G 1 7	走査線	
G 2 1	走査線	
G 2 2	走査線	
G 2 3	走査線	
G 2 4	走査線	10
G 2 5	走査線	
G 2 6	走査線	
G 2 7	走査線	
D (o d d)	奇数データ線の信号波形	
D (e v e n)	偶数データ線の信号波形	
G	走査線	
1 1	列グループ	
1 2	列グループ	
1 3	列グループ	
1 4	列グループ	20
2 1	行グループ	
2 2	行グループ	
2 3	行グループ	
2 4	行グループ	
2 5	行グループ	
2 6	行グループ	
2 7	行グループ	
2 1 a	行グループ	
2 2 a	行グループ	
2 3 a	行グループ	30
2 4 a	行グループ	
2 5 a	行グループ	
2 6 a	行グループ	
2 7 a	行グループ	
1 0 0	液晶パネル	
2 0 0	バックライトモジュール	
1	表示ユニット	
2	ゲート駆動装置	
3	ソース駆動装置	
1 a	配列基板	40
1 b	カラーフィルタ基板	
1 c	液晶層	

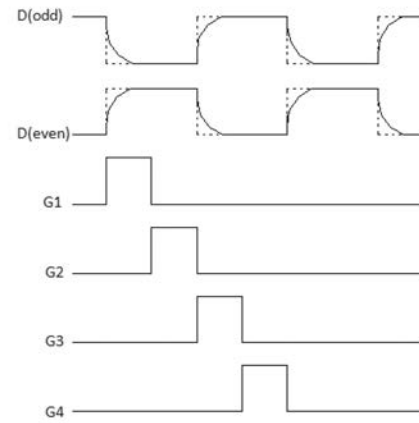
【図 1】

【図 1】



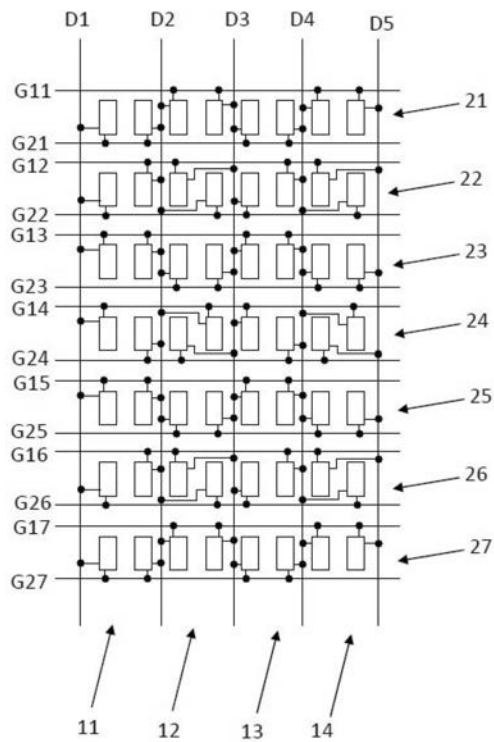
【図 2】

【図 2】



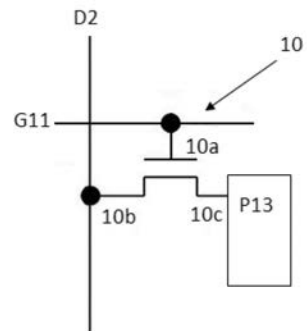
【図 3】

【図 3】



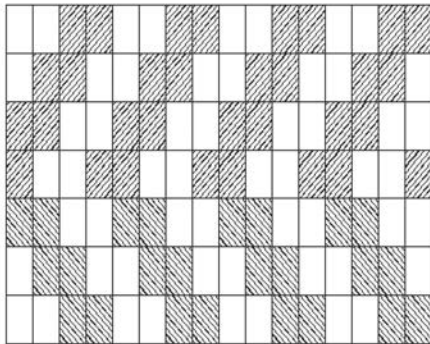
【図 4】

【図 4】



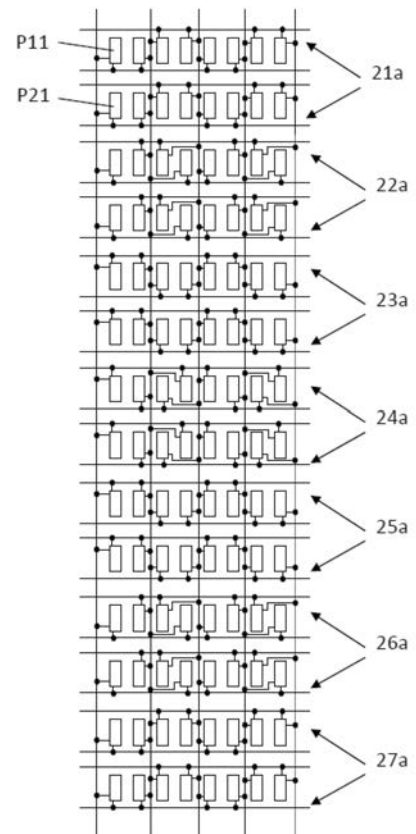
【図 5】

【図5】



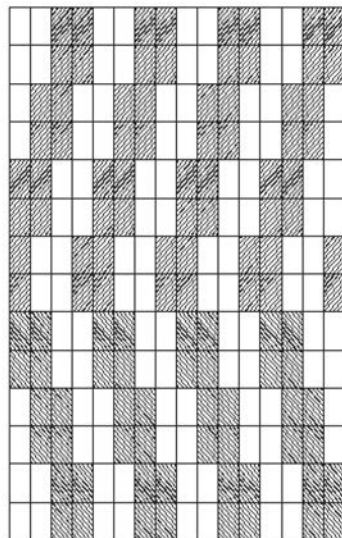
【図 6】

【図6】



【図 7】

【図7】



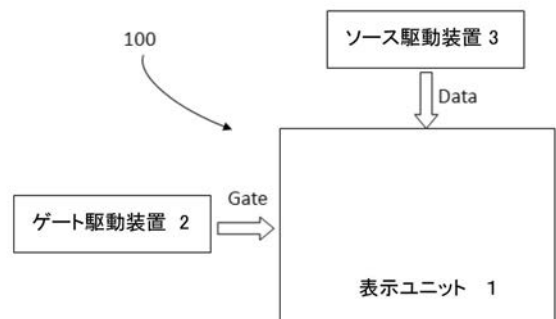
【図 8】

【図8】



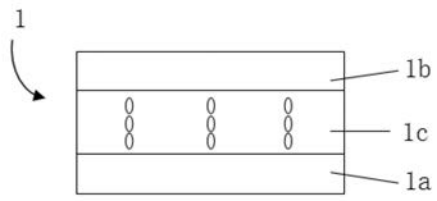
【図 9】

【図9】



【図 10】

【図 10】



【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2014/090950
A. CLASSIFICATION OF SUBJECT MATTER		
G09G 3/36 (2006.01) i; G02F 1/1362 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G 3/-; G02F 1/		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNPAT, WPI, EPODOC, CNKI: shenzhen huaxing optoelectronic technology co., ltd., chen caiqin, li qianqian, array substrate, connect, turning point, data line, scanning line, scan+, +pixel+, brightness, data, lightness, luminance, distance, gap, uniform+, pixel, dark, grat+, source		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101477284 A (AU OPTRONICS CORP.) 8 July 2009 (08.07.2009) description, page 4, the second paragraph to page 6, the first paragraph, and figure 3	1-15
A	CN 103149759 A (AU OPTRONICS CORP.) 12 June 2013 (12.06.2013) the whole document	1-15
A	CN 101169532 A (AU OPTRONICS CORP.) 30 April 2008 (30.04.2008) the whole document	1-15
A	CN 103901685 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 2 July 2014 (02.07.2014) the whole document	1-15
A	CN 101510035 A (AU OPTRONICS CORP.) 19 August 2009 (19.08.2009) the whole document	1-15
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 3 July 2015		Date of mailing of the international search report 15 July 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer TONG, Xiaohui Telephone No. (86-10) 62413585

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2014/090950
C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2008266232 A1 (NOVATEK MICROELECTRONICS CORP.) 30 October 2008 (30.10.2008) the whole document	1-15

INTERNATIONAL SEARCH REPORT
 Information on patent family members

 International application No.
 PCT/CN2014/090950

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101477284 A	8 July 2009	CN 101477284 B	8 June 2011
CN 103149759 A	12 June 2013	US 2014132651 A1	15 May 2014
		TWI 471666 B	1 February 2015
		TW 201418849 A	16 May 2014
CN 101169532 A	30 April 2008	CN 100529862 C	19 August 2009
CN 103901685 A	2 July 2014	None	
CN 101510035 A	19 August 2009	CN 101510035 B	15 February 2012
US 2008266232 A1	30 October 2008	JP 2008276180 A	13 November 2008
		TWI 358051 B	11 February 2012
		TW 200842791 A	1 November 2008
		US 8035610 B2	11 October 2011
		JP 4880577 B2	22 February 2012

国际检索报告

国际申请号

PCT/CN2014/090950

A. 主题的分类 G09G 3/36(2006.01)i; G02F 1/1362(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G3/-;G02F1/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, WPI, EPDOC, CNKI:华星光电, 陈彩琴, 李倩倩, 阵列基板, 连接, 点翻转, 亮度, 亮暗, 子像素, 数据线, 扫描线, 栅, 源, 间隔, 充电, 均匀, 均衡, scan+, +pixel+, brightness, data, lightness, luminance, distance, gap, uniform+, pixel, dark, grat+, source		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101477284 A (友达光电股份有限公司) 2009年 7月 8日 (2009 - 07 - 08) 说明书第4页第2段-第6页第1段、附图3	1-15
A	CN 103149759 A (友达光电股份有限公司) 2013年 6月 12日 (2013 - 06 - 12) 全文	1-15
A	CN 101169532 A (友达光电股份有限公司) 2008年 4月 30日 (2008 - 04 - 30) 全文	1-15
A	CN 103901685 A (厦门天马微电子有限公司) 2014年 7月 2日 (2014 - 07 - 02) 全文	1-15
A	CN 101510035 A (友达光电股份有限公司) 2009年 8月 19日 (2009 - 08 - 19) 全文	1-15
A	US 2008266232 A1 (NOVATEK MICROELECTRONICS CORP.) 2008年 10月 30日 (2008 - 10 - 30) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2015年 7月 3日		国际检索报告邮寄日期 2015年 7月 15日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10) 62019451		受权官员 佟晓惠 电话号码 (86-10) 62413585

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/090950

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101477284	A	2009年 7月 8日	CN	101477284	B	2011年 6月 8日
CN	103149759	A	2013年 6月 12日	US	2014132651	A1	2014年 5月 15日
				TW	1471666	B	2015年 2月 1日
				TW	201418849	A	2014年 5月 16日
CN	101169532	A	2008年 4月 30日	CN	100529862	C	2009年 8月 19日
CN	103901685	A	2014年 7月 2日	无			
CN	101510035	A	2009年 8月 19日	CN	101510035	B	2012年 2月 15日
US	2008266232	A1	2008年 10月 30日	JP	2008276180	A	2008年 11月 13日
				TW	1358051	B	2012年 2月 11日
				TW	200842791	A	2008年 11月 1日
				US	8035610	B2	2011年 10月 11日
				JP	4880577	B2	2012年 2月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

 フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 陳彩琴

中華人民共和国廣東省深▲せん▼市光明新區塘明大道9 - 2號5 1 8 1 3 2

Fターム(参考) 2H192 AA24 AA42 CC24 CC62 EA43 GD61

5C006 AA22 AC24 AC27 AC28 AF42 AF43 BB16 BB21 BC06 FA22
FA42

5C080 AA10 BB05 CC03 DD05 DD23 FF11 FF12 JJ01 JJ03 JJ04
JJ06

专利名称(译)	阵列基板和液晶面板以及液晶显示器		
公开(公告)号	JP2017534925A	公开(公告)日	2017-11-24
申请号	JP2017525020	申请日	2014-11-12
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	許哲豪 陳彩琴		
发明人	李▲倩▼▲倩▼ 許哲豪 陳彩琴		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20		
CPC分类号	G09G3/3648 G02F1/136286 G09G3/36 G09G2300/0426		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.642.A G09G3/20.624.B G09G3/20.621.B		
F-TERM分类号	2H192/AA24 2H192/AA42 2H192/CC24 2H192/CC62 2H192/EA43 2H192/GD61 5C006/AA22 5C006/AC24 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/BB16 5C006/BB21 5C006/BC06 5C006/FA22 5C006/FA42 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD23 5C080/FF11 5C080/FF12 5C080/JJ01 5C080/JJ03 5C080/JJ04 5C080/JJ06		
代理人(译)	铃木 征四郎		
优先权	201410627510.1 2014-11-10 CN		
其他公开文献	JP6369925B2		
外部链接	Espacenet		

摘要(译)

提供一种阵列基板，液晶面板和液晶显示器，其能够改善液晶面板中在垂直方向上看到的明暗线。本发明提供一种阵列基板，包括子像素阵列，多条数据线和多条扫描线。沿数据线的排列方向中，通过将子像素阵列分成多个列组，设置在沿着所述扫描线的排列方向上的多个行组的划分的子像素，所述子像素和在阵列基板的数据线和通过调整连接扫描线的布置方法，当通过点反转方法驱动时，在每个列子像素中存在充分充电且充电不足并且彼此间隔开的子像素，在阵列基板的液晶面板中，使每个部分的亮度整体均匀，从而可以改善垂直方向上存在的亮线和暗线的缺陷。本发明还提供了一种阵列基板的液晶面板和与其对应的液晶显示器。点域

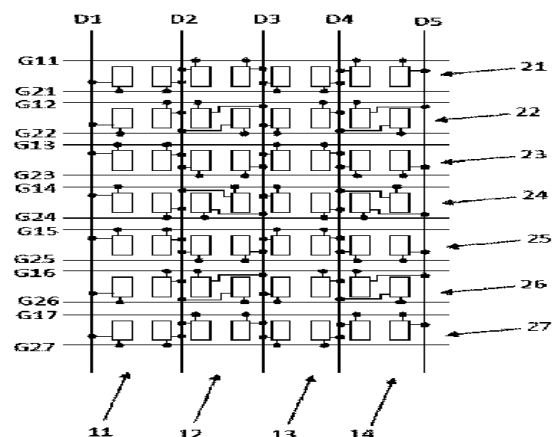


图 3 / Fig. 3