

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-539365

(P2016-539365A)

(43) 公表日 平成28年12月15日(2016.12.15)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	5C006
G09G 3/20 (2006.01)	G09G 3/20 623R	5C080
	G09G 3/20 623U	
	G09G 3/20 623V	
	G09G 3/20 611A	

審査請求 有 予備審査請求 未請求 (全 15 頁)

(21) 出願番号 特願2016-529426 (P2016-529426)
 (86) (22) 出願日 平成25年11月29日 (2013.11.29)
 (85) 翻訳文提出日 平成28年5月23日 (2016.5.23)
 (86) 国際出願番号 PCT/CN2013/088189
 (87) 国際公開番号 W02015/074289
 (87) 国際公開日 平成27年5月28日 (2015.5.28)
 (31) 優先権主張番号 201310606936.4
 (32) 優先日 平成25年11月25日 (2013.11.25)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515204720
 深▲セン▼市華星光電技術有限公司
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号
 (74) 代理人 100107847
 弁理士 大槻 聡
 (72) 発明者 徐 向陽
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号

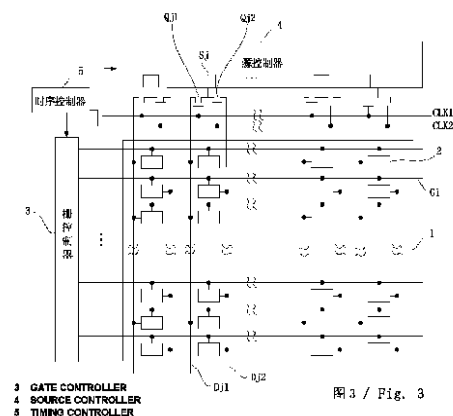
Fターム(参考) 5C006 AA22 AC21 BB16 BC03 BC11
 BC23 BF24 BF34 FA43 FA47
 FA51
 5C080 AA10 BB05 CC03 DD22 DD26
 DD27 JJ02 JJ04

最終頁に続く

(54) 【発明の名称】 液晶パネルの駆動回路、駆動方法及び液晶表示装置

(57) 【要約】

本発明は、 m 行 $\times$ n 列のTFT画素ユニットが配布されているガラス基板1と、ゲート電極制御器3と、ソース電極制御器4と、タイミング制御器5と、TFT画素ユニット2の行列間に配置されている m 本の走査線 G_i 及び $2n$ 本のデータ線 D_j とを備える液晶パネルの駆動回路、駆動方法及び該駆動回路を備える液晶表示装置を提供する。毎列における奇数行のTFT画素ユニット2は第1のデータ線 D_{j1} に接続され、毎列における偶数行のTFT画素ユニットは第2のデータ線 D_{j2} に接続され、第1のデータ線 D_{j1} と第2のデータ線 D_{j2} とは、それぞれ第1のスイッチ部材と第2のスイッチ部材とによってソース電極制御器に設けられているソース電極駆動チップに接続される。該駆動回路は、液晶パネルの電力消費を減少するとともに、駆動チップの使用数量を低減して製造コストを節約することができる。



【特許請求の範囲】**【請求項 1】**

m 行 × n 列の T F T 画素ユニットが配布されているガラス基板と、ゲート電極制御器と、ソース電極制御器と、タイミング制御器と、前記 T F T 画素ユニットの行列間に配置されている m 本の走査線及び 2 n 本のデータ線とを備える液晶パネルの駆動回路であって、

前記タイミング制御器は、前記ゲート電極制御器及びソース電極制御器にタイミング信号を提供し、

毎行の T F T 画素ユニットには 1 本の走査線が接続され、m 本の走査線は前記ゲート電極制御器に接続され、前記ゲート電極制御器は、m 本の走査線を介して m 行の T F T 画素ユニットに走査信号を提供し、

毎列の T F T 画素ユニットには第 1 のデータ線及び第 2 のデータ線が対応して設けられ、毎列における奇数行の T F T 画素ユニットは前記第 1 のデータ線に接続され、毎列における偶数行の T F T 画素ユニットは前記第 2 のデータ線に接続され、前記第 1 のデータ線と第 2 のデータ線とは、それぞれ第 1 のスイッチ部材と第 2 のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び 2 n 本のデータ線を介して n 列の T F T 画素ユニットにデータ信号を提供し、m 及び n は、いずれもゼロより大きい整数であることを特徴とする液晶パネルの駆動回路。

【請求項 2】

前記ゲート電極制御器が奇数行の T F T 画素ユニットに走査信号を提供したときには、前記第 1 のスイッチ部材が導通されるとともに第 2 のスイッチ部材が遮断され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び毎列における第 1 のデータ線を介して奇数行における T F T 画素ユニットにデータ信号を提供し、

前記ゲート電極制御器が偶数行の T F T 画素ユニットに走査信号を提供したときには、前記第 1 のスイッチ部材が遮断されるとともに第 2 のスイッチ部材が導通され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び毎列における第 2 のデータ線を介して偶数行における T F T 画素ユニットにデータ信号を提供することを特徴とする請求項 1 に記載の液晶パネルの駆動回路。

【請求項 3】

前記第 1 のスイッチ部材及び第 2 のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第 1 のスイッチ部材及び第 2 のスイッチ部材が導通又は遮断されることを特徴とする請求項 1 に記載の液晶パネルの駆動回路。

【請求項 4】

前記第 1 のスイッチ部材及び第 2 のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第 1 のスイッチ部材及び第 2 のスイッチ部材が導通又は遮断されることを特徴とする請求項 2 に記載の液晶パネルの駆動回路。

【請求項 5】

前記第 1 のスイッチ部材は第 1 の M O S トランジスタであり、前記第 2 のスイッチ部材は第 2 の M O S トランジスタであり、

前記第 1 の M O S トランジスタにおいて、ゲート電極は第 1 のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第 1 のデータ線に接続され、

前記第 2 の M O S トランジスタにおいて、ゲート電極は第 2 のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第 2 のデータ線に接続されることを特徴とする請求項 4 に記載の液晶パネルの駆動回路。

【請求項 6】

タイミング制御器によってタイミング信号をゲート電極制御器及びソース電極制御器に提供するステップと、

ゲート電極制御器によって走査信号を m 行の T F T 画素ユニットの毎行に逐次提供する

10

20

30

40

50

ステップと、

ソース電極制御器によってデータ信号を n 列のTFT画素ユニットに提供するステップを含み、

毎列のTFT画素ユニットには第1のデータ線及び第2のデータ線が対応して設けられ、毎列における奇数行のTFT画素ユニットは前記第1のデータ線に接続され、毎列における偶数行のTFT画素ユニットは前記第2のデータ線に接続され、前記第1のデータ線と第2のデータ線とは、それぞれ第1のスイッチ部材と第2のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び $2n$ 本のデータ線を介して n 列のTFT画素ユニットにデータ信号を提供し、 m 及び n は、いずれもゼロより大きい整数であることを特徴とする液晶パネルの駆動方法。

10

【請求項7】

前記ゲート電極制御器が奇数行のTFT画素ユニットに走査信号を提供したときには、前記第1のスイッチ部材が導通されるとともに第2のスイッチ部材が遮断され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第1のデータ線を介して奇数行におけるTFT画素ユニットにデータ信号を提供し、

前記ゲート電極制御器が偶数行のTFT画素ユニットに走査信号を提供したときには、前記第1のスイッチ部材が遮断されるとともに第2のスイッチ部材が導通され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第2のデータ線を介して偶数行におけるTFT画素ユニットにデータ信号を提供することを特徴とする請求項6に記載の液晶パネルの駆動方法。

20

【請求項8】

前記第1のスイッチ部材及び第2のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第1のスイッチ部材及び第2のスイッチ部材が導通又は遮断されることを特徴とする請求項6に記載の液晶パネルの駆動方法。

【請求項9】

前記第1のスイッチ部材及び第2のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第1のスイッチ部材及び第2のスイッチ部材が導通又は遮断されることを特徴とする請求項7に記載の液晶パネルの駆動方法。

【請求項10】

前記第1のスイッチ部材は第1のMOSトランジスタであり、前記第2のスイッチ部材は第2のMOSトランジスタであり、

前記第1のMOSトランジスタにおいて、ゲート電極は第1のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第1のデータ線に接続され、

前記第2のMOSトランジスタにおいて、ゲート電極は第2のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第2のデータ線に接続されることを特徴とする請求項9に記載の液晶パネルの駆動方法。

30

【請求項11】

対向に配置されたカラーフィルタ基板及びTFTアレイ基板と、両基板間に配置された液晶層とを備えた液晶パネルを有し、前記液晶パネルの駆動回路は、 m 行 $\times$ n 列のTFT画素ユニットが配布されているガラス基板と、ゲート電極制御器と、ソース電極制御器と、タイミング制御器と、前記TFT画素ユニットの行列間に配置されている m 本の走査線及び $2n$ 本のデータ線とを備える液晶表示装置であって、

前記タイミング制御器は、前記ゲート電極制御器及びソース電極制御器にタイミング信号を提供し、

毎行のTFT画素ユニットには1本の走査線が接続され、 m 本の走査線は前記ゲート電極制御器に接続され、前記ゲート電極制御器は、 m 本の走査線を介して m 行のTFT画素ユニットに走査信号を提供し、

40

50

毎列のＴＦＴ画素ユニットには第１のデータ線及び第２のデータ線が対応して設けられ、毎列における奇数行のＴＦＴ画素ユニットは前記第１のデータ線に接続され、毎列における偶数行のＴＦＴ画素ユニットは前記第２のデータ線に接続され、前記第１のデータ線と第２のデータ線とは、それぞれ第１のスイッチ部材と第２のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び $2n$ 本のデータ線を介して n 列のＴＦＴ画素ユニットにデータ信号を提供し、 m 及び n は、いずれもゼロより大きい整数であることを特徴とする液晶表示装置。

【請求項１２】

前記ゲート電極制御器が奇数行のＴＦＴ画素ユニットに走査信号を提供したときには、前記第１のスイッチ部材が導通されるとともに第２のスイッチ部材が遮断され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第１のデータ線を介して奇数行におけるＴＦＴ画素ユニットにデータ信号を提供し、

10

前記ゲート電極制御器が偶数行のＴＦＴ画素ユニットに走査信号を提供したときには、前記第１のスイッチ部材が遮断されるとともに第２のスイッチ部材が導通され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第２のデータ線を介して偶数行におけるＴＦＴ画素ユニットにデータ信号を提供することを特徴とする請求項１１に記載の液晶表示装置。

【請求項１３】

前記第１のスイッチ部材及び第２のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第１のスイッチ部材及び第２のスイッチ部材が導通又は遮断されることを特徴とする請求項１１に記載の液晶表示装置。

20

【請求項１４】

前記第１のスイッチ部材及び第２のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第１のスイッチ部材及び第２のスイッチ部材が導通又は遮断されることを特徴とする請求項１２に記載の液晶表示装置。

【請求項１５】

前記第１のスイッチ部材は第１のＭＯＳトランジスタであり、前記第２のスイッチ部材は第２のＭＯＳトランジスタであり、

前記第１のＭＯＳトランジスタにおいて、ゲート電極は第１のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第１のデータ線に接続され、

30

前記第２のＭＯＳトランジスタにおいて、ゲート電極は第２のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第２のデータ線に接続されることを特徴とする請求項１４に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、液晶表示技術分野に関し、特に液晶表示装置における液晶パネルの駆動回路、駆動方法及び該駆動回路を備える液晶表示装置に関するものである。

40

【背景技術】

【０００２】

液晶表示装置（Liquid Crystal Display、ＬＣＤ）は、超薄型の平面表示設備であり、所定量のカラーまたは白黒の画素からなり、光源または反射面の前方に配置されて構成される。液晶表示装置は、低電力消費、高画質、小型化、軽量化という特点により、人気の表示装置となった。現在の液晶表示装置は主に薄膜トランジスタ（Thin Film Transistor、ＴＦＴ）液晶表示装置であり、液晶パネルは液晶表示装置の重要な部材である。液晶パネルは、一般に対向に配置されたカラーフィルタ基板及びＴＦＴアレイ基板と、両基板間に配置された液晶層とを備える。平面表示技術が発展するにしたがって、人々の輝度、

50

彩度、解像度、視角、更新速度などのような画質に対する要求が高まっている。また、画質の向上は、パネルの電力消費及び製造コストに対して大きく影響している。パネルの電力消費及び製造コストの低減のために、パネル製造業者らは新技術の開発及び新材料の探索に注力している。液晶パネルの電力消費は、液晶の駆動電圧及び信号の頻度に依存し、液晶の駆動電圧が大きく、信号の頻度が高いほど、パネルの電力消費は大きくなるので、パネルの電力消費を低減するために、パネル製造業者らは低電圧で液晶を駆動することができることを探索している。また、信号の頻度は、主にパネルの解像度及び画面の更新速度に依存する。

【0003】

図1の従来の液晶パネルの駆動回路の構造図に示したように、ガラス基板1に m 行 $\times$ n 列のTFT画素ユニット2が配布されており、TFT画素ユニット2の行列間に m 本の走査線 G_i 及び n 本のデータ線 D_j が配置されており、 i 本目の走査線は、それに対応して接続された i 行目におけるTFT画素ユニット2を制御し、 j 本目のデータ線は、それに対応して接続された j 列目におけるTFT画素ユニット2を制御する。 m 本の走査線 G_i は、ゲート電極制御器3に接続され、かつタイミング制御器5の制御によってTFT画素ユニット2アレイへの走査信号を提供し、 n 本のデータ線 D_j は、ソース電極制御器4における n 個のソース電極駆動チップ S_j に1対1対応で接続され、かつタイミング制御器5の制御によってTFT画素ユニット2アレイへのデータ信号を提供する。これらの構造のTFTアレイ基板の駆動回路が作動するときには、 m 本の走査線 G_i はTFT画素ユニット2を一行ずつ順次に起動し、このときに n 本のデータ線 D_j は対応する行のTFT画素ユニット2にデータ信号を提供する。毎データ線は一行におけるTFT画素ユニット2の全体にデータ信号を逐次提供する必要があるため、信号の充電頻度が高まって液晶パネルの電力消費が大きくなってしまふ。また、 $i = 1, 2, 3, \dots, m$ であり、 $j = 1, 2, 3, \dots, n$ である。

【0004】

信号の充電頻度を低くして液晶パネルの電力消費を減少するために、従来の方法ではダブル型のデータ線を用いる駆動回路を採用し、図2を参照すれば、図1に示した駆動回路との相違は、ダブル型のデータ線を用いる駆動回路において、毎列のTFT画素ユニット2に2本のデータ線 D_{j1} 及び D_{j2} が対応して配置されていることである。一方のデータ線 D_{j1} はその列における奇数行のあらゆるTFT画素ユニット2に接続し、そのデータ線 D_{j1} はソース電極駆動チップ S_{j1} を介してソース電極制御器4に接続されている。他方のデータ線 D_{j2} はその列における偶数行のあらゆるTFT画素ユニット2に接続し、そのデータ線 D_{j2} はソース電極駆動チップ S_{j2} を介してソース電極制御器4に接続されている。これらの構造のTFTアレイ基板の駆動回路が作動するときには、毎列のTFT画素ユニット2に対しては、2本のデータ線で交互の奇数行と偶数行とのTFT画素ユニット2にデータ信号を提供することで、信号の充電頻度を低下させて液晶パネルの電力消費を減少させる。しかし、これらの駆動回路では、ソース電極制御器4におけるソース電極駆動チップ S_{j1} 、 S_{j2} が倍に増えるので、ソース電極制御器4の設計及び製造の困難度が増大されることにより、液晶パネルの製造コストが高まってしまふ。

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明は、上記のような事情に鑑みなされたものであって、データ線の信号の充電頻度を低下して液晶パネルの電力消費を減少するとともに、駆動チップの使用数量を低減して駆動回路の設計及び製造の困難度を低下することにより、製造コストを節約することができる液晶パネルの駆動回路、駆動方法及び該駆動回路を備える液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

上述した問題を解決するため、本発明は、 m 行 $\times$ n 列のTFT画素ユニットが配布され

10

20

30

40

50

ているガラス基板と、ゲート電極制御器と、ソース電極制御器と、タイミング制御器と、前記 T F T 画素ユニットの行列間に配置されている m 本の走査線及び 2 n 本のデータ線とを備える液晶パネルの駆動回路を提供する。前記タイミング制御器は、前記ゲート電極制御器及びソース電極制御器にタイミング信号を提供し、毎行の T F T 画素ユニットには 1 本の走査線が接続され、m 本の走査線は前記ゲート電極制御器に接続され、前記ゲート電極制御器は、m 本の走査線を介して m 行の T F T 画素ユニットに走査信号を提供し、毎列の T F T 画素ユニットには第 1 のデータ線及び第 2 のデータ線が対応して設けられ、毎列における奇数行の T F T 画素ユニットは前記第 1 のデータ線に接続され、毎列における偶数行の T F T 画素ユニットは前記第 2 のデータ線に接続され、前記第 1 のデータ線と第 2 のデータ線とは、それぞれ第 1 のスイッチ部材と第 2 のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び 2 n 本のデータ線を介して n 列の T F T 画素ユニットにデータ信号を提供し、m 及び n は、いずれもゼロより大きい整数である。

10

20

30

40

50

【 0 0 0 7 】

また、前記ゲート電極制御器が奇数行の T F T 画素ユニットに走査信号を提供したときには、前記第 1 のスイッチ部材が導通されるとともに第 2 のスイッチ部材が遮断され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び毎列における第 1 のデータ線を介して奇数行における T F T 画素ユニットにデータ信号を提供し、前記ゲート電極制御器が偶数行の T F T 画素ユニットに走査信号を提供したときには、前記第 1 のスイッチ部材が遮断されるとともに第 2 のスイッチ部材が導通され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び毎列における第 2 のデータ線を介して偶数行における T F T 画素ユニットにデータ信号を提供する。

【 0 0 0 8 】

また、前記第 1 のスイッチ部材及び第 2 のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第 1 のスイッチ部材及び第 2 のスイッチ部材が導通又は遮断される。

【 0 0 0 9 】

また、前記第 1 のスイッチ部材は第 1 の M O S トランジスタであり、前記第 2 のスイッチ部材は第 2 の M O S トランジスタであり、前記第 1 の M O S トランジスタにおいて、ゲート電極は第 1 のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第 1 のデータ線に接続され、前記第 2 の M O S トランジスタにおいて、ゲート電極は第 2 のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第 2 のデータ線に接続される。

【 0 0 1 0 】

また、上述した問題を解決するため、本発明は、タイミング制御器によってタイミング信号をゲート電極制御器及びソース電極制御器に提供するステップと、ゲート電極制御器によって走査信号を m 行の T F T 画素ユニットの毎行に逐次提供するステップと、ソース電極制御器によってデータ信号を n 列の T F T 画素ユニットに提供するステップを含む液晶パネルの駆動方法を提供する。毎列の T F T 画素ユニットには第 1 のデータ線及び第 2 のデータ線が対応して設けられ、毎列における奇数行の T F T 画素ユニットは前記第 1 のデータ線に接続され、毎列における偶数行の T F T 画素ユニットは前記第 2 のデータ線に接続され、前記第 1 のデータ線と第 2 のデータ線とは、それぞれ第 1 のスイッチ部材と第 2 のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続され、前記ソース電極制御器は、n 個のソース電極駆動チップ及び 2 n 本のデータ線を介して n 列の T F T 画素ユニットにデータ信号を提供し、m 及び n は、いずれもゼロより大きい整数である。

【 0 0 1 1 】

また、前記ゲート電極制御器が奇数行の T F T 画素ユニットに走査信号を提供したときには、前記第 1 のスイッチ部材が導通されるとともに第 2 のスイッチ部材が遮断され、前

記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第1のデータ線を介して奇数行におけるTFT画素ユニットにデータ信号を提供し、前記ゲート電極制御器が偶数行のTFT画素ユニットに走査信号を提供したときには、前記第1のスイッチ部材が遮断されるとともに第2のスイッチ部材が導通され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第2のデータ線を介して偶数行におけるTFT画素ユニットにデータ信号を提供する。

【0012】

また、前記第1のスイッチ部材及び第2のスイッチ部材はそれぞれ前記タイミング制御器に接続され、前記タイミング制御器の制御によって前記第1のスイッチ部材及び第2のスイッチ部材が導通又は遮断される。

10

【0013】

また、前記第1のスイッチ部材は第1のMOSトランジスタであり、前記第2のスイッチ部材は第2のMOSトランジスタであり、前記第1のMOSトランジスタにおいて、ゲート電極は第1のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第1のデータ線に接続され、前記第2のMOSトランジスタにおいて、ゲート電極は第2のクロック線を介して前記タイミング制御器に接続され、ソース電極は前記ソース電極駆動チップに接続され、ドレイン電極は前記第2のデータ線に接続される。

【0014】

また、上述した問題を解決するため、本発明は、対向に配置されたカラーフィルタ基板及びTFTアレイ基板と、両基板間に配置された液晶層とを備えた液晶パネルを有し、前記液晶パネルの駆動回路は、 m 行 $\times$ n 列のTFT画素ユニットが配布されているガラス基板と、ゲート電極制御器と、ソース電極制御器と、タイミング制御器と、前記TFT画素ユニットの行列間に配置されている m 本の走査線及び $2n$ 本のデータ線とを備える液晶表示装置を提供する。前記液晶パネルの駆動回路は、上述したような駆動回路を適用する。

20

【発明の効果】

【0015】

従来技術と比べれば、本発明液晶パネルの駆動回路において、同一の列のTFT画素ユニットに対して、2つのスイッチ部材で2本のデータ線をそれぞれ同一のソース電極駆動チップに接続し、スイッチ部材の選択によってソース電極駆動チップのデータ信号を第1のデータ線を介して奇数行におけるTFT画素ユニットに提供、または、第2のデータ線を介して偶数行におけるTFT画素ユニットに提供することにより、データ線の信号の充電頻度を低下して液晶パネルの電力消費を減少するとともに、ソース電極駆動チップの使用数量を低減して駆動回路の設計及び製造の困難度を低下することにより、製造コストを節約することができる。

30

【図面の簡単な説明】

【0016】

【図1】従来の液晶パネルの駆動回路の構造を示す図である。

【図2】従来の別の液晶パネルの駆動回路の構造を示す図である。

【図3】本発明の実施形態に係る液晶パネルの駆動回路の構造を示す図である。

40

【図4】図3に示した駆動回路の駆動シーケンス図である。

【発明を実施するための形態】

【0017】

上記の従来技術における問題を解決するための本発明に係る液晶パネルの駆動回路は、 m 行 $\times$ n 列のTFT画素ユニットが配布されているガラス基板と、ゲート電極制御器と、ソース電極制御器と、タイミング制御器と、前記TFT画素ユニットの行列間に配置されている m 本の走査線及び $2n$ 本のデータ線とを備える。前記タイミング制御器は、前記ゲート電極制御器及びソース電極制御器にタイミング信号を提供する。毎行のTFT画素ユニットには1本の走査線が接続され、 m 本の走査線は前記ゲート電極制御器に接続され、前記ゲート電極制御器は、 m 本の走査線を介して m 行のTFT画素ユニットに走査信号を

50

提供する。毎列のＴＦＴ画素ユニットには第１のデータ線及び第２のデータ線が対応して設けられ、毎列における奇数行のＴＦＴ画素ユニットは前記第１のデータ線に接続され、毎列における偶数行のＴＦＴ画素ユニットは前記第２のデータ線に接続され、前記第１のデータ線と第２のデータ線とは、それぞれ第１のスイッチ部材と第２のスイッチ部材とによってソース電極制御器に設けられている同一のソース電極駆動チップに接続される。前記ソース電極制御器は、 n 個のソース電極駆動チップ及び $2n$ 本のデータ線を介して n 列のＴＦＴ画素ユニットにデータ信号を提供する。 m 及び n は、いずれもゼロより大きい整数である。

【００１８】

前記ゲート電極制御器が奇数行のＴＦＴ画素ユニットに走査信号を提供したときには、前記第１のスイッチ部材が導通されるとともに第２のスイッチ部材が遮断され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第１のデータ線を介して奇数行におけるＴＦＴ画素ユニットにデータ信号を提供する。前記ゲート電極制御器が偶数行のＴＦＴ画素ユニットに走査信号を提供したときには、前記第１のスイッチ部材が遮断されるとともに第２のスイッチ部材が導通され、前記ソース電極制御器は、 n 個のソース電極駆動チップ及び毎列における第２のデータ線を介して偶数行におけるＴＦＴ画素ユニットにデータ信号を提供する。

10

【００１９】

上述の液晶パネルの駆動回路によれば、データ線の信号の充電頻度を低下して液晶パネルの電力消費を減少するとともに、駆動チップの使用数量を低減して駆動回路の設計及び製造の困難度を低下することにより、製造コストを節約することができる。

20

【００２０】

以下、図面を参照しながら本発明の具体的な実施例についてより詳細に説明する。

【００２１】

図３に示したように、本実施例に係る液晶パネルの駆動回路は、 m 行× n 列のＴＦＴ画素ユニット２が配布されているガラス基板１と、ゲート電極制御器３と、ソース電極制御器４と、タイミング制御器５と、前記ＴＦＴ画素ユニット２の行列間に配置されている m 本の走査線 G_i 及び $2n$ 本のデータ線 D_{j1} 及び D_{j2} とを備える。前記タイミング制御器５は、前記ゲート電極制御器３及びソース電極制御器４にタイミング信号を提供する。 i 行目のＴＦＴ画素ユニット２には i 本目の走査線 G_i が接続され、 m 本の走査線は前記ゲート電極制御器３に接続され、前記ゲート電極制御器３は、 m 本の走査線を介して m 行のＴＦＴ画素ユニット２に走査信号を提供する。 j 列目のＴＦＴ画素ユニット２には第１のデータ線 D_{j1} 及び第２のデータ線 D_{j2} が対応して設けられ、 j 列目における奇数行のＴＦＴ画素ユニット２には前記第１のデータ線 D_{j1} が接続され、 j 列目における偶数行のＴＦＴ画素ユニット２には前記第２のデータ線 D_{j2} が接続され、前記第１のデータ線 D_{j1} と第２のデータ線 D_{j2} とはそれぞれ第１のスイッチ部材 Q_{j1} と第２のスイッチ部材 Q_{j2} とによってソース電極制御器４に設けられている同一のソース電極駆動チップ S_j に接続されている。前記ソース電極制御器４は、 n 個のソース電極駆動チップ S_j 及び $2n$ 本のデータ線 D_{j1} 及び D_{j2} を介して n 列のＴＦＴ画素ユニット２にデータ信号を提供する。 m 及び n は、いずれもゼロより大きい整数であり、 $i = 1, 2, 3, \dots, m$ であり、 $j = 1, 2, 3, \dots, n$ である。

30

40

【００２２】

本実施例において、第１のスイッチ部材 Q_{j1} 及び第２のスイッチ部材 Q_{j2} はそれぞれタイミング制御器５に接続され、タイミング制御器５の制御によって第１のスイッチ部材 Q_{j1} 及び第２のスイッチ部材 Q_{j2} が導通又は遮断される。具体的には、第１のスイッチ部材 Q_{j1} は第１のＭＯＳトランジスタであり、第２のスイッチ部材 Q_{j2} は第２のＭＯＳトランジスタである。第１のＭＯＳトランジスタにおいて、ゲート電極は第１のクロック線 CLK_1 を介してタイミング制御器５に接続され、ソース電極はソース電極駆動チップ S_j に接続され、ドレイン電極は第１のデータ線 D_{j1} に接続される。第２のＭＯＳトランジスタにおいて、ゲート電極は第２のクロック線 CLK_2 を介してタイミング制

50

御器 5 に接続され、ソース電極はソース電極駆動チップ S_j に接続され、ドレイン電極は第 2 のデータ線 D_{j2} に接続される。

【0023】

上記したような液晶パネルの駆動回路の駆動方法は、タイミング制御器 5 によってタイミング信号をゲート電極制御器 3 及びソース電極制御器 4 に提供するステップと、ゲート電極制御器 3 によって走査信号を m 行の TFT 画素ユニット 2 の毎行に逐次提供するステップと、ソース電極制御器 4 によってデータ信号を n 列の TFT 画素ユニット 2 に提供するステップとを含む。

【0024】

そのデータ信号を提供するステップにおいて、ゲート電極制御器 3 が奇数行の TFT 画素ユニット 2 に走査信号を提供したときには、タイミング制御器 5 が、第 1 のクロック線 CLK 1 及び第 2 クロック線 CLK 2 を介して第 1 のスイッチ部材 Q_{j1} が導通されるとともに第 2 のスイッチ部材 Q_{j2} が遮断されるように制御することにより、ソース電極制御器 4 がソース電極駆動チップ S_j を介して第 1 のデータ線 D_{j1} に接続されて奇数行の TFT 画素ユニット 2 にデータ信号を提供し、ゲート電極制御器 3 が偶数行の TFT 画素ユニット 2 に走査信号を提供したときには、タイミング制御器 5 が、第 1 のクロック線 CLK 1 及び第 2 クロック線 CLK 2 を介して第 1 のスイッチ部材 Q_{j1} が遮断されるとともに第 2 のスイッチ部材 Q_{j2} が導通されるように制御することにより、ソース電極制御器 4 がソース電極駆動チップ S_j を介して第 2 のデータ線 D_{j2} に接続されて偶数行の TFT 画素ユニット 2 にデータ信号を提供する。

10

20

【0025】

図 4 に示した前記駆動回路の駆動シーケンス図において、CLK 1 と CLK 2 とは第 1 のクロック線と第 2 のクロック線との信号波形を表し、STV はトリガ信号を表し、 $G_1 \sim G_3$ は 1 本目から 3 本目の走査線の波形を表す。図 4 では、1 本目から 3 本目の走査線の波形のみを図示しているが、ゲート電極制御器 3 は m 本の走査線 G_i の毎行を逐次起動する。図 4 において、第 1 のクロック線が高レベルである場合は、奇数行に対応する走査線が起動され、第 2 クロック線が高レベルである場合は、偶数行に対応する走査線が起動される。

【0026】

本実施例に係る液晶表示装置は、対向に配置されたカラーフィルタ基板及び TFT アレイ基板と、両基板間に配置された液晶層とを備えた液晶パネルを有する。TFT アレイ基板には m 行 $\times$ n 列の TFT 画素ユニットが配布されており、各 TFT 画素ユニットは第 1、第 2 及び第 3 の色（赤、緑、青の 3 つの色）のうちの 1 つに対応し、前記液晶パネルの駆動回路は、上述したような駆動回路及び駆動方法を適用する。

30

【0027】

よって、本発明に係る液晶パネルの駆動回路において、同一の列の TFT 画素ユニットに対して、2 つのスイッチ部材で 2 本のデータ線をそれぞれ同一のソース電極駆動チップに接続し、スイッチ部材の選択によってソース電極駆動チップのデータ信号を第 1 のデータ線を介して奇数行における TFT 画素ユニットに提供、または、第 2 のデータ線を介して偶数行における TFT 画素ユニットに提供することにより、データ線の信号の充電頻度を低下して液晶パネルの電力消費を減少するとともに、ソース電極駆動チップの使用数量を低減して駆動回路の設計及び製造の困難度を低下することにより、製造コストを節約することができる。

40

【0028】

また、本明細書において、「第 1」及び「第 2」のような用語は一方の実体または操作と他方の実体または操作とを区別するためのものであり、これらの実体または操作間における関係又は順序を要求または暗示するものではない。また、「備える」、「含む」の用語またはその変形の用語は非排他性の包含をカバーするためのものであるので、明記以外の要素も含むことができる。また、特に限定しなかった場合は、「一個・・・を含む」の形で限定された要素は、該要素の過程、方法、物品または設備に存在する他の要素も含む

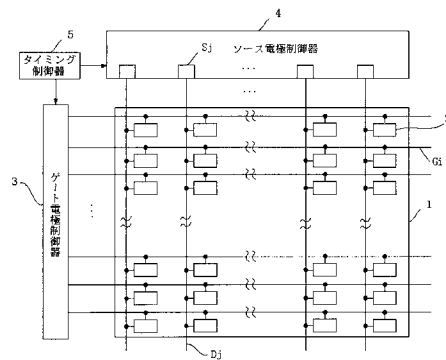
50

ことができる。

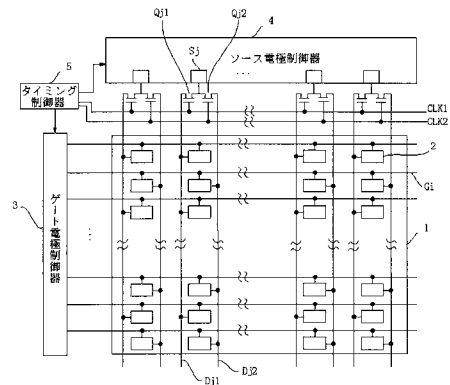
【 0 0 2 9 】

以上は、本発明の具体的な実施形態に対する説明にすぎず、当業者ならば、この発明の要旨を逸脱しない範囲での設計の変更等があってもこの発明に含まれることは勿論である。

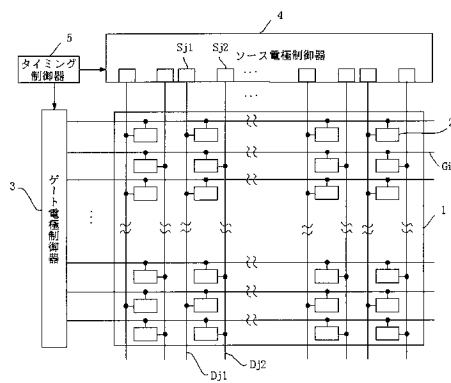
【 図 1 】



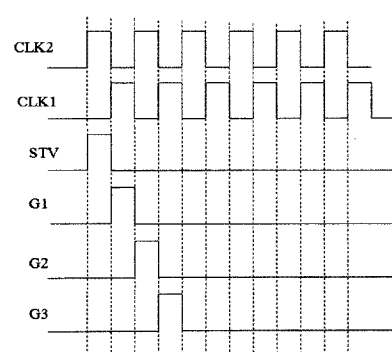
【 図 3 】



【 図 2 】



【 図 4 】



【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/088189		
A. CLASSIFICATION OF SUBJECT MATTER				
G09G 3/36 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) IPC: G09G 3/36; G02F 1/13+				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS; VEN: timing, line?, gate, clock, scan+, double, row, source, data, odd, second, switch+, pixel?, shenzhen huaxing optoelectronic technology co., ltd.				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
X	CN 102707524 A (BEIJING BOE DISPLAY TECHNOLOGY CO LTD et al.) 03 October 2012 (03.10.2012) description, paragraphs [0033]-[0043] and figures 1 and 2	1-15		
X	CN 101303840 A (SHANGHAI GUANGDIAN PHOTOELECTRON CO LTD) 12 November 2008 (12.11.2008) description, page 3 and figures 2 and 3	1-15		
A	CN 103185996 A (SHANGHAI AVIC OPTOELECTRONICS CO LTD) 03 July 2013 (03.07.2013) the whole document	1-15		
A	US 2007290981 A1 (LG PHILIPS LCD CO LTD) 20 December 2007 (20.12.2007) the whole document	1-15		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table border="0"> <tr> <td style="vertical-align: top;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 22 August 2014		Date of mailing of the international search report 02 September 2014		
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer LI, Jun Telephone No. (86-10) 62085773		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/088189

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102707524 A	03.10.2012	WO 2013163883 A1	07.11.2013
CN 101303840 A	12.11.2008	None	
CN 103185996 A	03.07.2013	None	
US 2007290981 A1	20.12.2007	KR 20070120276 A	24.12.2007
		DE 102006057583 A1	27.12.2007
		JP 2007334283 A	27.12.2007
		US 7750885 B2	06.07.2010
		JP 4597939 B2	15.12.2010
		KR 1244656 B1	18.03.2013

国际检索报告

国际申请号

PCT/CN2013/088189

A. 主题的分类		
G09G 3/36(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G09G3/36, G02F1/13+		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNABS;VEN:数据线, 扫描, 时序, 时钟, 栅极, 双数据线, 第二数据线, 奇数行, 源极线, 源线, 像素, 开关, 深圳市华星光电, timing, line?, gate, clock, scan+, double, row, source, data, odd, second, switch+, pixel?,		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102707524 A (京东方科技集团股份有限公司等) 2012年 10月 03日 (2012 - 10 - 03) 说明书33-43段和附图1-2	1-15
X	CN 101303840 A (上海广电光电子有限公司) 2008年 11月 12日 (2008 - 11 - 12) 说明书第3页和附图2-3	1-15
A	CN 103185996 A (上海中航光电子有限公司) 2013年 7月 03日 (2013 - 07 - 03) 全文	1-15
A	US 2007290981 A1 (LG PHILIPS LCD CO LTD) 2007年 12月 20日 (2007 - 12 - 20) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 8月 22日		2014年 9月 02日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		李军
传真号 (86-10)62019451		电话号码 (86-10)62085773

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/088189

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	102707524	A	2012年 10月 03日	WO 2013163883 A1	2013年 11月 07日
CN	101303840	A	2008年 11月 12日	无	
CN	103185996	A	2013年 7月 03日	无	
US	2007290981	A1	2007年 12月 20日	KR 20070120276 A	2007年 12月 24日
				DE 102006057583 A1	2007年 12月 27日
				JP 2007334283 A	2007年 12月 27日
				US 7750885 B2	2010年 7月 06日
				JP 4597939 B2	2010年 12月 15日
				KR 1244656 B1	2013年 3月 18日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

专利名称(译)	液晶面板的驱动电路，驱动方法和液晶显示装置		
公开(公告)号	JP2016539365A	公开(公告)日	2016-12-15
申请号	JP2016529426	申请日	2013-11-29
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲セン▼市华星光电技术有限公司		
[标]发明人	徐向陽		
发明人	徐 向陽		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3688 G09G3/3648 G09G2310/0297		
FI分类号	G09G3/36 G09G3/20.623.R G09G3/20.623.U G09G3/20.623.V G09G3/20.611.A		
F-TERM分类号	5C006/AA22 5C006/AC21 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC23 5C006/BF24 5C006/BF34 5C006/FA43 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD22 5C080/DD26 5C080/DD27 5C080/JJ02 5C080/JJ04		
代理人(译)	乙木聰		
优先权	201310606936.4 2013-11-25 CN		
外部链接	Espacenet		

摘要(译)

驱动电路包括 $m \times n$ 个TFT像素单元，栅极驱动器，源极驱动器， m 条扫描线和 $2n$ 条数据线。每行TFT像素单元连接到扫描线，并且 m 条扫描线连接到栅极驱动器，栅极驱动器通过 m 条扫描线为 m 行TFT像素单元提供扫描信号。第一数据线和第二数据线设置到TFT像素单元的每一列。TFT像素单元的奇数行连接到第一数据线，并且TFT像素单元的偶数行连接到第二数据线。第一和第二数据线分别通过第一开关单元和第二开关单元连接到设置在源极驱动器中的一个源极驱动芯片。驱动电路可以降低LCD面板的功耗，降低所应用的源极驱动芯片的数量，并降低生产成本。

