

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-537676
(P2016-537676A)

(43) 公表日 平成28年12月1日(2016.12.1)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H192
GO2F 1/1337 (2006.01)	GO2F 1/1337	2H290

審査請求 有 予備審査請求 未請求 (全 17 頁)

(21) 出願番号 特願2016-529453 (P2016-529453)
 (86) (22) 出願日 平成26年1月22日 (2014.1.22)
 (85) 翻訳文提出日 平成28年5月23日 (2016.5.23)
 (86) 国際出願番号 PCT/CN2014/071159
 (87) 国際公開番号 W02015/096258
 (87) 国際公開日 平成27年7月2日 (2015.7.2)
 (31) 優先権主張番号 201310733624.X
 (32) 優先日 平成25年12月26日 (2013.12.26)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515204720
 深▲セン▼市華星光電技術有限公司
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号
 (74) 代理人 100107847
 弁理士 大概 聡
 (72) 発明者 羅 時勳
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号
 (72) 発明者 郭 晋波
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号
 (72) 発明者 黄 世師
 中華人民共和國広東省深▲セン▼市光明新
 区塘明大道9-2号

最終頁に続く

(54) 【発明の名称】 画素構造

(57) 【要約】

本発明に係る画素構造10は、薄膜トランジスタ基板20、カラーフィルタ基板30及び液晶層40を備える。薄膜トランジスタ基板20は、第1透明基板22及び画素電極24を備える。カラーフィルタ基板30は、第2透明基板32及び共通電極34を備える。画素電極24は、第1サブ画素電極26及び第2サブ画素電極28を備える。共通電極34は、第1サブ共通電極36及び第2サブ共通電極38を備える。第1サブ画素電極26と第1サブ共通電極36とは第1電圧差を有する。第2サブ画素電極28と第2サブ共通電極38とは第2電圧差を有する。第1電圧差は第2電圧差より大きいか又は小さい。

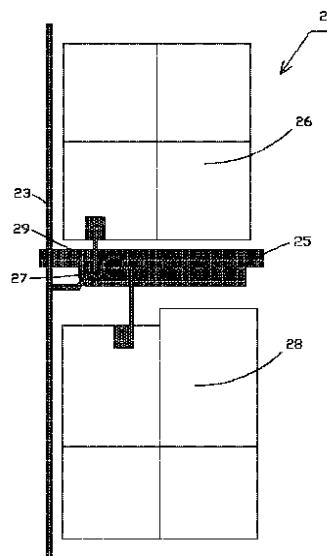


图4 / FIG. 4

【特許請求の範囲】

【請求項 1】

薄膜トランジスタ基板と、該薄膜トランジスタ基板と対向するように配置されるカラーフィルタ基板と、前記薄膜トランジスタ基板と前記カラーフィルタ基板との間に配置される液晶層とを備える画素構造であって、

前記薄膜トランジスタ基板は、第 1 透明基板と、前記カラーフィルタ基板に向ける前記第 1 透明基板の一側に設けられる画素電極とを備え、前記カラーフィルタ基板は、第 2 透明基板と、前記薄膜トランジスタ基板に向ける該第 2 透明基板の一側に設けられる共通電極とを備え、前記画素電極は第 1 サブ画素電極及び第 2 サブ画素電極を備え、前記共通電極は第 1 サブ共通電極及び第 2 サブ共通電極を備え、前記第 1 サブ画素電極と前記第 1 サブ共通電極とは第 1 電圧差を有し、前記第 2 サブ画素電極と前記第 2 サブ共通電極とは第 2 電圧差を有し、前記第 1 電圧差は前記第 2 電圧差より大きいか或いは小さいことを特徴とする画素構造。

10

【請求項 2】

前記薄膜トランジスタ基板は前記第 1 透明基板に配置されるデータ線及びゲート電極線をさらに備え、前記データ線と前記ゲート電極線とによって 1 個の画素領域が形成され、前記画素領域は第 1 サブ画素領域及び第 2 サブ画素領域を含み、前記第 1 サブ画素電極は前記第 1 サブ画素領域に位置し、前記第 2 サブ画素電極は前記第 2 サブ画素領域に位置し、前記画素構造は、前記第 1 透明基板と前記第 2 透明基板との間に形成されかつ充電後に前記第 1 サブ画素領域に恒常の駆動電圧を提供する第 1 蓄積容量と、前記第 1 透明基板と前記第 2 透明基板との間に形成されかつ充電後に前記第 2 サブ画素領域に恒常の駆動電圧を提供する第 2 蓄積容量とをさらに備え、前記第 1 サブ画素電極と前記第 1 サブ共通電極とは前記第 1 サブ画素領域の第 1 液晶容量を構成し、前記第 2 サブ画素電極と前記第 2 サブ共通電極とは前記第 2 サブ画素領域の第 2 液晶容量を構成することを特徴とする請求項 1 に記載の画素構造。

20

【請求項 3】

前記薄膜トランジスタ基板は、前記第 1 透明基板に形成される第 1 薄膜トランジスタ及び第 2 薄膜トランジスタをさらに備え、前記第 1 薄膜トランジスタは、第 1 ゲート電極、第 1 ソース電極及び第 1 ドレイン電極を有し、前記第 2 薄膜トランジスタは、第 2 ゲート電極、第 2 ソース電極及び第 2 ドレイン電極を有し、前記第 1 ゲート電極は前記ゲート電極線に電気接続され、前記第 1 ソース電極は前記データ線に電気接続され、前記第 1 ドレイン電極は前記第 1 サブ画素電極、前記第 1 蓄積容量にそれぞれ電気接続され、前記第 2 ゲート電極は前記ゲート電極線に電気接続され、前記第 2 ソース電極は前記データ線に電気接続され、前記第 2 ドレイン電極は前記第 2 サブ画素電極、前記第 2 蓄積容量に電気接続されることを特徴とする請求項 2 に記載の画素構造。

30

【請求項 4】

前記第 1、第 2 サブ共通電極はいずれも、成膜工程、フォトリソグラフ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、前記第 1、第 2 サブ画素電極はいずれも、成膜工程、フォトリソグラフ塗布工程、露光工程、現像工程及びエッチング工程によって形成されることを特徴とする請求項 1 に記載の画素構造。

40

【請求項 5】

前記第 1 サブ共通電極は櫛状を呈し、該第 1 サブ共通電極は、第 1 櫛本体と、一端が該第 1 櫛本体に連結される複数の第 1 櫛歯とを備え、前記第 2 サブ共通電極は櫛状を呈し、該第 2 サブ共通電極は、第 2 櫛本体と、一端が該第 2 櫛本体に連結される複数の第 2 櫛歯とを備え、前記第 1 櫛歯と前記第 2 櫛歯とは交互に配置されることを特徴とする請求項 1 に記載の画素構造。

【請求項 6】

前記第 1 サブ画素電極と前記第 1 サブ共通電極とに印加される駆動電圧は矩形波の交流であり、前記第 2 サブ画素電極と前記第 2 サブ共通電極とに印加される駆動電圧は矩形波の交流であることを特徴とする請求項 1 に記載の画素構造。

50

【請求項 7】

前記第 1、第 2 サブ共通電極に駆動電圧を印加するとき、前記第 1 サブ共通電極と前記第 2 サブ共通電極とが異なる電位を有することにより、前記第 1 電圧差は前記第 2 電圧差より大きくなるか或いは小さくなることを特徴とする請求項 6 に記載の画素構造。

【請求項 8】

前記画素構造は 8 個のドメイン設計を採用し、8 個のドメインのうち 4 個のドメインは前記第 1 サブ画素領域に位置し、他の 4 個のドメインは前記第 2 サブ画素領域に位置することを特徴とする請求項 2 に記載の画素構造。

【請求項 9】

前記第 1 透明基板はガラス基板又はプラスチック基板であり、前記第 2 透明基板はガラス基板又はプラスチック基板であることを特徴とする請求項 1 に記載の画素構造。

10

【請求項 10】

前記薄膜トランジスタ基板は前記第 1 透明基板に形成される第 3 薄膜トランジスタをさらに備え、前記第 3 薄膜トランジスタは、第 3 ゲート電極、第 3 ソース電極及び第 3 ドレイン電極を有し、前記第 3 ゲート電極は前記ゲート電極線に電気接続され、前記第 3 ソース電極は前記データ線に電気接続され、前記第 3 ドレイン電極はそれぞれ第 1 サブ画素電極、第 2 サブ画素電極、第 1 蓄積容量、第 2 蓄積容量に電気接続されることを特徴とする請求項 2 に記載の画素構造。

【請求項 11】

薄膜トランジスタ基板と、前記薄膜トランジスタ基板と対向するように配置されるカラーフィルタ基板と、前記薄膜トランジスタ基板と前記カラーフィルタ基板との間に配置される液晶層とを備える画素構造であって、

20

前記薄膜トランジスタ基板は、第 1 透明基板と、該第 1 透明基板の、前記カラーフィルタ基板に向ける側に設けられる画素電極とを備え、前記カラーフィルタ基板は、第 2 透明基板と、該第 2 透明基板の、前記薄膜トランジスタ基板に向ける側に設けられる共通電極とを備え、前記画素電極は第 1 サブ画素電極及び第 2 サブ画素電極を備え、前記共通電極は第 1 サブ共通電極及び第 2 サブ共通電極を備え、前記第 1 サブ画素電極と前記第 1 サブ共通電極とは第 1 電圧差を有し、前記第 2 サブ画素電極と前記第 2 サブ共通電極とは第 2 電圧差を有し、前記第 1 電圧差は前記第 2 電圧差より大きいか或いは小さく、

前記薄膜トランジスタ基板は、前記第 1 透明基板に配置されるデータ線及びゲート電極線をさらに備え、前記データ線と前記ゲート電極線とは 1 個の画素領域を定義し、前記画素領域は第 1 サブ画素領域及び第 2 サブ画素領域を含み、前記第 1 サブ画素電極は前記第 1 サブ画素領域に位置し、前記第 2 サブ画素電極は前記第 2 サブ画素領域に位置し、前記画素構造は、前記第 1 透明基板と前記第 2 透明基板との間に形成されかつ充電後に前記第 1 サブ画素領域に恒常の駆動電圧を提供する第 1 蓄積容量と、前記第 1 透明基板と前記第 2 透明基板との間に形成されかつ充電後に前記第 2 サブ画素領域に恒常の駆動電圧を提供する第 2 蓄積容量とをさらに備え、前記第 1 サブ画素電極と前記第 1 サブ共通電極とは前記第 1 サブ画素領域の第 1 液晶容量を構成し、前記第 2 サブ画素電極と前記第 2 サブ共通電極とは前記第 2 サブ画素領域の第 2 液晶容量を構成し、

30

前記薄膜トランジスタ基板は、前記第 1 透明基板に形成される第 1 薄膜トランジスタ及び第 2 薄膜トランジスタをさらに備え、前記第 1 薄膜トランジスタは、第 1 ゲート電極、第 1 ソース電極及び第 1 ドレイン電極を有し、前記第 2 薄膜トランジスタは、第 2 ゲート電極、第 2 ソース電極及び第 2 ドレイン電極を有し、前記第 1 ゲート電極は前記ゲート電極線に電気接続され、前記第 1 ソース電極は前記データ線に電気接続され、前記第 1 ドレイン電極は前記第 1 サブ画素電極、前記第 1 蓄積容量にそれぞれ電気接続され、前記第 2 ゲート電極は前記ゲート電極線に電気接続され、前記第 2 ソース電極は前記データ線に電気接続され、前記第 2 ドレイン電極は前記第 2 サブ画素電極、前記第 2 蓄積容量に電気接続され、

40

前記第 1、第 2 サブ共通電極はいずれも、成膜工程、フォトリソ加工塗布工程、露光工程、現像工程及びエッチング工程によって形成され、前記第 1、第 2 サブ画素電極はいず

50

れも、成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、

前記第1サブ共通電極は櫛状を呈し、該第1サブ共通電極は、第1櫛本体と、一端が該第1櫛本体に連結されている複数の第1櫛歯とを備え、前記第2サブ共通電極は櫛状を呈し、該第2サブ共通電極は、第2櫛本体と、一端が該第2櫛本体に連結されている複数の第2櫛歯とを備え、前記第1櫛歯と前記第2櫛歯とは交互に配置され、

前記第1サブ画素電極と前記第1サブ共通電極とに印加される駆動電圧は矩形波の交流であり、前記第2サブ画素電極と前記第2サブ共通電極とに印加される駆動電圧は矩形波の交流であることを特徴とする画素構造。

【請求項12】

前記第1、第2サブ共通電極に駆動電圧を印加するとき、前記第1サブ共通電極と前記第2サブ共通電極とが異なる電位を有することにより、前記第1電圧差は前記第2電圧差より大きくなるか或いは小さくなることを特徴とする請求項11に記載の画素構造。

【請求項13】

前記画素構造は8個のドメイン設計を採用し、8個のドメインのうち4個のドメインは前記第1サブ画素領域に位置し、他の4個のドメインは前記第2サブ画素領域に位置することを特徴とする請求項11に記載の画素構造。

【請求項14】

前記第1透明基板はガラス基板又はプラスチック基板であり、前記第2透明基板はガラス基板又はプラスチック基板であることを特徴とする請求項11に記載の画素構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示技術分野に関し、特に画素構造に関するものである。

【背景技術】

【0002】

液晶表示装置は、その薄型化、節電、無放射などの多いメリットによって広く使用されている。現在市販されている液晶表示装置は殆どが、バックライト型の液晶表示装置であり、液晶表示パネルおよびバックライトモジュール(backlight module)を備えている。液晶表示パネルの動作原理は、2枚の平行なガラス基板の間に液晶分子を配置し、バックライトモジュールの光線が屈折して透過するように2枚のガラス基板に駆動電圧を印加することにより、液晶分子の配向方向を制御し、画像を生成することである。液晶表示パネル自身が発光することができないので、バックライトモジュールが提供する光源で画像を表示する必要がある。すなわち、バックライトモジュールは、液晶表示装置における重要な部材の1つである。バックライトモジュールは、光源の入射位置によってエッジ型バックライトモジュールと直下型バックライトモジュールを含む2種類に分けられる。直下型バックライトモジュールは、発光光源、例えばCCFL(Cold Cathode Fluorescent Lamp、冷陰極蛍光管)またはLED(Light Emitting Diode、発光ダイオード)を液晶表示パネルの後方に配置することにより、直接面光源を形成し、これを液晶表示パネルに提供する。エッジ型バックライトモジュールは、バックライト光源としてのLEDライダバー(Lightbar)を液晶表示パネルの後方の裏板のエッジに配置する。LEDライダバーが射出する光線は、導光板(LGP、Light Guide Plate)の一侧の入射面から入射し、該導光板中の反射および拡散によって導光板の射出面から射出する。その後、これが光学フィルム群を経由することにより、面光源を形成し、これを液晶表示パネルに提供する。

【0003】

従来の液晶表示装置、特に大型の液晶表示装置では、大きい視角で視聴するとき色ずれが発生し、視角が大きくなるほど色ずれはひどくなる。視角を向上しつつ色ずれを低下させるために、一般に大型の液晶表示装置に対して低い色ずれ(Low color shift)の設計を行い、一般に画素のドメイン(domain)を増加し、1個の画素

10

20

30

40

50

は一般に4個のドメインに分けられることができる。1個の画素が2個の画素領域、すなわちメイン画素領域とサブ画素領域とに分けられる場合は、ドメインが8個に増加されて、視角を向上させ、大きい視角時の色ずれが改善される。

【0004】

メイン画素領域とサブ画素領域とは、2個またはその以上の異なる薄膜トランジスタ (Thin Film Transistor, TFT) によって給電される。図1および図2を参照すれば、それは普通の低い色ずれ設計の画素構造を示す図およびその等価回路図であり、1個の画素102がメイン画素領域104とサブ画素領域106とに分けられ、 G_n 番目のゲート電極線が導通されれば、第1薄膜トランジスタ (Main TFT) 202と第2薄膜トランジスタ (Sub TFT) 204とを介して電荷をそれぞれ画素102のメイン画素領域104の第1蓄積容量 C_{st1} とサブ画素領域106の第2蓄積容量 C_{st2} とに送る。 G_n 番目のゲート電極線が遮断され、 G_{n+1} 番目のゲート電極線が導通されれば、第3の薄膜トランジスタ (Charge sharing TFT, T_{cs}) 206が導通されて、サブ画素領域106の第2蓄積容量 C_{st2} における一部の電荷を充電共通容量 C_b に放出させる。このように、メイン画素領域104とサブ画素領域106とに電位差を発生させて、色ずれの低下の目的を成し遂げる。

10

【0005】

上述した画素構造は低い色ずれを実現することができるが、1個の画素に対して3個の薄膜トランジスタおよび2本のゲート電極線で画素の充電を制御する必要がある。これは、画素の開口率に対して非常に大きい損失をもたらす。

20

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明は、第1サブ画素電極と第1サブ共通電極とが有する第1電圧差が第2サブ画素電極と第2サブ共通電極とが有する第2電圧差より大きいか又は小さいように、カラーフィルタ基板における第1、第2サブ共通電極に異なる電位の電圧を提供することによって、開口率を低下させない前提下で、大型のパネルにおける大きい視角での色ずれの問題を改善する画素構造を提供することを目的とする。

【課題を解決するための手段】

【0007】

前記目的を達成するため、本発明は、薄膜トランジスタ基板と、前記薄膜トランジスタ基板と対向して配置されたカラーフィルタ基板と、前記薄膜トランジスタ基板と前記カラーフィルタ基板との間に配置された液晶層とを備える画素構造を提供する。前記薄膜トランジスタ基板は、第1透明基板と、該第1透明基板の、前記カラーフィルタ基板に向ける側に設けられた画素電極とを備え、前記カラーフィルタ基板は、第2透明基板と、該第2透明基板の、前記薄膜トランジスタ基板に向ける側に設けられた共通電極とを備え、前記画素電極は、第1サブ画素電極及び第2サブ画素電極を備え、前記共通電極は、第1サブ共通電極及び第2サブ共通電極を備え、前記第1サブ画素電極と前記第1サブ共通電極とは第1電圧差を有し、前記第2サブ画素電極と前記第2サブ共通電極とは第2電圧差を有し、前記第1電圧差が前記第2電圧差より大きいか又は小さい。

30

40

【0008】

また、前記薄膜トランジスタ基板は、前記第1透明基板に配置されているデータ線及びゲート電極線をさらに備え、前記データ線と前記ゲート電極線とは1個の画素領域を定義し、前記画素領域は、第1サブ画素領域及び第2サブ画素領域を含み、前記第1サブ画素電極は前記第1サブ画素領域に位置し、前記第2サブ画素電極は前記第2サブ画素領域に位置し、前記画素構造は、前記第1透明基板と前記第2透明基板との間に形成されかつ充電後に前記第1サブ画素領域に恒常の駆動電圧を提供する第1蓄積容量と、前記第1透明基板と前記第2透明基板との間に形成されかつ充電後に前記第2サブ画素領域に恒常の駆動電圧を提供する第2蓄積容量とをさらに備え、前記第1サブ画素電極と前記第1サブ共通電極とは前記第1サブ画素領域の第1液晶容量を構成し、前記第2サブ画素電極と前記

50

第2サブ共通電極とは前記第2サブ画素領域の第2液晶容量を構成する。

【0009】

また、前記薄膜トランジスタ基板は、前記第1透明基板に形成されている第1薄膜トランジスタ及び第2薄膜トランジスタをさらに備え、前記第1薄膜トランジスタは、第1ゲート電極、第1ソース電極及び第1ドレイン電極を有し、前記第2薄膜トランジスタは、第2ゲート電極、第2ソース電極及び第2ドレイン電極を有し、前記第1ゲート電極は前記ゲート電極線に電氣的に接続され、前記第1ソース電極は前記データ線に電氣的に接続され、前記第1ドレイン電極は前記第1サブ画素電極、前記第1蓄積容量にそれぞれ電氣的に接続され、前記第2ゲート電極は前記ゲート電極線に電氣的に接続され、前記第2ソース電極は前記データ線に電氣的に接続され、前記第2ドレイン電極は前記第2サブ画素電極、前記第2蓄積容量に電氣的に接続されている。

10

【0010】

また、前記第1、第2サブ共通電極は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、前記第1、第2サブ画素電極は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成される。

【0011】

また、前記第1サブ共通電極は櫛状を呈し、該第1サブ共通電極は、第1櫛本体と、一端が該第1櫛本体に連結されている複数の第1櫛歯とを備え、前記第2サブ共通電極は櫛状を呈し、該第2サブ共通電極は、第2櫛本体と、一端が該第2櫛本体に連結されている複数の第2櫛歯とを備え、前記第1櫛歯と前記第2櫛歯とは交互に配置されている。

20

【0012】

また、前記第1サブ画素電極と前記第1サブ共通電極とに印加される駆動電圧は矩形波の交流であり、前記第2サブ画素電極と前記第2サブ共通電極とに印加される駆動電圧は矩形波の交流である。

【0013】

また、前記第1、第2サブ共通電極に駆動電圧を印加したときに、前記第1サブ共通電極と前記第2サブ共通電極とに異なる電位を有することにより、前記第1電圧差が前記第2電圧差より大きいか又は小さいものとなる。

【0014】

また、前記画素構造は、8個のドメイン設計を採用し、8個のドメインのうち、4個のドメインは前記第1サブ画素領域に位置し、他の4個のドメインは前記第2サブ画素領域に位置する。

30

【0015】

また、前記第1透明基板は、ガラス基板又はプラスチック基板であり、前記第2透明基板は、ガラス基板又はプラスチック基板である。

【0016】

また、前記薄膜トランジスタ基板は、前記第1透明基板に形成されている第3薄膜トランジスタをさらに備え、前記第3薄膜トランジスタは、第3ゲート電極、第3ソース電極及び第3ドレイン電極を有し、前記第3ゲート電極は前記ゲート電極線に電氣的に接続され、前記第3ソース電極は前記データ線に電氣的に接続され、前記第3ドレイン電極は第1サブ画素電極、第2サブ画素電極、第1蓄積容量、第2蓄積容量にそれぞれ電氣的に接続される。

40

【0017】

また、本発明は、薄膜トランジスタ基板と、前記薄膜トランジスタ基板と対向して配置されたカラーフィルタ基板と、前記薄膜トランジスタ基板と前記カラーフィルタ基板との間に配置された液晶層とを備える画素構造も提供する。前記薄膜トランジスタ基板は、第1透明基板と、該第1透明基板の、前記カラーフィルタ基板に向ける側に設けられた画素電極とを備え、前記カラーフィルタ基板は、第2透明基板と、該第2透明基板の、前記薄膜トランジスタ基板に向ける側に設けられた共通電極とを備え、前記画素電極は、第1サ

50

ブ画素電極及び第2サブ画素電極を備え、前記共通電極は、第1サブ共通電極及び第2サブ共通電極を備え、前記第1サブ画素電極と前記第1サブ共通電極とは第1電圧差を有し、前記第2サブ画素電極と前記第2サブ共通電極とは第2電圧差を有し、前記第1電圧差が前記第2電圧差より大きいか又は小さく、

前記薄膜トランジスタ基板は、前記第1透明基板に配置されているデータ線及びゲート電極線をさらに備え、前記データ線と前記ゲート電極線とは1個の画素領域を定義し、前記画素領域は、第1サブ画素領域及び第2サブ画素領域を含み、前記第1サブ画素電極は前記第1サブ画素領域に位置し、前記第2サブ画素電極は前記第2サブ画素領域に位置し、前記画素構造は、前記第1透明基板と前記第2透明基板との間に形成されかつ充電後に前記第1サブ画素領域に恒常の駆動電圧を提供する第1蓄積容量と、前記第1透明基板と前記第2透明基板との間に形成されかつ充電後に前記第2サブ画素領域に恒常の駆動電圧を提供する第2蓄積容量とをさらに備え、前記第1サブ画素電極と前記第1サブ共通電極とは前記第1サブ画素領域の第1液晶容量を構成し、前記第2サブ画素電極と前記第2サブ共通電極とは前記第2サブ画素領域の第2液晶容量を構成し、

前記薄膜トランジスタ基板は、前記第1透明基板に形成されている第1薄膜トランジスタ及び第2薄膜トランジスタをさらに備え、前記第1薄膜トランジスタは、第1ゲート電極、第1ソース電極及び第1ドレイン電極を有し、前記第2薄膜トランジスタは、第2ゲート電極、第2ソース電極及び第2ドレイン電極を有し、前記第1ゲート電極は前記ゲート電極線に電氣的に接続され、前記第1ソース電極は前記データ線に電氣的に接続され、前記第1ドレイン電極は前記第1サブ画素電極、前記第1蓄積容量にそれぞれ電氣的に接続され、前記第2ゲート電極は前記ゲート電極線に電氣的に接続され、前記第2ソース電極は前記データ線に電氣的に接続され、前記第2ドレイン電極は前記第2サブ画素電極、前記第2蓄積容量に電氣的に接続されており、

前記第1、第2サブ共通電極は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、前記第1、第2サブ画素電極は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、

前記第1サブ共通電極は櫛状を呈し、該第1サブ共通電極は、第1櫛本体と、一端が該第1櫛本体に連結されている複数の第1櫛歯とを備え、前記第2サブ共通電極は櫛状を呈し、該第2サブ共通電極は、第2櫛本体と、一端が該第2櫛本体に連結されている複数の第2櫛歯とを備え、前記第1櫛歯と前記第2櫛歯とは交互に配置されており、

前記第1サブ画素電極と前記第1サブ共通電極とに印加される駆動電圧は矩形波の交流であり、前記第2サブ画素電極と前記第2サブ共通電極とに印加される駆動電圧は矩形波の交流である。

【0018】

また、前記第1、第2サブ共通電極に駆動電圧を印加したときに、前記第1サブ共通電極と前記第2サブ共通電極とに異なる電位を有することにより、前記第1電圧差が前記第2電圧差より大きいか又は小さいものとなる。

【0019】

また、前記画素構造は、8個のドメイン設計を採用し、8個のドメインのうち、4個のドメインは前記第1サブ画素領域に位置し、他の4個のドメインは前記第2サブ画素領域に位置する。

【0020】

また、前記第1透明基板は、ガラス基板又はプラスチック基板であり、前記第2透明基板は、ガラス基板又はプラスチック基板である。

【発明の効果】

【0021】

本発明の画素構造は、第1サブ画素電極と第1サブ共通電極とが有する第1電圧差が第2サブ画素電極と第2サブ共通電極とが有する第2電圧差より大きいか又は小さいように、カラーフィルタ基板における第1、第2サブ共通電極に異なる電位の電圧を提供するこ

10

20

30

40

50

とによって、開口率を低下させない前提下で、大型のパネルにおける大きい視角での色ずれの問題を改善する。

【0022】

本発明の特徴及び技術内容をより明確に了解させるために、以下、本発明に関する詳細な説明及び図面を提供したが、図面は参考及び説明するためのものにすぎず、本発明に対して限定するためのものではない。

【図面の簡単な説明】

【0023】

以下、本発明の技術内容およびその技術効果が自明になるように、図面を参照しながら本発明に係る具体的な実施形態について説明する。

10

【図1】従来技術における低い色ずれ設計の画素構造を示す図である。

【図2】図1に示した画素構造の等価回路図である。

【図3】本発明に係る画素構造を示す図である。

【図4】本発明に係る画素構造の実施形態の一例の俯瞰図である。

【図5】図4に示した画素構造の等価回路図である。

【図6】本発明に係る画素構造における第1サブ共通電極と第2サブ共通電極との構造を示す図である。

【図7】本発明に係る画素構造において第1サブ画素電極と第1サブ共通電極とに印加された電圧の波形図である。

【図8】本発明に係る画素構造において第2サブ画素電極と第2サブ共通電極とに印加された電圧の波形図である。

20

【図9】本発明に係る画素構造の他の実施形態の一例の俯瞰図である。

【図10】図9に示した画素構造の等価回路図である。

【発明を実施するための形態】

【0024】

以下、本発明の技術手段およびその効果をさらに陳述するために、本発明の好ましい実施形態及びその図面を併せて参照しながら説明する。

【0025】

図3から図8を参照すれば、本発明に係る画素構造10は、薄膜トランジスタ基板20と、薄膜トランジスタ基板20と対向して配置されたカラーフィルタ基板30と、薄膜トランジスタ基板20とカラーフィルタ基板30との間に配置された液晶層40とを備える。

30

【0026】

前記薄膜トランジスタ基板20は、第1透明基板22と、第1透明基板22の、カラーフィルタ基板30に向ける側に設けられた画素電極24とを備え、前記カラーフィルタ基板30は、第2透明基板32と、第2透明基板32の、薄膜トランジスタ基板20に向ける側に設けられた共通電極34とを備え、前記画素電極24は、第1サブ画素電極26及び第2サブ画素電極28を備え、前記共通電極34は、第1サブ共通電極36及び第2サブ共通電極38を備える。前記第1サブ画素電極26と前記第1サブ共通電極36とは第1電圧差U1を有し、前記第2サブ画素電極28と前記第2サブ共通電極38とは第2電圧差U2を有し、前記第1電圧差U1は前記第2電圧差U2より大きいか又は小さい。これらの構成により、従来技術における、ゲート電極線を増設すること及び画素電極側に充電共通容量を設けることを回避するとともに、1個又は2個の薄膜トランジスタを減少させて開口率の損失を回避することができるのによって、開口率を低下させない前提下で、大型のパネルにおける大きい視角での色ずれの問題を改善する。

40

【0027】

具体的には、前記薄膜トランジスタ基板20は、前記第1透明基板22に配置されているデータ線23及びゲート電極線25をさらに備え、走査信号及びデータ信号を提供する。前記データ線23と前記ゲート電極線25とが1個の画素領域(図示せず)を定義し、前記画素領域は、第1サブ画素領域及び第2サブ画素領域を含み、前記第1サブ画素電極

50

26は第1サブ画素領域に位置し、前記第2サブ画素電極28は第2サブ画素領域に位置する。前記画素構造10は、前記第1透明基板22と前記第2透明基板32との間に形成されかつ充電後に第1サブ画素領域に恒常の駆動電圧を提供する第1蓄積容量C1と、前記第1透明基板22と前記第2透明基板32との間に形成されかつ充電後に第2サブ画素領域に恒常の駆動電圧を提供する第2蓄積容量C1とをさらに備える。前記第1サブ画素電極26と前記第1サブ共通電極36とは第1サブ画素領域の第1液晶容量C3を構成し、前記第2サブ画素電極28と前記第2サブ共通電極38とは第2サブ画素領域の第2液晶容量C4を構成する。

【0028】

図5を併せて参照すれば、本実施形態において、前記薄膜トランジスタ基板20は、前記第1透明基板22に形成されている第1薄膜トランジスタ27及び第2薄膜トランジスタ29をさらに備え、前記第1薄膜トランジスタ27は、第1ゲート電極g1、第1ソース電極s1及び第1ドレイン電極d1を有し、前記第2薄膜トランジスタ29は、第2ゲート電極g2、第2ソース電極s2及び第2ドレイン電極d2を有し、前記第1ゲート電極g1はゲート電極線25に電氣的に接続され、前記第1ソース電極s1はデータ線23に電氣的に接続され、前記第1ドレイン電極d1は第1サブ画素電極26、第1蓄積容量C1にそれぞれ電氣的に接続され、前記第2ゲート電極g2はゲート電極線25に電氣的に接続され、前記第2ソース電極s2はデータ線23に電氣的に接続され、前記第2ドレイン電極d2は第2サブ画素電極28、第2蓄積容量C2にそれぞれ電氣的に接続されている。第1、第2蓄積容量C1、C2の充電後に形成される駆動電圧によってそのフレーム内の第1、第2サブ画素領域の画像を維持する。本実施形態では、2個の薄膜トランジスタ27、29、1本のゲート電極線25及び1本のデータ線23のみを用いるので、開口率を保持することに有利する。即ち、開口率を低下させない前提下で、大きい視角での低い色ずれを実現することができる。

【0029】

前記第1、第2サブ共通電極36、38は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、インジウムスズ酸化物(ITO)で製作することが好ましい。前記第1、第2サブ画素電極26、28は、いずれも成膜工程、フォトリソ塗布工程、露光工程、現像工程及びエッチング工程によって形成され、インジウムスズ酸化物で製作することが好ましい。

【0030】

図6を参照すれば、前記第1サブ共通電極36は櫛状を呈し、該第1サブ共通電極36は、第1櫛本体42と、一端が第1櫛本体42に連結されている複数の第1櫛歯44とを備え、前記第2サブ共通電極38は櫛状を呈し、該第2サブ共通電極38は、第2櫛本体46と、一端が第2櫛本体46に連結されている複数の第2櫛歯48とを備え、前記第1櫛歯44と前記第2櫛歯48とは交互に配置されている。

【0031】

図7及び図8を参照すれば、前記第1サブ画素電極26と前記第1サブ共通電極36とに印加される駆動電圧は矩形波の交流53、54であり、前記第2サブ画素電極28と前記第2サブ共通電極38とに印加される駆動電圧は矩形波の交流56、58である。本発明は、導電性の球状金属顆粒を介して第1、第2サブ共通電極36、38のそれぞれに駆動電圧を印加したときに、前記第1サブ共通電極36と前記第2サブ共通電極38とに異なる電位を有し、前記第1サブ画素電極26と前記第2サブ画素電極28との電位が同じであることにより、第1電圧差が第2電圧差より大きいか又は小さくて、大型の液晶表示パネルにおける大きい視角での色ずれの問題を改善する。

【0032】

前記画素構造10は、8個のドメイン設計を採用することによって、即ち、1個の画素構造10に合計8個の液晶配向を有することによって、大きい視角となる。図4に示したように、8個のドメインのうち、4個のドメインは前記第1サブ画素領域に位置し、他の4個のドメインは前記第2サブ画素領域に位置する。

10

20

30

40

50

【 0 0 3 3 】

前記第 1 透明基板 2 2 は、ガラス基板又はプラスチック基板であり、前記第 2 透明基板 3 2 は、ガラス基板又はプラスチック基板である。

【 0 0 3 4 】

図 9 及び図 1 0 を参照すれば、他の実施形態の一例として、薄膜トランジスタ基板 2 0 には 1 個の薄膜トランジスタのみ、即ち図 9 及び図 1 0 に示した第 3 薄膜トランジスタ 5 2 のみ設けられており、第 3 薄膜トランジスタ 5 2 で第 1 サブ画素電極 2 6 と第 2 サブ画素電極 2 8 とを同時に駆動する簡単な構造によって、開口率の向上に有利である。前記第 3 薄膜トランジスタ 5 2 は、第 3 ゲート電極 g 3、第 3 ソース電極 s 3 及び第 3 ドレイン電極 d 3 を有し、前記第 3 ゲート電極 g 3 はゲート電極線 2 5 に電氣的に接続され、前記第 3 ソース電極 s 3 はデータ線 2 5 に電氣的に接続され、前記第 3 ドレイン電極 d 3 は第 1 サブ画素電極 2 6、第 2 サブ画素電極 2 8、第 1 蓄積容量 C 1、第 2 蓄積容量 C 2 にそれぞれ電氣的に接続され、本実施形態における他の構成は上述した実施形態と同じである。

10

【 0 0 3 5 】

よって、本発明は、第 1 サブ画素電極と第 1 サブ共通電極とが有する第 1 電圧差が第 2 サブ画素電極と第 2 サブ共通電極とが有する第 2 電圧差より大きい又は小さいように、カラーフィルタ基板における第 1、第 2 サブ共通電極に異なる電位の電圧を提供することによって、開口率を低下させない前提下で、大型のパネルにおける大きい視角での色ずれの問題を改善する画素構造を提供する。

20

【 0 0 3 6 】

当業者であれば、本発明の技術内容及び技術思想に基づいて相応的な修正及び変更を行うことはできるが、これらの修正及び変更は本発明の特許請求の範囲に属すべきものである。

【 図 1 】

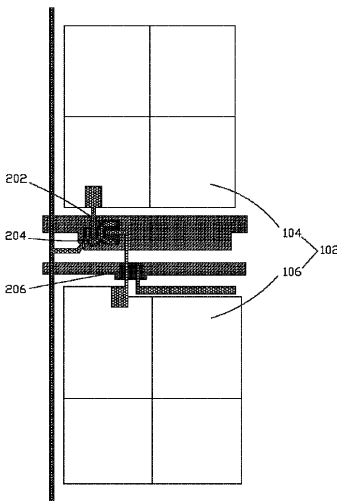


图1

【 図 2 】

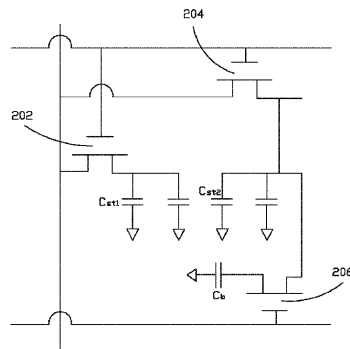


图2

【图3】

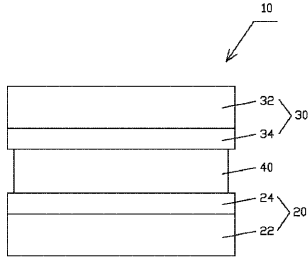


图3

【图4】

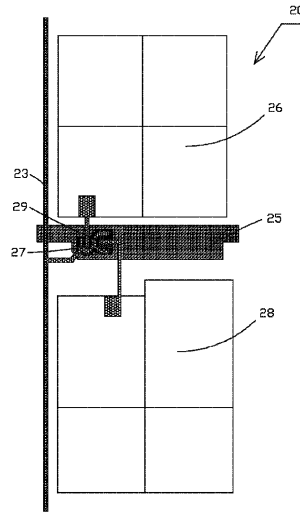


图4

【图5】

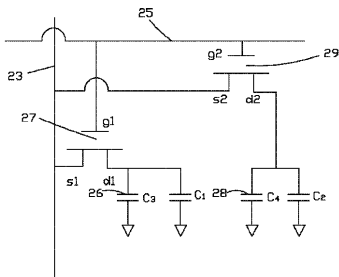


图5

【图7】

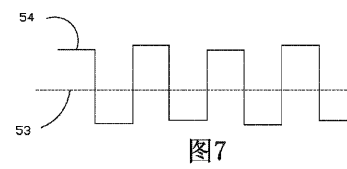


图7

【图6】

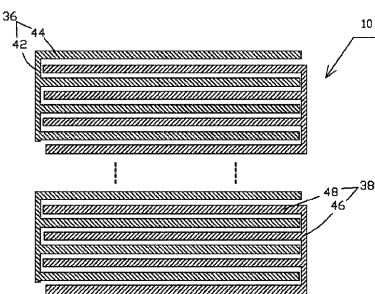


图6

【图8】

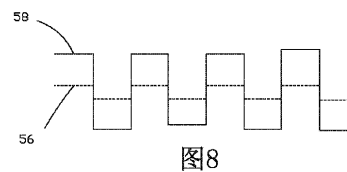


图8

【 図 9 】

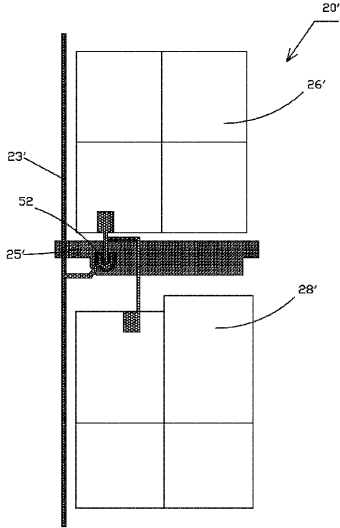


图9

【 图 10 】

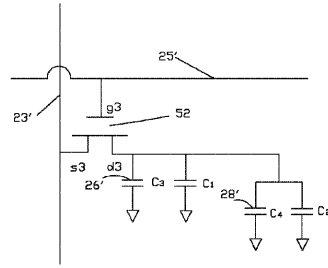


图10

【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2014/071159
A. CLASSIFICATION OF SUBJECT MATTER		
G02F 1/1343 (2006.01) i; G02F 1/1368 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G02F 1		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CPRSABS, CNABS, CNKI, TWABS, DWPI, SIPOABS: sub-pixel, voltage difference, common electrode, pixel electrode, perspective, inclined, angle, aperture ratio, colour error, sub+, pixel+, electrode+, voltage+, differen+, LCD, common+, substrate+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1601362 A (SAMSUNG ELECTRONICS CO., LTD.), 30 March 2005 (30.03.2005), description, pages 3-21, and figures 1-24	1-14
X	CN 102944955 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 27 February 2013 (27.02.2013), description, paragraphs 0037-0054, and figures 1-7	1-14
A	CN 101510414 A (AU OPTRONICS CORP), 19 August 2009 (19.08.2009), the whole document	1-14
A	KR 200706714.15 A (SAMSUNG ELECTRONICS CO., LTD.), 04 July 2007 (04.07.2007), the whole document	1-14
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 22 September 2014 (22.09.2014)	Date of mailing of the international search report 29 September 2014 (29.09.2014)	
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XIAO, Yuan Telephone No.: (86-10) 62085587	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/071159

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date		
CN 1601362 A	30 March 2005	TW 201211652 A	16 March 2012		
		US 7206048 B2	17 April 2007		
		US 8508683 B2	13 August 2013		
		US 7773169 B2	10 August 2010		
		US 2005036091 A1	17 February 2005		
		JP 2005062882 A	10 March 2005		
		US 2010182528 A1	22 July 2010		
		TW1 428678 B	01 March 2014		
		JP 2011237829 A	24 November 2011		
		JP 5345188 B2	20 November 2013		
		CN 100432805 C	12 November 2008		
		TW 201418852 A	16 May 2014		
		US 2007146600 A1	28 June 2007		
		JP 5057500 B2	24 October 2012		
		US 7944515 B2	17 May 2011		
		US 2013321735 A1	05 December 2013		
		US 2011170032 A1	14 July 2011		
		TW1 373673 B	01 October 2012		
		CN 102944955 A	27 February 2013	WO 2014067197 A1	08 May 2014
		CN 101510414 A	19 August 2009	US 2010007594 A1	14 January 2010
JP 4966341 B2	04 July 2012				
US 8373633 B2	12 February 2013				
JP 2010020302 A	28 January 2010				
TW 201003622 A	16 January 2010				
TW1 407422 B	01 September 2013				
KR 20070071415 A	04 July 2007	None			

国际检索报告		国际申请号
		PCT/CN2014/071159
A. 主题的分类 G02F 1/1343(2006.01)i; G02F 1/1368(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F 1 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CPRSABS, CNABS, CNKI, TWABS, DWPI, SIPOABS: 子像素, 电极, 电压差, 公共电极, 像素电极, 视角, 倾斜, 角度, 开口率, 色偏: sub+, pixel+, electrodt, voltaget, different+, LCD, common+, substrate+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 1601362 A (三星电子株式会社) 2006年 3月 30日 (2006 - 03 - 30) 说明书第3-21页, 附图1-24	1-14
X	CN 102944955 A (深圳市华星光电技术有限公司) 2013年 2月 27日 (2013 - 02 - 27) 说明书第0037-0054段, 附图1-7	1-14
A	CN 101510414 A (友达光电股份有限公司) 2009年 8月 19日 (2009 - 08 - 19) 全文	1-14
A	KR 20070071415 A (SAMSUNG ELECTRONICS CO LTD) 2007年 7月 04日 (2007 - 07 - 04) 全文	1-14
<input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2014年 9月 22日		国际检索报告邮寄日期 2014年 9月 29日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10) 62019451		受权官员 肖远 电话号码 (86-10) 62085587

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/071159

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1601362	A	2005年 3月 30日	TW	201211652	A	2012年 3月 16日
				US	7206048	B2	2007年 4月 17日
				US	8508683	B2	2013年 8月 13日
				US	7773169	B2	2010年 8月 10日
				US	2005036091	A1	2005年 2月 17日
				JP	2005062882	A	2005年 3月 10日
				US	2010182528	A1	2010年 7月 22日
				TW	1428678	B	2014年 3月 01日
				JP	2011237829	A	2011年 11月 24日
				JP	5345188	B2	2013年 11月 30日
				CN	100432806	C	2008年 11月 12日
				TW	201418852	A	2014年 5月 16日
				US	2007146600	A1	2007年 6月 28日
				JP	5057500	B2	2012年 10月 24日
				US	7944515	B2	2011年 5月 17日
				US	2013321735	A1	2013年 12月 05日
				US	2011170032	A1	2011年 7月 14日
				TW	1373673	B	2012年 10月 01日
CN	102944955	A	2013年 2月 27日	WO	2014067197	A1	2014年 5月 08日
CN	101510414	A	2009年 8月 19日	US	2010007594	A1	2010年 1月 14日
				JP	4966341	B2	2012年 7月 04日
				US	8373633	B2	2013年 2月 12日
				JP	2010020302	A	2010年 1月 28日
				TW	201003622	A	2010年 1月 16日
				TW	1407422	B	2013年 9月 01日
KR	20070071415	A	2007年 7月 04日		无		

表 PCT/ISA/210 (同族专利附件) (2009年7月)

 フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

Fターム(参考) 2H092 GA14 GA17 HA03 JA26 JA29 JA42 JB04 JB05 JB06 JB14
 JB23 JB42 JB45 JB46 JB63 JB69 MA13 MA17 NA01 NA07
 PA01 PA06 PA08 QA09
 2H192 AA24 AA43 AA45 BA13 BA17 BA32 BC26 CB05 CC04 CC42
 CC62 DA12 DA65 EA43 GD61
 2H290 AA03 BB62 BB72 BB73 BB85 BC01 CA42 CA46 CA51

专利名称(译)	画素构造		
公开(公告)号	JP2016537676A	公开(公告)日	2016-12-01
申请号	JP2016529453	申请日	2014-01-22
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲セン▼市华星光电技术有限公司		
[标]发明人	羅時勳 郭晋波 黄世師		
发明人	羅 時勳 郭 晋波 黄 世師		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1337		
CPC分类号	G02F1/134309 G02F1/133514 G02F1/136213 G02F1/1368 G02F2001/134318 G02F2001/134345		
FI分类号	G02F1/1343 G02F1/1368 G02F1/1337		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/HA03 2H092/JA26 2H092/JA29 2H092/JA42 2H092/JB04 2H092/JB05 2H092/JB06 2H092/JB14 2H092/JB23 2H092/JB42 2H092/JB45 2H092/JB46 2H092/JB63 2H092/JB69 2H092/MA13 2H092/MA17 2H092/NA01 2H092/NA07 2H092/PA01 2H092/PA06 2H092/PA08 2H092/QA09 2H192/AA24 2H192/AA43 2H192/AA45 2H192/BA13 2H192/BA17 2H192/BA32 2H192/BC26 2H192/CB05 2H192/CC04 2H192/CC42 2H192/CC62 2H192/DA12 2H192/DA65 2H192/EA43 2H192/GD61 2H290/AA03 2H290/BB62 2H290/BB72 2H290/BB73 2H290/BB85 2H290/BC01 2H290/CA42 2H290/CA46 2H290/CA51		
代理人(译)	乙木聰		
优先权	201310733624.X 2013-12-26 CN		
外部链接	Espacenet		

摘要(译)

根据本发明的像素结构10包括薄膜晶体管基板20，滤色器基板30和液晶层40。薄膜晶体管基板20包括第一透明基板22和像素电极24。滤色器基板30包括第二透明基板32和公共电极34。像素电极24包括第一子像素电极26和第二子像素电极28。公共电极34包括第一子公共电极36和第二子公共电极38。第一子像素电极26和第一子公共电极36具有第一电压差。第二子像素电极28和第二子公共电极38具有第二电压差。第一电压差大于或小于第二电压差。

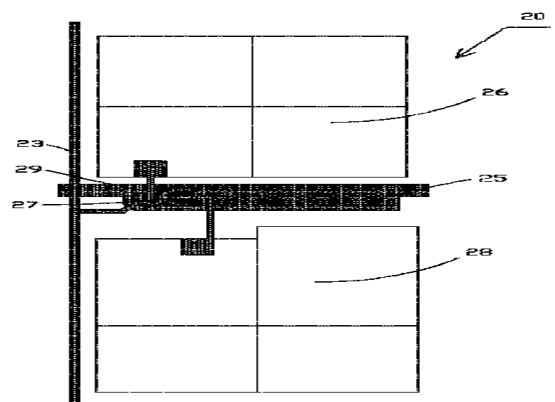


图4 / FIG. 4