

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2016-532160

(P2016-532160A)

(43) 公表日 平成28年10月13日 (2016. 10. 13)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/133 (2006.01)	G02F 1/133 550	2H192
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 611D	5C006
G02F 1/1368 (2006.01)	G09G 3/20 624B	5C080
	G09G 3/20 624C	
審査請求 有 予備審査請求 未請求 (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2016-539385 (P2016-539385)	(71) 出願人	515203228
(86) (22) 出願日	平成25年10月23日 (2013. 10. 23)		深▲せん▼市華星光電技術有限公司
(85) 翻訳文提出日	平成28年3月8日 (2016. 3. 8)		中華人民共和國廣東省深▲せん▼市光明新
(86) 国際出願番号	PCT/CN2013/085778		區塘明大道9-2號518132
(87) 国際公開番号	W02015/043035	(74) 代理人	100143720
(87) 国際公開日	平成27年4月2日 (2015. 4. 2)		弁理士 米田 耕一郎
(31) 優先権主張番号	201310443309.3	(74) 代理人	100080252
(32) 優先日	平成25年9月25日 (2013. 9. 25)		弁理士 鈴木 征四郎
(33) 優先権主張国	中国 (CN)	(72) 発明者	陳政鴻
			中華人民共和國廣東省深▲せん▼市光明新
			區塘明大道9-2號518132
		(72) 発明者	姜佳麗
			中華人民共和國廣東省深▲せん▼市光明新
			區塘明大道9-2號518132
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置・画素構造及びその駆動方法

(57) 【要約】

【課題】 本発明は、3 Dクロストークの低減効果が得られる、液晶表示装置・画素構造及びその駆動方法を提供する。

【解決手段】 画素構造の第一走査線が第一スイッチユニットをオンにする第一走査信号を送送することで、画素電極が充電されるとともに、充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二スイッチユニットをオンにする第二走査信号を送送して、コモン電極線が画素電極にコモン電圧を提供することにより、画素電極電圧がコモン電圧と同等になる。以上の方法により、本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術を実現して、3 Dクロストークを減少させる。

【選択図】 図1

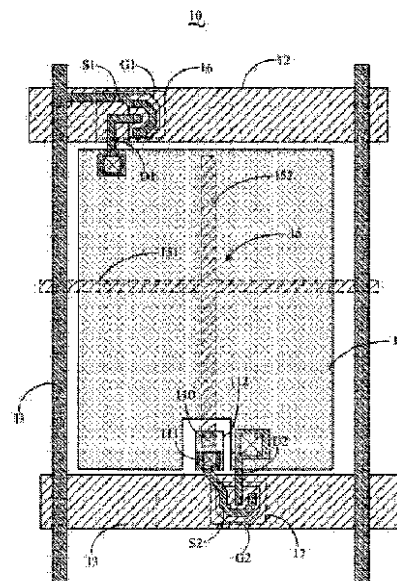


図 1 / FIG. 1

【特許請求の範囲】

【請求項 1】

画素構造であって、

前記画素構造は、データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなり、

更に前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、

前記第一走査線は、前記第一スイッチユニットをオンにする第一走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電されるとともに、

充電が終了し、前記画素電極が電量を保った状態にある時、

前記第二走査線は、第二走査信号を伝送し、これにより前記第二スイッチユニットがオンになり、

前記コモン電極線は、オンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になることを特徴とする、画素構造。

【請求項 2】

更に、前記第一スイッチユニットのゲートは、前記第一走査線と電氣的に接続され、前記第一スイッチユニットのソースは、前記データ線と電氣的に接続され、前記第一スイッチユニットのドレインは、前記画素電極と電氣的に接続され、

前記第二スイッチユニットのゲートは、前記第二走査線と電氣的に接続され、前記第二スイッチユニットのソースは、前記コモン電極線と電氣的に接続され、前記第二スイッチユニットのドレインは、前記画素電極と電氣的に接続されることを特徴とする、請求項 1 に記載の画素構造。

【請求項 3】

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 - t_1$ 時点に前記第二走査信号を伝送することを特徴とする、請求項 1 に記載の画素構造。

【請求項 4】

更に、前記画素電極は、第一サブ画素電極と、第二サブ画素電極とからなり、

前記コモン電極線は、第一コモン電極線と、第二コモン電極線とからなり、

前記第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなり、

前記第二スイッチユニットは、第四スイッチと、第五スイッチとからなり、

前記第一走査線は、第一サブ走査線と、第二サブ走査線とからなり、

前記第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなり、

更にこのうち、

前記第一サブ走査線は、前記第一スイッチと前記第二スイッチをオンにする第一サブ走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチと前記第二スイッチを通して、それぞれ前記第一サブ画素電極と前記第二サブ画素電極に画素電極電圧を提供し、これにより前記第一サブ画素電極と前記第二サブ画素電極が充電されるとともに、

充電終了後、前記第二サブ走査線が第二サブ走査信号を伝送することで、前記第三スイッチがオンになり、これにより前記第一サブ画素電極と前記第二サブ画素電極が放電し、

且つ放電が終了し、前記第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、前記第二走査線は、第二走査信号を伝送し、これにより前記第四スイッチと前記第五スイッチがオンになり、

前記第一コモン電極線と前記第二コモン電極線は、それぞれオンになった前記第四スイッチと前記第五スイッチを通して、前記第一サブ画素電極と第二サブ画素電極に前記コモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になることを特徴とする、請求項 1 に記載の画素構造。

【請求項 5】

更に、前記第一スイッチは、前記第一サブ走査線・前記データ線・前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチは、前記第一サブ走査線・前記データ線・前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチは、前記第二サブ走査線・前記コモン電極線・前記第五スイッチと電氣的に接続され、

前記第四スイッチは、前記第一サブ画素電極・前記第二走査線・前記第一コモン電極線と電氣的に接続され、

前記第五スイッチは、前記第二サブ画素電極・前記第二走査線・前記第二コモン電極線と電氣的に接続されることを特徴とする、請求項 4 に記載の画素構造。

【請求項 6】

更に、前記第一スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第一スイッチのソースは、前記データ線と電氣的に接続され、前記第一スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第二スイッチのソースは、前記データ線と電氣的に接続され、前記第二スイッチのドレインは、前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチのゲートは、前記第二サブ走査線と電氣的に接続され、前記第三スイッチのソースは、前記コモン電極線と電氣的に接続され、前記第三スイッチのドレインは、前記第五スイッチのドレインと電氣的に接続され、

前記第四スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第四スイッチのソースは、前記第一コモン電極線と電氣的に接続され、前記第四スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第五スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第五スイッチのソースは、前記第二コモン電極線と電氣的に接続され、前記第五スイッチのドレインは、前記第二サブ画素電極と電氣的に接続されることを特徴とする、請求項 5 に記載の画素構造。

【請求項 7】

更に、前記第一サブ走査信号の周期を t_{11} で表す場合、前記第二走査線は、前記第一サブ走査信号の $1/2 \sim t_{11}$ 時点に前記第二走査信号を伝送することを特徴とする、請求項 4 に記載の画素構造。

【請求項 8】

液晶表示装置であって、

前記液晶表示装置は、相対して設けられた配列基板及びカラーフィルター基板からなり、前記配列基板には、画素構造が設けられ、

前記画素構造は、データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなり、

更に前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、

前記第一走査線は、前記第一スイッチユニットをオンにする第一走査信号を伝送するために用いられ、

前記データ線は、オンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電されるとともに、

10

20

30

40

50

充電が終了し、前記画素電極が電量を保った状態にある時、
前記第二走査線は、第二走査信号を送信し、これにより前記第二スイッチユニットがオンになり、
前記コモン電極線は、オンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になることを特徴とする、液晶表示装置。

【請求項 9】

更に、前記第一スイッチユニットのゲートは、前記第一走査線と電氣的に接続され、前記第一スイッチユニットのソースは、前記データ線と電氣的に接続され、前記第一スイッチユニットのドレインは、前記画素電極と電氣的に接続され、
前記第二スイッチユニットのゲートは、前記第二走査線と電氣的に接続され、前記第二スイッチユニットのソースは、前記コモン電極線と電氣的に接続され、前記第二スイッチユニットのドレインは、前記画素電極と電氣的に接続されることを特徴とする、請求項 8 に記載の液晶表示装置。

【請求項 10】

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 - t_1$ 時点に前記第二走査信号を送信することを特徴とする、請求項 8 に記載の液晶表示装置。

【請求項 11】

更に、前記画素電極は、第一サブ画素電極と、第二サブ画素電極とからなり、
前記コモン電極線は、第一コモン電極線と、第二コモン電極線とからなり、
前記第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなり、
前記第二スイッチユニットは、第四スイッチと、第五スイッチとからなり、
前記第一走査線は、第一サブ走査線と、第二サブ走査線とからなり、
前記第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなり、
更にこのうち、

前記第一サブ走査線は、前記第一スイッチと前記第二スイッチをオンにする第一サブ走査信号を送信するために用いられ、

前記データ線は、オンになった前記第一スイッチと前記第二スイッチを通して、それぞれ前記第一サブ画素電極と前記第二サブ画素電極に画素電極電圧を提供し、これにより前記第一サブ画素電極と前記第二サブ画素電極が充電されるとともに、

充電終了後、前記第二サブ走査線が第二サブ走査信号を送信することで、前記第三スイッチがオンになり、これにより前記第一サブ画素電極と前記第二サブ画素電極が放電し、
且つ放電が終了し、前記第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、前記第二走査線は、第二走査信号を送信し、これにより前記第四スイッチと前記第五スイッチがオンになり、

前記第一コモン電極線と前記第二コモン電極線は、それぞれオンになった前記第四スイッチと前記第五スイッチを通して、前記第一サブ画素電極と第二サブ画素電極に前記コモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になることを特徴とする、請求項 8 に記載の液晶表示装置。

【請求項 12】

更に、前記第一スイッチは、前記第一サブ走査線・前記データ線・前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチは、前記第一サブ走査線・前記データ線・前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチは、前記第二サブ走査線・前記コモン電極線・前記第五スイッチと電氣的に接続され、

前記第四スイッチは、前記第一サブ画素電極・前記第二走査線・前記第一コモン電極線と電氣的に接続され、

前記第五スイッチは、前記第二サブ画素電極・前記第二走査線・前記第二コモン電極線と電氣的に接続されることを特徴とする、請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

更に、前記第一スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第一スイッチのソースは、前記データ線と電氣的に接続され、前記第一スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第二スイッチのゲートは、前記第一サブ走査線と電氣的に接続され、前記第二スイッチのソースは、前記データ線と電氣的に接続され、前記第二スイッチのドレインは、前記第二サブ画素電極と電氣的に接続され、

前記第三スイッチのゲートは、前記第二サブ走査線と電氣的に接続され、前記第三スイッチのソースは、前記コモン電極線と電氣的に接続され、前記第三スイッチのドレインは、前記第五スイッチのドレインと電氣的に接続され、

前記第四スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第四スイッチのソースは、前記第一コモン電極線と電氣的に接続され、前記第四スイッチのドレインは、前記第一サブ画素電極と電氣的に接続され、

前記第五スイッチのゲートは、前記第二走査線と電氣的に接続され、前記第五スイッチのソースは、前記第二コモン電極線と電氣的に接続され、前記第五スイッチのドレインは、前記第二サブ画素電極と電氣的に接続されることを特徴とする、請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

更に、前記第一サブ走査信号の周期を t_{11} で表す場合、前記第二走査線は、前記第一サブ走査信号の $1/2 \sim t_{11}$ 時点に前記第二走査信号を伝送することを特徴とする、請求項 1 1 に記載の液晶表示装置。

【請求項 1 5】

画素構造の駆動方法であって、

前記画素構造は、データ線と、前記データ線と垂直に交差した第一走査線と、前記第一走査線と平行に設けられた第二走査線と、前記第一走査線と前記第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなり、

更に前記画素構造には、前記第一走査線と電氣的に接続された第一スイッチユニット、及び前記第二走査線と電氣的に接続された第二スイッチユニットが設けられ、

更にこのうち、前記駆動方法は、

前記第一走査線が第一走査信号を伝送し、これにより前記第一スイッチユニットがオンになる手順と、

前記データ線がオンになった前記第一スイッチユニットを通して前記画素電極に画素電極電圧を提供し、これにより前記画素電極が充電される手順と、

充電が終了し、前記画素電極が電量を保った状態にある時、前記第二走査線が第二走査信号を伝送し、これにより前記第二スイッチユニットがオンになる手順と、

前記コモン電極線がオンになった前記第二スイッチユニットを通して前記画素電極にコモン電圧を提供し、これにより前記画素電極電圧が前記コモン電圧と同等になる手順とを含むことを特徴とする、画素構造の駆動方法。

【請求項 1 6】

更に、前記第一走査信号の周期を t_1 で表す場合、前記第二走査線は、前記第一走査信号の $1/2 \sim t_1$ 時点に前記第二走査信号を伝送することを特徴とする、請求項 1 5 に記載の画素構造の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示技術に関し、特に、液晶表示装置・画素構造及びその駆動方法に関する。

【背景技術】

【0002】

10

20

30

40

50

3Dのシャッターグラス（Shutter Glass）技術には、クロストーク（Cross talk）が大きいという問題が普遍的に存在している。現在、この問題を解決するために、従来技術でよく用いられる方法は、主に二種類ある。

【0003】

一つ目の方法は、バックライトスキャンモード（BLU Scanning Mode）であり、基本的な周波数は120Hzである。二つ目の方法は、黒挿入技術（Black Insertion）、即ちバックライト点滅モード（BLU Blinking Mode）であり、左右目用の信号切替え時に黒画面を挿入することによって実現される。例えば、右目用フレームが終了した後、黒画面を一フレーム挿入してから、左目用フレームの走査を行う。しかし、以上の二種類の方法には、一定の制限が存在している。

10

【0004】

このうち、一つ目の方法は、走査方式において制限される。BLUは片側短辺か両短辺の構造で無ければならず、更にCross talkの改善効果も望ましくはない。二つ目の方法は、左右目用の信号切替え時に一フレームの黒画面を挿入する必要があるため、より高いリフレッシュレートが求められる（通常は240Hz）。このため、充電時間（Charging time）が120Hzの半分に短縮されて、パネルに充電不足のリスクが生じ、これによりムラ（Mura）の発生を招き、液晶表示装置の品質に多大な影響を与えてしまう。

【発明の概要】

【発明が解決しようとする課題】

20

【0005】

本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術を実現することにより、3Dクロストークの低減効果を得ることが可能な、液晶表示装置・画素構造及びその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

上述の目的を達成するために、本発明が提供する画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。このうち、第一走査線は、第一スイッチユニットをオンにする第一走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

30

【0007】

このうち、第一スイッチユニットのゲートは、第一走査線と電氣的に接続され、第一スイッチユニットのソースは、データ線と電氣的に接続され、第一スイッチユニットのドレインは、画素電極と電氣的に接続される。また、第二スイッチユニットのゲートは、第二走査線と電氣的に接続され、第二スイッチユニットのソースは、コモン電極線と電氣的に接続され、第二スイッチユニットのドレインは、画素電極と電氣的に接続される。

40

【0008】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 t_1$ 時点に第二走査信号を伝送する。

【0009】

このうち、画素電極は、第一サブ画素電極と、第二サブ画素電極とからなる。コモン電極線は、第一コモン電極線と、第二コモン電極線とからなる。第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなる。第二スイッチユニットは、第

50

四スイッチと、第五スイッチとからなる。第一走査線は、第一サブ走査線と、第二サブ走査線とからなる。第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなる。このうち、第一サブ走査線は、第一スイッチと第二スイッチをオンにする第一サブ走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチと第二スイッチを通して、それぞれ第一サブ画素電極と第二サブ画素電極に画素電極電圧を提供し、これにより第一サブ画素電極と第二サブ画素電極が充電される。充電終了後、第二サブ走査線が第二サブ走査信号を伝送することで、第三スイッチがオンになり、これにより第一サブ画素と第二サブ画素が放電する。放電が終了し、第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、第二走査線は第二走査信号を伝送することにより、第四スイッチと第五スイッチがオンになる。第一コモン電極線と第二コモン電極線は、それぞれオンになった第四スイッチと第五スイッチを通して第一サブ画素電極と第二サブ画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

10

【0010】

このうち、第一スイッチは、第一サブ走査線・データ線・第一サブ画素電極と電氣的に接続される。第二スイッチは、第一サブ走査線・データ線・第二サブ画素電極と電氣的に接続される。第三スイッチは、第二サブ走査線・コモン電極線・第五スイッチと電氣的に接続される。第四スイッチは、第一サブ画素電極・第二走査線・第一コモン電極線と電氣的に接続される。第五スイッチは、第二サブ画素電極・第二走査線・第二コモン電極線と電氣的に接続される。

【0011】

このうち、第一スイッチのゲートは、第一サブ走査線と電氣的に接続され、第一スイッチのソースは、データ線と電氣的に接続され、第一スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第二スイッチのゲートは、第一サブ走査線と電氣的に接続され、第二スイッチのソースは、データ線と電氣的に接続され、第二スイッチのドレインは、第二サブ画素電極と電氣的に接続される。第三スイッチのゲートは、第二サブ走査線と電氣的に接続され、第三スイッチのソースは、コモン電極線と電氣的に接続され、第三スイッチのドレインは、第五スイッチのドレインと電氣的に接続される。第四スイッチのゲートは、第二走査線と電氣的に接続され、第四スイッチのソースは、第一コモン電極線と電氣的に接続され、第四スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第五スイッチのゲートは、第二走査線と電氣的に接続され、第五スイッチのソースは、第二コモン電極線と電氣的に接続され、第五スイッチのドレインは、第二サブ画素電極と電氣的に接続される。

20

30

【0012】

このうち、第一サブ走査信号の周期を t_{11} で表す場合、第二走査線は第一サブ走査信号の $1/2 \sim t_{11}$ 時点に第二走査信号を伝送する。

【0013】

また、上述の目的を達成するために、本発明が提供する液晶表示装置は、相対して設けられた配列基板及びカラーフィルター基板とからなる。このうち、配列基板には、画素構造が設けられる。前記画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。このうち、第一走査線は、第一スイッチユニットをオンにする第一走査信号を伝送するために用いられる。データ線は、オンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

40

【0014】

50

このうち、第一スイッチユニットのゲートは、第一走査線と電氣的に接続され、第一スイッチユニットのソースは、データ線と電氣的に接続され、第一スイッチユニットのドレインは、画素電極と電氣的に接続される。また、第二スイッチユニットのゲートは、第二走査線と電氣的に接続され、第二スイッチユニットのソースは、コモン電極線と電氣的に接続され、第二スイッチユニットのドレインは、画素電極と電氣的に接続される。

【0015】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 t_1$ 時点に第二走査信号を送信する。

【0016】

このうち、画素電極は、第一サブ画素電極と、第二サブ画素電極とからなる。コモン電極線は、第一コモン電極線と、第二コモン電極線とからなる。第一スイッチユニットは、第一スイッチと、第二スイッチと、第三スイッチとからなる。第二スイッチユニットは、第四スイッチと、第五スイッチとからなる。第一走査線は、第一サブ走査線と、第二サブ走査線とからなる。第一走査信号は、第一サブ走査信号と、第二サブ走査信号とからなる。このうち、第一サブ走査線は、第一スイッチと第二スイッチをオンにする第一サブ走査信号を送信するために用いられる。データ線は、オンになった第一スイッチと第二スイッチを通して、それぞれ第一サブ画素電極と第二サブ画素電極に画素電極電圧を提供し、これにより第一サブ画素電極と第二サブ画素電極が充電される。充電終了後、第二サブ走査線が第二サブ走査信号を送信することで、第三スイッチがオンになり、これにより第一サブ画素と第二サブ画素が放電する。放電が終了し、第一サブ画素電極と第二サブ画素電極が電量を保った状態にある時、第二走査線は第二走査信号を送信することにより、第四スイッチと第五スイッチがオンになる。第一コモン電極線と第二コモン電極線は、それぞれオンになった第四スイッチと第五スイッチを通して第一サブ画素電極と第二サブ画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。

【0017】

このうち、第一スイッチは、第一サブ走査線・データ線・第一サブ画素電極と電氣的に接続される。第二スイッチは、第一サブ走査線・データ線・第二サブ画素電極と電氣的に接続される。第三スイッチは、第二サブ走査線・コモン電極線・第五スイッチと電氣的に接続される。第四スイッチは、第一サブ画素電極・第二走査線・第一コモン電極線と電氣的に接続される。第五スイッチは、第二サブ画素電極・第二走査線・第二コモン電極線と電氣的に接続される。

【0018】

このうち、第一スイッチのゲートは、第一サブ走査線と電氣的に接続され、第一スイッチのソースは、データ線と電氣的に接続され、第一スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第二スイッチのゲートは、第一サブ走査線と電氣的に接続され、第二スイッチのソースは、データ線と電氣的に接続され、第二スイッチのドレインは、第二サブ画素電極と電氣的に接続される。第三スイッチのゲートは、第二サブ走査線と電氣的に接続され、第三スイッチのソースは、コモン電極線と電氣的に接続され、第三スイッチのドレインは、第五スイッチのドレインと電氣的に接続される。第四スイッチのゲートは、第二走査線と電氣的に接続され、第四スイッチのソースは、第一コモン電極線と電氣的に接続され、第四スイッチのドレインは、第一サブ画素電極と電氣的に接続される。第五スイッチのゲートは、第二走査線と電氣的に接続され、第五スイッチのソースは、第二コモン電極線と電氣的に接続され、第五スイッチのドレインは、第二サブ画素電極と電氣的に接続される。

【0019】

このうち、第一サブ走査信号の周期を t_{11} で表す場合、第二走査線は第一サブ走査信号の $1/2 t_{11}$ 時点に第二走査信号を送信する。

【0020】

また、上述の目的を達成するために、本発明が提供する画素構造の駆動方法において、画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設

けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。また、前記駆動方法は、以下の手順を含む。即ち、第一走査線が第一走査信号を送信し、これにより第一スイッチユニットがオンになる手順。データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される手順。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を送信し、これにより第二スイッチユニットがオンになる手順。コモン電極線が、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる手順。

10

【0021】

このうち、第一走査信号の周期を t_1 で表す場合、第二走査線は第一走査信号の $1/2 t_1$ 時点で第二走査信号を送信する。

【発明の効果】

【0022】

よって本発明は、従来技術と比較して以下の有益な効果を備える。本発明の画素構造は、データ線と、第一走査線と、第二走査線と、画素電極と、コモン電極線と、第一スイッチユニットと、第二スイッチユニットとからなる。このうち、第一走査線が第一スイッチユニットをオンにする第一走査線信号を送信するとともに、データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供することで、画素電極が充電される。充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を送信し、これにより第二スイッチユニットがオンになる。コモン電極線は、オンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になる。以上の方法により、本発明において、第一走査線が主に画素電極の充電時に作用するとともに、充電が終了し、画素電極が電量を保った状態にある時に第二走査線が作用し始めることで、画素電極電圧がコモン電圧と同等になり、これにより黒画面が挿入される。また、第二走査線の動作と第一走査線の動作は、互いに独立して干渉せず、且つ第二走査線は、第一走査線のリフレッシュレートに影響しない。これにより、画素電極の充電時間が保証される。このほか、画素電極の充電時、第一走査線の作用だけで済むため、本発明の解像度は更に高くなる。よって本発明は、画素電極の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術を実現して、3Dクロストークの低減効果を得ることが出来る。

20

30

【図面の簡単な説明】

【0023】

【図1】本発明の実施例1における画素構造を示した概略図である。

【図2】図1の画素構造の等価回路を示した回路図である。

【図3】図1の第一走査線と第二走査線の駆動波形を示した波形図である。

【図4】本発明の実施例2における画素構造を示した概略図である。

【図5】図4の画素構造の等価回路を示した回路図である。

【図6】図4の第一走査線と第二走査線の駆動波形を示した波形図である。

40

【図7】本発明の実施例3における液晶表示装置の構造を示した概略図である。

【図8】本発明の実施例4における画素構造の駆動方法を示したフロー図である。

【発明を実施するための形態】

【0024】

以下では、図と実施例を参照しつつ、本発明について詳しく説明する。

【0025】

（実施例1）

図1と図2を参照する。図1は、本発明の実施例1における画素構造を示した概略図である。図2は、図1の画素構造の等価回路を示した回路図である。本発明の画素構造10は、データ線11と、データ線11と垂直に交差した第一走査線12と、第一走査線12と

50

平行に設けられた第二走査線 1 3 と、第一走査線 1 2 と第二走査線 1 3 の間に設けられた画素電極 1 4 と、コモン電圧を提供するためのコモン電極線 1 5 とからなる。更に画素構造 1 0 には、第一走査線 1 2 と電氣的に接続された第一スイッチユニット 1 6、及び第二走査線 1 3 と電氣的に接続された第二スイッチユニット 1 7 が設けられる。

【0026】

本実施例において、第一スイッチユニット 1 6 のゲート G 1 は、第一走査線 1 2 と電氣的に接続され、第一スイッチユニット 1 6 のソース S 1 は、データ線 1 1 と電氣的に接続され、第一スイッチユニット 1 6 のドレイン D 1 は、画素電極 1 4 と電氣的に接続される。

【0027】

第二スイッチユニット 1 7 のゲート G 2 は、第二走査線 1 3 と電氣的に接続され、第二スイッチユニット 1 7 のソース S 2 は、コモン電極線 1 5 と電氣的に接続され、第二スイッチユニット 1 7 のドレイン D 2 は、画素電極 1 4 と電氣的に接続される。このうち、コモン電極線 1 5 は、垂直に交差した二つの分岐線 1 5 1・1 5 2 からなる。第二スイッチユニット 1 7 のソース S 2 上方には、開孔 1 1 1 が設けられ、コモン電極線 1 5 の分岐線 1 5 2 上方には、もう一つの開孔 1 1 0 が設けられる。導電層 1 1 2 は、開孔 1 1 0・1 1 1 を通して、第二スイッチユニット 1 7 のソース S 2 とコモン電極線 1 5 の分岐線 1 5 2 が電氣的に接続されるようにする。また導電層 1 1 2 の材料は、画素電極 1 4 と同じであることが望ましい。

【0028】

本実施例において、画素電極 1 4 の上方には、液晶層（図示せず）が設けられ、画素電極 1 4 の下方には、コモン電極線 1 5 が設けられる。これにより、画素電極 1 4 と液晶層の間には、液晶容量 C L C が形成され、画素電極 1 4 とコモン電極線 1 5 の間には、蓄積容量 C S T が形成される（図 2 参照）。

【0029】

尚、図 1 に示した画素構造 1 0 は、図 2 に示した等価回路の回路図における一種の画素構造を表しているにすぎないことに注意されたい。図 2 に示した回路図の画素構造と合致する構造は、いずれも本発明の保護請求の範囲に含まれる。

【0030】

以下、画素構造 1 0 の動作原理について説明する。

【0031】

合わせて図 3 を参照する。図 3 は、画素構造 1 0 の第一走査線 1 2 と第二走査線 1 3 の駆動波形を示している。第一走査線 1 2 は第一スイッチユニット 1 6 をオンにする第一走査信号 G a t e 1 を伝送し、データ線 1 1 はオンになった第一スイッチユニット 1 6 を通して画素電極 1 4 に画素電極電圧を提供し、これにより画素電極 1 4 が充電される。充電が終了し、画素電極 1 4 が電量を保った状態にある時、第二走査線 1 3 が第二走査信号 G a t e 2 を伝送することにより、第二スイッチユニット 1 7 がオンになる。コモン電極線 1 5 はオンになった第二スイッチユニット 1 7 を通して画素電極 1 4 にコモン電圧を提供し、これにより画素電極電圧がコモン電圧と同等になって、黒画面が挿入される。

【0032】

本実施例において、第一走査信号 G a t e 1 の周期 t_1 と第二走査信号 G a t e 2 の周期 t_2 は、等しくなる。また、第二走査線 1 3 は、第一走査信号の $1/2 \quad t_1$ 時点に第二走査信号 G a t e 2 を伝送することが望ましい。

【0033】

前述を受けて、画素構造 1 0 には第一走査線 1 2 と第二走査線 1 3 が設けられるとともに、第一走査線 1 2 は主に画素電極 1 4 の充電時に作用し、且つ第二走査線 1 3 は主に画素電極 1 4 が充電を終了して電量を保った状態にある時に第二走査線信号 G a t e 2 を伝送し、これにより画素電極電圧がコモン電圧と同等になり、黒画面が挿入される。第二走査線 1 3 の動作と第一走査線 1 2 の動作は、互いに独立して干渉しない。第二走査線 1 3 は、第一走査線 1 2 のリフレッシュレートに影響しない。よって、画素電極 1 4 の充電時間が保証される。

10

20

30

40

50

【0034】

このほか、本実施例において、画素電極14の充電時には第一走査線12の作用しか必要とせず、より高い解像度が得られる。

【0035】

よって、本実施例の画素構造10は、画素電極14の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術の実現が可能であり、これにより3Dクロストークの低減効果が得られる。

【0036】

(実施例2)

また、本発明が提供するもう一つの画素構造について、上述した画素構造10を基礎とした上で詳述する。図4と図5を参照する。画素構造40は、データ線41と、データ線41と垂直に交差した第一走査線42と、第一走査線42と平行に設けられた第二走査線43と、第一走査線42と第二走査線43の間に設けられた画素電極44と、コモン電圧を提供するためのコモン電極線45とからなる。更に画素構造40には、第一走査線42と電氣的に接続された第一スイッチユニット46、及び第二走査線43と電氣的に接続された第二スイッチユニット47が設けられる。このうち、データ線41・第一走査線42・第二走査線43・画素電極44・コモン電極線45・第一スイッチユニット46・第二スイッチユニット47は、それぞれ図1に示したデータ線11・第一走査線12・第二走査線13・画素電極14・コモン電極線15・第一スイッチユニット16・第二スイッチユニット17と同等、或は類似した構造をなす。

【0037】

本実施例の画素構造40は、広視野角の画素構造である。具体的に述べると、本実施例において、画素電極44は、第一サブ画素電極441と、第二サブ画素電極442とからなる。コモン電極線45は、第一コモン電極線451と、第二コモン電極線452とからなる。第一スイッチユニット46は、第一スイッチ461と、第二スイッチ462と、第三スイッチ463とからなる。第二スイッチユニット47は、第四スイッチ471と、第五スイッチ472とからなる。第一走査線42は、第一サブ走査線421と、第二サブ走査線422とからなる。第一走査信号Gate1は、第一サブ走査信号Gate11と、第二サブ走査信号Gate12とからなる。このうち、第一スイッチ461は、第一サブ走査線421・データ線41・第一サブ画素電極441と電氣的に接続される。第二スイッチ462は、第一サブ走査線421・データ線41・第二サブ画素電極442と電氣的に接続される。第三スイッチ463は、第二サブ走査線422・コモン電極線45・第五スイッチ472と電氣的に接続される。第四スイッチ471は、第一サブ画素電極441・第二走査線43・第一コモン電極線451と電氣的に接続される。第五スイッチ472は、第二サブ画素電極442・第二走査線43・第二コモン電極線452と電氣的に接続される。

【0038】

具体的には、第一スイッチ461のゲートG11は、第一サブ走査線421と電氣的に接続され、第一スイッチ461のソースS11は、データ線41と電氣的に接続され、第一スイッチ461のドレインD11は、第一サブ画素電極441と電氣的に接続される。

【0039】

第二スイッチ462のゲートG12は、第一サブ走査線421と電氣的に接続され、第二スイッチ462のソースS12は、データ線41と電氣的に接続され、第二スイッチ462のドレインD12は、第二サブ画素電極442と電氣的に接続される。

【0040】

第三スイッチ363のゲートG13は、第二サブ走査線422と電氣的に接続され、第三スイッチ463のソースS13は、コモン電極線45と電氣的に接続され、第三スイッチ463のドレインD13は、第五スイッチ472のドレインD15と電氣的に接続される。このうち、第一コモン電極線451は、垂直に交差した二つの分岐線4511・4512からなり、第二コモン電極線452は、垂直に交差した二つの分岐線4521・452

2からなる。また、第三スイッチ463のソースS13と分岐線4522との間には、共有電気容量C10が形成される（図5参照）。

【0041】

第四スイッチ471のゲートG14は、第二走査線43と電氣的に接続され、第四スイッチ471のソースS14は、第一コモン電極線451と電氣的に接続され、第四スイッチ471のドレインD14は、第一サブ画素電極441と電氣的に接続される。このうち、第四スイッチ471のソースS14上方には、開孔140が設けられ、第一コモン電極線451の分岐線4512上方には、もう一つの開孔141が設けられる。導電層142は、開孔140・141を通して、第四スイッチ471のソースS14と第一コモン電極線451の分岐線4512が電氣的に接続されるようにする。また導電層142の材料は、画素電極44と同じであることが望ましい。

10

【0042】

第五スイッチ472のゲートG15は、第二走査線43と電氣的に接続され、第五スイッチ472のソースS15は、第二コモン電極線452と電氣的に接続され、第五スイッチ472のドレインD15は、第二サブ画素電極442と電氣的に接続される。このうち、第五スイッチ472のソースS15上方には、開孔150が設けられ、第二コモン電極線452の分岐線4522上方には、もう一つの開孔151が設けられる。導電層152は、開孔150・開孔151を通して、第五スイッチ472のソースS15と第二コモン電極線452の分岐線4522が電氣的に接続されるようにする。また導電層152の材料は、画素電極44と同じであることが望ましい。

20

【0043】

本実施例において、第一サブ画素電極441の上方には、液晶層（図示せず）が設けられ、第一サブ画素電極441の下方には、第一コモン電極線451が設けられる。これにより、第一サブ画素電極441と液晶層の間には、第一液晶容量CLC1が形成され、第一サブ画素電極441と第一コモン電極線451の間には、第一蓄積容量CST1が形成される（図5参照）。また同様の原理で、第二サブ画素電極442の上方には、液晶層（図示せず）が設けられ、第二サブ画素電極442の下方には、第二コモン電極線452が設けられる。これにより、第二サブ画素電極442と液晶層の間には、第二液晶容量CLC2が形成され、第二サブ画素電極442と第二コモン電極線452の間には、第二蓄積容量CST2が形成される（図5参照）。

30

【0044】

尚、図4に示した画素構造40は、図5に示した等価回路の回路図における一種の画素構造を表しているにすぎないことに注意されたい。図5に示した回路図の画素構造と合致する構造は、いずれも本発明の保護請求の範囲に含まれる。

【0045】

以下、画素構造40の動作原理について説明する。

【0046】

合わせて図6を参照する。図6は、画素構造40の第一サブ走査線421・第二サブ走査線422・第二走査線43の駆動波形を示している。第一サブ走査線421は、第一スイッチ461と第二スイッチ462をオンにする第一サブ走査信号Gate11を伝送するために用いられる。データ線41は、オンになった第一スイッチ461と第二スイッチ462を通して、それぞれ第一サブ画素電極441と第二サブ画素電極442に画素電極電圧を提供し、これにより第一サブ画素電極441と第二サブ画素電極442が充電される。充電終了後、第二サブ走査線422が第二サブ走査信号Gate12を伝送することで、第三スイッチ463がオンになり、これにより第一サブ画素電極441と第二サブ画素電極442が放電する。放電が終了し、第一サブ画素電極441と第二サブ画素電極442が電量を保った状態にある時、第二走査線43が第二走査信号Gate2を伝送することにより、第四スイッチ471と第五スイッチ472がオンになる。第一コモン電極線451と第二コモン電極線452は、それぞれオンになった第四スイッチ471と第五スイッチ472を通して、第一サブ画素電極441と第二サブ画素電極442にコモン電圧を

40

50

提供し、これにより画素電極電圧がコモン電圧と同等になって、黒画面が挿入される。

【0047】

本実施例において、第一サブ走査信号 Gate 1 1・第二サブ走査信号 Gate 1 2・第二走査信号 Gate 2 の周期 $t_{11} \cdot t_{12} \cdot t_2$ は、等しくなる。また、第二走査線 4 3 は、第一サブ走査信号 Gate 1 1 の $1/2 \cdot t_{11}$ 時点に第二走査信号 Gate 2 を伝送することが望ましい。

【0048】

また同様の原理で、本実施例の画素構造 4 0 は、画素電極 4 4 の充電時間と液晶表示装置の解像度を保証するとともに、黒挿入技術の実現が可能であり、これにより 3 D クロストークの低減効果が得られる。

【0049】

(実施例 3)

図 7 を参照する。図 7 は、本発明の液晶表示装置の構造を示した概略図である。本発明の液晶表示装置 7 0 は、相対して設けられた配列基板 7 1・カラーフィルター基板 7 2 と、配列基板 7 1 とカラーフィルター基板 7 2 の間に設けられた液晶層 7 3 とからなる。このうち、配列基板 7 1 には、前述した画素構造が設けられる。

【0050】

(実施例 4)

図 8 を参照する。図 8 は、本発明の画素構造の駆動方法を示したフロー図である。このうち、本実施例の画素構造は、前述した画素構造である。具体的に述べると、本実施例の画素構造は、データ線と、データ線と垂直に交差した第一走査線と、第一走査線と平行に設けられた第二走査線と、第一走査線と第二走査線の間に設けられた画素電極と、コモン電圧を提供するためのコモン電極線とからなる。更に画素構造には、第一走査線と電氣的に接続された第一スイッチユニット、及び第二走査線と電氣的に接続された第二スイッチユニットが設けられる。本実施例の画素構造の駆動方法は、以下の手順を含む（図 8 参照）。

【0051】

手順 S 1：第一走査線が第一走査信号を伝送し、これにより第一スイッチユニットがオンになる。

【0052】

手順 S 2：データ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電される。

【0053】

手順 S 3：充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送し、これにより第二スイッチユニットがオンになる。

【0054】

更に手順 S 3 において、第一走査信号と第二走査信号の周期 t_1 と t_2 は、等しくなる。また、第二走査線は、第一走査信号の $1/2 \cdot t_1$ 時点に第二走査信号を伝送することが望ましい。

【0055】

手順 S 4：コモン電極線がオンになった第二スイッチユニットを通して画素電極にコモン電圧を提供し、これにより画素電極電圧が前記コモン電圧と同等になる。

【0056】

上述を総じて言えば、本発明の画素構造は、第一走査線が第一走査信号を伝送することで第一スイッチユニットがオンになり、更にデータ線がオンになった第一スイッチユニットを通して画素電極に画素電極電圧を提供し、これにより画素電極が充電されるとともに、充電が終了し、画素電極が電量を保った状態にある時、第二走査線が第二走査信号を伝送することで第二スイッチユニットがオンになり、更にコモン電極線がオンになった第二スイッチユニットを通して画素電極へコモン電圧を流し、これにより画素電極電圧がコモン電位と同等になり、黒画面が挿入される。以上の方法により、本発明は、画素電極の充電

10

20

30

40

50

時間と液晶表示装置の解像度を保証するとともに、黒画面を挿入して、黒挿入技術を実現する。これにより、3Dクロストークの低減効果が得られる。

【0057】

以上は、本発明の実施例について述べたに過ぎず、これにより本発明の請求範囲を限定するものではない。本発明の明細書及び図の内容を利用してなされた同等の効果を持つ構造やフローについての変更、或は、他の関連技術における直接的・間接的な運用は、いずれも本発明の特許保護の範囲内に含まれる。

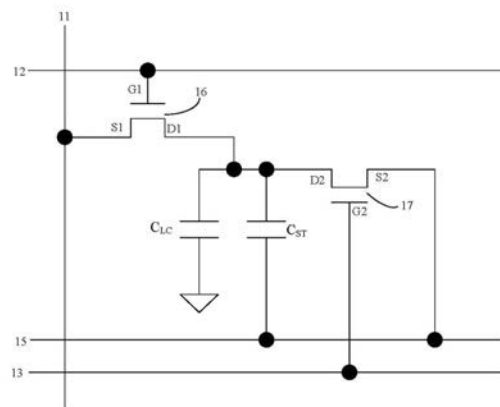
【符号の説明】

【0058】

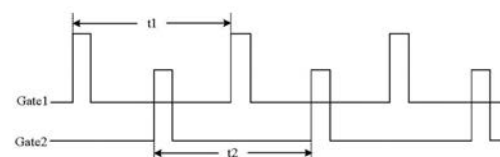
10	画素構造	10
11	データ線	
110	開孔	
111	開孔	
112	導電層	
12	走査線	
13	第二走査線	
14	画素電極	
140	開孔	
141	開孔	
142	導電層	20
15	コモン電極線	
150	開孔	
151	分岐線（図1）	
152	分岐線（図1）	
151	開孔（図4）	
152	導電層（図4）	
16	第一スイッチユニット	
17	第二スイッチユニット	
40	画素構造	
41	データ線	30
42	第一走査線	
421	第一サブ走査線	
422	第二サブ走査線	
43	第二走査線	
44	画素電極	
441	第一サブ画素電極	
442	第二サブ画素電極	
45	コモン電極線	
451	第一コモン電極線	
4511	分岐線	40
4512	分岐線	
452	第二コモン電極線	
4521	分岐線	
4522	分岐線	
46	第一スイッチユニット	
461	第一スイッチ	
462	第二スイッチ	
463	第三スイッチ	
47	第二スイッチユニット	
471	第四スイッチ	50

4 7 2	第五スイッチ	
7 0	液晶表示装置	
7 1	配列基板	
7 2	カラーフィルター基板	
7 3	液晶層	
C 1 0	共有電気容量	
C L C	液晶容量	
C L C 1	第一液晶容量	
C L C 2	第二液晶容量	
C S T	蓄積容量	10
C S T 1	第一蓄積容量	
C S T 2	第二蓄積容量	
D 1	ドレイン	
D 1 1	ドレイン	
D 1 2	ドレイン	
D 1 3	ドレイン	
D 1 4	ドレイン	
D 1 5	ドレイン	
D 2	ドレイン	
G 1	ゲート	20
G 1 1	ゲート	
G 1 2	ゲート	
G 1 3	ゲート	
G 1 4	ゲート	
G 1 5	ゲート	
G 2	ゲート	
G a t e 1	第一走査信号	
G a t e 1 1	第一サブ走査信号	
G a t e 1 2	第二サブ走査信号	
G a t e 2	第二走査信号	30
S 1	ソース (図 1 ・ 図 2)	
S 1 1	ソース	
S 1 2	ソース	
S 1 3	ソース	
S 1 4	ソース	
S 1 5	ソース	
S 2	ソース (図 1 ・ 図 2)	
S 1	手順 (図 8)	
S 2	手順 (図 8)	
S 3	手順	40
S 4	手順	
t 1	周期	
t 1 1	周期	
t 1 2	周期	
t 2	周期	

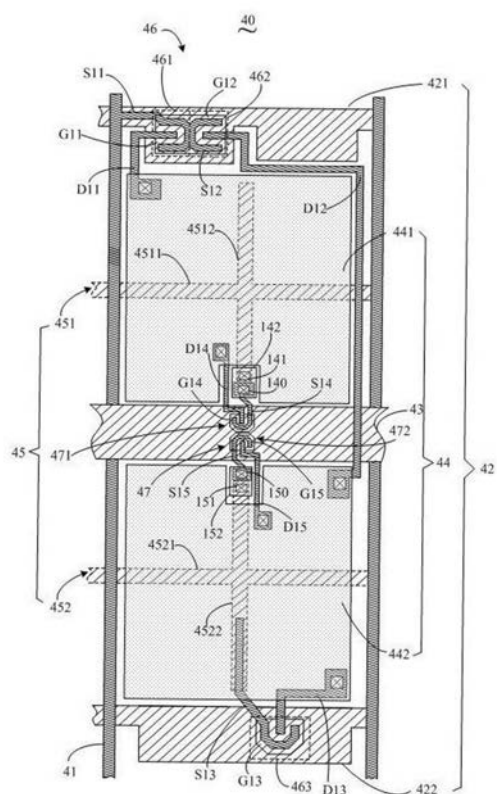
【図 2】



【図 3】



【图 4】



【図 5】

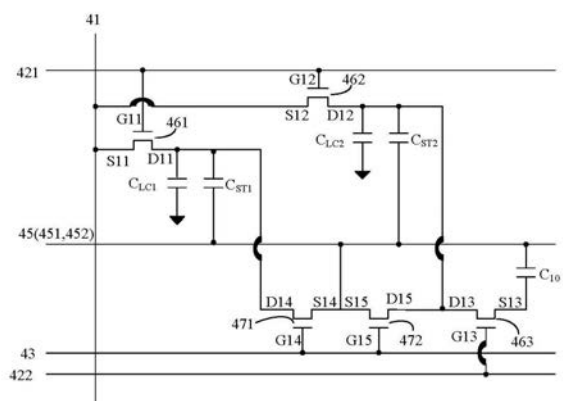


FIG. 5

【图 6】

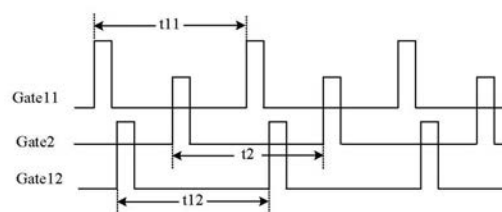


FIG. 6

【図 7】

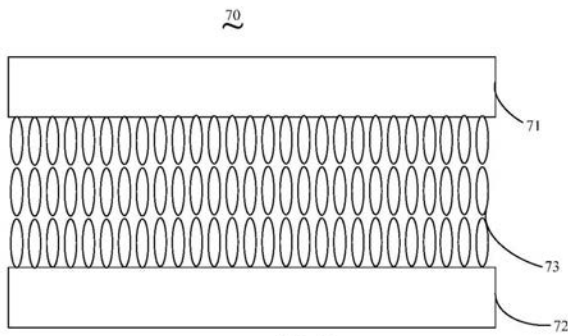


FIG. 7

【図 8】

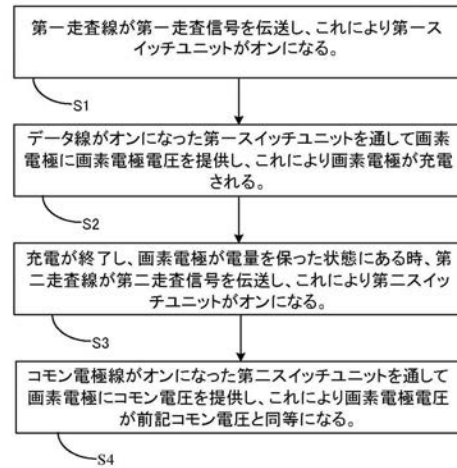


FIG. 8

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/085778
A. CLASSIFICATION OF SUBJECT MATTER		
G02F 1/133 (2006.01) i; G09G 3/36 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G02F; G09G 3		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNABS, CPRSABS, VEN, TWABS, CNKI: 3D, three 2d dimension+, solid+, stereo+, black, insert+, scan+, voltage, crosstalk+, cross 3d talk+, common, electrode, frequenc+, frame		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 102445796 A (SHENZHEN HUAXING OPTOELECTRONICS TECHNOLOGY CO LTD et al.) 09 May 2012 (09.05.2012) description paragraphs [0021] to [0034], and figures 1 to 7	1-3, 8-10, 15, 16
A	CN 103268043 A (SHENZHEN HUAXING OPTOELECTRONICS TECHNOLOGY CO LTD) 28 August 2013 (28.08.2013) the whole document	1-16
A	US 2012249518 A1 (WON MYUNG-HO et al.) 04 October 2012 (04.10.2012) the whole document	1-16
A	JP 5229295 B2 (JVC KENWOOD CORP.) 03 July 2013 (03.07.2013) the whole document	1-16
A	US 2013069996 A1 (SEIDO EPSON CORP.) 21 March 2013 (21.03.2013) the whole document	1-16
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 20 June 2014		Date of mailing of the international search report 09 July 2014
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer GAO, Wang Telephone No. (86-10) 62084085

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/085778

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102445796 A	09 May 2012	WO 2013013443 A1	31 January 2013
		CN 102445796 B	26 March 2014
		US 2013021385 A1	24 January 2013
CN 103268043 A	28 August 2013	None	
US 2012249518 A1	04 October 2012	KR 20120109217 A	08 October 2012
JP 5229295 B2	03 July 2013	JP 2012078688 A	19 April 2012
US 20130699996 A1	21 March 2013	JP 2013064824 A	11 April 2013

国际检索报告

国际申请号

PCT/CN2013/085778

A. 主题的分类		
G02F 1/133(2006.01)i; G09G 3/36(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G02F, G09G3		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNABS, CPRSABS, VEN, TWABS, CNKI; 3D, 三维, 立体, 黑, 插, 串扰, 扫描, 电压, 公共电极, 频率, 帧, three 2d dimension+, solid+, stereo+, black, insert+, scan+, voltage, crosstalk+, cross 3d talk+, frequenc+, frame		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 102445796A (深圳市华星光电技术有限公司等) 2012年 5月 09日 (2012 - 05 - 09) 说明书第【0021】—【0034】行, 图1—7	1-3, 8-10, 15, 16
A	CN 103268043A (深圳市华星光电技术有限公司) 2013年 8月 28日 (2013 - 08 - 28) 全文	1-16
A	US 2012249518A1 (WON MYUNG-HO等) 2012年 10月 04日 (2012 - 10 - 04) 全文	1-16
A	JP 5229295B2 (JVC KENWOOD CORP) 2013年 7月 03日 (2013 - 07 - 03) 全文	1-16
A	US 2013069996A1 (SEIKO EPSON CORP) 2013年 3月 21日 (2013 - 03 - 21) 全文	1-16
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 6月 20日		2014年 7月 09日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		高望
传真号 (86-10) 62019451		电话号码 (86-10) 62084085

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/085778

检索报告引用的专利文件		公布日 (年/月/日)	同族专利		公布日 (年/月/日)
CN	102445796A	2012年 5月 09日	WO	2013013443A1	2013年 1月 31日
			CN	102445796B	2014年 3月 26日
			US	2013021385A1	2013年 1月 24日
CN	103268043A	2013年 8月 28日	无		
US	2012249518A1	2012年 10月 04日	KR	20120109217A	2012年 10月 08日
JP	6229295B2	2013年 7月 03日	JP	2012078688A	2012年 4月 19日
US	2013069996A1	2013年 3月 21日	JP	2013064824A	2013年 4月 11日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20 6 2 2 D	
	G 0 9 G 3/20 6 4 2 A	
	G 0 2 F 1/1368	

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

Fターム(参考) 2H192 AA24 BC24 BC26 BC31 CB05 CB12 CC04 DA13 DA52 GD61
 JA13 JB04
 2H193 ZA04 ZA07 ZA08 ZA19 ZC25 ZE02 ZQ11 ZR10
 5C006 AA22 AC11 AC25 BC06 EA01 EC12 FA26 FA55
 5C080 AA10 CC03 CC04 DD05 DD07 DD10 FF11 JJ03 JJ04 JJ06
 JJ07

专利名称(译)	液晶显示装置，像素结构及其驱动方法		
公开(公告)号	JP2016532160A	公开(公告)日	2016-10-13
申请号	JP2016539385	申请日	2013-10-23
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	陳政鴻 姜佳麗		
发明人	陳政鴻 姜佳麗		
IPC分类号	G02F1/133 G09G3/36 G09G3/20 G02F1/1368		
CPC分类号	G02F1/136213 G02F1/13624 G09G3/003 G09G3/3677 G09G2300/0426 G09G2300/0478 G09G2300/0852 G09G2310/0251 G09G2320/0209 G02F1/1343 G02F1/1362 G02F2001/134318 G09G3/36 G02F1/133		
FI分类号	G02F1/133.550 G09G3/36 G09G3/20.611.D G09G3/20.624.B G09G3/20.624.C G09G3/20.622.D G09G3/20.642.A G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/BC24 2H192/BC26 2H192/BC31 2H192/CB05 2H192/CB12 2H192/CC04 2H192/DA13 2H192/DA52 2H192/GD61 2H192/JA13 2H192/JB04 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZC25 2H193/ZE02 2H193/ZQ11 2H193/ZR10 5C006/AA22 5C006/AC11 5C006/AC25 5C006/BC06 5C006/EA01 5C006/EC12 5C006/FA26 5C006/FA55 5C080/AA10 5C080/CC03 5C080/CC04 5C080/DD05 5C080/DD07 5C080/DD10 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07		
代理人(译)	鈴木 征四郎		
优先权	201310443309.3 2013-09-25 CN		
其他公开文献	JP6208876B2		
外部链接	Espacenet		

摘要(译)

本发明提供一种液晶显示装置，像素结构及驱动方法。第一扫描线的第一扫描线传送第一开关单元的扫描信号，在像素电极处于保持电源状态时，对像素电极充电，第二扫描线将第二扫描信号传送至接通所述第二开关单元，所述公共电极线向所述像素电极提供所述公共电压，以将所述像素电极电压上升至所述公共电压。通过上述方式，一方面本发明可以保证像素电极的充电时间和液晶显示装置的分辨率，另一方面可以保证插入黑色图像，实现插入黑色图像技术，减少3D交叉谈论。

