

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2016-529553

(P2016-529553A)

(43) 公表日 平成28年9月23日 (2016.9.23)

(51) Int. Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
G09G 3/36 (2006.01)	G09G 3/36	2H193
G09G 3/20 (2006.01)	G09G 3/20 624B	5C006
G02F 1/133 (2006.01)	G09G 3/20 621B	5C080
	G02F 1/133 525	
審査請求 有 予備審査請求 未請求 (全 28 頁)		

(21) 出願番号 特願2016-535301 (P2016-535301)
 (86) (22) 出願日 平成25年10月24日 (2013.10.24)
 (85) 翻訳文提出日 平成28年2月23日 (2016.2.23)
 (86) 国際出願番号 PCT/CN2013/085841
 (87) 国際公開番号 W02015/032115
 (87) 国際公開日 平成27年3月12日 (2015.3.12)
 (31) 優先権主張番号 201310409807.6
 (32) 優先日 平成25年9月9日 (2013.9.9)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 董成才
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 Fターム (参考) 2H192 AA24 AA42 BC24 BC26 CB11
 CC22 DA12 GD61 JA13
 2H193 ZA04 ZA19 ZC01 ZC24 ZD23
 ZQ11 ZQ44 ZQ47
 最終頁に続く

(54) 【発明の名称】 配列基板及び液晶表示パネル

(57) 【要約】

【課題】本発明は、色ズレ低減効果を高めることが出来る、配列基板及び液晶表示パネルを提供する。

【解決手段】本発明の配列基板において、各画素ユニットには電圧補償回路が設けられる。走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路は、前記画素ユニットの前記第二画素電極に作用する。これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなる。

【選択図】図3

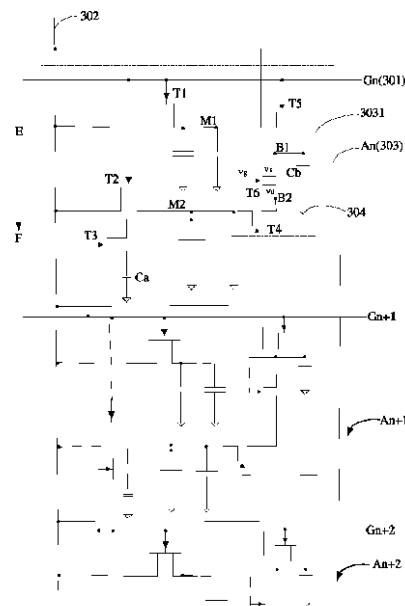


図3 / Fig. 3

【特許請求の範囲】

【請求項 1】

複数本の第一走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなる、配列基板であって、

各前記画素ユニットは、それぞれ一本の第一走査線及び一本のデータ線と対応するとともに、各前記画素ユニットは、第一画素電極と、第二画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなり、

前記画素ユニットと対応する前記第一走査線は、前記第一スイッチ及び第二スイッチと接続され、

前記画素ユニットと対応する前記データ線は、前記第一スイッチ及び第二スイッチを通して、それぞれ前記第一画素電極及び第二画素電極と接続され、

前記第三スイッチは、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線と接続され、

前記第二画素電極は、前記第三スイッチを通して前記第一電気容量の一端と接続され、

前記第一電気容量の他端は、前記コモン電極と接続され、

前記電圧補償回路は、前記画素ユニットと対応する前記第二画素電極、及び走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続され、

このうち、走査方向に沿って順に、複数本の前記第一走査線に対して走査を行うとともに、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する前記第一走査線が走査信号を入力することで、前記画素ユニットの前記第三スイッチが導通するよう制御された時、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化し、

前記第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きく、

更に、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路は、前記画素ユニットの前記第二画素電極に作用し、

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、配列基板。

【請求項 2】

更に、負極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路がオフ状態となることで、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化した後の状態を保ち、

また更に、正極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路が導通状態となることで、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化した後に上昇し、

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、請求項 1 に記載の配列基板。

【請求項 3】

更に、前記電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなり、

前記第四スイッチは、制御端と、第一端と、第二端とからなり、

前記第五スイッチと第六スイッチは、いずれも制御端と、入力端と、出力端とからなり、

前記第四スイッチの制御端は、走査方向に沿って配列し且つ前記画素ユニットと一個の画

10

20

30

40

50

素ユニットを隔てた画素ユニットと対応する前記第一走査線と接続され、前記第四スイッチの第一端は、前記第二画素電極と接続され、前記第四スイッチの第二端は、前記第六スイッチの出力端と接続され、

前記第五スイッチの制御端は、前記画素ユニットと対応する前記第一走査線と接続され、前記第五スイッチの入力端は、前記画素ユニットと対応する前記データ線と接続され、前記第五スイッチの出力端は、前記第二電気容量の一端と接続され、

前記第六スイッチの制御端及び入力端は、いずれも前記第五スイッチの出力端と接続され、

前記第二電気容量の他端は、前記コモン電極と接続され、
また更に、

負極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力して、前記画素ユニットの前記第四スイッチが導通するよう制御された時、前記第六スイッチがオフ状態となることで、前記画素ユニットの前記電圧補償回路は、オフ状態となり、

正極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力して前記画素ユニットの前記第四スイッチが導通するよう制御された時、前記第六スイッチが導通状態となることで、前記画素ユニットの前記電圧補償回路は、導通状態となり、

前記画素ユニットの前記第二電気容量は、前記第六スイッチと第四スイッチを順に通して前記第二画素電極を充電し、これにより前記第二画素電極の電圧は、前記第一電気容量を通して変化した後には上昇することを特徴とする、請求項 2 に記載の配列基板。

【請求項 4】

更に、前記第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタであり、

前記第四スイッチである薄膜トランジスタのゲートは、前記第四スイッチの制御端と対応し、

前記第四スイッチである薄膜トランジスタのソースは、前記第四スイッチの第一端と対応し、

前記第四スイッチである薄膜トランジスタのドレインは、前記第四スイッチの第二端と対応し、

前記第五スイッチである薄膜トランジスタのゲートは、前記第五スイッチの制御端と対応し、

前記第五スイッチである薄膜トランジスタのソースは、前記第五スイッチの入力端と対応し、

前記第五スイッチである薄膜トランジスタのドレインは、前記第五スイッチの出力端と対応し、

前記第六スイッチである薄膜トランジスタのゲートは、前記第六スイッチの制御端と対応し、

前記第六スイッチである薄膜トランジスタのソースは、前記第六スイッチの入力端と対応し、

前記第六スイッチである薄膜トランジスタのドレインは、前記第六スイッチの出力端と対応することを特徴とする、請求項 3 に記載の配列基板。

【請求項 5】

更に、前記第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチであることを特徴とする、請求項 1 に記載の配列基板。

【請求項 6】

複数本の第一走査線と、複数本の第二走査線と、複数本の第三走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなる、配列基板であって、

各前記画素ユニットは、それぞれ一本の第一走査線・一本の第二走査線・一本の第三走査線・一本のデータ線と対応するとともに、各前記画素ユニットは、第一画素電極と、第二

10

20

30

40

50

画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなり、

前記画素ユニットと対応する前記第一走査線は、前記第一スイッチ及び第二スイッチと接続され、

前記画素ユニットと対応する前記データ線は、前記第一スイッチ及び第二スイッチを通して、それぞれ前記第一画素電極及び第二画素電極と接続され、

前記画素ユニットと対応する前記第二走査線は、前記第三スイッチと接続され、

前記第二画素電極は、前記第三スイッチを通して前記第一電気容量の一端と接続され、

前記第一電気容量の他端は、前記コモン電極と接続され、

前記電圧補償回路は、前記画素ユニットと対応する前記第三走査線及び前記第二画素電極と接続され、

このうち、順に前記画素ユニットと対応する前記第一走査線・第二走査線・第三走査線に対して走査を行うとともに、前記第二走査線が走査信号を入力することで前記第三スイッチが導通するよう制御された時、前記第二画素電極の電圧は、前記第一電気容量を通して変化し、

前記第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きく、

前記第三走査線が走査信号を入力した時、前記電圧補償回路は、前記第二画素電極に作用し、

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、配列基板。

【請求項 7】

更に、負極性反転時において、前記第三走査線が走査信号を入力した時、前記電圧補償回路がオフ状態となることで、前記第二画素電極の電圧は、前記第一電気容量を通して変化した後の状態を保ち、

また更に、正極性反転時において、前記第三走査線が走査信号を入力した時、前記電圧補償回路が導通状態となることで、前記第二画素電極の電圧は、前記第一電気容量を通して変化した後に上昇し、

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、請求項 6 に記載の配列基板。

【請求項 8】

更に、前記電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなり、

前記第四スイッチは、制御端と、第一端と、第二端とからなり、

前記第五スイッチ及び第六スイッチは、いずれも制御端と、入力端と、出力端とからなり、

前記第四スイッチの制御端は、前記画素ユニットと対応する前記第三走査線と接続され、前記第四スイッチの第一端は、前記第二画素電極と接続され、前記第四スイッチの第二端は、前記第六スイッチの出力端と接続され、

前記第五スイッチの制御端は、前記画素ユニットと対応する前記第一走査線と接続され、前記第五スイッチの入力端は、前記画素ユニットと対応する前記データ線と接続され、前記第五スイッチの出力端は、前記第二電気容量の一端と接続され、

前記第六スイッチの制御端及び入力端は、いずれも前記第五スイッチの出力端と接続され、

前記第二電気容量の他端は、前記コモン電極と接続され、

また更に、負極性反転期間において、前記第三走査線が走査信号を入力して前記第四スイッチが導通するよう制御された時、前記第六スイッチがオフ状態となることで、前記電圧

10

20

30

40

50

補償回路は、オフ状態となり、

正極性反転期間において、前記第三走査線が走査信号を入力して前記第四スイッチが導通するよう制御された時、前記第六スイッチが導通状態となることで、前記電圧補償回路は、導通状態となり、

前記第二電気容量が前記第六スイッチ及び第四スイッチを順に通して前記第二画素電極を充電することで、前記第二画素電極の電圧は、前記第一電気容量を通して変化した後上昇することを特徴とする、請求項 7 に記載の配列基板。

【請求項 9】

更に、前記第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタであり、

前記第四スイッチである薄膜トランジスタのゲートは、前記第四スイッチの制御端と対応し、

前記第四スイッチである薄膜トランジスタのソースは、前記第四スイッチの第一端と対応し、

前記第四スイッチである薄膜トランジスタのドレインは、前記第四スイッチの第二端と対応し、

前記第五スイッチである薄膜トランジスタのゲートは、前記第五スイッチの制御端と対応し、

前記第五スイッチである薄膜トランジスタのソースは、前記第五スイッチの入力端と対応し、

前記第五スイッチである薄膜トランジスタのドレインは、前記第五スイッチの出力端と対応し、

前記第六スイッチである薄膜トランジスタのゲートは、前記第六スイッチの制御端と対応し、

前記第六スイッチである薄膜トランジスタのソースは、前記第六スイッチの入力端と対応し、

前記第六スイッチである薄膜トランジスタのドレインは、前記第六スイッチの出力端と対応することを特徴とする、請求項 8 に記載の配列基板。

【請求項 10】

更に、前記第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチであることを特徴とする、請求項 6 に記載の配列基板。

【請求項 11】

更に、正極性反転時において、前記第三走査線が走査信号を入力した時、前記電圧補償回路がオフ状態となることで、前記第二画素電極の電圧は、前記第一電気容量を通して変化した後の状態を保ち、

また更に、負極性反転時において、前記第三走査線が走査信号を入力した時、前記電圧補償回路が導通状態となることで、前記第二画素電極の電圧は、前記第一電気容量を通して変化した後上昇し、

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、請求項 6 に記載の配列基板。

【請求項 12】

配列基板と、カラーフィルター基板と、前記配列基板と前記カラーフィルター基板の間に位置する液晶層とからなる、液晶表示パネルであって、

前記配列基板は、複数本の第一走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなり、

各前記画素ユニットは、それぞれ一本の第一走査線及び一本のデータ線と対応するとともに、各前記画素ユニットは、第一画素電極と、第二画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなり、

10

20

30

40

50

前記画素ユニットと対応する前記第一走査線は、前記第一スイッチ及び第二スイッチと接続され、

前記画素ユニットと対応する前記データ線は、前記第一スイッチ及び第二スイッチを通して、それぞれ前記第一画素電極及び第二画素電極と接続され、

前記第三スイッチは、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線と接続され、

前記第二画素電極は、前記第三スイッチを通して前記第一電気容量の一端と接続され、

前記第一電気容量の他端は、前記コモン電極と接続され、

前記電圧補償回路は、前記画素ユニットと対応する前記第二画素電極、及び走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続され、

10

このうち、走査方向に沿って順に、複数本の前記第一走査線に対して走査を行うとともに、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する前記第一走査線が走査信号を入力することで、前記画素ユニットの前記第三スイッチが導通するように制御された時、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化し、

前記第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きく、

更に、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路は、前記画素ユニットの前記第二画素電極に作用し、

20

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、液晶表示パネル。

【請求項 13】

更に、負極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路がオフ状態となることで、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化した後の状態を保ち、

また更に、正極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力した時、前記画素ユニットの前記電圧補償回路が導通状態となることで、前記画素ユニットの前記第二画素電極の電圧は、前記第一電気容量を通して変化した後に上昇し、

30

これにより、正極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比と、負極性反転時における、前記第二画素電極—前記コモン電極間の電圧差と前記第一画素電極—前記コモン電極間の電圧差の比が等しくなることを特徴とする、請求項 12 に記載の液晶表示パネル。

【請求項 14】

更に、前記電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなり、

40

前記第四スイッチは、制御端と、第一端と、第二端とからなり、

前記第五スイッチと第六スイッチは、いずれも制御端と、入力端と、出力端とからなり、

前記第四スイッチの制御端は、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線と接続され、前記第四スイッチの第一端は、前記第二画素電極と接続され、前記第四スイッチの第二端は、前記第六スイッチの出力端と接続され、

前記第五スイッチの制御端は、前記画素ユニットと対応する前記第一走査線と接続され、

前記第五スイッチの入力端は、前記画素ユニットと対応する前記データ線と接続され、前記第五スイッチの出力端は、前記第二電気容量の一端と接続され、

前記第六スイッチの制御端及び入力端は、いずれも前記第五スイッチの出力端と接続され

50

、

前記第二電気容量の他端は、前記コモン電極と接続され、
また更に、

負極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力して、前記画素ユニットの前記第四スイッチが導通するよう制御された時、前記第六スイッチがオフ状態となることで、前記画素ユニットの前記電圧補償回路は、オフ状態となり、

正極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する前記第一走査線が走査信号を入力して前記画素ユニットの前記第四スイッチが導通するよう制御された時、前記第六スイッチが導通状態となることで、前記画素ユニットの前記電圧補償回路は、導通状態となり、

前記画素ユニットの前記第二電気容量は、前記第六スイッチと第四スイッチを順に通して前記第二画素電極を充電し、これにより前記第二画素電極の電圧は、前記第一電気容量を通して変化した後上昇することを特徴とする、請求項 1 3 に記載の液晶表示パネル。

【請求項 1 5】

更に、前記第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタであり、

前記第四スイッチである薄膜トランジスタのゲートは、前記第四スイッチの制御端と対応し、

前記第四スイッチである薄膜トランジスタのソースは、前記第四スイッチの第一端と対応し、

前記第四スイッチである薄膜トランジスタのドレインは、前記第四スイッチの第二端と対応し、

前記第五スイッチである薄膜トランジスタのゲートは、前記第五スイッチの制御端と対応し、

前記第五スイッチである薄膜トランジスタのソースは、前記第五スイッチの入力端と対応し、

前記第五スイッチである薄膜トランジスタのドレインは、前記第五スイッチの出力端と対応し、

前記第六スイッチである薄膜トランジスタのゲートは、前記第六スイッチの制御端と対応し、

前記第六スイッチである薄膜トランジスタのソースは、前記第六スイッチの入力端と対応し、

前記第六スイッチである薄膜トランジスタのドレインは、前記第六スイッチの出力端と対応することを特徴とする、請求項 1 4 に記載の液晶表示パネル。

【請求項 1 6】

更に、前記第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチであることを特徴とする、請求項 1 2 に記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、液晶表示技術に関し、特に、配列基板及び液晶表示パネルに関する。

【背景技術】

【0 0 0 2】

V A (V e r t i c a l A l i g n m e n t、垂直配向)方式の液晶表示パネルは、応答速度が速い、コントラストが高い等の長所を備えており、現在の液晶表示パネルの展開において主流となっている。しかし、異なる視野角においては、液晶分子の有効屈折率も異なってくるため、光透過度の変化を引き起こしてしまう。具体的には、斜めの視野角において光透過性が低下し、斜め視野角方向と正面視野角方向で再現される色が一致せず、色ズレが生じてしまう。このため、広視野角では、色の歪みが観察される。特に、現在

10

20

30

40

50

の液晶表示パネルのサイズは大きくなる傾向にあり、大型の表示パネルでは、広視野角における色ズレ (Color Shift) の問題がより深刻になる。

【0003】

図1を参照する。図は、従来技術において、上述の問題を解決するために通常採用される配列基板の画素等価回路を示している。このうち、配列基板は、走査線 G_n と、データ線 $Data$ と、走査線 G_n 及びデータ線 $Data$ によって共に定義された画素ユニットとからなる。各画素ユニットは、それぞれAエリアとBエリアに分割される。画素Aエリアは、薄膜トランジスタ TFT_A を通して駆動し、画素Bエリアは、薄膜トランジスタ TFT_B を通して駆動する。同一のグレースケールにおいてAエリアとBエリアの電圧は異なるため、異なる Γ カーブを呈する。これにより、二つのエリアで合成された Γ カーブが広視野角と正面視野角との差を縮めて、色ズレを改善することが出来る。具体的には、複数本の走査線の順次走査において、第 n 行まで走査した時、走査線 G_n が走査信号を入力して TFT_A と TFT_B を導通させる。データ線 $Data$ は、画素Aエリアと画素Bエリアの蓄積容量 (C_{st}) と液晶容量 (C_{lc}) に対する充電を開始する。AエリアとBエリアの画素電圧は、いずれもデータ線 $Data$ 上の電圧へ充電される。次の一行 ($n+1$ 行) まで走査した時、走査線 G_{n+1} は、走査信号を入力して薄膜トランジスタ TFT_C1 を導通させる。Bエリアの画素電圧は、電気容量 C_{s1} を通して変化する。これにより、BエリアとAエリアの画素電圧が同じではなくなり、色ズレを減らす効果が得られる。

【0004】

図1の回路において、 ΔV_1 をAエリアの画素電圧—コモン電極間の電圧差とし、 ΔV_2 をBエリアの画素電圧—コモン電極間の電圧差とした場合、その比 $\Delta V_1 / \Delta V_2 = (C_{st_B} + C_{lc_B}) / (C_{st_B} + C_{lc_B} + 2C_{s1})$ は、構造設計時において非常に重要なパラメータとなるとともに、 C_{s1} の容量値が $\Delta V_1 / \Delta V_2$ の大きさを決める。電気容量 C_{s1} の一般的な構造について、図2(a)を参照する。このうち、 $M1$ と $M2$ は金属層であり、 $SiNx$ は絶縁層であり、 AS は $a-si$ 半導体層である。また、金属層 $M2$ は TFT_C1 と接続され、金属層 $M1$ はコモン電極と接続される。この種の電気容量の CV カーブについて、図2(b)を参照する。特徴的なのは、正の半サイクルの容量値が負の半サイクルの容量値よりも大きいことである。また、理想的なのは、正極性反転 (データ電圧がコモン電極の電圧よりも大きい) と負極性反転 (データ電圧がコモン電極の電圧よりも小さい) の時の $\Delta V_1 / \Delta V_2$ 値が一致した状態を保つことである。しかしながら、電気容量 C_{s1} は、正極性反転時の容量値が負極性反転時の容量値よりも大きいため、通常状態の場合、正極性反転時の $\Delta V_1 / \Delta V_2$ 値は、負極性反転時の $\Delta V_1 / \Delta V_2$ 値よりも小さくなる。即ち、正負極性反転時の V_B / V_A 値が一致せず、これにより広視野角での色ズレ低減効果が落ちてしまう。また同時に、残像現象等の問題を招く可能性もある。

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明は、広視野角での色ズレ低減効果を高めると同時に、残像現象を減らして、表示品質を向上させることが可能な、配列基板及び液晶表示パネルを提供することを目的とする。

【課題を解決するための手段】

【0006】

上述の目的を達成するために、本発明が提供する配列基板は、複数本の第一走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなる。各画素ユニットは、それぞれ一本の第一走査線及び一本のデータ線と対応するとともに、各画素ユニットは、第一画素電極と、第二画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなる。前記画素ユニットと対応する第一走査線は、第一スイッチ及び第二スイッチと接続される。前記画素ユニットと対応するデータ線

は、第一スイッチ及び第二スイッチを通して、それぞれ第一画素電極及び第二画素電極と接続される。第三スイッチは、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線と接続される。第二画素電極は、第三スイッチを通して第一電気容量の一端と接続される。第一電気容量の他端は、コモン電極と接続される。電圧補償回路は、前記画素ユニットと対応する第二画素電極、及び走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続される。このうち、走査方向に沿って順に、複数本の第一走査線に対して走査を行うとともに、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線が走査信号を入力することで、前記画素ユニットの第三スイッチが導通するよう制御された時、前記画素ユニットの第二画素電極の電圧は、第一電気容量を通して変化する。第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きい。また、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路は、前記画素ユニットの第二画素電極に作用する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

10

【0007】

このうち、負極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路がオフ状態となることで、前記画素ユニットの第二画素電極の電圧が、第一電気容量を通して変化した後の状態を保つようになる。また、正極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路が導通状態となることで、前記画素ユニットの第二画素電極の電圧は、第一電気容量を通して変化した後に上昇する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

20

【0008】

このうち、電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなる。第四スイッチは、制御端と、第一端と、第二端とからなる。第五スイッチと第六スイッチは、いずれも制御端と、入力端と、出力端とからなる。更に、第四スイッチの制御端は、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続され、第四スイッチの第一端は、第二画素電極と接続され、第四スイッチの第二端は、第六スイッチの出力端と接続される。第五スイッチの制御端は、前記画素ユニットと対応する第一走査線と接続され、第五スイッチの入力端は、前記画素ユニットと対応するデータ線と接続され、第五スイッチの出力端は、第二電気容量の一端と接続される。第六スイッチの制御端及び入力端は、いずれも第五スイッチの出力端と接続される。第二電気容量の他端は、コモン電極と接続される。負極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力して、前記画素ユニットの第四スイッチが導通するよう制御された時、第六スイッチがオフ状態となることで、前記画素ユニットの電圧補償回路は、オフ状態となる。また、正極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力して、前記画素ユニットの第四スイッチが導通するよう制御された時、第六スイッチが導通状態となることで、前記画素ユニットの電圧補償回路は、導通状態となる。前記画素ユニットの第二電気容量は、第六スイッチと第四スイッチを順に通して第二画素電極を充電し、これにより第二画素電極の電圧は、第一電気容量を通して変化した後に上昇する。

30

40

50

【0009】

このうち、第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタである。第四スイッチである薄膜トランジスタのゲートは、第四スイッチの制御端と対応し、第四スイッチである薄膜トランジスタのソースは、第四スイッチの第一端と対応し、第四スイッチである薄膜トランジスタのドレインは、第四スイッチの第二端と対応する。第五スイッチである薄膜トランジスタのゲートは、第五スイッチの制御端と対応し、第五スイッチである薄膜トランジスタのソースは、第五スイッチの入力端と対応し、第五スイッチである薄膜トランジスタのドレインは、第五スイッチの出力端と対応する。第六スイッチである薄膜トランジスタのゲートは、第六スイッチの制御端と対応し、第六スイッチである薄膜トランジスタのソースは、第六スイッチの入力端と対応し、第六スイッチである薄膜トランジスタのドレインは、第六スイッチの出力端と対応する。

10

【0010】

このうち、第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチである。

【0011】

また、上述の目的を達成するために、本発明が提供するもう一つの配列基板は、複数本の第一走査線と、複数本の第二走査線と、複数本の第三走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなる。各画素ユニットは、それぞれ一本の第一走査線・一本の第二走査線・一本の第三走査線・一本のデータ線と対応するとともに、各画素ユニットは、第一画素電極と、第二画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなる。前記画素ユニットと対応する第一走査線は、第一スイッチ及び第二スイッチと接続される。前記画素ユニットと対応するデータ線は、第一スイッチ及び第二スイッチを通して、それぞれ第一画素電極及び第二画素電極と接続される。前記画素ユニットと対応する第二走査線は、第三スイッチと接続される。第二画素電極は、第三スイッチを通して、第一電気容量の一端と接続される。第一電気容量の他端は、コモン電極と接続される。電圧補償回路は、前記画素ユニットと対応する第三走査線及び第二画素電極と接続される。このうち、順に前記画素ユニットと対応する第一走査線・第二走査線・第三走査線に対して走査を行うとともに、第二走査線が走査信号を入力することで第三スイッチが導通するように制御された時、第二画素電極の電圧は、第一電気容量を通して変化する。第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きい。また、第三走査線が走査信号を入力した時、電圧補償回路は、第二画素電極に作用する。以上により、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

20

30

【0012】

このうち、負極性反転時において、第三走査線が走査信号を入力した時、電圧補償回路がオフ状態となることで、第二画素電極の電圧は、第一電気容量を通して変化した後の状態を保つ。また、正極性反転時において、第三走査線が走査信号を入力した時、電圧補償回路が導通状態となることで、第二画素電極の電圧は、第一電気容量を通して変化した後に上昇する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

40

【0013】

このうち、電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなる。第四スイッチは、制御端と、第一端と、第二端とからなる。第五スイッチ及び第六スイッチは、いずれも制御端と、入力端と、出力端とからなる。更に、第四スイッチの制御端は、前記画素ユニットと対応する第三走査線と接続され、第四スイッチの第一端は、第二画素電極と接続され、第四スイッチの第二端は、第六スイッチの出力端と接続される。第五スイッチの制御端は、前記画素ユニットと対応する第一走査線と接

50

続され、第五スイッチの入力端は、前記画素ユニットと対応するデータ線と接続され、第五スイッチの出力端は、第二電気容量の一端と接続される。第六スイッチの制御端及び入力端は、いずれも第五スイッチの出力端と接続される。第二電気容量の他端は、コモン電極と接続される。負極性反転期間において、第三走査線が走査信号を入力して第四スイッチが導通するよう制御された時、第六スイッチがオフ状態となることで、電圧補償回路がオフ状態となる。正極性反転期間において、第三走査線が走査信号を入力して第四スイッチが導通するよう制御された時、第六スイッチが導通状態となることで、電圧補償回路が導通状態となる。第二電気容量が第六スイッチ及び第四スイッチを順に通して第二画素電極を充電することで、第二画素電極の電圧は、第一電気容量を通して変化した後上昇する。

10

【0014】

このうち、第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタである。第四スイッチである薄膜トランジスタのゲートは、第四スイッチの制御端と対応し、第四スイッチである薄膜トランジスタのソースは、第四スイッチの第一端と対応し、第四スイッチである薄膜トランジスタのドレインは、第四スイッチの第二端と対応する。第五スイッチである薄膜トランジスタのゲートは、第五スイッチの制御端と対応し、第五スイッチである薄膜トランジスタのソースは、第五スイッチの入力端と対応し、第五スイッチである薄膜トランジスタのドレインは、第五スイッチの出力端と対応する。第六スイッチである薄膜トランジスタのゲートは、第六スイッチの制御端と対応し、第六スイッチである薄膜トランジスタのソースは、第六スイッチの入力端と対応し、第六スイッチである薄膜トランジスタのドレインは、第六スイッチの出力端と対応する。

20

【0015】

このうち、第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチである。

【0016】

このうち、正極性反転時において、第三走査線が走査信号を入力した時、電圧補償回路がオフ状態となることで、第二画素電極の電圧は、第一電気容量を通して変化した後の状態を保つようになる。また、負極性反転時において、第三走査線が走査信号を入力した時、電圧補償回路が導通状態となることで、第二画素電極の電圧は、第一電気容量を通して変化した後上昇する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

30

【0017】

また、上述の目的を達成するために、本発明が提供する液晶表示パネルは、配列基板と、カラーフィルター基板と、配列基板とカラーフィルター基板の間に位置する液晶層とからなる。このうち、配列基板は、複数本の第一走査線と、複数本のデータ線と、複数個の画素ユニットと、コモン電極とからなる。各画素ユニットは、それぞれ一本の第一走査線及び一本のデータ線と対応するとともに、各画素ユニットは、第一画素電極と、第二画素電極と、第一スイッチと、第二スイッチと、第三スイッチと、第一電気容量と、電圧補償回路とからなる。前記画素ユニットと対応する第一走査線は、第一スイッチ及び第二スイッチと接続される。前記画素ユニットと対応するデータ線は、第一スイッチ及び第二スイッチを通して、それぞれ第一画素電極及び第二画素電極と接続される。第三スイッチは、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線と接続される。第二画素電極は、第三スイッチを通して第一電気容量の一端と接続される。第一電気容量の他端は、コモン電極と接続される。電圧補償回路は、前記画素ユニットと対応する第二画素電極、及び走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続される。このうち、走査方向に沿って順に、複数本の第一走査線に対して走査を行うとともに、走査方向に沿って配列し且つ前記画素ユニットと隣接する次の画素ユニットと対応する第一走査線が

40

50

走査信号を入力することで、前記画素ユニットの第三スイッチが導通するよう制御された時、前記画素ユニットの第二画素電極の電圧は、第一電気容量を通して変化する。第一電気容量は、正極性反転時の容量値が負極性反転時の容量値よりも大きい。また、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路は、前記画素ユニットの第二画素電極に作用する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

【0018】

このうち、負極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路がオフ状態となることで、前記画素ユニットの第二画素電極の電圧が、第一電気容量を通して変化した後の状態を保つようになる。また、正極性反転時において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、前記画素ユニットの電圧補償回路が導通状態となることで、前記画素ユニットの第二画素電極の電圧は、第一電気容量を通して変化した後に上昇する。これにより、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。

【0019】

このうち、電圧補償回路は、第四スイッチと、第五スイッチと、第六スイッチと、第二電気容量とからなる。第四スイッチは、制御端と、第一端と、第二端とからなる。第五スイッチと第六スイッチは、いずれも制御端と、入力端と、出力端とからなる。更に、第四スイッチの制御端は、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続され、第四スイッチの第一端は、第二画素電極と接続され、第四スイッチの第二端は、第六スイッチの出力端と接続される。第五スイッチの制御端は、前記画素ユニットと対応する第一走査線と接続され、第五スイッチの入力端は、前記画素ユニットと対応するデータ線と接続され、第五スイッチの出力端は、第二電気容量の一端と接続される。第六スイッチの制御端及び入力端は、いずれも第五スイッチの出力端と接続される。第二電気容量の他端は、コモン電極と接続される。負極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力して、前記画素ユニットの第四スイッチが導通するよう制御された時、第六スイッチがオフ状態となることで、前記画素ユニットの電圧補償回路は、オフ状態となる。また、正極性反転期間において、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力して、前記画素ユニットの第四スイッチが導通するよう制御された時、第六スイッチが導通状態となることで、前記画素ユニットの電圧補償回路は、導通状態となる。前記画素ユニットの第二電気容量は、第六スイッチと第四スイッチを順に通して第二画素電極を充電し、これにより第二画素電極の電圧は、第一電気容量を通して変化した後に上昇する。

【0020】

このうち、第四スイッチ・第五スイッチ・第六スイッチは、いずれも薄膜トランジスタである。第四スイッチである薄膜トランジスタのゲートは、第四スイッチの制御端と対応し、第四スイッチである薄膜トランジスタのソースは、第四スイッチの第一端と対応し、第四スイッチである薄膜トランジスタのドレインは、第四スイッチの第二端と対応する。第五スイッチである薄膜トランジスタのゲートは、第五スイッチの制御端と対応し、第五スイッチである薄膜トランジスタのソースは、第五スイッチの入力端と対応し、第五スイッチである薄膜トランジスタのドレインは、第五スイッチの出力端と対応する。第六ス

ッチである薄膜トランジスタのゲートは、第六スイッチの制御端と対応し、第六スイッチである薄膜トランジスタのソースは、第六スイッチの入力端と対応し、第六スイッチである薄膜トランジスタのドレインは、第六スイッチの出力端と対応する。

【 0 0 2 1 】

このうち、第一スイッチ・第二スイッチ・第三スイッチは、いずれも薄膜トランジスタスイッチである。

【 発明の効果 】

【 0 0 2 2 】

本発明は、従来技術と比較して、以下の有益な効果を持つ。即ち、本発明の配列基板には、電圧補償回路が新たに設けられる。前記電圧補償回路は、一つの画素ユニットと対応する第二画素電極、及び走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線と接続される。更に、走査方向に沿って配列し且つ前記画素ユニットと一個の画素ユニットを隔てた画素ユニットと対応する第一走査線が走査信号を入力した時、電圧補償回路は、第二画素電極に作用する。以上により、正極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比と、負極性反転時における、第二画素電極—コモン電極間の電圧差と第一画素電極—コモン電極間の電圧差の比が等しくなる。これにより、広視野角での色ズレ低減効果を高めると同時に、残像現象を減らして、表示品質を向上させることが出来る。

【 図面の簡単な説明 】

【 0 0 2 3 】

【 図 1 】 従来技術の配列基板における画素ユニットの等価回路を示した回路図である。

【 図 2 (a) 】 図 1 に示した画素ユニットにおける、電気容量 C_s 1 の構造を示した概略図である。

【 図 2 (b) 】 図 2 (a) に示した電気容量 C_s 1 の容量値と電圧の関係を示した曲線図である。

【 図 3 】 本発明の実施例 1 の配列基板における、画素ユニットの等価回路を示した回路図である。

【 図 4 】 本発明の実施例 2 の配列基板における、画素ユニットの等価回路を示した回路図である。

【 図 5 】 本発明の実施例 3 の配列基板における、画素ユニットの等価回路を示した回路図である。

【 図 6 】 本発明の実施例 4 の配列基板における、画素ユニットの等価回路を示した回路図である。

【 図 7 】 本発明の実施例 5 の液晶表示パネルの構造を示した側面視図である。

【 発明を実施するための形態 】

【 0 0 2 4 】

以下では、図と実施例を示して、本発明について詳しく説明する。

【 0 0 2 5 】

(実施例 1)

図 3 を参照する。本発明の実施例 1 において、配列基板は、複数本の第一走査線 301 と、複数本のデータ線 302 と、複数個の画素ユニット 303 と、コモン電極 304 とからなる。各画素ユニット 303 は、それぞれ一本の第一走査線 301 及び一本のデータ線 302 と対応する。

【 0 0 2 6 】

本発明の配列基板における画素構造の接続関係について、記述を明確にするために、以下、本実施例では、3 個の画素ユニット A_n (即ち画素ユニット 303) ・ A_{n+1} ・ A_{n+2} (図では一部の構造のみを示す) を例に説明する。三つの画素ユニット A_n ・ A_{n+1} ・ A_{n+2} は、走査方向 EF に沿って順に配列するとともに同等の構造を備える。画素ユニット A_n は、第一走査線 G_n と対応し、画素ユニット A_{n+1} は、第一走査線 G_n

10

20

30

40

50

+ 1 と対応し、画素ユニット A_{n+2} は、第一走査線 G_{n+2} と対応する。

【0027】

このうち、画素ユニット A_n は、第一画素電極 M_1 及び第二画素電極 M_2 と、第一画素電極 M_1 及び第二画素電極 M_2 にそれぞれ作用する第一スイッチ T_1 及び第二スイッチ T_2 とからなる。各画素ユニット 303 には、更に、第三スイッチ T_3 と、第一電気容量 C_a と、電圧補償回路 3031 が設けられる。第一スイッチ T_1 及び第二スイッチ T_2 は、いずれも制御端と、入力端と、出力端とからなる。第三スイッチ T_3 は、制御端と、第一端と、第二端とからなる。第一スイッチ T_1 の制御端及び第二スイッチ T_2 の制御端は、いずれも画素ユニット A_n と対応する第一走査線 G_n と接続される。第一スイッチ T_1 の入力端及び第二スイッチ T_2 の入力端は、いずれも画素ユニット A_n と対応するデータ線 302 と接続される。第一スイッチ T_1 の出力端は、第一画素電極 M_1 と接続される。第二スイッチ T_2 の出力端は、第二画素電極 M_2 と接続される。第三スイッチ T_3 の制御端は、走査方向 EF に沿って配列し且つ画素ユニット A_n と隣接する次の画素ユニット A_{n+1} と対応する第一走査線 G_{n+1} と接続され、第三スイッチ T_3 の第一端は、第二画素電極 M_2 と接続され、第三スイッチ T_3 の第二端は、第一電気容量 C_a の一端と接続される。第一電気容量 C_a の他端は、コモン電極 304 と接続される。

10

【0028】

このうち、第一スイッチ T_1 ・第二スイッチ T_2 ・第三スイッチ T_3 は、いずれも薄膜トランジスタである。第一スイッチ T_1 の制御端及び第二スイッチ T_2 の制御端は、薄膜トランジスタのゲートと対応する。第一スイッチ T_1 の入力端及び第二スイッチ T_2 の入力端は、薄膜トランジスタのソースと対応する。第一スイッチ T_1 の出力端および第二スイッチ T_2 の出力端は、薄膜トランジスタのドレインと対応する。また、第三スイッチ T_3 の制御端は、薄膜トランジスタのゲートと対応し、第三スイッチ T_3 の第一端は、薄膜トランジスタのソースと対応し、第三スイッチ T_3 の第二端は、薄膜トランジスタのドレインと対応する。その他の実施形態において、第一スイッチ・第二スイッチ・第三スイッチは、三極管・ダーリントン管等であることも可能であり、ここで限定することはしない。

20

【0029】

本実施例の配列基板は、広視野角における色の差を減少させて、色ズレ低減の効果を達成する。

30

【0030】

具体的に述べると、配列基板の駆動方式は、通常、正極性反転と負極性反転で交互に駆動する。負極性（データ電圧が公共電圧よりも小さい）反転駆動の時、コモン電極 304 は公共電圧を入力して、走査方向 EF に沿って順に第一走査線 G_n ・ G_{n+1} ・ G_{n+2} に対して走査信号を入力する。このうち、画素ユニット A_n と対応する第一走査線 G_n が走査信号を入力して、第一スイッチ T_1 と第二スイッチ T_2 が導通するよう制御された時、データ線 302 にデータ電圧が入力される。前記データ電圧は、第一スイッチ T_1 と第二スイッチ T_2 を通して、それぞれ画素ユニット A_n の第一画素電極 M_1 と第二画素電極 M_2 に入力される。これにより、第一画素電極 M_1 と第二画素電極 M_2 は、同等のデータ電圧を備えるようになる。この後、走査方向 EF に沿って配列し且つ画素ユニット A_n と隣接する次の画素ユニット A_{n+1} と対応する第一走査線 G_{n+1} が走査信号を入力することで、画素ユニット A_n の第三スイッチ T_3 が導通するよう制御される。この時、第二画素電極 M_2 は、第一電気容量 C_a との間の電荷共有によって電圧が上昇するため、第二画素電極 M_2 の電圧と第一画素電極 M_1 の電圧が同じではなくなる。以上により、広視野角における色の差を減少させて、色ズレ低減効果が得られる。

40

【0031】

また、正極性（データ電圧が公共電圧よりも大きい）反転駆動の時、コモン電極 304 は公共電圧を入力して、走査方向 EF に沿って順に第一走査線 G_n ・ G_{n+1} ・ G_{n+2} に対して走査信号を入力する。このうち、画素ユニット A_n と対応する第一走査線 G_n が走査信号を入力することで、第一スイッチ T_1 と第二スイッチ T_2 が導通するよう制御さ

50

れた時、データ線 302 にデータ電圧が入力される。前記データ電圧は、第一スイッチ T1 と第二スイッチ T2 を通して、それぞれ画素ユニット A_n の第一画素電極 M1 と第二画素電極 M2 へ入力される。これにより、第一画素電極 M1 と第二画素電極 M2 は、同等のデータ電圧を備えるようになる。この後、走査方向 EF に沿って配列し且つ画素ユニット A_n と隣接する次の画素ユニット A_{n+1} と対応する第一走査線 G_{n+1} が走査信号を入力することで、画素ユニット A_n の第三スイッチ T3 が導通するよう制御される。この時、第二画素電極 M2 は、第一電気容量 C_a との間の電荷共有によって電圧が低下するため、第二画素電極 M2 の電圧と第一画素電極 M1 の電圧が同じではなくなる。以上により、広視野角における色の差を減少させて、色ズレ低減効果が得られる。

【0032】

本実施例において、第一電気容量 C_a は従来技術の電気容量構造と同等であり、このような電気容量構造は、第一電気容量 C_a の正極性反転駆動時における容量値が負極性反転時の容量値よりも大きくなるため、正極性反転駆動時における、第二画素電極 M2 — コモン電極 304 間の電圧差 ΔV_1 と第一画素電極 M1 — コモン電極 304 間の電圧差 ΔV_2 の比 $\Delta V_1 / \Delta V_2$ と、負極性反転駆動時における、第二画素電極 M2 — コモン電極 304 間の電圧差 ΔV_1 と第一画素電極 M1 — コモン電極 304 間の電圧差 ΔV_2 の比 $\Delta V_1 / \Delta V_2$ が同等でなくなる。よって、通常状態下では（ここでの「通常状態下」とは図 1 に示した構造に対して言及している）正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値は、負極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値よりも小さくなるため、色ズレ低減効果に影響を与えてしまう。しかし、本実施例では、電圧補償回路 3031 を通して、第一電気容量 C_a に起因する色ズレ低減効果の低下という問題を克服することが出来る。以上により、色ズレ低減効果を高めて、表示品質の向上を可能にする。

【0033】

具体的には、走査方向 EF に沿って配列し且つ画素ユニット A_n と一個の画素ユニット A_{n+1} を隔てた画素ユニット A_{n+2} と対応する第一走査線 G_{n+2} が走査信号を入力した時、画素ユニット A_n の電圧補償回路 3031 が第二画素電極 M2 に作用することで、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値が等しくなり、これにより、色ズレ低減効果を高めると同時に、残像を減少させることが出来る。更に、負極性反転駆動時において、走査方向 EF に沿って配列し且つ画素ユニット A_n と一個の画素ユニット A_{n+1} を隔てた画素ユニット A_{n+2} と対応する第一走査線 G_{n+2} が走査信号を入力した時、画素ユニット A_n の電圧補償回路 3031 がオフ状態となることで、画素ユニット A_n の第二画素電極 M2 の電圧は、第一電気容量 C_a を通して上昇した後の状態を保つよう制御される。これにより、負極性反転時における第二画素電極 M2 とコモン電極 304 の間の電圧差 ΔV_1 と、通常状態下の負極性反転駆動時の ΔV_1 が等しくなる。即ち、負極性反転駆動時の ΔV_1 は、通常状態下の負極性反転駆動時の ΔV_1 の状態を保ち、これにより、負極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値も、通常状態下の負極性反転駆動時の $\Delta V_1 / \Delta V_2$ と同じ値を保つ。また、正極性反転時において、走査方向 EF に沿って配列し且つ画素ユニット A_n と一個の画素ユニット A_{n+1} を隔てた画素ユニット A_{n+2} と対応する第一走査線 G_{n+2} が走査信号を入力した時、画素ユニット A_n の電圧補償回路 3031 が導通状態となることで、電圧補償回路 3031 の作用を通して、画素ユニット A_n の第二画素電極 M2 の電圧は、第一電気容量 C_a を通して低下した後には上昇する。これにより、正極性反転駆動時における第二画素電極 M2 とコモン電極 304 の間の電圧差 ΔV_1 が通常状態下の ΔV_1 よりも大きくなるため、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値が通常状態下の正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値よりも大きくなる。以上により、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値を等しくすることが出来る。

【0034】

以下では、具体的な回路を用いて、本実施例の電圧補償回路 3031 の原理について詳述する。

【0035】

引き続き、図3を参照する。本実施例の電圧補償回路3031は、第四スイッチT4と、第五スイッチT5と、第六スイッチT6と、第二電気容量Cbとからなる。第四スイッチT4は、制御端と、第一端と、第二端とからなる。第五スイッチT5と第六スイッチT6は、いずれも制御端と、入力端と、出力端とからなる。このうち、第四スイッチT4の制御端は、走査方向EFに沿って配列し且つ画素ユニットAnと一個の画素ユニットを隔てた画素ユニットAn+2と対応する第一走査線Gn+2と接続され、第四スイッチT4の第一端は、第二画素電極M2と接続され、第四スイッチT4の第二端は、第六スイッチT6の出力端と接続される。第五スイッチT5の制御端は、画素ユニットAnと対応する第一走査線Gnと接続され、第五スイッチT5の入力端は、画素ユニットAnと対応するデータ線302と接続され、第五スイッチT5の出力端は、第二電気容量Cbの一端と接続される。第二電気容量Cbの他端は、コモン電極304と接続される。第六スイッチT6の制御端と入力端は、短絡されるとともに、いずれも第五スイッチT5の出力端と接続され、第六スイッチT6の出力端は、第四スイッチT4の第二端と接続される。第四スイッチT4・第五スイッチT5・第六スイッチT6は、いずれも薄膜トランジスタスイッチである。第四スイッチT4の制御端は薄膜トランジスタのゲートと対応し、第四スイッチT4の第一端は薄膜トランジスタのソースと対応し、第四スイッチT4の第二端は薄膜トランジスタのドレインと対応する。第五スイッチT5の制御端及び第六スイッチT6の制御端は、薄膜トランジスタのゲートと対応し、第五スイッチT5の入力端及び第六スイッチT6の入力端は、薄膜トランジスタのソースと対応し、第五スイッチT5の出力端及び第六スイッチT6の出力端は、薄膜トランジスタのドレインと対応する。電圧補償回路3031の導通或は非導通は、第六スイッチT6の導通或は非導通によって決まる。また、薄膜トランジスタの特性に基づくと、第六スイッチT6のゲートとソースが一つに接続されているため、第六スイッチの導通或は非導通（電流通過の可否と理解される）は、ドレイン電圧Vdによって決まる。

【0036】

負極性反転駆動時において、画素ユニットAnと対応する第一走査線Gnが走査信号を入力した時、画素ユニットAnの第五スイッチT5が導通して、データ線302が入力したデータ電圧も同時に第五スイッチT5を通して第二電気容量Cbへ伝送される。即ち、この時、点B1の電圧はデータ電圧であるとともに、点B1の電圧は即ち第六スイッチT6のゲート電圧Vgとソース電圧Vsである。この後、走査方向EFに沿って配列し且つ画素ユニットAnと隣接する次の画素ユニットAn+1と対応する第一走査線Gn+1が走査信号を入力することで、画素ユニットAnの第三スイッチT3が導通するよう制御された時、画素ユニットAnの第二画素電極M2の電圧は、第一電気容量Caを通して上昇するため、第二画素電極M2の電圧はデータ電圧よりも大きくなる。これにより、走査方向EFに沿って配列し且つ画素ユニットAnと一個の画素ユニットAn+1を隔てた画素ユニットAn+2と対応する第一走査線Gn+2が走査信号を入力することで、画素ユニットAnの第四スイッチT4が導通した時、点B2の電圧（即ち、第二画素電極M2の電圧）は、点B1の電圧よりも大きくなり、且つ点B2の電圧は、即ち第六スイッチT6のドレイン電圧Vdである。この時、第六スイッチT6のドレイン電圧Vdは、ソース電圧Vsよりも大きいため、第六スイッチT6が非導通（オフ）状態となる。ソースドレイン間には電流が流れていないため、画素ユニットAnの電圧補償回路3031がオフ状態となる。これにより、負極性反転駆動時における第二画素電極M2の電圧は、第一電気容量Caを通して上昇した後の状態を保つため、負極性反転駆動時の $\Delta V_1 / \Delta V_2$ と、通常状態下の負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなる。

【0037】

正極性反転駆動時において、画素ユニットAnと対応する第一走査線Gnが走査信号を入力した時、画素ユニットAnの第五スイッチT5が導通し、データ線302が入力したデータ電圧も同時に第五スイッチT5を通して第二電気容量Cbへ伝送される。即ち、この時、点B1の電圧はデータ電圧であるとともに、第六スイッチT6のゲート電圧Vgとソース電圧Vsはいずれもデータ電圧である。この後、走査方向EFに沿って配列し且つ

10

20

30

40

50

画素ユニット A_n と隣接する次の画素ユニット A_{n+1} と対応する第一走査線 G_{n+1} が走査信号を入力することで、画素ユニット A_n の第三スイッチ T_3 が導通するよう制御された時、画素ユニット A_n の第二画素電極 M_2 の電圧は、第一電気容量 C_a を通して低下するため、第二画素電極 M_2 の電圧はデータ電圧よりも小さくなる。これにより、走査方向 EF に沿って配列し且つ画素ユニット A_n と一個の画素ユニット A_{n+1} を隔てた画素ユニット A_{n+2} と対応する第一走査線 G_{n+2} が走査信号を入力することで、画素ユニット A_n の第四スイッチ T_4 が導通した時、点 B_2 の電圧（即ち、第二画素電極 M_2 の電圧）は、点 B_1 の電圧よりも小さくなる。即ち、第六スイッチ T_6 のドレイン電圧 V_d がソース電圧 V_s よりも小さくなるため、第六スイッチ T_6 が導通状態となって、ソース・ドレイン間に電流が流れ、これにより画素ユニット A_n の電圧補償回路 3031 が導通状態となる。この時、第二電気容量 C_b が順に第六スイッチ T_6 と第四スイッチ T_4 を通して第二画素電極 M_2 を充電することで、第二画素電極 M_2 の電圧は、第一電気容量 C_a を通して低下した後に上昇する。これにより、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値が、通常状態下の正極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値よりも大きくなるため、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなる。よって、色ズレ低減効果を高めると同時に、残像現象を減らすことが出来る。

【0038】

更に、説明すべき点は、以下の通りである。まず、正極性反転時において第一画素電極 M_1 と第二画素電極 M_2 の間に電圧差が存在するよう保証するために、第四スイッチ T_4 の電流通過能力を制御することで、第四スイッチ T_4 の導通時間内において、第二画素電極 M_2 の電圧が電圧補償回路 3031 の作用によって第一画素電極 M_1 と同等の電圧まで上昇することがないように、制御することが可能である。更に、第四スイッチ T_4 は薄膜トランジスタであるため、薄膜トランジスタの特性に基づき、第四スイッチ T_4 の横縦比によって第四スイッチ T_4 の電流通過能力を制御することで、第四スイッチ T_4 の導通時間内において、第二電気容量 C_b の第二画素電極 M_2 に対する充電速度を制御し、これにより、第二画素電極 M_2 の電圧が第二電気容量 C_b の充電によって第一画素電極 M_1 と同等の電圧まで上昇することがないように、制御することが可能である。

【0039】

当然ながら、その他の実施形態において、第四スイッチ・第五スイッチ・第六スイッチは、三極管・ダーリントン管等であることも可能である。

【0040】

本実施例において、電圧補償回路 3031 が新たに設けられることで、正極性反転時に第二画素電極 M_2 の電圧に対する補償が行われ、これにより正極性反転時の $\Delta V_1 / \Delta V_2$ と負極性反転時の $\Delta V_1 / \Delta V_2$ の値が等しくなる。以上により、正極性反転時の $\Delta V_1 / \Delta V_2$ 値が負極性反転時の $\Delta V_1 / \Delta V_2$ 値よりも小さいという従来技術における問題を解決することが出来る。

【0041】

（実施例 2）

図 4 を参照する。図 4 は、本発明の実施例 2 の配列基板の構造を示している。実施例 1 と異なるのは、実施例 2 において、第二走査線 401__2 と第三走査線 401__3 が新たに設けられて、それぞれ単独で第三スイッチ T_3 と第四スイッチ T_4 を制御する点である。更に、第三スイッチ T_3 の制御端は、画素ユニット 403 と対応する第二走査線 401__2 と接続され、第四スイッチ T_4 の制御端は、画素ユニット 403 と対応する第三走査線 401__3 と接続される。

【0042】

本実施例の駆動方式は、以下の通りである。まず、走査方向 EF に沿って順に、画素ユニット 403 と対応する第一走査線 401__1・第二走査線 401__2・第三走査線 401__3 に走査信号を入力する。第二走査線 401__2 が走査信号を入力して第三スイッチ T_3 が導通するよう制御された時、第二画素電極 M_2 の電圧は、第一電気容量 C_a を通して変化するため（正極性反転時には低下し、負極性反転時には上昇する）、第二画素電極

M 2 と第一画素電極 M 1 の間に、所定の電圧差が存在するようになる。これにより、色ズレ低減効果が得られる。また、第三走査線 4 0 1 __ 3 が走査信号を入力して第四スイッチ T 4 が導通するよう制御された時、電圧補償回路 4 0 3 1 が第二画素電極 M 2 に作用することにより、正極性反転時の $\Delta V_1 / \Delta V_2$ と負極性反転時の $\Delta V_1 / \Delta V_2$ の値が等しくなる。これにより、色ズレ低減効果を高めると同時に、残像現象を減らして、表示品質を向上させることが出来る。具体的な原理・過程については、上述した実施例の説明を参照することとし、簡潔性のために、ここで重複して述べることはしない。

【 0 0 4 3 】

当然ながら、電圧補償回路 4 0 3 1 は負極性反転駆動時にオフ状態となるため、負極性反転駆動時における第二画素電極 M 2 の電圧は、第一電気容量 C a を通して上昇した後の状態を保つ。よって、図 4 に示した配列基板は、以下のような駆動方式も可能である。即ち、負極性反転駆動時に、第三走査線 4 0 1 __ 3 に走査信号を入力せず、第四スイッチ T 4 をオフにする。これにより、負極性反転駆動時に電圧補償回路 4 0 3 1 と第二画素電極 M 2 が接続されず、同様に、第二画素電極 M 2 の電圧は、第一電気容量 C a を通して上昇した後の状態を保つことが出来る。また、正極性反転駆動時には、通常通り、第一走査線 4 0 1 __ 1 ・第二走査線 4 0 1 __ 2 ・第三走査線 4 0 1 __ 3 に対して順に走査信号を入力する。これにより、正極性反転駆動時において、電圧補償回路 4 0 3 1 は導通状態となるとともに、第二画素電極 M 2 と電氣的に接続されるため、第二電気容量 C b が順に第六スイッチ T 6 と第四スイッチ T 4 を通して第二画素電極 M 2 を充電して、第二画素電極 M 2 の電圧が上昇する。

【 0 0 4 4 】

(実施例 3)

図 5 を参照する。図 5 は、本発明の実施例 3 の配列基板の構造を示している。図 4 に示した配列基板と異なるのは、主に以下の点である。実施例 3 の電圧補償回路 5 0 3 1 は、第四スイッチ T 4 と、基準電圧源 5 0 3 1 1 とからなり、基準電圧源 5 0 3 1 1 の出力電圧は、正極性反転駆動時にデータ線 5 0 2 が入力するデータ電圧よりも小さくならない。第一スイッチ T 1 の制御端と第二スイッチ T 2 の制御端は、いずれも画素ユニット 5 0 3 と対応する第一走査線 5 0 1 __ 1 と接続される。第三スイッチ T 3 の制御端は、画素ユニット 5 0 3 と対応する第二走査線 5 0 1 __ 2 と接続される。第四スイッチ T 4 の制御端は、画素ユニット 5 0 3 と対応する第三走査線 5 0 1 __ 3 と接続され、第四スイッチ T 4 の第一端は、第二画素電極 M 2 と接続され、第四スイッチ T 4 の第二端は、基準電圧源 5 0 3 1 1 の出力端と接続される。

【 0 0 4 5 】

本実施例の駆動方式は、以下の通りである。まず、負極性反転駆動時には、走査方向 E F に沿って順に、画素ユニット 5 0 3 と対応する第一走査線 5 0 1 __ 1 ・第二走査線 5 0 1 __ 2 に走査信号を入力する。第二走査線 5 0 1 __ 2 が走査信号を入力して第三スイッチ T 3 が導通するよう制御された時、第二画素電極 M 2 の電圧が第一電気容量 C a を通して上昇することにより、第二画素電極 M 2 の電圧と第一画素電極 M 1 の電圧が同じではなくなり、これにより、色ズレ低減効果が得られる。更に、第三走査線 5 0 1 __ 3 に走査信号を入力せず、第四スイッチ T 4 をオフ状態にすることにより、第二画素電極 M 2 の電圧は、第一電気容量 C a を通して上昇した後の状態を保つことが出来る。また、正極性反転駆動時には、走査方向 E F に沿って順に、画素ユニット 5 0 3 と対応する第一走査線 5 0 1 __ 1 ・第二走査線 5 0 1 __ 2 ・第三走査線 5 0 1 __ 3 に走査信号を入力する。第二走査線 5 0 1 __ 2 が走査信号を入力して第三スイッチ T 3 が導通するよう制御された時、第二画素電極 M 2 の電圧が第一電気容量 C a を通して低下することにより、第二画素電極 M 2 の電圧と第一画素電極 M 1 の電圧が同じではなくなり、これにより、色ズレ低減効果が得られる。更に、第三走査線 5 0 1 __ 3 が走査信号を入力して第四スイッチ T 4 が導通するよう制御された時、基準電圧源 5 0 3 1 1 から出力される電圧が第二画素電極 M 2 の電圧よりも大きくなるため、第四スイッチ T 4 の導通時において基準電圧源 5 0 3 1 1 は第二画素電極 M 2 を充電する。これにより、第二画素電極 M 2 の電圧が第一電気容量 C a を通し

て低下した後に上昇するため、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなる。以上により、色ズレ低減効果を高めると同時に、残像現象を減らすことが出来る。

【0046】

(実施例4)

上述した各実施例は、いずれも正極性反転時において電圧補償回路が第二画素電極 M 2 を充電することを通して、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなるようにしている。また、本発明の実施例 4 の配列基板では、負極性反転時において電圧補償回路が第二画素電極を充電することを通して、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と負極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなるようにすることが可能である。本実施例は、図 5 と類似した構造の配列基板である。異なるのは、基準電圧源 50311 の出力電圧がコモン電極 504 の公共電圧よりも小さくならず、且つ駆動方式も同じではないという点である。

【0047】

具体的には、図 6 を参照する。本実施例の配列基板は、図 5 に示した配列基板の構造と互いに類似しているものの、駆動方式と基準電圧源の出力電圧において異なっている。

【0048】

このうち、基準電圧源 60311 の出力電圧は、コモン電極 604 の公共電圧よりも小さくならない。本実施例の駆動方式は、以下の通りである。まず、正極性反転駆動時において、走査方向 EF に沿って順に、画素ユニット 603 と対応する第一走査線 601__1 及び第二走査線 601__2 に走査信号を入力する。第二走査線 601__2 が走査信号を入力して第三スイッチ T 3 が導通するよう制御された時、第二画素電極 M 2 の電圧が第一電気容量 C a を通して低下することで、第二画素電極 M 2 の電圧と第一画素電極 M 1 の電圧が同じではなくなり、これにより色ズレ低減効果が得られる。更に、第三走査線 601__3 に走査信号を入力せず、第四スイッチ T 4 をオフ状態にすることで、第二画素電極 M 2 の電圧が第一電気容量 C a を通して低下した後の状態を保つようにすることも可能である。これにより、正極性反転駆動の第二画素電極 M 2 とコモン電極 604 の間の電圧差 ΔV_1 が、通常状態下の正極性反転駆動時における ΔV_1 と同等になる。即ち、正極性反転駆動時の ΔV_1 は、通常状態下の正極性反転駆動時における ΔV_1 の状態を保つこととなるため、正極性反転駆動時の $\Delta V_1 / \Delta V_2$ が通常状態下の正極性反転駆動時の $\Delta V_1 / \Delta V_2$ と同等の値を保つようになる。また、負極性反転駆動時において、走査方向 EF に沿って順に、画素ユニット 603 と対応する第一走査線 601__1・第二走査線 601__2・第三走査線 601__3 に走査信号を入力する。第二走査線 601__2 が走査信号を入力して第三スイッチ T 3 が導通するよう制御された時、第二画素電極 M 2 の電圧が第一電気容量 C a を通して上昇することで、第二画素電極 M 2 の電圧と第一画素電極 M 1 の電圧が同じではなくなり、これにより色ズレ低減効果が得られる。第三走査線 601__3 が走査信号を入力して第四スイッチ T 4 が導通するよう制御された時、基準電圧源 60311 の出力電圧は公共電圧よりも大きく、且つ第二画素電極 M 2 の電圧は第一電気容量 C a を通して上昇した後も依然として公共電圧よりも小さいままとなるため、第四スイッチ T 4 の導通時において基準電圧源 60311 が第二画素電極 M 2 を充電する。よって、第二画素電極 M 2 の電圧は、第一電気容量 C a を通して上昇した後に上昇する。これにより、負極性反転駆動時の第二画素電極 M 2 とコモン電極 304 の間の電圧差 ΔV_1 が通常状態下の ΔV_1 よりも小さくなるため、負極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値が通常状態下の負極性反転駆動時の $\Delta V_1 / \Delta V_2$ 値よりも小さくなる。以上のように、負極性反転駆動時の $\Delta V_1 / \Delta V_2$ と正極性反転駆動時の $\Delta V_1 / \Delta V_2$ の値が等しくなるようにすることで、色ズレ低減効果を高めると同時に、残像現象を減らすことが出来る。

【0049】

(実施例5)

図 7 を参照する。本発明の実施例 5 の液晶表示パネルは、配列基板 701 と、カラーフィルター基板 702 と、配列基板 701 と彩色濾光基板 702 の間に位置する液晶層 70

3 とからなる。このうち、配列基板 7 0 1 は、上述した実施例の中のいずれか一つの配列基板である。

【 0 0 5 0 】

以上は、本発明の実施例について述べたに過ぎず、これにより本発明の請求範囲を限定するものではない。本発明の明細書及び図の内容を利用してなされた同等の効果を持つ構造やフローについての変更、或は、他の関連技術における直接的・間接的な運用は、いずれも本発明の特許保護の範囲内に含まれる。

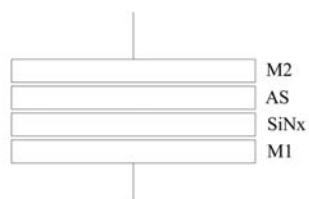
【 符号の説明 】

【 0 0 5 1 】

(従来技術)		10
G n	走査線	
G n + 1	走査線	
D a t a	データ線	
A 区	A エリア	
B 区	B エリア	
T F T __ A	薄膜トランジスタ	
T F T __ B	薄膜トランジスタ	
T F T __ C 1	薄膜トランジスタ	
C s 1	電気容量	
C s t __ A	蓄積容量	20
C s t __ B	蓄積容量	
C l c __ A	液晶容量	
C l c __ B	液晶容量	
M 1	金属層	
M 2	金属層	
S i N x	絶縁層	
A S a - s i	半導体層	
(本発明)		
3 0 1	第一走査線	30
3 0 2	データ線	
3 0 3	画素ユニット	
3 0 3 1	電圧補償回路	
3 0 4	コモン電極	
4 0 1 __ 1	第一走査線	
4 0 1 __ 2	第二走査線	
4 0 1 __ 3	第三走査線	
4 0 2	データ線	
4 0 3	画素ユニット	
4 0 3 1	電圧補償回路	40
4 0 4	コモン電極	
5 0 1 __ 1	第一走査線	
5 0 1 __ 2	第二走査線	
5 0 1 __ 3	第三走査線	
5 0 2	データ線	
5 0 3	画素ユニット	
5 0 3 1	電圧補償回路	
5 0 3 1 1	基準電圧源	
5 0 4	コモン電極	
6 0 1 __ 1	第一走査線	50

6 0 1 _ 2	第二走査線	
6 0 1 _ 3	第三走査線	
6 0 2	データ線	
6 0 3	画素ユニット	
6 0 3 1	電圧補償回路	
6 0 3 1 1	基準電圧源	
6 0 4	コモン電極	
7 0 1	配列基板	
7 0 2	カラーフィルター基板	
7 0 3	液晶層	10
A n	画素ユニット	
A n + 1	画素ユニット	
A n + 2	画素ユニット	
B 1	点 B 1	
B 2	点 B 2	
C a	第一電気容量	
C b	第二電気容量	
E F	走査方向	
G n	第一走査線	
G n + 1	第一走査線	20
G n + 2	第一走査線	
M 1	第一画素電極	
M 2	第二画素電極	
T 1	第一スイッチ	
T 2	第二スイッチ	
T 3	第三スイッチ	
T 4	第四スイッチ	
T 5	第五スイッチ	
T 6	第六スイッチ	
V d	ドレイン電圧	30
V g	ゲート電圧	
V s	ソース電圧	

【 図 2 (a) 】



【 図 2 (b) 】

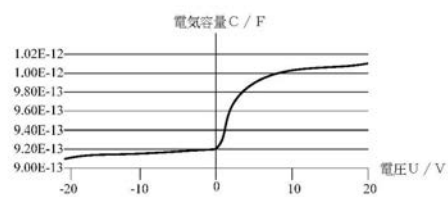


圖 2 (b)

【 图 4 】

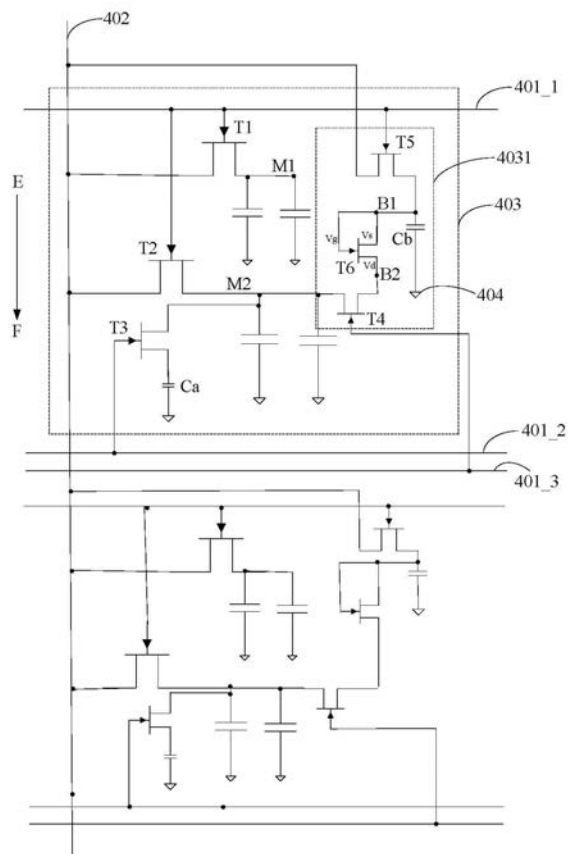


图 4

【 図 5 】

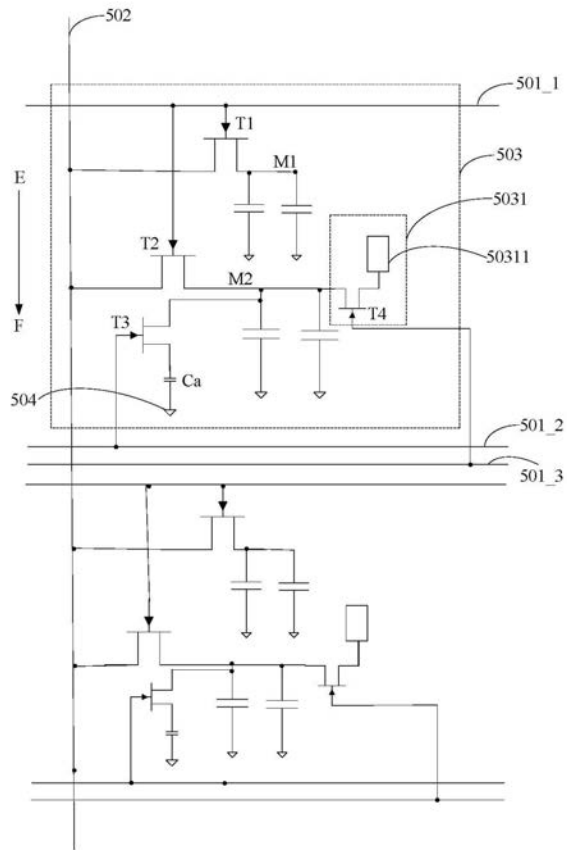


図 5

【 図 6 】

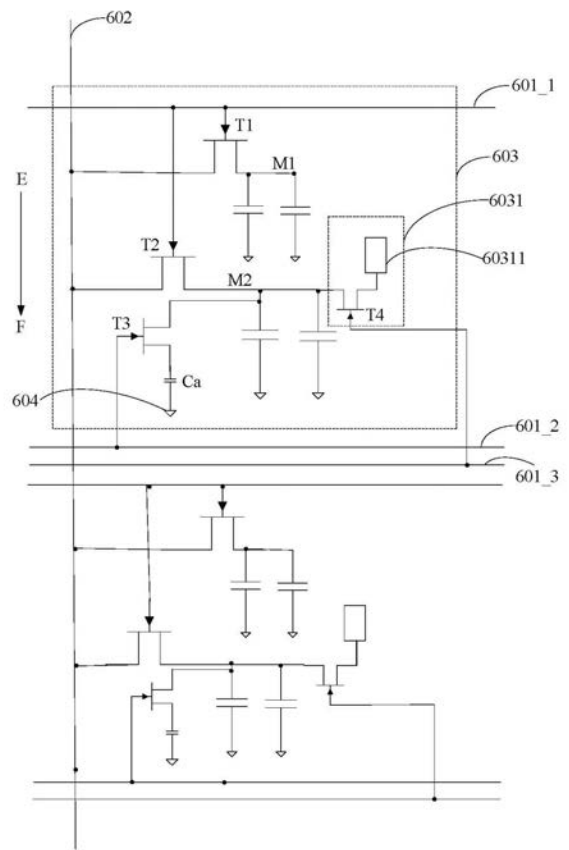


図 6

【 図 7 】

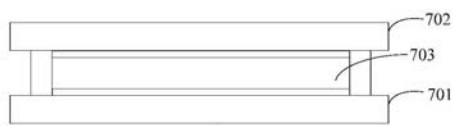


図 7

【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/085841		
A. CLASSIFICATION OF SUBJECT MATTER				
G02F 1/1368 (2006.01) i				
According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols)				
IPC: G02F				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
CNABS: VEN: circuit?, second+, pixel?, color?, capacitor?, tft?, compensat+, two, switch??, transistor?, shift+, sub+, voltage				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
A	CN 101908539 A (AU OPTRONICS CORP et al.) 08 December 2010 (08.12.2010) description, paragraphs [0081]-[0099], and figures 3-8	1-16		
A	CN 102566177 A (AU OPTRONICS CORP.) 11 July 2012 (11.07.2012) the whole document	1-16		
A	CN 103278977 A (SHENZHEN HUAXING OPTOELECTRIC TECHNOLOGY) 04 September 2013 (04.09.2013) the whole document	1-16		
A	CN 102141708 A (CHIMEI OPTOELECTRONICS CO LTD) 03 August 2011 (03.08.2011) the whole document	1-16		
A	US 2011037741 A1 (AU OPTRONICS CORP.) 17 February 2011 (17.02.2011) the whole document	1-16		
A	US 2011037688 A1 (AU OPTRONICS CORP.) 17 February 2011 (17.02.2011) the whole document	1-16		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table style="width: 100%; border: none;"> <tr> <td style="width: 50%; vertical-align: top;"> * Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed </td> <td style="width: 50%; vertical-align: top;"> “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family			
Date of the actual completion of the international search 06 June 2014		Date of mailing of the international search report 16 June 2014		
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer CUI, Shuangkui Telephone No. (86-10)62085581		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2013/085841

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101908539 A	08 December 2010	CN 101776827 A	14 July 2010
		CN 101908539 B	23 May 2012
CN 102566177 A	11 July 2012	US 2013128166 A1	23 May 2013
		TW 201321875 A	01 June 2013
CN 103278977 A	04 September 2013	None	
CN 102141708 A	03 August 2011	None	
US 2011037741 A1	17 February 2011	TW 200811562 A	01 March 2008
		TW I330746 B	21 September 2010
		US 7847773 B2	07 December 2010
		US 2008048957 A1	28 February 2008
		US 8098220 B2	17 January 2012
US 2011037688 A1	17 February 2011	US 8217879 B2	10 July 2012
		US 7852302 B2	14 December 2010
		TW 200811563 A	01 March 2008
		TWI 336804 B	01 February 2011
		US 2008048999 A1	28 February 2008

国际检索报告

国际申请号

PCT/CN2013/085841

A. 主题的分类 G02F 1/1368(2006.01): 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;VEN:画素, 电压, 补偿, 电路, 从, 亚, 色偏, 象素, 第二, 次, 电容, 晶体管, 开关, circuit?, second+, pixel?, color?, capacitor?, tft?, compensat+, two, switch?+, transistor?, shift+, sub+		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 101908539A (友达光电股份有限公司等) 2010年 12月 08日 (2010 - 12 - 08) 说明书第81-99段, 图3-8	1-16
A	CN 102566177A (友达光电股份有限公司) 2012年 7月 11日 (2012 - 07 - 11) 全文	1-16
A	CN 103278977A (深圳市华星光电技术有限公司) 2013年 9月 04日 (2013 - 09 - 04) 全文	1-16
A	CN 102141708A (奇美电子股份有限公司) 2011年 8月 03日 (2011 - 08 - 03) 全文	1-16
A	US 2011037741A1 (AU OPTRONICS CORP) 2011年 2月 17日 (2011 - 02 - 17) 全文	1-16
A	US 2011037688A1 (AU OPTRONICS CORP) 2011年 2月 17日 (2011 - 02 - 17) 全文	1-16
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类型文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2014年 6月 06日		国际检索报告邮寄日期 2014年 6月 16日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 崔双魁 电话号码 (86-10)62085581

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/085841

检索报告引用的专利文件		公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	101908539A	2010年 12月 08日	CN 101776827A	2010年 7月 14日
			CN 101908539B	2012年 5月 23日
CN	102566177A	2012年 7月 11日	US 2013128166A1	2013年 5月 23日
			TW 201321875A	2013年 6月 01日
CN	103278977A	2013年 9月 04日		
CN	102141708A	2011年 8月 03日		
US	2011037741A1	2011年 2月 17日	TW 200811562A	2008年 3月 01日
			TW I330746B	2010年 9月 21日
			US 7847773B2	2010年 12月 07日
			US 2008048957A1	2008年 2月 28日
			US 8098220B2	2012年 1月 17日
US	2011037688A1	2011年 2月 17日	US 8217879B2	2012年 7月 10日
			US 7862302B2	2010年 12月 14日
			TW 200811563A	2008年 3月 01日
			TW I336804B	2011年 2月 01日
			US 2008048999A1	2008年 2月 28日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

Fターム(参考) 5C006 AA16 AC26 BB16 BC06 FA14 FA55
5C080 AA10 BB05 DD01 FF11 JJ03 JJ05 JJ06

专利名称(译)	阵列基板和液晶显示板		
公开(公告)号	JP2016529553A	公开(公告)日	2016-09-23
申请号	JP2016535301	申请日	2013-10-24
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	董成才		
发明人	董成才		
IPC分类号	G02F1/1368 G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G02F1/13306 G02F1/13624 G09G3/3659 G09G2300/0447 G09G2300/0852 G02F1/1368 G09G2320/0242 G09G2320/046		
FI分类号	G02F1/1368 G09G3/36 G09G3/20.624.B G09G3/20.621.B G02F1/133.525		
F-TERM分类号	2H192/AA24 2H192/AA42 2H192/BC24 2H192/BC26 2H192/CB11 2H192/CC22 2H192/DA12 2H192/GD61 2H192/JA13 2H193/ZA04 2H193/ZA19 2H193/ZC01 2H193/ZC24 2H193/ZD23 2H193/ZQ11 2H193/ZQ44 2H193/ZQ47 5C006/AA16 5C006/AC26 5C006/BB16 5C006/BC06 5C006/FA14 5C006/FA55 5C080/AA10 5C080/BB05 5C080/DD01 5C080/FF11 5C080/JJ03 5C080/JJ05 5C080/JJ06		
代理人(译)	铃木 征四郎		
优先权	201310409807.6 2013-09-09 CN		
其他公开文献	JP6201052B2		
外部链接	Espacenet		

摘要(译)

本发明涉及能够提高色移减少效果，提供了序列基板和液晶显示面板。在本发明的解决方案的装置的阵列基板，该电压补偿电路被提供给每一个像素单元。当与对应的第一扫描线和像素单元沿扫描方向，并在一个单一的像素单元中的像素单元排列输入的扫描信号，所述像素单元的电压补偿电路，所述像素单元作用在第二像素电极。因此，在倒车时，第二像素电极的正极性 - 公共电极的第一像素电极之间的电压差 - 公共电极之间的电压差的比率，在负极性反转，第二像素电极 - 公共电极第一像素电极之间的电压差 - 公共电极之间的电压差的比例变得相等。

