

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-528554

(P2016-528554A)

(43) 公表日 平成28年9月15日(2016.9.15)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H192
G09G 3/20 (2006.01)	G09G 3/20 624B	2H193
G09G 3/36 (2006.01)	G09G 3/20 621B	5C006
G09F 9/30 (2006.01)	G09G 3/36	5C080
G02F 1/133 (2006.01)	G09G 3/20 642A	5C094
審査請求 有 予備審査請求 未請求 (全 24 頁) 最終頁に続く		

(21) 出願番号 特願2016-533771 (P2016-533771)
 (86) (22) 出願日 平成25年8月19日 (2013.8.19)
 (85) 翻訳文提出日 平成28年3月18日 (2016.3.18)
 (86) 国際出願番号 PCT/CN2013/081717
 (87) 国際公開番号 WO2015/021660
 (87) 国際公開日 平成27年2月19日 (2015.2.19)
 (31) 優先権主張番号 201310356777.7
 (32) 優先日 平成25年8月15日 (2013.8.15)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 董成才
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 Fターム(参考) 2H192 AA24 BC24 BC26 CB05 CB14
 CB22 DA12 DA81 GD61 JA13
 2H193 ZA04 ZA07 ZA08 ZA19 ZC16
 ZQ11

最終頁に続く

(54) 【発明の名称】 アレイ基板及び液晶表示装置

(57) 【要約】

【課題】 液晶表示装置の大視野角における色ずれを改善し、かつ残像を消去して液晶表示の品質を高めるアレイ基板と液晶表示装置を提供する。

【解決手段】 アレイ基板は、画素ユニットと、共通電極配線と、データ線と、該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなり、該画素ユニットに対応する該第2走査線と隣り合う次の画素ユニットに対応する第1走査線とが同一の走査線であって、

該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、該データ線が該第1開閉器と該第2開閉器の入力端に接続し、該1画素電極が該第1開閉器の出力端に接続し、該第3開閉器が制御端と第1端と第2端

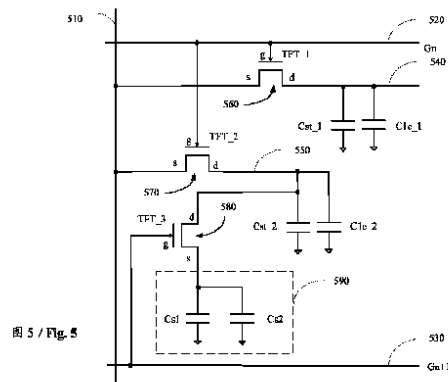


図5 / Fig. 5

【特許請求の範囲】

【請求項 1】

画素ユニットと、コモン電極配線と、データ線と、該データ線に交差して且つ互いに平行する第 1 走査線及び第 2 走査線とを含んでなるアレイ基板であって、

該画素ユニットに対応する該第 2 走査線と隣り合う次の画素ユニットに対応する第 1 走査線とが同一の走査線であって、

該画素ユニットが第 1 画素電極と、第 2 画素電極と、第 1 開閉器と、第 2 開閉器と、第 3 開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、

該第 1 開閉器と該第 2 開閉器とがいずれも制御端と入力端と出力端とを含み、

該第 1 走査線が該第 1 開閉器と該第 2 開閉器の制御端に接続して該第 1 開閉器と該第 2 開閉器に走査信号を提供し、

該データ線が該第 1 開閉器と該第 2 開閉器の入力端に接続し、

該 1 画素電極が該第 1 開閉器の出力端に接続し、

該 2 画素電極が該第 2 開閉器の出力端に接続し、

該第 3 開閉器が制御端と第 1 端と第 2 端とを含み、

該 2 走査線が該第 3 開閉器の制御端に接続して該第 3 開閉器に走査信号を提供し、

該第 2 画素電極が該第 3 開閉器の第 1 端に接続し、

該制御回路が第 1 コンデンサと第 2 コンデンサとを含んでなり、かつ該第 1 コンデンサと該第 2 コンデンサとの構造が同一であって、いずれも第 1 金属層と絶縁層と半導体層と第 2 金属層の順に積層され、

該第 1 コンデンサの第 2 金属層が該第 2 コンデンサの第 1 金属層と該第 3 開閉器の第 2 端に接続し、該第 1 コンデンサの第 1 金属層が該第 2 コンデンサの該第 2 金属層と該コモン電極配線とに接続し、

正極反転時において、該第 2 走査線が走査信号を入力して該第 3 開閉器がオンになるように制御し、該第 2 画素電極の電圧が該第 1 コンデンサと該第 2 コンデンサを介して減少し、

負極性反転時において、該第 2 走査線が走査信号を入力して該第 3 開閉器がオンになるように制御し、該第 2 画素電極の電圧が該第 1 コンデンサと該第 2 コンデンサを介して増加し、

該第 1 コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第 2 コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第 1 コンデンサの容量値と該第 2 コンデンサの容量値の和が、負極性反転時における該第 1 コンデンサの容量値と該第 2 コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなること、を特徴とするアレイ基板。

【請求項 2】

前記第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが薄膜トランジスタであって、かつそれぞれが第 1 薄膜トランジスタと、第 2 薄膜トランジスタと、第 3 薄膜トランジスタであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 薄膜トランジスタのゲートとソースとドレインとに対応し、該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 薄膜トランジスタのゲートとソースとドレインとに対応することを特徴とする請求項 1 に記載のアレイ基板。

【請求項 3】

前記第 1 開閉器が 1 ダーリントントランジスタか、トライオードであって、該第 2 開閉器が第 2 ダーリントントランジスタか、トライオードであって、該第 3 開閉器が第 3 ダーリントントランジスタか、トライオードであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 ダーリントントランジスタか、

トライオードのベース電極と、コレクタと、エミッター電極とに対応し、
該第2開閉器の制御端と入力端と出力端がそれぞれ該第2ダーリントトランジスタか、
トライオードのベース電極と、コレクタと、エミッター電極とに対応し、
該第3開閉器の制御端と入力端と出力端がそれぞれ該第3ダーリントトランジスタか、
トライオードのベース電極と、コレクタと、エミッター電極とに対応することを特徴とする請求項1に記載のアレイ基板。

【請求項4】

画素ユニットと、コモン電極配線と、データ線と、該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなるアレイ基板であって、

該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、

該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、

該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、

該データ線が該第1開閉器と該第2開閉器の入力端に接続し、

該1画素電極が該第1開閉器の出力端に接続し、

該2画素電極が該第2開閉器の出力端に接続し、

該第3開閉器が制御端と第1端と第2端とを含み、

該2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、

該第2画素電極が該第3開閉器の第1端に接続し、

該制御回路が該第3開閉器の第2端に接続し、

正極反転時と負極性反転間において、該制御回路が第3開閉器のオンになっている時間に該第2画素電極に作用して該第2画素電極の電圧を変化させ、かつ該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなり、正極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率が、負極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率とが等しくなることを特徴とするアレイ基板。

【請求項5】

該制御回路が第1コンデンサと第2コンデンサとを含んでなり、かつ該第1コンデンサと該第2コンデンサとの構造が同一であって、いずれも第1金属層と絶縁層と半導体層と第2金属層の順に積層され、

該第1コンデンサの第2金属層が該第2コンデンサの第1金属層と該第3開閉器の第2端に接続し、該第1コンデンサの第1金属層が該第2コンデンサの該第2金属層と該コモン電極配線とに接続し、

正極反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して減少し、

負極性反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して増加し、

該第1コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第2コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和が、負極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなること、を特徴とする請求項4に記載のアレイ基板。

【請求項6】

前記第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが薄膜トランジスタであって、かつそれぞれが第 1 薄膜トランジスタと、第 2 薄膜トランジスタと、第 3 薄膜トランジスタであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 薄膜トランジスタのゲートとソースとドレインとに対応し、該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 薄膜トランジスタのゲートとソースとドレインとに対応することを特徴とする請求項 4 に記載のアレイ基板。

【請求項 7】

前記第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが第 1 ダーリントントランジスタか、トライオードと、第 2 ダーリントントランジスタか、トライオードと、第 3 ダーリントントランジスタか、トライオードであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応することを特徴とする請求項 4 に記載のアレイ基板。

【請求項 8】

前記画素ユニットに対応する該第走査線と隣り合う次の画素ユニットに対応する第 1 走査線とが同一の走査線であることを特徴とする請求項 4 に記載のアレイ基板。

【請求項 9】

対向して設ける第 1 基板と、第 2 基板と、及び該第 1 基板と該第 2 基板との間に挟まれる液晶層とを含んでなる液晶表示装置であって、

該第 2 基板が、画素ユニットと、コモン電配線と、データ線と、該データ線に交差して且つ互いに平行する第 1 走査線及び第 2 走査線とを含んでなり、

該画素ユニットが第 1 画素電極と、第 2 画素電極と、第 1 開閉器と、第 2 開閉器と、第 3 開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、

該第 1 開閉器と該第 2 開閉器とがいずれも制御端と入力端と出力端とを含み、

該第 1 走査線が該第 1 開閉器と該第 2 開閉器の制御端に接続して該第 1 開閉器と該第 2 開閉器に走査信号を提供し、

該データ線が該第 1 開閉器と該第 2 開閉器の入力端に接続し、

該 1 画素電極が該第 1 開閉器の出力端に接続し、

該 2 画素電極が該第 2 開閉器の出力端に接続し、

該第 3 開閉器が制御端と第 1 端と第 2 端とを含み、

該 2 走査線が該第 3 開閉器の制御端に接続して該第 3 開閉器に走査信号を提供し、

該第 2 画素電極が該第 3 開閉器の第 1 端に接続し、

該制御回路が該第 3 開閉器の第 2 端に接続し、

正極反転時と負極性反転間において、該制御回路が第 3 開閉器のオンになっている時間に該第 2 画素電極に作用して該第 2 画素電極の電圧を変化させ、かつ該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなり、正極性反転時における該第 2 画素電極と該コモン電極配線との間の電圧差と、該第 1 画素電極と該コモン電極配線との間の電圧値との比率が、負極性反転時における該第 2 画素電極と該コモン電極配線との間の電圧差と、該第 1 画素電極と該コモン電極配線との間の電圧値との比率とが等しくなることを特徴とする液晶表示装置。

【請求項 10】

前記制御回路が第 1 コンデンサと第 2 コンデンサとを含んでなり、かつ該第 1 コンデンサと該第 2 コンデンサとの構造が同一であって、いずれも第 1 金属層と絶縁層と半導体層と

10

20

30

40

50

第 2 金属層の順に積層され、

該第 1 コンデンサの第 2 金属層が該第 2 コンデンサの第 1 金属層と該第 3 開閉器の第 2 端に接続し、該第 1 コンデンサの第 1 金属層が該第 2 金属層と該コモン電極配線とに接続し

、

正極反転時において、該第 2 走査線が走査信号を入力して該第 3 開閉器がオンになるように制御し、該第 2 画素電極の電圧が該第 1 コンデンサと該第 2 コンデンサを介して減少し

、

負極性反転時において、該第 2 走査線が走査信号を入力して該第 3 開閉器がオンになるように制御し、該第 2 画素電極の電圧が該第 1 コンデンサと該第 2 コンデンサを介して増加し、

該第 1 コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第 2 コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第 1 コンデンサの容量値と該第 2 コンデンサの容量値の和が、負極性反転時における該第 1 コンデンサの容量値と該第 2 コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなること、を特徴とする請求項 9 に記載の液晶表示装置。

【請求項 1 1】

前記第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが薄膜トランジスタであって、かつそれぞれが第 1 薄膜トランジスタと、第 2 薄膜トランジスタと、第 3 薄膜トランジスタであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 薄膜トランジスタのゲートとソースとドレインとに対応し、該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 薄膜トランジスタのゲートとソースとドレインとに対応することを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 1 2】

前記第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが第 1 ダーリントントランジスタか、トライオードと、第 2 ダーリントントランジスタか、トライオードと、第 3 ダーリントントランジスタか、トライオードであって、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応することを特徴とする請求項 9 に記載の液晶表示装置。

【請求項 1 3】

前記画素ユニットに対応する該第 2 走査線と隣り合う次の画素ユニットに対応する第 1 走査線とが同一の走査線であることを特徴とする請求項 9 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示技術の分野に関し、特にアレイ基板と液晶表示装置に関する。

【背景技術】

【0002】

TFT-LCD は、アレイ基板を含んでなる。アレイ基板には R、G、B に対応する複数の画素領域がマトリクス状に設けてある。また、画素領域を制御する走査線、データ線、TFT、及び平滑コンデンサ、液晶コンデンサなどが設けられる。

【0003】

従来の TFT-LCD においては、特に VA 方式の液晶表示方法による大サイズの LCD は大視野角に色ずれの問題が発生する。

【0004】

係る問題を解決するために、目下普及している方法は、一つの画素エリアをメインエリア A とサブエリア B との二つに分け、かつ両エリアの交差する箇所を光非透過性にする。さらに、同一のビデオ信号（グレースケール）において両エリアの電圧が異なるようにして異なる γ （ガンマ）曲線を呈するようにする。両エリアを合わせた γ 曲線は、大視野角においての正面視野角の差異が減少し、色ずれの問題を明らかに改善することができる。

【0005】

図 1 は、従来の TFT-LCD のアレイ基板における電荷共有 08（Charging Sharing）回路を示した説明図である。図 1 に開示するように、それぞれの画素エリアは、データ線 110 と、第 1 走査線 120 と、第 2 走査線 130 と、第 1 画素電極 140 と、第 2 画素電極 150 と、第 1 薄膜トランジスタ TFT_A と、第 2 薄膜トランジスタ TFT_B と、第 3 薄膜トランジスタ TFT_C とを含んでなる。データ線 110 は、第 1 薄膜トランジスタ TFT_A と、第 2 薄膜トランジスタ TFT_B のソースに接続し、第 1 画素電極 140 は、第 1 薄膜トランジスタ TFT_A のドレインに接続する。第 2 画素電極 150 は第 2 薄膜トランジスタ

TFT_B のドレインに接続する。第 2 走査線 130 は第 3 薄膜トランジスタ TFT_C のゲートに接続して走査信号を提供する。第 3 薄膜トランジスタ TFT_C のドレインは第 2 画素電極 550 に接続し、第 3 薄膜トランジスタ TFT_C のソースはコンデンサ Cs 1 を介してコモン電極に接続する。

【0006】

TFT-LCD の起動はプログレッシブ走査駆動であって、第 n 行を走査する場合、第 1 走査線 120 上の信号 V_{gn} は高レベルである（第 2 走査線 130 上の信号 V_{gn+1} は低レベルである）。第 1 薄膜トランジスタ TFT_A と第 2 薄膜トランジスタ TFT_B はオンになる（第 3 薄膜トランジスタ TFT_C はオフになる）、データ線 110 は、第 1 画素電極 140 に接続する第 1 平滑コンデンサ C_{st_A} と第 1 液晶コンデンサ C_{lc_A} 及び第 2 画素電極 150 に接続する第 2 平滑コンデンサ C_{st_B} と第 2 液晶コンデンサ C_{lc_B} に対する充電を開始し、第 1 画素電極 140 の画素電圧（VA）と第 2 画素電極 150 の画素電圧（VB）のいずれもがデータ線 110 上の電圧 V_d に至るまで充電される。第 n+1 行を走査する場合、第 1 走査線 120 上の信号 V_{gn} は低レベルに切り換わり、第 2 走査線 130 上の信号 V_{gn+1} は高レベルに切り換わる。第 1 薄膜トランジスタ TFT_A と、第 2 薄膜トランジスタ TFT_B とはオフになり、第 3 薄膜トランジスタ TFT_C はオンになる。第 2 画素電極 150 の画素電圧（VB）は、第 1 コンデンサ Cs 1 を介してコモン電極に漏電し、ここから第 2 画素電極 150 の画素電圧（VB）に変化が発生し、このため第 1 画素電極 140 の画素電圧（VA）と第 2 画素電極 150 の画素電圧（VB）が異なるようになり、低カラーシフト（LOW Color Shift）の効果を達成する。VA と VB をそれぞれ A エリアと B エリアとをそれぞれ A エリアと B エリアの画素電圧に設定すると、その比較値は、 $VB/VA = (C_{st_B} + C_{lc_B}) / (C_{st_B} + C_{lc_B} + 2C_{s1})$ であって、設計上の極めて重要なキーポイントとなるパラメータである。その内、コンデンサ Cs 1 の作用は極めて重要なキーポイントであって、VB/VA 値の大きさを決定する値となる。

【0007】

図 2 は、図 1 に開示するコンデンサ Cs 1 の常用される構造を示した説明図である。図 2 に開示するように、コンデンサ Cs 1 は、第 1 金属層 M1 と、半導体層 AS（a-si）と、第 2 金属層 M2 の順に積層してなる。その内、第 1 金属層 M1 と第 2 金属層 M2 はアレイ基板のゲート金属層とソース金属層に対応する。即ちアレイ基板上にゲート金属層をスパッタリングして、薄膜トランジスタの金属ゲートを形成する場合に、該ゲート金属層上にエッチングで第 1 金属層 M1 を形成し、アレイ基板上にソース金属層をスパッタリングして薄膜トランジスタの金属ソースを形成する場合、該ゲート金属層上にエッチングし

10

20

30

40

50

て第2金属層M2を形成する。絶縁層SiNxはアレイ基板上のゲート絶縁層に対応する。半導体層ASはアレイ基板上のTFT半導体層に対応する。即ち、アレイ基板上にTFT半導体層を形成する場合、光エッチングの技術を用いてTFTが必要とする半導体層を形成する場合においても光エッチング等の技術を用いてコンデンサの半導体層ASを形成する。実施例のアレイ基板において、M2は一般に画素電極の電圧に接続し、M1は一般にコモン電極配線に接続する。

【0008】

図3はコンデンサCs1のC-V（コンデンサー電圧）曲線を示した説明図である。図面に開示するように、コンデンサCs1のC-V曲線の特徴は正半周の容量値が負半周の容量値より大きいことにある。画素電極の電圧（例えばVB、VA）コモン電極の電圧（Vcom）より大きい場合は正半周であって、画素電極の電圧がコモン電極の電圧（Vcom）より小さい場合は負半周となる。それぞれの画素エリアについて言えば、正半周と負半周の交替はTFT-LCDを駆動する場合の基本的な要求である。理想的な状況としては、正、負半周のVB/VBが一致した状態を保持することが好ましい。但し、実際には、一般的にCs1（正半周）>Cs1（負半周）、もしくはその逆の状況が出現する。このため、VB/VA値の正半周が負半周より小さくなる。

【0009】

したがって、CS08というこの種の低カラーシフト回路は、実際に応用する場合にVB/VA値の正半周が対称にならないという問題が存在する。このことは、低カラーシフト効果に影響を与えるのみならず、例えば残像（Image Sticking）などが発生し、液晶パネルの表示の品質に影響を与えるとい問題を招く。

【発明の概要】

【発明が解決しようとする課題】

【0010】

この発明は、正、負半周の両エリアの電圧比率が等しくならないという問題を補償し、液晶表示装置の大視野角における色ずれを改善し、かつ残像を消去して液晶表示の品質を高めるアレイ基板と液晶表示装置を提供することを課題とする。

【課題を解決するための手段】

【0011】

そこで、本発明者は従来の技術に見られる欠点に鑑み鋭意研究を重ねた結果、画素ユニットと、コモン電極配線と、データ線と、該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなるアレイ基板であって、該画素ユニットに対応する該第2走査線と隣り合う次の画素ユニットに対応する第1走査線とが同一の走査線であって、該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、該データ線が該第1開閉器と該第2開閉器の入力端に接続し、該1画素電極が該第1開閉器の出力端に接続し、該2画素電極が該第2開閉器の出力端に接続し、該第3開閉器が制御端と第1端と第2端とを含み、該2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、該第2画素電極が該第3開閉器の第1端に接続し、該制御回路が第1コンデンサと第2コンデンサとを含んでなり、かつ該第1コンデンサと該第2コンデンサとの構造が同一であって、いずれも第1金属層と絶縁層と半導体層と第2金属層の順に積層され、該第1コンデンサの第2金属層が該第2コンデンサの第1金属層と該第3開閉器の第2端に接続し、該第1コンデンサの第1金属層が該第2コンデンサの第2金属層と該コモン電極配線とに接続してなるアレイ基板と、係るアレイ基板を具える液晶表示装置によって課題を解決できる点に着眼し、係る知見に基づいて本発明を完成させた。

【0012】

以下この発明について説明する。請求項1に記載するアレイ基板は、画素ユニットと

、コモン電極配線と、データ線と、該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなるアレイ基板であって、

該画素ユニットに対応する該第2走査線と隣り合う次の画素ユニットに対応する第1走査線とが同一の走査線であって、

該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、

該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、

該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、

該データ線が該第1開閉器と該第2開閉器の入力端に接続し、

該第1画素電極が該第1開閉器の出力端に接続し、

該第2画素電極が該第2開閉器の出力端に接続し、

該第3開閉器が制御端と第1端と第2端とを含み、

該第2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、

該第2画素電極が該第3開閉器の第1端に接続し、

該制御回路が第1コンデンサと第2コンデンサとを含んでなり、かつ該第1コンデンサと該第2コンデンサとの構造が同一であって、いずれも第1金属層と絶縁層と半導体層と第2金属層の順に積層され、

該第1コンデンサの第2金属層が該第2コンデンサの第1金属層と該第3開閉器の第2端に接続し、該第1コンデンサの第1金属層が該第2コンデンサの第2金属層と該コモン電極配線とに接続し、

正極反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して減少し、

負極性反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して増加し、

該第1コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第2コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和が、負極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなる

【0013】

請求項2に記載するアレイ基板は、請求項1における第1開閉器と該第2開閉器と該第3開閉器とが薄膜トランジスタであって、かつそれぞれが第1薄膜トランジスタと、第2薄膜トランジスタと、第3薄膜トランジスタであって、

該第1開閉器の制御端と入力端と出力端がそれぞれ該第1薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第2開閉器の制御端と入力端と出力端がそれぞれ該第2薄膜トランジスタのゲートとソースとドレインとに対応し、該第3開閉器の制御端と入力端と出力端がそれぞれ該第3薄膜トランジスタのゲートとソースとドレインとに対応する。

【0014】

請求項3に記載するアレイ基板は、請求項1における第1開閉器が1ダーリントントランジスタか、トライオードであって、該第2開閉器が第2ダーリントントランジスタか、トライオードであって、該第3開閉器が第3ダーリントントランジスタか、トライオードであって、

該第1開閉器の制御端と入力端と出力端がそれぞれ該第1ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第2開閉器の制御端と入力端と出力端がそれぞれ該第2ダーリントントランジスタか、

トライオードのベース電極と、コレクタと、エミッター電極とに対応し、
該第3開閉器の制御端と入力端と出力端がそれぞれ該第3ダーリントントランジスタか、
トライオードのベース電極と、コレクタと、エミッター電極とに対応する。

【0015】

請求項4に記載するアレイ基板は、画素ユニットと、コモン電極配線と、データ線と、
該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなるアレイ基板であって、

該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、

該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、

該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、

該データ線が該第1開閉器と該第2開閉器の入力端に接続し、

該1画素電極が該第1開閉器の出力端に接続し、

該2画素電極が該第2開閉器の出力端に接続し、

該第3開閉器が制御端と第1端と第2端とを含み、

該2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、

該第2画素電極が該第3開閉器の第1端に接続し、

該制御回路が該第3開閉器の第2端に接続し、

正極反転時と負極性反転間において、該制御回路が第3開閉器のオンになっている時間に該第2画素電極に作用して該第2画素電極の電圧を変化させ、かつ該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなり、正極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率が、負極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率とが等しくなる。

【0016】

請求項5に記載するアレイ基板は、請求項4における制御回路が第1コンデンサと第2コンデンサとを含んでなり、かつ該第1コンデンサと該第2コンデンサとの構造が同一であって、いずれも第1金属層と絶縁層と半導体層と第2金属層の順に積層され、

該第1コンデンサの第2金属層が該第2コンデンサの第1金属層と該第3開閉器の第2端に接続し、該第1コンデンサの第1金属層が該第2金属層と該コモン電極配線とに接続し、

正極反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して減少し、

負極性反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して増加し、

該第1コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第2コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和が、負極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなること、を特徴とする請求項4に記載のアレイ基板。

請求項6に記載する

前記第1開閉器と該第2開閉器と該第3開閉器とが薄膜トランジスタであって、かつそれぞれが第1薄膜トランジスタと、第2薄膜トランジスタと、第3薄膜トランジスタであって

て、

該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 薄膜トランジスタのゲートとソースとドレインとに対応し、該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 薄膜トランジスタのゲートとソースとドレインとに対応する。

【0017】

請求項 7 に記載するアレイ基板は請求項 4 における第 1 開閉器と該第 2 開閉器と該第 3 開閉器とが第 1 ダーリントントランジスタか、トライオードと、第 2 ダーリントントランジスタか、トライオードと、第 3 ダーリントントランジスタか、トライオードであって、
該第 1 開閉器の制御端と入力端と出力端がそれぞれ該第 1 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、
該第 2 開閉器の制御端と入力端と出力端がそれぞれ該第 2 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、
該第 3 開閉器の制御端と入力端と出力端がそれぞれ該第 3 ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応する。

【0018】

請求項 8 に記載するアレイ基板は、請求項 4 における画素ユニットに対応する該第走査線と隣り合う次の画素ユニットに対応する第 1 走査線とが同一の走査線である。

【0019】

請求項 9 に記載する表示装置は、対向して設ける第 1 基板と、第 2 基板と、及び該第 1 基板と該第 2 基板との間に挟まれる液晶層とを含んでなる液晶表示装置であって、
該第 2 基板が、画素ユニットと、コモン電配線と、データ線と、該データ線に交差して且つ互いに平行する第 1 走査線及び第 2 走査線とを含んでなり、
該画素ユニットが第 1 画素電極と、第 2 画素電極と、第 1 開閉器と、第 2 開閉器と、第 3 開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、
該第 1 開閉器と該第 2 開閉器とがいずれも制御端と入力端と出力端とを含み、
該第 1 走査線が該第 1 開閉器と該第 2 開閉器の制御端に接続して該第 1 開閉器と該第 2 開閉器に走査信号を提供し、
該データ線が該第 1 開閉器と該第 2 開閉器の入力端に接続し、
該第 1 画素電極が該第 1 開閉器の出力端に接続し、
該第 2 画素電極が該第 2 開閉器の出力端に接続し、
該第 3 開閉器が制御端と第 1 端と第 2 端とを含み、

該第 2 走査線が該第 3 開閉器の制御端に接続して該第 3 開閉器に走査信号を提供し、
該第 2 画素電極が該第 3 開閉器の第 1 端に接続し、
該制御回路が該第 3 開閉器の第 2 端に接続し、
正極反転時と負極性反転間において、該制御回路が第 3 開閉器のオンになっている時間に該第 2 画素電極に作用して該第 2 画素電極の電圧を変化させ、かつ該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなり、正極性反転時における該第 2 画素電極と該コモン電極配線との間の電圧差と、該第 1 画素電極と該コモン電極配線との間の電圧値との比率が、負極性反転時における該第 2 画素電極と該コモン電極配線との間の電圧差と、該第 1 画素電極と該コモン電極配線との間の電圧値との比率とが等しくなる。

【0020】

請求項 10 に記載する液晶表示装置は、請求項 9 における制御回路が第 1 コンデンサと第 2 コンデンサとを含んでなり、かつ該第 1 コンデンサと該第 2 コンデンサとの構造が同一であって、いずれも第 1 金属層と絶縁層と半導体層と第 2 金属層の順に積層され、
該第 1 コンデンサの第 2 金属層が該第 2 コンデンサの第 1 金属層と該第 3 開閉器の第 2 端に接続し、該第 1 コンデンサの第 1 金属層が該第 2 金属層と該コモン電極配線とに接続し

、
正極反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して減少し

、
負極性反転時において、該第2走査線が走査信号を入力して該第3開閉器がオンになるように制御し、該第2画素電極の電圧が該第1コンデンサと該第2コンデンサを介して増加し、

該第1コンデンサの正極性反転時における容量値が、負極性反転時における容量値より大きくなり、該第2コンデンサの正極性反転時における容量値が、負極性反転時における容量値より小さくなり、正極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和が、負極性反転時における該第1コンデンサの容量値と該第2コンデンサの容量値の和と等しくなり、ここから該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなる。

10

【0021】

請求項11に記載する液晶表示装置は、請求項9における第1開閉器と該第2開閉器と該第3開閉器とが薄膜トランジスタであって、かつそれぞれが第1薄膜トランジスタと、第2薄膜トランジスタと、第3薄膜トランジスタであって、

該第1開閉器の制御端と入力端と出力端がそれぞれ該第1薄膜トランジスタのゲートとソースとドレインとに対応し、かつ該第2開閉器の制御端と入力端と出力端がそれぞれ該第2薄膜トランジスタのゲートとソースとドレインとに対応し、該第3開閉器の制御端と入力端と出力端がそれぞれ該第3薄膜トランジスタのゲートとソースとドレインとに対応する。

20

【0022】

請求項12に記載する液晶表示装置は、請求項9における第1開閉器と該第2開閉器と該第3開閉器とが第1ダーリントントランジスタか、トライオードと、第2ダーリントントランジスタか、トライオードと、第3ダーリントントランジスタか、トライオードであって、

該第1開閉器の制御端と入力端と出力端がそれぞれ該第1ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

該第2開閉器の制御端と入力端と出力端がそれぞれ該第2ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応し、

30

該第3開閉器の制御端と入力端と出力端がそれぞれ該第3ダーリントントランジスタか、トライオードのベース電極と、コレクタと、エミッター電極とに対応する。

【0023】

請求項13に記載する液晶表示装置は、請求項9における画素ユニットに対応する該第走査線と隣り合う次の画素ユニットに対応する第1走査線とが同一の走査線である。

【図面の簡単な説明】

【0024】

【図1】従来のTF-T-LCDのアレイ基板における電荷共有回路を示した説明図である。

40

【図2】図1に開示するコンデンサCs1の常用される構造を示した説明図である。

【図3】図1に開示するコンデンサCs1のC-V（コンデンサー電圧）曲線を示した説明図である。

【図4】この発明による液晶表示装置の実施形態の構造を示した説明図である。

【図5】図4に開示する画素電極の等価回路図である。

【図6】図5に開示する制御回路の構造を示した説明図である。

【発明を実施するための形態】

【0025】

この発明は、正、負半周の両エリアの電圧比率が等しくならないという問題を補償し、液晶表示装置の大視野角における色ずれを改善し、かつ残像を消去して液晶表示の品質を高

50

めるアレイ基板と液晶表示装置を提供する ものであって、該アレイ基板は、画素ユニットと、コモン電極配線と、データ線と、該データ線に交差して且つ互いに平行する第1走査線及び第2走査線とを含んでなり、該画素ユニットに対応する該第1走査線と隣り合う次の画素ユニットに対応する第1走査線とが同一の走査線であって、該画素ユニットが第1画素電極と、第2画素電極と、第1開閉器と、第2開閉器と、第3開閉器とを含んでなり、かつ該画素ユニットが制御回路を含み、該第1開閉器と該第2開閉器とがいずれも制御端と入力端と出力端とを含み、該第1走査線が該第1開閉器と該第2開閉器の制御端に接続して該第1開閉器と該第2開閉器に走査信号を提供し、該データ線が該第1開閉器と該第2開閉器の入力端に接続し、該1画素電極が該第1開閉器の出力端に接続し、該第3開閉器が制御端と第1端と第2端とを含み、該2画素電極が該第2開閉器の出力端に接続し、該第3開閉器が制御端と第1端と第2端とを含み、該2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、該第2画素電極が該第3開閉器の第1端に接続し、該制御回路が該第3開閉器の第2端に接続するに係るアレイ基板と液晶表示装置の特徴を説明するために、具体的な実施例を挙げ、図面を参照にして以下に詳述する。

【実施例】

【0026】

図4は、この発明の液晶表示装置の実施の形態の構造を示した説明図である。液晶表示装置40は、対向して設ける第1基板410、第2基板420及び第1基板410と第2基板420との間に挟まれる液晶層（図示しない）とを含んでなる。第1基板410はCF（Color Filter、カラーフィルタ）基板である。コモン電極430はCF基板である第1基板410に設ける。第2基板420はTFT（Thin Film Transistor、薄膜トランジスタ）アレイ基板である。

【0027】

図5は図4に開示する画素ユニットの画素の等価回路図である。図4と図5を参照し、かつ一つの画素ユニットを例に挙げて説明する。実施例において、液晶表示装置40のTFTアレイ基板である第2基板420は、画素ユニット421と、コモン電極配線440と、データ線510と、データ線510に交差し、かつ互いに平行する第1走査線520と第2走査線530とを含んでなる。

【0028】

画素ユニット421は、第1画素電極540と、第2画素電極550と、第1開閉器560と、第2開閉器570と、第3開閉器580と、制御回路590とを含んでなり、第1開閉器560と第2開閉器570とは、いずれも制御端と入力端と出力端とを含んでなる。

【0029】

第1走査線520は、第1開閉器560と第2開閉器570の制御端に接続して第1開閉器560と第2開閉器570とに走査信号を提供する。データ線510は第1開閉器560と第2開閉器570の入力端に接続する。第1画素540は、第1開閉器560の出力端に接続し、かつ第1画素電極540は、さらに並列した第1平滑コンデンサCst_1と第1液晶コンデンサC1c_1とに接続する。第2画素電極550は第2開閉器570の出力端に接続し、かつ第2画素電極550は、さらに並列した第2平滑コンデンサCst_2と第2液晶コンデンサC1c_2とに接続する。その内、第1液晶コンデンサC1c_1は、第1画素電極540と第1基板410のコモン電極430との間に挟まれる液晶分子によって構成される等価コンデンサである。第2コンデンサC1c_2は、第2画素電極550と第1基板410のコモン電極430との間に挟まれる液晶分子によって構成される等価コンデンサである。第1平滑コンデンサCst_1は第1画素電極540と第2基板420に設けられるコモン電極配線440とによって構成され、第2平滑コンデンサCst_2は第2画素電極550と第2基板420に設けられるコモン電極配線440とによって構成される。

【0030】

第3開閉器580は、制御端と、第1端と、第2端とを含んでなる。第3開閉器580の

制御端は第2走査線530に接続して第3開閉器580に走査信号が提供される。第3開閉器580の第1端は第2画素電極550に接続し、第3開閉器580の第2端は制御回路590に接続する。

【0031】

図6は、図5に開示する制御回路の構造を示した説明図である。制御回路590は、第1コンデンサCs1と、第2コンデンサCs2とを含んでなる。第1コンデンサCs1と、第2コンデンサCs2との構造は同一であって、いずれも金属層M1、絶縁層SiNx、半導体層AS、及び第2金属層M2の順に積層してなる。第1コンデンサCs1の第2金属層M2と第2コンデンサCs2の第1金属層M1は第3開閉器580の第2端に接続する。第1コンデンサCs1の金属層M1と、第2コンデンサCs2の第2金属層M2は、第2基板420のコモン電極配線440に接続する。その内、第1金属層M1と第2金属層M2はアレイ基板のゲート金属層とソース金属層に対応する。即ちアレイ基板上にゲート金属層をスパッタリングして、薄膜トランジスタの金属ゲートを形成する場合に、該ゲート金属層上にエッチングで第1金属層M1を形成し、アレイ基板上にソース金属層をスパッタリングして薄膜トランジスタの金属ソースを形成する場合、該ゲート金属層上にエッチングして第2金属層M2を形成する。絶縁層SiNxはアレイ基板のゲート絶縁層に対応する。半導体層ASはアレイ基板のTF-T半導体層に対応する。即ち、アレイ基板上にTF-T半導体層を形成する場合、光エッチングの技術を用いてTF-Tが必要とする半導体層を形成する場合においても光エッチング等の技術を用いてコンデンサの半導体層ASを形成する。

【0032】

正極性反転と負極性反転を行う場合、制御回路590は第3開閉器580がオンになった時に第2画素電極550に作用して、第2画素電極550の電圧を変化させ、かつ制御回路590は、正極性反転時に有効なコンデンサの容量値と、負極性反転時に有効なコンデンサの容量値とが等しいこのため、正極性反転時の第2画素電極550とコモン電極配線440との間の電圧差と、第1画素電極540とコモン電極配線440との間の電圧差との比率は、負極性反転時の第2画素電極550とコモン電極配線440との間の電圧差と、第1画素電極540とコモン電極配線440との間の電圧差との比率と等しくなる。

【0033】

図5に開示するように、第1開閉器560と、第2開閉器570と、第3開閉器580とが、いずれも薄膜トランジスタである場合を例に挙げて説明する。第1開閉器560と、第2開閉器570と、第3開閉器580は、それぞれ第1薄膜トランジスタと、第2薄膜トランジスタと、第3薄膜トランジスタである。第1開閉器560の制御端と入力端と出力端は、それぞれ第1薄膜トランジスタのゲート、ソース、ドレインに対応し、第2開閉器570の制御端と入力端と出力端は、それぞれ第2薄膜トランジスタのゲート、ソース、ドレインに対応し、第3開閉器580の制御端と入力端と出力端は、それぞれ第3薄膜トランジスタのゲート、ドレイン、ソースに対応する。

【0034】

TF-T-LCDの起動はプログレッシブ走査駆動を用い、第n行を走査する場合、第1走査線520（即ち第1走査線Gn）上の信号Vgnは高レベルであって、この場合の第2走査線530（即ち第2走査線Gn+1）上の信号Vng+1は低レベルである、第1薄膜トランジスタである第1開閉器560と、第2薄膜トランジスタである第2開閉器570はオンになり、第3薄膜トランジスタである第3開閉器580はオフになる。データ線510は、並列した第1平滑コンデンサCst_1と第1液晶コンデンサClc_1、及び並列した第2平滑コンデンサCst_2と第2液晶コンデンサClc_2に対して充電を行い、ここから第1画素電極540と第2画素電極550とが同等の電圧を得る。第n+1行を走査する場合、第2走査線530上の信号Vng+1は高レベルであって、第1走査線520上の信号Vgnは低レベルに切り換わる。この場合、第1薄膜トランジスタである第1開閉器560と、第2薄膜トランジスタである第2開閉器570はオフになり、第3薄膜トランジスタである第3開閉器580はオンになる。第2画素電極550とコモン電

極配線 440 との間に電圧差が存在するため、第 2 画素電極 550 は第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 を介してコモン電極配線 440 に放電し、ここから第 2 画素電極 550 の電圧を変化させる。

【0035】

第 3 薄膜トランジスタ 580 がオンになっている状況下であって、正極性反転を行った場合、即ち、第 2 画素電極 550 の電圧がコモン電極配線 440 の間の電圧より大きくなった場合、第 1 コンデンサ Cs1 は正半周になり、第 2 コンデンサ Cs2 は負半周になる。第 1 コンデンサ Cs1 の容量値が第 2 コンデンサ Cs2 の容量値より大きくなり、第 2 画素電極 550 の電圧は第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 を介して減少する。負極性反転の場合、即ち第 2 画素電極 550 の電圧がコモン電極配線 440 間の電圧より小さい場合、第 1 コンデンサ Cs1 は負半周になり、第 2 コンデンサ Cs2 は正半周になる。第 1 コンデンサ Cs1 の容量値は第 2 コンデンサ Cs2 の容量値より小さくなり、第 2 画素電極 550 は第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 を介して増加する。第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 との構造及び容量値のいずれもが同等であるため、正極性反転と負極性反転の場合、第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 との容量値は恒常を保持する。即ち、制御回路 590 は、正極性反転の場合に有効なコンデンサの容量値と、負極性反転を行う場合の有効なコンデンサの容量値とが同等である。ここから、正極性反転時における第 2 画素電極 550 とコモン電極配線 440 との電圧差と第 1 画素電極 540 とコモン電極配線 440 との間の電圧差との比率と、負極性反転時における第 2 画素電極 550 とコモン電極配線 440 との間の電圧差と第 1 画素電極 540 とコモン電極配線 440 間の電圧差との比率とが、等しくなる。

【0036】

第 $n+2$ 行を走査する場合、第 2 走査線 530 上の信号 V_{gn+1} は低レベルであって、第 3 薄膜トランジスタである第 3 開閉器 580 がオフになり、第 2 画素電極 550 は、第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 とを介してコモン電極配線 440 への放電を中止し、第 2 画素電極 550 上の電圧は、次の表示タイムシーケンスまで保持される。この場合、画素ユニット 421 に対応する第 2 走査線 530 と隣り合う次の画素ユニットに対応する第 1 走査線は、同一の走査線である。

【0037】

ここで注意すべきは、この発明において第 2 基板 420 上のコモン電極配線 440 と第 1 基板 410 上のコモン電極 430 は直接接続しなくてもよく、二つの異なる電圧源を介して電圧が上昇する。但し、二つの電圧源の電圧の大きさが同等であることを厳密に保証する。その内、コモン電極 430 とコモン電極配線 440 に提供する電圧値が 5V より小さく、又は同等であって、7V より小さく、または等しいことを優先し、第 1 走査線 520 と第 2 走査線 530 に提供する電圧が 20V より大きいのか、又は等しく、30V より小さいか、又は等しいことを優先する。

【0038】

実施例において、第 1 開閉器 560 と、第 2 開閉器 570 と、第 3 開閉器 580 は、いずれも薄膜トランジスタであって、同様に第 1 開閉器 560 と、第 2 開閉器 570 と、第 3 開閉器 580 とはトライオードか、ダーリントントランジスタか、その他トランジスタで代替して、他の実施の形態を構成してもよい。第 1 開閉器 560 の制御端と、入力端と、出力端とは、それぞれ第 1 ダーリントントランジスタ、もしくはトライオードのベース電極、コレクタ、エミッター電極とに対応し、第 2 開閉器 570 制御端と、入力端と、出力端とは、それぞれ第 2 ダーリントントランジスタ、もしくはトライオードのベース電極、コレクタ、エミッター電極とに対応し、第 3 開閉器 580 の制御端と、入力端と、出力端とは、それぞれ第 3 ダーリントントランジスタ、もしくはトライオードのベース電極、コレクタ、エミッター電極とに対応する。

【0039】

別途、実施例において、制御回路 590 は第 1 コンデンサ Cs1 と第 2 コンデンサ Cs2 であって、制御回路 590 は二つ、又は複数の第 1 コンデンサ Cs1 と第 2 コンデンサ C

s 2 とを組み合わせる構成、接続してもよく、容量値が同等のコンデンサによって、第 3 開閉器がオンになった場合の正極性反転と負極性反転における制御回路 590 の有効なコンデンサの容量値と同等であることを保証する。ここから、その他形態の実施例を形成する。この点について、この発明では具体的に制限しない。

【0040】

図 5 は、アレイ基板の画素ユニットの実施例における画素の等価回路図である。画素ユニットは、第 1 画素電極 540 と、第 2 画素電極 550 と、第 1 開閉器 560 と、第 2 開閉器 570 と、第 3 開閉器 580 と、制御回路 590 とを含んでなる。第 1 開閉器 560 と第 2 開閉器 570 とは、制御端と、入力端と、出力端とを含んでなる。これらを具体的に実現するための過程は、上述する実施例の述べる通りであって、ここでは詳述しない。

10

【0041】

上述によれば、一つの制御回路を加えて、第 2 画素電極の電圧と第 1 画素電極の電圧との比率が恒常性を保つようにする。ここから液晶表示装置の大視野角における色ずれを改善し、残像を消去して液晶表示の品質を高める。

【0042】

以上は、この発明の好ましい実施の形態であって、この発明の範囲を限定するものではない。凡そ本発明の明細書と図面の内容を利用してなす均等の効果を有する構造、又均等の効果を有する工程への転換、或は直接、間接的にその他領域の技術に転用することは、いづれも同様の理であって、この発明の特許請求の範囲に含まれるものとする。

【符号の説明】

20

【0043】

110	データ線
120	第 1 走査線
130	第 2 走査線
140	第 1 画素電極
150	第 2 画素電極
40	液晶表示装置
410	第 1 基板
420	第 2 基板
421	画素ユニット
430	コモン電極
440	コモン電極配線
510	データ線
520	第 1 走査線
530	第 2 走査線
540	第 1 画素電極
550	第 2 画素電極
560	第 1 開閉器
570	第 2 開閉器
580	第 3 開閉器
590	制御回路
AS	半導体層
Cs1	コンデンサ
Cs1	第 1 コンデンサ
Cs2	第 2 コンデンサ
Cst	平滑コンデンサ
C1c_A	第 1 液晶コンデンサ
C1c_B	第 2 液晶コンデンサ
C1c_1	第 1 液晶コンデンサ
C1c_2	第 2 液晶コンデンサ

30

40

50

C s t _ 1	第 1 平滑コンデンサ
C s t _ 2	第 2 平滑コンデンサ
M 1	第 1 金属層
M 2	第 2 金属層
S i N x	絶縁層
T F T _ A	第 1 薄膜トランジスタ
T F T _ B	第 2 薄膜トランジスタ
T F T _ C	第 3 薄膜トランジスタ
V g n	信号
V n g + 1	信号

【図 1】

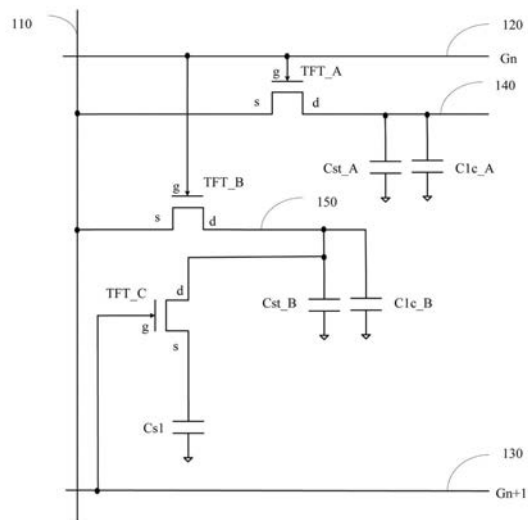


図 1

【図 2】

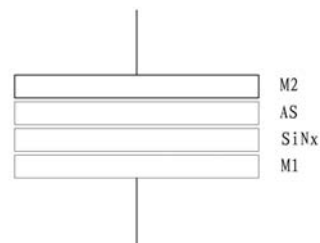


図 2

【図 3】

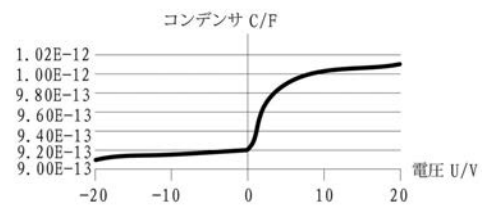


図 3

【図 5】

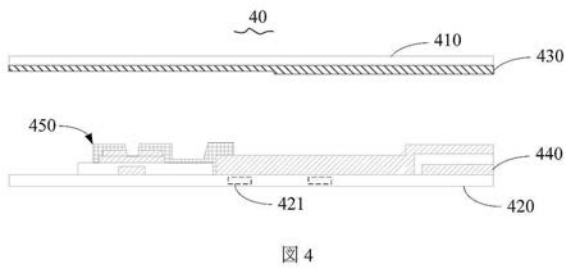


图 4

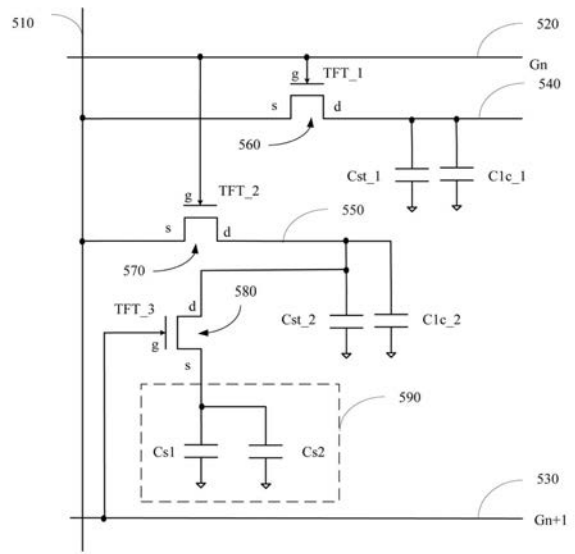


图 5

【图 6】

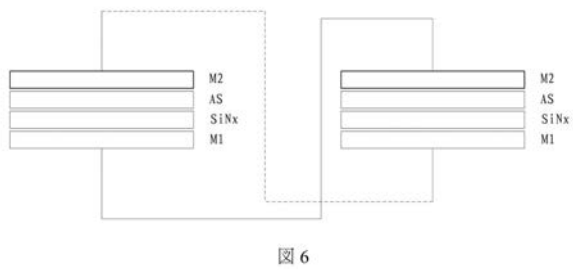


图 6

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/081717
A. CLASSIFICATION OF SUBJECT MATTER		
See the extra sheet		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC: G09G 3/36; G02F 1/13-		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNPAT, CNKI, WPI, EPODOC: panel OR substrate, triode, equivalent capacitance, electric potential, equal OR same, positive, negative, colour offset OR offset, panel or plate, liquid w crystal, switch or TFT or (thin w film w transistor), control+, voltage, same, ratio, capacit+, colo?r w (shift or distortion)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101290411 A (CHIMEI INNOLUX CORPORATION), 22 October 2008 (22.10.2008), description, page 5, the last paragraph to page 9, paragraph 1, and figures 3-4	1-13
A	CN 102608817 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 July 2012 (25.07.2012), the whole document	1-13
A	JP 2010113100 A (SHARP KK.), 20 May 2010 (20.05.2010), the whole document	1-13
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 10 March 2014 (10.03.2014)		Date of mailing of the international search report 27 March 2014 (27.03.2014)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451		Authorized officer ZHENG, Juanjuan Telephone No.: (86-10), 010-82246599

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/081717

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101290411 A	22.10.2008	None	
CN 102608817 A	25.07.2012	US 20130249882 A1	26.09.2013
		WO 2013143111 A1	03.10.2013
JP 2010113100 A	20.05.2010	None	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2013/081717**A. CLASSIFICATION OF SUBJECT MATTER**

G09G 3/36 (2006.01) i

G02F 1/133 (2006.01) i

G02F 1/1362 (2006.01) i

G02F 1/1368 (2006.01) i

国际检索报告		国际申请号 PCT/CN2013/081717												
A. 主题的分类 参见附加页 按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类														
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) IPC: G09G 3/36; G02F1/13- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT,CNKI,WPI,EPODOC: 液晶, 面板 OR 基板, 开关 OR 薄膜晶体管 OR TFT OR 三极管, 控制, 电容, 等效电容, 电压, 电位, 相等 OR 相同 OR 等同 OR 一样, 正, 负, 色偏 OR 色移 or 偏移 or 偏差, panel or plate, liquid w crystal, switch or TFT or (thin w film w transistor), control+, voltage, same, ratio, capacit+, color w (shift or distortion)														
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 101290411 A (奇美电子股份有限公司) 22.10 月 2008 (22.10.2008) 说明书第 5 页最后一段-第 9 页第一段、附图 3-4</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>CN 102608817 A (深圳市华星光电技术有限公司) 25.7 月 2012 (25.07.2012) 全文</td> <td>1-13</td> </tr> <tr> <td>A</td> <td>JP 2010113100 A (SHARP KK.) 20.5 月 2010 (20.05.2010) 全文</td> <td>1-13</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	A	CN 101290411 A (奇美电子股份有限公司) 22.10 月 2008 (22.10.2008) 说明书第 5 页最后一段-第 9 页第一段、附图 3-4	1-13	A	CN 102608817 A (深圳市华星光电技术有限公司) 25.7 月 2012 (25.07.2012) 全文	1-13	A	JP 2010113100 A (SHARP KK.) 20.5 月 2010 (20.05.2010) 全文	1-13
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
A	CN 101290411 A (奇美电子股份有限公司) 22.10 月 2008 (22.10.2008) 说明书第 5 页最后一段-第 9 页第一段、附图 3-4	1-13												
A	CN 102608817 A (深圳市华星光电技术有限公司) 25.7 月 2012 (25.07.2012) 全文	1-13												
A	JP 2010113100 A (SHARP KK.) 20.5 月 2010 (20.05.2010) 全文	1-13												
☐ 其余文件在 C 栏的续页中列出。 ☒ 见同族专利附件。														
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件														
国际检索实际完成的日期 10.3 月 2014 (10.03.2014)		国际检索报告邮寄日期 27.3 月 2014 (27.03.2014)												
ISA/CN 的名称和邮寄地址: 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号: (86-10)62019451		受权官员 郑娟娟 电话号码: (86-10) 010-82246599												

国际检索报告 关于同族专利的信息			国际申请号 PCT/CN2013/081717	
检索报告中引用的 专利文件	公布日期	同族专利	公布日期	
CN 101290411 A	22.10.2008	无		
CN 102608817 A	25.07.2012	US 20130249882 A1 WO 2013143111 A1	26.09.2013 03.10.2013	
JP 2010113100 A	20.05.2010	无		

国际检索报告

国际申请号 PCT/CN2013/081717

A. 主题的分类

G09G 3/36 (2006.01) i

G02F 1/133 (2006.01) i

G02F 1/1362 (2006.01) i

G02F 1/1368 (2006.01) i

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 4 2 J
	G 0 9 G 3/20	6 7 0 K
	G 0 9 G 3/20	6 8 0 G
	G 0 9 G 3/20	6 4 1 G
	G 0 9 G 3/20	6 4 1 C
	G 0 9 G 3/20	6 4 1 K
	G 0 9 F 9/30	3 3 8
	G 0 2 F 1/133	5 5 0

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ

Fターム(参考) 5C006 AA12 AA16 AA21 AC11 AC26 AC30 AF42 AF46 AF51 BB16
 BC02 BC03 BC06 FA18 FA22 FA34 FA38 FA42 FA55 GA02
 GA03 GA04
 5C080 AA10 CC03 DD06 DD23 DD29 EE29 FF03 FF11 JJ03 JJ05
 JJ06
 5C094 AA03 AA12 AA13 AA25 BA03 CA19 DA13 DB04

【要約の続き】

とを含み、

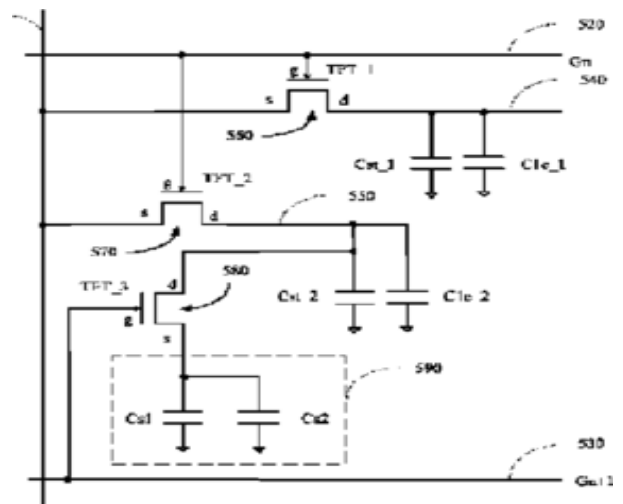
該2画素電極が該第2開閉器の出力端に接続し、該第3開閉器が制御端と第1端と第2端とを含み、該2走査線が該第3開閉器の制御端に接続して該第3開閉器に走査信号を提供し、該第2画素電極が該第3開閉器の第1端に接続し、該制御回路が該第3開閉器の第2端に接続し、正極反転時と負極性反転間において、該制御回路が第3開閉器のオンになっている時間に該第2画素電極に作用して該第2画素電極の電圧を変化させ、かつ該制御回路の正極性反転時において有効なコンデンサの容量値と、負極性反転時において有効なコンデンサの容量値とが等しくなり、正極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率が、負極性反転時における該第2画素電極と該コモン電極配線との間の電圧差と、該第1画素電極と該コモン電極配線との間の電圧値との比率とが等しくなる。

【選択図】 図4

专利名称(译)	阵列基板和液晶显示装置		
公开(公告)号	JP2016528554A	公开(公告)日	2016-09-15
申请号	JP2016533771	申请日	2013-08-19
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	董成才		
发明人	董成才		
IPC分类号	G02F1/1368 G09G3/20 G09G3/36 G09F9/30 G02F1/133		
CPC分类号	G02F1/136213 G02F1/13624 G09G3/3607 G09G3/3614 G09G3/3659 G09G3/3677 G09G2320/0257 G02F1/1362 G02F1/1368 G09G3/36 G02F1/13306 H01L27/124		
FI分类号	G02F1/1368 G09G3/20.624.B G09G3/20.621.B G09G3/36 G09G3/20.642.A G09G3/20.642.J G09G3/20.670.K G09G3/20.680.G G09G3/20.641.G G09G3/20.641.C G09G3/20.641.K G09F9/30.338 G02F1/133.550		
F-TERM分类号	2H192/AA24 2H192/BC24 2H192/BC26 2H192/CB05 2H192/CB14 2H192/CB22 2H192/DA12 2H192/DA81 2H192/GD61 2H192/JA13 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZA19 2H193/ZC16 2H193/ZQ11 5C006/AA12 5C006/AA16 5C006/AA21 5C006/AC11 5C006/AC26 5C006/AC30 5C006/AF42 5C006/AF46 5C006/AF51 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/FA18 5C006/FA22 5C006/FA34 5C006/FA38 5C006/FA42 5C006/FA55 5C006/GA02 5C006/GA03 5C006/GA04 5C080/AA10 5C080/CC03 5C080/DD06 5C080/DD23 5C080/DD29 5C080/EE29 5C080/FF03 5C080/FF11 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C094/AA03 5C094/AA12 5C094/AA13 5C094/AA25 5C094/BA03 5C094/CA19 5C094/DA13 5C094/DB04		
代理人(译)	铃木 征四郎		
优先权	201310356777.7 2013-08-15 CN		
其他公开文献	JP6360892B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种阵列基板和液晶显示装置，该阵列基板和液晶显示装置在液晶显示装置的大视角下改善色偏并且消除残像以改善液晶显示的质量。阵列基板包括像素单元，公共电极布线，数据线以及和数据线相交并且彼此平行的第一扫描线和第二扫描线。与与第二扫描线相邻的下一个像素单元对应的第一扫描线对应的第二扫描线为同一扫描线，像素单元包括第一像素电极，第二像素电极，第一开关，第二开关和第三开关，并且像素单元包括控制电路，第一开关和第二开关均包括控制端，输入端和输出端，第一扫描线连接到第一开关和第二开关的控制端将扫描信号提供给第一开关和第二开关，数据线连接到第一开关和第二开关的输入端，并且一个像素电极连接到第一开关。第三开关连接到输出端，包括控制端，第一端和第二端，两个像素电极连接至第二开关的输出端，第三开关包括控制端，第一端和第二端，两条扫描线为第三开关的控制端。为了向第三开关提供扫描信号，第二像素电极连接到第三开关的第一端，并且控制电路连接到第三开关的第二端。在正极性反转和负极性反转之间，控制电路在第三开关导通的同时作用于第二像素电极以改变第二像素电极的电压，并且当正极性反转时，在第



二像素电极和公共电极线之间，电容器的有效电容值等于负极性反转时的有效电容器电容值。并且，当负极性相反时，第一像素电极和公共电极布线之间的电压值与第二像素电极和公共电极布线之间的电压比。并且第一像素电极和公共电极布线之间的电压值之比变得相等。 [选择图]图4