

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-527548

(P2016-527548A)

(43) 公表日 平成28年9月8日(2016.9.8)

(51) Int.Cl.
G02F 1/1368 (2006.01)F I
G O 2 F 1/1368テーマコード (参考)
2 H 1 9 2

審査請求 有 予備審査請求 未請求 (全 20 頁)

(21) 出願番号 特願2016-526398 (P2016-526398)
 (86) (22) 出願日 平成25年7月25日 (2013.7.25)
 (85) 翻訳文提出日 平成28年2月12日 (2016.2.12)
 (86) 国際出願番号 PCT/CN2013/080076
 (87) 国際公開番号 W02015/006996
 (87) 国際公開日 平成27年1月22日 (2015.1.22)
 (31) 優先権主張番号 201310306890.4
 (32) 優先日 平成25年7月19日 (2013.7.19)
 (33) 優先権主張国 中国 (CN)

(71) 出願人 515203228
 深▲せん▼市華星光電技術有限公司
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (74) 代理人 100143720
 弁理士 米田 耕一郎
 (74) 代理人 100080252
 弁理士 鈴木 征四郎
 (72) 発明者 姚曉慧
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 (72) 発明者 陳政鴻
 中華人民共和國廣東省深▲せん▼市光明新
 區塘明大道9-2號518132
 Fターム(参考) 2H192 AA24 BC24 CC04 GD61 JA13
 最終頁に続く

(54) 【発明の名称】 アレイ基板及び液晶パネル

(57) 【要約】

【課題】 大視野角において見られる色ずれの現象を改善し、画像表示の効果を高めることのできるアレイ基板及び液晶パネルを提供する。

【解決手段】 アレイ基板は、複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、それぞれの該画素ユニットは少なくとも2つの画素電極と、少なくとも2つのスイッチ回路とを含み、少なくとも2つの該画素電極は第1画素電極と第2画素電極とを含み、少なくとも2つの該スイッチ回路は該第1画素電極に作用する第1スイッチ回路と、該第2画素電極に作用する第2スイッチ回路とを含み、それぞれの該画素ユニットが第1コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第1端と第2端とを含み、該第1画素電極が該第1スイッチ回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第2画素電極が該第2スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第2スイッチ回路を介して

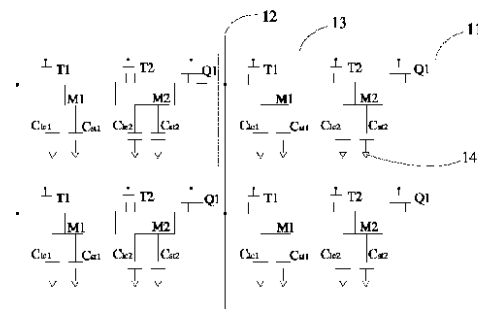


図 2 / Fig.2

【特許請求の範囲】

【請求項 1】

複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、

それぞれの該画素ユニットは少なくとも 2 つの画素電極と、少なくとも 2 つのスイッチ回路とを含み、少なくとも 2 つの該画素電極は第 1 画素電極と第 2 画素電極とを含み、少なくとも 2 つの該スイッチ回路は該第 1 画素電極に作用する第 1 スwitch 回路と、該第 2 画素電極に作用する第 2 スwitch 回路とを含み、それぞれの該画素ユニットが第 1 コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第 1 端と第 2 端とを含み、該第 1 画素電極が該第 1 スwitch 回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第 2 画素電極が該第 2 スwitch 回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第 2 スwitch 回路を介して該第 1 スwitch 回路に接続して最終的に該第 2 画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの第 1 端と該第 2 画素電極が接続し、該コントロールスイッチの第 2 端が該コモン電極と接続し、

該画素ユニットに対応する該走査線に走査信号を入力して該第 1 スwitch 回路と該第 2 スwitch 回路と該コントロールスイッチとが ON になった場合、該第 1 画素電極が該第 1 スwitch 回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第 2 画素電極が該第 1 スwitch 回路と該第 2 スwitch 回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第 1 スwitch 回路と該第 2 スwitch 回路の作用の下で該第 1 画素電極と該第 2 画素電極との間にゼロの電圧差が存在しなくなり、かつ該第 1 スwitch 回路が ON になった場合の電流通過能力と、該第 2 スwitch 回路が ON になった場合の電流通過能力とが異なって該第 1 画素電極と該第 2 画素電極との間に異なる電圧差を得て、該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第 1 端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第 2 端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタが ON になった時間内に該第 2 画素電極の電圧を変化させ、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ON になった時間内に該第 2 画素電極と該コモン電極との電圧差を減少させ、かつゼロにしないことを特徴とするアレイ基板。

【請求項 2】

前記第 1 スwitch 回路が第 1 薄膜トランジスタであって、該第 2 スwitch 回路が第 2 薄膜トランジスタであって、該第 1 薄膜トランジスタの幅と長さの比例が該第 2 薄膜トランジスタの幅と長さの比例と異なり、第 1 スwitch 回路が ON になった場合の電流通過能力が、第 2 スwitch 回路が ON になった場合の電流通過能力とが異なることを特徴とする請求項 1 に記載のアレイ基板。

【請求項 3】

それぞれの前記画素ユニットが第 3 画素電極と第 3 スwitch 回路とをさらに含み、該第 3 画素電極が該第 3 スwitch 回路を介して該画素ユニットに対応する走査線に接続し、かつ該第 3 スwitch 回路を介して該第 1 スwitch 回路と接続し、最終的に該第 3 画素電極と該画素ユニットに対応するデータ線と接続を実現し、該第 2 電極が該第 2 スwitch 回路と該第 3 スwitch 回路とを介して該第 1 スwitch 回路に接続し、最終的に該第 2 画素電極と該画素ユニットに対応するデータ線との接続を実現することを特徴とする請求項 1 に記載のアレイ基板。

【請求項 4】

複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、

それぞれの該画素ユニットは少なくとも 2 つの画素電極と、少なくとも 2 つのスイッチ回路とを含み、少なくとも 2 つの該画素電極は第 1 画素電極と第 2 画素電極とを含み、少な

10

20

30

40

50

くとの２つの該スイッチ回路は該第１画素電極に作用する第１スイッチ回路と、該第２画素電極に作用する第２スイッチ回路とを含み、それぞれの該画素ユニットが第１コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第１端と第２端とを含み、該第１画素電極が該第１スイッチ回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第２画素電極が該第２スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第２スイッチ回路を介して該第１スイッチ回路に接続して最終的に該第２画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第１端と該第２画素電極が接続し、該コントロールスイッチの第２端が該コモン電極と接続し、

10

該画素ユニットに対応する該走査線に走査信号を入力して該第１スイッチ回路と該第２スイッチ回路と該コントロールスイッチとがＯＮになった場合、該第１画素電極が該第１スイッチ回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第２画素電極が少なくとも該第１スイッチ回路と該第２スイッチ回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第１スイッチ回路と該第２スイッチ回路の作用の下で該第１画素電極と該第２画素電極との間にゼロの電圧差が存在しなくなり、該スイッチ回路がＯＮになった時間内に該第２画素電極の電圧を変化させ、該第２画素電極と該コモン電極との電圧差を減少させ、かつゼロにしないことを特徴とするアレイ基板。

20

【請求項５】

前記第１スイッチ回路がＯＮになった場合の電流通過能力が、該第２スイッチ回路がＯＮになった場合の電流通過能力と異なり、該第１画素電極と該第２画素電極との間に異なる電圧差を得ることを特徴とする請求項４に記載のアレイ基板。

【請求項６】

前記第１スイッチ回路が第１薄膜トランジスタであって、該第２スイッチ回路が第２薄膜トランジスタであって、該第１薄膜トランジスタの幅と長さの比例が該第２薄膜トランジスタの幅と長さの比例と異なり、第１スイッチ回路がＯＮになった場合の電流通過能力が、第２スイッチ回路がＯＮになった場合の電流通過能力とが異なることを特徴とする請求項５に記載のアレイ基板。

30

【請求項７】

それぞれの前記画素ユニットが第３画素電極と第３スイッチ回路とをさらに含み、該第３画素電極が該第３スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ該第３スイッチ回路を介して該第１スイッチ回路と接続し、最終的に該第３画素電極と該画素ユニットに対応するデータ線と接続を実現し、該第２電極が該第２スイッチ回路と該第３スイッチ回路とを介して該第１スイッチ回路に接続し、最終的に該第２画素電極と該画素ユニットに対応するデータ線との接続を実現することを特徴とする請求項４に記載のアレイ基板。

【請求項８】

前記コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第１端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第２端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ＯＮになった時間内に該第２画素電極と該コモン電極との電圧差を減少させ、かつゼロにしないことを特徴とする請求項４に記載のアレイ基板。

40

【請求項９】

アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層を含み、複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、それぞれの該画素ユニットは少なくとも２つの画素電極と、少なくとも２つのスイッチ回

50

路とを含み、少なくとも2つの該画素電極は第1画素電極と第2画素電極とを含み、少なくとも2つの該スイッチ回路は該第1画素電極に作用する第1スイッチ回路と、該第2画素電極に作用する第2スイッチ回路とを含み、それぞれの該画素ユニットが第1コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第1端と第2端とを含み、該第1画素電極が該第1スイッチ回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第2画素電極が該第2スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第2スイッチ回路を介して該第1スイッチ回路に接続して最終的に該第2画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第1端と該第2画素電極が接続し、該コントロールスイッチの第2端が該コモン電極と接続し、

該画素ユニットに対応する該走査線に走査信号を入力して該第1スイッチ回路と該第2スイッチ回路と該コントロールスイッチとがONになった場合、該第1画素電極が該第1スイッチ回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第2画素電極が該第1スイッチ回路と該第2スイッチ回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第1スイッチ回路と該第2スイッチ回路の作用の下で該第1画素電極と該第2画素電極との間にゼロの電圧差が存在しなくなり、かつ該第1スイッチ回路がONになった場合の電流通過能力と、該第2スイッチ回路がONになった場合の電流通過能力とが異なって該第1画素電極と該第2画素電極との間に異なる電圧差を得て、該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第1端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第2端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタがONになった時間内に該第2画素電極の電圧を変化させ、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ONになった時間内に該第2画素電極と該コモン電極との電圧差を減少させ、かつゼロにしないことを特徴とする液晶表示パネル。

【請求項10】

前記第1スイッチ回路がONになった場合の電流通過能力が、該第2スイッチ回路がONになった場合の電流通過能力と異なり、該第1画素電極と該第2画素電極との間に異なる電圧差を得ることを特徴とする請求項9に記載の液晶表示パネル。

【請求項11】

前記第1スイッチ回路が第1薄膜トランジスタであって、該第2スイッチ回路が第2薄膜トランジスタであって、該第1薄膜トランジスタの幅と長さの比例が該第2薄膜トランジスタの幅と長さの比例と異なり、第1スイッチ回路がONになった場合の電流通過能力が、第2スイッチ回路がONになった場合の電流通過能力とが異なることを特徴とする請求項10に記載の液晶表示パネル。

【請求項12】

それぞれの前記画素ユニットが第3画素電極と第3スイッチ回路とをさらに含み、該第3画素電極が該第3スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ該第3スイッチ回路を介して該第1スイッチ回路と接続し、最終的に該第3画素電極と該画素ユニットに対応するデータ線と接続を実現し、該第2電極が該第2スイッチ回路と該第3スイッチ回路とを介して該第1スイッチ回路に接続し、最終的に該第2画素電極と該画素ユニットに対応するデータ線との接続を実現することを特徴とする請求項9に記載の液晶表示パネル。

【請求項13】

前記該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第1端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第2端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ONになった時間内に該第2画素電極と該コモン電極との電圧差を減

少させ、かつゼロにしないことを特徴とする請求項 9 に記載の液晶表示パネル。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は液晶表示技術に関し、特にアレイ基板及び液晶表示パネルに関する。

【背景技術】

【0002】

V A (V e r t i c a l A l i g n m e n t) 方式の液晶表示パネルは、応答速度が速く、コントラストが高いなどの長所を有し、目下液晶表示パネルの主流として発展しつつある。但し、異なる視野角においては液晶分子の配向が一致せず、液晶分子の有効な屈折率も異なる。このため、透過光線が強くなるという変化が生まれる。具体的な表現としては、斜めの視野角の光透過能力が下がり、正面方向の視野角に表現される色と一致なくなり、色差が発生する。このため、大視野角において観察すれば、色ずれにより色彩がリアルでなくなっていることが分かる。

10

【発明の概要】

【発明が解決しようとする課題】

【0003】

この発明は、大視野角において見られる色ずれの現象を改善し、画像表示の効果を高めることのできるアレイ基板及び液晶パネルを提供することを課題とする。

20

【課題を解決するための手段】

【0004】

そこで、本発明者は従来の要介護者、もしくは要支援者の身元を識別する方法見られる欠点に鑑み鋭意研究を重ねた結果、複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、それぞれの該画素ユニットは少なくとも 2 つの画素電極と、少なくとも 2 つのスイッチ回路とを含み、少なくとも 2 つの該画素電極は第 1 画素電極と第 2 画素電極とを含み、少なくとも 2 つの該スイッチ回路は該第 1 画素電極に作用する第 1 スwitch回路と、該第 2 画素電極に作用する第 2 スwitch回路とを含み、それぞれの該画素ユニットが第 1 コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第 1 端と第 2 端とを含み、該第 1 画素電極が該第スitch回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第 2 画素電極が該第 2 スwitch回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第 2 スwitch回路を介して該第 1 スwitch回路に接続して最終的に該第 2 画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第 1 端と該第 2 画素電極が接続し、該コントロールスイッチの第 2 端が該コモン電極と接続するアレイ基板と、係るアレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層を含む液晶表示パネルによって課題を解決する点に着眼し、係る知見に基づいて本発明を完成させた。

30

【0005】

40

以下この発明について説明する。請求項 1 にアレイ基板は、複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、それぞれの該画素ユニットは少なくとも 2 つの画素電極と、少なくとも 2 つのスイッチ回路とを含み、少なくとも 2 つの該画素電極は第 1 画素電極と第 2 画素電極とを含み、少なくとも 2 つの該スイッチ回路は該第 1 画素電極に作用する第 1 スwitch回路と、該第 2 画素電極に作用する第 2 スwitch回路とを含み、それぞれの該画素ユニットが第 1 コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第 1 端と第 2 端とを含み、該第 1 画素電極が該第スitch回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第 2 画素電極が該第 2 スwitch回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第 2 スwitch回路を介して該第 1 スwitch回路に

50

接続して最終的に該第 2 画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第 1 端と該第 2 画素電極が接続し、該コントロールスイッチの第 2 端が該コモン電極と接続し、

該画素ユニットに対応する該走査線に走査信号を入力して該第 1 スイッチ回路と該第 2 スイッチ回路と該コントロールスイッチとが ON になった場合、該第 1 画素電極が該第 1 スイッチ回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第 2 画素電極が該第 1 スイッチ回路と該第 2 スイッチ回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第 1 スイッチ回路と該第 2 スイッチ回路の作用の下で該第 1 画素電極と該第 2 画素電極との間にゼロの電圧差が存在しなくなり、かつ該第 1 スイッチ回路が ON になった場合の電流通過能力と、該第 2 スイッチ回路が ON になった場合の電流通過能力とが異なって該第 1 画素電極と該第 2 画素電極との間に異なる電圧差を得て、該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第 1 端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第 2 端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタが ON になった時間内に該第 2 画素電極の電圧を変化させ、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ON になった時間内に該第 2 画素電極と該コモン電極との電圧差を減少させ、かつゼロにしないことを特徴とするアレイ基板。

【0006】

請求項 2 に記載するアレイ基板は請求項 1 における第 1 スイッチ回路が第 1 薄膜トランジスタであって、該第 2 スイッチ回路が第 2 薄膜トランジスタであって、該第 1 薄膜トランジスタの幅と長さの比例が該第 2 薄膜トランジスタの幅と長さの比例と異なり、第 1 スイッチ回路が ON になった場合の電流通能力が、第 2 スイッチ回路が ON になった場合の電流通能力とが異なる。

【0007】

請求項 3 に記載するアレイ基板は、それぞれの請求項 1 における画素ユニットが第 3 画素電極と第 3 スイッチ回路とをさらに含み、該第 3 画素電極が該第 3 スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ該第 3 スイッチ回路を介して該第 1 スイッチ回路と接続し、最終的に該第 3 画素電極と該画素ユニットに対応するデータ線と接続を実現し、

該第 2 電極が該第 2 スイッチ回路と該第 3 スイッチ回路とを介して該第 1 スイッチ回路に接続し、最終的に該第 2 画素電極と該画素ユニットに対応するデータ線との接続を実現する。

【0008】

請求項 4 に記載するアレイ基板は、複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、

それぞれの該画素ユニットは少なくとも 2 つの画素電極と、少なくとも 2 つのスイッチ回路とを含み、少なくとも 2 つの該画素電極は第 1 画素電極と第 2 画素電極とを含み、少なくとも 2 つの該スイッチ回路は該第 1 画素電極に作用する第 1 スイッチ回路と、該第 2 画素電極に作用する第 2 スイッチ回路とを含み、それぞれの該画素ユニットが第 1 コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第 1 端と第 2 端とを含み、該第 1 画素電極が該第 1 スイッチ回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第 2 画素電極が該第 2 スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第 2 スイッチ回路を介して該第 1 スイッチ回路に接続して最終的に該第 2 画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第 1 端と該第 2 画素電極が接続し、該コントロールスイッチの第 2 端が該コモン電極と接続し、

該画素ユニットに対応する該走査線に走査信号を入力して該第 1 スイッチ回路と該第 2 ス

10

20

30

40

50

スイッチ回路と該コントロールスイッチとがONになった場合、該第1画素電極が該第1スイッチ回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第2画素電極が少なくとも該第1スイッチ回路と該第2スイッチ回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第1スイッチ回路と該第2スイッチ回路の作用の下で該第1画素電極と該第2画素電極との間にゼロの電圧差が存在しなくなり、該スイッチ回路がONになった時間内に該第2画素電極の電圧を変化させ、該第2画素電極と該コモン電極との電圧差を減少させ、かつゼロにしない。

【0009】

請求項5に記載するアレイ基板は、請求項4における記第1スイッチ回路がONになった場合の電流通過能力が、該第2スイッチ回路がONになった場合の電流通過能力と異なり、該第1画素電極と該第2画素電極との間に異なる電圧差を得る。

10

【0010】

請求項6に記載するアレイ基板、請求項5における第1スイッチ回路が第1薄膜トランジスタであって、該第2スイッチ回路が第2薄膜トランジスタであって、該第1薄膜トランジスタの幅と長さの比例が該第2薄膜トランジスタの幅と長さの比例と異なり、第1スイッチ回路がONになった場合の電流通過能力が、第2スイッチ回路がONになった場合の電流通過能力とが異なる。

【0011】

請求項7に記載するアレイ基板はそれぞれの請求項4における画素ユニットが第3画素電極と第3スイッチ回路とをさらに含み、該第3画素電極が該第3スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ該第3スイッチ回路を介して該第1スイッチ回路と接続し、最終的に該第3画素電極と該画素ユニットに対応するデータ線と接続を実現し、

20

該第2電極が該第2スイッチ回路と該第3スイッチ回路とを介して該第1スイッチ回路に接続し、最終的に該第2画素電極と該画素ユニットに対応するデータ線との接続を実現する。

【0012】

請求項8に記載するアレイ基板は、請求項4におけるコントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第1端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第2端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ONになった時間内に該第2画素電極と該コモン電極との電圧差を減少させ、かつゼロにしない。

30

【0013】

請求項9に記載する液晶表示パネルは、アレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層を含み、

複数の走査線と、複数のデータ線と、複数の画素ユニットと、コモン電圧を入力するコモン電圧とを含んでなり、

それぞれの該画素ユニットは少なくとも2つの画素電極と、少なくとも2つのスイッチ回路とを含み、少なくとも2つの該画素電極は第1画素電極と第2画素電極とを含み、少なくとも2つの該スイッチ回路は該第1画素電極に作用する第1スイッチ回路と、該第2画素電極に作用する第2スイッチ回路とを含み、それぞれの該画素ユニットが第1コントロールスイッチをさらに含み、該コントロールスイッチが制御端と第1端と第2端とを含み、該第1画素電極が該第1スイッチ回路を介して該画素ユニットに対応する該走査線と該データ線とに接続し、該第2画素電極が該第2スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ少なくとも該第2スイッチ回路を介して該第1スイッチ回路に接続して最終的に該第2画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの第1端と該第2画素電極が接続し、該コントロールスイッチの第2端が該コモン電極と接続し、

40

50

該画素ユニットに対応する該走査線に走査信号を入力して該第 1 スイッチ回路と該第 2 スイッチ回路と該コントロールスイッチとが ON になった場合、該第 1 画電極が該第 1 スイッチ回路を介して該画素ユニットに対応するデータ線のデータ信号を受信し、該第 2 画素電極が該第 1 スイッチ回路と該第 2 スイッチ回路とを順に介して該画素ユニットに対応するデータ線からデータ信号を受信し、該第 1 スイッチ回路と該第 2 スイッチ回路の作用の下で該第 1 画素電極と該第 2 画素電極との間にゼロの電圧差が存在しなくなり、かつ該第 1 スイッチ回路が ON になった場合の電流通過能力と、該第 2 スイッチ回路が ON になった場合の電流通過能力とが異なって該第 1 画素電極と該第 2 画素電極との間に異なる電圧差を得て、該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第 1 端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第 2 端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタが ON になった時間内に該第 2 画素電極の電圧を変化させ、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ON になった時間内に該第 2 画素電極と該コモン電極との電圧差を減少させ、かつゼロにしない。

10

【0014】

請求項 10 に記載する液晶表示パネルは、請求項 9 における第 1 スイッチ回路が ON になった場合の電流通過能力が、該第 2 スイッチ回路が ON になった場合の電流通過能力と異なり、該第 1 画素電極と該第 2 画素電極との間に異なる電圧差を得る。

20

【0015】

請求項 11 に記載する液晶表示パネルは、請求項 10 における第 1 スイッチ回路が第 1 薄膜トランジスタであって、該第 2 スイッチ回路が第 2 薄膜トランジスタであって、該第 1 薄膜トランジスタの幅と長さの比例が該第 2 薄膜トランジスタの幅と長さの比例と異なり、第 1 スイッチ回路が ON になった場合の電流通過能力が、第 2 スイッチ回路が ON になった場合の電流通過能力とが異なる。

【0016】

請求項 12 に記載する液晶表示パネルは、それぞれの請求項 9 における画素ユニットが第 3 画素電極と第 3 スイッチ回路とをさらに含み、該第 3 画素電極が該第 3 スイッチ回路を介して該画素ユニットに対応する走査線に接続し、かつ該第 3 スイッチ回路を介して該第 1 スイッチ回路と接続し、最終的に該第 3 画素電極と該画素ユニットに対応するデータ線と接続を実現し、

30

該第 2 電極が該第 2 スイッチ回路と該第 3 スイッチ回路とを介して該第 1 スイッチ回路に接続し、最終的に該第 2 画素電極と該画素ユニットに対応するデータ線との接続を実現する。

【0017】

請求項 13 に記載する液晶表示パネルは、請求項 9 における該コントロールスイッチが放電薄膜トランジスタであって、該コントロールスイッチの制御端が該放電薄膜トランジスタのゲートに対応し、該コントロールスイッチの第 1 端が該放電薄膜トランジスタのソースに対応し、該コントロールスイッチの第 2 端が該放電薄膜トランジスタのドレインに対応し、該放電薄膜トランジスタの幅と長さの比例が設定値よりも小さく、ON になった時間内に該第 2 画素電極と該コモン電極との電圧差を減少させ、かつゼロにしない。

40

【図面の簡単な説明】**【0018】**

【図 1】この発明によるアレイ基板の実施例の構造を示した説明図である。

【図 2】図 1 に開示するアレイ基板の画素ユニットの構造に対する等価回路図である。

【図 3】図 2 の画素ユニットのスイッチ回路とコントロールスイッチとが ON になった場合の等価回路図である。

【図 4】他の実施の形態によるアレイ基板の構造を示した説明図である。

【図 5】図 4 に開示するアレイ基板の画素ユニットに対する等価回路図である。

【図 6】図 5 に開示する画素ユニットのスイッチ回路とコントロールスイッチとが ON に

50

なった場合の等価回路図である。

【図 7】この発明による液晶表示パネルの構造を示した説明図である。

【発明を実施するための形態】

【0019】

液晶技術において、大視野角における色彩の歪みを改善するための、画素のレイアウトにおいて、通常一つの画素が異なる配向の液晶を具える複数の画素エリアに分割し、それぞれの画素エリアに異なる電圧を印加することによって画素エリアの液晶分子の配向を異なるものとし、ここから大視野角における色彩に歪みを改善し、LCS (Low Color Shift)、色ずれ抑制の効果を達成することができ、即ち大視野角における色彩の差異を小さくする効果が得られる。

10

【0020】

以下、実施例を挙げ、図面を参照にしてこの発明を詳述する。

【実施例】

【0021】

図 1、2 に開示するように、この発明によるアレイ基板は、複数の走査線 11 と、複数のデータ線 12 と、複数の画素ユニット 13 と、コモン電圧を入力するコモン電圧 14 とを含んでなる。

【0022】

それぞれの画素ユニット 13 は 2 つの画素電極と 2 つスイッチ回路とを含む。2 角画素電極は第 1 画素電極 M1 と第 2 画素電極 M2 であって、2 つのスイッチ回路は、いずれも薄膜トランジスタで実現し、それぞれ第 1 画素電極 M1 に作用する第 1 薄膜トランジスタ T1 と第 2 画素電極 M2 に作用する薄膜トランジスタ T2 である。第 1 薄膜トランジスタ T1 と第 2 薄膜トランジスタ T2 は、いずれも制御端と入力端と及び出力端とを含む。第 1 薄膜トランジスタ T1 のゲートと第 2 薄膜トランジスタ T2 のゲートは、いずれも画素ユニット 13 に対応する走査線 11 に電氣的に接続し、第 1 薄膜トランジスタ T1 のソースは画素ユニット 13 に対応するデータ線 12 に電氣的に接続し、第 1 薄膜トランジスタ T1 のドレインは第 1 画素電極 M1 と電氣的に接続する。第 2 薄膜トランジスタ T2 のソースは第 2 画素電極 M2 に電氣的に接続する。ここから第 2 画素電極 M2 は第 2 薄膜トランジスタ T2 を介して第 1 薄膜トランジスタ T1 に接続して、最終的に第 2 画素電極と画素ユニット 13 に対応するデータ線 12 とが接続する。

20

30

【0023】

それぞれの画素ユニット 13 は、コントロールスイッチ Q1 を含み、コントロールスイッチ Q1 は制御端と第 1 端と第 2 端とを含む。その内コントロールスイッチ Q1 の制御端は画素ユニット 13 に対応する走査線 11 と電氣的に接続し、コントロールスイッチ Q1 の第 1 端は第 2 画素電極 M2 と電氣的に接続し、コントロールスイッチ Q1 の第 2 端はコモン電極と電氣的に接続する。その内、実施例の方式のコントロールスイッチ Q1 は放電薄膜トランジスタであって、コントロールスイッチ Q1 制御端は放電薄膜トランジスタのゲートに対応し、コントロールスイッチ Q1 の第 1 端は放電薄膜トランジスタのソースに対応し、コントロールスイッチ Q1 の第 2 端は放電薄膜トランジスタのドレインに対応する。

40

【0024】

他の実施の形態において、第 1 スwitch 回路、第 2 スwitch 回路、コントロールスイッチはダーリントントランジスタであってもよいが、ここでは限定しない。

【0025】

画素ユニット 13 を駆動してワークを実行させる場合、コモン電極 14 にコモン電圧を入力し、走査線 11 に走査信号を入力して、第 1 薄膜トランジスタ T1 と、第 2 薄膜トランジスタ T2 と、コントロールスイッチ Q1 が ON になるように制御し、データ線 12 にデータ信号を入力する。該データ信号は第 1 薄膜トランジスタ T1 を介して第 1 画素電極 M1 に入力し、第 1 薄膜トランジスタ T1 と第 2 薄膜トランジスタ T2 を順に通過して第 2 画素電極 M2 に至る。ここから第 1 画素電極 M1 は第 1 薄膜トランジスタ T1 を介してデ

50

ータ線 1 3 からのデータ信号を受け、第 2 画素電極 M 2 はデータ線 1 3 からのデータ信号を受信する。第 1 薄膜トランジスタ T 1 と第 2 薄膜トランジスタ T 2 との作用によって、第 1 画素電極 M 1 の電圧と第 2 画素電極 M 2 の電圧に一定の差異が存在することになる。具体的に述べれば、図 3 に開示するように、薄膜トランジスタが ON になった場合、薄膜トランジスタは所定の抵抗値を有する抵抗に相当する。該抵抗値の大きさは、薄膜トランジスタの幅と長さの比例に関連する。薄膜トランジスタの幅と長さの比例が大きくなるほど ON になった場合の等価抵抗値が小さくなる。薄膜トランジスタの幅と長さの比例が小さくなるほど、ON になった場合の等価抵抗値が大きくなる。仮に第 1 薄膜トランジスタ T 1 が ON になった場合の等価抵抗が R a であって、第 2 薄膜トランジスタ T 2 が ON になった場合の等価抵抗が R b であって、コントロールスイッチが ON となった場合の等価抵抗が R c であつたとすれば、走査線 1 1 に走査信号を入力した場合の抵抗 R a、抵抗 R b、抵抗 R c は直列する。出た線 1 2 にデータ信号を入力した場合、データ信号は抵抗 R a を介して第 1 画素電極 M 1 に入力し、かつ抵抗 R a、抵抗 R b を順に通過して第 2 画素電極 M 2 に入力する。仮にデータ線 1 2 に入力する電圧が V s だとすれば、電圧の直列分圧の原理に基づき第 1 画素電極 M 1 の電圧は、次の式 1 の通りになる。

【 0 0 2 6 】

【 数 1 】

$$V1 = Vs * (Rb + Rc) / (Ra + Rb + Rc) \dots \dots \dots (1)$$

【 0 0 2 7 】

また、第 2 画素電極の電圧は次の式 2 の通りになる。

【 0 0 2 8 】

【 数 2 】

$$V2 = Vs * Rc / (Ra + Rb + Rc) \dots \dots \dots (2)$$

ここから分かるように、第 2 画素電極 M 2 の電圧は第 1 画素電極 M 1 の電圧より低い。ここから第 1 画素電極 M 1 と第 2 画素電極 M 2 との間に一定の差異が存在することになり、両者の間の電圧差はゼロではなくなる。このため大視野角における色ずれを改善し、画像表示の品質を高めることができる。

【 0 0 2 9 】

この実施の形態において、第 1 薄膜トランジスタ T 1 と第 2 薄膜トランジスタ T 2 は同一のタイプの薄膜トランジスタである。即ち両者の幅と長さは同一であって、ここから第 1 薄膜トランジスタ T 1 と第 2 薄膜トランジスタ T 2 が ON になった場合、対応する等価の抵抗 R a と抵抗 R b との抵抗値が同一になる。このため、第 1 薄膜トランジスタ T 1 と第 2 薄膜トランジスタ T 2 とが ON になった場合の電流通過能力も同一になり、抵抗の直列分圧の原理に基づき、両者は等価の抵抗の抵抗値が同一ではあるものの、同様に第 1 画素電極 M 1 と第 2 画素電極 M 2 とが異なる電圧を有し、大視野角における色ずれを改善する効果を達成することができる。

【 0 0 3 0 】

また、コントロールスイッチ Q 1 が ON となった時間内に第 2 画素電極 M 2 の電圧を変化させて、第 2 画素電極 M 2 とコモン電極 1 4 との間の電圧差を減少させ、かつゼロではなくする。具体的に述べれば、正極性（データ信号 k がコモン電圧より大きい）反転時において、走査線 1 1 に走査信号を入力してコントロールスイッチ Q 1 が ON になるように制御した場合、第 2 画素電極 M 2 の一部の電荷がコモン電極 1 4 に移転し、第 2 画素電極 M 2 の電圧が下がり、第 2 画素電極 M 2 の電圧が第 1 画素電極 M 1 の電圧に比して、さらに一歩進んで異なってくる。しかも第 2 画素電極 M 2 とコモン電極 1 4 との間の電圧差も減少し、ここから大視野角における色ずれをさらに改善することができる。さらに一歩進んで画像表示の質量を高めることができる。負極性（データ信号がコモン電圧より低い）反転時において、第 2 画素電極 M 2 はコモン電極 1 4 を介して充電され、第 2 画素電圧 M 2

10

20

30

40

50

の電圧が増加する。しかもコントロールスイッチQ 1の制御の作用の下で第2画素電圧M 2の増加した電圧が、第2画素電圧M 2と第1画素電極M 1との電圧の差と異なってくる。ここから第1画素電極M 1と第2画素電極M 2との間には、依然として一定の電圧差が存在することになる。しかも第2画素電極M 2の電圧が増加する状況下において第2画素電極M 2とコモン電圧1 4との間の電圧差が減少する。このためさらに一歩進んで大視野角における色ずれを改善することができる。また、コントロールスイッチQ 1がONとなる時間内に第2画素電極M 2とコモン電極1 4との間の電圧がゼロでなくなるように制御して、第2画素電極の正常な画像表示状態を保証する。よって、正極性の反転であろうと、負極性の反転であろうと、コントロールスイッチがONになった場合、第2画素電極M 2の電圧が変化し、第2画素電極とコモン電極との間の電圧差が減少し、かつゼロではなくなる。この実施の形態におけるコントロールスイッチQ 1は薄膜トランジスタであって、コントロールスイッチQ 1の幅と長さの比例が設定値より小さい。このためコントロールスイッチQ 1がONになった場合の電流通過能力は比的低く、このため第2画素電極M 2とコモン電極1 4との間の電荷の移転速度が遅くなり、コントロールスイッチQ 1がONとなった時間内に第2画素電極M 2とコモン電極1 4との間で電荷の平衡状態には至らない。しかも、両者の間には依然として一定の電圧差が存在し、第2画素電極M 2とコモン電極1 4との間の電荷の移動速度を制御して第1画素電極と第2画素電極M 2との電圧が異なるようにする(負極性反転の場合)。

10

【0031】

他の実施の形態において、第1薄膜トランジスタと第2薄膜トランジスタとの幅と長さが異なってもよい。ここから第1薄膜トランジスタと第2薄膜トランジスタとがONになった場合の電流通過能力が異なり、第1画素電極と第2画素電極との間に異なる電圧差が異なってくる。例えば、第1薄膜トランジスタの幅と長さの比例を第2薄膜トランジスタの幅と長さの比例より大きくし、ここから第1画素電極と第2画素電極との間の電圧差を増大させ、さらに好ましい色ずれ改善の効果が得られる。当然のことながら、第1薄膜トランジスタの幅と長さの比例を第2薄膜トランジスタの幅と長さの比例より小さくしてもよく、実際の必要に応じて選択することができる。よって、ここでは限定はしない。

20

【0032】

よって、第1薄膜トランジスタと第2薄膜トランジスタとの幅と長さの比例を変化させて、ここから第1薄膜トランジスタと第2薄膜トランジスタとがONになった場合の等価抵抗の抵抗値を変化させて、第1画素電極と第2画素電極との間の電圧差を得て、異なるLCS(Low Color Shift)の効果を達することができる。

30

【0033】

その他の実施の形態において、薄膜トランジスタの幅と長さの比例を変化させないで第1画素電極と第2画素電極との間の電圧差を変化させてもよい。第1スイッチ回路は第1薄膜トランジスタを実現させるためだけに使用し、第2スイッチ回路が第2薄膜トランジスタを介して分圧抵抗を実現させてもよく、第1スイッチ回路と第2スイッチとがONになった場合の電流通過能力が異なるようにする。ここから第1画素電圧と第2画素電圧との間の電圧差を得る。具体的に述べれば、第1画素電圧は第1薄膜トランジスタを介して画素ユニットに対応するデータ線に接続し、第2画素電極は第2薄膜トランジスタと分圧抵抗とを順に通過して第1薄膜トランジスタと接続し、最終的に第2画素電極と画素ユニットに対応するデータ線の接続を実現する。第1薄膜トランジスタと第2薄膜トランジスタとの幅と長さの比例は同一であってもよく、分圧抵抗の大きさを調整することによって、第2スイッチ回路の電流通過能力を調整することができ、第1スイッチ回路と第2スイッチ回路がONになった場合の電流通過能力を異なったものにする。ここから第1画素電極と第2画素電極との電圧差が得られ、異なるLCS(Low Color Shift)の効果を達することができる。当然のことながら、その他の実施の形態において、第1画素電極と第2画素電極とに異なる電圧を供給するために、第1スイッチ回路は1つ、又は複数の分圧抵抗を含んでもよく、第2スイッチ回路は複数の分圧抵抗を含んでもよく、ここから第1画素電極と第2画素電極の異なる電圧を実現する。

40

50

【 0 0 3 4 】

図 4、5 に、この発明によるアレイ基板の他の実施の形態を開示する。図面の開示によれば、それぞれの画素ユニット 2 3 は第 3 画素電極 M 3 と第 3 スイッチ回路とをさらに含む。第 3 スイッチ回路は第 3 薄膜トランジスタ T 3 である。第 3 画素電極 M 3 は第 3 薄膜トランジスタ T 3 を介して第 1 薄膜トランジスタ T 1 に接続し、最終的に画素電極 M 3 と画素ユニット 2 3 に対応するデータ線 2 2 と接続する。第 2 画素電極 M 2 は第 2 薄膜トランジスタ T 2 と第 3 薄膜トランジスタ T 3 とを介して第 1 薄膜トランジスタ T 1 に接続し、最終的に第 2 画素電極は画素ユニット 2 3 に対応するデータ線 2 2 と接続する。具体的に述べれば、3 つの薄膜トランジスタ T 1、T 2、T 3 のゲートは画素ユニット 2 3 の走査線 2 1 に接続し、第 1 薄膜トランジスタ T 1 のソースは画素ユニット 2 3 に対応するデータ線 2 2 に接続し、第 1 薄膜トランジスタ T 1 のドレインは第 1 画素電極 M 1 に接続する。第 3 薄膜トランジスタ T 3 のソースは第 1 薄膜トランジスタ T 1 のドレインに接続し、第 3 薄膜トランジスタ T 3 のドレインは第 3 画素電極 M 3 に接続する。第 2 薄膜トランジスタ T 2 のソースは第 3 薄膜トランジスタのドレインに接続し、第 2 薄膜トランジスタ T 2 のドレインは第 2 画素電極 M 2 に接続する。

10

【 0 0 3 5 】

走査線 2 1 に走査信号を入力して 3 つの薄膜トランジスタ T 1、T 2、T 3 とコントロールスイッチ Q 1 とが ON になった場合、データ線 2 2 にデータ信号を入力し、第 1 画素電極 M 1 が第 1 薄膜トランジスタを介してデータ信号を受信し、第 3 画素電極が第 1 薄膜トランジスタ T 1 と第 3 薄膜トランジスタ T 3 とを順に通過してデータ信号を受信する。第 2 画素電極 M 2 は第 1 薄膜トランジスタ T 1 と第 3 薄膜トランジスタ T 3 を順に通過してデータ信号を受信する。第 3 画素電極 M 3 は第 1 薄膜トランジスタ T 1 と第 3 薄膜トランジスタ T 2 とを通過してデータ信号を受信する。図 6 に開示するように、仮に 3 つの薄膜トランジスタ T 1、T 2、T 3 とコントロールスイッチ Q 1 が ON になった場合、等価の抵抗がそれぞれ R a、R b、R c であって、データ線 2 3 に入力する電圧が V s であれば、第 1 画素電極 M 1 の電圧は、次の式 3 に開示するとおりである。

20

【 0 0 3 6 】

【 数 3 】

$$V1 = Vs * (Rd + Rb + Rc) / (Ra + Rb + Rd + Rc) \dots \dots (3)$$

30

【 0 0 3 7 】

また、第 3 画素電極 M 3 の電圧は次の式 4 に開示するとおりである。

【 0 0 3 8 】

【 数 4 】

$$V3 = Vs * (Rb + Rc) / (Ra + Rb + Rd + Rc) \dots \dots \dots (4)$$

【 0 0 3 9 】

また、第 2 画素電圧 M 2 の電圧は、次の式 5 に開示する通りである。

【 0 0 4 0 】

【 数 5 】

$$V2 = Vs * Rc / (Ra + Rb + Rc) \dots \dots \dots (5)$$

40

【 0 0 4 1 】

以上から明らかなように、第 3 画素電極 M 3 の電圧が第 1 画素電極 M 1 の電圧より低く、第 2 画素電極 M 2 の電圧が第 3 画素電極 M 3 より低い。ここから 3 つの画素電極 M 1、M 2、M 3 の間に一定の電圧差が存在し、大視野角における色ずれを改善することができ、3 つの薄膜トランジスタ T 1、T 2、T 3 の幅と長さを調整することによって、薄膜トランジスタ T 1、T 2、T 3 が ON になった場合の等価の抵抗値を調整することができ、こ

50

のため３つの画素電極 M 1、M 2、M 3 の電圧を調整して３者の間に異なる電圧を得て、ここから異なる L C S (L o w C o l o r S h i f t) の効果を達成することができる。

【 0 0 4 2 】

その他の実施の形態において、それぞれの画素ユニットは第 4 画素電極と第 5 画素電極とを含む。増加する画素電極については、上述する実施の形態の方式によって実施することができるので、ここでは詳述しない。

【 0 0 4 3 】

図 7 に、この発明による液晶表示パネルの実施の形態を開示する。図面の開示によれば、この発明の液晶表示パネルはアレイ基板 7 0 1 と、カラーフィルタ基板 7 0 2 と、アレイ基板 7 0 1 とカラーフィルタ基板 7 0 2 との間に位置する液晶層 7 0 3 とを含む。アレイ基板については、上述するそれぞれの実施の形態によるアレイ基板である。

10

【 0 0 4 4 】

以上述べたこの発明の実施の形態は、この発明の実施の範囲を限定するものではない。この発明の明細書と図面の内容に基づいて行われ、かつ均等の効果を有する工程の変更、もしくは直接又は間接的に他の関連技術運用することは、いずれも同様の道理であって、いずれもこの発明の特許請求の範囲に含まれる。

【 符号の説明 】

【 0 0 4 5 】

1 1	走査線
1 2	データ線
1 3	画素ユニット
1 4	コモン電極
2 1	走査線
2 2	データ線
2 3	画素ユニット
7 0 1	アレイ基板
7 0 2	カラーフィルタ基板
7 0 3	液晶層
M 1	第 1 画素電極
M 2	第 2 画素電極
M 3	第 3 画素電極
T 1	第 1 薄膜トランジスタ
T 2	第 2 薄膜トランジスタ
T 3	第 3 薄膜トランジスタ
Q 1	コントロールスイッチ
R a	抵抗
R b	抵抗
R c	抵抗

20

30

40

【図 1】

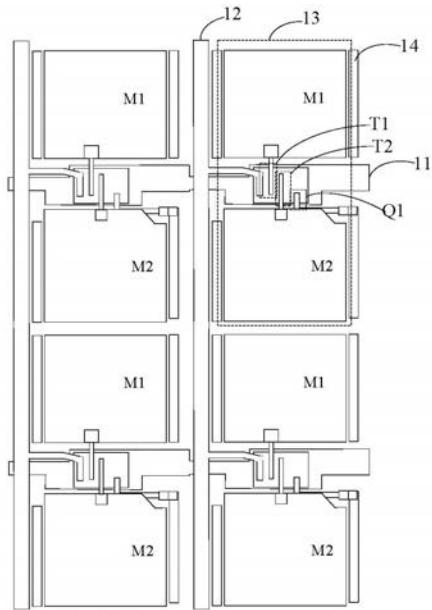


図 1

【図 2】

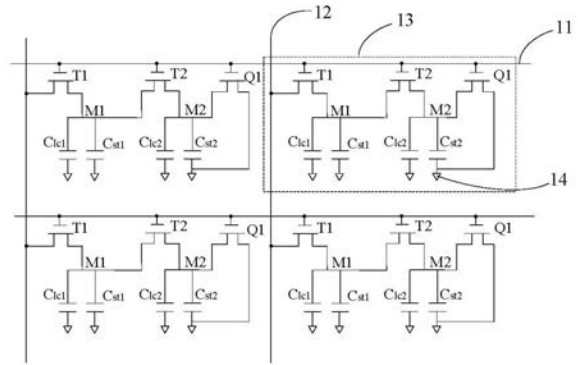


図 2

【図 3】

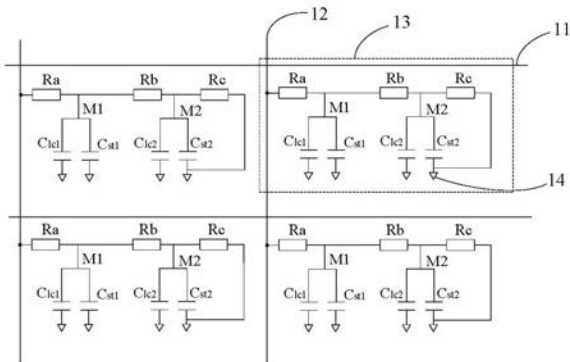


図 3

【図 4】

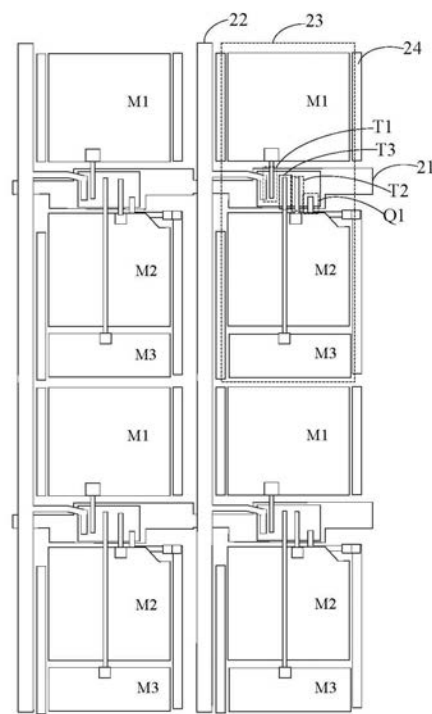


図 4

【 図 7 】

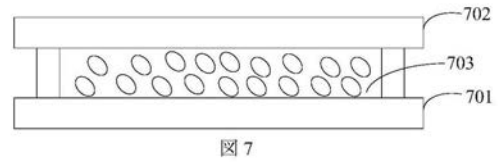


图 6

【 国际调查报告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2013/080076		
A. CLASSIFICATION OF SUBJECT MATTER				
G02F 1/1368 (2006.01) i; G02F 1/1343 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC				
B. FIELDS SEARCHED				
Minimum documentation searched (classification system followed by classification symbols) G02F				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT; CNABS; VEN: distortion, colour cast, different, controlled, discharge, switch+, pixel?, color?, LCS, connect+, electrode?, TFT?, color? shift, voltage?, common+, G02F 1/13+, first, second, transistor				
C. DOCUMENTS CONSIDERED TO BE RELEVANT				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
A	CN 102081269 A (CHUNGHWA PICTURE TUBES, LTD. et al.), 01 June 2011 (01.06.2011), description, paragraphs 27-58, and figures 1A-4	1-13		
A	CN 101364017 A (CHIMEI INNOLUX CORPORATION et al.), 11 February 2009 (11.02.2009), the whole document	1-13		
A	CN 1908791 A (AU OPTRONICS CORP. et al.), 07 February 2007 (07.02.2007), the whole document	1-13		
A	US 7345716 B2 (LG PHILIPS LCD CO., LTD.), 18 March 2008 (18.03.2008), the whole document	1-13		
A	WO 2012132630 A1 (SHARP KK et al.), 04 October 2012 (04.10.2012), the whole document	1-13		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.				
<table border="0"> <tr> <td style="vertical-align: top;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family			
Date of the actual completion of the international search 17 April 2014 (17.04.2014)		Date of mailing of the international search report 06 May 2014 (06.05.2014)		
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451		Authorized officer: CUI, Shuangkui Telephone No.: (86-10) 62085581		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2013/080076

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102081269 A	01 June 2011	None	
CN 101364017 A	11 February 2009	CN 101364017 B	02 January 2013
		US 2009040413 A1	12 February 2009
		US 8174636 B2	08 May 2012
CN 1908791 A	07 February 2007	CN 100495179 C	03 June 2009
US 7345716 B2	18 March 2008	US 2007200991 A1	30 August 2007
		KR 100541534 B1	11 January 2006
		US 7230658 B2	12 June 2007
		KR 20050003281 A	10 January 2005
		US 2004263747 A1	30 December 2004
WO 2012132630 A1	04 October 2012	None	

国际检索报告

国际申请号

PCT/CN2013/080076

A. 主题的分类		
G02F 1/1368 (2006.01) i; G02F 1/1343 (2006.01) i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
G02F		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNTXT;CNABS;VEN:画素, 连接, 失真, 第一, 色偏, 不同, 象素, 第二, 晶体管, 公, 电极, 受控, 共, 像素, 开关, 电压, 放电, switch+, pixel?, color?, LCS, connect+, electrode?, TFT?, color? shift, voltage?, common+, G02F1/13+, first, second, transistor		
C. 相关文件		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 102081269A ((中华映管股份有限公司等)) 2011年 6月 01日 (2011-06-01) 说明书第27-58段, 图1A-4	1-13
A	CN 101364017A ((奇美电子股份有限公司等)) 2009年 2月 11日 (2009-02-11) 全文	1-13
A	CN 1908791A ((友达光电股份有限公司等)) 2007年 2月 07日 (2007-02-07) 全文	1-13
A	US 7345716B2 ((LG PHILIPS LCD CO LTD)) 2008年 3月 18日 (2008-03-18) 全文	1-13
A	WO 2012132630A1 ((SHARP KK等)) 2012年 10月 04日 (2012-10-04) 全文	1-13
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2014年 4月 17日		2014年 5月 06日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 中国		崔双魁
传真号 (86-10)62019451		电话号码 (86-10)62085581

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2013/080076

检索报告引用的专利文件		公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	102081269A	2011年 6月 01日	无	
CN	101364017A	2009年 2月 11日	CN 101364017B	2013年 1月 02日
			US 2009040413A1	2009年 2月 12日
			US 8174636B2	2012年 5月 08日
CN	1908791A	2007年 2月 07日	CN 100495179C	2009年 6月 03日
US	7346716B2	2008年 3月 18日	US 2007200991A1	2007年 8月 30日
			KR 100541534B1	2006年 1月 11日
			US 7230658B2	2007年 6月 12日
			KR 20050003281A	2005年 1月 10日
			US 2004263747A1	2004年 12月 30日
WO	2012132630A1	2012年 10月 04日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

【要約の続き】

該第1スイッチ回路に接続して最終的に該第2画素電極と該画素ユニットに対応する該データ線と接続し、該コントロールスイッチの制御端が該画素ユニットに対応する走査線に接続し、該コントロールスイッチの該第1端と該第2画素電極が接続し、該コントロールスイッチの第2端が該共通電極と接続し、液晶表示パネルは係るアレイ基板と、カラーフィルタ基板と、該アレイ基板と該カラーフィルタ基板との間に位置する液晶層を含む。

【選択図】 図1

专利名称(译)	阵列基板和液晶面板		
公开(公告)号	JP2016527548A	公开(公告)日	2016-09-08
申请号	JP2016526398	申请日	2013-07-25
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深▲せん▼市华星光电技术有限公司		
[标]发明人	姚曉慧 陳政鴻		
发明人	姚曉慧 陳政鴻		
IPC分类号	G02F1/1368		
CPC分类号	G02F1/13624 G02F2001/134345 G09G3/3607 G09G3/3648 G09G2300/0443 G09G2300/0447 G09G2300/0814 G09G2300/0842 G09G2320/0242 G09G2320/028 G02F1/1343 G02F1/136286 G02F1/1368 G09G3/3659 G09G3/3696 G09G2300/0819 G09G2320/0233		
FI分类号	G02F1/1368		
F-TERM分类号	2H192/AA24 2H192/BC24 2H192/CC04 2H192/GD61 2H192/JA13		
代理人(译)	铃木 征四郎		
优先权	201310306890.4 2013-07-19 CN		
其他公开文献	JP6101406B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种阵列基板和液晶面板，其能够通过改善在宽视角下看到的色移现象来提高图像显示的效果。阵列基板包括多条扫描线，多条数据线，多个像素单元以及用于输入公共电压的公共电压，并且每个像素单元具有至少两个像素电极。在至少两个开关电路中，至少两个像素电极包括第一像素电极和第二像素电极，并且至少两个开关电路作用在第一像素电极上。作用在第二像素电极上的开关电路和第二开关电路，每个像素单元还包括第一控制开关，该控制开关具有控制端，第一端和第二端。第一像素电极经由第二开关电路连接至与像素单元相对应的扫描线和数据线，第二像素电极经由第二开关电路连接至像素单元。反对连接至扫描线，并至少通过第二开关电路连接至第一开关电路，最后连接至第二像素电极和与像素单元对应的数据线，开关的控制端连接至与像素单元相对应的扫描线，控制开关的第一端与第二像素电极相连，控制开关的第二端与公共电极相连，液晶显示面板包括这样的阵列基板，滤色器基板以及位于阵列基板和滤色器基板之间的液晶层。[选型图]图1

