

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-93702  
(P2012-93702A)

(43) 公開日 平成24年5月17日(2012.5.17)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G02F 1/1345 (2006.01)</b>	G02F 1/1345	2H092
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H193
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 680G	5C006
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 621M	5C080
<b>G02F 1/1368 (2006.01)</b>	G09G 3/20 621B	

審査請求 有 請求項の数 30 O L (全 31 頁) 最終頁に続く

(21) 出願番号 特願2011-51377 (P2011-51377)  
 (22) 出願日 平成23年3月9日 (2011.3.9)  
 (31) 優先権主張番号 10-2010-0105654  
 (32) 優先日 平成22年10月28日 (2010.10.28)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 308040351  
 三星モバイルディスプレイ株式会社  
 Samsung Mobile Display Co., Ltd.  
 大韓民国京畿道龍仁市器興区農書洞山24  
 San #24 Nongseo-Dong,  
 Giheung-Gu, Yongin-City,  
 Gyeonggi-Do 446-711 Republic of  
 KOREA  
 (74) 代理人 110000981  
 アイ・ピー・ディー国際特許業務法人

最終頁に続く

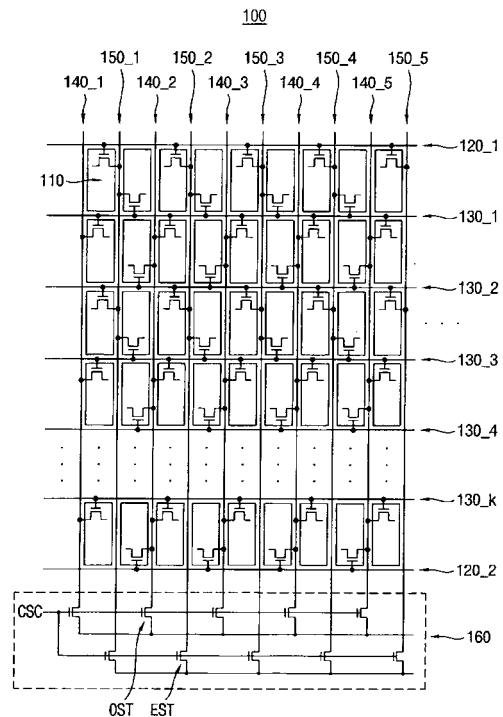
(54) 【発明の名称】 液晶表示パネル、液晶表示装置、及び液晶表示装置の駆動方法

(57) 【要約】

【課題】液晶表示パネル、液晶表示装置、及び液晶表示装置の駆動方法を提供すること。

【解決手段】マトリクス形態で配列される複数のピクセルと、ピクセルのうち第1行 - ピクセルと接続される第1サブゲートラインと、ピクセルのうち第2行 - ピクセルと接続される第2サブゲートラインと、第1サブゲートラインと第2サブゲートラインとの間に位置し、各々上側に隣接する第2行 - ピクセルと下側に隣接する第1行 - ピクセルと接続する複数のゲートラインと、ピクセルのうち隣接する第1列 - ピクセルと接続される複数の偶数データラインと、ピクセルのうち隣接する第2列 - ピクセルと接続される複数の奇数データラインと、を含むことを特徴とする、液晶表示パネルが提供される。液晶表示パネルは、水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させることができる。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

マトリックス形態で配列される複数のピクセルと、  
前記ピクセルのうち第 1 行 - ピクセルと接続される第 1 サブゲートラインと、  
前記ピクセルのうち第 2 行 - ピクセルと接続される第 2 サブゲートラインと、  
前記第 1 サブゲートラインと前記第 2 サブゲートラインとの間に位置し、各々上側に隣接する前記第 2 行 - ピクセルと下側に隣接する前記第 1 行 - ピクセルと接続する複数のゲートラインと、  
前記ピクセルのうち隣接する第 1 列 - ピクセルと接続される複数の偶数データラインと、  
前記ピクセルのうち隣接する第 2 列 - ピクセルと接続される複数の奇数データラインと、  
を含むことを特徴とする、液晶表示パネル。

10

**【請求項 2】**

前記第 1 行 - ピクセルは、同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応し、前記第 2 行 - ピクセルは同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応することを特徴とする、請求項 1 に記載の液晶表示パネル。

**【請求項 3】**

前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応することを特徴とする、請求項 2 に記載の液晶表示パネル。

20

**【請求項 4】**

前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応することを特徴とする、請求項 2 に記載の液晶表示パネル。

**【請求項 5】**

前記第 1 行 - ピクセルは、同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応し、前記第 2 行 - ピクセルは同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応することを特徴とする、請求項 1 に記載の液晶表示パネル。

**【請求項 6】**

前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応することを特徴とする、請求項 5 に記載の液晶表示パネル。

30

**【請求項 7】**

前記第 1 列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第 2 列 - ピクセルは同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応することを特徴とする、請求項 5 に記載の液晶表示パネル。

**【請求項 8】**

奇数フレーム ( o d d f r a m e ) の間に前記奇数データラインに第 1 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性と反対の第 2 極性のデータ信号を印加することを特徴とする、請求項 1 に記載の液晶表示パネル。

40

**【請求項 9】**

偶数フレーム ( e v e n f r a m e ) の間に前記奇数データラインに前記第 2 極性のデータ信号を印加し、前記偶数データラインに前記第 1 極性のデータ信号を印加することを特徴とする、請求項 8 に記載の液晶表示パネル。

**【請求項 10】**

前記第 1 極性は、共通電極に印加される共通電圧を基準にして正の極性であり、前記第 2 極性は前記共通電圧を基準にして負の極性であることを特徴とする、請求項 9 に記載の液晶表示パネル。

**【請求項 11】**

50

前記第 1 極性は、共通電極に印加される共通電圧を基準にして負の極性であり、前記第 2 極性は前記共通電圧を基準にして正の極性であることを特徴とする、請求項 9 に記載の液晶表示パネル。

【請求項 1 2】

電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことを特徴とする、請求項 1 に記載の液晶表示パネル。

【請求項 1 3】

前記電荷共有制御回路は、

前記電荷共有制御信号に基づいて前記奇数データラインを互いに接続する複数の第 1 スイッチと、

前記電荷共有制御信号に基づいて前記偶数データラインを互いに接続する複数の第 2 スイッチと、

を含むことを特徴とする、請求項 1 2 に記載の液晶表示パネル。

【請求項 1 4】

前記電荷共有制御信号は、プリチャージシェアリング (Pre Charge Sharing; PCS) 信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電される以前にターンオンされることを特徴とする、請求項 1 3 に記載の液晶表示パネル。

【請求項 1 5】

前記電荷共有制御信号は、プリチャージシェアリング信号に対応し、前記第 1 スイッチ及び前記第 2 スイッチは前記第 1 サブゲートライン及び第 2 サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電された以後にターンオンされることを特徴とする、請求項 1 3 に記載の液晶表示パネル。

【請求項 1 6】

各前記ピクセルは、前記第 1 サブゲートライン及び前記第 2 サブゲートラインと前記ゲートラインとから出力されるゲート信号に基づいてスイッチング動作を遂行するスイッチング素子と、

前記奇数データライン及び前記偶数データラインから出力されるデータ信号に基づいて液晶層の光透過率を調節する液晶キャパシタと、

を含むことを特徴とする、請求項 1 に記載の液晶表示パネル。

【請求項 1 7】

前記スイッチング素子は、前記ゲート信号の入力を受けるゲート電極、前記データ信号の入力を受けるソース電極、及び前記データ信号を前記液晶キャパシタから出力するドレイン電極を備える薄膜トランジスタ TFT であることを特徴とする、請求項 1 6 に記載の液晶表示パネル。

【請求項 1 8】

前記ピクセルは、それぞれ前記液晶キャパシタの充電電圧を維持させるストレージキャパシタをさらに含むことを特徴とする、請求項 1 7 に記載の液晶表示パネル。

【請求項 1 9】

行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加される液晶表示パネルと、

データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、

ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、

前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含むことを特徴とする、液晶表示装置。

10

20

30

40

50

**【請求項 20】**

前記液晶表示パネルは、  
マトリックス形態で配列される複数のピクセルと、  
前記ピクセルのうち下側に隣接する第1行 - ピクセルと接続される第1サブゲートラインと、  
前記ピクセルのうち上側に隣接する第2行 - ピクセルと接続される第2サブゲートラインと、  
前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、各々上側に隣接する前記第2行 - ピクセルと下側に隣接する前記第1行 - ピクセルと接続する複数のゲートラインと、  
前記ピクセルのうち隣接する第1列 - ピクセルと接続される複数の偶数データラインと、  
前記ピクセルのうち隣接する第2列 - ピクセルと接続される複数の奇数データラインと、  
を含むことを特徴とする、請求項19に記載の液晶表示装置。

10

**【請求項 21】**

前記液晶表示パネルは、電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことを特徴とする、請求項20に記載の液晶表示装置。

20

**【請求項 22】**

前記第1行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応することを特徴とする、請求項20に記載の液晶表示装置。

**【請求項 23】**

前記第1列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応することを特徴とする、請求項22に記載の液晶表示装置。

**【請求項 24】**

前記第1列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応することを特徴とする、請求項22に記載の液晶表示装置。

30

**【請求項 25】**

前記第1行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応することを特徴とする、請求項20に記載の液晶表示装置。

**【請求項 26】**

前記第1列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応することを特徴とする、請求項25に記載の液晶表示装置。

**【請求項 27】**

前記第1列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応することを特徴とする、請求項25に記載の液晶表示装置。

40

**【請求項 28】**

奇数フレーム ( o d d f r a m e ) の間に前記奇数データラインに第1極性のデータ信号を印加し、前記偶数データラインに前記第1極性と反対の第2極性のデータ信号を印加することを特徴とする、請求項20に記載の液晶表示装置。

**【請求項 29】**

偶数フレーム ( e v e n f r a m e ) の間に前記奇数データラインに前記第2極性のデータ信号を印加し、前記偶数データラインに前記第1極性のデータ信号を印加すること

50

を特徴とする請求項 28 に記載の液晶表示装置。

【請求項 30】

行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、

列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加する段階と、

フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は表示装置に関し、より詳しくは液晶表示パネル、液晶表示装置、及び液晶表示装置の駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、それぞれのピクセルに対して液晶キャパシタのピクセル電極と共通電極とに電界（即ち、電位差）を形成することによって、ピクセル電極と共通電極との間に位置する液晶層の光透過率を調節する方式で画像を表示する。最近では、ピクセル内部のスイッチング素子として薄膜トランジスタ（Thin Film Transistor ; TFT）を使う薄膜トランジスタ（TFT）液晶表示装置が広く利用されている。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】韓国特許出願公開 2005-0001249 号明細書

【特許文献 2】特開 2003-315766 号公報

【特許文献 3】米国特許出願公開 2005/0046620 号明細書

【特許文献 4】韓国特許出願公開 2005-0003631 号公報

【発明の概要】

【発明が解決しようとする課題】

30

【0004】

一般的に、液晶表示装置はピクセル内部の液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させるが、ドット（dot）インバージョン方式、ライン（line）インバージョン方式、コラム（column）インバージョン方式、フレーム（frame）インバージョン方式、Z インバージョン方式、アクティブレベルシフト（Active Level Shift ; ALS）インバージョン方式などのような従来の方法を採用している。しかし、従来の方法は水平クロストーク、垂直クロストーク、不必要な電力消費などのような様々な問題点を発生させている。

【0005】

そこで、本発明は、上記問題に鑑みてなされたものであり、本発明の目的とするところは、水平クロストーク（horizontal crosstalk）及び垂直クロストーク（vertical crosstalk）を防止しながらも消費電力を効率的に減少させることのできる、新規かつ改良された液晶表示パネルを提供することである。

40

【0006】

本発明の他の目的は、前記液晶表示パネルを含んで低電力で高品質の画像を出力できる、新規かつ改良された液晶表示装置を提供することにある。

【0007】

本発明のさらに他の目的は、液晶表示パネル内に水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させることのできる、新規かつ改良された液晶表示装置の駆動方法を提供することにある。

50

## 【課題を解決するための手段】

## 【0008】

上記課題を解決するために、本発明のある観点によれば、マトリックス形態で配列される複数のピクセルと、前記ピクセルのうち第1行 - ピクセルと接続される第1サブゲートラインと、前記ピクセルのうち第2行 - ピクセルと接続される第2サブゲートラインと、前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、各々上側に隣接する前記第2行 - ピクセルと下側に隣接する前記第1行 - ピクセルと接続する複数のゲートラインと、前記ピクセルのうち隣接する第1列 - ピクセルと接続される複数の偶数データラインと、前記ピクセルのうち隣接する第2列 - ピクセルと接続される複数の奇数データラインと、を含むことを特徴とする、液晶表示パネルが提供される。

10

## 【0009】

前記第1行 - ピクセルは、同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応してもよい。

## 【0010】

この場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応してもよい。

## 【0011】

またこの場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応してもよい。

20

## 【0012】

前記第1行 - ピクセルは、同じ行に配列される前記ピクセルのうち偶数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記ピクセルのうち奇数列のピクセルに対応してもよい。

## 【0013】

この場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応してもよい。

30

## 【0014】

またこの場合、前記第1列 - ピクセルは、同じ列に配列される前記ピクセルのうち偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記ピクセルのうち奇数行のピクセルに対応してもよい。

## 【0015】

奇数フレーム ( o d d f r a m e ) の間に前記奇数データラインに第1極性のデータ信号を印加し、前記偶数データラインに前記第1極性と反対の第2極性のデータ信号を印加してもよい。

## 【0016】

偶数フレーム ( e v e n f r a m e ) の間に前記奇数データラインに前記第2極性のデータ信号を印加し、前記偶数データラインに前記第1極性のデータ信号を印加してもよい。

40

## 【0017】

前記第1極性は、共通電極に印加される共通電圧を基準にして正の極性であり、前記第2極性は前記共通電圧を基準にして負の極性であってもよい。

## 【0018】

前記第1極性は、共通電極に印加される共通電圧を基準にして負の極性であり、前記第2極性は前記共通電圧を基準にして正の極性であってもよい。

## 【0019】

電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記

50

偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含んでもよい、

【0020】

前記電荷共有制御回路は、前記電荷共有制御信号に基づいて前記奇数データラインを互いに接続する複数の第1スイッチと、前記電荷共有制御信号に基づいて前記偶数データラインを互いに接続する複数の第2スイッチと、を含んでもよい。

【0021】

前記電荷共有制御信号は、プリチャージシェアリング(Pre Charge Sharing; PCS)信号に対応し、前記第1スイッチ及び前記第2スイッチは、前記第1サブゲートライン及び前記第2サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電される以前にターンオンされていてもよい。

10

【0022】

前記電荷共有制御信号は、プリチャージシェアリング信号に対応し、前記第1スイッチ及び前記第2スイッチは前記第1サブゲートライン及び第2サブゲートラインと各前記ゲートラインとが結合されている前記ピクセルが充電された以後にターンオンされていてもよい。

【0023】

各前記ピクセルは、前記第1サブゲートライン及び前記第2サブゲートラインと前記ゲートラインとから出力されるゲート信号に基づいてスイッチング動作を遂行するスイッチング素子と、前記奇数データライン及び前記偶数データラインから出力されるデータ信号に基づいて液晶層の光透過率を調節する液晶キャパシタと、を含んでもよい。

20

【0024】

前記スイッチング素子は、前記ゲート信号の入力を受けるゲート電極、前記データ信号の入力を受けるソース電極、及び前記データ信号を前記液晶キャパシタから出力するドレイン電極を備える薄膜トランジスタTFTであってもよい。

【0025】

前記ピクセルは、それぞれ前記液晶キャパシタの充電電圧を維持させるストレージキャパシタをさらに含んでもよい。

【0026】

また、上記課題を解決するために、本発明の別の観点によれば、行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加され、列方向に反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加される液晶表示パネルと、データ制御信号に基づいてデータ信号を前記液晶表示パネルに印加するソースドライバと、ゲート制御信号に基づいてスキャンパルスに対応するゲート信号を前記液晶表示パネルに印加するゲートドライバと、前記データ制御信号及び前記ゲート制御信号を生成するタイミングコントローラと、を含むことを特徴とする、液晶表示装置が提供される。

30

【0027】

前記液晶表示パネルは、マトリクス形態で配列される複数のピクセルと、前記ピクセルのうち下側に隣接する第1行 - ピクセルと接続される第1サブゲートラインと、前記ピクセルのうち上側に隣接する第2行 - ピクセルと接続される第2サブゲートラインと、前記第1サブゲートラインと前記第2サブゲートラインとの間に位置し、各々上側に隣接する前記第2行 - ピクセルと下側に隣接する前記第1行 - ピクセルと接続する複数のゲートラインと、前記ピクセルのうち隣接する第1列 - ピクセルと接続される複数の偶数データラインと、前記ピクセルのうち隣接する第2列 - ピクセルと接続される複数の奇数データラインと、を含んでもよい、

40

【0028】

前記液晶表示パネルは、電荷共有制御信号に基づいて前記奇数データラインの間に互いに電荷を共有させ、前記偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含んでもよい。

50

## 【0029】

前記第1行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応してもよい。

## 【0030】

この場合、前記第1列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応してもよい。

## 【0031】

またこの場合、前記第1列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応してもよい。

10

## 【0032】

前記第1行 - ピクセルは同じ行に配列される前記偶数列のピクセルに対応し、前記第2行 - ピクセルは同じ行に配列される前記奇数列のピクセルに対応してもよい。

## 【0033】

この場合、前記第1列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応してもよい。

## 【0034】

またこの場合、前記第1列 - ピクセルは同じ列に配列される前記偶数行のピクセルに対応し、前記第2列 - ピクセルは同じ列に配列される前記奇数行のピクセルに対応してもよい。

20

## 【0035】

奇数フレーム ( o d d f r a m e ) の間に前記奇数データラインに第1極性のデータ信号を印加し、前記偶数データラインに前記第1極性と反対の第2極性のデータ信号を印加してもよい。

## 【0036】

偶数フレーム ( e v e n f r a m e ) の間に前記奇数データラインに前記第2極性のデータ信号を印加し、前記偶数データラインに前記第1極性のデータ信号を印加してもよい。

## 【0037】

また、上記課題を解決するために、本発明の別の観点によれば、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加する段階と、列方向に反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加する段階と、フレームごとに液晶表示パネルに供給されるデータ信号の極性を変更する段階と、を含むことを特徴とする、液晶表示装置の駆動方法が提供される。

30

## 【発明の効果】

## 【0038】

以上説明したように本発明によれば、一フレームの間に同じ極性のデータ信号をデータラインごとに反転して供給することによって消費電力を減少させることができ、同じ極性のデータ信号を一つの行 ( r o w ) を構成する奇数列のピクセルと偶数列のピクセルとに一水平周期の時差を置いて印加することによって水平クロストークを防止することができ、反対極性のデータ信号を一つの列 ( c o l u m n ) を構成するピクセルに一水平周期の時差を置いて順次に印加することによって垂直クロストークを防止する、液晶表示パネルを提供することができる。

40

## 【0039】

また本発明によれば、前記液晶表示パネルを含んで低電力で高品質の画像を出力することができる液晶表示装置を提供することができる。

## 【0040】

また本発明によれば、液晶表示パネル内に水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させることができる液晶表示装置の駆動方法を提供

50

することができる。

【図面の簡単な説明】

【0041】

【図1】本発明の一実施形態に係る液晶表示パネルを示す図面である。

【図2】図1の液晶表示パネルに配列されたピクセルの構造を示す図面である。

【図3】図1の液晶表示パネルに供給されるデータ信号の極性による共通電圧を示すタイミングチャートである。

【図4】奇数フレームの間に図1の液晶表示パネルに供給されるデータ信号の極性を示す図面である。

【図5】図1の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図6】図1の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図7】図1の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図8】図1の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図9】図1の液晶表示パネルで奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図10】偶数フレームの間に図1の液晶表示パネルに供給されるデータ信号の極性を示す図面である。

【図11】図1の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図12】図1の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図13】図1の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図14】図1の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図15】図1の液晶表示パネルで偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

【図16】本発明の他の実施形態に係る液晶表示パネルを示す図面である。

【図17】本発明の実施形態に係る液晶表示パネルを具備する液晶表示装置を示すブロック図である。

【図18】図17の液晶表示装置を駆動する方法を示すフローチャートである。

【図19】図17の液晶表示装置を含む電子機器を示すブロック図である。

【発明を実施するための形態】

【0042】

本発明は多様な変更を加えることができ、種々の形態を有することができるが、特定の実施形態を図面に例示して本明細書に詳細に説明する。しかし、これは本発明を特定の開示形態に限定しようとするものではなく、本発明の思想及び技術範囲に含まれるすべての変更、均等物ないし代替物を含むと理解するべきである。

【0043】

本明細書において、第1、第2等の用語は多様な構成要素を説明するのに使用することができるが、これらの構成要素がこのような用語によって限定されてはならない。前記用語は一つの構成要素を他の構成要素から区別する目的で使われる。例えば、本発明の権利範囲から逸脱せずに第1構成要素は第2構成要素と命名することができ、類似に第2構成要素も第1構成要素と命名することができる。

【0044】

ある構成要素が他の構成要素に「連結されて」いる、または「接続されて」いると言及

10

20

30

40

50

された場合には、その他の構成要素に直接的に連結されていたり、接続されていたりすることも意味するが、中間に他の構成要素が存在する場合も含むと理解するべきである。一方、ある構成要素が他の構成要素に「直接連結されて」いる、または「直接接続されて」と言及された場合には、中間に他の構成要素が存在しないと理解するべきである。構成要素の間の関係を説明する他の表現、すなわち「～間に」と「すぐに～間に」または「～に隣接する」と「～に直接隣接する」等も同じように解釈するべきである。本明細書で使用した用語は単に特定の実施形態を説明するために使用したもので、本発明を限定するものではない。単数の表現は文脈上明白に異なるように意味しない限り、複数の表現を含む。本明細書で、「含む」または「有する」等の用語は明細書上に記載された特徴、数字、段階、動作、構成要素、部品または、これを組み合わせたのが存在するということを示すものであって、一つまたはそれ以上の他の特徴や数字、段階、動作、構成要素、部品または、これを組み合わせたものなどの存在または、付加の可能性を、予め排除するわけではない。

10

20

30

40

50

**【0045】**

また、別に定義しない限り、技術的或いは科学的用語を含み、本明細書中において使用される全ての用語は本発明が属する技術分野で通常の知識を有する者であれば、一般的に理解するのと同じの意味を有する。一般的に使用される辞書において定義する用語と同じ用語は関連技術の文脈上に有する意味と一致する意味を有するものと理解するべきで、本明細書において明白に定義しない限り、理想的或いは形式的な意味として解釈してはならない。

**【0046】**

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

**【0047】**

図1は本発明の一実施形態に係る液晶表示パネルを示す図面である。

**【0048】**

図1を参照すれば、液晶表示パネル100は、複数のピクセル110、第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2、ゲートライン130\_\_1、...、130\_\_k、奇数データライン140\_\_1、...、140\_\_5、及び偶数データライン150\_\_1、...、150\_\_5を含むことができる。例示的な実施形態によると、液晶表示パネル100は、電荷共有制御回路160を追加的に含むことができる。

**【0049】**

一般的に、液晶表示装置は、それぞれのピクセルに対して液晶キャパシタの画素電極と共通電極とに電界（即ち、電位差）を形成することによって画素電極と共通電極との間に位置する液晶層の光透過率を調節する方式で画像を表示することができる。その時、液晶キャパシタの液晶層に一方向に電界が長時間印加される場合に液晶キャパシタが劣化される場合がある。これを考慮して、液晶表示装置は、液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させている。例えば、液晶表示装置は所定行（row）と所定列（column）ごとにデータ信号の極性を反転させるドットインバージョン方式、ゲートラインごとにデータ信号の極性を反転させるラインインバージョン方式、データラインごとにデータ信号の極性を反転させるコラムインバージョン方式、フレーム（frame）ごとにデータ信号の極性を反転させるフレームインバージョン方式、ピクセルをデータライン方向にジグザグに配列し、コラムインバージョン方式でデータ信号を供給することによってドットインバージョン方式を実現するZインバージョン方式、ラインインバージョン方式で共通電極に印加される電圧の変位幅を減少させたALSインバージョン方式などを採用している。

**【0050】**

しかし、ドットインバージョン方式は、垂直クロストークや水平クロストークを防止して画質を向上させることができる反面、所定行と所定列ごとにデータ信号の極性を反転さ

せなければならないため、データ信号の変位周波数（即ち、データ信号の変動量）が大きくて消費電力が大きいという短所がある。ラインインバージョン方式は、ドットインバージョン方式に比べてデータ信号の変位幅を小さくして消費電力を減少させることができるが、ゲートラインごとにデータ信号の極性が反転するため水平クロストークが発生するという短所がある。Zインバージョン方式はドットインバージョン方式に比べてデータ信号の変位周波数を小さくして消費電力を減少させることができるが、データラインごとにデータ信号の極性が反転するため垂直クロストークが発生するという短所がある。フレームインバージョン方式は、フレームごとにデータ信号の極性が反転するためフレームが変更される時、フリッカー（flicker）が発生するという短所がある。Zインバージョン方式は、ドットインバージョン方式に比べて消費電力を減少させることができるが、特定データ信号のパターンで縦縞現象が発生するという短所がある。ALSインバージョン方式は、ラインインバージョン方式に比べて共通電極に印加される電圧の変位幅を減少させて消費電力を減少させることができるが、ラインインバージョン方式と同様に水平クロストークが発生するという短所がある。

#### 【0051】

本発明の実施形態において、液晶表示パネル100には、ピクセル110が第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、...、130\_\_k、並びに奇数データライン140\_\_1、...、140\_\_5及び偶数データライン150\_\_1、...、150\_\_5が交差する位置にマトリクス(matrix)形態で配列されることができる。ピクセル110は、内部のスイッチング素子（即ち、薄膜トランジスタ）のゲート(gate)電極を通じて第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、...、130\_\_kに連結されることができ、前記薄膜トランジスタのソース(source)電極を通じて奇数データライン140\_\_1、...、140\_\_5及び偶数データライン150\_\_1、...、150\_\_5に連結されることができる。例えば、ピクセル110は前記薄膜トランジスタのゲート電極を通じて第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、...、130\_\_kから出力されるゲート信号（即ち、スキャンパルス）の入力を受けることができる。また、ピクセル110は前記薄膜トランジスタのソース電極を通じて奇数データライン140\_\_1、...、140\_\_5及び偶数データライン150\_\_1、...、150\_\_5から出力されるデータ信号の入力を受けることができる。例示的な実施形態において、ピクセル110は各々薄膜トランジスタ、液晶キャパシタ(liquid crystal capacitor)及びストレージキャパシタ(storage capacitor)を含むことができる。この場合、前記液晶キャパシタはデータ信号の印加を受けるためのピクセル電極、共通電圧の印加を受けるための共通電極及びこれらの上に位置する誘電率異方性(dielectric anisotropy)を有する液晶層を含むことができる。

#### 【0052】

液晶表示パネル100において、第1サブゲートライン120\_\_1及び第2サブゲートライン120\_\_2が、ゲートライン130\_\_1、...、130\_\_kの外郭に位置することができる。一実施形態において、第1サブゲートライン120\_\_1はその下側に位置する第1行-ピクセルと連結されることができ、第2サブゲートライン120\_\_2はその上側に位置する第2行-ピクセルと連結されることができる。ゲートライン130\_\_1、...、130\_\_kは第1サブゲートライン120\_\_1と第2サブゲートライン120\_\_2との間に位置することができる。一実施形態において、ゲートライン130\_\_1、...、130\_\_kは各々上側の第2行-ピクセルと下側の第1行-ピクセルと交互にジグザグ(zigzag)形態で連結されることができる。ここで、「行-ピクセル」は一つの行を構成するピクセルを意味する。例えば、「第1行-ピクセル」は一つの行に配列されるピクセル110のうち奇数列のピクセルに対応し、「第2行-ピクセル」は一つの行に配列されるピクセル110のうち偶数列のピクセルに対応することができる。即ち、第1サブゲートライン120\_\_1は上部の最外郭に位置するピクセル110のうち奇数列のピクセルに

10

20

30

40

50

連結されることができ、第2サブゲートライン120\_\_2は下部の最外郭に位置するピクセル110のうち偶数列のピクセルに連結されることができ、ゲートライン130\_\_1、.....、130\_\_kは、各々上側の行 - ピクセルのうち偶数列のピクセルと連結されることができ、下側の行 - ピクセルのうち奇数列のピクセルと連結されることができ、

#### 【0053】

また、液晶表示パネル100では、奇数データライン140\_\_1、.....、140\_\_5に連結されるピクセル110と偶数データライン150\_\_1、.....、150\_\_5に連結されるピクセル110とを互いに相異させることができる。例えば、奇数データライン140\_\_1、.....、140\_\_5は、第2列 - ピクセルと連結されることができ、偶数データライン150\_\_1、.....、150\_\_5は第1列 - ピクセルと連結されることができ、例示的な実施形態において、第1列 - ピクセルは、一つの列に配列されるピクセル110のうち偶数行のピクセルに対応し、第2列 - ピクセルは一つの列に配列されるピクセル110のうち奇数行のピクセルに対応することができる。他の実施形態によると、第1列 - ピクセルは一つの列に配列されるピクセル110のうち奇数行のピクセルに対応し、第2列 - ピクセルは一つの列に配列されるピクセル110のうち奇数行のピクセルに対応することができる。ただし、図1では奇数データライン140\_\_1、.....、140\_\_5が一つの列に配列されるピクセル110のうち奇数行のピクセルに連結され、偶数データライン150\_\_1、.....、150\_\_5が一つの列に配列されるピクセル110のうち奇数行のピクセルに連結される実施形態が図示されている。

#### 【0054】

上述のように、液晶表示パネル100はピクセル110が薄膜トランジスタのゲート電極を通じて第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_kに連結され、薄膜トランジスタのソース電極を通じて奇数データライン140\_\_1、.....、140\_\_5及び偶数データライン150\_\_1、.....、150\_\_5に連結されることにおいて、一つのフレームの間に奇数データライン140\_\_1、.....、140\_\_5に第1極性のデータ信号が供給され、偶数データライン150\_\_1、.....、150\_\_5に前記第1極性と反対の第2極性のデータ信号が供給される場合に、一つの行に配列される隣接するピクセル（即ち、隣接する行 - ピクセル）に同じ極性のデータ信号が一水平周期の時差を置いて印加され、一つの列に配列される隣接してピクセル（即ち、隣接する列 - ピクセル）に反対極性のデータ信号が印加されるようにする特異な構造を有することができる。この時、液晶表示パネル100は前記特異な構造に基づいて動作することにおいて、実質的にコラムインバージョン方式と類似の方式でデータ信号を供給することができる。例えば、液晶表示パネル100は奇数フレームの間、奇数データライン140\_\_1、.....、140\_\_5に第1極性のデータ信号を供給することができ、偶数データライン150\_\_1、.....、150\_\_5に第2極性のデータ信号を供給する反面、偶数フレームの間には、奇数データライン140\_\_1、.....、140\_\_5に第2極性のデータ信号を供給することができ、偶数データライン150\_\_1、.....、150\_\_5に第1極性のデータ信号を供給することができる。

#### 【0055】

また、液晶表示パネル100は奇数データライン140\_\_1、.....、140\_\_5の間に互いに電荷（charge）を共有させ、偶数データライン150\_\_1、.....、150\_\_5の間に互いに電荷を共有させる電荷共有制御回路160をさらに含むことができる。例示的な実施形態において、電荷共有制御回路160は電荷共有制御信号CSCに基づいて奇数データライン140\_\_1、.....、140\_\_5を互いに結びつける第1スイッチOST及び電荷共有制御信号CSCに基づいて偶数データライン150\_\_1、.....、150\_\_5を互いに結びつける第2スイッチESTを含むことができる。この時、電荷共有制御信号CSCはプリチャージシェアリング（Pre-Charge Sharing；PCS）信号であることができる。例示的な実施形態によると、第1スイッチOST及び第2スイッチESTは第1サブゲートライン120\_\_1、第2サブゲートライン120\_\_2及びゲートライン130\_\_1、.....、130\_\_k別にピクセル110が充電される以前にターン

10

20

30

40

50

オンされたり、または、前記ピクセル110が充電された以後にターンオンされたりすることによって、奇数データライン140<sub>1</sub>、...、140<sub>5</sub>の間に互いに電荷が共有され、偶数データライン150<sub>1</sub>、...、150<sub>5</sub>の間に互いに電荷が共有されるようにすることができる。例えば、第1スイッチOST及び第2スイッチESTがN型モス(NMOS)トランジスタの場合、電荷共有制御信号CSCが論理「ハイ」電圧レベルを有すると、第1スイッチOST及び第2スイッチESTがターンオンされて、奇数データライン140<sub>1</sub>、...、140<sub>5</sub>同士を互いに連結し、偶数データライン150<sub>1</sub>、...、150<sub>5</sub>同士を互いに連結することができる。反面、第1スイッチOST及び第2スイッチESTがP型モス(PMOS)トランジスタの場合、電荷共有制御信号CSCが論理「ロー」電圧レベルを有すると、第1スイッチOST及び第2スイッチESTが

10

ターンオンされて、奇数データライン140<sub>1</sub>、...、140<sub>5</sub>同士を互いに連結し、偶数データライン150<sub>1</sub>、...、150<sub>5</sub>同士を互いに連結することができる。これと共に、液晶表示パネル100は電荷共有制御回路160を含むことによって変化が激しいパターン(pattern)に対しても消費電力を減少させることができ、ピクセル110の充電特性を向上させて全般的な性能を向上させることができる。上述したことによると、電荷共有制御回路160が液晶表示パネル100に備わることと説明したが、電荷共有制御回路160は要求される条件により集積回路(integrated circuit; IC)の内部に実装することもできる。

#### 【0056】

上述のように、液晶表示装置がピクセル110内部の液晶キャパシタの劣化を防止するためにデータ信号の極性を一定周期ごとに反転させるということにおいて、液晶表示パネル100は前記特異な構造に基づいて一フレームの間に同じ極性のデータ信号をデータラインごとに反転して供給することによって消費電力を効率的に減少させることができ、同じ極性のデータ信号を一つの行を構成する奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加することによって水平クロストークを防止することができ、また、反対極性のデータ信号を一つの列を構成するピクセル100に一水平周期の時差を置いて順次に印加することによって垂直クロストークを防止することができる。一方、液晶表示パネル100上にカラーを実現するために、それぞれのピクセル110はレッド(red)、グリーン(green)、及びブルー(blue)のうち一つ、または、イエロー(yellow)、シアン(cyan)、及びマゼンタ(magenta)のうち一つを

20

30

固有に表示(即ち、空間分割)したり、レッド(red)、グリーン(green)及びブルー(blue)、または、イエロー(yellow)、シアン(cyan)及びマゼンタ(magenta)を時間に従って交互に表示(即ち、時間分割)したりすることができる。この時、液晶表示パネル100はレッド(red)、グリーン(green)及びブルー(blue)、または、イエロー(yellow)、シアン(cyan)及びマゼンタ(magenta)の空間的または、時間的和で画像を表示することができる。そのために、図1には図示はしていないが、液晶表示パネル100がそれぞれのピクセル110に対応する位置にレッドフィルタ、グリーンフィルタ及びブルーフィルタ、または、イエローフィルタ、シアンフィルタ及びマゼンタフィルタを備えることができる。

#### 【0057】

図2は図1の液晶表示パネルに配列されたピクセルの構造を示す図面である。

#### 【0058】

図2を参照すれば、ピクセル110はそれぞれスイッチング素子Q、液晶キャパシタCLC及びストレージキャパシタCSTを含むことができる。例示的な実施形態によると、スイッチング素子Qはアモルファスシリコン(amorphous silicon)からなった薄膜トランジスタTFTであることができる。

#### 【0059】

スイッチング素子Qは下部表示基板に備わることができる。前記薄膜トランジスタTFTはゲートラインGLから供給されるゲート信号に応じてデータラインDLから供給されるデータ信号を液晶キャパシタCLCに供給することができる。そのために、スイッチン

40

50



れる時、偶数データライン150\_\_1、...、150\_\_5に連結されたピクセルの共通電極には相対的に高い共通電圧VCOM\_\_Hが供給されることができる。同様に、第2フレーム2F間に奇数データライン140\_\_1、...、140\_\_5に負の極性を有するデータ信号が供給される時、奇数データライン140\_\_1、...、140\_\_5に連結されたピクセルの共通電極には相対的に高い共通電圧VCOM\_\_Hが供給されることができる。また、第2フレーム2F間に偶数データライン150\_\_1、...、150\_\_5に正の極性を有するデータ信号が供給される時、偶数データライン150\_\_1、...、150\_\_5に連結されたピクセルの共通電極には相対的に低い共通電圧VCOM\_\_Lが供給されることができる。その結果、ピクセル内部の液晶キャパシタCLCには実質的に印加されるデータ信号より高い充電電圧が誘導されることができる。それと共に、液晶表示パネル100に共通電圧が供給される方式は、フレーム周期で共通電圧を交流反転させてピクセルの充電電圧を引き上げるALSインバージョン方式と類似している。従って、液晶表示パネル100においては印加されるデータ信号に比べて高い充電電圧を誘導することがあるため、従来のインバージョン方式、例えば、ドットインバージョン方式に比べて消費電力が小さいこともある。

10

#### 【0063】

図4は奇数フレームの間に図1の液晶表示パネル100に供給されるデータ信号の極性を示す図面である。

#### 【0064】

図4を参照すれば、液晶表示装置は、奇数フレーム1Fの間に、液晶表示パネル100のデータライン(DL1、...、DL8)にデータ信号を供給することにおいて、液晶表示パネル100のデータライン(DL1、...、DL8)を奇数データライン140\_\_1、...、140\_\_5と偶数データライン150\_\_1、...、150\_\_5に区分して、これらに各々相反する極性のデータ信号を供給することができる。例えば、液晶表示装置は奇数フレーム1Fの間に奇数データライン140\_\_1、...、140\_\_5に正の極性を有するデータ信号を順次に供給することができ、偶数データライン150\_\_1、...、150\_\_5に負の極性を有するデータ信号を順次に供給することができる。ただ、後述のように、奇数フレーム1Fの間に供給されるデータ信号の極性は偶数フレーム2Fの間に供給されるデータ信号の極性とは相反する。しかし、液晶表示パネル100上には、データライン(DL1、...、DL8)にデータ信号が印加される極性パターンとは他の極性パターンが表示されることができる。この時、データ信号が印加される極性パターンをドライバ極性パターン(driver polarity pattern)と定義し、データ信号が液晶表示パネル100上に表示される極性パターンを見かけ極性パターン(apparent polarity)と定義することができる。後述のように、液晶表示パネル100でドライバ極性パターンは、コラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたはラインインバージョン方式の見かけ極性パターンと類似している。これに対しては図5～図9を参照して下記通り説明する。

20

30

#### 【0065】

図5～図9は、図1の液晶表示パネル100で奇数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

40

#### 【0066】

図5を参照すれば、第1水平周期1Hで、第1サブゲートライン120\_\_1にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第1サブゲートライン120\_\_1が第1行に配列されるピクセル110のうち奇数列のピクセルのみに連結されているため、第1行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第1行に配列されるピクセル110のうち奇数列のピクセルは偶数データライン150\_\_1、...、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、...、

50

150\_\_5に供給されるデータ信号の極性が負(-)であるため、第1水平周期1Hでは第1行に配列されるピクセル110のうち奇数列のピクセルのみに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第1水平周期1Hで隣接する行-ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができる。

#### 【0067】

図6を参照すれば、第2水平周期2Hで、第1ゲートライン130\_\_1にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第1ゲートライン130\_\_1が、第1行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第2行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第1行に配列されるピクセル110のうち偶数列のピクセルと第2行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第1行に配列されるピクセル110のうち偶数列のピクセルは偶数データライン150\_\_1、...、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、...、150\_\_5に供給されるデータ信号の極性が負(-)であるため、第2水平周期2Hでは第1行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。反面、第2行に配列されるピクセル110のうち奇数列のピクセルは奇数データライン140\_\_1、...、140\_\_5に連結されていて、奇数フレーム1Fの間には奇数データライン140\_\_1、...、140\_\_5に供給されるデータ信号の極性が正(+)であるため、第2水平周期2Hでは第2行に配列されるピクセル110のうち奇数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。これと共に、第2水平周期2Hで隣接する行-ピクセルの間には、データ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列-ピクセル即ち、第1行に配列されるピクセル110と第2行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止することができる。

#### 【0068】

図7を参照すれば、第3水平周期3Hで第2ゲートライン130\_\_2にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第2ゲートライン130\_\_2が第2行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第3行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第2行に配列されるピクセル110のうち偶数列のピクセルと第3行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第2行に配列されるピクセル110のうち偶数列のピクセルは奇数データライン140\_\_1、...、140\_\_5に連結されていて、奇数フレーム1Fの間には奇数データライン140\_\_1、...、140\_\_5に供給されるデータ信号の極性が正(+)であるため、第3水平周期3Hでは第2行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。反面、第3行に配列されるピクセル110のうち奇数列のピクセルは、偶数データライン150\_\_1、...、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、...、150\_\_5に供給されるデータ信号の極性が負(-)であるため、第3水平周期3Hでは第3行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第3水平周期3Hで隣接する行-ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができるだけでなく、隣接する列-ピクセル即ち、第2行に配列されるピクセル110と第3行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。

#### 【0069】

図8を参照すれば、第4水平周期4Hで第3ゲートライン130\_\_3にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この

時、第3ゲートライン130\_\_3が第3行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第4行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第3行に配列されるピクセル110のうち偶数列のピクセルと第4行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第3行に配列されるピクセル110のうち偶数列のピクセルは偶数データライン150\_\_1、...、150\_\_5に連結されていて、奇数フレーム1Fの間には偶数データライン150\_\_1、...、150\_\_5に供給されるデータ信号の極性が負(-)であるため、第4水平周期4Hでは第3行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。反面、第4行に配列されるピクセル110のうち奇数列のピクセルは奇数データライン140\_\_1、...、140\_\_5に連結されていて、奇数フレーム1Fの間には奇数データライン140\_\_1、...、140\_\_5に供給されるデータ信号の極性が正(+)であるため、第4水平周期4Hでは第4行に配列されるピクセル110のうち奇数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。これと共に、第4水平周期4Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第3行に配列されるピクセル110と第4行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。

10

#### 【0070】

図9を参照すれば、第5水平周期5Hで第4ゲートライン130\_\_4にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。上述のように、第5水平周期5Hでは第4行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができ、第5行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第5水平周期5Hで隣接する行・ピクセルの間にはデータ信号が同時に印加されないため、水平クロストークが防止されることができるだけでなく、隣接する列・ピクセル即ち、第4行に配列されるピクセル110と第5行に配列されるピクセル110には反対極性のデータ信号が印加されるため垂直クロストークも防止されることができる。このような過程が第2サブゲートライン120\_\_2にゲート信号が印加されて奇数フレーム1Fが終了する時まで反復されることができ、続く偶数フレーム2Fでデータ信号の極性が変更されることができる。図5～図9に示したように、液晶表示パネル100でドライバ極性パターンはコラムインバージョン方式のドライバ極性パターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。

20

30

#### 【0071】

図10は偶数フレームの間に図1の液晶表示パネル100に供給されるデータ信号の極性を示す図面である。

#### 【0072】

図10を参照すれば、液晶表示装置は偶数フレーム2Fの間に液晶表示パネル100のデータラインDL1、...、DL8にデータ信号を印加することにおいて、液晶表示パネル100のデータラインDL1、...、DL8を奇数データライン140\_\_1、...、140\_\_5と偶数データライン150\_\_1、...、150\_\_5とに区分し、これらに各々相反する極性のデータ信号を供給することができる。例えば、液晶表示装置は偶数フレーム2Fの間に奇数データライン140\_\_1、...、140\_\_5に負の極性を有するデータ信号を順次に供給することができ、偶数データライン150\_\_1、...、150\_\_5に正の極性を有するデータ信号を順次に供給することができる。即ち、偶数フレーム2Fの間に供給されるデータ信号の極性は奇数フレーム1Fの間に供給するデータ信号の極性とは相反する。上述のように、液晶表示パネル100上に表示する極性パターンはデータライン

40

50

D L 1、...、D L 8 にデータ信号が印加される極性パターンとは相異なる。即ち、液晶表示パネル 1 0 0 にドライバ極性パターンは、コラムインバージョン方式のドライバ極性パターンと類似している、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いて A L S インバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。これに対しては次の図 1 1 ~ 図 1 5 を参照して説明する。

【 0 0 7 3 】

図 1 1 ~ 図 1 5 は図 1 の液晶表示パネル 1 0 0 で偶数フレームの間にピクセルにデータ信号が印加される過程を示す図面である。

10

【 0 0 7 4 】

図 1 1 を参照すれば、第 1 水平周期 1 H で第 1 サブゲートライン 1 2 0 \_ 1 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 1 サブゲートライン 1 2 0 \_ 1 が第 1 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみに連結されているため、第 1 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 1 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルは偶数データライン 1 5 0 \_ 1、...、1 5 0 \_ 5 に連結されていて、偶数フレーム 2 F 間には偶数データライン 1 5 0 \_ 1、...、1 5 0 \_ 5 に供給されるデータ信号の極性が正 (+) であるため、第 1 水平周期 1 H では第 1 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみに正 (+) の極性を有するデータ信号が印加されることができる。これと共に、第 1 水平周期 1 H で隣接する行 - ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができる。

20

【 0 0 7 5 】

図 1 2 を参照すれば、第 2 水平周期 2 H で第 1 ゲートライン 1 3 0 \_ 1 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 1 ゲートライン 1 3 0 \_ 1 が第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに連結されていて、第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに連結されているため、第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルと第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルは偶数データライン 1 5 0 \_ 1、...、1 5 0 \_ 5 に連結されていて、偶数フレーム 2 F の間には偶数データライン 1 5 0 \_ 1、...、1 5 0 \_ 5 に供給されるデータ信号の極性が正 (+) であるため、第 2 水平周期 2 H では第 1 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに正 (+) の極性を有するデータ信号が印加されることができる。反面、第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルは奇数データライン 1 4 0 \_ 1、...、1 4 0 \_ 5 に連結されていて、偶数フレーム 2 F の間には奇数データライン 1 4 0 \_ 1、...、1 4 0 \_ 5 に供給されるデータ信号の極性が負 (-) であるため、第 2 水平周期 2 H では第 2 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに負 (-) の極性を有するデータ信号が印加されることができる。これと共に、第 2 水平周期 2 H で隣接する行 - ピクセルの間にはデータ信号が同時に印加されないため水平クロストークが防止されることができるだけでなく、隣接する列 - ピクセル即ち、第 1 行に配列されるピクセル 1 1 0 と第 2 行に配列されるピクセル 1 1 0 には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

30

40

【 0 0 7 6 】

図 1 3 を参照すれば、第 3 水平周期 3 H で第 2 ゲートライン 1 3 0 \_ 2 にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第 2 ゲートライン 1 3 0 \_ 2 が第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルに連結されていて、第 3 行に配列されるピクセル 1 1 0 のうち奇数列のピクセルに連結されているため、第 2 行に配列されるピクセル 1 1 0 のうち偶数列のピクセルと第

50

3行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第2行に配列されるピクセル110のうち偶数列のピクセルは奇数データライン140\_\_1、.....、140\_\_5に連結されていて、偶数フレーム2Fの間には奇数データライン140\_\_1、.....、140\_\_5に供給されるデータ信号の極性が負(-)であるため、第3水平周期3Hでは第2行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。反面、第3行に配列されるピクセル110のうち奇数列のピクセルは偶数データライン150\_\_1、.....、150\_\_5に連結されていて、偶数フレームの間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が正(+)であるため、第3水平周期3Hでは第3行に配列されるピクセル110のうち奇数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。これと共に、第3水平周期3Hで隣接する行-ピクセルの間にはデータ信号が同時に印加されないので水平クロストークが防止されることができるだけでなく、隣接する列-ピクセル即ち、第2行に配列されるピクセル110と第3行に配列されるピクセル110には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

10

20

30

40

50

#### 【0077】

図14を参照すれば、第4水平周期4Hで第3ゲートライン130\_\_3にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。この時、第3ゲートライン130\_\_3が第3行に配列されるピクセル110のうち偶数列のピクセルに連結されていて、第4行に配列されるピクセル110のうち奇数列のピクセルに連結されているため、第3行に配列されるピクセル110のうち偶数列のピクセルと第4行に配列されるピクセル110のうち奇数列のピクセルのみにデータ信号が印加されることができる。一方、第3行に配列されるピクセル110のうち偶数列のピクセルは偶数データライン150\_\_1、.....、150\_\_5に連結されていて、偶数フレーム2Fの間には偶数データライン150\_\_1、.....、150\_\_5に供給されるデータ信号の極性が正(+)であるため、第4水平周期4Hでは第3行に配列されるピクセル110のうち偶数列のピクセルに正(+)の極性を有するデータ信号が印加されることができる。反面、第4行に配列されるピクセル110のうち奇数列のピクセルは奇数データライン140\_\_1、.....、140\_\_5に連結されていて、偶数フレーム2F間には奇数データライン140\_\_1、.....、140\_\_5に供給されるデータ信号の極性が負(-)であるため、第4水平周期4Hでは第4行に配列されるピクセル110のうち奇数列のピクセルに負(-)の極性を有するデータ信号が印加されることができる。これと共に、第4水平周期4Hで隣接する行-ピクセルの間にはデータ信号が同時に印加されないので水平クロストークが防止されることができるだけでなく、隣接する列-ピクセル即ち、第3行に配列されるピクセル110と第4行に配列されるピクセル110には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。

#### 【0078】

図15を参照すれば、第5水平周期5Hで第4ゲートライン130\_\_4にピクセル内部の薄膜トランジスタをターンオンさせるためのゲート信号が印加されることができる。上述のように、第5水平周期5Hでは第4行に配列されるピクセル110のうち偶数列のピクセルに負(-)の極性を有するデータ信号が印加されることができ、第5行に配列されるピクセル110のうち奇数列のピクセルには正(+)の極性を有するデータ信号が印加されることができる。これと共に、第5水平周期5Hで隣接する行-ピクセルの間にはデータ信号が同時に印加されないので水平クロストークが防止されることができるだけでなく、隣接する列-ピクセル即ち、第4行に配列されるピクセル110と第5行に配列されるピクセル110には反対極性のデータ信号が印加されるので垂直クロストークも防止されることができる。このような過程が第2サブゲートライン120\_\_2にゲート信号が印加されて偶数フレーム2Fが終了する時まで反復されることができ、続く奇数フレーム1Fでデータ信号の極性が変更されることができる。図11~図15に示したように、液晶表示パネル100でドライバ極性パターンはコラムインバージョン方式のドライバ極性パ

ターンと類似していて、見かけ極性パターンは同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いてALSインバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似している。

【0079】

図16は本発明の他の実施形態に係る液晶表示パネル500を示す図面である。

【0080】

図16を参照すれば、液晶表示パネル500は、複数のピクセル510、第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2、ゲートライン530\_\_1、...、530\_\_k、奇数データライン540\_\_1、...、540\_\_5及び偶数データライン550\_\_1、...、550\_\_5を含むことができる。例示的な実施形態によると、液晶表示パネル500は電荷共有制御回路560をさらに含むことができる。

10

【0081】

液晶表示パネル500において、ピクセル510は第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2及びゲートライン530\_\_1、...、530\_\_k並びに奇数データライン540\_\_1、...、540\_\_5及び偶数データライン550\_\_1、...、550\_\_5が交差する位置にマトリクス形態で配列されることができる。ピクセル510は内部のスイッチング素子(即ち、薄膜トランジスタ)のゲート電極を通じて第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2及びゲートライン530\_\_1、...、530\_\_kに連結されることができ、前記薄膜トランジスタのソース電極を通じて奇数データライン540\_\_1、...、540\_\_5及び偶数データライン550\_\_1、...、550\_\_5に連結されることができる。例えば、ピクセル510は薄膜トランジスタのゲート電極を通じて第1サブゲートライン520\_\_1、第2サブゲートライン520\_\_2及びゲートライン530\_\_1、...、530\_\_kから出力されるゲート信号(即ち、スキャンパルス)の入力を受けることができる。また、ピクセル510は前記薄膜トランジスタのソース電極を通じて奇数データライン540\_\_1、...、540\_\_5及び偶数データライン550\_\_1、...、550\_\_5から出力されるデータ信号の入力を受けることができる。

20

【0082】

液晶表示パネル500では第1サブゲートライン520\_\_1及び第2サブゲートライン520\_\_2がゲートライン530\_\_1、...、530\_\_kの外郭に位置することができる。例えば、第1サブゲートライン520\_\_1は、下側の第1行-ピクセルと連結されることができ、第2サブゲートライン520\_\_2は、上側の第2行-ピクセルと連結されることができ、ゲートライン530\_\_1、...、530\_\_kは、第1サブゲートライン520\_\_1と第2サブゲートライン520\_\_2との間に位置して、各々上側の第2行-ピクセルと下側の第1行-ピクセルとジグザグ形態で連結されることができる。例示的な実施形態において、前記第1行-ピクセルは一つの行に配列されるピクセル510のうち偶数列のピクセル510に対応し、前記第2行-ピクセルは一つの行に配列されるピクセル510のうち奇数列のピクセル510に対応することができる。即ち、第1サブゲートライン520\_\_1は、上部の最外郭に位置するピクセル510のうち偶数列のピクセル510に連結されることができ、第2サブゲートライン520\_\_2は、下部の最外郭に位置するピクセル510のうち奇数列のピクセル510に連結されることができ、ゲートライン530\_\_1、...、530\_\_kは、各々上側の行-ピクセルのうち奇数列のピクセル510と連結され、下側の行-ピクセルのうち偶数列のピクセル510と連結されることができ。

30

40

【0083】

また、液晶表示パネル500において、奇数データライン540\_\_1、...、540\_\_5に連結されるピクセル510と偶数データライン550\_\_1、...、550\_\_5に連結されるピクセル510が互いに相異なることができる。例えば、奇数データライン540\_\_1、...、540\_\_5は、第2列-ピクセルと連結されることができ、偶数データライ

50

ン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 は、第 1 列 - ピクセルと連結されることができる。例示的な実施形態において、前記第 1 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応し、前記第 2 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応することができる。他の実施形態によると、前記第 1 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応し、前記第 2 列 - ピクセルは一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に対応することができる。ただし、図 1 6 では奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 が、一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に連結され、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 が一つの列に配列されるピクセル 5 1 0 のうち奇数行のピクセル 5 1 0 に連結される実施形態が示されている。

10

#### 【 0 0 8 4 】

上述のように、液晶表示パネル 5 0 0 は、ピクセル 5 1 0 が薄膜トランジスタのゲート電極を通じて第 1 サブゲートライン 5 2 0 \_\_ 1、第 2 サブゲートライン 5 2 0 \_\_ 2 及びゲートライン 5 3 0 \_\_ 1、...、5 3 0 \_\_ k と連結され、薄膜トランジスタのソース電極を通じて奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 及び偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 に連結されるということにおいて、一つのフレームの間に奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 に第 1 極性のデータ信号が供給され、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 に前記第 1 極性と反対になる第 2 極性のデータ信号が供給される場合に、一つの行に配列される隣接するピクセル（即ち、隣接する行 - ピクセル）に同じ極性のデータ信号が一水平周期の時差を置いて印加され、一つの列に配列される隣接してピクセル（即ち、隣接する列 - ピクセル）に反対極性のデータ信号が印加されるようにする特異な構造を有することができる。この時、液晶表示パネル 5 0 0 は前記特異な構造に基づいて動作するという点において、実質的にコラムインバージョン方式と類似の方式でデータ信号を供給されることができる。例えば、液晶表示パネル 1 0 0 は、奇数フレームの間に奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 に第 1 極性のデータ信号を供給し、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 に第 2 極性のデータ信号を供給する反面、偶数フレームの間には奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 に第 2 極性のデータ信号を供給し、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 には第 1 極性のデータ信号を供給することができる。

20

30

#### 【 0 0 8 5 】

また、液晶表示パネル 5 0 0 は奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 の間に互いに電荷を共有させ、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 の間に互いに電荷を共有させる電荷共有制御回路 5 6 0 をさらに含むことができる。例示的な実施形態において、電荷共有制御回路 5 6 0 は電荷共有制御信号 C S C に基づいて奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 を互いに結びつける第 1 スイッチ O S T 及び電荷共有制御信号 C S C に基づいて偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 を互いに結びつける第 2 スイッチ E S T を含むことができる。この時、電荷共有制御信号 C S C はプリチャージシェアリング信号であることができる。例示的な実施形態によると、第 1 スイッチ O S R 及び第 2 スイッチ E S T は第 1 サブゲートライン 5 2 0 \_\_ 1、第 2 サブゲートライン 5 2 0 \_\_ 2 及びゲートライン 5 3 0 \_\_ 1、...、5 3 0 \_\_ k 別にピクセル 5 1 0 が充電される以前にターンオンされたり、または、前記ピクセル 5 1 0 が充電された後にターンオンされたりすることによって、奇数データライン 5 4 0 \_\_ 1、...、5 4 0 \_\_ 5 の間に互いに電荷が共有され、偶数データライン 5 5 0 \_\_ 1、...、5 5 0 \_\_ 5 の間に互いに電荷が共有されるようにすることができる。これと共に、液晶表示パネル 5 0 0 は電荷共有制御回路 5 6 0 を含むことによって変化が激しいパターンに対しても消費電力を減少させることができ、ピクセル 1 1 0 の充電特性を向上させて全般的な性能を向上させることができる。上述において、電荷共有制御回路 5 6 0 が液晶表示パネル 5 0 0 に備わることと説明したが、電荷共有制御回路 5 6 0 は要求される条件により集積回路の内部に実装されることもできる。

40

50

## 【 0 0 8 6 】

図 1 7 は本発明の実施形態に係る液晶表示パネルを備える液晶表示装置を示すブロック図である。

## 【 0 0 8 7 】

図 1 7 を参照すれば、液晶表示装置 1 0 0 0 は、液晶表示パネル 1 0 0、ソースドライバ 2 0 0、ゲートドライバ 3 0 0 及びタイミングコントローラ 4 0 0 を含むことができる。図 1 7 には図示していないが、液晶表示装置 1 0 0 0 はソースドライバ 2 0 0 に連結されて階調電圧を生成する階調電圧ジェネレータを追加的に含むことができる。

## 【 0 0 8 8 】

液晶表示パネル 1 0 0 はソースドライバ 2 0 0 から出力されるデータ信号及びゲートドライバ 3 0 0 から出力されるゲート信号（即ち、スキャンパルス）に基づいて画像を表示することができる。液晶表示パネル 1 0 0 はマトリクス形態で配列された複数のピクセルを含むが、一つの行に配列されるピクセルが奇数列のピクセルと偶数列のピクセルに区分されて、一つの列に配列されるピクセルは奇数行のピクセルと偶数行のピクセルに区分される。液晶表示パネル 1 0 0 では行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加されることができ、列方向には反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加されることができる。このため、液晶表示パネル 1 0 0 はマトリクス形態で配列されるピクセル、前記ピクセルのうち隣接する下側の第 1 行 - ピクセルと連結される第 1 サブゲートライン、前記ピクセルのうち隣接する上側の第 2 行 - ピクセルと連結される第 2 サブゲートライン、前記第 1 サブゲートラインと前記第 2 サブゲートラインの間に位置し、前記ピクセルのうち各々隣接する上側の第 2 行 - ピクセルと下側の第 1 行 - ピクセルとジグザグ形態に連結されるゲートライン、前記ピクセルのうち隣接する第 1 列 - ピクセルと連結される偶数データライン、そして前記ピクセルのうち隣接する第 2 列 - ピクセルと連結される奇数データラインを含むことができる。また、液晶表示パネル 1 0 0 は奇数データラインの間に互いに電荷を共有させ、偶数データラインの間に互いに電荷を共有させる電荷共有制御回路をさらに含むことができる。上述のように、前記第 1 行 - ピクセルは一つの行に配列されるピクセルのうち奇数列のピクセルに対応でき、前記第 2 行 - ピクセルは一つの行に配列されるピクセルのうち偶数列のピクセルに対応したり、または、前記第 1 行 - ピクセルが一つの行に配列されるピクセルのうち偶数列のピクセルに対応したりでき、前記第 2 行 - ピクセルが一つの行に配列されるピクセルのうち奇数列のピクセルに対応することができる。さらに、前記第 1 列 - ピクセルは一つの列に配列されるピクセルのうち奇数行のピクセルに対応でき、前記第 2 列 - ピクセルは一つの列に配列されるピクセルのうち偶数行のピクセルに対応したり、または、前記第 1 列 - ピクセルが一つの列に配列されるピクセルのうち偶数行のピクセルに対応したりでき、前記第 2 列 - ピクセルが一つの列に配列されるピクセルのうち奇数行のピクセルに対応することができる。ただし、これに対しては上述したので、重複する説明は省略することにする。

## 【 0 0 8 9 】

ソースドライバ 2 0 0 はタイミングコントローラ 4 0 0 から出力されるデータ制御信号 D C S に基づいて画像に対応するデータ信号をデータライン D L 1、...、D L m に印加することができる。この時、データ信号は階調電圧ジェネレータから生成される階調電圧を各々選択する方式で生成されることができる。この時、前記階調電圧ジェネレータは共通電圧に対して反対の極性を有する階調電圧の組を生成することができて、ソースドライバ 2 0 0 は階調電圧の組のうち一つを選択する方式でデータ信号の極性を決めることができる。その結果、データ信号は共通電圧を基準として正の極性または、共通電圧を基準として負の極性を有することができる。例示的な実施形態において、データ制御信号 D C S はデータ信号の極性を両極性または、負の極性で制御するための極性制御信号を含むことができる。これに、液晶表示装置 1 0 0 0 は極性制御信号に基づいてデータライン D L 1、...、D L m に供給されるデータ信号の極性を一定単位ごとに反転させることができる。例えば、液晶表示装置 1 0 0 0 は一つのフレームで偶数データラインに第 1 極性のデー

10

20

30

40

50

タ信号を印加して、奇数データラインに前記第1極性と反対の第2極性のデータ信号を印加する。この時、液晶表示装置1000は液晶表示パネル100に印加されるデータ信号の極性をフレームが変更される時ごとに変更することができる。ゲートドライバ300はタイミングコントローラ400から出力されるゲート制御信号GCSに基づいて液晶表示パネル100のゲートラインGL1、...、GLnに順次にシフト(shift)するゲート信号(即ち、スキャンパルス)を印加することができる。タイミングコントローラ400は駆動タイミングを制御するためのゲート制御信号GCS及びデータ制御信号DCSを生成することができる。例示的な実施形態において、タイミングコントローラ400は外部のグラフィックコントローラ(図示せず)からRGB画像信号(R、G、B)、水平同期信号H、垂直同期信号V、メインクロックCLK及びデータイネイブル信号DES等の信号の入力を受け、このような信号に基づいてゲート制御信号GCS及びデータ制御信号DCSを生成することができる。例えば、ゲート制御信号GCSはゲート信号の出力開始を制御する垂直同期開始信号、ゲート信号の出力時期を制御するゲートクロック信号及びゲート信号の持続時間を制御する出力イネイブル信号などを含むことができ、データ制御信号DCSはデータ信号の入力開始を制御する水平同期開始信号、データラインDL1、...、DLmにデータ信号を印加するというロード信号及びソースドライバ200で液晶表示パネル100から出力されるデータ信号の極性を一定単位で反転させる極性制御信号などを含むことができる。図18は図17の液晶表示装置を駆動する方法を示すフローチャートである。

10

#### 【0090】

20

図18を参照すれば、液晶表示装置1000は複数の水平周期からなったフレーム単位で画像を表示することができる。このために、液晶表示装置1000の駆動方法において、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加(ステップS120)しながら、列方向には反対極性のデータ信号を同じ列に配列するピクセルに一水平周期の時差を置いて順次に印加(ステップS140)しながら、フレームが変更される時ごとに液晶表示パネル100に供給されるデータ信号の極性を変更(ステップS160)することができる。

#### 【0091】

例示的な実施形態に係る液晶表示装置1000の駆動方法において、水平クロストーク及び垂直クロストークを防止しながらも消費電力を効率的に減少させるために、行方向に同じ極性のデータ信号を奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加(ステップS120)しながら、列方向には反対極性のデータ信号を同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加(ステップS140)することができる。即ち、行方向に同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加(ステップS120)するので、同じ行に配列される互いに隣接するピクセルに同じ極性のデータ信号が印加されても、これらの間には一水平周期の時差があるので水平クロストークが発生できない場合がある。例えば、第1水平周期で同じ行に配列されるピクセルのうち奇数列のピクセルに第1極性のデータ信号が同時に印加され、続く第2水平周期で同じ行に配列されるピクセルのうち偶数列のピクセルに第1極性のデータ信号が同時に印加されることができる。これと同時に、列方向には反対極性のデータ信号が同じ列に配列されるピクセルに一水平周期の時差を置いて順次に印加(ステップS140)されるので、同じ列に配列される互いに隣接するピクセルの間には反対極性のデータ信号が印加されて垂直クロストークが発生できない場合がある。例えば、第1水平周期で同じ列に配列されるピクセルのうち第1行のピクセルに第1極性のデータ信号が印加されると、続く第2水平周期では第2行のピクセルに第2極性のデータ信号が印加され、続く第3水平周期では第3行のピクセルに第1極性のデータ信号が印加され、続く第4水平周期では第4行のピクセルに第2極性のデータ信号が印加されることができる。

30

40

#### 【0092】

前記ステップS120、S140は、複数の水平周期からなったフレーム単位で遂行さ

50

れるが、液晶表示装置 1000 の駆動方法はフレームが変更される時ごとに液晶表示パネル 100 に供給されるデータ信号の極性を変更 (ステップ S160) することができる。例えば、第 1 フレームで奇数データラインに印加されるデータ信号は第 1 極性を有することができ、偶数データラインに印加されるデータ信号は第 2 極性を有することができる。続く第 2 フレームでは奇数データラインに印加されるデータ信号は第 2 極性を有することができ、偶数データラインに印加されるデータ信号は第 1 極性を有することができる。続く第 3 フレームではまた奇数データラインに印加されるデータ信号が第 1 極性を有することができ、偶数データラインに印加されるデータ信号が第 2 極性を有することができる。この時、液晶表示パネル 100 にはデータライン別に同じ極性のデータ信号が供給されるので、消費電力が効率的に減少することができる。これと共に、液晶表示装置 1000 の駆動方法はドライバ極性パターンをコラムインバージョン方式のドライバ極性パターンと類似するように供給することができ、見かけ極性パターンを同じ行に配列される奇数列のピクセルと偶数列のピクセルにデータ信号が一水平周期の時差を置いて印加されるという点を除いて ALS インバージョン方式の見かけ極性パターンまたは、ラインインバージョン方式の見かけ極性パターンと類似するように表示することができる。図 19 は図 17 の液晶表示装置を含む電子機器を示すブロック図である。

10

**【0093】**

図 19 を参照すれば、電子機器 1100 は、液晶表示装置 1000、プロセッサ 1010、メモリ装置 1020、保存装置 1030、入出力装置 1040、及びパワーサプライ 1050 を含むことができる。電子機器 1100 は、使用者が液晶表示装置 1000 を通じて画像を見ることのできるテレビ、携帯電話、スマートフォンなどと同じ装置であることができる。さらに、電子機器 1100 はビデオカード、サウンドカード、メモリカード、USB 装置などと通信したり、または、他の電子機器と通信したりできる色々なポート (port) をさらに含むことができる。

20

**【0094】**

プロセッサ 1010 は特定計算または、タスク (task) を遂行することができる。例示的な実施形態によると、プロセッサ 1010 はマイクロプロセッサ (micro processor)、中央処理装置 (Central Processing Unit; CPU) 等であることができる。プロセッサ 1010 は、アドレスバス (address bus)、制御バス (control bus) 及びデータバス (data bus) 等を介してメモリ装置 1020、保存装置 1030、及び入出力装置 1040 に連結されて通信を遂行することができる。例示的な実施形態において、プロセッサ 1010 は、PCI (Peripheral Component Interconnect) バスのような拡張バスにも連結されることができる。メモリ装置 1020 は電子機器 1100 の動作に必要なデータを保存することができる。例えば、メモリ装置 1020 は、動的ランダムアクセスメモリ (Dynamic Random Access Memory; DRAM)、静的ランダムアクセスメモリ (Static Random Access Memory; SRAM) 等と同じ揮発性メモリ装置及び EPROM (Erasable Programmable Read-Only Memory)、EEPROM (Electrically Erasable Programmable Read-Only Memory) 及びフラッシュメモリ装置 (flash memory device) 等のような非揮発性メモリ装置を含むことができる。保存装置 1030 は SSD (Solid State Drive)、HDD (Hard Disk Drive) 及び CD-ROM 等を含むことができる。入出力装置 1040 は、キーボード、キーパッド、マウスなどのような入力手段及びプリンタなどのような出力手段を含むことができる。例示的な実施形態によると、液晶表示装置 1000 は入出力装置 1040 内に備わることもできる。パワーサプライ 1050 は電子機器 1100 の動作に必要な動作電圧を供給することができる。

30

40

**【0095】**

液晶表示装置 1000 は前記バスまたは他の通信リンクを通じてプロセッサ 1010 と

50

連結して通信を遂行できる。上述のように、液晶表示装置 1000 は液晶表示パネル 100、ソースドライバ 200、ゲートドライバ 300、及びタイミングコントローラ 400 を含むことができる。この時、液晶表示パネル 100 はソースドライバ 200 から出力されるデータ信号及びゲートドライバ 300 から出力されるゲート信号に基づいて画像を表示することにおいて、行方向で同じ極性のデータ信号が奇数列のピクセルと偶数列のピクセルに一水平周期の時差を置いて印加されるようにすることができ、列方向には反対極性のデータ信号が同じ列のピクセルに一水平周期の時差を置いて順次に印加されるようにすることができる。このため、液晶表示パネル 100 はピクセル、第 1 サブゲートライン、第 2 サブゲートライン、ゲートライン、奇数データライン、偶数データライン、及び電荷共有制御回路を含むことができる。ただし、これに対しては、上述したため、重複する説明は省略することにする。例示的な実施形態によると、液晶表示装置 1000 は、TN (Twisted Nematic) モード及び VA (Vertical Alignment) モード、IPS (In Plane Switching) モード、及び FFS (Fringe Field Switching) モードなどに適用することができる。

10

#### 【0096】

以上、添付図面を参照しながら本発明の好適な実施形態について詳細に説明したが、本発明はかかる例に限定されない。本発明の属する技術の分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本発明の技術的範囲に属するものと了解される。

20

#### 【産業上の利用可能性】

#### 【0097】

本発明は液晶表示装置及びこれを含む電子機器に適用することができる。例えば、本発明はコンピュータモニタ、デジタルテレビ、ノートパソコン、デジタルカメラ、ビデオカメラ、携帯電話、スマートフォン、PDA (personal digital assistants)、PMP (portable multimedia player)、MP3 プレーヤー、車両用ナビゲーション、ビデオフォンなどに適用することができる。

30

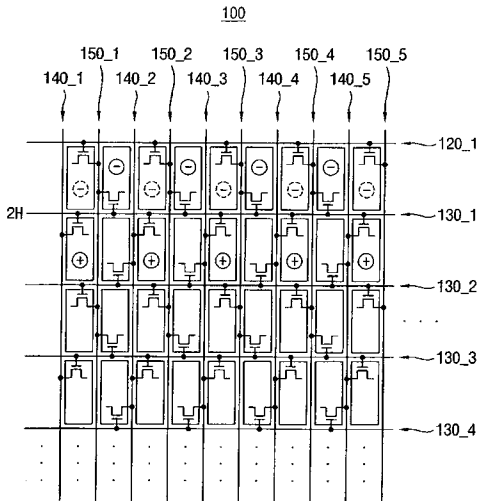
#### 【符号の説明】

#### 【0098】

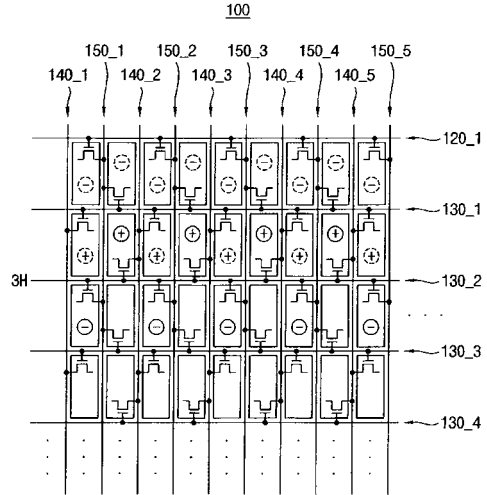
- 100 液晶表示パネル
- 110 ピクセル
- 120\_\_1 第 1 サブゲートライン
- 120\_\_2 第 2 サブゲートライン
- 130 ゲートライン
- 140 奇数データライン
- 150 偶数データライン
- 160 電荷共有制御回路



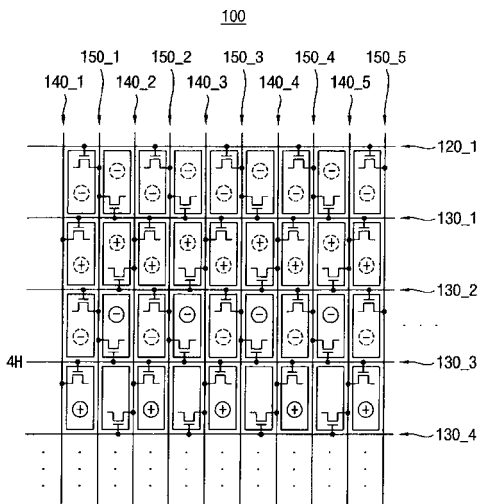
【 図 6 】



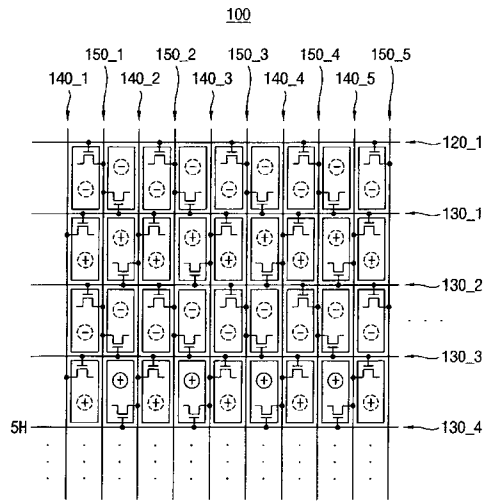
【 図 7 】



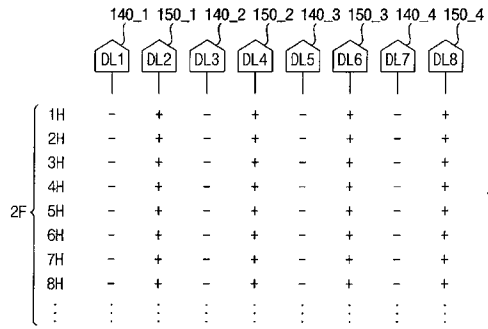
【 図 8 】



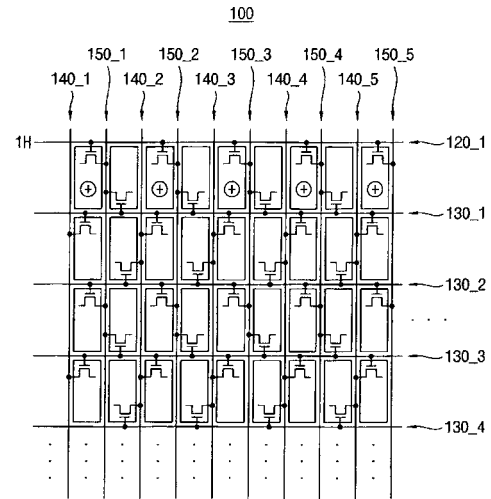
【 図 9 】



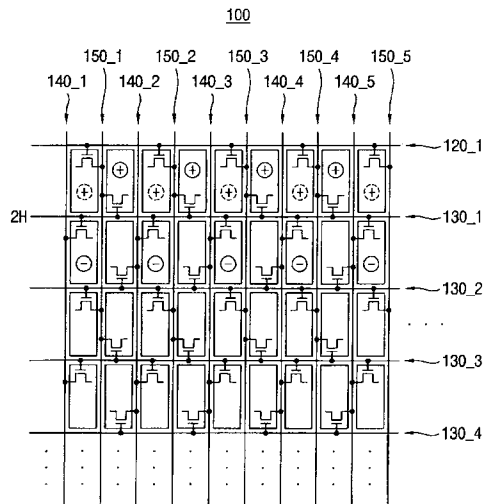
【 図 1 0 】



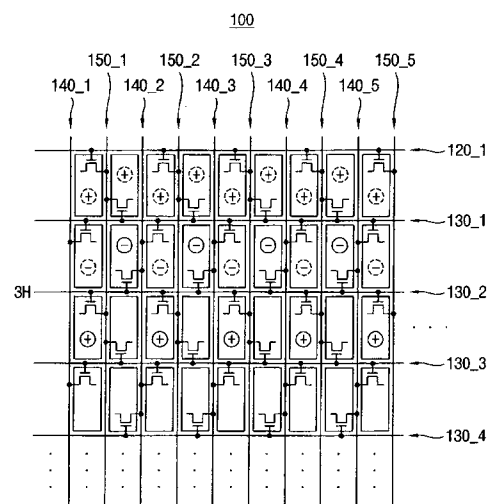
【 図 1 1 】



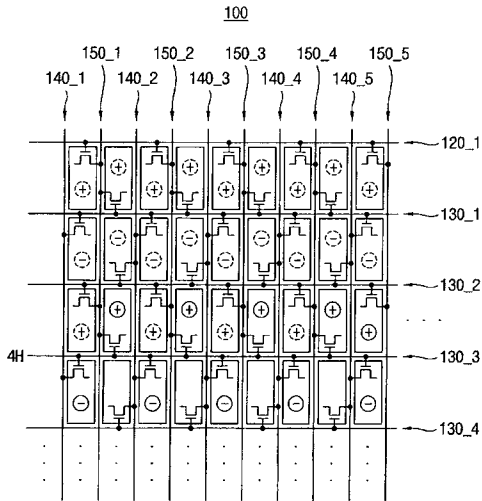
【 図 1 2 】



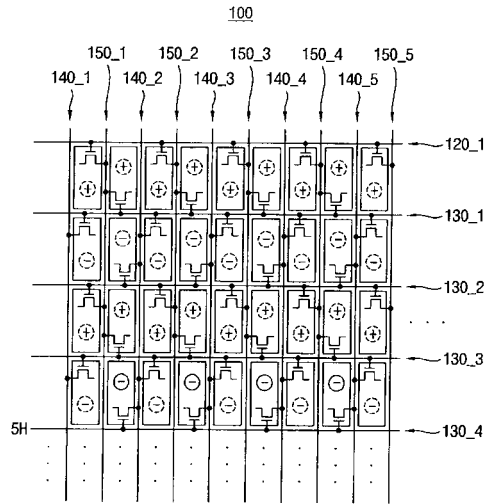
【 図 1 3 】



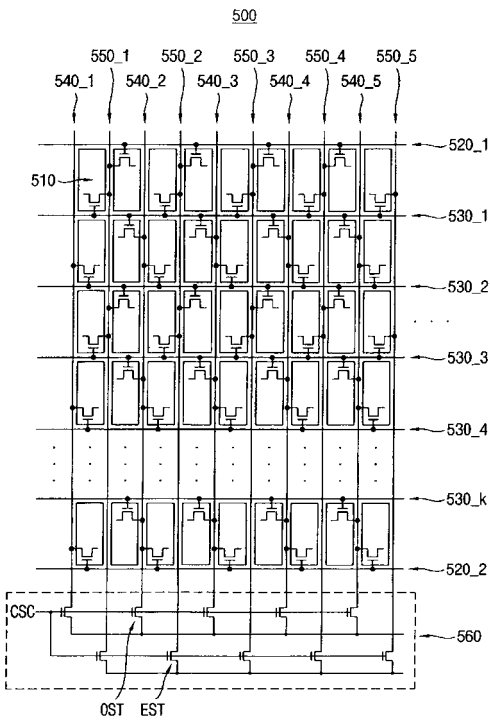
【図14】



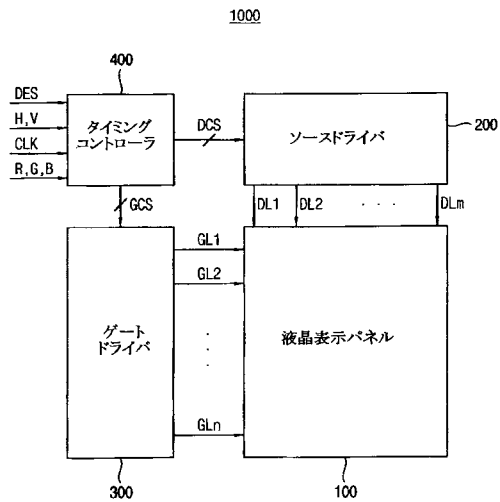
【図15】



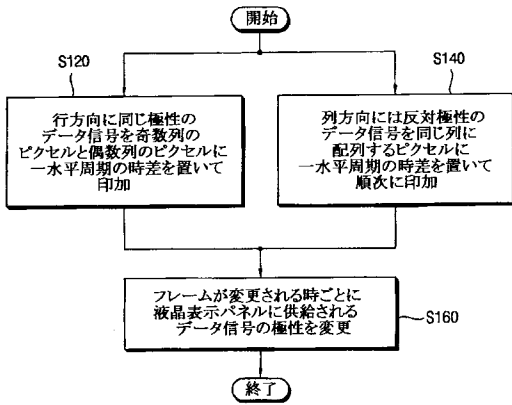
【図16】



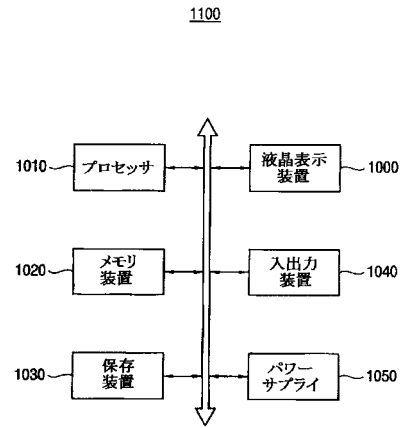
【図17】



【 図 1 8 】



【 図 1 9 】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 2 3 R	
	G 0 9 G 3/20 6 1 1 A	
	G 0 9 G 3/20 6 1 1 D	
	G 0 9 G 3/20 6 2 3 D	
	G 0 2 F 1/133 5 5 0	
	G 0 2 F 1/1368	

(72)発明者 李 スン 珪

大韓民国忠清南道牙山市湯井面鳴巖里 湯井三星トラパレスアパート201棟1701号

(72)発明者 李 東勳

大韓民国忠清南道牙山市湯井面鳴巖里 湯井三星トラパレスアパート101棟2602号

(72)発明者 金 チョル 鎬

大韓民国忠清南道天安市西北区仏堂洞 東一ハイビルアパート301棟902号

(72)発明者 朴 晋佑

大韓民国忠清南道天安市西北区聖城洞508番地

Fターム(参考) 2H092 GA28 GA30 JA24 JA37 JA41 JB04 JB13 JB22 JB31 NA01  
 NA26 PA06  
 2H193 ZA04 ZA05 ZB09 ZC04 ZC07 ZC13 ZC16 ZC20 ZC25 ZD23  
 ZF05 ZF21 ZF31 ZP03  
 5C006 AA16 AA22 AC21 AC27 AC28 AF42 AF43 BA19 BB16 BC06  
 BC22 BC23 BF01 BF08 BF15 BF34 BF43 FA23 FA33 FA47  
 5C080 AA10 BB05 CC03 DD06 DD10 DD26 EE29 EE30 FF11 GG05  
 GG12 JJ02 JJ03 JJ04 JJ06 JJ07 KK02 KK07 KK23 KK43  
 KK47

专利名称(译)	液晶显示面板，液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	<a href="#">JP2012093702A</a>	公开(公告)日	2012-05-17
申请号	JP2011051377	申请日	2011-03-09
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	李スン珪 李東勳 金チヨル鎬 朴晋佑		
发明人	李 ▲スン▼珪 李 東勳 金 ▲チヨル▼鎬 朴 晋佑		
IPC分类号	G02F1/1345 G09G3/36 G09G3/20 G02F1/133 G02F1/1368		
CPC分类号	G09G3/3614 G09G3/3648 G09G2300/0426 G09G2310/0248 G09G2320/0209 G09G2320/0247 G09G2330/023 G09G3/3659 G09G3/3688		
FI分类号	G02F1/1345 G09G3/36 G09G3/20.680.G G09G3/20.621.M G09G3/20.621.B G09G3/20.623.R G09G3/20.611.A G09G3/20.611.D G09G3/20.623.D G02F1/133.550 G02F1/1368		
F-TERM分类号	2H092/GA28 2H092/GA30 2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB04 2H092/JB13 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA26 2H092/PA06 2H193/ZA04 2H193/ZA05 2H193/ZB09 2H193/ZC04 2H193/ZC07 2H193/ZC13 2H193/ZC16 2H193/ZC20 2H193/ZC25 2H193/ZD23 2H193/ZF05 2H193/ZF21 2H193/ZF31 2H193/ZP03 5C006/AA16 5C006/AA22 5C006/AC21 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/BA19 5C006/BB16 5C006/BC06 5C006/BC22 5C006/BC23 5C006/BF01 5C006/BF08 5C006/BF15 5C006/BF34 5C006/BF43 5C006/FA23 5C006/FA33 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD10 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG05 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C080/KK02 5C080/KK07 5C080/KK23 5C080/KK43 5C080/KK47 2H192/AA24 2H192/CC01 2H192/CC22 2H192/CC62 2H192/FB07 2H192/GD61		
优先权	1020100105654 2010-10-28 KR		
其他公开文献	JP5704976B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示面板，液晶显示装置以及液晶显示装置的驱动方法。以矩阵形式布置的多个像素，像素的第一行-连接到像素的第一子栅线，以及像素的第二行-连接到像素的第二子栅线。在像素中，位于第一子栅极线和第二子栅极线之间的第二行，每个第二行与上侧相邻-第一行与下侧相邻-连接到像素的多条栅极线 一种液晶显示面板，包括：相邻的第一列-连接至像素的多条偶数数据线；以及相邻的第二列-连接至像素的多条奇数数据线。将提供。液晶显示面板可以在防止水平串扰和垂直串扰的同时有效地降低功耗。

[选型图]图1

100

