

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-22284

(P2012-22284A)

(43) 公開日 平成24年2月2日 (2012. 2. 2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H092
G09G 3/20 (2006.01)	G09G 3/20 624B	2H193
G02F 1/133 (2006.01)	G09G 3/20 624C	5C006
G02F 1/1368 (2006.01)	G09G 3/20 642D	5C080
	G09G 3/20 641E	
審査請求 未請求 請求項の数 8 O L (全 12 頁) 最終頁に続く		

(21) 出願番号	特願2010-246412 (P2010-246412)	(71) 出願人	308040351
(22) 出願日	平成22年11月2日 (2010. 11. 2)		三星モバイルディスプレイ株式会社
(31) 優先権主張番号	10-2010-0068451		Samsung Mobile Display Co., Ltd.
(32) 優先日	平成22年7月15日 (2010. 7. 15)		大韓民国京畿道龍仁市器興区農書洞山24
(33) 優先権主張国	韓国 (KR)		San #24 Nongseo-Dong, Giheung-Gu, Yongin-City, Gyeonggi-Do 446-711 Republic of KOREA
		(74) 代理人	110000981
			アイ・ピー・ディー国際特許業務法人
		(72) 発明者	金 一南
			大韓民国京畿道龍仁市器興区農書洞山24
		最終頁に続く	

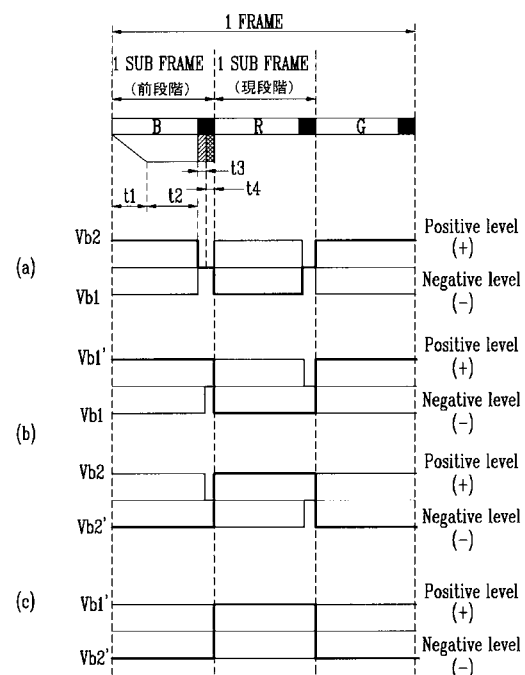
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】フィールド順次駆動方式において光が照射される時間をより長くすることが可能な液晶表示装置を提供する。

【解決手段】複数の走査線およびデータ線と、走査線およびデータ線に連結されてマトリックス形態に配列された複数の画素が含まれる液晶表示パネルと、液晶表示パネル内に備えられた複数の画素それぞれに書き込み制御信号、およびリセット信号を提供する制御信号生成部と、各画素に共通電圧を提供する共通電圧生成部と、各画素にブースティング電圧を提供するブースティング電圧生成部と、を含む液晶表示装置が提供される。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

複数の走査線およびデータ線と、
前記走査線およびデータ線に連結されてマトリックス形態に配列された複数の画素が含まれる液晶表示パネルと、
前記液晶表示パネル内に備えられた複数の画素それぞれに書込み制御信号、およびリセット信号を提供する制御信号生成部と、
前記各画素に共通電圧を提供する共通電圧生成部と、
前記各画素にブースティング電圧を提供するブースティング電圧生成部と、
を含むことを特徴とする、液晶表示装置。

10

【請求項 2】

前記各画素は、ゲート電極が走査線に連結され、ソース電極がデータ線に連結される第 1 薄膜トランジスタと、
ソース電極が第 1 薄膜トランジスタのドレイン電極に連結され、ゲート電極が書込み制御信号線に連結される第 2 薄膜トランジスタと、
ゲート電極がリセット制御信号線に連結され、ソース電極が第 2 薄膜トランジスタのドレイン電極に連結される第 3 薄膜トランジスタと、
前記第 1 薄膜トランジスタのドレイン電極と共通電圧との間に備えられるストレージキャパシタと、
第 1 電極が前記第 2 薄膜トランジスタのドレイン電極に連結される液晶キャパシタと、
第 1 電極が前記第 3 薄膜トランジスタのソース電極に連結されるブースティングキャパシタと、
を含むことを特徴とする、請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記液晶キャパシタの第 2 電極に前記共通電圧が印加され、前記ブースティングキャパシタの第 2 電極に前記ブースティング電圧が印加されることを特徴とする、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記各画素に印加される前記ブースティング電圧は、液晶表示パネルの奇数行および偶数行別に同一に印加されることを特徴とする、請求項 3 に記載の液晶表示装置。

30

【請求項 5】

前記奇数行に連結された画素には第 1 ブースティング電圧が印加され、前記偶数行に連結された画素には第 2 ブースティング電圧が印加されることを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記第 1 ブースティング電圧と前記第 2 ブースティング電圧とは、各サブフレームごとに極性が互いに異なるように印加されることを特徴とする、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記ブースティングキャパシタの第 2 電極に前記ブースティング電圧が印加され、前記液晶キャパシタの第 2 電極に位相反転された前記ブースティング電圧が印加されることを特徴とする、請求項 2 に記載の液晶表示装置。

40

【請求項 8】

前記ブースティングキャパシタの第 2 電極に前記共通電圧が印加され、前記液晶キャパシタの第 2 電極に位相反転された前記ブースティング電圧が印加されることを特徴とする、請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】**

50

【 0 0 0 1 】

本発明は、液晶表示装置に関し、特にフィールド順次 (F i e l d S e q u e n t i a l) 駆動方式の液晶表示装置に関する。

【 背景技術 】

【 0 0 0 2 】

液晶表示装置 (L i q u i d C r y s t a l D i s p l a y : L C D) は、二つの基板の間に注入されている異方性誘電率を持つ液晶物質に電界を印加し、この電界の強さを調節して外部の光源 (バックライト) から基板に透過される光の量を調節することで、所望の画像信号を得る表示装置である。

【 0 0 0 3 】

このような液晶表示装置は、携帯が簡便な平板表示装置の中で最も代表的なものであり、このうち薄膜トランジスタ (T h i n F i l m T r a n s i s t o r : T F T) をスイッチング素子として利用した T F T - L C D が主に利用されている。

【 0 0 0 4 】

液晶表示装置は、一般的に二つの基板のうち一つの基板にレッド R、グリーン G、ブルー B の 3 原色でなるカラーフィルター層を形成し、このカラーフィルター層に透過される量を調節することで所望の画像を表示する。すなわち、既存のカラーフィルター方式の液晶表示装置は、単一光源から照射される光を R、G、B カラーフィルター層に透過させるにあたって、R、G、B カラーフィルター層に透過される光の量を調節して R、G、B 色を合成することで、所望の画像を表示する。

【 0 0 0 5 】

しかし、このように単一光源と 3 色カラーフィルター層を利用して画像を表示する液晶表示装置は、R、G、B 各領域ごとにそれぞれ対応する単位画素が必要なので、黒白を表示する場合より 3 倍多い画素が必要となる。したがって、高解像度の画像を得るためには液晶表示装置パネルの精巧な製造技術が要求される。また、このような液晶表示装置は、基板に別途のカラーフィルター層を形成しなければならないような製造上の煩わしさがあり、かつカラーフィルター自体の光透過率が低いために輝度が低くなるという欠点がある。このような欠点を解消するような方案としてフィールド順次 (F i e l d S e q u e n t i a l) 駆動方式の液晶表示装置が提案された。

【 0 0 0 6 】

フィールド順次駆動方式の液晶表示装置は、R、G、B 各色の独立された光源を周期的に順次点灯し、その点灯周期に同期して各画素に対応する色信号を加えることで、フルカラー (F u l l C o l o r) の画像を得るものである。フィールド順次駆動方式を用いる場合には、一つの画素を R、G、B 単位画素に分割せずに一つの画素に R、G、B バックライトから出力される R、G、B 3 原色の光を時分割的に順次表示することによって目の残像効果を利用して画像を表示することができる。すなわち、フィールド順次駆動方式の液晶表示装置は、カラーフィルターがなく、赤色 R、緑色 G、青色 B の色を順次発光する順次バックライトを備える。

【 0 0 0 7 】

また、このようなフィールド順次駆動方式の液晶表示装置は、一般的にデジタル方式で駆動されるが、これは一つのフィールドフレームを少なくとも三つ以上のサブフレームに時分割し、それぞれのサブフレームで赤色光、緑色光および青色光を順次ディスプレイして色を表示ようになる。この時、サブフレームはそれぞれの液晶セルアレイをアドレッシングする区間、液晶セルを印加された映像信号に充電させる区間、バックライトが光を照射する区間、および液晶セルをリセットする区間に区分される。すなわち、すべてのセル (特に、最後にアドレッシングされる液晶セル) に映像信号入力が完了した後、バックライトが光を照射することができるような構造を持っている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 8 】

【特許文献１】特開２０００－１９３９３７号公報

【特許文献２】韓国公開特許第２００８－００７３９５３号公報

【特許文献３】韓国登録特許第０６８５８１９号公報

【発明の概要】

【発明が解決しようとする課題】

【０００９】

上記のような構造によって従来のフィールド順次駆動方式の場合、一つのフレームが三つのサブフレームに分けられた状態で、すべての画素に映像データを伝達する時間が必要なので、実際に明るさを表現することができる時間において制限を受けることになる。すなわち、従来のフィールド順次駆動方式の液晶表示装置は、各画素に信号を伝達（A d d r e s s i n g）し、その信号によって液晶が完全に駆動された後に光を照射しなければならないので、例えば光が照射される時間をより長くするための別途の液晶セルの構造およびその駆動方法が必要とされるという問題がある。

10

【００１０】

本発明は、上記問題に鑑みてなされたものであり、本発明の目的とするところは、フィールド順次駆動方式において光が照射される時間をより長くすることが可能な、新規かつ改良された液晶表示装置を提供することにある。

【課題を解決するための手段】

【００１１】

上記目的を達成するために、本発明のある観点によれば、複数の走査線およびデータ線と、上記走査線およびデータ線に連結されてマトリクス形態に配列された複数の画素が含まれる液晶表示パネルと、上記液晶表示パネル内に備えられた複数の画素それぞれに書込み制御信号、およびリセット信号を提供する制御信号生成部と、上記各画素に共通電圧を提供する共通電圧生成部と、上記各画素にブースティング電圧を提供するブースティング電圧生成部と、を含む液晶表示装置が提供される。

20

【００１２】

また、上記各画素は、ゲート電極が走査線に連結され、ソース電極がデータ線に連結される第１薄膜トランジスタと、ソース電極が第１薄膜トランジスタのドレイン電極に連結され、ゲート電極が書込み制御信号線に連結される第２薄膜トランジスタと、ゲート電極がリセット制御信号線に連結され、ソース電極が第２薄膜トランジスタのドレイン電極に連結される第３薄膜トランジスタと、上記第１薄膜トランジスタのドレイン電極と共通電圧との間に備えられるストレージキャパシタと、第１電極が上記第２薄膜トランジスタのドレイン電極に連結される液晶キャパシタと、第１電極が上記第３薄膜トランジスタのソース電極に連結されるブースティングキャパシタと、を含んでいてもよい。

30

【００１３】

また、上記液晶キャパシタの第２電極に上記共通電圧が印加され、上記ブースティングキャパシタの第２電極に上記ブースティング電圧が印加されてもよい。

【００１４】

また、上記各画素に印加される上記ブースティング電圧は、液晶表示パネルの奇数行および偶数行別に同一に印加されてもよい。

40

【００１５】

また、上記奇数行に連結された画素には第１ブースティング電圧が印加され、上記偶数行に連結された画素には第２ブースティング電圧が印加されてもよい。

【００１６】

また、上記第１ブースティング電圧と上記第２ブースティング電圧とは、各サブフレームごとに極性が互いに異なるように印加されてもよい。

【００１７】

また、上記ブースティングキャパシタの第２電極に上記ブースティング電圧が印加され、上記液晶キャパシタの第２電極に位相反転された上記ブースティング電圧が印加されてもよい。

50

【 0 0 1 8 】

また、上記ブースティングキャパシタの第 2 電極に上記共通電圧が印加され、上記液晶キャパシタの第 2 電極に位相反転された上記ブースティング電圧が印加されてもよい。

【 発明の効果 】

【 0 0 1 9 】

本発明によれば、フィールド順次駆動方式において光が照射される時間をより長くすることができる。

【 0 0 2 0 】

より具体的には、本発明によれば、特定色の光にあたる映像データがストレージキャパシタに格納されるうちに、前段階の異なる色の光を引き続きバックライトを介して照射し、輝度の向上を具現することができ、かつフィールド順次駆動方式に適する液晶セルの画素構造を提案することで、多様な反転駆動が可能であるという効果がある。

10

【 図面の簡単な説明 】

【 0 0 2 1 】

【 図 1 】 本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。

【 図 2 A 】 本発明の実施形態に係る画素回路の実施例の等価回路図である。

【 図 2 B 】 本発明の実施形態に係る画素回路の実施例の等価回路図である。

【 図 2 C 】 本発明の実施形態に係る画素回路の実施例の等価回路図である。

【 図 3 】 図 2 に示された画素に印加される信号のタイミングを示すタイミング図である。

【 図 4 】 本発明の実施形態に係るフィールド順次駆動方式の液晶表示装置の動作タイミング図である。

20

【 発明を実施するための形態 】

【 0 0 2 2 】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

【 0 0 2 3 】

図 1 は、本発明の実施形態に係る液晶表示装置の構成を示すブロック図である。図 1 を参照すると、本発明の実施形態に係る液晶表示装置は、液晶表示パネル 1 0 0 と、走査駆動部 2 0 0 と、データ駆動部 3 0 0 と、階調電圧発生部 4 0 0 と、タイミング制御器 5 0 0 と、R、G、B 光を出力する発光ダイオード 6 0 0 a、6 0 0 b、6 0 0 c と、光源制御器 7 0 0 とを含む。

30

【 0 0 2 4 】

また、本発明の実施形態の場合、液晶表示パネル 1 0 0 内に備えられた複数の画素 1 1 0 にそれぞれ書込み制御信号 (W 1 ~ W n)、およびリセット信号 (R 1 ~ R n) を提供する制御信号生成部 8 0 0 と、各画素 1 1 0 に共通電圧 V c o m を提供する共通電圧生成部 9 0 0 と、各画素 1 1 0 にブースティング電圧 (V b 1 または V b 2) を提供するブースティング電圧生成部 9 1 0 がさらに含まれる。ここで、本発明の実施形態に係るブースティング電圧とは、各画素における画素電圧を決定する役目を果たすものである。また、画素電圧は、データラインに印加されるデータ電圧がブースティング電圧によってブースティングされることによって最終決定される。

40

【 0 0 2 5 】

液晶表示パネル 1 0 0 は、複数の走査線 (S 1 - S n) およびデータ線 (D 1 - D m) と、これらに連結されており、行と列の形態に配列された複数の画素 1 1 0 とを含む。画素 1 1 0 は、走査線およびデータ線に連結された第 1 薄膜トランジスタ (図示せず) と、これらに連結された液晶キャパシタ C l c、ストレージキャパシタ C s t とを含み、また、本発明の実施形態の場合、液晶キャパシタに連結されるブースティングキャパシタ C b と、液晶キャパシタおよびストレージキャパシタの間に連結された第 2 薄膜トランジスタ (図示せず) と、ブースティングキャパシタに連結された第 3 薄膜トランジスタ (図示せず) とがさらに含まれて構成される。

50

【 0 0 2 6 】

液晶キャパシタ C 1 c は、各画素の画素電極（図示せず）と共通電極（図示せず）を二つの電極にして、二つの電極の間の液晶層は誘電体として機能する。画素電極は、第 1 薄膜トランジスタのドレイン電極に連結され、共通電極は共通電圧生成部 9 0 0 から提供する共通電圧 V c o m の印加を受けることができる。

【 0 0 2 7 】

また、ストレージキャパシタ C s t は、下部電極（図示せず）と画素電極が重畳されるが、下部電極は共通電極と電氣的に連結されて共通電圧 V c o m が印加されうる。ただし、本発明の実施形態の場合、液晶キャパシタ C 1 c に連結されるブースティングキャパシタ C b は、画素電極とブースティング電圧が印加されるストレージライン（図示せず）が重畳されてなるもので、ストレージラインには、上述したようにブースティング電圧生成部 9 1 0 から提供されるブースティング電圧 V b 1 または V b 2 が印加される。

10

【 0 0 2 8 】

ここで、第 2 薄膜トランジスタは、上述した制御信号生成部 8 0 0 から出力されるリセット信号（R 1 ~ R n）によってオンオフが制御され、第 3 トランジスタは、書込み制御信号（W 1 ~ W n）によってオンオフが制御されることを特徴とする。なお、画素の具体的な構成および動作については、図 3 および図 4 を参照してより詳細に説明する。

【 0 0 2 9 】

また、走査駆動部 2 0 0 は走査線（S 1 - S n）に順次走査信号を印加し、走査信号が印加された走査線にゲート電極が連結される各画素の第 1 薄膜トランジスタをターンオンさせる。

20

【 0 0 3 0 】

階調電圧発生部 4 0 0 は、R、G、B データにあたる大きさを持つ階調電圧を生成してデータ駆動部 3 0 0 に供給する。データ駆動部 3 0 0 は、階調電圧発生部 4 0 0 によって出力される階調電圧を該データ線に印加する。

【 0 0 3 1 】

タイミング制御器 5 0 0 は、外部のグラフィック制御器（図示せず）から R、G、B 映像信号（R、G、B D a t a）、およびこれの表示を制御する入力制御信号、例えば、垂直同期信号 V s y n c と水平同期信号 H y S n c などの提供を受ける。

【 0 0 3 2 】

タイミング制御器 5 0 0 は、入力映像信号（R、G、B D a t a）と入力制御信号を基礎として映像信号（R、G、B D a t a）を液晶表示パネル 1 0 0 の動作条件に合うように適切に処理してゲート制御信号 S g およびデータ制御信号 S d、光源制御信号 S b などを生成した後、ゲート制御信号 S g を走査駆動部 2 0 0 に送り出し、データ制御信号 S d をデータ駆動部 3 0 0 に送り出し、処理した映像信号（R、G、B D a t a）は階調電圧発生部 4 0 0 に送り出して光源制御信号 S b を光源制御器 7 0 0 に送り出す。

30

【 0 0 3 3 】

発光ダイオード（6 0 0 a、6 0 0 b、6 0 0 c）はそれぞれ R、G、B にあたる光を液晶表示パネル 1 0 0 に出力し、光源制御器 7 0 0 は発光ダイオード（6 0 0 a、6 0 0 b、6 0 0 c）の点灯（O N / O F F）を制御する。

40

【 0 0 3 4 】

図 2 A ~ 図 2 C は、本発明の実施形態に係る画素回路の実施例の等価回路図である。なお、説明の便宜のために図 2 A ~ 図 2 C では、n 番目の走査線 S n が m 番目のデータ線に接続された画素を例として説明する。図 2 A ~ 図 2 C を参照すると、各画素は、ゲート電極が走査線 S n に連結され、ソース電極がデータ線 D m に連結される第 1 薄膜トランジスタ T R 1 と、ソース電極が第 1 薄膜トランジスタ T R 1 のドレイン電極に連結され、ゲート電極が書込み制御信号線 W n に連結される第 2 薄膜トランジスタ T R 2 と、ゲート電極がリセット制御信号線 R n と電氣的に連結され、ソース電極が第 2 薄膜トランジスタのドレイン電極に連結される第 3 薄膜トランジスタと、第 1 薄膜トランジスタ T R 1 のドレイン電極と共通電圧 V c o m との間に備えられるストレージキャパシタ C s t とを含んで構

50

成される。

【0035】

また、それぞれの画素回路の実施例では図示されたように液晶キャパシタ C_{1c} およびブースティングキャパシタ V_b がさらに備えられるが、液晶キャパシタ C_{1c} およびブースティングキャパシタ V_b に印加される電圧が図2A～図2Cに示された画素回路の実施例ごとに異なる。

【0036】

まず、図2Aに示された画素回路の実施例の場合、液晶キャパシタ C_{1c} は、第2薄膜トランジスタ T_{R2} のドレイン電極と共通電圧 V_{com} との間に備えられ、ブースティングキャパシタ C_b は第3薄膜トランジスタ T_{R3} のソース電極とブースティング電圧(V_{b1} または V_{b2})の間に備えられる。すなわち、図2Aの画素回路の実施例では液晶キャパシタ C_{1c} の第2電極に印加される電圧が第1電圧源、すなわち、共通電圧 V_{com} であり、ブースティングキャパシタ C_b の第2電極に印加される電圧が第2電圧源、すなわち、ブースティング電圧(V_{b1} または V_{b2})になるのである。このとき、各画素に印加されるブースティング電圧(V_{b1} 、 V_{b2})は、奇数および偶数行別に同一に印加されることを特徴とし、奇数行に連結された画素には第1ブースティング電圧 V_{b1} が印加され、偶数行に連結された画素には第2ブースティング電圧 V_{b2} が印加される。

10

【0037】

次に、図2Bに示された画素回路の実施例では、ブースティングキャパシタ C_b は図2Aと同様に、第3薄膜トランジスタ T_{R3} のソース電極とブースティング電圧(V_{b1} または V_{b2})の間に備えられるが、液晶キャパシタ C_{1c} の第2電極に共通電圧 V_{com} でない位相反転されたブースティング電圧($V_{b1'}$ または $V_{b2'}$)が印加されることを特徴とする。

20

【0038】

最後に、図2Cに示された画素回路の実施例では、ブースティングキャパシタ C_b の第2電極には第1電圧源、すなわち、共通電圧 V_{com} が印加されて、液晶キャパシタ C_{1c} の第2電極には位相反転されたブースティング電圧($V_{b1'}$ または $V_{b2'}$)が印加されることを特徴とする。

【0039】

図3は、図2A～図2Cに示された画素回路に印加される信号のタイミングを示すタイミング図である。ただし、図3では図2A～図2Cの各画素回路の実施例別に異なるように印加される共通電圧およびブースティング電圧を除いた信号のタイミングのみに対して説明する。以下、図2A～図2Cおよび図3を参照して本発明の実施形態に係る各画素(画素回路)の動作について説明する。

30

【0040】

まず、フレーム開始信号 V_{sync} によってR、G、B光の中で一つを開始するためのサブフレーム開始信号(V_{sub_sync})が開始される。一番目の行の画素に印加されるべき映像データが用意され、一番目の行の走査信号 S_1 が活性化される。

【0041】

一番目の行のゲート信号 S_1 に応じて一番目の行に電氣的に連結された各画素の第1薄膜トランジスタ T_{R1} が'ON'状態になることで、映像データはストレージキャパシタ C_{st} に格納される。同じ方法で順次に最後のゲート信号 S_n が活性化されれば、液晶表示パネルにあるすべての画素のストレージキャパシタ C_{st} に映像信号の送信が完了される。

40

【0042】

次に、液晶表示パネルに備えられたすべての画素の液晶を同時または順次にリセットするようになる。ここで、液晶をリセットするということは画素電極に残されている電荷を共通電極へ流し送ることを意味し、等価回路的には各画素の第3薄膜トランジスタ T_{R3} にリセット信号 R を印加してこれを'ON'させることを意味する。

【0043】

50

最後に、液晶表示パネルにあるすべての画素に書込み制御信号Wを印加すれば、第2薄膜トランジスタTR2が'ON'になりつつ、ストレージキャパシタCstに格納されていた映像信号が液晶キャパシタC1cおよびブースティングキャパシタCbに送信されるようになる。すなわち、ストレージキャパシタCstに格納されたそれぞれの映像信号が各画素の液晶キャパシタC1cに伝達された以後、該当される色相のバックライトが点灯されることで使用者の目に正確な映像を示すことができるようになる。

【0044】

しかし、ストレージキャパシタCstに格納された電圧が書込み制御信号Wの印加によって液晶キャパシタC1cおよびブースティングキャパシタCbに伝達されるとき、電圧降下が発生されるという問題があり、このような電圧降下によって正確な階調表現ができないという短所がある。

10

【0045】

そこで、本発明の実施形態ではこのような短所を解消するために、ブースティングキャパシタCbにブースティング電圧を印加するか、または液晶キャパシタC1cに位相が反転されたブースティング電圧を印加することで、ストレージキャパシタCstに格納された電圧伝達るとき発生される電圧降下を補償することができるということを特徴とする。上記電圧降下が補償されることによって、本発明の実施形態に係る液晶表示装置は、フィールド順次駆動方式において光が照射される時間をより長くすることができる。

【0046】

図4は、本発明の実施形態に係るフィールド順次駆動方式の液晶表示装置の動作タイミング図である。ただし、図4では前の図2A～図2Cの実施例に対応してそれぞれ異なるように印加される共通電圧Vcom、ブースティング電圧(Vb1、Vb2)、位相反転されたブースティング電圧(Vb1'、Vb2')のタイミング図を含めて説明する。

20

【0047】

さらに、図4は一つの実施形態としてR光を照射するためのタイミングについて説明する。なお、残りのG光およびB光をも同一のタイミングによって照射される。また図4に例示されたフィールド順次駆動方式の液晶表示装置は、R、G、B光の手順で順次照射されるという仮定下で説明する。

【0048】

まず、't1'アドレッシング時間の間、各走査線を順次アドレッシングしながら各走査線と電気的に連結された各画素のストレージキャパシタCstにR光に該当する映像データを入力する。次に't2'ホールド時間は、最後のゲートラインと電気的に連結された画素のストレージキャパシタに映像データが書き込まれる時間と前段階の光(図4ではB光)を十分に照射するためにバックライトを'ON'させる時間の間隔である。't2'ホールド時間の最小間隔は、最後のゲートラインと電気的に連結された画素のストレージキャパシタに映像データが書き込まれる時間になり、最大時間は設計によって変わることがある。

30

【0049】

以後、't2'ホールド時間が経った後、液晶表示パネルのすべての画素を't3'リセット時間の間リセットさせる。このとき't3'リセット開始前にB光のバックライトの照射を終了するようになる。次に、液晶表示パネルのすべての画素に対して't4'書込み時間の間、R光映像データで書き込まれるようになる。このとき、各画素のストレージキャパシタCstに蓄積された電荷が液晶キャパシタC1cおよびブースティングキャパシタCbに送信されるようになり、't4'書込み時間後にR光にあたるバックライトが光を照射することでR光の照射が始まる。

40

【0050】

しかし、上述したようにストレージキャパシタCstに格納された電圧が書込み制御信号(W1～Wn)の印加によって液晶キャパシタC1cおよびブースティングキャパシタCbに伝達されるとき、電圧降下が発生されるという問題があり、このような電圧降下によって正確な階調表現にならないことがあるという短所がある。

50

【0051】

そこで、本発明の実施形態に係る画素回路の第1実施例では、図2Aおよび図4の(a)波形を参照すれば、't4'書込み時間後にブースティング電圧(Vb1またはVb2)を印加することで短所を解消することができる。すなわち、ライン反転(line inversion)駆動方式で駆動されることを仮定するとき、奇数番目の行に陽(+)(Positive level)のデータが印加される場合であれば、奇数番目の行にはすべて同一に陽(+)の値を持つ第1ブースティング電圧Vb1が各画素のブースティングキャパシタCbの第2電極に印加されて液晶キャパシタClcに格納される画素電圧が一定にブースティングされることで、電圧降下による問題を補償できるようになるのである。

10

【0052】

同様に、偶数番目の行に陰(-)(Negative level)のデータが印加される場合であれば、偶数番目の行にはすべて同一に陰(-)の値を持つ第2ブースティング電圧Vb2が各画素のブースティングキャパシタCbの第2電極に印加されて液晶キャパシタClcに格納される画素電圧が一定にブースティングされることで、電圧降下による問題を補償できるようになる。ただし、ブースティング電圧(Vb1、Vb2)は、示されたように't1'アドレッシング時間および't2'ホールド時間に対応して印加されることが望ましく、共通電圧Vcomは図示されたようにDC電圧に印加されうる。

【0053】

また、本発明の実施形態に係る画素回路の第2実施例では、図2Bおよび図4の(b)波形を参照すれば、本発明の実施形態に係る画素回路の第1実施例と比較すると、より小さいデータ電圧を利用して液晶に印加される画素電圧をさらに大きくするためのもので、位相が反転されたブースティング電圧(Vb1'、Vb2')が液晶キャパシタClcの第2電極に印加されることを特徴とする。すなわち、液晶キャパシタに格納される画素電圧の電圧範囲を最大化するために、ライン反転駆動方式で駆動されることを仮定するとき、奇数番目の行に陽(+)のデータが印加される場合であれば、奇数番目の行にはすべて同じく陽(+)の値を持つ第1ブースティング電圧Vb1が各画素のブースティングキャパシタCbの第2電極に印加され、反対に位相が反転された、すなわち、陰(-)の値を持つ第1'ブースティング電圧Vb1'が液晶キャパシタClcの第2電極に印加されることで、電圧降下による問題を補償することができるようになる。ただし、位相反転されたブースティング電圧(Vb1'、Vb2')は、図示されたように't3'リセット時間および't4'書込み時間に対しても印加されることが可能である。

20

30

【0054】

また、本発明の実施形態に係る画素回路の第3実施例では、図2Cおよび図4の(c)波形を参照すれば、本発明の実施形態に係る画素回路の第1、2実施例と比較すると、位相が反転されたブースティング電圧(Vb1'、Vb2')が液晶キャパシタClcの第2電極に印加され、ブースティングキャパシタCbの第2電極には共通電圧Vcomが印加されることを特徴とする。すなわち、ライン反転駆動方式で駆動されることを仮定するとき、奇数番目の行に陽(+)のデータが印加される場合であれば、奇数番目の行にはすべて同一に陰(-)の値を持つ位相反転された第1ブースティング電圧Vb1'が液晶キャパシタClcの第2電極に印加されることで、電圧降下による問題を補償することができるようになる。ただし、位相反転されたブースティング電圧(Vb1'、Vb2')は図示されたように't3'リセット時間および't4'書込み時間に対しても印加されることが可能である。

40

【0055】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されないことは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

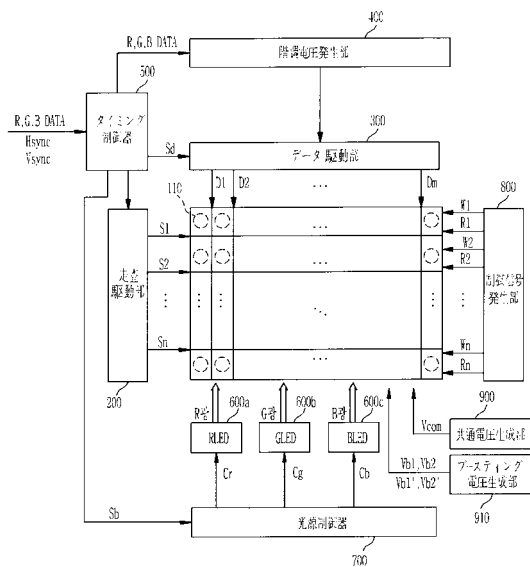
【符号の説明】

50

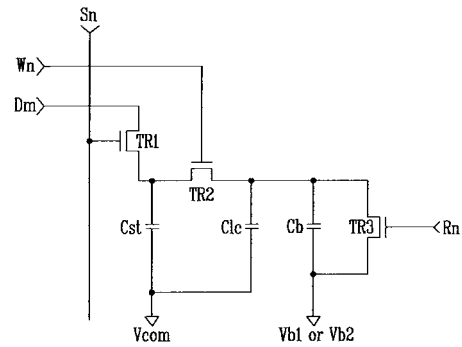
【 0 0 5 6 】

- 1 0 0 液晶表示パネル
- 2 0 0 走査駆動部
- 3 0 0 データ駆動部
- 4 0 0 階調電圧発生部
- 5 0 0 タイミング制御器
- 6 0 0 a、6 0 0 b、6 0 0 c 発光ダイオード
- 7 0 0 光源制御器

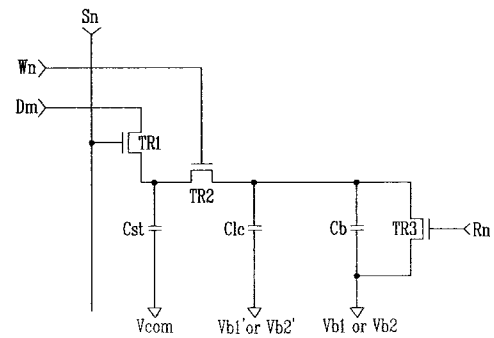
【 図 1 】



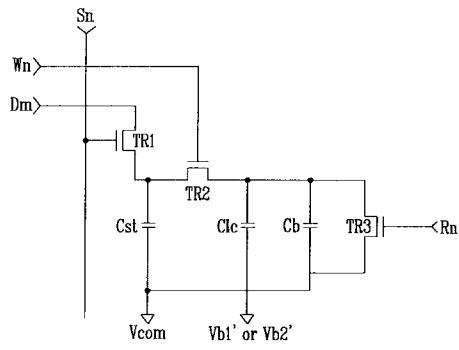
【 図 2 A 】



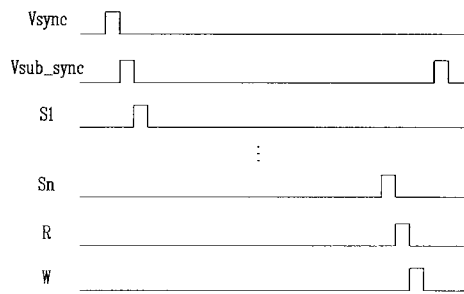
【 図 2 B 】



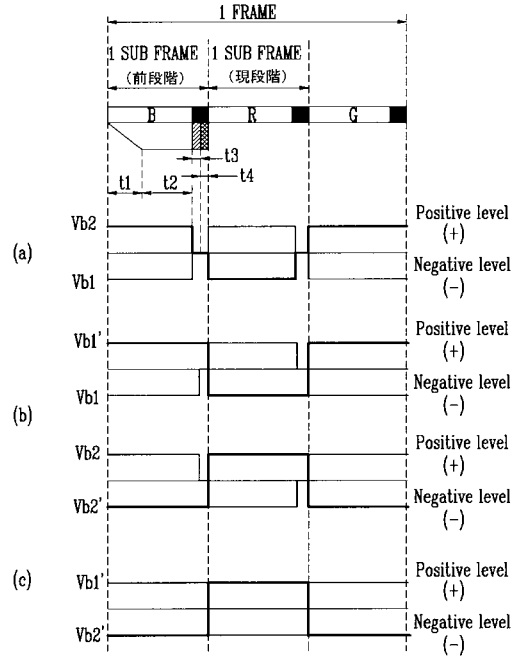
【図 2 C】



【図 3】



【図 4】



フロントページの続き

(51) Int.Cl. F I テーマコード (参考)

G 0 9 G 3/20 6 2 1 B
 G 0 2 F 1/133 5 1 0
 G 0 2 F 1/133 5 3 5
 G 0 2 F 1/133 5 5 0
 G 0 2 F 1/1368

(72)発明者 朴 源▲サン▼

大韓民国京畿道龍仁市器興区農書洞山 2 4

(72)発明者 金 敏佑

大韓民国京畿道龍仁市器興区農書洞山 2 4

(72)発明者 金 在經

大韓民国京畿道龍仁市器興区農書洞山 2 4

(72)発明者 任 董▲フン▼

大韓民国京畿道龍仁市器興区農書洞山 2 4

F ターム(参考) 2H092 JA24 JB42 JB62 NA01 PA06 PA13

2H193 ZA04 ZA05 ZA19 ZB09 ZC04 ZC16 ZG02 ZG14 ZG27 ZG34
 ZG57

5C006 AA22 AC21 AC25 AC26 BC11 FA56

5C080 AA10 BB05 CC03 DD01 EE28 EE30 FF09 JJ02 JJ03 JJ04

专利名称(译)	液晶表示装置		
公开(公告)号	JP2012022284A	公开(公告)日	2012-02-02
申请号	JP2010246412	申请日	2010-11-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星移动显示的股票会社		
[标]发明人	金一南 朴源サン 金敏佑 金在經 任董フン		
发明人	金 一南 朴 源▲サン▼ 金 敏佑 金 在經 任 董▲フン▼		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/1368		
CPC分类号	G09G3/3648 G09G3/3413 G09G3/3614 G09G3/3655 G09G2300/0842 G09G2300/0876 G09G2310/0235 G09G2310/061 G09G2310/08 G09G2320/0252		
FI分类号	G09G3/36 G09G3/20.624.B G09G3/20.624.C G09G3/20.642.D G09G3/20.641.E G09G3/20.621.B G02F1/133.510 G02F1/133.535 G02F1/133.550 G02F1/1368		
F-TERM分类号	2H092/JA24 2H092/JB42 2H092/JB62 2H092/NA01 2H092/PA06 2H092/PA13 2H193/ZA04 2H193/ZA05 2H193/ZA19 2H193/ZB09 2H193/ZC04 2H193/ZC16 2H193/ZG02 2H193/ZG14 2H193/ZG27 2H193/ZG34 2H193/ZG57 5C006/AA22 5C006/AC21 5C006/AC25 5C006/AC26 5C006/BC11 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/EE28 5C080/EE30 5C080/FF09 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H192/AA24 2H192/CB22 2H192/DA12 2H192/GD47 2H192/GD61		
优先权	1020100068451 2010-07-15 KR		
其他公开文献	JP5694739B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，利用该液晶显示装置可以在场序驱动系统中进一步延长光照射时间。解决方案：本发明提供一种具有多条扫描线 and 数据的液晶显示装置线，包括以矩阵方式排列的多个像素的液晶显示面板，连接到扫描线 and 数据线，控制信号产生部分，用于向设置在液晶显示面板中的多个像素提供写入控制信号复位信号，用于向像素提供公共电压的公共电压产生部分，以及用于向像素提供升压电压的升压电压产生部分。

