

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-186484

(P2011-186484A)

(43) 公開日 平成23年9月22日(2011.9.22)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1368 (2006.01)	GO2F 1/1368	2H048
GO2B 5/20 (2006.01)	GO2B 5/20 1O1	2H092
GO2F 1/1339 (2006.01)	GO2F 1/1339 5O0	2H189

審査請求 有 請求項の数 25 O L (全 54 頁)

(21) 出願番号	特願2011-90187 (P2011-90187)	(71) 出願人	390019839
(22) 出願日	平成23年4月14日 (2011.4.14)		三星電子株式会社
(62) 分割の表示	特願2000-302953 (P2000-302953) の分割		Samsung Electronics Co., Ltd.
原出願日	平成12年10月2日 (2000.10.2)		大韓民国京畿道水原市靈通区梅灘洞416 416, Maetan-dong, Yeongtong-gu, Suwon-si, Gyeonggi-do, Republic of Korea
(31) 優先権主張番号	1999P42108	(74) 代理人	100121382
(32) 優先日	平成11年9月30日 (1999.9.30)		弁理士 山下 託嗣
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100094145
(31) 優先権主張番号	1999P62915		弁理士 小野 由己男
(32) 優先日	平成11年12月27日 (1999.12.27)	(74) 代理人	100106367
(33) 優先権主張国	韓国 (KR)		弁理士 稲積 朋子
(31) 優先権主張番号	2000P52182		
(32) 優先日	平成12年9月4日 (2000.9.4)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

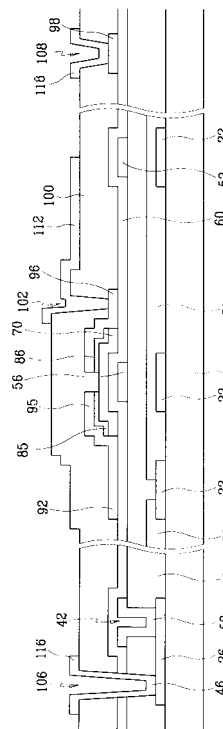
(54) 【発明の名称】 液晶表示装置用薄膜トランジスタ基板及びその製造方法

(57) 【要約】

【課題】誤整列を少なくすることができると共に開口率を確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供する。

【解決手段】液晶表示装置用薄膜トランジスタ基板は、絶縁基板の上に形成されているデータ配線と、画素に形成されている赤、緑、青のカラーフィルターと、データ配線及びカラーフィルターを覆う絶縁膜と、データ線と交差して画素を定義するゲート線及びゲート線に連結されたゲート電極を含むゲート配線と、ゲート配線を覆っており絶縁膜と共にデータ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、ゲート電極のゲート絶縁膜の上部に形成されている半導体層パターンと、第1接触孔を通じてデータ線と連結されているソース用電極とゲート電極を中心にしてソース用電極と分離されて対向するドレイン用電極とドレイン用電極と連結されており画素に形成されている画素電極とを含む画素配線を含む。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

絶縁基板の上に形成されているデータ線を含むデータ配線と、
前記基板の上部の画素に形成されている赤、緑、青のカラーフィルターと、
前記データ配線及び前記カラーフィルターを覆う絶縁膜と、
前記絶縁膜の上部に形成されており、前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、
前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第 1 接触孔を有するゲート絶縁膜と、
前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、
前記半導体層パターンの上部に形成されており、前記第 1 接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線と、
を含む液晶表示装置用薄膜トランジスタ基板。

10

【請求項 2】

前記赤、緑、青のカラーフィルターの端部は、前記データ線の端部を覆っていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 3】

前記絶縁膜は有機絶縁物質からなることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

20

【請求項 4】

前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、

前記ゲート絶縁膜及び前記絶縁膜は前記ゲートパッド及び前記データパッドを露出させる第 2 接触孔及び第 3 接触孔を有しており、

前記第 2 接触孔及び第 3 接触孔を通じて前記ゲートパッド及び前記データパッドと連結され前記画素電極と同一の層で形成されている補助ゲートパッド及び補助データパッドをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

30

【請求項 5】

前記データ配線と同一の層で形成されている第 1 補助ゲートパッドをさらに含み、

前記ゲート絶縁膜及び前記絶縁膜は前記第 1 補助ゲートパッドをそれぞれ露出させる第 2 接触孔及び第 3 接触孔と前記データパッドを露出させる第 4 接触孔とを有しており、

前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受け、前記第 2 接触孔を通じて前記第 1 補助ゲートパッドと連結されているゲートパッドをさらに含み、前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、

前記第 3 接触孔及び第 4 接触孔を通じて前記第 1 補助ゲートパッド及び前記データパッドと連結され前記画素電極と同一の層で形成されている第 2 補助ゲートパッド及び補助データパッドをさらに含むことを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

40

【請求項 6】

前記データ配線と同一の層で形成されており、前記半導体層パターンまたは前記ゲート配線に対応する部分に位置する光遮断膜をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 7】

少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されている保護膜をさらに含むことを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

50

【請求項 8】

前記保護膜の上部に形成されている間隔維持材をさらに含むことを特徴とする請求項 7 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 9】

前記間隔維持材は感光性有機絶縁物質からなることを特徴とする請求項 8 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 10】

前記間隔維持材は黒い色顔料を含むことを特徴とする請求項 9 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 11】

前記半導体層パターンは二重層構造で形成されていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 12】

前記二重層構造の半導体層パターンは、第 1 非晶質ケイ素膜と、前記第 1 非晶質ケイ素膜の上に位置し第 1 非晶質ケイ素膜のバンドギャップより低い第 2 非晶質ケイ素膜とを含むことを特徴とする請求項 11 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 13】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び上部ゲート絶縁膜を含む二重層構造で形成されていることを特徴とする請求項 1 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 14】

前記上部及び下部ゲート絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つからなることを特徴とする請求項 13 に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項 15】

第 1 絶縁基板の上に形成され一方向にのびているデータ線を含むデータ配線と、前記第 1 基板の上部の画素に形成されている赤、緑、青のカラーフィルターと、前記データ配線及び前記カラーフィルターを覆う絶縁膜と、前記絶縁膜の上部に形成されており前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第 1 接触孔を有するゲート絶縁膜と、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、前記半導体層パターンの上部に形成されており前記第 1 接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線とを含む下部絶縁基板と、

前記第 1 絶縁基板と対向する第 2 絶縁基板の上部に形成されている共通電極を含む上部絶縁基板と、
を含む液晶表示装置。

【請求項 16】

少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されており、前記第 1 基板及び前記第 2 基板を支持する間隔維持材をさらに含むことを特徴とする請求項 15 に記載の液晶表示装置。

【請求項 17】

前記間隔維持材は黒い色顔料を含む感光性有機絶縁物質からなることを特徴とする請求項 16 に記載の液晶表示装置。

【請求項 18】

ゲート線とデータ線とが交差して多数個の画素領域を定義し、多数個の画素領域に前記ゲート線及びデータ線に電氣的に連結される薄膜トランジスタと画素電極が形成されている薄膜トランジスタ基板において、

前記薄膜トランジスタの半導体層はバンドギャップが互いに異なる二重層構造の非晶質

10

20

30

40

50

ケイ素膜からなる薄膜トランジスタ基板。

【請求項 19】

前記二重層構造の半導体層は、前記ゲート絶縁膜の上に位置する第 1 非晶質ケイ素膜と、前記第 1 非晶質ケイ素膜の上に位置し前記第 1 非晶質ケイ素膜よりバンドギャップが低い第 2 非晶質ケイ素膜とからなることを特徴とする請求項 18 に記載の薄膜トランジスタ基板。

【請求項 20】

互いに交差して画素を定義するゲート線及びデータ線と、前記画素に形成されている画素電極及び前記ゲート線及びデータ線と前記画素電極とを電氣的に連結する薄膜トランジスタを含む薄膜トランジスタ基板において、

10

前記薄膜トランジスタの一構成をなすゲート絶縁膜は上部及び下部絶縁膜の二重構造で形成される薄膜トランジスタ基板。

【請求項 21】

前記上部及び下部絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つであることを特徴とする請求項 20 に記載の薄膜トランジスタ基板。

【請求項 22】

絶縁基板の上にデータ線を含むデータ配線を形成する段階と、
前記基板の上部に赤、緑、青のカラーフィルタを形成する段階と、
前記データ配線及び前記カラーフィルタを覆う絶縁膜を形成する段階と、
前記絶縁膜の上部にゲート線及びゲート電極を含むゲート配線を形成する段階と、
前記絶縁膜の上部に前記ゲート配線を覆うゲート絶縁膜を形成する段階と、
前記ゲート絶縁膜の上に半導体層パターンを形成すると共に前記ゲート絶縁膜及び前記絶縁膜に前記データ線の一部を露出させる第 1 接触孔を形成する段階と、
前記半導体層パターンの上に互いに分離されて形成されており同一の層で形成されているソース用電極及びドレーン用電極と、前記ドレーン用電極と連結された画素電極を含む画素配線を形成する段階と、
を含む液晶表示装置用薄膜トランジスタ基板の製造方法。

20

【請求項 23】

前記半導体パターンは二重層構造で形成することを特徴とする請求項 22 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

30

【請求項 24】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び前記下部ゲート絶縁膜の上部に形成されている上部ゲート絶縁膜を含む二重層構造で形成することを特徴とする請求項 22 に記載の液晶表示装置用薄膜トランジスタ基板の製造方法。

【請求項 25】

絶縁基板の上にデータ線を含むデータ配線を形成する段階と、
前記基板の上部に赤、緑、青のカラーフィルタを形成する段階と、
前記データ配線及び前記カラーフィルタを覆う絶縁膜を形成する段階と、
前記絶縁膜をパターンニングして前記データ線を露出させる第 1 接触孔を形成する段階と、
前記絶縁膜の上部にゲート線及び前記ゲート線と連結されているゲートパッドを含むゲート配線を形成する段階と、
前記絶縁膜の上部に前記ゲート配線を覆うゲート絶縁膜を形成する段階と、
前記ゲート絶縁膜の上に半導体層パターンを形成すると共に前記第 1 接触孔を通じて前記データ線を露出させる段階と、
前記半導体層パターンの上部に抵抗性接触層パターンを形成する段階と、
前記接触層パターンの上に互いに分離されて形成されており同一の層で形成されたソース用電極及びドレーン用電極と、前記ドレーン用電極と連結された画素電極を含む画素配線とを形成する段階と、
を含む液晶表示装置用薄膜トランジスタ基板の製造方法。

40

50

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は液晶表示装置用薄膜トランジスタ基板及びその製造方法に関する。

【背景技術】**【0002】**

液晶表示装置は現在最も広く使用されている平板表示装置のうちのひとつであって、電極が形成されている二枚の基板とその間に挿入されている液晶層とからなり、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節して画像を表示する装置である。

10

【0003】

液晶表示装置のうちで現在主に使用されるものは二つの基板に電極がそれぞれ形成されており電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置であり、二つの基板のうちのひとつには薄膜トランジスタ及び画素電極が形成されており、他の基板にはカラーフィルタ及びブラックマトリックス (black matrix) が形成されているものが一般的に使用される。

【0004】

このような液晶表示装置の製造方法で薄膜トランジスタが形成されている基板は一般に感光膜パターンを用いた写真エッチング工程を通じて製造される。写真エッチング工程で多層の薄膜パターンを形成する時に、層間に誤整列 (misalign) が発生する場合には表示特性が低下するという問題点がある。このような問題点を解決するためには最下部に不透明な薄膜からなる整列キーを形成することが考えられる。

20

【0005】

一方、このような液晶表示装置の輝度を向上させるためにはパネルの高い開口率を確保することが重要な課題である。しかしながら、このような液晶表示装置では、薄膜トランジスタの開口率を減少させるいくつかの問題を内包している。第1に、画素電極とデータ線との間のカップリング効果により発生する寄生容量を考慮する時、画素電極とデータ線との間の距離を確保する必要がある。第2に、液晶表示装置の2つのパネルの整列を考慮する時、ブラックマトリックスの線幅を大きくする必要がある。このような問題点を解決するためにデータ線と画素電極との間に低い誘電率を有する有機絶縁物質を位置させたり、カラーフィルタを薄膜トランジスタと同一の基板に形成する方法などが提示されている。

30

【発明の概要】**【発明が解決しようとする課題】****【0006】**

しかし、液晶表示装置の製造方法において、後者の場合には高コストの薄膜トランジスタ製造工程以後に低コストのカラーフィルタ製造工程を実行するが、カラーフィルタ工程での不良発生が最終的な歩留まりに悪影響を及ぼすようになるので製造費用を増加させることがある。また、前者の場合にはゲート線と画素電極との間に形成される維持容量を十分に確保することができないという問題点がある。

40

【0007】

本発明が達成しようとする技術的課題は、誤整列を最少化することができると共に開口率を確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【0008】

本発明が達成しようとする他の技術的課題は、歩留まりを向上させることができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【0009】

また、本発明が達成しようとする他の技術的課題は、液晶表示装置用薄膜トランジスタ基板の製造工程を単純化することである。

50

【 0 0 1 0 】

また、本発明が達成しようとするその他の技術的課題は、開口率を確保し歩留まりを向上させることができると共に寄生容量を最少化し維持容量を十分に確保することができる液晶表示装置用薄膜トランジスタ基板及びその製造方法を提供することである。

【課題を解決するための手段】

【 0 0 1 1 】

このような課題を達成するために、絶縁基板の上に形成されているデータ線を含むデータ配線と、前記基板の上部の画素に形成されている赤、緑、青のカラーフィルタと、前記データ配線及び前記カラーフィルタを覆う絶縁膜と、前記絶縁膜の上部に形成されており、前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、前記半導体層パターンの上部に形成されており、前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線とを含む液晶表示装置用薄膜トランジスタ基板を提供する。

10

【 0 0 1 2 】

ここで、前記赤、緑、青のカラーフィルタの端部は、前記データ線の端部を覆っていることが好ましい。

20

【 0 0 1 3 】

また、前記絶縁膜は有機絶縁物質からなることが好ましい。

【 0 0 1 4 】

前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受けるゲートパッドをさらに含み、前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、前記ゲート絶縁膜及び前記絶縁膜は前記ゲートパッド及び前記データパッドを露出させる第2接触孔及び第3接触孔を有しており、前記第2接触孔及び第3接触孔を通じて前記ゲートパッド及び前記データパッドと連結され前記画素電極と同一の層で形成されている補助ゲートパッド及び補助データパッドをさらに含むことが好ましい。

30

【 0 0 1 5 】

前記データ配線と同一の層で形成されている第1補助ゲートパッドをさらに含み、前記ゲート絶縁膜及び前記絶縁膜は前記第1補助ゲートパッドをそれぞれ露出させる第2接触孔及び第3接触孔と前記データパッドを露出させる第4接触孔とを有しており、前記ゲート配線は前記ゲート線に連結されて外部から信号の伝達を受け、前記第2接触孔を通じて前記第1補助ゲートパッドと連結されているゲートパッドをさらに含み、前記データ配線は前記データ線に連結されて外部から信号の伝達を受けるデータパッドをさらに含み、前記第3接触孔及び第4接触孔を通じて前記第1補助ゲートパッド及び前記データパッドと連結され前記画素電極と同一の層で形成されている第2補助ゲートパッド及び補助データパッドをさらに含むことがさらに好ましい。

40

【 0 0 1 6 】

前記データ配線と同一の層で形成されており、前記半導体層パターンまたは前記ゲート配線に対応する部分に位置する光遮断膜をさらに含むが好ましい。

【 0 0 1 7 】

少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されている保護膜をさらに含むことが好ましい。

【 0 0 1 8 】

前記保護膜の上部に形成されている間隔維持材をさらに含むことが好ましい。

【 0 0 1 9 】

50

前記間隔維持材は感光性有機絶縁物質からなることが好ましい。

【0020】

前記間隔維持材は黒い色顔料を含むことが好ましい。

【0021】

前記半導体層パターンは二重層構造で形成されていることが好ましい。

【0022】

前記二重層構造の半導体層パターンは、第1非晶質ケイ素膜と、前記第1非晶質ケイ素膜の上に位置し第1非晶質ケイ素膜のバンドギャップより低い第2非晶質ケイ素膜とを含むことが好ましい。

【0023】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び上部ゲート絶縁膜を含む二重層構造で形成されていることが好ましい。

【0024】

前記上部及び下部ゲート絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つからなることが好ましい。

【0025】

本発明の他の観点による液晶表示装置は、第1絶縁基板の上に形成され一方向にのびているデータ線を含むデータ配線と、前記第1基板の上部の画素に形成されている赤、緑、青のカラーフィルタと、前記データ配線及び前記カラーフィルタを覆う絶縁膜と、前記絶縁膜の上部に形成されており前記データ線と交差して前記画素を定義するゲート線及び前記ゲート線に連結されたゲート電極を含むゲート配線と、前記絶縁膜の上部に形成されて前記ゲート配線を覆っており前記絶縁膜と共に前記データ線の一部を露出させる第1接触孔を有するゲート絶縁膜と、前記ゲート電極の前記ゲート絶縁膜の上部に形成されている半導体層パターンと、前記半導体層パターンの上部に形成されており前記第1接触孔を通じて前記データ線と連結されているソース用電極と前記ゲート電極を中心にして前記ソース用電極と分離されて対向するドレーン用電極と前記ドレーン用電極と連結されており前記画素に形成されている画素電極とを含む画素配線とを含む下部絶縁基板と、前記第1絶縁基板と対向する第2絶縁基板の上部に形成されている共通電極を含む上部絶縁基板とを含む。

【0026】

ここで、少なくとも前記ソース用電極と前記ドレーン用電極との間の前記半導体層パターンの上部に形成されており、前記第1基板及び前記第2基板を支持する間隔維持材をさらに含むことが好ましい。

【0027】

前記間隔維持材は黒い色顔料を含む感光性有機絶縁物質からなることが好ましい。

【0028】

本発明の他の観点による薄膜トランジスタ基板は、ゲート線とデータ線とが交差して多数個の画素領域を定義し、多数個の画素領域に前記ゲート線及びデータ線に電氣的に連結される薄膜トランジスタと画素電極が形成されている薄膜トランジスタ基板において、前記薄膜トランジスタの半導体層はバンドギャップが互いに異なる二重層構造の非晶質ケイ素膜からなることを特徴とする。

【0029】

ここで、前記二重層構造の半導体層は、前記ゲート絶縁膜の上に位置する第1非晶質ケイ素膜と、前記第1非晶質ケイ素膜の上に位置し前記第1非晶質ケイ素膜よりバンドギャップが低い第2非晶質ケイ素膜とからなることが好ましい。

【0030】

本発明のさらに他の観点による薄膜トランジスタ基板は、互いに交差して画素を定義するゲート線及びデータ線と、前記画素に形成されている画素電極及び前記ゲート線及びデータ線と前記画素電極とを電氣的に連結する薄膜トランジスタとを含む薄膜トランジスタ基板において、前記薄膜トランジスタの一構成をなすゲート絶縁膜は上部及び下部絶縁膜

10

20

30

40

50

の二重構造で形成される。

【0031】

ここで、前記上部及び下部絶縁膜は、有機絶縁膜、非晶質酸化ケイ素、非晶質窒化ケイ素のうちの一つであることが好ましい。

【0032】

本発明に係る液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板の上にデータ線を含むデータ配線を形成する段階と、前記基板の上部に赤、緑、青のカラーフィルターを形成する段階と、前記データ配線及び前記カラーフィルターを覆う絶縁膜を形成する段階と、前記絶縁膜の上部にゲート線及びゲート電極を含むゲート配線を形成する段階と、前記絶縁膜の上部に前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上に半導体層パターンを形成すると共に前記ゲート絶縁膜及び前記絶縁膜に前記データ線の一部を露出させる第1接触孔を形成する段階と、前記半導体層パターンの上に互いに分離されて形成されており同一の層で形成されているソース用電極及びドレーン用電極と、前記ドレーン用電極と連結された画素電極を含む画素配線を形成する段階とを含む。

10

【0033】

ここで、前記半導体パターンは二重層構造で形成することが好ましい。

【0034】

前記ゲート絶縁膜は、下部ゲート絶縁膜及び前記下部ゲート絶縁膜の上部に形成されている上部ゲート絶縁膜を含む二重層構造で形成することが好ましい。

20

【0035】

本発明の他の観点による液晶表示装置用薄膜トランジスタ基板の製造方法は、絶縁基板の上にデータ線を含むデータ配線を形成する段階と、前記基板の上部に赤、緑、青のカラーフィルターを形成する段階と、前記データ配線及び前記カラーフィルターを覆う絶縁膜を形成する段階と、前記絶縁膜をパターンングして前記データ線を露出させる第1接触孔を形成する段階と、前記絶縁膜の上部にゲート線及び前記ゲート線と連結されているゲートパッドを含むゲート配線を形成する段階と、前記絶縁膜の上部に前記ゲート配線を覆うゲート絶縁膜を形成する段階と、前記ゲート絶縁膜の上に半導体層パターンを形成すると共に前記第1接触孔を通じて前記データ線を露出させる段階と、前記半導体層パターンの上部に抵抗性接触層パターンを形成する段階と、前記接触層パターンの上に互いに分離されて形成されており同一の層で形成されたソース用電極及びドレーン用電極と、前記ドレーン用電極と連結された画素電極を含む画素配線とを形成する段階とを含む。

30

【発明の効果】

【0036】

このように、本発明の実施例による液晶表示装置用薄膜トランジスタ基板及びその製造方法ではブラックマトリックスまたはカラーフィルターを形成する時に整列キーを形成することによって以後に形成される薄膜の整列を正確に行うことができる。また、薄膜トランジスタよりカラーフィルター及びブラックマトリックスを先に形成しデータ線と画素電極との間に有機絶縁膜を形成することによって開口率を確保することができる。また、ブラックマトリックスと同一の層で共通配線とパッドを形成することによって共通信号の遅延を少なくすることができ、低抵抗の配線を有することができるので大面積でも画質の均一度を確保して画質の特性を向上させることができる。また、カラーフィルターと薄膜トランジスタアレイの製造工程をそれぞれ別途の製造ラインで進行することができるので製造効率性を極大化することができる。

40

【0037】

また、配線をブラックマトリックスとして活用し半導体層と接触孔を共に形成することによって製造費用を低減することができる。またデータ配線と画素電極及びゲート配線が十分に絶縁されているのでこれらの間で発生する寄生容量を少なくすることができ、薄膜トランジスタの上下部に別途の光遮断膜を設置することができるので光漏れ電流を少なくすることができ、ゲート電極の大きさを小さくして薄膜トランジスタの寄生容量を少なく

50

することができるので大面積でも画質の均一度を確保して画質の特性を向上させることができる。また、二重にゲート絶縁膜または半導体層を形成することによって低温工程下でもTFT特性を確保することができる薄膜トランジスタ基板を製作することができる。

【0038】

また、本発明の実施例のようにカラーフィルタとブラックマトリックスを下部基板に形成することによって基板の厚さを薄くすることができるだけでなくプラスチックに置き換えることができ、低温工程を用いた薄膜トランジスタ基板の製造が可能なので下部基板もプラスチックに置き換えることができる。

【図面の簡単な説明】

【0039】

10

【図1】図1は、本発明の実施例による液晶表示装置用薄膜トランジスタ基板を製造するための基板を領域を区分して示した図面である。

【図2】図2は、本発明の実施例によって一つの液晶表示装置用薄膜トランジスタ基板に形成された素子及び配線を概略的に示した配置図である。

【図3】図3は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の配置図であって、単位画素及びパッド部を示した図面である。

【図4】図4は、図3に示した薄膜トランジスタ基板をIV-IV'線に沿って切断して示した断面図である。

【図5】図5は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の製造工程を示した配置図である。

20

【図6】図6は、図5の断面図である。

【図7】図7は、薄膜トランジスタ基板の画面表示部及び周辺部を示した図面である。

【図8】図8は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図5の次の段階を示した図面である。

【図9】図9は、図8の断面図である。

【図10】図10は、図7の次の段階での薄膜トランジスタ基板の画面表示部及び周辺部を示した図面である。

【図11】図11は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図8の次の段階を示した図面である。

【図12】図12は、図11の断面図である。

30

【図13】図13は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図11の次の段階を示した図面である。

【図14】図14は、図13の断面図である。

【図15】図15は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図13の次の段階を示した図面である。

【図16】図16は、図15の断面図である。

【図17】図17は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図15の次の段階を示した図面である。

【図18】図18は、図17の断面図である。

【図19】図19は、本発明の実施例によって製造する薄膜トランジスタ基板の配置図であって、図17の次の段階を示した図面である。

40

【図20】図20は、図19の断面図である。

【図21】図21は、本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配置図である。

【図22】図22は、図21の断面図である。

【図23】図23は、図21の断面図である。

【図24】図24は、本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板を製造する過程を示した配置図である。

【図25】図25は、図24の断面図である。

【図26】図26は、図24の断面図である。

50

【図 27】図 27 は、本発明の第 2 実施例によって製造する薄膜トランジスタ基板の配置図である。

【図 28】図 28 は、図 27 の断面図である。

【図 29】図 29 は、図 27 の断面図である。

【図 30】図 30 は、図 27 の断面図であって、図 28 C の次の段階での断面図である。

【図 31】図 31 は、図 27 の断面図であって、図 29 の次の段階での断面図である。

【図 32】図 32 は、図 30 及び図 31 の次の段階での薄膜トランジスタ基板の配置図である。

【図 33】図 33 は、図 32 の断面図である。

【図 34】図 34 は、図 32 の断面図である。

【図 35】図 35 は、図 32 の断面図であって、図 33 の次の段階を工程順序に従って示したものである。

【図 36】図 36 は、図 32 の断面図であって、図 34 の次の段階を工程順序に従って示したものである。

【図 37】図 37 は、図 32 の断面図であって、図 33 の次の段階を工程順序に従って示したものである。

【図 38】図 38 は、図 32 の断面図であって、図 34 の次の段階を工程順序に従って示したものである。

【図 39】図 39 は、図 32 の断面図であって、図 33 の次の段階を工程順序に従って示したものである。

【図 40】図 40 は、図 32 の断面図であって、図 34 の次の段階を工程順序に従って示したものである。

【図 41】図 41 は、図 39 及び図 40 の次の段階での薄膜トランジスタ基板の配置図である。

【図 42】図 42 は、図 41 の断面図である。

【図 43】図 43 は、図 41 の断面図である。

【図 44】図 44 は、本発明の第 3 実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 45】図 45 は、図 44 に示した薄膜トランジスタ基板の断面図である。

【図 46】図 46 は、本発明の第 3 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 1 段階での薄膜トランジスタ基板の配置図である。

【図 47】図 47 は、図 46 の断面図である。

【図 48】図 48 は、本発明の実施例によって製造する第 2 段階での薄膜トランジスタ基板の配置図である。

【図 49】図 49 は、図 48 の断面図である。

【図 50】図 50 は、本発明の実施例によって製造する第 3 段階での薄膜トランジスタ基板の配置図である。

【図 51】図 51 は、図 50 の断面図である。

【図 52】図 52 は、本発明の実施例によって製造する第 4 段階での薄膜トランジスタ基板の配置図である。

【図 53】図 53 は、図 52 の断面図である。

【図 54】図 54 は、図 52 の断面図であって、図 51 の次の段階を示したものである。

【図 55】図 55 は、本発明の他の実施例によって製造する第 4 段階での薄膜トランジスタ基板の断面図である。

【図 56】図 56 は、本発明の他の実施例によって製造する第 4 段階での薄膜トランジスタ基板の断面図である。

【図 57】図 57 は、本発明の実施例によって製造する第 5 段階での薄膜トランジスタ基板の配置図である。

【図 58】図 58 は、図 57 の断面図である。

【図 59】図 59 は、本発明の第 4 実施例による液晶表示装置用薄膜トランジスタ基板の

10

20

30

40

50

構造を概略的に示した配置図である。

【図 6 0】図 6 0 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板の配置図である。

【図 6 1】図 6 1 は、図 6 0 に示した薄膜トランジスタ基板の断面図である。

【図 6 2】図 6 2 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 1 段階での薄膜トランジスタ基板の配置図である。

【図 6 3】図 6 3 は、図 6 2 の断面図である。

【図 6 4】図 6 4 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 2 段階での薄膜トランジスタ基板の配置図である。

【図 6 5】図 6 5 は、図 6 4 の断面図である。

【図 6 6】図 6 6 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 3 段階での薄膜トランジスタ基板の配置図である。

【図 6 7】図 6 7 は、図 6 6 の断面図である。

【図 6 8】図 6 8 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 4 段階での薄膜トランジスタ基板の配置図である。

【図 6 9】図 6 9 は、図 6 8 の断面図である。

【図 7 0】図 7 0 は、本発明の第 5 実施例による液晶表示装置用薄膜トランジスタ基板を製造する第 5 段階での薄膜トランジスタ基板の配置図である。

【図 7 1】図 7 1 は、図 7 0 の断面図である。

【図 7 2】図 7 2 は、工程条件に応ずるカラーフィルターの色別透過率変化を示したグラフである。

【図 7 3】図 7 3 は、本発明の実験例でカラーフィルター表面を観察した写真である。

【図 7 4】図 7 4 は、本発明の実験例によるゲート絶縁膜の蒸着温度による薄膜トランジスタの特性を示したグラフである。

【図 7 5】図 7 5 は、本発明の第 6 実施例による薄膜トランジスタ基板の配置図である。

【図 7 6】図 7 6 は、図 7 5 に示した薄膜トランジスタ基板の断面図である。

【図 7 7】図 7 7 は、本発明の第 7 実施例による薄膜トランジスタ基板の配置図である。

【図 7 8】図 7 8 は、図 7 7 に示した薄膜トランジスタ基板の断面図である。

【発明を実施するための形態】

【0040】

以下、添付図面に基づいて本発明の実施例による液晶表示装置用薄膜トランジスタ基板及びその製造方法について本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。

【0041】

まず、本発明の製造方法では薄膜トランジスタよりカラーフィルターを先に形成し、カラーフィルターの下部に画素対応の開口部を有するバックマトリックス (back matrix) を形成する。また、カラーフィルターまたはブラックマトリックスを形成する工程で製造工程時の層間整列のための整列キーを形成する。

【0042】

まず、図 1 乃至図 4 に基づいて本発明の実施例による薄膜トランジスタ基板の構造について詳細に説明する。

【0043】

図 1 に示されているように、一つの絶縁基板に同時に多数の液晶表示装置用パネル領域が形成される。例えば、図 1 のように、1 つのガラス基板 10 に 6 個の液晶表示装置用パネル領域 110、120、130、140、150、160 が形成され、形成されるパネルが薄膜トランジスタパネルである場合、パネル領域 110、120、130、140、150、160 は多数の画素からなる画面表示部 119、129、139、149、159、169 と周辺部 112、122、132、142、152、162 とを含む。画面表示部 119、129、139、149、159、169 には主に薄膜トランジスタ、配線及び画素電極などが行列の形態に反復して配置され、周辺部 115、125、135、1

10

20

30

40

50

４５、１５５、１６５には駆動素子と連結される要素、即ち、パッド及びその他の画素電極と対向する共通電極に伝達される共通信号を外部から受信するためのパッドと共通信号の遅延を最少化するための共通信号線を含む共通配線などが配置される。

【００４４】

しかし、このような液晶表示装置用薄膜トランジスタ基板は多層の薄膜パターンを形成するためにマスクを利用した数回の写真エッチング工程によって形成される。この時、多層の薄膜パターンは層間に正確な整列が行われなければならない、層間の整列を正確にするためには不透明膜からなる整列キー（align key）が必要であり、このような整列キーは基板１０の外郭部１１に配置される。

【００４５】

図２は図１の一つのパネル領域に形成された液晶表示装置用薄膜トランジスタ基板の配置を概略的に示した配置図である。

【００４６】

図２に示されているように、線１で囲まれた画面表示部には多数の薄膜トランジスタ３とそれぞれの薄膜トランジスタ３に電氣的に連結されている画素電極１１２とゲート線５２及びデータ線９２を含む配線などが形成されており、ゲート線５２及びデータ線９２で囲まれた画素に対応する開口部を有するブラックマトリックス２２が形成されている。この時、画面表示部の端部から漏洩する光を完全に遮断するため、ブラックマトリックス２２が画面表示部の境界線１まで覆うように十分に広く形成するのが好ましい。画面表示部の外側の周辺部にはゲート線５２の端に電氣的に連結されたゲートパッド２６とデータ線９２の端に連結されたデータパッド９８とが配置されている。また、画面表示部の外側の周縁には共通信号線２５が形成されており、共通信号線２５には外部から共通信号の伝達を受けて共通信号線２５に伝達する共通パッド２７が連結されており、共通パッド２７は画面表示部の外側の周辺部に形成されている。共通配線２５、２７を画面表示部１の外側に形成しブラックマトリックス２２の横部と同様にブラックマトリックス２２の縦部を画面表示部の境界線１まで覆うように形成することもできる。一方、線２で囲まれた周辺部の外側である外郭部には整列キー２９が形成されている。

【００４７】

ここで、整列キー２９は図１の外郭部１１の角部にそれぞれ形成されるのが好ましく、共通信号線２５はゲートパッド２６が形成された一つの辺を除いた周辺部１１５、１２５、１３５、１４５、１５５、１６５の周囲に形成されるのが好ましく、これについては以後に詳細に説明する。

【００４８】

図３及び図４は図２の画面表示部の薄膜トランジスタと画素電極及び配線と周辺部のパッドを拡大して示したものであって、図３は配置図であり、図４は図３のⅣ-Ⅳ'線に沿って切断して示した断面図である。

【００４９】

まず、下部絶縁基板１０の上部に銅系列またはアルミニウム系列あるいはクロムまたはモリブデン系列あるいは窒化クロムまたは窒化モリブデンなどを含む単一膜または多層膜からなるブラックマトリックス２２が形成されている。ブラックマトリックス２２はマトリックス形態の画素に対応して開口部を有する網形態で形成されており、画素と画素の間から漏洩する光を遮断するように構成される。このブラックマトリックス２２は、以後に形成される薄膜トランジスタの半導体層７０に入射する光を遮断するために変形された構成とすることもできる。一方、ブラックマトリックス２２と同一の層には、以後に形成される画素電極１１２と対向して液晶分子を駆動するための電気場を形成する共通信号線２５と、共通信号線２５に接続され、外部回路からの共通信号を共通信号線２５に伝達する共通パッド２７（図２参照）が形成されている。また、ブラックマトリックス２２と同一の層には製造工程時の層間の整列を正確に調整するための整列キー２９（図２参照）が形成されており、以後に形成されるゲート配線５２、５６に走査信号またはゲート信号を外部から伝達するためのゲートパッド２６が形成されている。もちろん、本発明の実施例で

は示されていないが、ゲートパッド 26 と同様にブラックマトリックス 22 と同一の層には以後に形成されるデータ線 92 に外部から画像信号を伝達するためのデータパッドを形成することができる。

【0050】

ここで、共通配線 25、27 は基板 10 の周囲の周辺部 115、125、135、145、155、165 (図 1 参照) の周囲に形成して画面表示部 119、129、139、149、159、169 の周囲の外側から漏洩する光を遮断するようにし、低抵抗を有する銅系列、アルミニウム系列または銀系列の導電物質で形成して共通信号の遅延を防止することができる。また、以後に形成される画素配線 112、116、118 が ITO (indium tin oxide) または IZO (indium zinc oxide) であることを考慮してこれらとの接触特性が良い物質で形成するのが好ましい。

10

【0051】

下部絶縁基板 10 の上部画素には端部がブラックマトリックス 22 を覆う赤 (R)、緑 (G)、青 (B) のカラーフィルター 31、32、33 がそれぞれ形成されている。ここで、カラーフィルター 31、32、33 はブラックマトリックス 22 の上部で互いに重なるように形成してもよく、350 以上の薄膜トランジスタ製造温度によって色特性が変わらない物質を使用するのが好ましい。

【0052】

ブラックマトリックス 22、共通配線 25、27 (図 2 参照) 及びゲートパッド 26 とカラーフィルター 31、32、33 の上には BCB (bisbenzocyclobutene) または PFCB (perfluorocyclobutene) などのように 3.0 以下の低い誘電率と 300 以上の耐熱性を有する物質からなり、平坦化されている有機絶縁膜 40 が形成されている。有機絶縁膜 40 にはゲートパッド 26 を露出させる接触孔 42、46 がそれぞれ形成されている。

20

【0053】

有機絶縁膜 40 の上部にはアルミニウム (Al) またはアルミニウム合金 (Al alloy)、モリブデン (Mo) またはモリブデン - タングステン (MoW) 合金、クロム (Cr)、タンタル (Ta)、銅 (Cu) または銅合金 (Cu alloy) などの金属あるいは導電体からなるゲート配線が形成されている。ゲート配線は横方向にのびており、接触孔 42 を通じてゲートパッド 26 と連結されている走査信号線またはゲート線 52 及び薄膜トランジスタのゲート電極 56 を含む。ここで、ゲート線 52 は後述する画素電極 112 と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極 112 とゲート線 52 との重畳によって発生する維持容量が十分でない場合には維持容量用配線を追加的に形成することもできる。

30

【0054】

ゲート配線 52、56 は低抵抗を有する銅系列、アルミニウム系列または銀系列などの単一膜で形成できるが、二重層または三重層で形成することもできる。特に、外部からの走査信号の伝達を受けるためのゲートパッド 26 がゲート配線 52、56 と異なる層に形成されているためパッド部の接触特性を考慮しなくてもよいので、抵抗が小さい物質の単一膜で形成するのが容易である。

40

【0055】

有機絶縁膜 40 の上には窒化ケイ素 (SiN_x) などからなるゲート絶縁膜 60 がゲート配線 52、56 を覆っており、ゲート電極 56 のゲート絶縁膜 60 の上部には水素化非晶質ケイ素 (hydrogenated amorphous silicon) などの半導体からなる半導体層 70 が島形態で形成されている。半導体層 70 の上には燐 (P) などの n 型不純物で高濃度でドーピングされている非晶質ケイ素または微細結晶化されたケイ素または金属シリサイドなどを含む抵抗性接触層 (ohmic contact layer) 85、86 がゲート電極 56 を中心にして分離されて形成されている。

【0056】

ゲート絶縁膜 60 及び抵抗性接触層 85、86 の上には低抵抗を有するアルミニウム系

50

列、銅系列または銀系列の導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されているデータ線 9 2、データ線 9 2 の一端に連結されて外部からの画像信号の印加を受けるデータパッド 9 8、そしてデータ線 9 2 と連結されており抵抗性接触層 8 5 の上に位置するソース電極 9 5 及びデータ線部 9 2、9 5、9 8 と分離されておりゲート電極 5 6 に対してソース電極 9 5 の反対側の抵抗性接触層 8 6 の上部に位置する薄膜トランジスタのドレーン電極 9 6 を含む。

【0057】

データ配線 9 2、9 5、9 6、9 8 もゲート配線 5 2、5 6 と同様に低抵抗を有する導電物質の単一層で形成できるが、二重層または三重層で形成されることもできる。もちろん、二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成することが好ましく、データパッド 9 8 をゲートパッド 2 6 と同一の層で形成する場合には他の物質との接触特性を考慮せずに抵抗が小さい導電物質の単一膜で形成することが好ましい。

10

【0058】

データ配線 9 2、9 5、9 6、9 8 の上には保護膜 1 0 0 が形成されており、保護膜 1 0 0 はドレーン電極 9 6 及びデータパッド 9 8 を露出させる接触孔 1 0 2、1 0 8 を有している。また、ゲート絶縁膜 6 0 と共にゲートパッド 2 6 を露出させる接触孔 1 0 6 を有している。保護膜 1 0 0 は窒化ケイ素あるいはアクリル系などの有機絶縁物質から形成することができる。

【0059】

20

保護膜 1 0 0 の上には薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極 1 1 2 が形成されている。画素電極 1 1 2 は I T O (indium tin oxide) または I Z O (indium zinc oxide) などの透明な導電物質からなり、接触孔 1 0 2 を通じてドレーン電極 9 6 と物理的・電氣的に連結されて画像信号の伝達を受ける。また、画素電極 1 1 2 は隣接するゲート線 5 2 及びデータ線 9 2 と重なって開口率を高めているが、重ならないこともある。一方、ゲートパッド 2 6 及びデータパッド 9 8 の上には接触孔 1 0 6、1 0 8 を通じてそれぞれこれらと連結される補助ゲートパッド 1 1 6 及び補助データパッド 1 1 8 が形成されており、これらはパッド 2 6、9 8 と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって、必須なものではなく、これらの適用如何は選択的である。

30

【0060】

ここでは画素電極 8 2 の材料の例として透明な I T O または I Z O をあげたが、反射型液晶表示装置の場合には不透明な導電物質を使用しても関係ない。

【0061】

このような本発明の実施例による液晶表示装置ではデータ線 9 2 と画素電極 1 1 2 との間にはゲート絶縁膜 6 0 と低い誘電率を有する保護膜 1 0 0 とが形成されていて、これらの間で発生するカップリング容量を最小化することができるので表示装置の特性を向上させることができると共にこれらの間に間隔をおく必要がないので開口率を最大限確保することができる。

【0062】

40

以下、本発明の実施例による液晶表示装置用基板の製造方法について図 5 乃至図 2 0 と前述の図 1 乃至図 4 に基づいて詳細に説明する。

【0063】

まず、図 5 乃至図 6 に示されているように、導電物質をスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、下部絶縁基板 1 0 の上にブラックマトリクス 2 2 を形成する。

【0064】

この時、図 7 に示されているように、基板 1 0 の周辺部 1 1 5、1 2 5、1 3 5、1 4 5、1 5 5、1 6 5 (図 1 参照) の周囲に共通信号線 2 5 及び共通パッド 2 7 を含む共通配線とゲートパッド 2 6 とを形成することができ、外郭部 1 1 (図 1 参照) に整列キー 2

50

9を形成する。

【0065】

このように、ブラックマトリックス22を形成すると共に整列キー29を形成すると、以後に形成するゲート配線52、56またはデータ配線92、95、96などのような薄膜を誤整列無しで正確に形成することができる。

【0066】

ここで、導電物質はアルミニウムまたはアルミニウム合金、銅または銅合金あるいは銀系列などのように低抵抗を有する導電物質またはITOとの接触特性が優れたクロムまたはモリブデンまたはチタニウムまたは反射度が低い窒化クロムなどを含む多層膜で形成するのが好ましい。

10

【0067】

もちろん、ここでデータパッドを追加的に形成することができ、以後に形成するカラーフィルター31、32、33を整列するための整列キー、基板10を完成した後に切断するための切断用整列キーまたは液晶表示装置の二つの基板の間に注入されている液晶物質を封印するための封印材を整列するための整列キーなどを追加的に形成することもできる。

【0068】

次いで、図8及び図9に示されているように、赤、緑、青の顔料を含む感光性物質を順次に塗布しマスクを利用した写真工程でパターンングして赤、緑、青のカラーフィルター31、32、33を順次に形成する。この時、感光性物質は350以上の温度でも色特性が変わらない耐熱性物質を使用するのが好ましく、赤、緑、青のカラーフィルター31、32、33は三枚のマスクを使用して形成するが、製造費用を節減するために一つのマスクを移動しながら使用して形成することもできる。また、レーザー転写法(laser transcription)またはプリント(print)法を利用するとマスクを使用しないで形成することができ、製造費用を軽減することもできる。この時、図面に示されているように、赤、緑、青のカラーフィルター31、32、33の端部はブラックマトリックス22と重なるように形成するのが好ましい。

20

【0069】

この時、図10に示されているように、カラーフィルター31、32、33を形成する時、整列キー29がカラーフィルター用感光性物質によって覆われないようにシャドーマスク500を使用する。

30

【0070】

一方、ブラックマトリックス22を形成する工程で整列キー29を形成しない場合には、図10に示されているように、カラーフィルター用感光性物質を利用して多数の整列キー39を形成することができる。

【0071】

次いで、図11及び図12に示されているように、下部絶縁基板10の上部に350以上の耐熱特性と平坦化特性が優れた有機物質を利用して有機絶縁膜40を形成する。このような有機物質にはBCBまたはPFCBなどがある。その後、マスクを利用した写真エッチング工程でゲートパッド26を露出させる接触孔42、46を形成し、乾式エッチングを用いる。この時、共通配線25、27を露出させる接触孔も共に形成し、有機絶縁膜40を感光性物質で形成する場合には写真工程のみでも接触孔を形成することができる。もちろん、ゲートパッド26及び共通配線25、27を形成しない場合には有機絶縁膜40をパターンングしなくてもよく、データパッドもブラックマトリックス22と同一の層で形成する場合にはデータパッドを露出させる接触孔も共に形成する。

40

【0072】

次いで、図13及び図14に示されているように、アルミニウムまたはアルミニウム合金、銅または銅合金あるいは銀系列などのように低抵抗を有するゲート配線用導電物質を順次にスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、基板10の上に接触孔42を通じてゲートパッド26と連結さ

50

れるゲート線 5 2 及びゲート電極 5 6 を含むゲート配線を形成する。この時、ゲート配線 5 2、5 6 を形成するための写真エッチング工程で前で形成した整列キー 2 9 または 3 9 を用いてマスクを正確に整列させるためにはゲート配線用導電物質が整列キー 2 9 または 3 9 が形成されている部分には積層されないようにしなければならない。このためにはシャドーマスク 5 0 0 を用いて整列キー 2 9 または 3 9 が形成されている部分を図 1 0 のように覆った後、ゲート配線用導電物質を積層する。これによって写真工程でゲート配線を形成するためのマスクを正確に整列キー 2 9 または 3 9 を用いて整列することができる。この時、ゲート配線 5 2、5 6 は、図 1 3 及び図 1 4 に示されているように、ブラックマトリックス 2 2 の横部の内側に形成するのが好ましい。

【0073】

一方、シャドーマスク 5 0 0 を使用しない場合にはゲート配線用導電物質を積層し外郭部 1 1 (図 1 参照) に形成されている整列キー 2 9 または 3 9 が露出されるようにゲート配線用導電物質を選択的にエッチングして除去した後、整列キー 2 9、3 9 を用いてマスクを整列した後、ゲート配線用導電物質をパターニングしてゲート配線 5 2、5 6 を形成することもできる。また、外郭部 1 1 (図 1 参照) に平坦化されている有機絶縁膜 4 0 を除去して整列キー 2 9 または 3 9 を露出させることでゲート配線用導電物質を積層した時に整列キー 2 9 または 3 9 による段差が形成されるようにした後、レーザーを照射して段差による位置情報を得てマスクを整列してゲート配線 5 2、5 6 を形成することができる。また、ゲート配線用導電物質を積層した後、基板 1 0 の下部でレーザーを照射して整列キーの位置情報を正確に得てこれに基づいてマスクを整列してゲート配線を形成することもできる。

【0074】

ここでは、前述のように、以後に画素配線 1 1 2、1 1 6、1 1 8 を I T O (indium tin oxide) で形成しても、ゲートパッド 2 6 がゲート配線 5 2、5 6 と異なる層に形成されるため、ゲート配線 5 2、5 6 をアルミニウムまたはアルミニウム合金のように低抵抗導電物質のみの単一膜で形成することができる。従って、多層膜で形成する場合の多数のエッチング条件を適用してゲート配線 5 2、5 6 を形成する場合より製造工程を単純化することができる。もちろん、ゲートパッド 2 6 とゲート配線 5 2、5 6 とを同一の層で形成する場合には低抵抗を有する導電物質と I T O または I Z O との接触特性が良い導電物質からなる二重膜で形成するのが好ましい。

【0075】

その後、図 1 5 及び図 1 6 に示されているように、ゲート絶縁膜 6 0、半導体層 7 0、抵抗性接触層 8 0 を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターニングしてゲート電極 2 6 と対向するゲート絶縁膜 6 0 の上部に島形態の半導体層 7 0 及び抵抗性接触層 8 0 を形成する。

【0076】

その後、図 1 7 乃至図 1 8 に示されているように、モリブデンまたはモリブデン合金あるいはクロムを積層した後、マスクを利用した写真工程でパターニングしてゲート線 5 2 と交差してマトリックス形態の画素を定義するデータ線 9 2、データ線 9 2 と連結されてゲート電極 5 6 の上部まで延長されているソース電極 9 5、データ線 9 2 の一端に連結されているデータパッド 9 8 及びソース電極 9 5 と分離されておりゲート電極 5 6 を中心にしてソース電極 9 5 と対向するドレーン電極 9 6 を含むデータ配線を形成する。

【0077】

次いで、データ配線 9 2、9 5、9 6、9 8 で覆われないドーピングされた非晶質ケイ素層パターン 8 0 をエッチングしてゲート電極 5 6 を中心にして両側に分離させる一方、両側のドーピングされた非晶質ケイ素層 8 5、8 6 の間の半導体層パターン 7 0 を露出させる。

【0078】

次いで、図 1 9 及び図 2 0 に示されているように、窒化ケイ素または有機絶縁膜からなる保護膜 1 0 0 を積層した後、マスクを利用した写真エッチング工程でゲート絶縁膜 6 0

10

20

30

40

50

と共に乾式エッチングでパターニングして、ゲートパッド 26、ドレイン電極 96 及びデータパッド 98 を露出させる接触孔 106、102、108 を形成する。この時、共通配線 25、27 を露出させる接触孔を形成することができる。

【0079】

その後、図 3 及び図 4 に示されているように、ITO 膜を積層しマスクを利用したパターニングを実施して接触孔 102 を通じてドレイン電極 96 と連結される画素電極 112 と、接触孔 106、108 を通じてゲートパッド 26 及びデータパッド 98 とそれぞれ連結される補助ゲートパッド 116 及び補助データパッド 118 をそれぞれ形成する。

【0080】

一方、下部絶縁基板 10 と対向する上部絶縁基板（図示しない）には上部に ITO または IZO または銀合金の導電物質を積層して共通電極を形成する。

【0081】

このような本発明の実施例による液晶表示装置の製造方法では、前述のように、ブラックマトリクス 22 またはカラーフィルタ 31、32、33 を形成する時に整列キー 29、39 を形成することによって、以後に形成されるゲート配線またはデータ配線などの薄膜を正確に整列して形成することができる。また、下部基板 10 の上部にカラーフィルタ 31、32、33 及びブラックマトリクス 22 を薄膜トランジスタと共に形成することによって下部基板と上部基板の整列誤差を考慮しなくてもよいので開口率を向上させることができる。

【0082】

また、本発明による製造方法では低単価工程であるカラーフィルタ 31、32、33 を薄膜トランジスタより先に形成することによってカラーフィルタ工程での不良発生が最終的な収率に影響を与えないので製造費用を低減できる。また、カラーフィルタ製造工程と薄膜トランジスタ製造工程を別途の製造ラインで実施できるので製造効率性を向上できる。即ち、有機絶縁膜 50 でコーティングされたカラーフィルタを有する基板を外部に注文したり完成した後、別途の工程で 5 枚のマスクを利用した写真エッチング工程で薄膜トランジスタアレイ基板製造工程を実施することができる。

【0083】

また、ゲート線 52 及びデータ線 92 を銅または銅合金あるいはアルミニウムまたはアルミニウム合金などの低抵抗導電物質で形成することによって高精細大画面の液晶表示装置の製造方法に容易に適用することができる。

【0084】

また、上部絶縁基板には共通電極のみを形成することによって基板の厚さを最小化することができ、材質の制限がないので製造費用を減少させることができ、共通電極に開口部を形成する PVA (patterned vertical align) 方式の液晶表示装置にも容易に適用することができる。

【0085】

このような方法は、前述のように、有機絶縁膜 40 を形成した以後の工程を 5 枚のマスクを使用する製造方法に適用したが、4 枚のマスクを使用する液晶表示装置用薄膜トランジスタ基板の製造方法でも同一に適用することができる。これについて一つの実施例を図面に基づいて詳細に説明する。ここでは、ゲートパッドをゲート配線と同一の層で形成することにする。

【0086】

まず、図 21 乃至図 23 に基づいて本発明の実施例による 4 枚マスクを使用して完成された液晶表示装置用薄膜トランジスタ基板の単位画素構造について詳細に説明する。

【0087】

図 21 は本発明の第 2 実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図 22 及び図 23 はそれぞれ図 21 に示した薄膜トランジスタ基板を XXII-XXII' 線及び XXIII-XXIII' 線に沿って切断して示した断面図である。

【0088】

まず、絶縁基板 10 の上に第 1 実施例と同様にブラックマトリックス 22 及びカラーフィルター 31、32、33 とこれらを覆う有機絶縁膜 40 が形成されている。

【0089】

有機絶縁膜 40 の上にはゲート線 52、ゲートパッド 54 及びゲート電極 56 を含むゲート配線が形成されている。ゲート配線は基板 10 の上部にゲート線 52 と平行で上板の共通電極に入力される共通電極電圧などの電圧の印加を外部から受ける維持電極 58 を含む。維持電極 58 は後述する画素電極 112 と連結された維持蓄電器用導電体パターン 98 と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極 112 とゲート線 52 の重畳で発生する維持容量が十分な場合には形成しないこともある。

【0090】

ゲート配線 52、54、56、58 の上には窒化ケイ素 (SiN_x) などからなるゲート絶縁膜 60 が形成されてゲート配線 52、54、56、58 を覆っている。

【0091】

ゲート絶縁膜 60 の上には水素化非晶質ケイ素 (hydrogenated amorphous silicon) などの半導体からなる半導体パターン 72、78 が形成されており、半導体パターン 72、78 の上には燐 (P) などの n 型不純物で高濃度でドーピングされている非晶質ケイ素などからなる抵抗性接触層 (ohmic contact layer) パターンまたは中間層パターン 85、86、88 が形成されている。

【0092】

抵抗性接触層パターン 85、86、88 の上には Mo または MoW 合金、Cr、Al または Al 合金、Ta などの導電物質からなるデータ配線が形成されている。データ配線は縦方向に形成されているデータ線 92、データ線 92 の一端に連結されて外部からの画像信号の印加を受けるデータパッド 94、データ線 92 の分枝である薄膜トランジスタのソース電極 95 からなるデータ線部を含み、また、データ線部 92、94、95 と分離されておりゲート電極 56 または薄膜トランジスタのチャンネル部 C に対してソース電極 95 の反対側に位置する薄膜トランジスタのドレーン電極 96 と維持電極 58 の上に位置している維持蓄電器用導電体パターン 98 も含む。維持電極 58 を形成しない場合には維持蓄電器用導電体パターン 98 も形成しない。

【0093】

データ配線 92、94、95、96、98 もゲート配線 52、54、56、58 と同様に単一層で形成することができるが、二重層または三重層で形成することもできる。もちろん、二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成するのが好ましい。

【0094】

接触層パターン 85、86、88 はその下部の半導体パターン 72、78 とその上部のデータ配線 92、94、95、96、98 の接触抵抗を低下させる役割を果たし、データ配線 92、94、95、96、98 と完全に同一な形態を有する。即ち、データ線部中間層パターン 85 はデータ線部 92、94、95 と同一で、ドレーン電極用中間層パターン 86 はドレーン電極 96 と同一で、維持蓄電器用中間層パターン 88 は維持蓄電器用導電体パターン 98 と同一である。

【0095】

一方、半導体パターン 72、78 は薄膜トランジスタのチャンネル部 C を除いてデータ配線 92、94、95、96、98 及び抵抗性接触層パターン 85、86、87 と同一の形態をしている。具体的には、維持蓄電器用半導体パターン 48 と維持蓄電器用導電体パターン 98 及び維持蓄電器用接触層パターン 88 は同一の形態であるが、薄膜トランジスタ用半導体パターン 72 はデータ配線及び接触層パターンの残り部分と多少異なる。即ち、薄膜トランジスタのチャンネル部 C でデータ線部 92、94、95、特にソース電極 95 とドレーン電極 96 が分離されており、データ線部中間層パターン 85 とドレーン電極用接触層パターン 86 も分離されているが、薄膜トランジスタ用半導体パターン 72 はここで分割されないで連結されて薄膜トランジスタのチャンネルを生成する。

10

20

30

40

50

【0096】

データ配線92、94、95、96、98の上には保護膜100が形成されており、保護膜100はドレーン電極96、データパッド94及び維持蓄電器用導電体パターン98を露出させる接触孔102、104、108を有しており、また、ゲート絶縁膜60と共にゲートパッド54を露出させる接触孔106を有している。保護膜100は窒化ケイ素あるいはアクリル系などの有機絶縁物質からなることができる。

【0097】

保護膜100の上には薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極112が形成されている。画素電極112はITO(indium tin oxide)またはIZO(indium zinc oxide)などの透明な導電物質からなり、接触孔102を通じてドレーン電極96と物理的・電氣的に連結されて画像信号の伝達を受ける。また、画素電極112は隣接するゲート線52及びデータ線92と重なっていて開口率を高めているが、重ならないこともある。また、画素電極112は接触孔108を通じて維持蓄電器用導電体パターン98とも連結されて導電体パターン98に画像信号を伝達する。一方、ゲートパッド54及びデータパッド94の上には接触孔106、104を通じてそれぞれこれらと連結される補助ゲートパッド114及び補助データパッド116が形成されており、これらはパッド54、94と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって、必須なものではなく、これらの適用如何は選択的である。

【0098】

以下、図21乃至図23の構造を有する液晶表示装置用薄膜トランジスタ基板を4枚のマスクを用いて製造する方法について図21乃至図23と図24乃至図43を参照して詳細に説明する。

【0099】

まず、図24乃至図26に示されているように、第1実施例と同様に基板10の上部にブラックマトリックス22、カラーフィルタ31、32、33及び有機絶縁膜40を順次に形成する。この時にも、第1実施例と同一に整列キー29または39(図7または図10参照)を形成する。

【0100】

次いで、図27乃至図29に示されているように、第1マスクを利用した写真エッチング工程で有機絶縁膜40の上にゲート線52、ゲートパッド54、ゲート電極56及び維持電極58を含むゲート配線を形成する。この時にも、第1実施例と同一に多様な方法で整列キーを覆わないようにしたり、整列キーの位置情報を得て第1マスクを整列した後、通常のパターンニング工程でゲート配線52、54、56を形成する。

【0101】

その後、図30及び図31に示されているように、ゲート絶縁膜60、半導体層70、中間層80を化学気相蒸着法を利用してそれぞれ1,500乃至5,000、500乃至2,000、300乃至600の厚さで連続蒸着し、次いで金属などの導電体層90をスパッタリングなどの方法で1,500乃至3,000の厚さで蒸着した後、その上に感光膜130を1 μ m乃至2 μ mの厚さで塗布する。

【0102】

その後、第2マスクを通じて感光膜130に光を照射した後に現像して、図33及び図34に示されているように、感光膜パターン132、134を形成する。この時、感光膜パターン132、134中の薄膜トランジスタのチャンネル部C、即ち、ソース電極95とドレーン電極96との間に位置した第1部分134はデータ配線部A、即ち、データ配線92、94、95、96、98が形成される部分に位置した第2部分132より厚さが小さく形成されるようにし、その他の部分Bの感光膜は全て除去する。この時、チャンネル部Cに残っている感光膜134の厚さとデータ配線部Aに残っている感光膜132の厚さの比は後述するエッチング工程の工程条件に応じて異なるようにしなければならず、第1部分134の厚さを第2部分132の厚さの1/2以下とするのが好ましく、例えば、4,000以下であるのが良い。

【0103】

このように、位置に応じて感光膜の厚さを異にする方法には多様なものがあり、A領域の光透過量を調節するために主にスリット (slit) または格子形態のパターンを形成したり半透明膜を使用する。

【0104】

この時、スリットの間位置したパターンの線幅またはパターン間の間隔、即ち、スリットの幅は露光時に使用する露光器の分解能より小さいことが好ましく、半透明膜を使用する場合にはマスクを製作する時に透過率を調節するために異なる透過率を有する薄膜を使用したり厚さが異なる薄膜を使用することができる。

【0105】

このようなマスクを通して感光膜に光を照射すると光に直接露出される部分では高分子が完全に分解され、スリットパターンまたは半透明膜が形成されている部分では光の照射量が少ないので高分子は完全分解されない状態であり、遮光幕で遮られた部分では高分子が殆ど分解されない。次いで、感光膜を現像すると、高分子の分子が分解されない部分のみが残り、光が少量照射された中央部分には光を全く照射されない部分より薄い感光膜が残ることができる。この時、露光時間を長くすると全ての分子が分解されるので、そのようにならないようにしなければならない。

【0106】

このような薄い感光膜134はリフローが可能な物質からなる感光膜を使用し、光が完全に透過することができる部分と光が完全に透過することができない部分とに分けられた通常のマスクで露光した後、現像しリフローさせて感光膜が残留しない部分に感光膜の一部が流れるようにすることによって形成することもできる。

【0107】

次いで、感光膜パターン134及びその下部の膜、即ち、導電体層90、中間層80及び半導体層70に対するエッチングを行う。この時、データ配線部Aにはデータ配線及びその下部の膜がそのまま残っており、チャンネル部Cには半導体層のみが残っていなければならない、その他の部分Bでは前記3つの層90、80、70が全て除去されてゲート絶縁膜30が露出されなければならない。

【0108】

まず、図35及び図36に示されているように、その他の部分Bの露出されている導電体層90を除去してその下部の中間層80を露出させる。この過程では乾式エッチングまたは湿式エッチング方法を全て使用することができ、この時、導電体層90はエッチングされ感光膜パターン132、134は殆どエッチングされない条件下で行うのが好ましい。しかし、乾式エッチングの場合、導電体層90のみをエッチングし感光膜パターン132、134はエッチングされない条件を探すことが難しいので感光膜パターン132、134も共にエッチングされる条件下で行うことができる。この場合には湿式エッチングの場合より第1部分134の厚さを厚くしてこの過程で第1部分134が除去されて下部の導電体層90が露出されることが発生しないようにする。

【0109】

導電体層90がMoまたはMoW合金、AlまたはAl合金、Taのうちのいずれかの一つである場合には乾式エッチングまたは湿式エッチングのうちのいずれでも可能である。しかし、Crは乾式エッチング方法ではよく除去されないため、導電体層90がCrである場合には湿式エッチングのみを利用することが好ましい。導電体層90がCrである湿式エッチングの場合にはエッチング液として CeNH_3O_3 を使用することができ、導電体層90がMoまたはMoWである乾式エッチングの場合のエッチング気体としては CF_4 と HCl の混合気体または CF_4 と O_2 の混合気体を使用することができ後者の場合は感光膜に対するエッチング比も殆ど類似する。

【0110】

このようにすると、図35及び図36に示されているように、チャンネル部C及びデータ配線部Bの導電体層、即ち、ソース/ドレイン用導電体パターン97と維持蓄電器用導

10

20

30

40

50

電体パターン 98 のみが残る。その他の部分 B の導電体層 90 は全て除去されてその下部の中間層 80 が露出される。この時、残った導電体パターン 97、98 はソース及びドレイン電極 95、96 が分離されないで連結されている点以外はデータ配線 92、94、95、96、98 の形態と同一である。また、乾式エッチングを使用した場合、感光膜パターン 132、134 もある程度の厚さでエッチングされる。

【0111】

次いで、図 37 及び図 38 に示されているように、その他の部分 B の露出された中間層 80 及びその下部の半導体層 70 を感光膜の第 1 部分 134 と共に乾式エッチング方法で同時に除去する。この時のエッチングは感光膜パターン 132、134 と中間層 80 及び半導体層 70 (半導体層と中間層はエッチング選択性が殆ど無い) が同時にエッチングされゲート絶縁膜 60 はエッチングされない条件下で行わなければならない、特に感光膜パターン 132、134 と半導体層 70 に対するエッチング比が殆ど同一な条件下でエッチングするのが好ましい。例えば、 SF_6 と HCl の混合気体、または SF_6 と O_2 の混合気体を使用すると殆ど同一の厚さで二つの膜をエッチングすることができる。感光膜パターン 132、134 と半導体層 70 に対するエッチング比が同一な場合、第 1 部分 134 の厚さは半導体層 70 と中間層 80 の厚さとを合せたものと同一であったりまたはそれより小さくしなければならない。

【0112】

このようにすると、図 37 及び図 38 に示されているように、チャンネル部 C の第 1 部分 134 が除去されてソース/ドレイン用導電体パターン 97 が露出され、その他の部分 B の中間層 80 及び半導体層 70 が除去されてその下部のゲート絶縁膜 60 が露出される。一方、データ配線部 A の第 2 部分 132 もエッチングされるので厚さが薄くなる。また、この段階で半導体パターン 72、78 が完成される。図面符号 87 と 88 はそれぞれソース/ドレイン用導電体パターン 97 の下部の中間層パターンと維持蓄電器用導電体パターン 98 の下部の中間層パターンを指す。

【0113】

次いで、アッシング (ashing) を実施してチャンネル部 C のソース/ドレイン用導電体パターン 97 の表面に残っている感光膜クズを除去する。

【0114】

その後、図 39 及び図 40 に示されているように、チャンネル部 C のソース/ドレイン用導電体パターン 97 及びその下部のソース/ドレイン用中間層パターン 87 をエッチングして除去する。この時、エッチングはソース/ドレイン用導電体パターン 97 と中間層パターン 87 の両方に対して乾式エッチングのみで行うことができ、ソース/ドレイン用導電体パターン 97 に対しては湿式エッチングで、中間層パターン 87 に対しては乾式エッチングで行うこともできる。前者の場合、ソース/ドレイン用導電体パターン 97 と中間層パターン 87 のエッチング選択比が大きい条件下でエッチングを行うことが好ましく、これはエッチング選択比が大きい場合にはエッチング終点を探すことが難しいためチャンネル部 C に残る半導体パターン 72 の厚さを調節することが容易ではないためである。例えば、 SF_6 と O_2 の混合気体を使用してソース/ドレイン用導電体パターン 97 をエッチングすることをあげることができる。湿式エッチングと乾式エッチングを交互に使用する後者の場合には湿式エッチングされるソース/ドレイン用導電体パターン 97 の側面はエッチングされるが、乾式エッチングされる中間層パターン 87 は殆どエッチングされないで階段形態で形成される。中間層パターン 87 及び半導体パターン 72 をエッチングする時に使用するエッチング気体の例としては前で言及した CF_4 と HCl の混合気体または CF_4 と O_2 の混合気体をあげることができ、 CF_4 と O_2 を使用すると均一な厚さで半導体パターン 72 を残すことができる。この時、図 40 に示されているように、半導体パターン 72 の一部が除去されて厚さが小さくなることもあり、感光膜パターンの第 2 部分 132 もこの時にある程度の厚さでエッチングされる。この時のエッチングはゲート絶縁膜 60 がエッチングされない条件下で行わなければならない、第 2 部分 132 がエッチングされてその下部のデータ配線 92、94、95、96、98 が露出されることがない

10

20

30

40

50

ように感光膜パターンが厚いのが好ましいことはもちろんである。

【0115】

このようにすると、ソース電極95とドレーン電極96とが分離されながらデータ配線92、94、95、96、98とその下部の接触層パターン85、86、88が完成される。

【0116】

最後にデータ配線部Aに残っている感光膜第2部分132を除去する。しかし、第2部分132の除去はチャンネル部Cソース/ドレーン用導電体パターン97を除去した後、その下の中間層パターン87を除去する前に行うこともできる。

【0117】

前述のように、湿式エッチングと乾式エッチングを交互に行ったり乾式エッチングのみを使用することができる。後者の場合には一つの種類のエッチングのみを使用するので工程が比較的簡便であるが、適当なエッチング条件を探すことが難しい。反面、前者の場合にはエッチング条件を探すことが比較的容易であるが工程が後者に比べて複雑である。

【0118】

このようにしてデータ配線92、94、95、96、98を形成した後、図41乃至図43に示されているように窒化ケイ素をCVD方法で蒸着したり有機絶縁物質をスピンコーティングして3,000以上の厚さを有する保護膜100を形成する。次いで、第3マスクを用いて保護膜100をゲート絶縁膜60と共にエッチングしてドレーン電極96、ゲートパッド54、データパッド98及び維持蓄電器用導電体パターン94をそれぞれ露出させる接触孔101、102、103、104を形成する。

【0119】

最後に、図21乃至図23に示されているように、400乃至500厚さのITO層を蒸着し第4マスクを使用してエッチングして画素電極112、補助ゲートパッド116及び補助データパッド118を形成する。

【0120】

このような本発明の第2実施例では第1実施例による効果だけでなくデータ配線62、64、65、66、68とその下部の接触層パターン55、56、58及び半導体パターン42、48を一つのマスクを用いて形成し、その過程でソース電極65とドレーン電極66が分離されることにより製造工程を単純化することができる。

【0121】

本発明の他の製造方法では薄膜トランジスタよりカラーフィルターを先に形成し、カラーフィルターの下部にデータ線を形成してブラックマトリックスとして活用することによって開口率を確保すると共に向上した歩留まりと十分に低い寄生容量を確保する。また、部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用して半導体パターンと接触孔を共に形成することで製造工程を単純化する。

【0122】

まず、図44及び図45に基づいて本発明の第3実施例による液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0123】

図44は本発明の実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図45は図44に示した薄膜トランジスタ基板をXLV-XLV'線に沿って切断して示した断面図である。図45は下部基板101と下部基板101と対向する上部基板201を共に図示した。

【0124】

まず、下部基板101には、下部絶縁基板10の上部に銅または銅合金あるいはアルミニウムまたはアルミニウム合金からなる下部膜901とクロムまたはモリブデンまたはモリブデン合金または窒化クロムまたは窒化モリブデンなどからなる上部膜902を含むデータ配線が形成されている。データ配線は縦方向にのびているデータ線92、データ線92の端に連結され外部から画像信号の伝達を受けてデータ線92に伝達するデータパッド

10

20

30

40

50

9 8 及びデータ線 9 2 の分枝であって下部基板 1 0 1 の下部から以後に形成される薄膜トランジスタの半導体層 7 0 に入射する光を遮断する光遮断膜 9 1 を含む。ここで、光遮断膜 9 1 は漏洩する光を遮断するブラックマトリックスの機能も共に有し、データ線 9 2 と分離して断絶された配線として形成することができる。一方、データ配線 9 1、9 2、9 8 と同一の層には画面表示部の端部から漏洩する光を遮断するためのブラックマトリックスの縦部 9 9 が形成されている。

【0 1 2 5】

データ配線は二重膜で形成されているが、銅または銅合金、アルミニウム (A l) またはアルミニウム合金 (A l alloy)、モリブデン (M o) またはモリブデン - タングステン (M o W) 合金、クロム (C r)、タンタル (T a) などの導電物質からなる単一膜で形成することもできる。ここでは、以後に形成される画素配線 1 1 1、1 1 2、1 1 3 が I T O (indium tin oxide) であることを考慮して下部膜の場合には下部膜 9 0 1 を抵抗が小さい物質であるアルミニウム、アルミニウム合金または銅 (C u) で形成し上部膜 9 0 2 は他の物質との接触特性が良い物質であるクロムで形成したが、画素配線 1 1 1、1 1 2、1 1 3 が I Z O (indium zinc oxide) である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することが好ましい。

【0 1 2 6】

下部絶縁基板 1 0 の上部画素には端部がデータ配線 9 1、9 2 を覆う赤 (R)、緑 (G)、青 (B) のカラーフィルター 3 1、3 2、3 3 がそれぞれ形成されている。ここで、カラーフィルター 3 1、3 2、3 3 はデータ配線 9 1、9 2 の上部で互いに重なるように形成されることができ、3 5 0 以上の薄膜トランジスタ製造温度によって色特性が変わらない物質を使用するのが好ましい。

【0 1 2 7】

データ配線 9 1、9 2、9 8 及びカラーフィルター 3 1、3 2、3 3 の上には B C B (bisbenzocyclobutene) または P F C B (perfluorocyclobutene) などのように 3 . 0 以下の低い誘電率を有し 3 0 0 以上の耐熱性が優れた物質からなっており、平坦化されている有機絶縁膜 4 0 が形成されている。

【0 1 2 8】

有機絶縁膜 4 0 の上部にはアルミニウム (A l) またはアルミニウム合金 (A l alloy)、モリブデン (M o) またはモリブデン - タングステン (M o W) 合金、クロム (C r)、タンタル (T a)、銅 (C u) または銅合金 (C u alloy) などの金属または導電体からなるゲート配線が形成されている。ゲート配線は横方向にのびてデータ線 9 2 と交差して単位画素を定義する走査信号線またはゲート線 5 2、ゲート線 5 2 の端に連結されており外部からの走査信号の印加を受けてゲート線 5 2 に伝達するゲートパッド 5 4 及びゲート線 5 2 の一部である薄膜トランジスタのゲート電極 5 6 を含む。ここで、ゲート線 5 2 は後述する画素電極 1 1 2 と重なって画素の電荷保存能力を向上させる維持蓄電器をなし、後述する画素電極 1 1 2 とゲート線 5 2 の重畳によって発生する維持容量が十分ではない場合には維持容量用共通電極を形成することもできる。一方、ゲート配線 5 2、5 4、5 6 と同一の層には画面表示部の縁周から漏洩する光を遮断するためのブラックマトリックスの縦部 5 9 が形成されている。

【0 1 2 9】

ゲート配線 5 2、5 4、5 6 はデータ配線 9 1、9 2、9 8 のように低抵抗を有する銅またはアルミニウムまたはアルミニウム合金などの単一膜で形成されることができ、二重層または三重層で形成されることもできる。二重層以上で形成する場合には一つの層は抵抗が小さい物質で形成し他の層は他の物質との接触特性が良い物質で形成することが好ましく、A l (または A l 合金) / C r の二重層または C u / C r の二重層がその例である。また、接触特性を改善するために窒化クロム膜または窒化モリブデン膜などを追加することもできる。図 2 4 に示されているように、本発明の実施例でゲート配線 5 2、5 4、5 6 はクロムからなる下部膜 5 0 1 とアルミニウム合金である A l - N d からなる上部膜 5 0 2 とを含む。

10

20

30

40

50

【 0 1 3 0 】

ゲート配線 5 2、5 4、5 6 及び有機絶縁膜 4 0 の上には窒化ケイ素 (SiN_x) などからなるゲート絶縁膜 6 0 が形成されており、ゲート電極 5 6 のゲート絶縁膜 6 0 の上部には水素化非晶質ケイ素 (hydrogenated amorphous silicon) などの半導体からなる半導体層 7 0 が島形態で形成されている。半導体層 7 0 の上には磷 (P) などの n 型不純物で高濃度でドーピングされている非晶質ケイ素または微細結晶化されたケイ素または金属シリサイドなどを含む抵抗性接触層 (ohmic contact layer) 8 5、8 6 がゲート電極 5 6 を中心にして分離されて形成されている。

【 0 1 3 1 】

接触層 8 2、8 6 の上には I T O からなるソース用电極及びドレイン用电極 1 1 1、1 1 3 がそれぞれ形成されている。ソース用电極 1 1 1 はゲート絶縁膜 6 0 及び有機絶縁膜 4 0 に形成されている接触孔 6 1 を通じてデータ線 9 2 と連結されており、ドレイン用电極 1 1 3 は画素領域に形成されており薄膜トランジスタから画像信号を受けて上板の電極と共に電気場を生成する画素電極 1 1 2 と連結されている。画素配線 1 1 1、1 1 2、1 1 3 は I T O または I Z O などの透明な導電物質で形成され、ドレイン用电極 1 1 3 と物理的・電氣的に一体に連結されて画像信号の伝達を受ける。また、画素配線 1 1 1、1 1 2、1 1 3 と同一の層には接触孔 6 4、6 8 を通じてゲートパッド 5 4 及びデータパッド 9 8 とそれぞれ連結されている補助ゲートパッド 1 1 4 及び補助データパッド 1 1 8 が形成されている。ここで、補助ゲートパッド 1 1 4 はゲートパッド 5 4 の下部膜 5 0 1 であるクロム膜と直接接触しており、補助データパッド 1 1 8 もデータパッド 9 8 の上部膜 9 0 2 であるクロム膜と直接接触している。この時、ゲートパッド 5 4 及びデータパッド 9 8 が窒化クロム膜または窒化モリブデン膜を含む場合には補助ゲートパッド 1 1 4 及び補助データパッド 1 1 8 は窒化クロム膜または窒化モリブデン膜と接触するのが好ましい。これらはパッド 5 4、9 8 と外部回路装置との接着性を補完しパッドを保護する役割を果たすものであって必須なものではなく、これらの適用如何は選択的である。また、画素電極 1 1 2 は隣接するゲート線 5 2 及びデータ線 9 2 と重なって開口率を高めるが、重ならないこともある。

【 0 1 3 2 】

ここで、接触層 8 5、8 6 は I T O のソース用电極及びドレイン用电極 1 1 1、1 1 3 と半導体層 7 0 との間の接触抵抗を減少させる機能を有し、微細結晶化されたケイ素層またはモリブデン、ニッケル、クロムなどの金属シリサイドが含まれることができ、シリサイド用金属膜が残留することもできる。

【 0 1 3 3 】

ソース用电極及びドレイン用电極 1 1 1、1 1 3 の上部には薄膜トランジスタを保護するための保護膜 1 0 0 が形成されており、その上部には光吸収が有利な濃厚な色を有する感光性有色有機膜 1 3 3 が形成されている。この時、有色有機膜 1 3 3 は薄膜トランジスタの半導体層 7 0 に入射する光を遮断する役割を果たし、有色有機膜 1 3 3 の高さを調節して下部絶縁基板 1 0 とこれと対向する上部絶縁基板 2 0 0 との間の間隔を維持する機能を有する間隔維持材 1 3 3 として使用することもできる。ここで、保護膜 1 0 0 と有機膜 1 3 3 はゲート線 5 2 とデータ線 9 2 に沿って形成され、有機膜 1 3 3 はゲート配線とデータ配線の周囲から漏洩する光を遮断する役割を有することができる。

【 0 1 3 4 】

一方、上部基板 2 0 1 には、上部絶縁基板 2 0 0 の上部に I T O または I Z O からなり画素電極 1 1 2 と共に電気場を生成する共通電極 2 1 0 が全面的で形成されている。

【 0 1 3 5 】

ここで、有機膜 1 3 3 は上部基板 2 0 1 と下部基板 1 0 1 を一定の間隔で支持している間隔維持材の機能を有する。

【 0 1 3 6 】

このような本発明の実施例による液晶表示装置ではゲート線 5 2 及びデータ線 9 2 と同一の層でブラックマトリックスの横部 5 9 及び縦部 9 9 を形成したりゲート線 5 2 とデー

10

20

30

40

50

タ線 9 2 をブラックマトリックスとして使用するのので上部基板 2 0 0 にブラックマトリックスが形成される必要がない。従って、上部基板 2 0 0 と下部基板 1 0 の整列誤差を考慮しなくてもよいので開口率を向上させることができる。また、データ線 9 2 と画素電極 1 1 2 との間にはゲート絶縁膜 6 0 と低い誘電率を有する有機絶縁膜 4 0 とが形成されており、これらの間で発生するカップリング容量を最少化することができるので表示装置の特性を向上させることができると共に、これらの間に間隔をおく必要がないので開口率を最大限確保することができる。

【 0 1 3 7 】

また、画素電極 1 1 2 とゲート線 5 2 との間にはゲート絶縁膜 6 0 のみが形成されているので、これらの間に維持容量を十分に確保することができる。

10

【 0 1 3 8 】

また、光遮断膜 9 1 を利用して下部基板 1 0 の下部から入射する光を遮断することによって、ゲート電極 5 6 の大きさを最適化してゲート電極 5 6 とソース用电極 1 1 1 及びドレイン用电極 1 1 3 の間で発生する寄生容量を小さくでき、これらの偏差も小さくできる。従って、スティッチ (stitch) 及びフリッカー (flicker) などの画質不良と光漏れ電流を低減できる。また、ゲート線 5 2 とデータ線 9 2 との間に有機絶縁膜 4 0 が形成されているのでゲート線 5 2 とデータ線 9 2 との間の短絡不良を少なくでき、ゲート絶縁膜 6 0 の厚さを薄くできるので薄膜トランジスタの特性を向上させることができる。

【 0 1 3 9 】

以下、本発明の実施例による液晶表示装置用基板の製造方法について図 4 6 乃至 5 8 と前述の図 4 4 及び図 4 5 に基づいて詳細に説明する。

20

【 0 1 4 0 】

まず、図 4 6 乃至図 4 7 に示されているように、アルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質とクロムまたはモリブデンまたはチタニウムまたは窒化クロムまたは窒化モリブデンなどのように他の物質、特にITOとの接触特性が優れた導電物質を順次にスパッタリングなどの方法で蒸着し、マスクを利用した写真エッチング工程で乾式または湿式エッチングして、下部絶縁基板 1 0 の上に下部膜 9 0 1 と上部膜 9 0 2 からなるデータ線 9 2、データパッド 9 8 及び光遮断膜 9 1 を含むデータ配線とブラックマトリックスの縦部 9 9 を形成する。この時、画素の間から漏洩する光を遮断するために光遮断膜 9 1 を多様な形態に形成することができ、以後に図面を通じて一つの例を詳細に説明する。

30

【 0 1 4 1 】

前述のように、以後に形成される画素配線 1 1 1、1 1 2、1 1 3 がITO (indium tin oxide) であることを考慮してアルミニウムまたはアルミニウム合金あるいは銅 (Cu) または銅合金の下部膜 9 0 1 とクロム、モリブデン、チタニウムの上部膜 9 0 2 で形成したが、画素配線 1 1 1、1 1 2、1 1 3 がIZO (indium zinc oxide) である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することができ、銅がIZO及びITOとの接触特性に優れた場合には銅または銅合金の単一膜で形成して製造工程を単純化することができる。

【 0 1 4 2 】

40

次いで、図 4 8 及び図 4 9 に示されているように、赤、緑、青の顔料を含む感光性物質を順次に塗布し、マスクを利用した写真工程でパターンニングして赤、緑、青のカラーフィルター 3 1、3 2、3 3 を順次に形成する。この時、感光性物質は 3 5 0 以上の温度でも色特性が変わらない耐熱性物質を使用するのが好ましい。この時、図面に示されているように、赤、緑、青のカラーフィルター 3 1、3 2、3 3 の端部はデータ配線 9 1、9 2 と重なるように形成するのが好ましい。

【 0 1 4 3 】

次いで、図 5 0 及び図 5 1 に示されているように、下部絶縁基板 1 0 の上部に 3 . 0 以下の低い誘電率を有し、3 5 0 以上の耐熱特性と平坦化特性が優れた有機物質を利用して有機絶縁膜 4 0 を形成する。このような有機物質としてはBCBまたはPFCBなどが

50

ある。

【 0 1 4 4 】

次いで、クロム、モリブデン、チタニウム、窒化クロムまたは窒化モリブデンなどのように他の物質、特にITOとの接触特性が優れた導電物質とアルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質とを順次にスパッタリングなどの方法で形成しマスクを利用した写真エッチング工程で乾式または湿式エッチングして、基板10の上に下部膜501と上部膜502とからなるゲート線52、ゲート電極56及びゲートパッド54を含むゲート配線を形成する。

【 0 1 4 5 】

前述のように、以後に形成される画素配線111、112、113がITO(indium tin oxide)であることを考慮して二重膜501、502で形成したが、データ配線91、92、98と同様にゲート配線52、54、56も画素配線111、112、113がIZO(indium zinc oxide)である場合にはアルミニウムまたはアルミニウム合金の単一膜で形成することができる。

【 0 1 4 6 】

その後、図52及び図53に示されているように、ゲート絶縁膜60、半導体層70、抵抗性接触層80を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターンニングして島形態の半導体層70及び抵抗性接触層80と有機絶縁膜40と共にデータ線92、ゲートパッド54及びデータパッド98をそれぞれ露出させる接触孔61、64、68を形成する。この時、ゲート電極56の上部以外の部分では半導体層70及び抵抗性接触層80を全て除去しなければならず、ゲートパッド54の上部では半導体層70及び抵抗性接触層80と共にゲート絶縁膜60も除去しなければならず、データ線92及びデータパッド98の上部では半導体層70、抵抗性接触層80及びゲート絶縁膜60と共に有機絶縁膜40も除去しなければならない。これを一つのマスクを利用した写真エッチング工程で形成するためには部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用しなければならない。これについて図54を用いて詳細に説明する。

【 0 1 4 7 】

図54に示されているように、抵抗性接触層80の上部に感光膜を1 μ m乃至2 μ mの厚さで塗布する。

【 0 1 4 8 】

その後、マスクを利用した写真工程により感光膜に光を照射した後に現像して、図54に示されているように、感光膜パターン312、314を形成する。この時、感光膜パターン312、314のうちのゲート電極56の上部に位置した第1部分312は残りの第2部分314より厚さを厚く形成し、データ線92、データパッド98及びゲートパッド54の一部の上では感光膜を全て除去する。この時、第1部分312の厚さと第2部分314の厚さの比は後述するエッチング工程での工程条件に応じて異なるようにしなければならず、第2部分314の厚さを第1部分312の厚さの1/2以下とするのが好ましく、例えば、4,000以下であるのが好ましい。

【 0 1 4 9 】

このように、位置に応じて感光膜の厚さを異にする方法は第2実施例の方法と同じである。

【 0 1 5 0 】

まず、感光膜パターン312、314をエッチングマスクとして使用して抵抗性接触層80、半導体層70及びゲート絶縁膜60を乾式エッチングしてゲートパッド54を露出させる接触孔64を完成し、C領域に対応する部分の有機絶縁膜40を露出させる。次いで、感光膜パターン312、314をエッチングマスクとして使用してC領域に対応する部分の有機絶縁膜40を乾式エッチングしてデータ線92及びデータパッド98を露出させる接触孔61、68を完成し、第2部分314を完全に除去する。ここで、第2部分314の感光膜クズを完全に除去するために酸素を利用したアッシング工程を追加すること

もできる。

【 0 1 5 1 】

このようにすると、接触孔 6 1、6 4、6 8 のみが完成され、接触層 8 0 と半導体層 7 0 及び感光膜パターン 3 1 2 は残るようになる。

【 0 1 5 2 】

その後、感光膜パターン 3 1 2 をエッチングマスクとして使用して抵抗性接触層 8 0 及びその下部の半導体層 7 0 をエッチングして除去し、図 5 2 及び図 5 3 B に示されているように、ゲート電極 5 6 のゲート絶縁膜 6 0 の上部にのみ島形態で半導体層 7 0 と抵抗性接触層 8 0 を残す。この時、エッチングは乾式エッチングで行われ、半導体層 7 0 とゲート絶縁膜 6 0 のエッチング選択比が 1 0 : 1 以上でエッチングを行うことが好ましい。

10

【 0 1 5 3 】

最後に第 1 部分 3 1 4 を除去する。

【 0 1 5 4 】

この時、クロムまたはモリブデンなどのようにシリサイド形成が可能な金属物質を蒸着してアニーリングし金属物質を除去して抵抗性接触層 8 0 の上部にシリサイドを追加的に形成することができる。この時、アルミニウム全面エッチングを共に実施して接触孔 6 4 を通じて露出されており、アルミニウム合金からなるゲートパッド 5 4 の上部膜 5 0 2 を図 5 3 のように除去するのが好ましい。

【 0 1 5 5 】

異なって、図 5 5 に示されているように、3 層膜 6 0、7 0、8 0 と共にクロムまたはモリブデンなどのようにシリサイド形成可能なシリサイド用金属膜 1 5 0 を順次に蒸着し、図 5 6 に示されているように、半導体層 7 0 及び抵抗性接触層 8 0 と同一の形態でシリサイド用金属膜 9 0 を残した後にアニーリングを実施して抵抗性接触層 8 0 とシリサイド用金属膜 1 5 0 との間に金属シリサイドを形成することができる。このような場合には金属シリサイドを形成した後、シリサイド用金属膜 1 5 0 を除去せずに残留させることができる。この時、シリサイド用金属膜 1 5 0 がクロムである場合には 5 0 0 以内で形成するのが好ましい。これは、クロム膜を 5 0 0 程度に薄く形成する場合には乾式エッチングが可能であるため 3 層膜 6 0、7 0、8 0 とシリサイド用金属膜 1 5 0 を全て乾式エッチングのみで処理することができて工程を単純化することができるからである。もちろん、この場合にも接触孔 6 1 を通じてゲートパッド 5 4 の下部膜 5 0 1 を露出させて、以後

20

30

【 0 1 5 6 】

一方、ソース用电極 1 1 1 及びドレーン用电極 1 1 3 と抵抗性接触層 8 0 との間の接触抵抗を減少させることができる金属物質をシリサイド用金属膜 1 5 0 の代わりに形成することができる。もちろん、この場合にも乾式エッチングが可能な金属物質を使用するのが好ましい。

【 0 1 5 7 】

その後、図 5 7 及び図 5 8 に示されているように、4 0 0 乃至 5 0 0 程度の厚さの I T O 層を蒸着しマスクを使用してマスクを利用した写真エッチング工程でエッチングして画素電極 1 1 2、ソース用电極 1 1 1、ドレーン用电極 1 1 3、補助ゲートパッド 1 1 4 及び補助データパッド 1 1 8 を形成する。この時、I T O 代わりに I Z O を使用することもできる。

40

【 0 1 5 8 】

次いで、ソース用电極 1 1 1 とドレーン用电極 1 1 3 をエッチングマスクとして使用してこれらの間の抵抗性接触層 8 0 をエッチングして二つの部分 8 5、8 6 に分離された抵抗性接触層パターンを形成し、ソース用电極 1 1 1 とドレーン用电極 1 1 3 との間に半導体層 7 0 を露出させる。ここで、図 5 6 に示されているように、シリサイド用金属膜 1 5 0 を残留させる場合にはソース用电極 1 1 1 とドレーン用电極 1 1 3 との間のシリサイド用金属膜 1 5 0 も抵抗性接触層 8 0 と共に除去してソース用电極 1 1 1 とドレーン用电極 1 1 3 との間に半導体層 7 0 を露出させなければならない。図面に示されていないが、抵

50

抗性接触層パターン 85、86 とソース用電極 111 及びドレーン用電極 113 の間には金属膜パターンが残留する。

【0159】

最後に、図 44 及び図 54 に示されているように、下部絶縁基板 10 の上部に窒化ケイ素または酸化ケイ素などの絶縁物質と黒色顔料を含む感光性有機物質などの絶縁物質を順次に積層し、マスクを利用した写真工程で露光現像して有色有機膜 133 を形成し、これをエッチングマスクとして使用してその下部の絶縁物質をエッチングして保護膜 100 を形成する。この時、有色有機膜 133 は薄膜トランジスタに入射する光を遮断し、ゲート配線またはデータ配線の上部に形成して画素と画素の間にある配線の周囲から漏洩する光を遮断するために多様な形態で形成することができ、以後に図面を参照して一つの例を説明する。また、本発明の実施例のように有機膜 133 の高さを調節して間隔維持材として使用することもできる。

10

【0160】

一方、上部基板 201 は、上部絶縁基板 200 の上部にITOまたはIZOの透明な導電物質を積層して共通電極 210 を形成する。

【0161】

このような本発明の実施例による液晶表示装置の製造方法では低単価工程であるカラーフィルター 31、32、33 を薄膜トランジスタより先に形成することによってカラーフィルター工程での不良発生が最終的な収率に影響を与えないので製造費用を最小化することができる。また、カラーフィルター製造工程と薄膜トランジスタの製造工程を別途の製造ラインで実施することができるので製造効率性を高めることができる。即ち、有機絶縁膜 50 でコーティングされたカラーフィルターを有する基板を外部に注文したり完成した後、別途の工程で 4 枚以下のマスクを利用した薄膜トランジスタアレイ基板製造工程を実施することができる。

20

【0162】

また、ゲート線 52 及びデータ線 98 を銅または銅合金またはアルミニウムまたはアルミニウム合金などの低抵抗導電物質で形成することによって高精細大画面の液晶表示装置製造方法に容易に適用することができる。

【0163】

また、このような液晶表示装置の製造方法では間隔維持材 130 を薄膜トランジスタの半導体層 70 に入射する光を遮断するブラックマトリックスと二つの基板 101、201 を支持することに活用することによって二つの基板 101、201 の間隔を維持するためのスペーサ散布工程 (the step of dispensing spacers) を省略することができ、3 μm 以下の狭いセル間隔を有する構造にも適用することができる。

30

【0164】

また、上部絶縁基板 200 には共通電極 210 のみを形成することによって基板 200 の厚さを最小化することができ、材質の制限がないので製造費用を減少させることができ、共通電極 210 に開口部を形成する PVA (patterned vertical align) 方式の液晶表示装置にも容易に適用することができる。

【0165】

また、このような本発明の実施例による液晶表示装置及びその製造方法では 5 枚のマスクのみを使用することによって製造工程を単純化できると共に製造費用を最少化することができる。

40

【0166】

また、このような液晶表示装置用薄膜トランジスタ基板の製造方法は互いに平行に対向する共通電極と画素電極が同一の基板に形成されている液晶表示装置の製造方法にも適用することができる。

【0167】

前述の第 3 実施例では光遮断膜 91 及び間隔維持材 130 が薄膜トランジスタに入射する光を遮断するように形成されているが、ゲート配線 52、56 の周辺部まで延びて画素

50

の間から漏洩する光を完全に遮断するように多様な構造を有することができる。これについて詳細に説明する。

【0168】

図59は本発明の第4実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配置図である。

【0169】

図59に示されているように、大部分の構造は第3実施例と類似している。

【0170】

しかし、光遮断膜91が画素の間から漏洩する光を遮断するためにゲート電極56だけでなくゲート線52とも重なるように横方向に延長されて形成されている。また、間隔維持材133は光遮断膜91とデータ線92との間から漏洩する光を遮断するために光遮断膜91と重なるように横方向に延長されており、薄膜トランジスタの周辺から漏洩する光を遮断するために薄膜トランジスタを十分に覆うように第3実施例より広い面積で形成されている。

【0171】

このような構造は、前述のように、画素の間から漏洩する光を遮断することに有利である。

【0172】

前述のように、第3実施例による液晶表示装置用薄膜トランジスタ基板の製造方法では島形態の半導体層70と接触孔61、64、68を同時に形成したが、接触孔と半導体層を異なる段階で形成することもできる。これについて詳細に説明する。

【0173】

まず、図60及び図61に基づいて本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板の構造について詳細に説明する。

【0174】

図60は本発明の第5実施例による液晶表示装置用薄膜トランジスタ基板の配置図であり、図61は図60に示した薄膜トランジスタ基板をLXI-LXI'線に沿って切断して示した断面図である。図61には下部基板101と対向する上部基板201は第3実施例の構造と同一なので図示しなかった。

【0175】

図60及び図61に示されているように、大部分の構造は第3実施例と類似している。

【0176】

しかし、データ配線91、92、98と同一の層であり、二重膜901、902からなる第1補助ゲートパッド94が形成されており、有機絶縁膜40にはデータ線92、第1補助ゲートパッド94及びデータパッド98を露出させる接触孔41、42、44、48が形成されている。また、有機絶縁膜40の上部には低抵抗を有するアルミニウム(Al)またはアルミニウム合金(Al alloy)あるいは銅(Cu)または銅合金(Cu alloy)などの単一膜からなるゲート配線52、54、56が形成されている。ここで、ゲートパッド54は接触孔42を通じて第1補助ゲートパッド94と連結されている。また、ゲート絶縁膜60にはデータ線92、第1補助ゲートパッド94及びデータパッド98を露出させる接触孔61、64、68が形成されており、ゲート絶縁膜60の上部には接触孔41、61を通じてデータ線92と連結されているソース用電極111が形成されており、接触孔44、64を通じて第1補助ゲートパッド94と連結されている第2補助ゲートパッド114が形成されている。ここで、第2補助ゲートパッド114は第1補助ゲートパッド94を経由してゲートパッド54と電氣的に連結されている。

【0177】

以下、本発明の第5実施例による液晶表示装置用基板の製造方法について図62乃至図63と前述の図60及び図61に基づいて詳細に説明する。

【0178】

まず、図62及び図63に示されているように、第3実施例と同様に下部絶縁基板10

の上に下部膜 901 と上部膜 902 とからなるデータ線 92、データパッド 98 及び光遮断膜 91 を含むデータ配線を形成する。この時、第 1 補助ゲートパッド 94 も共に形成する。

【0179】

次いで、図 64 及び図 65 に示されているように、マスクを使用しないでレーザー (laser) 転写法またはプリント (print) 法を用いて赤、緑、青の顔料を含む感光性物質を利用して赤、緑、青のカラーフィルター 31、32、33 を順次に形成する。次いで、下部絶縁基板 10 の上部に低い誘電率を有し、耐熱特性と平坦化特性が優れた有機物質を積層しマスクを利用した写真工程でパターンングしてデータ線 92、第 1 補助ゲートパッド 94 及びデータパッド 98 を露出させる接触孔 41、42、44、48 を有する有機絶縁膜 40 を形成する。

10

【0180】

次いで、図 66 及び図 67 に示されているように、アルミニウムまたはアルミニウム合金あるいは銅または銅合金などのように低抵抗を有する導電物質をスパッタリングなどの方法で蒸着しマスクを利用した写真エッチング工程でエッチングして、基板 10 の上に単一膜からなるゲート配線 52、54、56 を形成する。この時、ゲートパッド 54 は接触孔 42 を通じて第 1 補助ゲートパッド 94 と連結されるように形成する。

【0181】

その後、図 68 及び図 69 に示されているように、ゲート絶縁膜 60、半導体層 70、抵抗性接触層 80 を化学気相蒸着法を用いてそれぞれ蒸着し、マスクを利用した写真工程でパターンングして島形態の半導体層 70 及び抵抗性接触層 80 と有機絶縁膜 40 の接触孔 41、44、48 と共にデータ線 92、第 1 補助ゲートパッド 94 及びデータパッド 98 をそれぞれ露出させる接触孔 61、64、68 を形成する。この時にも、ゲート電極 56 の上部以外の部分では半導体層 70 及び抵抗性接触層 80 を全て除去しなければならず、データ線 92、第 1 補助ゲートパッド 94 及びデータパッド 98 一部の上部では半導体層 70 及び抵抗性接触層 80 とゲート絶縁膜 60 も共に除去しなければならない。これを一つのマスクを利用した写真工程で形成するためには第 1 実施例と同様に部分的に異なる厚さを有する感光膜パターンをエッチングマスクとして使用する。

20

【0182】

その後、図 70 及び図 71 に示されているように、400 乃至 500 程度の厚さの ITO 層を蒸着しマスクを利用した写真エッチング工程でエッチングして画素電極 112、ソース用電極 111、ドレーン用電極 113、第 2 補助ゲートパッド 114 及び補助データパッド 118 を形成する。

30

【0183】

次いで、ソース用電極 111 とドレーン用電極 113 をエッチングマスクとして使用してこれらの間の抵抗性接触層 80 をエッチングして二つの部分 85、86 に分離された抵抗性接触層を形成し、ソース用電極 111 とドレーン用電極 113 との間に半導体層 70 を露出させる。

【0184】

最後に、図 60 及び図 61 に示されているように、下部絶縁基板 10 の上部に窒化ケイ素または酸化ケイ素などの絶縁物質と黒色顔料を含む感光性有機物質などの絶縁物質を順次に積層しマスクを利用した写真工程で露光現像して有色有機膜 130 を形成し、これをエッチングマスクとして使用してその下部の絶縁物質をエッチングして保護膜 100 を形成する。この時にも、有色有機膜 130 は薄膜トランジスタに入射する光を遮断し、ゲート配線またはデータ配線の上部に形成して配線の周囲から漏洩する光を遮断する機能を付与することもできる。また、本発明の第 3 実施例と同様に有色有機膜 130 の高さを調節して間隔維持材として使用することもできる。

40

【0185】

このような本発明の第 5 実施例による液晶表示装置の製造方法では半導体層 70 を形成する前に有機絶縁膜 40 に接触孔 41、42、44、48 を形成することによって 5 枚の

50

マスクを使用する第3実施例の製造方法より一つのマスクが追加されるが、ゲート配線52、54、56を単一膜で形成することによって第3実施例よりゲート配線形成工程を単純化することができる。また、アルミニウム全面エッチング工程を省略することができ、アルミニウム系列の金属でゲート配線を形成しても第1補助ゲートパッド94を利用することによってパッド部の信頼性を確保することができる。

【0186】

また、ゲート絶縁膜60、半導体層70及び抵抗性接触層85、86の形成前に有機絶縁膜40に接触孔41、42、44、48を形成する工程があるため、ゲート配線及びデータ配線と同一の層にそれぞれ静電気保護用配線を形成し、これらを連結することができるので追加される工程無しで2G-3Dまたは2G-2D静電気保護用配線構造を形成することができる。ここで、2G-3Dまたは2G-2D静電気保護用配線構造とは製造工程時に発生する静電気を放電させるためにゲート配線52、54、56とデータ配線91、92、98を短絡線を用いて連結する構造をいう。

10

【0187】

また、このような第5実施例による製造方法でも第3実施例と同様に抵抗性接触層85、86とITOのソース用電極111及びドレーン用電極113の間の接触抵抗を最小化するために金属シリサイドまたは微細結晶化されたケイ素層を追加的に形成することができる。

【0188】

また、カラーフィルター31、32、33と有機絶縁膜40が形成された基板101を外注する場合、以後の工程は第3実施例と同一な個数のマスクを利用するので第4実施例による製造方法が第3実施例の製造方法より有利であることもある。

20

【0189】

一方、このような液晶表示装置の製造方法で良好な性能のTFTを得るためにはゲート絶縁膜60に使用される窒化ケイ素を300以上の温度で積層することが好ましいが、カラーフィルター31、32、33の耐熱温度は250程度である。300以上の温度範囲でカラーフィルター31、32、33を覆うゲート絶縁膜60を形成する場合にはカラーフィルター31、32、33の特性が低下し、250以下の低い温度でゲート絶縁膜60を形成する場合には緻密でない微細構造が得られゲート絶縁膜60と半導体層70との間の界面特性がよくないためTFTの動作特性を低下させることができる。

30

【0190】

本発明ではこのような工程条件の問題を解決するために低温絶縁膜、高温絶縁膜からなる二重層のゲート絶縁膜を使用したり、低温ゲート絶縁膜の上部に二重の半導体層を形成する。

【0191】

まず、工程温度によるカラーフィルターの透過率について説明すると次の通りである。

【0192】

図72は工程条件に応ずるカラーフィルターの色別透過率変化を示したものである。ここで、実線は加熱しない状態での赤、緑、青カラーフィルターの透過率を示したものであり、点線は赤、緑、青カラーフィルターを形成してから345の真空で2時間単純加熱し徐々に冷却した後測定した透過率を示したものであり、一点実線は300で窒化ケイ素をプラズマ(plasma)蒸着条件で40分間積層した後の赤、緑、青カラーフィルターの透過率を示したものである。ここで、透過率の低下は顔料粒子の昇華による消失を意味する。

40

【0193】

図72に示されているように、真空中で345までは2時間加熱しても透過率の変化が殆ど発生しないことと観察されたが、300でプラズマ蒸着を通じてゲート絶縁膜を形成する場合には透過率が急激に低くなることがわかる。この時、カラーフィルターはプラズマ蒸着が10余分経過した後に顔料粒子の昇華が起こることが観察された。

【0194】

50

図 7 3 (A) と図 7 3 (B) は本発明の実験例でカラーフィルターの表面を観察した写真を示したものである。図 7 3 (A) は 3 0 0 程度のプラズマ蒸着条件で 4 0 分間窒化ケイ素膜を蒸着した後にカラーフィルターの表面を観察した写真であり、図 7 3 (B) は単純に加熱した後にカラーフィルターの表面を観察した写真である。

【 0 1 9 5 】

図 7 3 (A) 及び図 7 3 (B) に示されているように、3 0 0 程度の範囲で窒化ケイ素膜をプラズマ状態で積層した後にカラーフィルターの表面を測定した結果、顔料粒子の昇華によって窒化ケイ素膜が破壊されながら激しい脱色が発生した。カラーフィルターの上部に窒化ケイ素のような不透明薄膜層が新しく蒸着される場合、蒸気圧によって上部膜が破壊される現象が発生することがわかる。

10

【 0 1 9 6 】

以下、ゲート絶縁膜の蒸着温度による薄膜トランジスタの特性について説明する。

【 0 1 9 7 】

図 7 4 は本発明の実験例によるゲート絶縁膜の蒸着温度に応ずる薄膜トランジスタの特性を示したグラフである。

【 0 1 9 8 】

図 7 4 に示されているように、3 0 0 温度でゲート絶縁膜を積層して薄膜トランジスタを形成した場合より 2 5 0 温度で積層されたゲート絶縁膜を有する薄膜トランジスタのオフ電流が増加し、しきい電圧 (threshold voltage) が移動するなど薄膜トランジスタの動作特性が低下することがわかる。

20

【 0 1 9 9 】

このような問題点を解決するために、第 1 の方法としては、カラーフィルターが損傷しないように 2 5 0 程度の低温で下部絶縁膜を形成し、半導体層と接する上部は 3 0 0 程度で上部絶縁膜を形成しカラーフィルターの顔料粒子が昇華されないように 5 分以下の時間のみ積層して二重構造のゲート絶縁膜を形成する。このような本発明の第 6 実施例による薄膜トランジスタ基板及び製造方法について図 7 5 及び図 7 6 を参照して具体的に説明する。

【 0 2 0 0 】

図 7 5 は本発明の第 6 実施例による薄膜トランジスタ基板の配置図であり、図 7 6 は図 7 5 に示した薄膜トランジスタ基板を切断線 L X X V I - L X X V I ' に沿って切断して示した断面図である。図 7 6 には薄膜トランジスタ基板である下部基板とこれと対向する上部基板も共に示した。

30

【 0 2 0 1 】

図 7 5 及び図 7 6 に示されているように、大部分の構造及び製造方法は第 3 実施例と同一である。

【 0 2 0 2 】

しかし、ゲート配線 5 2、5 4、5 6 及び有機絶縁膜 4 0 の上には下部絶縁膜 6 0 1 と上部絶縁膜 6 0 2 からなる二重のゲート絶縁膜 6 0 が形成されている。この時、下部絶縁膜 6 0 1 は有機絶縁膜、非晶質酸化ケイ素膜、非晶質窒化ケイ素膜などを使用してカラーフィルターが損傷されることを防止するために 2 5 0 以下の低温で絶縁特性に必要な厚さで形成することができ、上部蒸着絶縁膜 6 0 2 は後述される半導体層 7 0 との良好な界面接触特性を確保するために 3 0 0 またはそれ以上の温度でカラーフィルターの顔料が昇華する前の 5 分程度の短い時間で 5 0 0 ~ 1 0 0 0 の厚さで薄く形成するのが好ましい。

40

【 0 2 0 3 】

この時、下部絶縁膜 6 0 1 と上部絶縁膜 6 0 2 は不連続的に蒸着することができ、上部絶縁膜 6 0 2 と非晶質ケイ素膜 7 0 及び不純物がドーピングされた非晶質ケイ素膜 8 0 は連続的に積層することができる。

【 0 2 0 4 】

また、前述の問題点を解決するための第 2 の方法としては、低温絶縁膜を使用してゲ-

50

ト絶縁膜を形成し、薄膜トランジスタの特性が低下することを防止するためにゲート絶縁膜の上に高いバンドギャップ (band gap) を有する半導体層と相対的に低いバンドギャップを有する半導体層からなる二重層構造の半導体層を形成する。このような本発明の第 7 実施例による薄膜トランジスタ基板及び製造方法について図 7 7 及び図 7 8 を参照して具体的に説明する。

【0205】

図 7 7 は本発明の第 7 実施例による薄膜トランジスタ基板の配置図であり、図 7 8 は図 7 7 に示した薄膜トランジスタ基板を切断線 L X X V I I I - L X X V I I I ' に沿って切断して示した断面図である。図 7 8 には薄膜トランジスタ基板である下部基板とこれと対向する上部基板も共に示した。

10

【0206】

図 7 7 及び図 7 8 に示されているように、大部分の構造及び製造方法は第 3 実施例と同一である。

【0207】

しかし、単一膜のゲート配線 5 2、5 4、5 6 及び有機絶縁膜 4 0 の上にはゲート絶縁膜 6 0 が形成されている。この時、ゲート絶縁膜 6 0 は有機絶縁膜、非晶質酸化ケイ素膜、非晶質窒化ケイ素膜などを使用して低温蒸着工程で形成する。また、ゲート電極 5 6 の低温ゲート絶縁膜 6 0 の上には二重層構造の半導体層 7 0 が島形態で形成されている。二重層構造の半導体層 7 0 のうち、下部半導体層 7 0 1 はバンドギャップが高い非晶質シリコンからなり、上部半導体層 7 0 2 は下部半導体 7 0 1 に比べてバンドギャップが低い通常の非晶質シリコンからなる。例えば、本発明の実施例で下部半導体層 7 0 1 のバンドギャップは 1.9 ~ 2.1 eV の範囲であり、上部半導体層 7 0 2 のバンドギャップを 1.7 ~ 1.8 eV の範囲である。ここで、下部半導体層 7 0 1 は 50 ~ 200 の厚さを有し、上部半導体層 7 0 2 は 1,000 ~ 2,000 の厚さを有する。

20

【0208】

この時、下部及び上部半導体層 7 0 1、7 0 2 は非晶質ケイ素膜を形成するための原料気体である SiH_4 に CH_4 、 C_2H_2 、または、 C_2H_6 などを適切な量で添加して CVD 法によって蒸着して形成する。例えば、CVD 装置に SiH_4 : CH_4 を 1 : 9 の割合で投入して蒸着工程を進行すると、C が 50 % 程度含まれ、2.0 ~ 2.3 eV のバンドギャップを有する非晶質ケイ素膜を得ることができる。このように、非晶質ケイ素膜のバンドギャップは蒸着工程条件の影響を受け、炭素化合物の添加量に応じて大概 1.7 ~ 2.5 eV の範囲で容易に調節することができる。

30

【0209】

この時、低温蒸着ゲート絶縁膜 6 0、下部非晶質ケイ素膜 7 0 1 及び上部非晶質ケイ素膜 7 0 2、不純物がドーピングされた非晶質ケイ素膜 8 0 は同一の CVD 装置で真空が破られることなく連続的に蒸着することができる。

【0210】

このように、バンドギャップが互いに異なる上部半導体層 7 0 2 と下部半導体層 7 0 1 との間には二つの層のバンドギャップの差異に該当するだけのバンドオフセットが形成される。この時、TFT がオン (ON) 状態になると、二つの半導体層 7 0 1、7 0 2 の間に位置するバンドオフセット領域にチャンネルが形成される。このバンドオフセット領域は基本的に同一の原子構造を有しているので、欠陥が少なく良好な TFT の特性を期待することができる。

40

【0211】

本発明は提示された実施例だけでなく多様な方式に適用することができる。例えば、重量減少及び耐衝撃性向上のために台頭したプラスチック基板を使用する液晶表示装置を製造する方法で、本発明を有効に適用することができる。

【符号の説明】

【0212】

3 薄膜トランジスタ

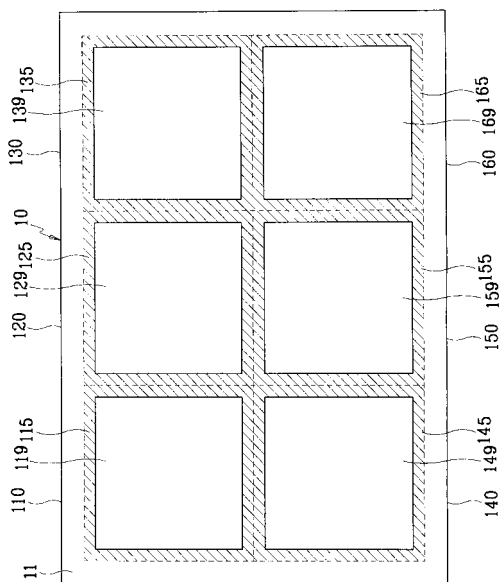
50

- 10 下部絶縁基板
- 22 ブラックマトリックス
- 25 共通信号線
- 26 ゲートパッド
- 27 共通パッド
- 29、39 整列キー
- 31、32、33 カラーフィルター
- 40 有機絶縁膜
- 42、46、102、106、108 接触孔
- 52 ゲート線
- 56 ゲート電極
- 58 維持電極
- 60 ゲート絶縁膜
- 70 半導体層
- 82、112 画素電極
- 80、85、86 抵抗性接触層
- 92 データ線
- 95 ソース電極
- 96 ドレイン電極
- 98 データパッド
- 100 保護膜
- 116 補助ゲートパッド
- 118 補助データパッド
- 500 シャドーマスク

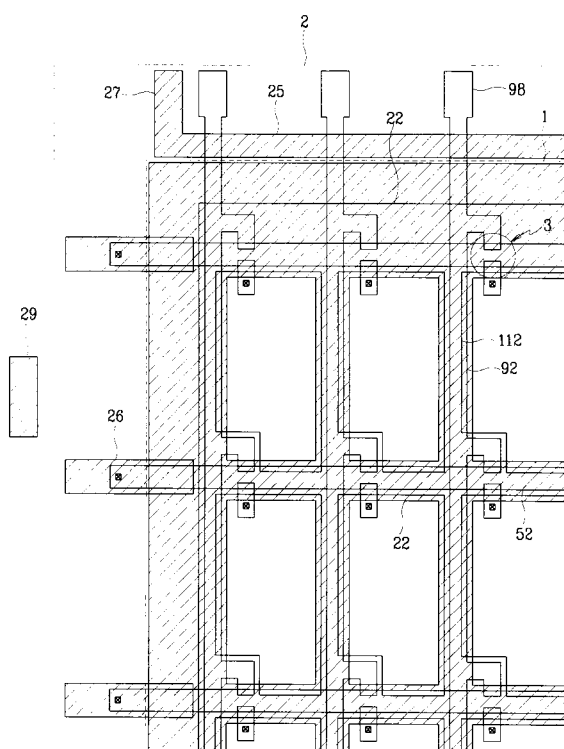
10

20

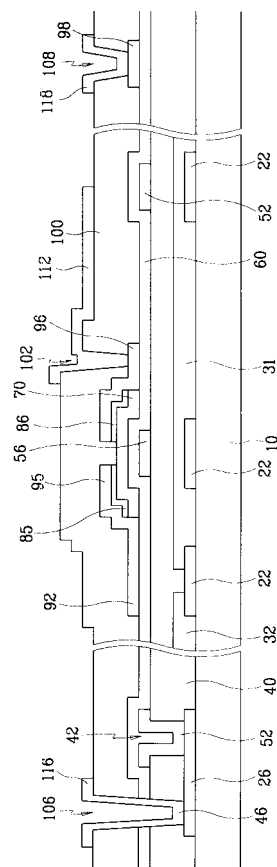
【図1】



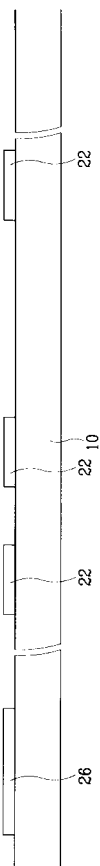
【図2】



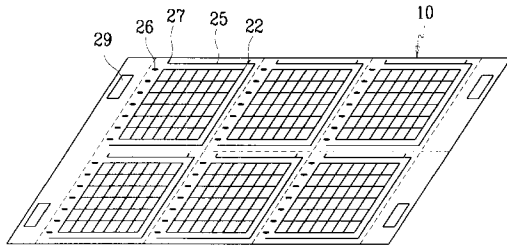
【圖 4】



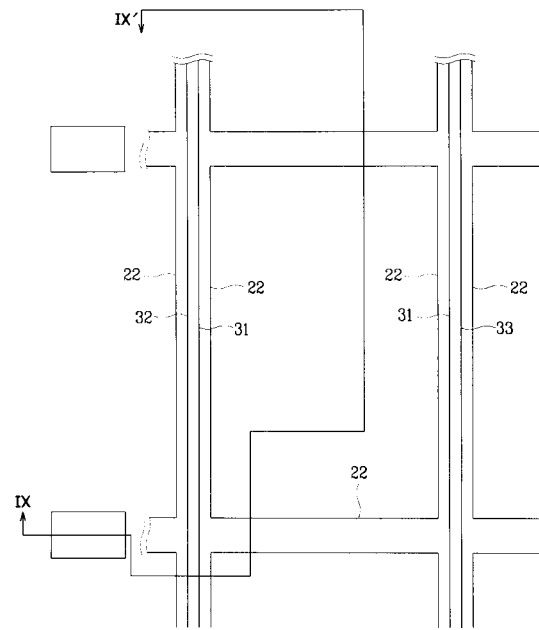
【 图 6 】



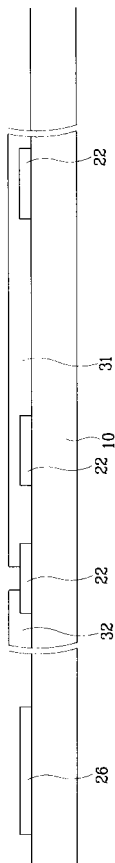
【図 7】



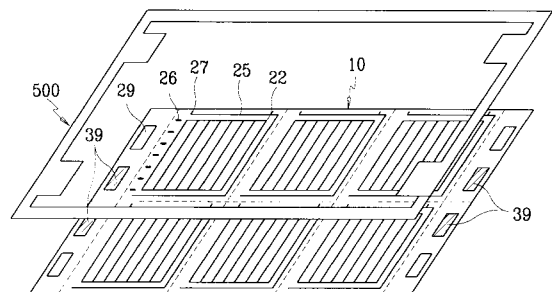
【図 8】



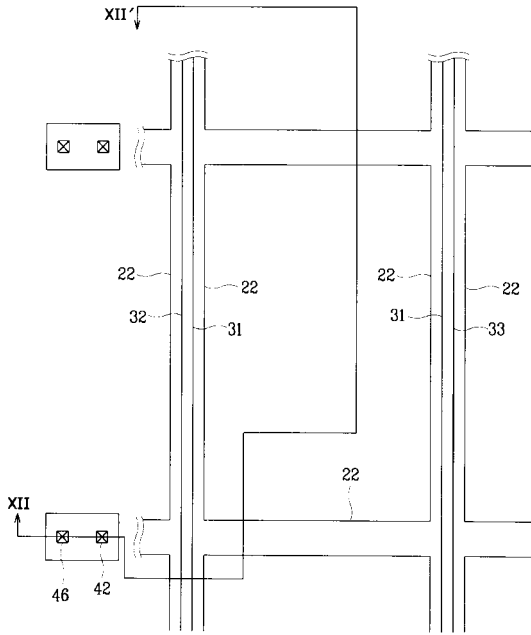
【図 9】



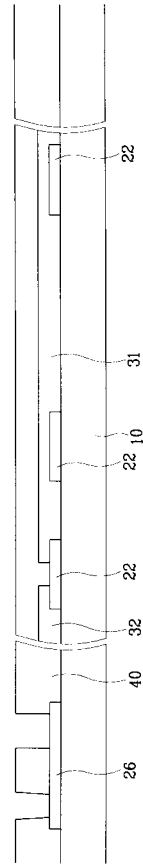
【図 10】



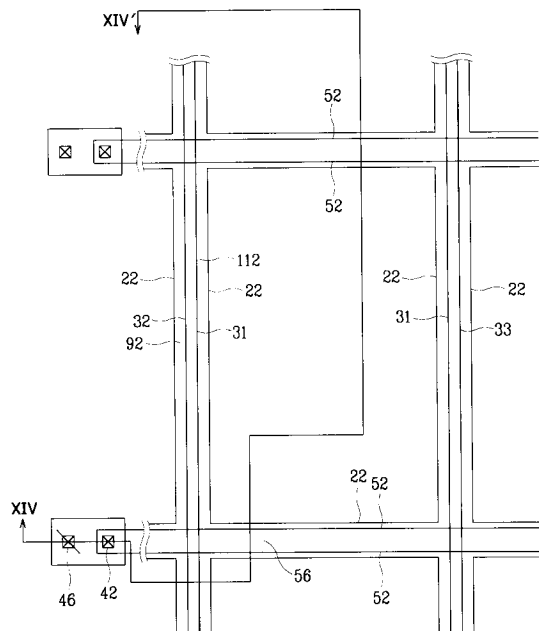
【図 1 1】



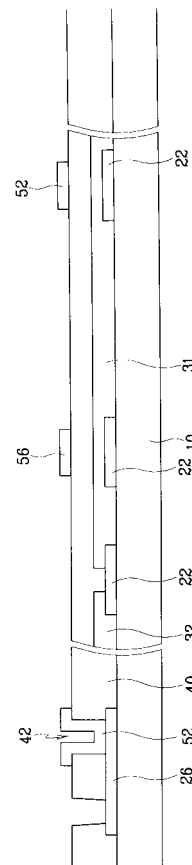
【図 1 2】



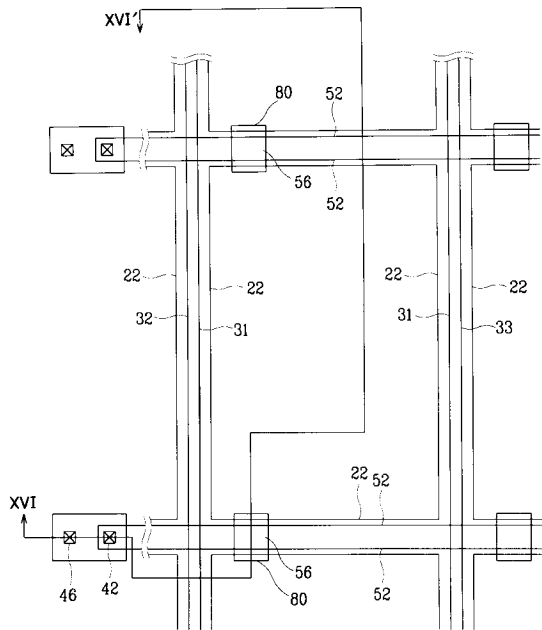
【図 1 3】



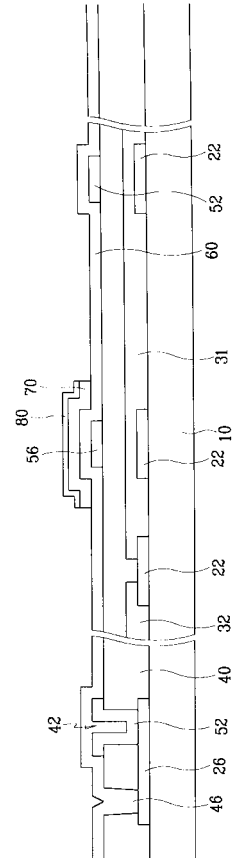
【図 1 4】



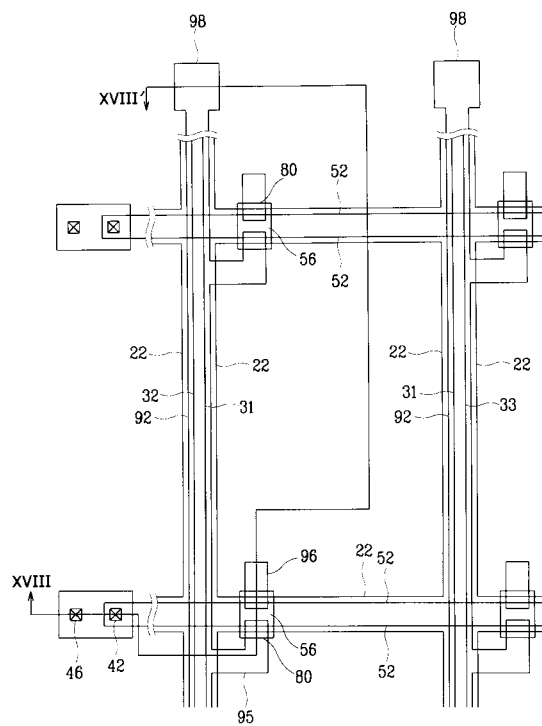
【図 15】



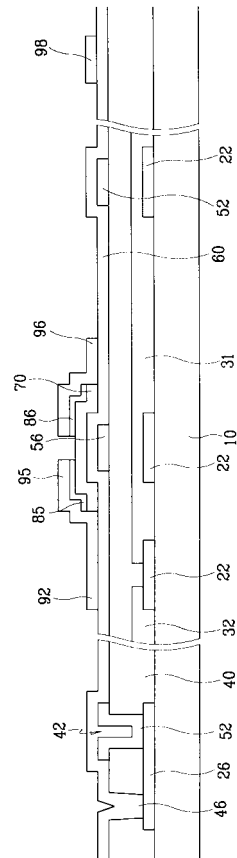
【図 16】



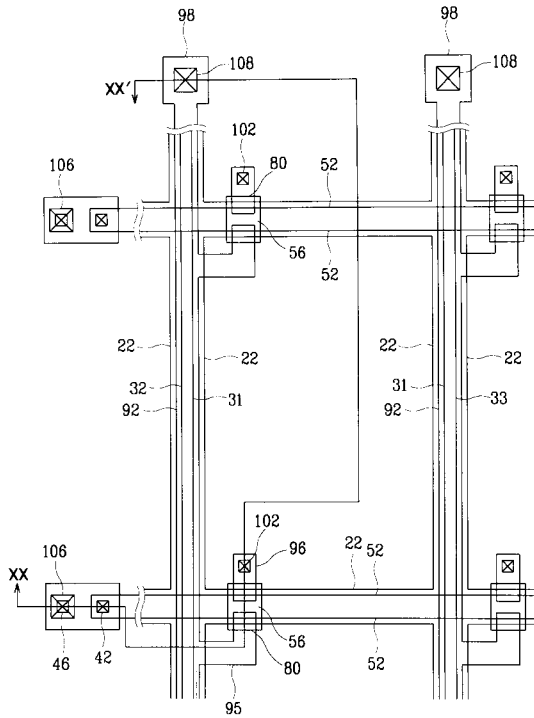
【図 17】



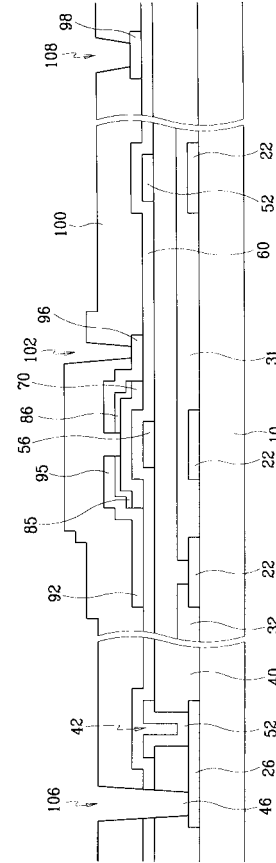
【図 18】



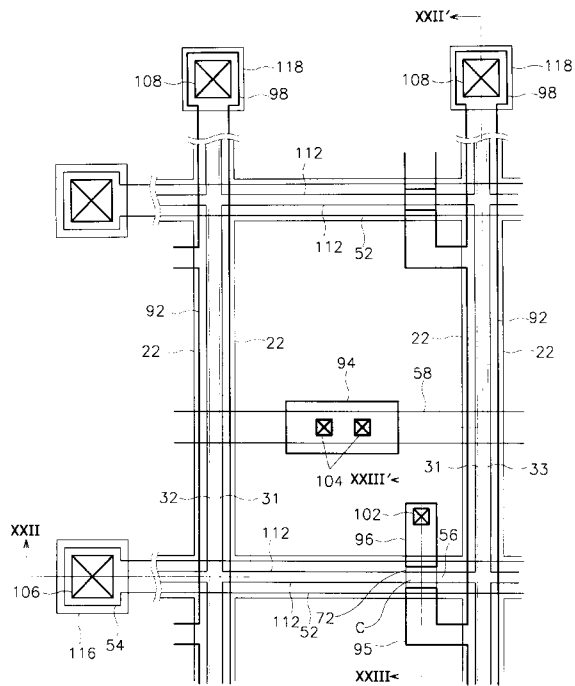
【図 19】



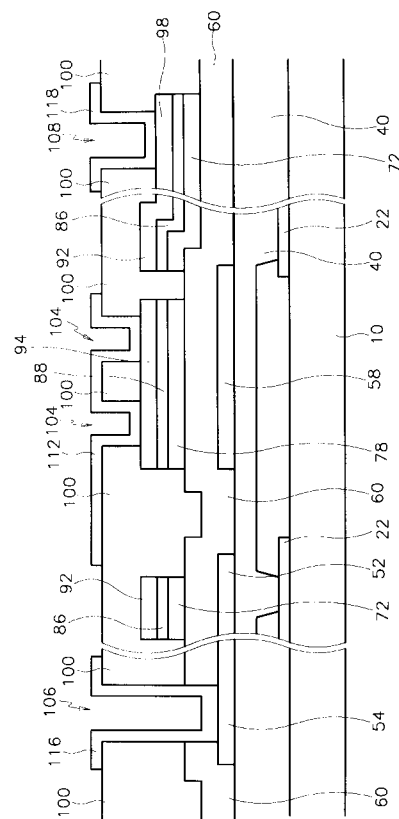
【図 20】



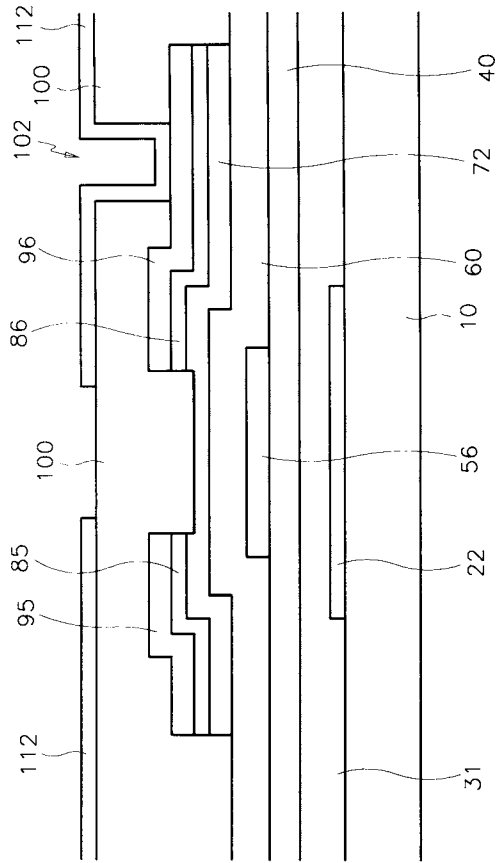
【図 21】



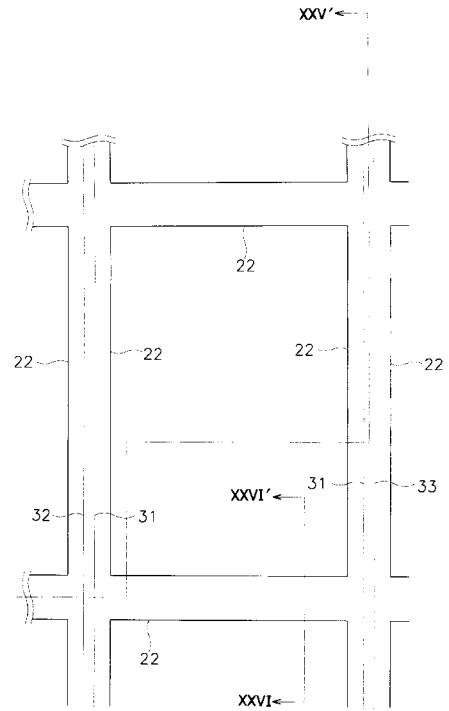
【図 22】



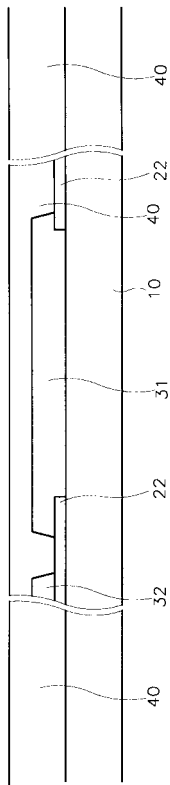
【図 2 3】



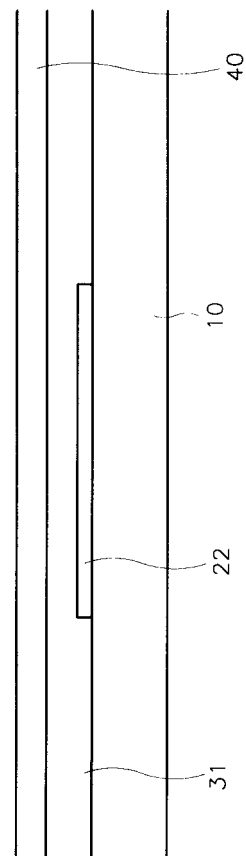
【図 2 4】



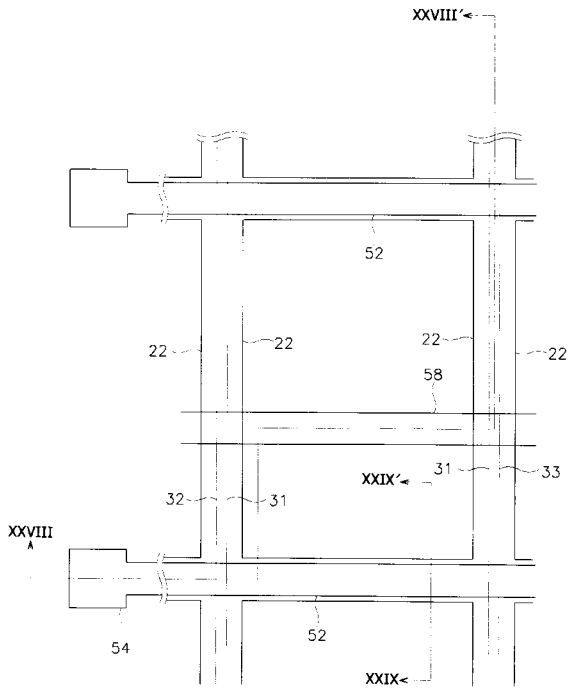
【図 2 5】



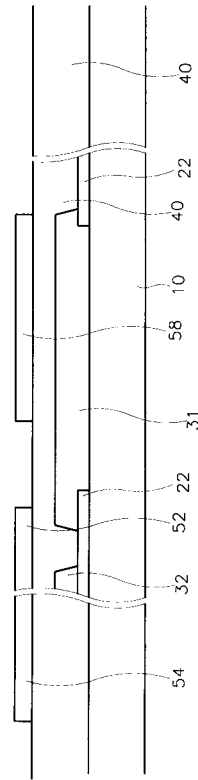
【図 2 6】



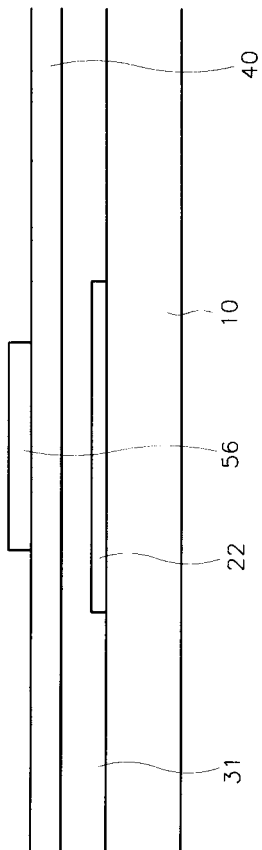
【図 27】



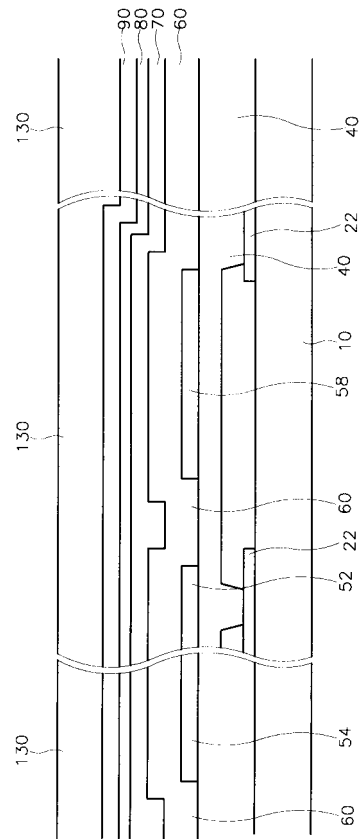
【図 28】



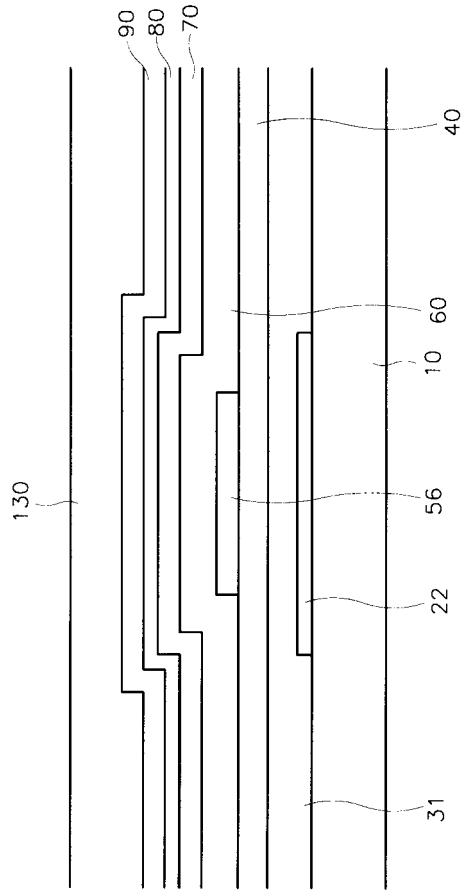
【図 29】



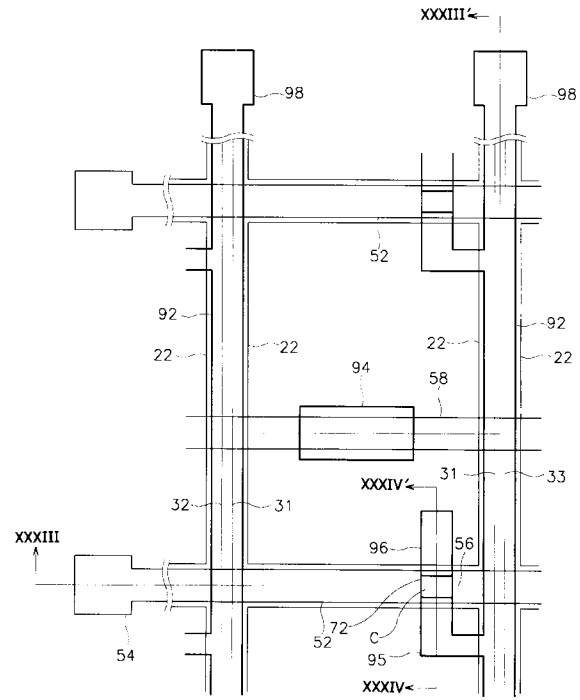
【図 30】



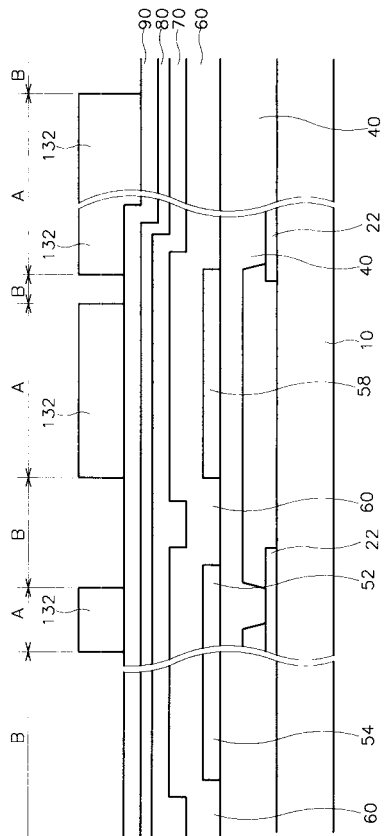
【図 3 1】



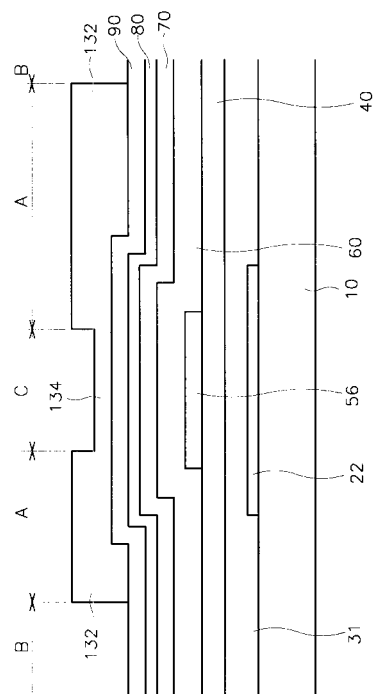
【図 3 2】



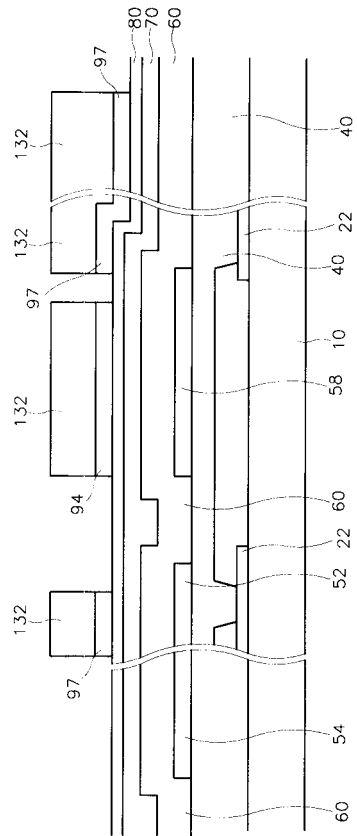
【図 3 3】



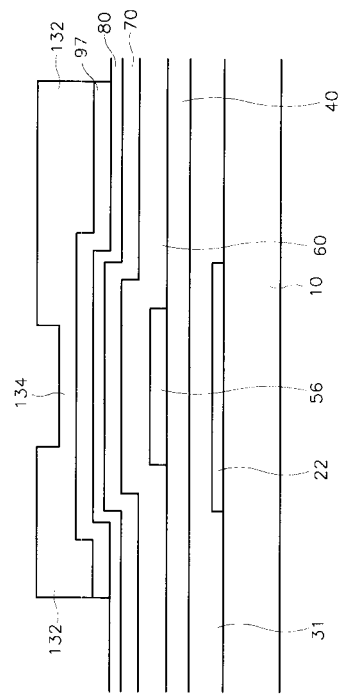
【図 3 4】



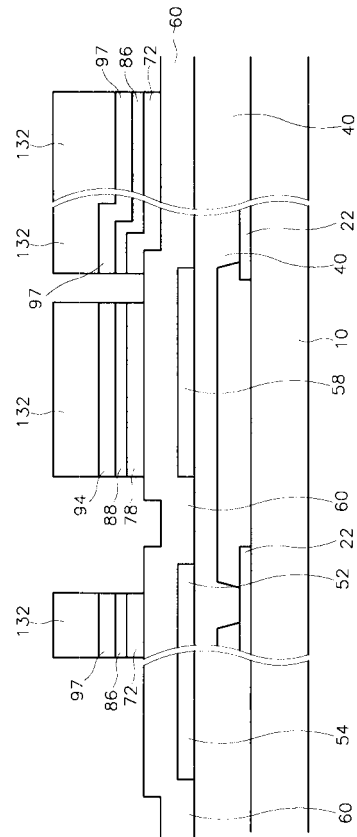
【図 3 5】



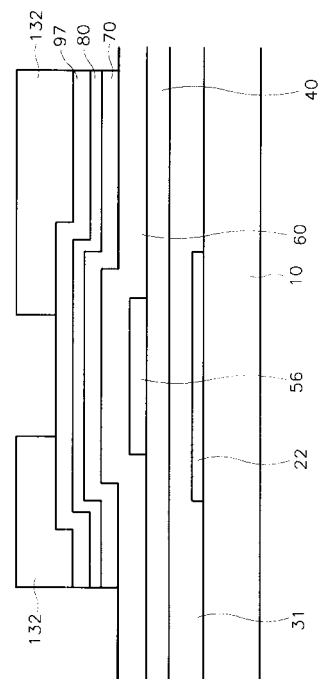
【図 3 6】



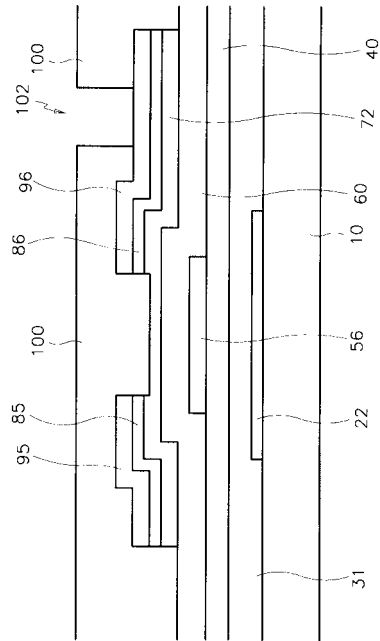
【図 3 7】



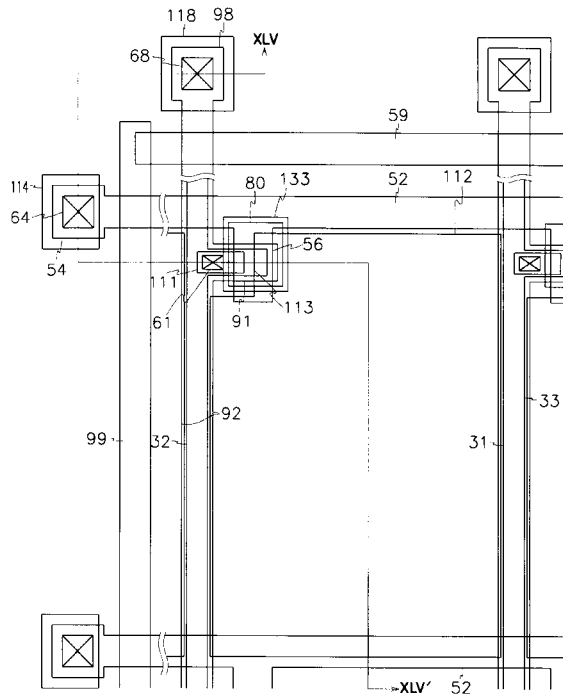
【図 3 8】



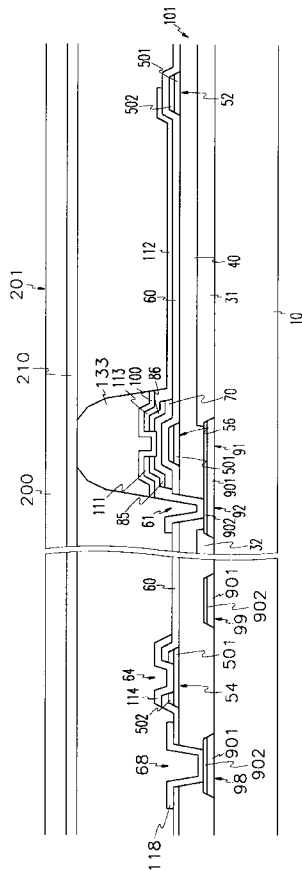
【図 4 3】



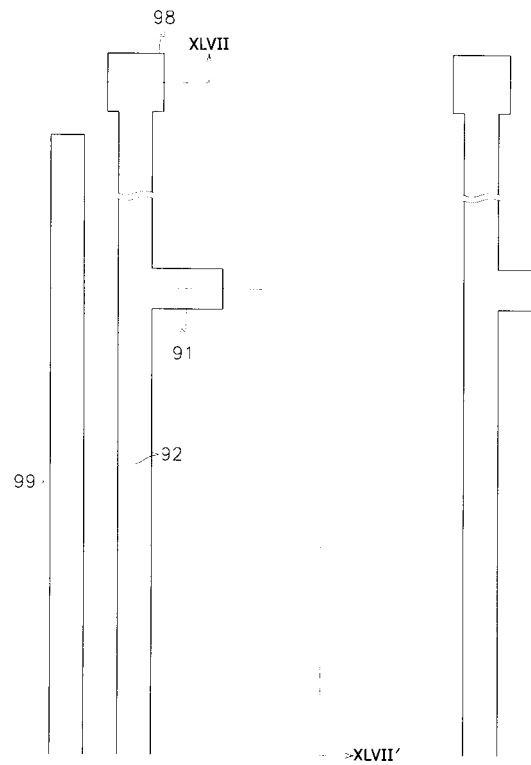
【図 4 4】



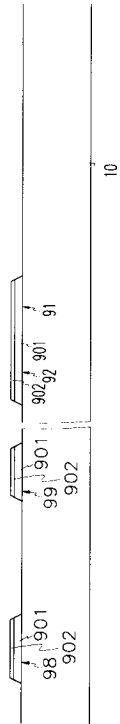
【図 4 5】



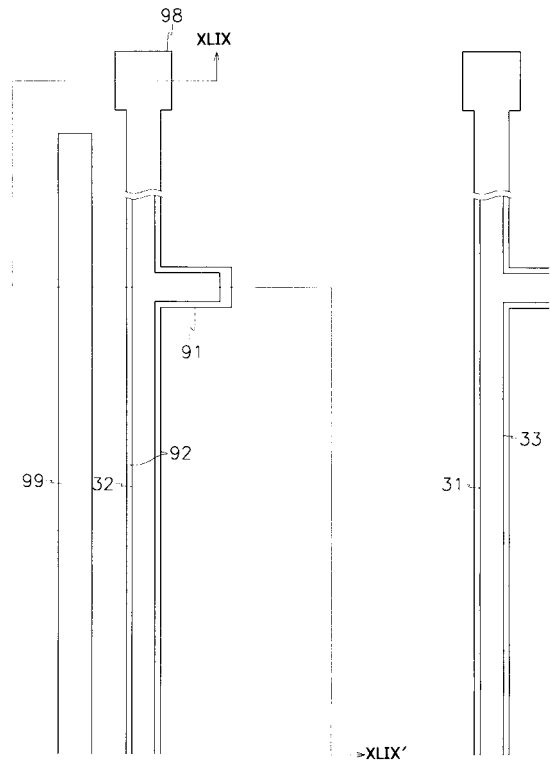
【図 4 6】



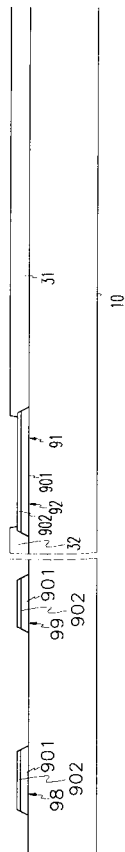
【図 47】



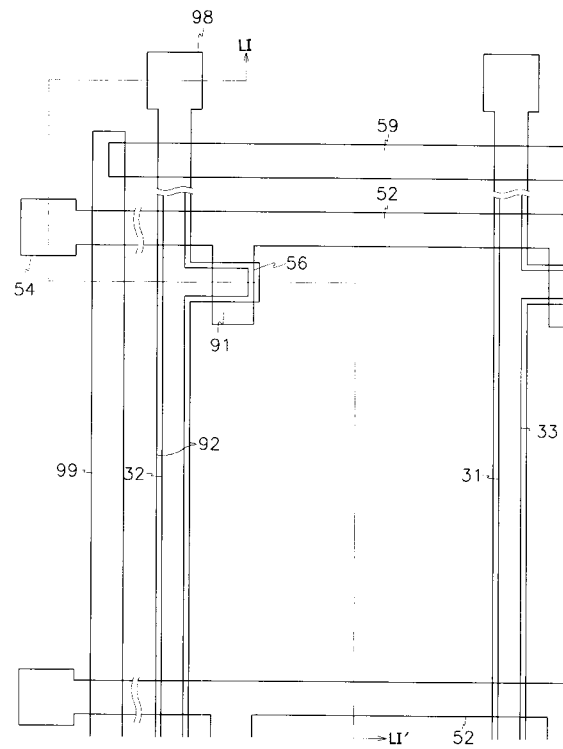
【図 48】



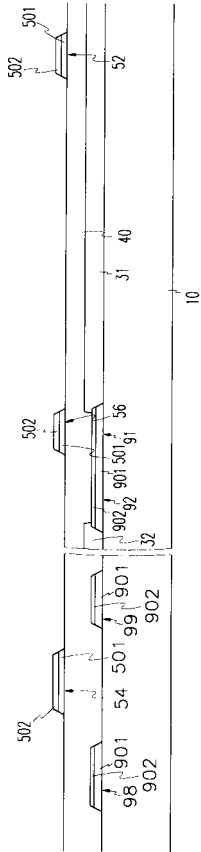
【図 49】



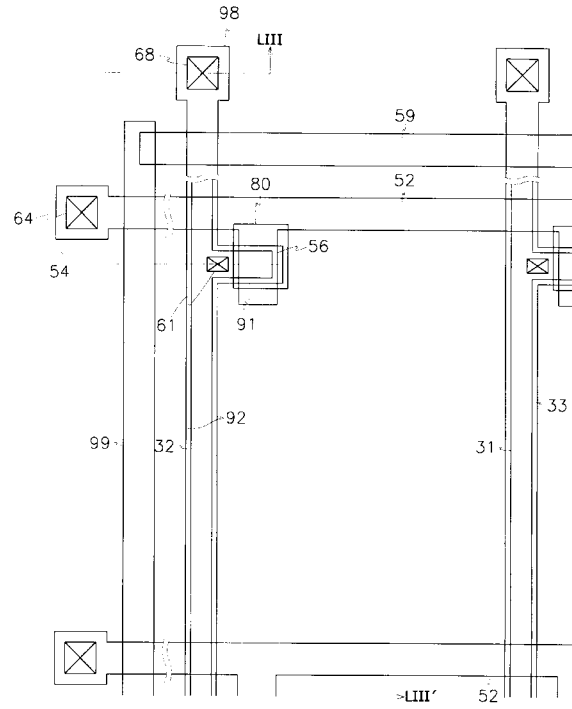
【図 50】



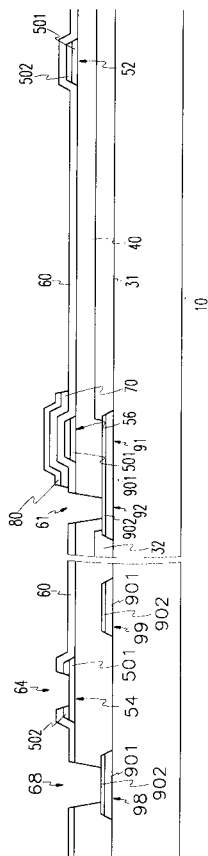
【図 5 1】



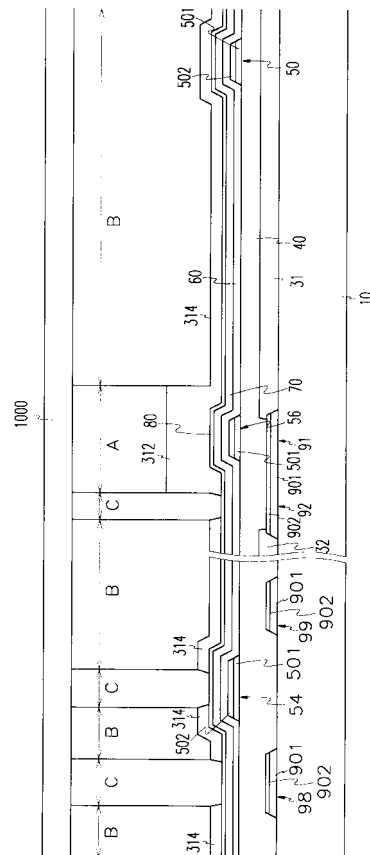
【図 5 2】



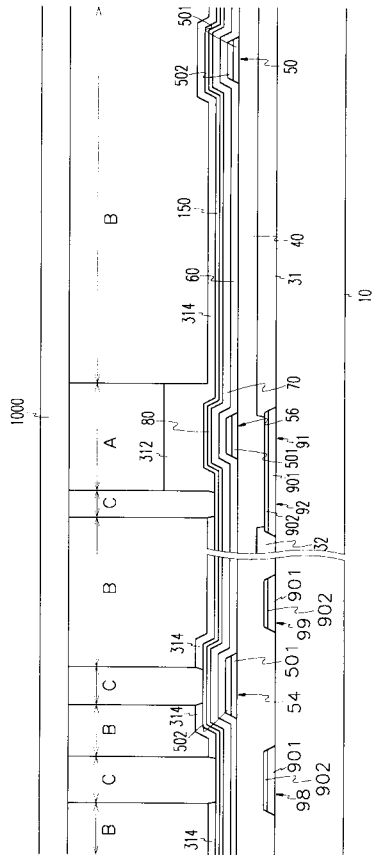
【図 5 3】



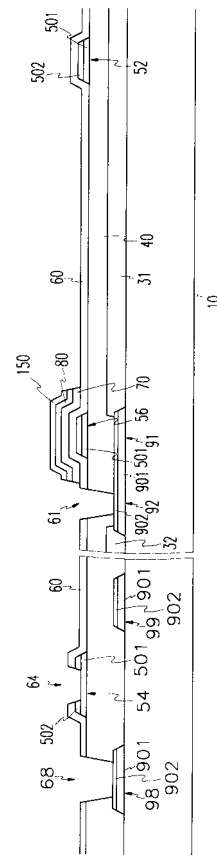
【図 5 4】



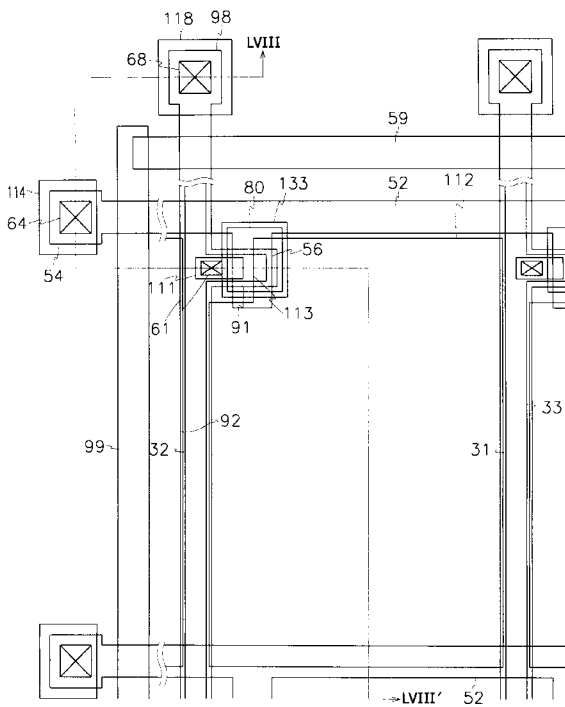
【図 5 5】



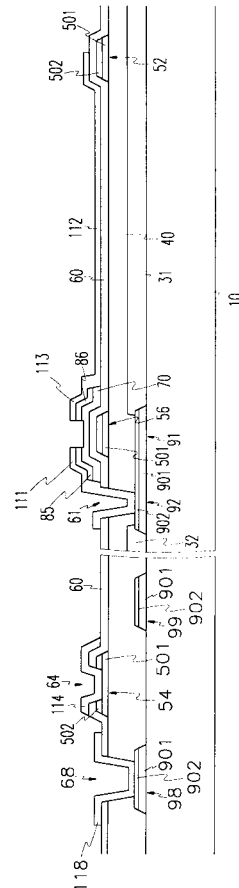
【図 5 6】



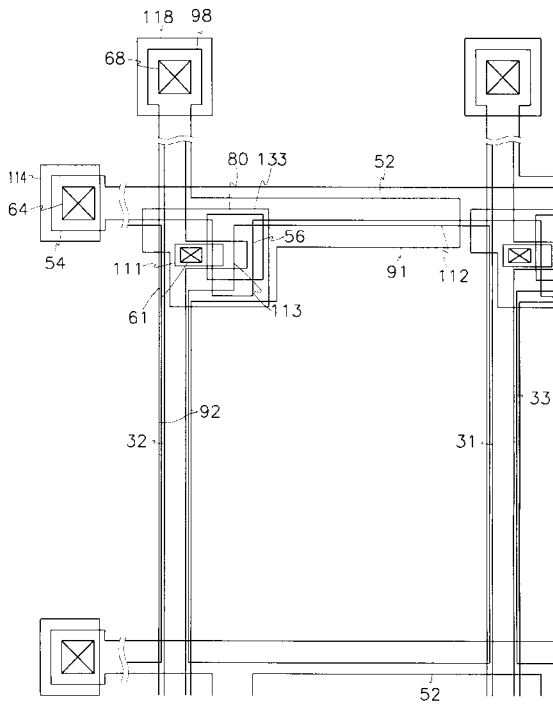
【図 5 7】



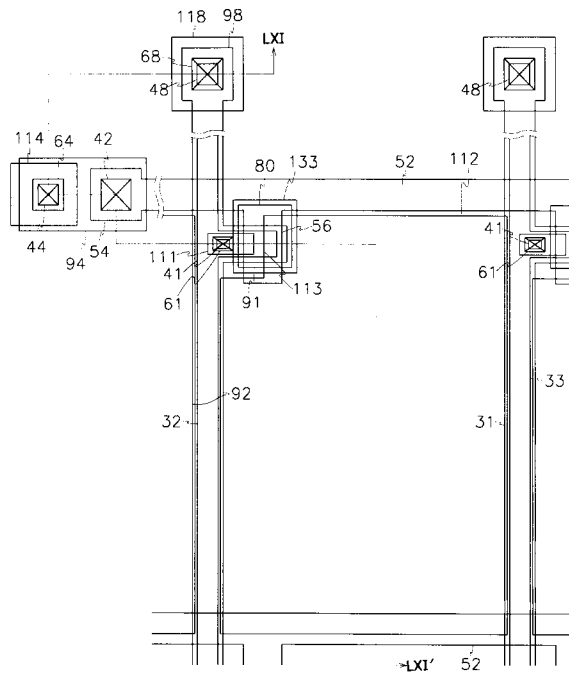
【図 5 8】



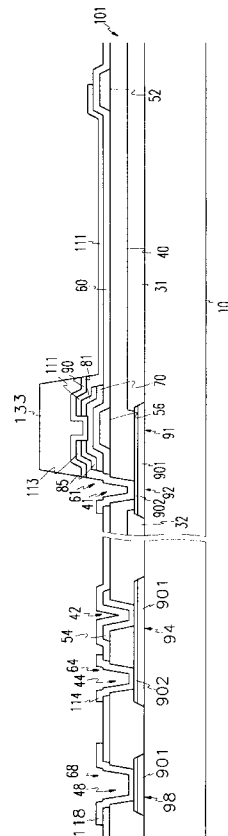
【図 59】



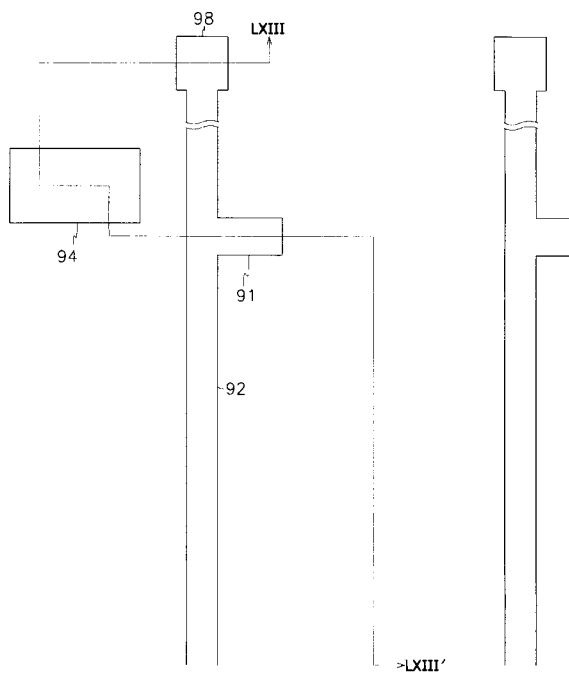
【図 60】



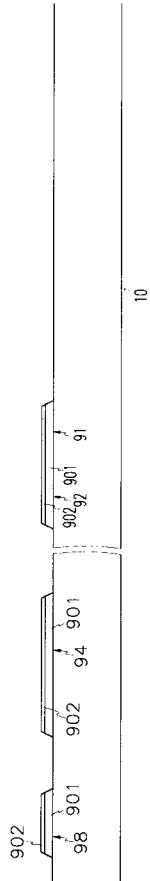
【図 61】



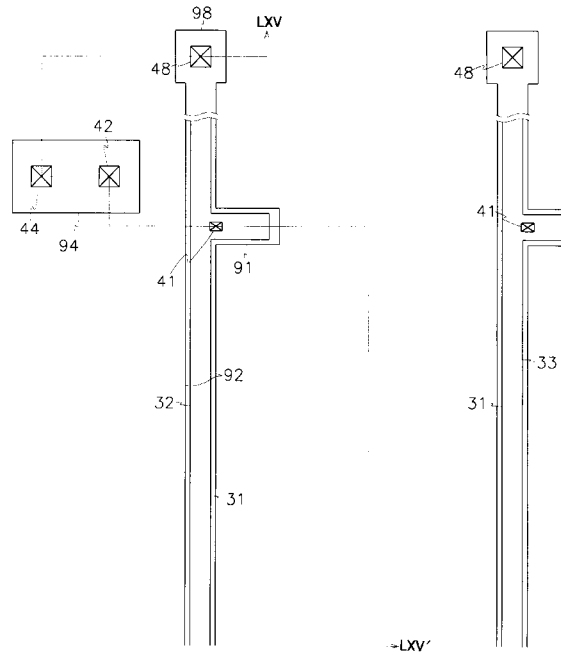
【図 62】



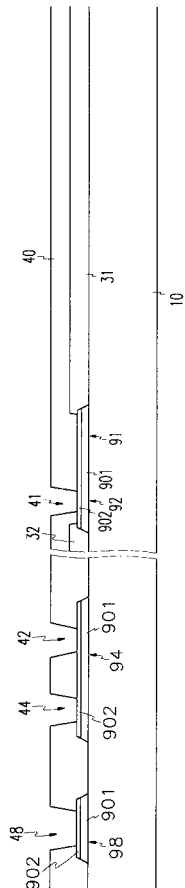
【図 6 3】



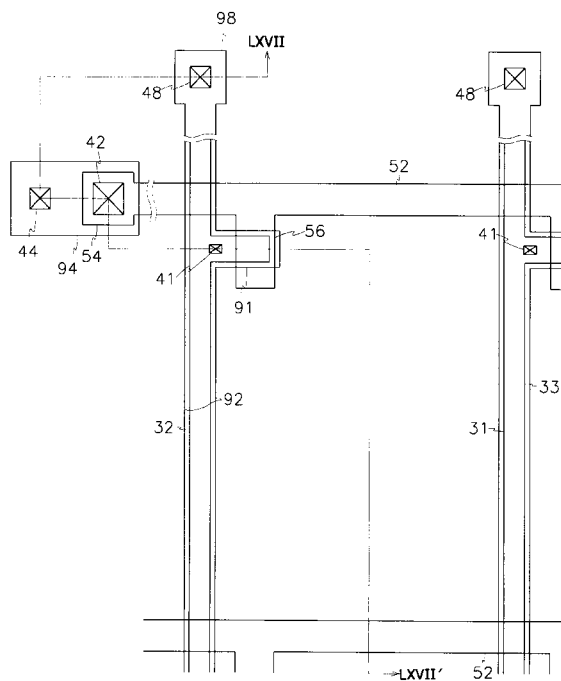
【図 6 4】



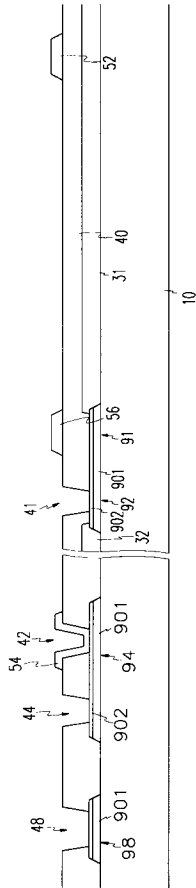
【図 6 5】



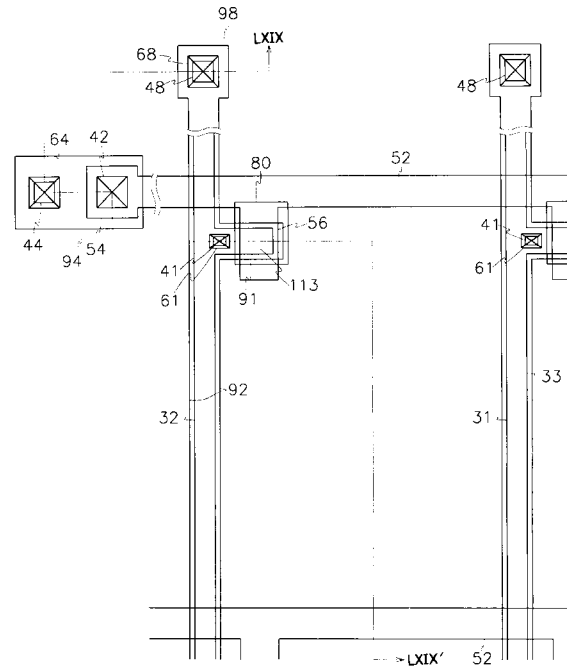
【図 6 6】



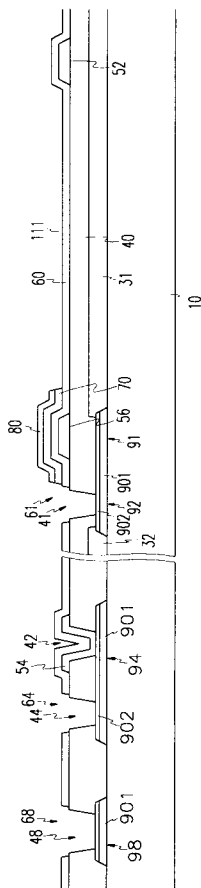
【図 67】



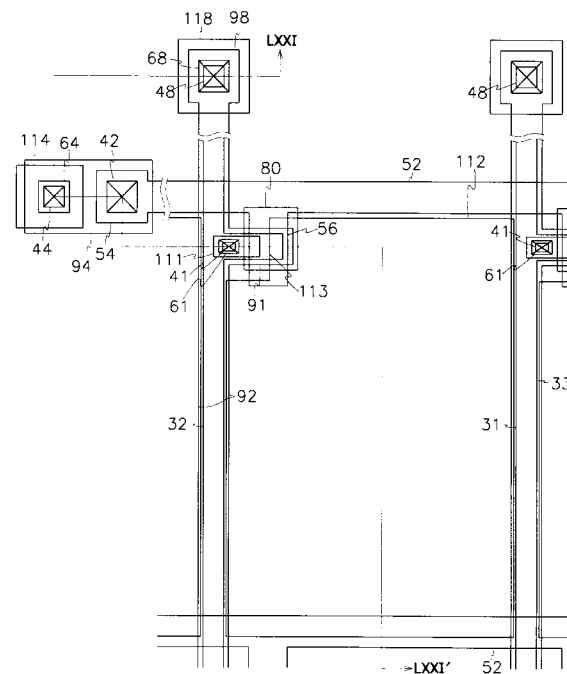
【図 68】



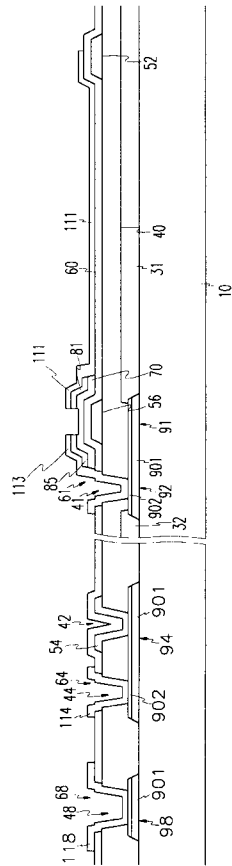
【図 69】



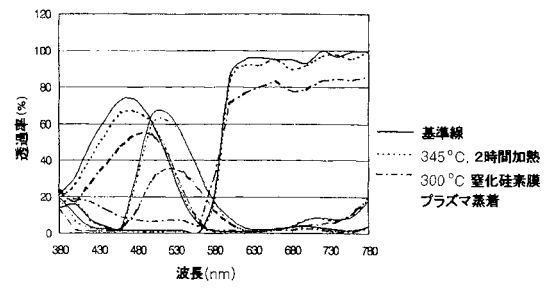
【図 70】



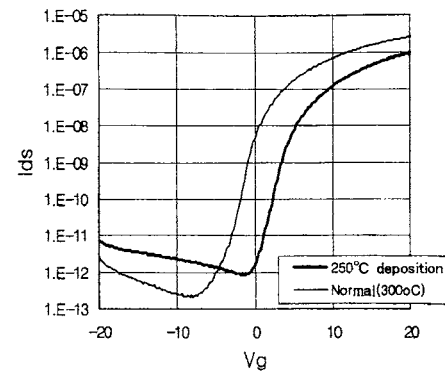
【図 7 1】



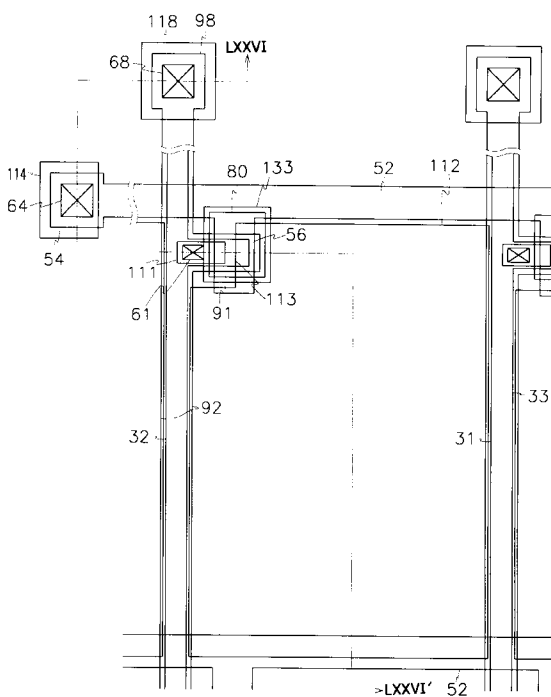
【図 7 2】



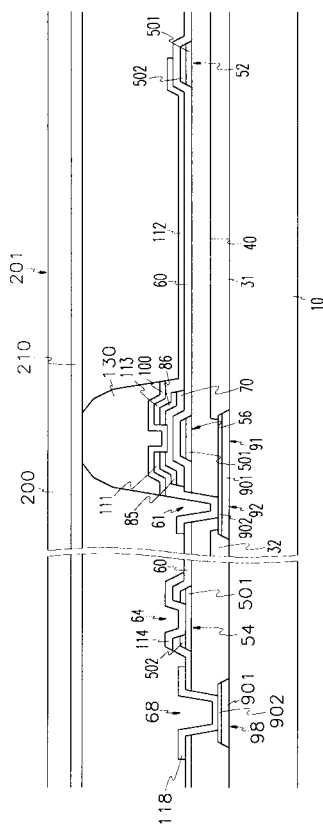
【図 7 4】



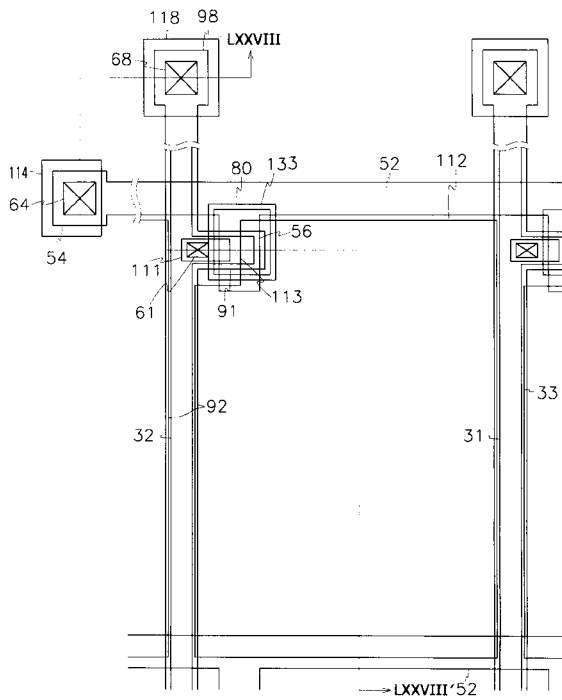
【図 7 5】



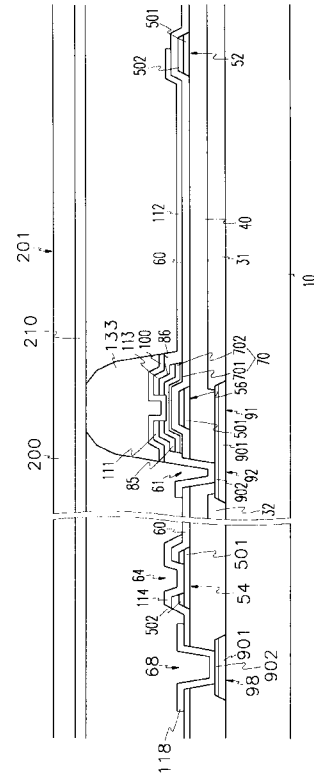
【図 7 6】



【図 7 7】

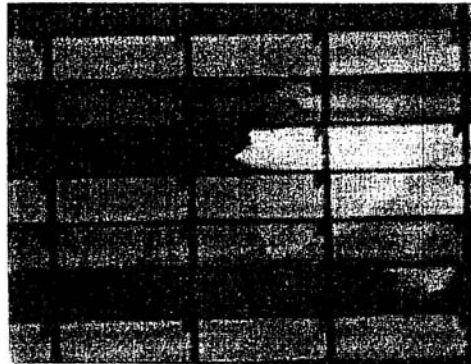


【図 7 8】

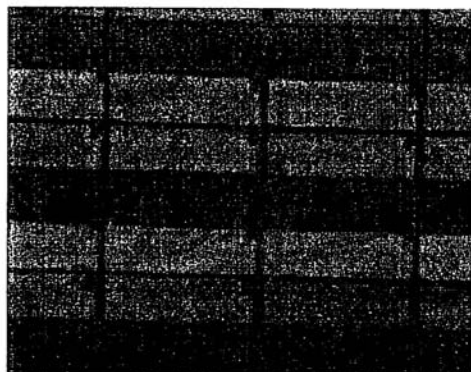


【図 7 3】

(A)



(B)



フロントページの続き

(31)優先権主張番号 2000P52184

(32)優先日 平成12年9月4日(2000.9.4)

(33)優先権主張国 韓国(KR)

(72)発明者 洪 ▲むん▼ 杓

大韓民国京畿道城南市盆唐区隋内洞プルンマウル双龍アパート401棟2202号

(72)発明者 洪 完 植

大韓民国ソウル市瑞草区方背洞大宇曉寧アパート104棟402号

(72)発明者 金 相 日

大韓民国京畿道水原市八達区靈通洞清明住公アパート406棟201号

(72)発明者 廬 水 貴

大韓民国京畿道水原市八達区靈通洞碧山アパート803棟1604号

(72)発明者 姜 珍 奎

大韓民国京畿道水原市八達区梅灘洞住公アパート102棟1804号

(72)発明者 金 湘 甲

大韓民国ソウル市江東区明逸洞三益アパート205棟913号

Fターム(参考) 2H048 BA45 BB08 BB37 BB42

2H092 GA43 JA26 JA33 JA35 JA36 JA47 JB24 JB33 JB52 JB54

JB57 JB58 KA05 KA12 KA13 KA19 KA24 KB05 KB14 KB22

KB24 KB25 KB26 MA05 MA07 MA13 NA27 PA03 PA08 PA09

2H189 EA02X FA05 FA16 GA06 HA11 HA14 LA01 LA10 LA14 LA15

专利名称(译)	用于液晶显示装置的薄膜晶体管基板及其制造方法		
公开(公告)号	JP2011186484A	公开(公告)日	2011-09-22
申请号	JP2011090187	申请日	2011-04-14
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	洪むん杓 洪完植 金相日 廬水貴 姜珍奎 金湘甲		
发明人	洪 ▲むん▼ 杓 洪 完 植 金 相 日 廬 水 貴 姜 珍 奎 金 湘 甲		
IPC分类号	G02F1/1368 G02B5/20 G02F1/1339 G02B5/00 G02F1/1335 G02F1/136 G02F1/1362 G09F9/30		
CPC分类号	G02F1/136227 G02F1/136209 G02F1/136286 G02F2001/136222 H01L27/12 H01L27/1255 H01L27/1288 H01L29/42384 H01L29/4908		
FI分类号	G02F1/1368 G02B5/20.101 G02F1/1339.500		
F-TERM分类号	2H048/BA45 2H048/BB08 2H048/BB37 2H048/BB42 2H092/GA43 2H092/JA26 2H092/JA33 2H092/JA35 2H092/JA36 2H092/JA47 2H092/JB24 2H092/JB33 2H092/JB52 2H092/JB54 2H092/JB57 2H092/JB58 2H092/KA05 2H092/KA12 2H092/KA13 2H092/KA19 2H092/KA24 2H092/KB05 2H092/KB14 2H092/KB22 2H092/KB24 2H092/KB25 2H092/KB26 2H092/MA05 2H092/MA07 2H092/MA13 2H092/NA27 2H092/PA03 2H092/PA08 2H092/PA09 2H189/EA02X 2H189/FA05 2H189/FA16 2H189/GA06 2H189/HA11 2H189/HA14 2H189/LA01 2H189/LA10 2H189/LA14 2H189/LA15 2H148/BD01 2H148/BD11 2H148/BG02 2H148/BH28 2H192/AA24 2H192/BC35 2H192/CB05 2H192/CB35 2H192/CB56 2H192/CB61 2H192/CB83 2H192/CC04 2H192/CC57 2H192/CC72 2H192/DA12 2H192/DA42 2H192/EA03 2H192/EA28 2H192/EA42 2H192/EA72 2H192/FA32 2H192/FA35 2H192/GD23 2H192/GD72 2H192/HA84 2H192/HA93 2H192/JA13		
代理人(译)	山下大沽嗣		
优先权	1999P42108 1999-09-30 KR 1999P62915 1999-12-27 KR 2000P52182 2000-09-04 KR 2000P52184 2000-09-04 KR		
其他公开文献	JP5466665B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供用于液晶显示装置的薄膜晶体管基板及其制造方法，其可以减少错误对准并且可以确保孔径比。解决方案：用于液晶显示装置的薄膜晶体管基板包括：形成在绝缘基板上的数据布线;以像素形成的红色，绿色和蓝色滤色器;用于覆盖数据布线和滤色器的绝缘膜;栅极布线包括与a线交叉并限定像素的栅极线和与栅极线连接的栅极电极;栅极绝缘膜，其覆盖栅极布线，并具有

