

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-250014

(P2010-250014A)

(43) 公開日 平成22年11月4日(2010.11.4)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1345 (2006.01)	G02F 1/1345	2H092
G02F 1/1368 (2006.01)	G02F 1/1368	2H193
G02F 1/133 (2006.01)	G02F 1/133 550	5C094
G09F 9/30 (2006.01)	G09F 9/30 338	

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号	特願2009-98348 (P2009-98348)	(71) 出願人	302020207 東芝モバイルディスプレイ株式会社 埼玉県深谷市幡羅町一丁目9番地2
(22) 出願日	平成21年4月14日 (2009.4.14)	(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100109830 弁理士 福原 淑弘
		(74) 代理人	100075672 弁理士 峰 隆司
		(74) 代理人	100095441 弁理士 白根 俊郎

最終頁に続く

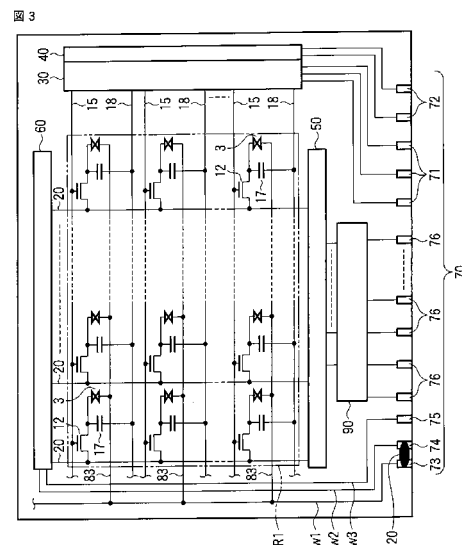
(54) 【発明の名称】 液晶表示装置及び液晶表示装置の製造方法

(57) 【要約】

【課題】表示品位に優れた液晶表示装置及び液晶表示装置の製造方法を提供する。

【解決手段】液晶表示装置は、複数の信号線20、複数の走査線15、複数のスイッチング素子、複数の画素電極を有したアレイ基板と、共通電極を有した対向基板と、液晶層と、複数の走査線に駆動信号を与える走査線駆動回路30と、複数のスイッチング素子を全てオンさせる駆動信号を複数の走査線に与えるよう走査線駆動回路を制御する走査線制御回路40と、複数の信号線に映像信号を与える映像信号出力部と、複数の信号線に共通の信号を同時に与える信号線制御回路60と、を備えている。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

複数の信号線、前記複数の信号線に交差した複数の走査線、前記複数の信号線及び複数の走査線に電氣的に接続された複数のスイッチング素子、前記複数のスイッチング素子に電氣的に接続された複数の画素電極を有したアレイ基板と、

前記複数の画素電極に対向した共通電極を有した対向基板と、

前記アレイ基板及び対向基板間に挟持された液晶層と、

前記複数の走査線に電氣的に接続され、前記複数の走査線に駆動信号を与える走査線駆動回路と、

前記走査線駆動回路に電氣的に接続され、前記複数のスイッチング素子を全てオンさせる前記駆動信号を前記複数の走査線に与えるよう前記走査線駆動回路を制御する走査線制御回路と、

前記複数の信号線に接続され、前記複数の信号線に映像信号を与える映像信号出力部と、

前記複数の信号線に接続され、前記複数の信号線に共通の信号を同時に与える信号線制御回路と、を備えている液晶表示装置。

【請求項 2】

前記走査線駆動回路、走査線制御回路、映像信号出力部及び信号線制御回路に電氣的に接続され、画像表示中に前記走査線駆動回路及び映像信号出力部を駆動し、画像表示前及び画像表示後の少なくとも何れかにおいて前記走査線制御回路及び信号線制御回路を駆動し、前記複数の画素電極全ての電位を前記共通電極と同電位に設定する制御部をさらに備えている請求項 1 に記載の液晶表示装置。

【請求項 3】

前記共通電極に電氣的に接続され、前記共通電極に共通電極電圧を与える第 1 配線と、前記信号線制御回路に電氣的に接続されているとともに前記信号線制御回路を介して前記複数の信号線に電氣的に接続された第 2 配線と、

前記第 1 配線及び第 2 配線を電氣的に接続した接続手段と、をさらに備えている請求項 1 に記載の液晶表示装置。

【請求項 4】

複数の信号線、前記複数の信号線に交差した複数の走査線、前記複数の信号線及び複数の走査線に電氣的に接続された複数のスイッチング素子、前記複数のスイッチング素子に電氣的に接続された複数の画素電極を有したアレイ基板と、前記複数の画素電極に対向した共通電極を有した対向基板と、前記アレイ基板及び対向基板間に挟持された液晶層と、前記複数の走査線に電氣的に接続され、前記複数の走査線に駆動信号を与える走査線駆動回路と、前記走査線駆動回路に電氣的に接続され、前記複数のスイッチング素子を全てオンさせる前記駆動信号を前記複数の走査線に与えるよう前記走査線駆動回路を制御する走査線制御回路と、前記複数の信号線に接続され、前記複数の信号線に共通の信号を同時に与える信号線制御回路と、前記共通電極に電氣的に接続され、前記共通電極に共通電圧を与える第 1 配線と、前記信号線制御回路に電氣的に接続されているとともに前記信号線制御回路を介して前記複数の信号線に電氣的に接続された第 2 配線と、を備えた液晶表示装置を用意し、

前記第 1 配線を介して前記共通電極に共通電極電圧を与え、前記複数の走査線に前記駆動信号を与えて前記複数のスイッチング素子を全てオンさせ、前記第 2 配線及び信号線制御回路を介して前記複数の信号線に共通の信号を同時に与えて前記複数の画素電極及び共通電極間に電位差を生じさせ、

前記電位差を生じさせた後、前記第 1 配線及び第 2 配線を接続手段にて接続し、前記第 2 配線の電位を前記第 1 配線と同電位に設定し、

前記液晶表示装置を用意した後、前記複数の信号線に映像信号を与える映像信号出力部を前記複数の信号線に接続する液晶表示装置の製造方法。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

この発明は、液晶表示装置及び液晶表示装置の製造方法に関する。

【背景技術】

【0002】

近年、画像を表示する画像表示装置として、例えば、液晶表示パネルを備えた液晶表示装置が用いられている。液晶表示パネルは、ガラス基板を有したアレイ基板を備えている。ガラス基板には、複数の信号線及び複数の走査線が交差して配設されている。信号線及び走査線で囲まれた領域には画素がそれぞれ形成されている。各画素は、信号線及び走査線の各交差部に設けられた薄膜トランジスタ（以下、TFTと称する）と、このTFTに接続された画素電極とを有している。

10

【0003】

また、液晶表示パネルは、対向基板と、液晶層とをさらに備えている。対向基板は、他のガラス基板と、この他のガラス基板上に形成された共通電極等を有している。液晶層は、隙間を保持して対向配置されたアレイ基板及び対向基板の間に挟持されている。

【0004】

複数の走査線は走査線駆動回路に接続され、複数の信号線は1/3マルチプレクサ回路に接続されている（例えば、特許文献1参照）。さらに、複数の走査線及び複数の信号線にはそれぞれFDON回路が接続され、両FDON回路には共通のFDON信号が供給されている。

20

【0005】

走査線に接続されたFDON回路は全てのTFTをオンさせる。信号線に接続されたFDON回路は全ての信号線に共通電極と同一の電圧（以下、共通電極電圧と称する）を印加する。このため、電源投入時及び電源遮断時に両FDON回路を駆動させることで、全画素電極及び共通電極間の電位差を0V（全画素をオフ）とすることができ、残像を抑制することができる。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2005-49849号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0007】

ところで、上記液晶表示装置では、画素をいくつかのグループに分けて（フレーム時間内で）グループ毎に順次映像信号を与えるダイナミック駆動は可能であるが、映像信号を全ての画素に同時に与え続けるスタティック駆動（単純駆動）は不可能である。このため、上記液晶表示装置では、同時に全画素電極及び共通電極間に電位差を生じさせる（全画素をオンさせる）ことができない。

【0008】

これにより、ダイナミック駆動による液晶表示装置では、スタティック駆動（単純駆動）による、T-V特性（電圧に対する透過率の特性）、応答速度等の基本的な評価や、光学特性の評価ができない問題がある。これに対して、スタティック駆動による液晶表示装置においては、これらの評価は、比較的簡単な検査設備（装置）で実施することができる。上記のことから、ダイナミック駆動による液晶表示装置において、スタティック駆動（単純駆動）検査を行い、液晶表示装置が表示品位に優れているかどうか判断することが望ましい。

40

この発明は以上の点に鑑みなされたもので、その目的は、表示品位に優れた液晶表示装置及び液晶表示装置の製造方法を提供することにある。

【課題を解決するための手段】

【0009】

50

上記課題を解決するため、本発明の態様に係る液晶表示装置は、

複数の信号線、前記複数の信号線に交差した複数の走査線、前記複数の信号線及び複数の走査線に電氣的に接続された複数のスイッチング素子、前記複数のスイッチング素子に電氣的に接続された複数の画素電極を有したアレイ基板と、

前記複数の画素電極に対向した共通電極を有した対向基板と、

前記アレイ基板及び対向基板間に挟持された液晶層と、

前記複数の走査線に電氣的に接続され、前記複数の走査線に駆動信号を与える走査線駆動回路と、

前記走査線駆動回路に電氣的に接続され、前記複数のスイッチング素子を全てオンさせる前記駆動信号を前記複数の走査線に与えるよう前記走査線駆動回路を制御する走査線制御回路と、

前記複数の信号線に接続され、前記複数の信号線に映像信号を与える映像信号出力部と、

前記複数の信号線に接続され、前記複数の信号線に共通の信号を同時に与える信号線制御回路と、を備えている。

【0010】

また、本発明の他の態様に係る液晶表示装置の製造方法は、

複数の信号線、前記複数の信号線に交差した複数の走査線、前記複数の信号線及び複数の走査線に電氣的に接続された複数のスイッチング素子、前記複数のスイッチング素子に電氣的に接続された複数の画素電極を有したアレイ基板と、前記複数の画素電極に対向した共通電極を有した対向基板と、前記アレイ基板及び対向基板間に挟持された液晶層と、前記複数の走査線に電氣的に接続され、前記複数の走査線に駆動信号を与える走査線駆動回路と、前記走査線駆動回路に電氣的に接続され、前記複数のスイッチング素子を全てオンさせる前記駆動信号を前記複数の走査線に与えるよう前記走査線駆動回路を制御する走査線制御回路と、前記複数の信号線に接続され、前記複数の信号線に共通の信号を同時に与える信号線制御回路と、前記共通電極に電氣的に接続され、前記共通電極に共通電圧を与える第1配線と、前記信号線制御回路に電氣的に接続されているとともに前記信号線制御回路を介して前記複数の信号線に電氣的に接続された第2配線と、を備えた液晶表示装置を用意し、

前記第1配線を介して前記共通電極に共通電極電圧を与え、前記複数の走査線に前記駆動信号を与えて前記複数のスイッチング素子を全てオンさせ、前記第2配線及び信号線制御回路を介して前記複数の信号線に共通の信号を同時に与えて前記複数の画素電極及び共通電極間に電位差を生じさせ、

前記電位差を生じさせた後、前記第1配線及び第2配線を接続手段にて接続し、前記第2配線の電位を前記第1配線と同電位に設定し、

前記液晶表示装置を用意した後、前記複数の信号線に映像信号を与える映像信号出力部を前記複数の信号線に接続する。

【発明の効果】

【0011】

この発明によれば、表示品位に優れた液晶表示装置及び液晶表示装置の製造方法を提供することができる。

【図面の簡単な説明】

【0012】

【図1】本発明の実施の形態に係る液晶表示装置を示す概略構成図である。

【図2】上記液晶表示装置の液晶表示パネル及びバックライトユニットの一部を示す斜視図である。

【図3】上記液晶表示装置の概略構成図である。

【図4】図1及び図2に示したアレイ基板の一部を示す拡大平面図である。

【図5】図4に示したアレイ基板の線A-A断面図である。

【図6】図4に示したアレイ基板の線B-B断面図である。

10

20

30

40

50

【図 7】上記液晶表示パネルの一部を示す断面図である。

【図 8】上記液晶表示パネルの一部を示す拡大断面図であり、特に、液晶層に電圧が印加されていない場合の液晶分子の配向状態を示す概略図である。

【図 9】上記アレイ基板の表示領域の外側を示す拡大平面図であり、特に、走査線駆動回路及び走査線制御回路を示す図である。

【図 10】上記アレイ基板の表示領域の外側を示す拡大平面図であり、特に、切替え回路を示す図である。

【図 11】上記アレイ基板の表示領域の外側を示す拡大平面図であり、特に、信号線制御回路を示す図である。

【図 12】上記液晶表示装置の製造工程において、スタティック駆動を用いた工程における液晶表示装置の概略構成図である。

10

【発明を実施するための形態】

【0013】

以下、図面を参照しながらこの発明の実施の形態に係る液晶表示装置について詳細に説明する。

図 1 乃至図 11 に示すように、液晶表示装置は、液晶表示パネル P と、バックライトユニット B と、映像信号出力部としての信号線駆動回路 90 と、制御部 100 と、FPC (flexible printed circuit) 110 とを備えている。

【0014】

液晶表示パネル P は、アレイ基板 1 と、アレイ基板に対向配置された対向基板 2 と、アレイ基板及び対向基板間に挟持された液晶層 3 と、カラーフィルタ 4 と、第 1 偏光板 8 と、第 2 偏光板 9 とを備えている。液晶表示パネル P は、アレイ基板 1 及び対向基板 2 が重なった表示領域 R1 を有している。

20

【0015】

アレイ基板 1 は、透明な絶縁基板として、例えば、矩形状のガラス基板 10 を備えている。表示領域 R1 において、ガラス基板 10 上には、複数の走査線 15 と、複数の信号線 20 とが形成されている。走査線 15 及び信号線 20 は、互いに交差して形成されている。また、表示領域 R1 において、ガラス基板 10 上には、走査線 15 に平行な複数の補助容量線 18 が形成されている。この実施の形態において、隣合う 2 本の信号線 20 及び隣合う 2 本の補助容量線 18 で囲まれた各領域には画素 11 が形成されている。これらの画素 11 は、表示領域 R1 にマトリクス状に配置されている。

30

【0016】

次に、画素 11 を 1 つ取り出して詳述する。

画素 11 は、走査線 15 と信号線 20 との交差部近傍に形成されたスイッチング素子としての TFT 12 と、TFT に接続された画素電極 26 と、画素電極に接続された補助容量素子 17 と、を有している。TFT 12 は、半導体層 13 及びゲート電極 16 等を有している。

【0017】

ガラス基板 10 上に半導体層 13 が形成され、ガラス基板及び半導体層上にゲート絶縁膜 14 が成膜されている。走査線 15 及び走査線の一部を延出したゲート電極 16 は、ゲート絶縁膜 14 上に形成されている。ゲート電極 16 は、半導体層 13 に対向している。ゲート絶縁膜 14 及びゲート電極 16 上に層間絶縁膜 19 が成膜されている。

40

【0018】

層間絶縁膜 19 上に信号線 20 及びコンタクト配線 21 が形成され、これら信号線及びコンタクト配線は、ゲート絶縁膜 14 及び層間絶縁膜 19 の一部を貫通して半導体層 13 にそれぞれ接続されている。ここで、信号線 20 は半導体層 13 のソース領域 RS に接続され、コンタクト配線 21 は半導体層 13 のドレイン領域 RD に接続されている。

【0019】

次いで、補助容量素子 17 について説明する。補助容量線 18 及び補助容量電極 22 はゲート絶縁膜 14 を挟んで対向配置され、これにより補助容量素子 17 を形成している。

50

詳しくは、ガラス基板 10 上には、半導体層 13 と同一工程で作成された島状の補助容量電極 22 が配置されている。そして、この補助容量電極 22 上にゲート絶縁膜 14 を介して、例えば走査線 15 と同一材料からなる補助容量線 18 が形成されている。

【0020】

補助容量電極 22 は、この補助容量電極と一体の接続配線 23 を含み、コンタクト配線 21 と電氣的に接続されている。またコンタクト配線 21 は補助容量素子 17 上方まで延在し、補助容量素子 17 上で画素電極 26 と電氣的に接続されている。

【0021】

TFT 12 及び補助容量素子 17 が形成されたガラス基板 10 上に、保護絶縁膜 24 が成膜されている。保護絶縁膜 24 上に、複数の画素電極 26 が形成されている。画素電極 26 は、隣合う 2 本の信号線 20 及び隣合う 2 本の補助容量線 18 に周縁を重ねて形成されている。画素電極 26 は、保護絶縁膜 24 に形成されたコンタクトホール h1 を介してコンタクト配線 21 に接続されている。画素電極 26 は、ITO (インジウム・ティン・オキサイド) 等の透明な導電材料により形成されている。

10

【0022】

画素電極 26 上には、スペーサとして、例えば柱状スペーサ 27 が形成されている。全てを図示しないが、柱状スペーサ 27 は、画素電極 26 上に、所定の密度で複数形成されている。保護絶縁膜 24 及び画素電極 26 上に配向膜 28 が形成されている。この実施の形態において、配向膜 28 は垂直配向膜である。

20

【0023】

液晶層 3 中に、液晶分子配向維持として、PSA (Polymer Sustained Alignment) が形成されている。この PSA は、液晶分子に任意のプレチルト角を与える。

【0024】

表示領域 R1 の外側において、ガラス基板 10 上に、走査線駆動回路 30、走査線制御回路 (FDON 回路) 40、切替え回路 50、信号線制御回路 (FDON 回路) 60 及び OLB パッド群 70 が形成されている。また、表示領域 R1 の外側において、ガラス基板 10 上に、信号線駆動回路 90 が実装 (COG 実装) されている。

【0025】

図 3 及び図 9 に示すように、走査線駆動回路 30 は、複数の走査線 15 に電氣的に接続されている。走査線駆動回路 30 は、複数のシフトレジスタ 31 及び複数のバッファ 32 を備えている。なお、走査線駆動回路 30 は補助容量線 18 にも電圧を与えるものであるが、図 9 では、補助容量線 18 との接続系統についての説明は省略する。走査線駆動回路 30 は、複数の走査線 15 に駆動信号を与える。

30

【0026】

走査線制御回路 40 は、走査線駆動回路 30 に電氣的に接続されている。走査線制御回路 40 は、複数の FDON 素子 41 を有している。走査線制御回路 40 は、複数の TFT 12 を全てオン (動通) させる駆動信号を複数の走査線 15 に与えるよう走査線駆動回路 30 を制御する。複数の TFT 12 を全てオンさせる場合、各シフトレジスタ 31 には各 FDON 素子 41 から信号が与えられ、各シフトレジスタ 31 は、駆動信号をバッファ 32 を介して各走査線 15 に与える。

40

【0027】

図 3 及び図 10 に示すように、切替え回路 50 は、複数の切替え素子群 51 を有し、切替え素子群 51 はそれぞれ複数の切替え素子 52 を有している。この実施の形態において、切替え素子群 51 はそれぞれ 3 つの切替え素子 52 を有している。切替え回路 50 は、1/3 マルチプレクサ回路である。切替え素子 52 としては、例えば TFT であり、上記 TFT 12 と同様に形成すれば良い。

【0028】

切替え回路 50 は、複数の信号線 20 に接続されている。また、切替え回路 50 は、接続配線 53 を介して信号線駆動回路 90 に接続されている。ここでは、接続配線 53 の本数は、信号線 20 の本数の 1/3 である。

50

【 0 0 2 9 】

信号線駆動回路 9 0 の出力（接続配線 5 3）1 つ当たり 3 本の信号線 2 0 を時分割駆動するよう、切替え素子（アナログスイッチ）5 2 は、制御信号 A S W 1、A S W 2、A S W 3 により、オン / オフが切替えられる。これら制御信号 A S W 1 - 3 は、制御部 1 0 0 から与えられる。

【 0 0 3 0 】

そして、1 水平走査期間に、切替え素子 5 2 にオンの制御信号 A S W 1 - 3 を与え、横一列に並んだ画素 1 1 に所望の映像信号を書き込むものである。なお、切替え回路 5 0 を形成する際、画素 1 1 等の形成時に同一材料を用いて切替え回路 5 0 を形成することができる。

10

【 0 0 3 1 】

図 3 及び図 1 1 に示すように、信号線制御回路 6 0 は、複数の切替え素子 6 1 を有している。切替え素子 6 1 としては、例えば T F T であり、上記 T F T 1 2 と同様に形成すれば良い。

【 0 0 3 2 】

信号線制御回路 6 0 は、複数の信号線 2 0 に接続されている。切替え素子 6 1 は、第 3 配線 w 3 を介して与えられる制御信号により、オン / オフが切替えられる。複数の切替え素子 6 1 のオン / オフは、一括して切替えられる。信号線制御回路 6 0 は、第 2 配線 w 2 を介して与えられる共通の信号を複数の信号線 2 0 に同時に与える。

【 0 0 3 3 】

20

図 3 に示すように、O L B パッド群 7 0 は、複数のパッド 7 1、7 2、7 3、7 4、7 5、7 6 を有している。パッド 7 1 は、走査線駆動回路 3 0 に接続されている。パッド 7 1 は、スタートパルスパッド、クロックパッド、電源パッドである。パッド 7 2 は、走査線制御回路 4 0 に接続されている。

【 0 0 3 4 】

パッド 7 3 は、第 1 配線 w 1 を介して後述する共通電極 8 3 に接続されている。このため、第 1 配線 w 1 は、パッド 7 3 を介して供給される共通電極電圧 V c o m を共通電極 8 3 に与えることができる。

【 0 0 3 5 】

30

パッド 7 4 は、第 2 配線 w 2 を介して信号線制御回路 6 0 に電氣的に接続されている。第 2 配線 w 2 は、信号線制御回路 6 0 を介して複数の信号線 2 0 に電氣的に接続されている。パッド 7 5 は、第 3 配線 w 3 を介して信号線制御回路 6 0 に電氣的に接続されている。

パッド 7 6 は、ビデオパッド等である。パッド 7 6 は信号線駆動回路 9 0 に接続されている。

上記のようにアレイ基板 1 が形成されている。

【 0 0 3 6 】

図 3、図 7 及び図 8 に示すように、対向基板 2 は、透明な絶縁基板として、例えば、矩形状のガラス基板 8 0 を備えている。ガラス基板 8 0 上に、格子状の第 1 遮光部 8 1 と矩形枠状の第 2 遮光部 8 2 とが設けられている。第 1 遮光部 8 1 は、画素 1 1 を囲んで形成されている。第 2 遮光部 8 2 は、表示領域 R 1 を囲んで形成されている。第 1 遮光部 8 1 及び第 2 遮光部 8 2 は、ブラックマトリクスとして機能する。

40

【 0 0 3 7 】

ガラス基板 8 0 上にはカラーフィルタ 4 が配設されている。カラーフィルタ 4 は、赤色の着色層 4 R と、緑色の着色層 4 G と、青色の着色層 4 B とを有している。着色層 4 R、4 G、4 B は、それぞれストライプ状に形成され、信号線 2 0 の延出した方向に沿って延びている。

【 0 0 3 8 】

カラーフィルタ 4 上には、I T O 等の透明な導電材料からなる共通電極 8 3 が形成されている。図示しないが、共通電極 8 3 は、導通部材を介して第 1 配線 w 1 に接続されてい

50

る。共通電極 8 3 上に、複数の突起 8 4 が形成されている。突起 8 4 は共通電極 8 3 の表面からアレイ基板 1 側に突出している。突起 8 4 は、ストライプ状に形成され、ほぼ三角形の断面を有した凸部が信号線 2 0 の延出した方向に沿って延出して形成されている。突起 8 4 は、画素 1 1 の長軸に沿った方向に延出している。

【 0 0 3 9 】

各突起 8 4 は、複数の画素 1 1 に重なり、画素 1 1 を走査線 1 5 の延出した方向に沿って 2 等分するように位置している。複数の突起 8 4 は、対向した液晶層 3 の液晶分子 3 m の配向方向を制御する機能を有している。なお、上記機能は、画素電極 2 6 及び共通電極 8 3 間に電圧が印加されることにより発揮される。

【 0 0 4 0 】

共通電極 8 3 及び突起 8 4 上に配向膜 8 5 が成膜されている。この実施の形態において、配向膜 8 5 は垂直配向膜である。画素電極 2 6 及び共通電極 8 3 間に電圧が印加されていない状態において、配向膜 8 5 は、配向膜 2 8 とともに、液晶分子 3 m を上記平面に対し垂直な方向に配向させている。

上記のように対向基板 2 が形成されている。

【 0 0 4 1 】

図 2 及び図 7 に示すように、アレイ基板 1 及び対向基板 2 間の隙間は、柱状スペーサ 2 7 により保持されている。アレイ基板 1 及び対向基板 2 は、表示領域 R 1 の外周に沿って配置されたシール材 5 により接合されている。アレイ基板 1、対向基板 2 及びシール材 5 で囲まれた領域に液晶層 3 が形成されている。シール材 5 の一部に液晶注入口 6 が形成され、液晶注入口 6 は封止材 7 で封止されている。

【 0 0 4 2 】

第 1 偏光板 8 はガラス基板 1 0 の外面に設けられている。第 2 偏光板 9 はガラス基板 8 0 の外面に設けられている。

バックライトユニット B は、導光板 B a と、この導光板の一側縁に対向配置された図示しない光源及び反射板とを有している。導光板 B a は、第 1 偏光板 8 に対向配置されている。バックライトユニット B は、液晶層 3 に向けて光を出射するものである。

【 0 0 4 3 】

この実施の形態において、上記液晶表示パネル P は、液晶層 3 に電圧を印加している状態でバックライトを透過させて白表示し、液晶層 3 に電圧を印加していない状態でバックライトの透過量を調整して灰色又は黒表示するノーマリー・ホワイト型を採っている。

【 0 0 4 4 】

図 1、図 3 及び図 1 0 に示すように、信号線駆動回路 9 0 は、複数のパッド 7 6 及び複数の信号線 2 0 に接続されている。信号線駆動回路 9 0 及び信号線 2 0 は、接続配線 5 3 及び切替え回路 5 0 を介して接続されている。信号線駆動回路 9 0 は、複数の信号線 2 0 に映像信号を与える。

【 0 0 4 5 】

図 1 及び図 3 に示すように、制御部 1 0 0 は、F P C 1 1 0 を介して O L B パッド群 7 0 に電氣的に接続されている。制御部 1 0 0 は、F P C 1 1 0 等を介して、走査線駆動回路 3 0、走査線制御回路 4 0、信号線駆動回路 9 0 及び信号線制御回路 6 0 に電氣的に接続されている。

【 0 0 4 6 】

制御部 1 0 0 は、画像表示時に走査線駆動回路 3 0 及び信号線駆動回路 9 0 を駆動する。このため、ダイナミック駆動方式にて画像を表示することができる。

制御部 1 0 0 は、走査線制御回路 4 0 及び信号線制御回路 6 0 を駆動させて、スタティック駆動方式を採ることができる。パッド 7 4、第 2 配線 w 2 及び信号線制御回路 6 0 を介して複数の信号線 2 0 に共通電極電圧 V c o m を与えることにより、複数の画素電極 2 6 全ての電位を共通電極 8 3 と同電位に設定することができる。これにより、画像表示開始時の表示ムラや、画像表示終了時の残像を抑制することができる。

【 0 0 4 7 】

10

20

30

40

50

図 3 に示すように、第 1 配線 w_1 及び第 2 配線 w_2 は、接続手段としての導電材 120 により電氣的に接続されている。より詳しくは、パッド 73 及びパッド 74 が導電材 120 で接続されることにより、第 1 配線 w_1 及び第 2 配線 w_2 は、間接的に電氣的に接続されている。制御部 100 が FPC 110 を介してパッド 73 に共通電極電圧 V_{com} を与えることにより、共通電極電圧 V_{com} を共通電極 83 及び第 2 配線 w_2 に与えることができる。なお、導電材 120 の形成は、FPC 110 と OLB パッド群 70 とを接続する前であれば如何なるタイミングで形成することもできる。

【0048】

次に、上記のように構成された液晶表示装置の製造方法について詳細に説明する。

図 4 乃至図 12 に示すように、まず、ガラス基板 10 を用意する。用意したガラス基板 10 上には、成膜及びパターンニング等を繰り返す等、通常の製造工程により、複数の TFT 12、複数の走査線 15、複数の補助容量素子 17、複数の補助容量線 18、複数の信号線 20 等を形成する。この際、これらと同一の材料で同時に、走査線駆動回路 30、走査線制御回路 40、切替え回路 50、信号線制御回路 60、OLB パッド群 70、第 1 乃至第 3 配線 w_1 、 w_2 、 w_3 等を形成する。

その後、複数の画素電極 26 及び複数の柱状スペーサ 27 をガラス基板 10 上に形成した後、垂直配向膜材料を塗布して配向膜 28 を成膜する。これにより、アレイ基板 1 が完成する。

【0049】

一方、対向基板 2 の製造方法においては、まず、ガラス基板 80 を用意する。用意したガラス基板 80 上に、第 1 遮光部 81、第 2 遮光部 82、カラーフィルタ 4 及び共通電極 83、複数の突起 84 を形成した後、垂直配向膜材料を塗布し、配向膜 85 を成膜する。これにより、対向基板 2 が完成する。

【0050】

図 2 及び図 4 乃至図 12 に示すように、その後、治具を用いてアレイ基板 1 及び対向基板 2 の位置合せを行い、ガラス基板 80 の周縁部に、例えば、熱硬化型のシール材 5 を印刷する。次いで、アレイ基板 1 及び対向基板 2 を複数の柱状スペーサ 27 により所定の隙間を置いて対向配置させ、アレイ基板及び対向基板の周縁部同士をシール材 5 により貼り合わせる。その後、シール材 5 を加熱して硬化させ、アレイ基板 1 及び対向基板 2 を固定する。

【0051】

続いて、真空注入法により、シール材 5 の一部に形成された液晶注入口 6 から、重合性化合物が含有された液晶組成物を注入する。より詳しくは、誘電率異方性が負の液晶材料に、重合性のモノマと、光開始剤とを添加したものを注入する。

【0052】

その後、液晶注入口 6 を、例えば紫外線硬化型樹脂からなる封止材 7 により封止する。これにより、アレイ基板 1、対向基板 2 及びシール材 5 間に液晶が封入され、液晶層 3 が形成される。そして、アレイ基板 1、対向基板 2、液晶層 3 及び複数の画素 11 を備えた液晶パネルが形成される。

【0053】

次いで、OLB パッド群 70 にプローブを接触させ、スタティック駆動方式にて複数の画素電極 26 及び共通電極 83 間に電位差を生じさせる。このため、(1) パッド 73 及び第 1 配線 w_1 を介して共通電極 83 に共通電極電圧 V_{com} を与え、(2) パッド 72 を介して走査線制御回路 40 を駆動し、複数の走査線 15 に駆動信号を与えて複数の TFT 12 を全てオンさせ、(3) パッド 74、第 2 配線 w_2 及び信号線制御回路 60 を介して複数の信号線 20 に共通の信号を同時に与える。言うまでもないが、パッド 73 及びパッド 74 にプローブを介して与えられる信号(電圧)には、電位差が生じている。

【0054】

そして、液晶層 3 に電圧を印加することができる。これにより、液晶分子 3m は、アレイ基板 1 及び対向基板 2 の平面の法線方向から傾斜して配向した状態となる。液晶層 3 に

10

20

30

40

50

電圧を印加した状態で、アレイ基板 1 の外側から液晶層 3 に光照射する。

【0055】

上記光照射により、光重合が開始され、重合性化合物が硬化し、硬化した重合性化合物により、プレチルト角を付与する P S A が形成される。なお、重合性化合物は全て硬化されるため、表示画像に悪影響を与えることは無い。

【0056】

次に、スタティック駆動（単純駆動）検査を行い、液晶表示装置が表示品位に優れているかどうか判断する。

この際、フレーム反転駆動法を用いたスタティック駆動方式にて、液晶層 3 に電圧を印加する。そして、T - V 特性（電圧に対する透過率の特性）、応答速度、光学特性等进行检查する。検査した後は、液晶層 3 への電圧の印加を止める。検査した結果、液晶表示装置が表示品位に優れていないと判断された場合、リペア工程に移行するか廃棄する。液晶表示装置が表示品位に優れていると判断された場合、次の製造工程に移行する。

10

【0057】

P S A を形成し、検査した後、パッド 7 3 及びパッド 7 4 を導電材 1 2 0 にて接続する。これにより、第 2 配線 w 2 の電位を第 1 配線 w 1 と同電位に設定することができる。続いて、アレイ基板 1 の外面に第 1 偏光板 8 を配置し、対向基板 2 の外面に第 2 偏光板 9 を配置する。次いで、アレイ基板 1 に信号線駆動回路 9 0 を実装する。

【0058】

図 1 及び図 2 に示すように、その後、O L B パッド群 7 0 及び制御部 1 0 0 を F P C 1 1 0 にて接続し、バックライトユニット B 等を取付ける。

20

これにより、液晶表示装置が完成する。

【0059】

以上のように構成された液晶表示装置及び液晶表示装置の製造方法によれば、製造工程において、スタティック駆動（単純駆動）を行うことができる。このため、P S A を精度高く形成することができる。また、スタティック駆動検査も行うことができるため、液晶表示装置が表示品位に優れているかどうか判断することができる。これにより、表示品位に優れていた液晶表示装置のみを次の製造工程に移行することができる。

【0060】

P S A の形成及びスタティック駆動検査の後、パッド 7 3 及びパッド 7 4 を導電材 1 2 0 にて接続することで、第 2 配線 w 2 の電位を第 1 配線 w 1 と同電位に設定することができる。さらに、液晶表示装置は、走査線駆動回路 3 0、走査線制御回路 4 0、信号線制御回路 6 0 及び信号線駆動回路 9 0 を備えている。

30

【0061】

このため、通常使用の際には画像表示中のダイナミック駆動を採ることができる。これにより、ダイナミック駆動にて多量の情報（例えば、動画像）を表示することができる。また、走査線制御回路、信号線制御回路等のオフ残像対策回路である F D O N 回路を備えていることにより、F D O N 回路にローレベルの信号を入力すると、T F T のゲートを全てオフし、信号線を全て共通電極電圧 V c o m とすることができ、画像表示終了時の残像を抑制することができる。

40

上記したことから、表示品位に優れた液晶表示装置及び液晶表示装置の製造方法を得ることができる。

【0062】

なお、この発明は上記実施の形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化可能である。また、上記実施の形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。

【0063】

例えば、導電材 1 2 0 は、パッド 7 3 及びパッド 7 4 を接続するように形成したが、これに限らず、第 1 配線 w 1 及び第 2 配線 w 2 を同電位に設定するように形成されていれば

50

フロントページの続き

(74)代理人 100084618
弁理士 村松 貞男
(74)代理人 100103034
弁理士 野河 信久
(74)代理人 100119976
弁理士 幸長 保次郎
(74)代理人 100153051
弁理士 河野 直樹
(74)代理人 100140176
弁理士 砂川 克
(74)代理人 100100952
弁理士 風間 鉄也
(74)代理人 100101812
弁理士 勝村 紘
(74)代理人 100070437
弁理士 河井 将次
(74)代理人 100124394
弁理士 佐藤 立志
(74)代理人 100112807
弁理士 岡田 貴志
(74)代理人 100111073
弁理士 堀内 美保子
(74)代理人 100134290
弁理士 竹内 将訓
(74)代理人 100127144
弁理士 市原 卓三
(74)代理人 100141933
弁理士 山下 元
(72)発明者 原田 和幸

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H092 JA24 JB22 JB31 NA01 PA06

2H193 ZA04 ZF34 ZQ11

5C094 AA02 AA53 AA55 BA03 BA43 CA19 DB01 EA04 EA07 EA10

FB01 FB12 GB10

专利名称(译)	液晶显示装置和液晶显示装置的制造方法		
公开(公告)号	JP2010250014A	公开(公告)日	2010-11-04
申请号	JP2009098348	申请日	2009-04-14
[标]申请(专利权)人(译)	东芝移动显示器有限公司		
申请(专利权)人(译)	东芝移动显示器有限公司		
[标]发明人	原田和幸		
发明人	原田 和幸		
IPC分类号	G02F1/1345 G02F1/1368 G02F1/133 G09F9/30		
FI分类号	G02F1/1345 G02F1/1368 G02F1/133.550 G09F9/30.338		
F-TERM分类号	2H092/JA24 2H092/JB22 2H092/JB31 2H092/NA01 2H092/PA06 2H193/ZA04 2H193/ZF34 2H193/ZQ11 5C094/AA02 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DB01 5C094/EA04 5C094/EA07 5C094/EA10 5C094/FB01 5C094/FB12 5C094/GB10 2H192/AA24 2H192/BA25 2H192/BC31 2H192/CB02 2H192/DA12 2H192/DA44 2H192/EA22 2H192/EA43 2H192/FA22 2H192/FA48 2H192/GD61 2H192/HB03 2H192/HB14 2H192/JA13		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
外部链接	Espacenet		

摘要(译)

提供一种显示质量优异的液晶显示装置和制造该液晶显示装置的方法。液晶显示装置包括阵列基板，阵列基板具有多条信号线20，多条扫描线15，多个开关元件和多个像素电极，相对基板具有公共电极，液晶层，用于将驱动信号施加到多条扫描线的扫描线驱动电路30，用于控制扫描线驱动电路以将用于接通所有多个开关元件的驱动信号施加到多条扫描线的扫描线控制电路40提供了用于向信号线提供视频信号的视频信号输出单元和用于同时向多个信号线提供公共信号的信号线控制电路60。[选中图]图3

