

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3622705号
(P3622705)

(45) 発行日 平成17年2月23日(2005.2.23)

(24) 登録日 平成16年12月3日(2004.12.3)

(51) Int.Cl.⁷

F I

H O 1 L 21/336
G O 2 F 1/1368
H O 1 L 21/28
H O 1 L 21/3205
H O 1 L 21/768H O 1 L 29/78 6 2 7 C
G O 2 F 1/1368
H O 1 L 21/28 E
H O 1 L 21/28 3 O 1 R
H O 1 L 29/78 6 1 2 C

請求項の数 5 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2001-254346 (P2001-254346)
 (22) 出願日 平成13年8月24日(2001.8.24)
 (65) 公開番号 特開2003-77933 (P2003-77933A)
 (43) 公開日 平成15年3月14日(2003.3.14)
 審査請求日 平成13年8月24日(2001.8.24)
 (31) 優先権主張番号 特願2001-187706 (P2001-187706)
 (32) 優先日 平成13年6月21日(2001.6.21)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000005821
 松下電器産業株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100097445
 弁理士 岩橋 文雄
 (74) 代理人 100103355
 弁理士 坂口 智康
 (74) 代理人 100109667
 弁理士 内藤 浩樹
 (72) 発明者 川崎 清弘
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内

審査官 宮崎 園子

最終頁に続く

(54) 【発明の名称】 表示装置用半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

絶縁性基板の一主面上に多結晶シリコン層を形成する工程と、 前記多結晶シリコン層上にゲート絶縁層と第1の金属層とリフトオフ層とを被着後、走査線に対応した感光性樹脂パターンをマスクとして前記リフトオフ層と第1の金属層とゲート絶縁層と多結晶シリコン層とを選択的に除去する工程と、 前記感光性樹脂パターンを膜減りさせて前記リフトオフ層を部分的に露出する工程と、 膜減りさせた前記感光性樹脂パターンをマスクとして前記リフトオフ層と第1の金属層とゲート絶縁層とを食刻して前記多結晶シリコン層を部分的に露出する工程と、 前記第1の金属層の側面に絶縁層を形成する工程と、 不純物を照射または注入してソース・ドレインを形成する工程と、 前記絶縁性基板上に1層

10

【請求項2】

少なくとも画像表示部内の接続層上に有機絶縁層を形成する工程を有する請求項1記載の表示装置用半導体装置の製造方法。

20

【請求項 3】

少なくとも接続層上に低抵抗金属層と有機絶縁層とを形成する工程を有する請求項 1 記載の表示装置用半導体装置の製造方法。

【請求項 4】

第 1 の金属層を陽極酸化することにより、絶縁層を形成する請求項 1 ~ 3 のいずれかに記載の表示装置用半導体装置の製造方法。

【請求項 5】

電着により、有機絶縁層である絶縁層を形成する請求項 1 ~ 3 のいずれかに記載の表示装置用半導体装置の製造方法。

【発明の詳細な説明】

10

【0001】**【発明の属する技術分野】**

本発明はカラー画像表示機能を有する液晶画像表示装置、とりわけアクティブ型の液晶画像表示装置に関するものである。

【0002】**【従来の技術】**

近年の微細加工技術、液晶材料技術および高密度実装技術等の進歩により、5 ~ 50 cm 対角の液晶パネルでテレビジョン画像や各種の画像表示機器が商用ペースで大量に提供されている。

【0003】

20

これらの液晶画像表示装置（液晶パネル）は走査線としては 200 ~ 1200 本、信号線としては 200 ~ 1600 本程度のマトリクス編成が一般的であるが、最近では表示容量の増大に対応すべく大画面化と高精細化とが同時に進行している。

【0004】

図 7 は液晶パネルへの実装状態を示し、液晶パネル 1 を構成する一方の透明性絶縁基板、例えばガラス基板 2 上に形成された走査線の電極端子群 6 に駆動信号を供給する半導体集積回路チップ 3 を導電性の接着剤を用いて接続する COG (Chip-On-Glass) 方式や、例えばポリイミド系樹脂薄膜をベースとし、金または半田鍍金された銅箔の端子（図示せず）を有する TCP フィルム 4 を信号線の電極端子群 5 に導電性媒体を含む適当な接着剤で圧接して固定する TCP (Tape-Carrier-Package) 方式などの実装手段によって電気信号が画像表示部に供給される。ここでは便宜上二つの実装方式を同時に図示しているが実際には何れかの方式が適宜選択される。

30

【0005】

7、8 は液晶パネル 1 のほぼ中央部に位置する画像表示部と信号線および走査線の電極端子 5、6 との間を接続する配線路で、必ずしも電極端子群 5、6 と同一の導電材で構成される必要はない。9 は全ての液晶セルに共通する透明導電性の対向電極を対向面上に有するもう 1 枚の透明性絶縁基板である対向ガラス基板またはカラーフィルタである。

【0006】

図 8 はスイッチング素子として絶縁ゲート型トランジスタ 10 を絵素毎に配置したアクティブ型液晶パネルの等価回路図を示し、11（図 3 では 8）は走査線、12（図 7 では 7）は信号線、13 は液晶セルであって、液晶セル 13 は電気的には容量素子として扱われる。実線で描かれた素子類は液晶パネルを構成する一方のガラス基板 2 上に形成され、点線で描かれた全ての液晶セル 13 に共通な対向電極 14 はもう一方のガラス基板 9 上に形成されている。絶縁ゲート型トランジスタ 10 の OFF 抵抗あるいは液晶セル 13 の抵抗が低い場合や表示画像の階調性を重視する場合には、負荷としての液晶セル 13 の時定数を大きくするための補助の蓄積容量 15 を液晶セル 13 に並列に加える等の回路的工夫が加味される。なお 16 は蓄積容量 15 の共通母線である蓄積容量線である。

40

【0007】

図 9 は液晶パネルの画像表示部の要部断面図を示し、液晶パネル 1 を構成する 2 枚のガラス基板 2、9 は樹脂性のファイバやビーズあるいは柱状のスペーサ材（図示せず）によっ

50

て数 μm 程度の所定の距離を隔てて形成され、その間隙（ギャップ）はガラス基板9の周縁部において有機性樹脂よりなるシール材と封口材（何れも図示せず）とで封止された閉空間になっており、この閉空間に液晶17が充填されている。

【0008】

カラー表示を実現する場合にはガラス基板9の閉空間側に着色層18と称する染料または顔料のいずれか一方もしくは両方を含む厚さ1～2 μm 程度の有機薄膜層が被着されて色表示機能が与えられるので、その場合にはガラス基板9は別名カラーフィルタ（Color Filter 略語はCF）と呼称される。そして液晶材料17の性質によってはカラーフィルタ9の上面またはガラス基板2の下面の何れかもしくは両面上に偏光板19が貼付され、液晶パネル1は電気光学素子として機能する。現在、市販されている大部分の液晶パネルでは液晶材料にTN（ツイスト・ネマチック）系の物を用いており、偏光板19は通常2枚必要である。図示はしないが、透過型液晶パネルでは光源として裏面光源が配置され、下方より白色光が照射される。

10

【0009】

液晶17に接して2枚のガラス基板2, 9上に形成された例えば厚さ0.1 μm 程度のポリイミド系樹脂薄膜20は液晶分子を決められた方向に配向させるための配向膜である。21は絶縁ゲート型トランジスタ10のドレインと透明導電性の絵素電極22とを接続するドレイン配線（電極）であり、ソース線（信号線）12と同時に形成されることが多い。ソース線12とドレイン配線21との間に位置するのは半導体層23であり詳細は後述する。カラーフィルタ9上で隣り合った着色層18の境界に形成された厚さ0.1 μm 程度のCr薄膜層24は半導体層23と走査線11及び信号線12に外部光が入射するのを防止するための光遮蔽で、いわゆるブラックマトリクス（Black-Matrix 略語はBM）として定着化した技術である。

20

【0010】

ガラス基板サイズの拡大による生産性の向上も相俟って生産コストが低下し、また生産量の増大につれて使用する部品・材料も低下する相乗的な作用が働き、液晶パネルの市場は拡大の一途をたどっている。現時点における最大の市場はノートPCとデスクトップモニターであるが、携帯電話の急速な成長により、同時に成長が見込まれる情報端末機器の表示部にも中小型の液晶パネルが必要であり、携帯電話やこれらの情報端末機器、更にはデジタル家電機器と従来のカーナビ用途以外にも中小型の市場も大きな成長が見込まれている。

30

【0011】

液晶パネルの画面サイズが大きい程、あるいは精細度が高い程、歩留が低下するのは一般的な原理であるが、生産コストの低下により対角50cm以上の液晶パネルを用いた本格的なテレビ商品の開発も既に一部では商品化され、CRT代替を目指した動きも活発化してきた。

【0012】

累積応答型の表示素子であるため、応答時間が16mSを下回ることが困難であった液晶パネルも液晶材料の開発や、OCB（Optically self-Compensated Bend）液晶のような新モードの開発、さらには裏面光源を時分割でR, G, B毎に切り替えて表示するFS（フィールド・シーケンシャル）型のような液晶パネルの新規な開発によって応答時間が数mSを下回るようになり、いよいよCRT代替の液晶パネルの開発に弾みがついてきた。

40

【0013】

従来、スイッチング素子としての絶縁ゲート型トランジスタには非晶質シリコンを半導体層とする液晶表示装置が大半であり、通称、高温ポリシリコンまたは低温ポリシリコンを半導体層とする液晶表示装置は少なかった。しかしながら表示容量の増大に伴い非晶質シリコンでは電子の移動度が小さいためにUXGA（走査線1200本、信号線1600本×3）以上の液晶表示装置では画質の維持が困難となり、低温ポリシリコンを用いた液晶表示装置の割合が急増しようとしている。またFS（フィールド・シーケンシャル）型の

50

液晶表示装置では、当然各画素への書き込み速度は従来の3倍必要であり、この観点からも低温ポリシリコンの必要性がますます高まりつつある。

【0014】

ここで低温ポリシリコンを半導体層とする絶縁ゲート型トランジスタを採用した表示装置用半導体装置の一般的な単位画素を図10に、同図のA-A'上の製造工程断面図を図11に示し、その製造方法について説明する。

【0015】

低温ポリシリコンを半導体層とするアクティブ基板の製造にあたり、先ず図示はしないが透明性と耐熱性と耐薬品性の優れた絶縁基板2として板厚0.5~1.1mmのガラス基板、例えばコーニング社製の商品名1737の一主面上にアルカリ阻止層として膜厚0.3μm程度の酸化シリコン(SiO₂)あるいは窒化シリコン(SiN_x)またはそれらの積層を被着する。その後PCVD(プラズマ・シー・ビィ・ディ)装置を用いて膜厚0.05μm程度の非晶質シリコン層を被着し、300℃以上に加熱して含有水素を低減させた後、エキシマ・レーザを照射して前記非晶質シリコン層を結晶化させる。もちろん含有水素の殆ど無い、例えばシリコンをターゲットとするスパッタ等の他の手段で非晶質シリコンまたは微結晶シリコンさらには多結晶あるいはこれらの混結晶を製膜してからエキシマ・レーザを照射しても良い。シリコンの結晶化を促進し、結晶粒を大きく成長させる工程がエキシマ・レーザの照射工程である。そして図11(a)に示したように結晶化された、通称低温ポリシリコンを微細加工技術により選択的に食刻してガラス基板2上に島状100に残す。

【0016】

次に、CVDまたはTEOS-PCVD等の製膜装置を用いて基板加熱温度400~500℃(低温と呼称される所以である)程度でゲート絶縁層30となる膜厚0.1μm程度のSiO₂とゲート電極11となる第1の金属層として耐熱性の高い、例えば膜厚0.1μm程度のMoW合金等を全面に被着した後、図11(b)に示したように走査線パターンに対応してゲート金属層であるMoWとゲート絶縁層であるSiO₂とを選択的に除去して低温ポリシリコン100を露出する。

【0017】

続いて、図示はしないがゲート電極11をマスクとしてイオン注入またはイオン照射により不純物として燐あるいは硼素を低温ポリシリコン100に注入して絶縁ゲート型トランジスタのソース・ドレイン101, 102を形成する。

【0018】

不純物として燐を注入して得られるN型の絶縁ゲート型トランジスタではキャリアである電子が高電界で劣化する現象(ホット・キャリア効果)が生じ易いので、ゲート電極11下の半導体層(チャネル)とソース・ドレイン101, 102との間に不純物の少ないあるいは不純物の無い領域を形成する必要がある、これらの技術はLDD(Lightly-Doped-Drain)構造あるいはオフセット構造とも呼称される。そのためには例えば、図11(b)に示した状態でアクティブ基板2の全面に燐を微量の(ソース・ドレイン注入量の少なくとも10%以下)イオン注入またはイオン照射を行い、その後ゲート電極11の両側を1~3μm程度除いて感光性樹脂で覆い所定の濃度の燐を低温ポリシリコン100に注入する等、適当なマスク材を用いて不純物の注入を制御する工程が必要であるが、ここでは詳細な説明は省略する。

【0019】

ソース・ドレイン101, 102の形成後、図11(c)に示したように層間絶縁層50として例えば膜厚0.3μm程度の酸化シリコンSiO₂を先述した製法で被着し、微細加工技術によりソース・ドレイン101, 102上に一對の開口部103, 104を形成する。また、同時に画像表示部外の領域で走査線11上に開口部61も形成して走査線11の一部を露出する。

【0020】

引き続き、図11(d)に示したようにソース・ドレイン配線材として例えば膜厚0.3

10

20

30

40

50

m程度のTi, Ta, Cr等の耐熱金属薄膜をスパッタ等の製膜装置を用いて被着した後、微細加工技術により一対の開口部103, 104を含んで層間絶縁層50上にソース(信号線)・ドレイン配線12, 21を形成する。この時、同時に画像表示部外で開口部61内の露出している走査線11を含んで前記耐熱金属薄膜よりなる電極端子6を形成しても良い。同じく、画像表示部外で信号線12の一部を電極端子5としても良い。ソース・ドレイン配線材に低抵抗が要求される場合には、低抵抗金属であるAlを併用してTi/Al/Ti, Mo/Al/Mo等の3層構成が適用され、2種類の耐熱金属薄膜はAlがソース・ドレインに直接浸入してオーミック接触が不確実になるのを防止する機能と、AlとITOとが接触することで生じる電気化学的な腐食を防止する機能の二つの機能を発揮している。

10

【0021】

この後はアクティブ基板2のパシベーション形成が必要であり、図11(e)に示したようにドレイン配線21上と走査線の電極端子6上と信号線の電極端子5上とに夫々開口部62, 63, 64を有するパシベーション絶縁層としてPCVD装置を用いて膜厚0.3μm程度のシリコン窒化層(SiNx)を形成する。なおパシベーション絶縁層200として透明性が高く、かつ耐熱性のある感光性アクリル樹脂、例えば日本合成ゴム製の商品名オプトマーPC302を採用して1μm以上厚く形成し、絶縁基板2の表面を平坦化することも可能である。

【0022】

さらに、図11(f)に示したように膜厚0.1~0.2μm程度の透明導電層であるITO(Indium-Tin-Oxide)をスパッタ等の製膜装置を用いて被着した後、パシベーション絶縁層200上に微細加工技術により開口部62内のドレイン配線21を含んで絵素電極22を選択的に形成してアクティブ基板として完成する。電極端子の構成に関しては、パシベーション絶縁層200に形成された開口部63, 64内の露出している走査線の電極端子6及び信号線の端子電極5を選択してもよく、あるいはこれらの電極の上に形成された透明導電性の電極端子6', 5'を選択しても良いが、静電気対策の一環として透明導電性の電極端子6', 5'を透明導電性の短絡線80で接続するのが一般的である。

20

【0023】

蓄積容量15の構成に関しては、絵素電極22と走査線11とが走査線11上に形成されたパシベーション絶縁層200を介して構成している例を図10に例示しているが、蓄積容量15の構成はこれに限られるものではなく、走査線11と同時に形成される蓄積容量線16と絵素電極22とがパシベーション絶縁層200を介して構成しても良い。ただし、パシベーション絶縁層200に厚い透明性の平坦化樹脂層を用いた場合には蓄積容量値を大きくすることが困難なので、蓄積容量の構成には一考を要し、その他の構成も可能であるが詳細な説明は省略する。

30

【0024】

【発明が解決しようとする課題】

以上、述べたように低温ポリシリコンを半導体層とする絶縁ゲート型トランジスタを有する表示装置用半導体装置(アクティブ基板)の製作には写真食刻工程が6~7回必要であり、非晶質シリコンを半導体層とする絶縁ゲート型トランジスタを有する表示装置用半導体装置と比較しても、決してプロセス・コストは安価とは言えない状況である。そのような観点から、低温ポリシリコンを半導体層とする絶縁ゲート型トランジスタを有する液晶表示装置では対角線25cm以下の中小型の画面サイズで、走査線及び信号線の駆動回路を内蔵した高付加価値の製品が製品化されているに過ぎない。本発明はかかる現状に鑑みなされたもので、液晶パネルの低価格化を実現し需要の増大に対応していくために製造工程数の削減を行うことを目的とする。

40

【0034】

【課題を解決するための手段】

本発明の請求項1の表示装置用半導体装置の製造方法は、絶縁性基板の一主面上に多結晶

50

シリコン層を形成する工程と、前記多結晶シリコン層上にゲート絶縁層と第1の金属層とリフトオフ層とを被着後、走査線に対応した感光性樹脂パターンをマスクとして前記リフトオフ層と第1の金属層とゲート絶縁層と多結晶シリコン層とを選択的に除去する工程と、前記感光性樹脂パターンを膜減りさせて前記リフトオフ層を部分的に露出する工程と、膜減りさせた前記感光性樹脂パターンをマスクとして前記リフトオフ層と第1の金属層とゲート絶縁層とを食刻して前記多結晶シリコン層を部分的に露出する工程と、前記第1の金属層の側面に絶縁層を形成する工程と、不純物を照射

または注入してソース・ドレインを形成する工程と、前記絶縁性基板上に1層以上の第2の金属層を被着する工程と、前記リフトオフ層を除去してリフトオフ層上の前記第2の金属層を選択的に除去する工程と、前記絶縁性基板上に、前記ソース・ドレインを含み、第2の金属層よりなるソース・ドレイン配線を形成する工程と、前記ドレイン配線上に第1の開口部及び前記ソース配線上に一对の第2の開口部を有するパシベーション絶縁層を形成する工程と、前記第1の開口部を含む絵素電極と、分断された前記ソース配線を接続し前記第2の開口部を含む接続層と、を前記パシベーション絶縁層上に形成する工程とを有する表示装置用半導体装置の製造方法である。

【0035】

この構成により、アクティブ基板の製造プロセスの合理化が推進され、写真食刻工程数が削減される。

【0036】

本発明の請求項2の表示装置用半導体装置の製造方法は、請求項1記載の表示装置用半導体装置の製造方法において、さらに、少なくとも画像表示部内の接続層上に有機絶縁層を形成する工程を有することを特徴とする。

【0037】

この構成により、製造工程の増加を最小に止めて接続層上に絶縁層が形成され、表示装置の信頼性と歩留が向上する。

【0038】

本発明の請求項3記載の表示装置用半導体装置の製造方法は、請求項1記載の表示装置用半導体装置の製造方法において、少なくとも接続層上に低抵抗金属層と有機絶縁層とを形成する工程を有することを特徴とする。

【0039】

この構成により、信号線の低抵抗化が実現し、大画面・高精細への対応力が高い表示装置が得られる。本発明の請求項4記載の表示装置用半導体装置の製造方法は、第1の金属層を陽極酸化することにより、絶縁層を形成することを特徴とする。本発明の請求項5記載の表示装置用半導体装置の製造方法は、電着により、有機絶縁層である絶縁層を形成することを特徴とする。

【0040】

【発明の実施の形態】

以下、本発明の第1および第2の実施形態を図1と図2、第3および第4の実施形態を図3と図4、第5および第6の実施形態を図5と図6に記載した図面に基づいて説明する。

【0041】

図1に本発明の第1と第2の実施形態に係る表示装置用半導体装置（アクティブ基板）の平面図を示し、図2に図1のA-A'線上と一部B-B'線上の製造工程の断面図を示す。なお、従来例と同一機能の部位については同一の符号を付して詳細な説明は省略する。

【0042】

本発明の実施形態によるアクティブ基板の製造方法ではまず、従来例と同様に絶縁性透明基板であるガラス基板2の一主面上にアルカリ阻止層を被着する。その後PCVD装置等の製膜装置を用いて膜厚0.05μm程度の非晶質シリコン層を被着し加熱して含有水素を低減させた後、エキシマ・レーザを照射して前記非晶質シリコン層を結晶化させる。

【0043】

次に、結晶化されたシリコン層上にCVDまたはTEOS-PCVD等の製膜装置を用い

10

20

30

40

50

て基板加熱温度 400 ~ 500 程度でゲート絶縁層 30 となる膜厚 0.1 μm 程度の SiO_2 とゲート電極 11 となる陽極酸化可能で耐熱性の高い第 1 の金属層として、例えば膜厚 0.2 μm 程度の Ta または Al 合金、もしくは Ta と Cr, W, Mo 等高融点金属との合金、さらには Ta, Cr, W, Mo 等の高融点金属のシリサイドの中から、例えば Ta を数 % 程度含んだ Al 合金を全面に被着し、さらにリフトオフ層として膜厚 0.2 μm 程度のモリブデン (Mo) 層 40 を被着する。

【0044】

その後、図 2 (a) に示したように絶縁ゲート型トランジスタのゲート電極も兼ねる走査線 11 に対応した感光性樹脂パターン 41 をモリブデン (Mo) 層 40 上に例えば 2.5 μm 程度の膜厚で形成し、感光性樹脂パターン 41 をマスクとして、モリブデン (Mo) 層 40、第 1 の金属層、ゲート絶縁層及び結晶化された低温ポリシリコンを順次食刻してガラス基板 2 を露出する。

10

【0045】

続いて、酸素ガスプラズマ中での処理等により感光性樹脂パターン 41 の膜厚を例えば 1 μm 程度膜減りさせて 41' とした後、図 2 (b) に示したように感光性樹脂パターン 41' をマスクとしてモリブデン (Mo) 層、第 1 の金属層及びゲート絶縁層を再び順次食刻して 40', 11, 30' とした低温ポリシリコン 100 を部分的に (片側 1 μm 程度) 露出する。

【0046】

(第 1 の実施形態)

20

引き続き、図示はしないが化成液中での陽極酸化処理により、図 2 (c) に示したようにゲート電極 11 の側面に例えば 0.5 μm 程度の膜厚の陽極酸化層 33 を選択的に形成する。ゲート電極材が先述したように Ta 合金、または Al 合金もしくは高融点金属のシリサイドであれば夫々、陽極酸化層には Ta_2O_5 , Al_2O_3 , SiO_2 を主成分とする絶縁層が得られる。陽極酸化を実施するためには、全てのゲート電極 (走査線) 11 は並列または直列に接続されている必要があり、ガラス基板 2 の周辺部の一部にこれらの配線を束ねた接続部を形成しておき、接続部上の感光性樹脂パターン 41' をクリップ等の鋭い刃先を有する接続手段で突き刺して直流の + (プラス) 電位を与えながら化成液中で陽極酸化を行うが詳細な説明は省略する。

【0047】

30

(第 2 の実施形態)

あるいはポリアミック酸塩を 0.01 % 程度含む溶液を電着液とし、走査線 11 に + (プラス) 電位を与えて電着を行えば、ゲート電極の側面に 0.5 μm 程度の膜厚の有機絶縁層であるポリイミド層 33' を選択的に形成することも可能である。この場合には、ゲート電極 11 は陽極酸化可能な金属である必要性は解消される。

【0048】

ゲート電極の側面に選択的に形成する絶縁層を電気化学的に形成する関係で、全ての走査線 11 は並列または直列に接続されている必要があるが、後に続く製造工程の何処かで走査線 11 の直並列を解除しないとアクティブ基板 2 の電気検査のみならず、液晶表示装置としての実動作に支障があることは言うまでもないだろう。接続を解除するための手段としてはレーザ等の高エネルギー光を照射する方法が挙げられる。その一方で静電気対策の一環としての対策に転用することも大切な技術であるが、詳細な説明は省略する。

40

【0049】

ゲート電極 11 の側面に選択的に絶縁層 33 (33') を形成した後、感光性樹脂パターン 41' を除去し、図示はしないがゲート電極 11 と絶縁層 33 (33') をマスクとしてイオン注入またはイオン照射により不純物として燐あるいは硼素を低温ポリシリコン 100 に注入して絶縁ゲート型トランジスタのソース・ドレイン 101, 102 を形成する。ゲート電極 11 に隣接した片側 0.5 μm 程度の絶縁層がイオン注入のマスクとして作用する結果、チャンネルの両側にソース・ドレイン 101, 102 よりイオン注入量の少ない領域を形成することが可能となっている。

50

【0050】

その後、図2(d)に示したように、ソース・ドレイン配線材として例えば膜厚 $0.2\mu\text{m}$ 程度のTi, Ta, Cr等の耐熱金属薄膜34をスパッタ等の製膜装置を用いて被着した後、希釈硝酸またはアンモニアを微量含んだ過酸化水素水液中に絶縁基板2を放置するとモリブデン層40'が消失するとともに、モリブデン層40'上の耐熱金属薄膜34が選択的にリフトオフ(剥離)され、その側面に絶縁層33(33')を有するゲート電極11が露出する。

【0051】

さらに、図2(e)に示したように微細加工技術によりソース・ドレイン101, 102を含んで絶縁基板2上にソース(信号線)・ドレイン配線12, 21を形成するが、走査線11上の耐熱金属薄膜34は消失しているので、図1に示したように信号線12'は走査線11上で分断されて形成される。

10

【0052】

この後は絶縁ゲート型トランジスタのパシベーション形成が必要であり、図2(f)に示したようにパシベーション絶縁層200として例えば膜厚 $0.3\mu\text{m}$ 程度の SiO_2 を先述した製法で被着し、微細加工技術によりドレイン配線21上に開口部62と分断された信号線12'の両端部に一对の開口部65を形成する。また、同時に画像表示部外の領域で走査線11上に開口部63を形成して走査線11の一部と、信号線12上に開口部64を形成して信号線12の一部とを露出する。

【0053】

20

さらに、図2(g)に示したように膜厚 $0.1\sim 0.2\mu\text{m}$ 程度の透明導電層であるITOをスパッタ等の製膜装置を用いて被着した後、パシベーション絶縁層200上に微細加工技術により開口部62内のドレイン配線21を含んで絵素電極22と、走査線11と交差し開口部65内の信号線(ソース配線)12'を含んで分断された信号線12'を相互接続する接続層81とを選択的に形成する。同時に開口部63, 64を含んで透明導電性の電極端子6', 5'を形成し、かつこれらの電極端子間は透明導電性の短絡線80で接続して静電気対策とする。このようにして得られたアクティブ基板2とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施形態が完了する。

【0054】

蓄積容量15の構成に関しては、絵素電極22と走査線11とが走査線11上に形成されたパシベーション絶縁層200とを介して構成している例を図1に例示しているが、蓄積容量15の構成はこれに限られるものではなく、その他の構成も可能であるが詳細な説明は省略する。

30

【0055】

(第3と第4の実施形態)

第1と第2の実施形態においては絵素電極22と分断された信号線12'を相互接続する接続層81とは何れもアクティブ基板2の最上層に露出している。このため、液晶セル内に導電性の異物が混入して対向基板(カラーフィルタ)9上の対向電極14と接続層81とが短絡を生じて十字状の線欠陥が生じる恐れが懸念される。また高温動作時その値が大きくなるわずかな直流成分で表示画像にフリッカを生じ易い。そこで接続層81上に適当な絶縁層を形成する対策が有効である。

40

【0056】

製造工程の増加を最小限に止めるため、第3と第4の実施形態の実施形態においては電着により暗所にて接続層81上に有機絶縁層71を形成するが、図4(g)に示したように接続層81の形成までは第1と第2の実施形態と同一の製造工程である。デバイスとして必要な絶縁特性を確保できる有機絶縁層として電着形成が可能な材料の中から先述したようにポリアミック酸塩を 0.01% 程度含む溶液を電着液とし、短絡線80に+(プラス)電位を与えて暗所にて電着を行い、図4(h)に示したように電着電圧は数V程度で接続層81上に $0.3\mu\text{m}$ 程度の厚みのポリイミド層71を形成する。暗所で電着を行う理由は絶縁ゲート型トランジスタの光リーク電流で絵素電極22上に有機絶縁層が形成され

50

るのを抑制するためであるが、もしもわずかなリーク電流で絵素電極 2 2 上に微量の有機絶縁層が形成されたなら酸素プラズマでアクティブ基板 2 上を処理することにより簡単に除去できる。

【0057】

ポリイミド樹脂はアクリル樹脂と同様に耐熱性の高い樹脂であり、ポリイミド層 7 1 の形成後は、好ましくは 200 ~ 400 、数分 ~ 数 10 分の熱処理を施してポリイミド層 7 1 の絶縁特性と耐薬品性とを高めると良いが、必要とされる絶縁特性は絶縁ゲート型トランジスタの耐熱性と液晶材料の組成によって支配されるので加熱条件は実験的に決める必要がある。加熱条件に関しては先述したゲート電極 1 1 の側面絶縁層にポリイミド層 3 3 ' を形成した場合にも当てはまる事項である。

10

【0058】

電着に当たって留意すべき設計事項は、全ての短絡線 8 0 は電氣的に接続されている必要があり、短絡線 8 0 を表示装置用基板の単体周辺に配置して切断線または割断線上に格子状に配置し、表示装置用基板の外周部に接続パターンを設けておくとの良い。なお、この電氣的な接続は後に続く製造工程の何処かで接続を解除して走査線の電極端子 6 と信号線の電極端子 5 とを開放しないとアクティブ基板 2 の電気検査のみならず液晶表示装置としての実動作に支障があることは言うまでもないだろう。接続を解除する手段としては高エネルギー光であるレーザ光を照射する、あるいは多面取りのガラス基板ではアクティブ基板 2 の切断または割断等が挙げられる。

【0059】

20

電極端子 5 ' , 6 ' は駆動用の半導体集積回路チップを実装するためには露出している必要があり、この後は電極端子 5 ' , 6 ' 上に形成された有機絶縁層 7 1 を除去しなければならないが、例えば感光性樹脂パターンをマスクとした選択的除去は製造工程数の増大をもたらすので、一つの解決策としては先願例である特開平 2 - 275925 号公報にも開示されているように、上記のようにして得られたアクティブ基板 2 を対向基板であるカラーフィルタ 9 と貼り合わせて液晶パネル化した後、カラーフィルタ 9 をマスクとして画像表示部外の領域の電極端子 5 ' , 6 ' 上の有機絶縁層 7 1 を酸素プラズマで選択的に除去することを推奨する。もちろん、最近の技術である UV - O3 (紫外線照射によるオゾン発生) 技術で代用することも可能である。そして露出した電極端子 5 ' , 6 ' に駆動用の半導体集積回路チップを実装して液晶表示装置が得られる。

30

【0060】

換言すれば有機絶縁層 7 1 は画像表示部内のみに形成すればよいのであって、画像表示部外の電極端子 5 ' , 6 ' 上に有機絶縁層が形成されないようにするためには、先行特許である特願 2000 - 107577 号公報に開示されているように基板内選択的電気化学処理装置を使用して画像表示部内の接続層 8 1 上のみ選択的に有機絶縁層 7 1 を形成する製造方法も大画面の液晶表示デバイスを得る場合には好都合である。このようにして得られたアクティブ基板 2 とカラーフィルタとを貼り合わせて液晶パネル化し、本発明の実施形態が完了する。

【0061】

第 3 と第 4 の実施形態の差異は第 1 と第 2 の実施形態と同様に、ゲート電極 1 1 の側面に選択的に形成される絶縁層に陽極酸化層 3 3 あるいは有機絶縁層 3 3 ' を選択するかの差異である。

40

【0062】

(第 5 と第 6 の実施形態)

第 1 ~ 第 4 の実施形態において接続層 8 1 は絵素電極 2 2 と同じ透明導電層であり、一般的に言っても走査線 1 1 や信号線 1 2 を構成する金属層より抵抗値がおよそ 1 桁高くなる。このため、接続層 8 1 の数が多い場合や細長い場合、すなわち大画面・高精細の表示デバイスでは信号線の抵抗値が高くなり表示画像の忠実度が低下する。

【0063】

第 5 と第 6 の実施形態ではこのような観点から接続層 8 1 上に低抵抗金属層を選択的に形

50

成する技術として鍍金を採用し、接続層 8 2 上に具体的には金、銀または銅を形成するものである。第 1 と第 2 の実施形態と同一の製造工程で図 6 (g) に示したように透明導電性の接続層 8 2 の形成後、図示はしないが上記した低抵抗金属の板を陽極、接続層 8 2 (短絡線 8 0) を陰極とし、暗所にて鍍金液中で数 ~ 数 1 0 V の直流電圧を印加すれば図 6 (h) に示したように接続層 8 2 上に上記した低抵抗金属の薄膜層 7 2 が形成される。その膜厚は液晶表示装置の画面サイズと精細度及び信号線 1 2 ' と接続層 8 2 とを含めた信号線波形の要求される応答速度 (時定数) で決定すれば良く、例えば 0 . 5 μ m に選ばれる。鍍金に当たって留意すべき設計事項は、第 1 の実施形態における有機絶縁層の形成と同様に全ての接続層 8 2 は電氣的に並列または直列に接続されていることである。また、図 5 にも示したように接続層の抵抗値が低くできることから接続層 8 2 は図 1、図 3 とは異なり分断された信号線 1 2 ' を相互接続するのではなく、接続層 8 2 を信号線として機能させる方が賢明である。すなわち、分断された信号線 1 2 ' は信号線である接続層 8 2 の断線に対する冗長配線として機能している。

10

【 0 0 6 4 】

引き続き、第 3 と第 4 の実施形態と同様にポリアミック酸塩を 0 . 0 1 % 程度含む溶液を電着液とし、低抵抗金属の薄膜層 7 2 を付与された接続層 8 2 に + (プラス) 電位を与えて電着を行い、暗所にて図 6 (i) に示したように低抵抗金属の薄膜層 7 2 上に有機絶縁層であるポリイミド層 7 1 を 0 . 3 μ m 程度の厚みで選択的に形成する。

【 0 0 6 5 】

暗所で鍍金と電着を行う理由は絶縁ゲート型トランジスタの光リーク電流で絵素電極 2 2 上に低抵抗金属層と有機絶縁層とが形成されるのを抑制するためであるが、絶縁ゲート型トランジスタのわずかなリーク電流で絵素電極 2 2 上に微量の低抵抗金属層と有機絶縁層とが形成されたなら、A r (アルゴン) の逆スパッタでアクティブ基板 2 の表面を薄く除去することで何ら支障無く、低抵抗金属層の除去に薬品を用いる必要は無い。

20

【 0 0 6 6 】

この後は、第 3 と第 4 の実施形態と同様に上記のアクティブ基板を対向基板であるカラーフィルタと貼り合わせて液晶パネル化した後、カラーフィルタをマスクとして画像表示部外の領域の低抵抗金属よりなる薄膜層 7 1 上のポリイミド樹脂を酸素プラズマ等で選択的に除去し、駆動用の半導体集積回路チップを実装して本発明の第 5 と第 6 の実施形態が完了する。

30

【 0 0 6 7 】

あるいは低抵抗金属層と有機絶縁層は画像表示部外の電極端子 5 ' , 6 ' の近傍まで形成されていれば良く、基板内選択的電気化学処理装置を用いて低抵抗金属層と有機絶縁層をアクティブ基板面内で選択的に形成するのが合理的であろう。

【 0 0 6 8 】

第 5 と第 6 の実施形態の差異は第 1 と第 2 の実施形態と同様に、ゲート電極 1 1 の側面に選択的に形成される絶縁層に陽極酸化層 3 3 あるいは有機絶縁層 3 3 ' を選択するかの差異である。

【 0 0 6 9 】

第 5 と第 6 の実施形態では接続層 8 2 上に低抵抗金属層を付与するので低抵抗金属層の厚みを増せば接続層 8 2 の抵抗値を十分に下げることが可能であり、そこで図 5 に示したように接続層を延長して隣り合った接続層を重ねて信号線 8 2 とするデバイス設計上の利点が極めて大きくなる。なぜならば、本発明において分断された信号線 1 2 ' はリフトオフによって形成されるためその膜厚を当初から厚く形成することが困難だからである。また、分断された信号線 1 2 ' は一对の開口部 6 5 を介して信号線 8 2 に並列に接続されるので信号線 8 2 の断線に対する冗長構成として作用し、換言すれば断線しにくく十分に抵抗値の低い信号線が得られ、大画面・高精細の要求を十分に満たす液晶表示装置が得られる。

40

なお、本発明の要件は実施形態の説明からも明らかなように、絶縁ゲート型トランジスタの製作に当たり、リフトオフ層とゲート電極とゲート絶縁層とを一括食刻し、ゲート電極

50

の側面に自己整合的に絶縁層を形成する工程と、ゲート電極の側面の絶縁層をＬＤＤ構成のためのマスクとしてイオン注入（照射）する工程と、リフトオフによってソース・ドレイン電極をソース・ドレイン上に自己整合的に形成する工程とにあり、これら以外の構成や部材に関しては絵素電極、ゲート絶縁層等の材質や膜厚等が異なった表示装置用半導体装置、さらにはカラーフィルタを形成された表示装置用半導体装置及び液晶パネル構成あるいはその製造方法の差異も本発明の範疇に属することは自明であり、例えば同一基板上で絵素電極と絵素電極とは所定の距離を隔てて形成された対向電極との間で液晶に横方向の電界を与えて制御するＩＰＳ（Ｉｎ－Ｐｌａｉｎ－Ｓｗｉｔｃｈｉｎｇ）方式の液晶パネルにおいても本発明の適用は容易である。加えて絵素電極が金属層よりなる反射型の液晶画像表示装置においても、また絵素電極に透明電極と金属反射電極とを有する半透過型の液晶画像表示装置においても本発明の有用性は変わらず、また絶縁ゲート型トランジスタの半導体層も多結晶シリコンに限定されるものでなく、非晶質シリコン、微結晶シリコン、あるいはこれらの混晶体、さらには他の半導体材料でも良いことは明らかである。

10

【００７１】

【発明の効果】

本発明に係る表示装置用半導体装置の製造方法によれば、ソース・ドレイン配線がソース・ドレイン上に自己整合的に形成され半導体層が露出しないことから従来の層間絶縁層が不要となり、プロセスが削減される結果、写真食刻工程数を従来例より削減できて製造コストを低下が推進される等の優れた効果が得られた。

20

【図面の簡単な説明】

【図１】本発明の第１と第２の実施形態にかかる表示装置用半導体装置の平面図

【図２】本発明の第１と第２実施形態にかかる表示装置用半導体装置の製造工程断面図

【図３】本発明の第３と第４の実施形態にかかる表示装置用半導体装置の平面図

【図４】本発明の第３と第４実施形態にかかる表示装置用半導体装置の製造工程断面図

【図５】本発明の第５と第６の実施形態にかかる表示装置用半導体装置の平面図

【図６】本発明の第５と第６の実施形態にかかる表示装置用半導体装置の製造工程断面図

【図７】液晶パネルの実装状態を示す斜視図

【図８】液晶パネルの等価回路図

【図９】従来の液晶パネルの断面図

【図１０】従来例のアクティブ基板の平面図

30

【図１１】従来例のアクティブ基板の製造工程断面図

【符号の説明】

１ 液晶パネル

２ アクティブ基板（絶縁基板、ガラス基板）

３ 半導体集積回路チップ

４ ＴＣＰフィルム

５，６ 電極端子

９ カラーフィルタ（対向するガラス基板）

１０ 絶縁ゲート型トランジスタ

１１ 走査線（ゲート配線、ゲート電極）

40

１２ 信号線（ソース配線、ソース電極）

１６ 蓄積容量線

１７ 液晶

２１ ドレイン配線（電極）

２２ （透明導電性）絵素電極

３０ ゲート絶縁層

３３ （ゲート電極側面の）絶縁層

３４ 耐熱金属層

４１ （走査線を形成する）感光性樹脂パターン

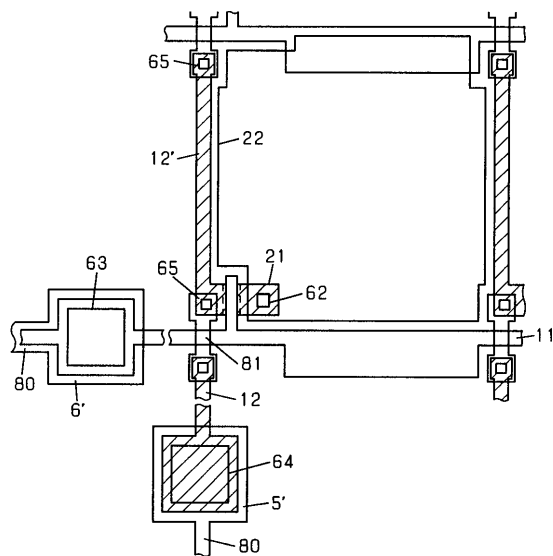
５０ 層間絶縁層

50

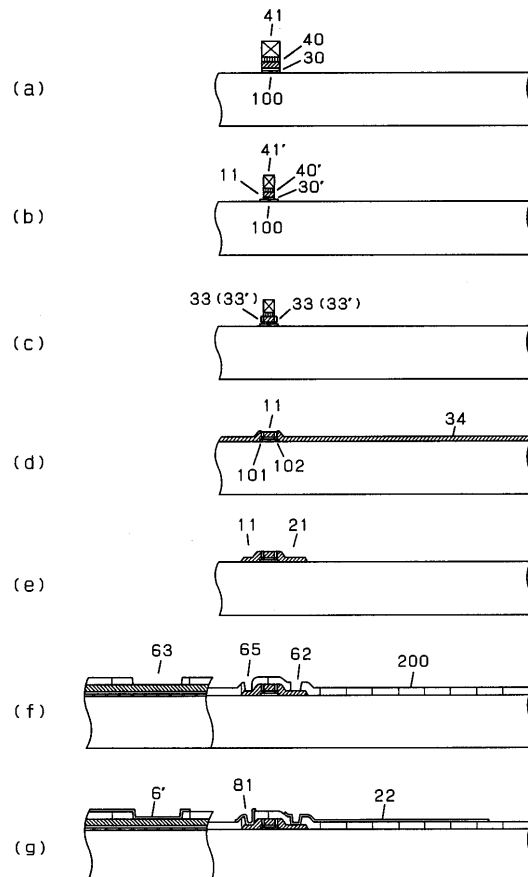
- | | |
|---------------|--------------------|
| 6 1 | (走査線上の) 開口部 |
| 6 2 | (ドレイン配線上の) 開口部 |
| 6 3 | (走査線の端子電極上の) 開口部 |
| 6 4 | (信号線の端子電極上の) 開口部 |
| 6 5 | (分断された信号線上の) 開口部 |
| 7 1 | 有機絶縁層 |
| 7 2 | 低抵抗金属層 |
| 8 0 | (静電気対策の) 短絡線 |
| 8 1 , 8 2 | 接続層 |
| 1 0 0 | (島状) 低温ポリシリコン |
| 1 0 1 , 1 0 2 | ソース・ドレイン |
| 2 0 0 | パシベーション絶縁層 |

10

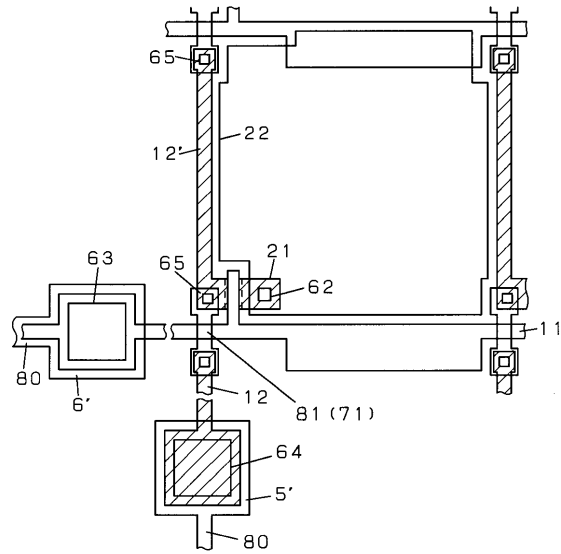
【 図 1 】



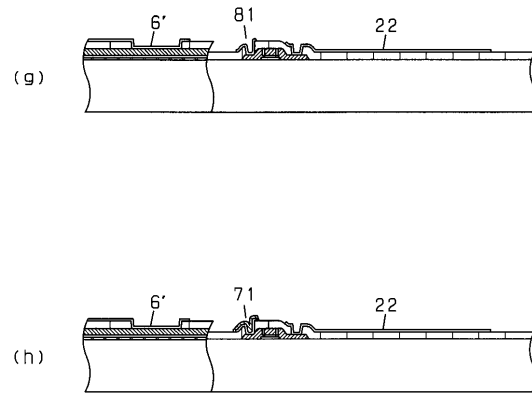
【 図 2 】



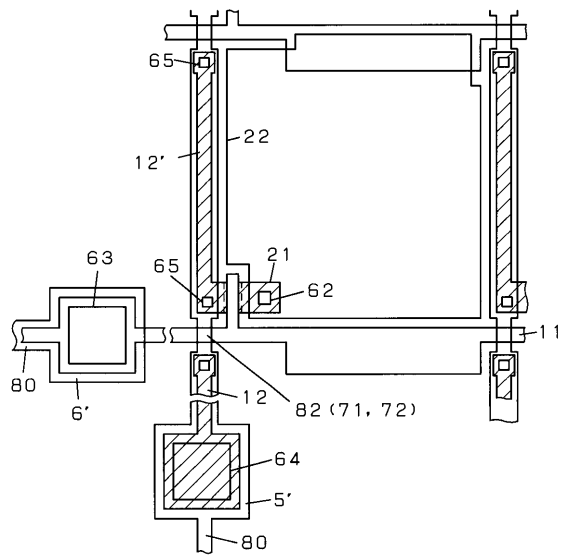
【図 3】



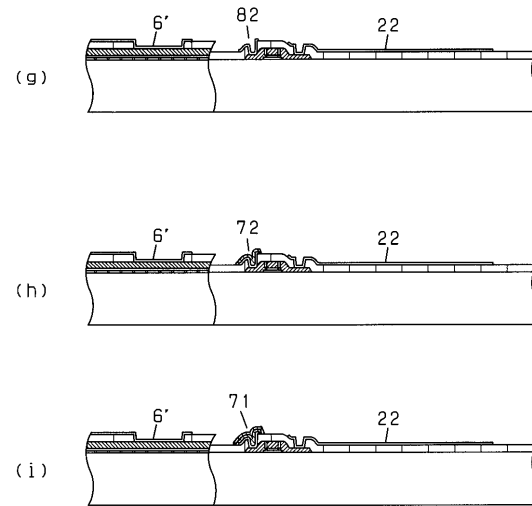
【図 4】



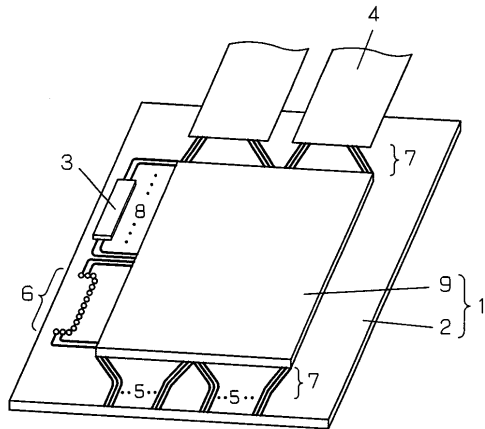
【図 5】



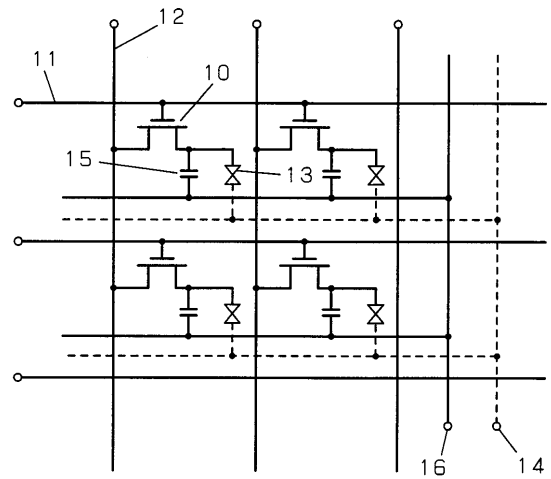
【図 6】



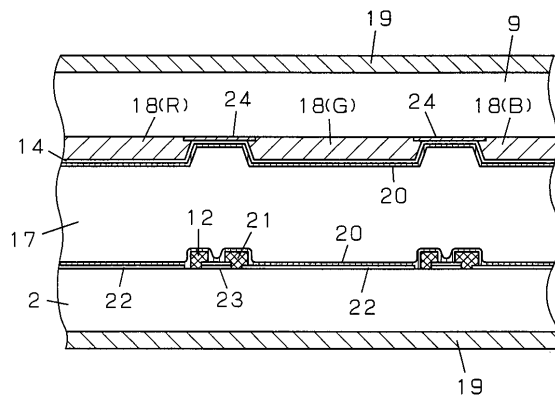
【図 7】



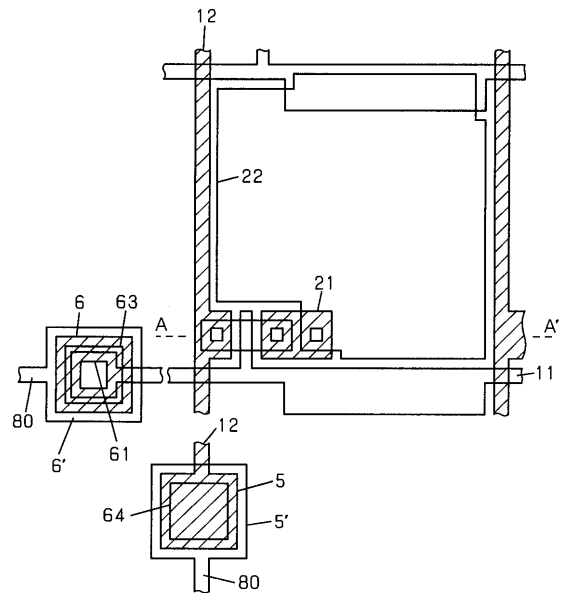
【図 8】



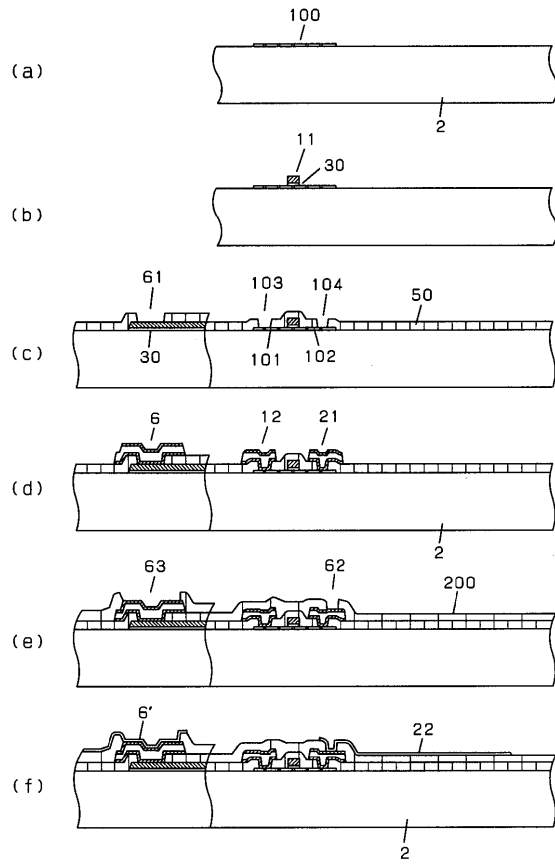
【図 9】



【図 10】



【図 11】



フロントページの続き(51) Int.Cl.⁷

F I

H 0 1 L 29/786

H 0 1 L 29/78

6 1 6 A

H 0 1 L 21/88

G

H 0 1 L 21/90

J

(56) 参考文献 特開平 1 0 - 0 4 8 6 5 1 (J P , A)

特開平 0 7 - 1 3 5 3 1 8 (J P , A)

特開平 1 0 - 2 6 1 7 9 8 (J P , A)

特開平 0 4 - 2 8 0 2 3 1 (J P , A)

特開平 0 6 - 1 9 6 5 0 0 (J P , A)

(58) 調査した分野(Int.Cl.⁷ , D B 名)

H01L 21/336

H01L 29/786

G02F 1/1368

专利名称(译)	制造用于显示装置的半导体器件的方法		
公开(公告)号	JP3622705B2	公开(公告)日	2005-02-23
申请号	JP2001254346	申请日	2001-08-24
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	川崎清弘		
发明人	川崎 清弘		
IPC分类号	G02F1/1335 G02F1/1368 H01L21/20 H01L21/28 H01L21/283 H01L21/3205 H01L21/336 H01L21/768 H01L23/522 H01L29/417 H01L29/786		
FI分类号	H01L29/78.627.C G02F1/1368 H01L21/28.E H01L21/28.301.R H01L29/78.612.C H01L29/78.616.A H01L21/88.G H01L21/90.J G02F1/1335.505 H01L21/20 H01L21/28.G H01L21/283.B H01L21/283.D H01L29/50.M H01L29/50.U H01L29/78.616.M		
F-TERM分类号	2H091/FA02Y 2H091/FA35Y 2H091/GA01 2H091/GA08 2H091/GA13 2H091/LA30 2H092/GA48 2H092/JA24 2H092/JA25 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB22 2H092/JB23 2H092/JB32 2H092/JB33 2H092/KA04 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA12 2H092/MA14 2H092/MA30 2H092/NA25 2H092/PA01 2H092/PA03 2H092/PA08 2H092/PA09 2H191/FA02Y 2H191/FA14Y 2H191/GA01 2H191/GA11 2H191/GA19 2H191/LA40 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CB35 2H192/CC73 2H192/CC75 2H192/DA02 2H192/EA43 2H192/FA65 2H192/GA12 2H192/HA27 2H192/HA47 2H192/HA70 2H192/HA86 2H291/FA02Y 2H291/FA14Y 2H291/GA01 2H291/GA11 2H291/GA19 2H291/LA40 4M104/AA09 4M104/BB02 4M104/BB13 4M104/BB14 4M104/BB17 4M104/BB24 4M104/BB26 4M104/BB27 4M104/BB28 4M104/CC01 4M104/CC05 4M104/DD68 4M104/DD77 4M104/EE09 4M104/EE16 4M104/EE18 4M104/GG09 5F033/GG04 5F033/HH09 5F033/HH17 5F033/HH18 5F033/HH21 5F033/HH22 5F033/HH26 5F033/HH28 5F033/HH29 5F033/HH30 5F033/HH38 5F033/JJ38 5F033/KK17 5F033/KK18 5F033/KK21 5F033/MM05 5F033/PP15 5F033/QQ43 5F033/QQ89 5F033/RR03 5F033/RR04 5F033/RR22 5F033/SS26 5F033/SS30 5F033/TT08 5F033/VV15 5F033/XX08 5F033/XX33 5F052/AA02 5F052/BB07 5F052/DA02 5F052/EA15 5F110/AA03 5F110/AA16 5F110/BB01 5F110/CC02 5F110/DD02 5F110/DD11 5F110/EE04 5F110/EE05 5F110/EE06 5F110/EE32 5F110/EE34 5F110/FF02 5F110/FF30 5F110/GG02 5F110/GG13 5F110/GG14 5F110/GG15 5F110/GG25 5F110/GG45 5F110/HJ01 5F110/HJ13 5F110/HK04 5F110/HK33 5F110/HL02 5F110/HL07 5F110/HL11 5F110/HL22 5F110/HL23 5F110/HL27 5F110/HM15 5F110/HM19 5F110/NN02 5F110/NN23 5F110/NN72 5F110/NN73 5F110/PP03 5F110/PP35 5F110/QQ02 5F110/QQ11 5F110/QQ14 5F152/BB02 5F152/CC02 5F152/CE05 5F152/CE14 5F152/CE24 5F152/CE45 5F152/FF03		
代理人(译)	内藤裕树		
优先权	2001187706 2001-06-21 JP		
其他公开文献	JP2003077933A		
外部链接	Espacenet		

摘要(译)

要解决的问题：合理化/减少使用低温多晶硅作为半导体元件的液晶图像显示器的成本降低的过程。解决方案：通过合理化扫描线形成和半导体层的岛形成步骤并且通过不需要层间电介质，开发了四掩模工艺。通过使用电镀可以容易地使信号线的电阻低并且钝化。

【 图 1 】

