

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3600175号

(P3600175)

(45) 発行日 平成16年12月8日(2004.12.8)

(24) 登録日 平成16年9月24日(2004.9.24)

(51) Int.Cl.⁷

F I

G09G 3/36

G09G 3/36

G02F 1/133

G02F 1/133 505

G09G 3/20

G09G 3/20 611A

G09G 3/20 622B

G09G 3/20 623B

請求項の数 16 (全 20 頁)

(21) 出願番号 特願2001-74739 (P2001-74739)
 (22) 出願日 平成13年3月15日(2001.3.15)
 (65) 公開番号 特開2001-337658 (P2001-337658A)
 (43) 公開日 平成13年12月7日(2001.12.7)
 審査請求日 平成15年4月8日(2003.4.8)
 (31) 優先権主張番号 特願2000-82855 (P2000-82855)
 (32) 優先日 平成12年3月23日(2000.3.23)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100100712
 弁理士 岩▲崎▼ 幸邦
 (74) 代理人 100100929
 弁理士 川又 澄雄
 (74) 代理人 100108707
 弁理士 中村 友之
 (74) 代理人 100095500
 弁理士 伊藤 正和
 (74) 代理人 100101247
 弁理士 高橋 俊一

最終頁に続く

(54) 【発明の名称】増幅装置及び液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

入力信号電圧を増幅する増幅段と、前記増幅段の第1極性の出力電圧に対応する電流を出力する電圧－電流変換段とで構成される電圧－電流変換器と、
 互いに直列に接続された半導体素子及び定電流源からなり、前記半導体素子と前記定電流源との間の接続ノードに、前記増幅段の第1極性の出力電圧に対応する電流が供給され、前記電圧－電流変換器から前記接続ノードへ出力された前記電流に対応する電圧を出力する電流－電圧変換器と、
 前記増幅段の第1極性の出力電圧に対応する電流に基づいて、前記電流－電圧変換器から出力された電圧により、容量性負荷から電荷を引き抜く放電動作を制御する第1の出力用半導体素子と、
 前記増幅段の第1極性と異なる第2極性の出力電圧に基づいて、前記容量性負荷へ電荷を供給する充電動作を制御する第2の出力用半導体素子と、
 を具備したことを特徴とする増幅装置。

【請求項2】

前記電圧－電流変換器へ入力される前記入力信号電圧が零の時、前記電圧－電流変換器から出力される出力電流は前記定電流源が流す定電流より小さいことを特徴とする請求項1記載の増幅装置。

【請求項3】

前記電圧－電流変換器は、第1、第2のトランジスタを差動結合した構成を有する差動対

10

20

と、
各ゲートを共通に接続し、各ソースを電源ラインに接続し、各ドレインを前記第 1、第 2 のトランジスタのドレインにそれぞれ接続する第 3、第 4 のトランジスタと、
ゲートが前記第 1、第 2 のトランジスタの一方のドレインに接続され、前記差動対で得られた電圧を電流に変換する第 5 のトランジスタと、
前記第 1、第 2 のトランジスタの双方のソースにドレインが接続され、前記差動対へ定電流を供給する第 6 のトランジスタと、
を有することを特徴とする請求項 1 または請求項 2 に記載の増幅装置。

【請求項 4】

前記電圧－電流変換器は、ソースが前記第 5 のトランジスタのドレインに接続され、出力電流のばらつきを抑えるための第 7 のトランジスタからなる補償回路をさらに有することを特徴とする請求項 3 に記載の増幅装置。 10

【請求項 5】

前記電圧－電流変換器は、前記差動対と前記第 6 のトランジスタとの間にカスケード接続した第 8 のトランジスタをさらに有することを特徴とする請求項 3 または請求項 4 に記載の増幅装置。

【請求項 6】

前記第 1 の出力用半導体素子が前記容量性負荷から電荷を引き抜く経路中に、位相補償用の抵抗が設けられたことを特徴とする請求項 1 から請求項 5 までのいずれか 1 項に記載の増幅装置。 20

【請求項 7】

前記容量性負荷の電荷を、前記第 1 の出力用半導体素子とは別の経路でバイパスして引き抜くためのバイパス部をさらに具備することを特徴とする請求項 1 から請求項 6 項までのいずれか 1 項に記載の増幅装置。

【請求項 8】

前記バイパス部は、その一端を前記容量性負荷と直接接続した経路で、前記容量性負荷の電荷を引き抜くことを特徴とする請求項 7 に記載の増幅装置。

【請求項 9】

前記電圧－電流変換器の同相入力信号電圧範囲を拡張する電圧範囲補償回路をさらに具備することを特徴とする請求項 1 から請求項 3 までのいずれか 1 項に記載の増幅装置。 30

【請求項 10】

前記入力信号電圧を対応した電流に変換する第 2 の電圧－電流変換器と、
前記第 2 の電圧－電流変換器から出力された電流を対応した電圧に変換する第 2 の電流－電圧変換器と、
前記第 2 の電流－電圧変換器から出力された電圧で制御され、前記容量性負荷から電荷を引き抜く第 3 の出力用半導体素子と、
をさらに具備することを特徴とする請求項 1 から請求項 3 までのいずれか 1 項に記載の増幅装置。

【請求項 11】

入力信号電圧を増幅する増幅段と、前記増幅段の第 1 極性の出力電圧に対応する電流を出力する電圧－電流変換段とで構成される電圧－電流変換器と、
互いに直列に接続された半導体素子及び第 1 の定電流源からなり、前記半導体素子と前記第 1 の定電流源との間の接続ノードに、前記増幅段の第 1 極性の出力電圧に対応する電流がスイッチ用トランジスタを介して供給され、前記スイッチ用トランジスタの動作に応じて前記電圧－電流変換器から前記接続ノードへ出力された電流に対応する電圧を出力する電流－電圧変換器と、
前記増幅段の第 1 極性の出力電圧に対応する電流に基づいて前記電流－電圧変換器から出力された電圧より、容量性負荷から電荷を引き抜く放電動作を制御する第 1 の出力用半導体素子と、
前記増幅段の出力電圧に基づいて、前記容量性負荷へ電荷を供給する充電動作を制御する 40 50

第2の出力用半導体素子と、
前記増幅段の出力電圧に基づいて前記スイッチ用トランジスタの動作を制御する制御回路と、
を具備することを特徴とする増幅装置。

【請求項12】

前記制御回路は、前記増幅段の第1極性と異なる第2極性の出力電圧に対応する電流を出力する第9のトランジスタと、前記第9のトランジスタのドレインに接続された第2の定電流源から構成されることを特徴とする請求項11記載の増幅装置。

【請求項13】

前記第1の出力用半導体素子が前記容量性負荷から電荷を引き抜く経路中に、位相補償用の抵抗が設けられたことを特徴とする請求項11または請求項12に記載の増幅装置。 10

【請求項14】

前記第2の出力用半導体素子のゲートと、前記第1、第2の出力用半導体素子の共通接続ノードとの間に、位相補償用の容量がさらに設けられたことを特徴とする請求項1から請求項13までのいずれか1項に記載の増幅装置。

【請求項15】

前記増幅段は正負の入力端を有する差動増幅段であり、前記差動増幅段の負の入力端と前記第1、第2の出力用半導体素子の共通接続ノードとが接続されていることを特徴とする請求項1から請求項14までのいずれか1項に記載の増幅装置。

【請求項16】

請求項1から請求項15までのいずれか1項に記載の増幅装置を備えたソースドライバと、
ゲートドライバと、

前記ソースドライバ及び前記ゲートドライバへ制御信号を送り、それらの動作を制御する制御部と、

前記ソースドライバ及び前記ゲートドライバから出力される出力信号に基づいて画像を表示する液晶表示部と、
から構成された液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置を構成する液晶セルなどの容量性負荷を駆動するための低消費電力化を図った増幅装置、及び、この増幅装置を組込んだ液晶表示装置に関する。

【0002】

【従来の技術】

近年、液晶セルを多数配列して構成される液晶パネル及びこの液晶パネルを駆動するソースドライバ等を備えた液晶表示装置が、画像や文字の表示手段として各種の情報処理装置等で幅広く用いられている。液晶表示の動作原理は、液晶分子のある配列状態を電界で他の配列状態に変化させ、この時の液晶セルの光学的性質の変化を用いて光を変調することにより行われる。

【0003】

従って、映像信号に対応した信号電圧を液晶セルに印加することにより、画像が液晶パネル上に表示される。このような液晶パネルは、ソースドライバを構成し対応する液晶セルに電圧を印加する複数の増幅装置により駆動されるが、増幅装置側から見ると、各液晶セルは容量性負荷となる。このため、増幅装置は、容量性負荷に対して、電荷を供給したり（充電）、引き抜いたりして（放電）、容量性負荷の電圧を所定レベルに設定することで、画像を表示している。

【0004】

図17は、上記のような容量性負荷（液晶セル）の電荷を引き抜くために用いられる従来の増幅装置の構成例を示したブロック図である。図17において、入力信号電圧 V_{in} が

10

20

30

40

50

電圧－電流変換器 151 で電流 I_1 (例えば、 $200 \sim 300 \mu A$) に変換され、ダイオード接続されたトランジスタ T_1 を流れる。トランジスタ T_1 とトランジスタ T_2 はカレントミラー回路を構成しているため、容量性負荷 80 の等価回路であるコンデンサ C (例えば、 $100 pF$) からトランジスタ T_2 を通して、電流 I_1 と同じ電流 I が流れる。そして、コンデンサ C に蓄積されている電荷が引き抜かれて、図 18 に示すように、電荷引き抜き期間 T の経過後は、例えば、電圧が $5 V$ から $3 V$ に低下する。

【0005】

【発明が解決しようとする課題】

従来の増幅装置は、以上のように構成されていたので、コンデンサ C の容量が大きい場合や、電荷の引き抜き速度を速めようとした場合、トランジスタ T_2 を流れる電流 I を増加させる必要がある。しかしこの場合、電圧－電流変換器 151 側からトランジスタ T_1 に流す電流 I_1 を大きくする必要があり、消費電力も増加してしまうという不具合が生じる。特に、液晶表示装置を搭載した機器が携帯型でバッテリー駆動される場合は、消費電力の増加は、バッテリー駆動時間が短縮されるという問題を生じる。

【0006】

本発明は、上述の如き従来の課題を解決するためになされたもので、その目的は、低消費電力で、大きな容量性負荷を高速で駆動することが可能な増幅装置、及びこの増幅装置を備えた液晶表示装置を提供することにある。

【0007】

【課題を解決するための手段】

本発明に係る増幅装置は、基本的に、電圧－電流変換器、電流－電圧変換器、第 1 の出力用半導体素子、及び、第 2 の出力用半導体素子から構成されている。特に、電圧－電流変換器は、入力信号電圧を増幅する増幅段と、増幅段の第 1 極性の出力電圧に対応する電流を出力する電圧－電流変換段とで構成されている。また、電流－電圧変換器は、互いに直列に接続された半導体素子及び定電流源から構成されている。そして、半導体素子と定電流源との接続ノードに、増幅段の第 1 極性の出力電圧に対応する電流が供給され、電圧－電流変換器から接続ノードへ出力された電流に対応する電圧を出力する。そして、第 1 の出力用半導体素子は、増幅段の第 1 極性の出力電圧に対応する電流に基づいて電流－電圧変換器から出力された電圧により、容量性負荷から電荷を引き抜く放電動作を制御し、第 2 出力用半導体素子は、増幅段の第 1 極性と異なる第 2 極性の出力電圧に基づいて、容量性負荷へ電荷を供給する充電動作を制御することを特徴とする。従って、増幅段の第 1 極性の出力電圧に基づいて、容量性負荷に蓄積された電荷を引き抜く制御を行い、また、増幅段の第 2 極性の出力電圧に基づいて、容量性負荷へ電荷を充電する制御を行う。そして、第 1 の出力用半導体素子を流れる電流を大きくするには、入力信号電圧に対応した電流を大きくするだけで良いので、消費電力を増大すること無しに、容量性負荷に対する電荷の放電及び充電動作を第 1 及び第 2 の出力用半導体素子を介して素早く行うことができ、容量性負荷の電位を所定レベルに迅速かつ低消費電力で設定することができる。

【0008】

また、この発明の増幅装置では、電圧－電流変換器へ入力される入力信号電圧が零の時、電圧－電流変換器から出力される出力電流は定電流源が流す定電流より小さいことを特徴とするものである。従って、入力信号電圧である被変換電圧が零を越えると、電圧－電流変換器から出力される電流 I_y は $I_y + \Delta I$ となり (ΔI は I_y の増加分)、 $I_y + \Delta I > I$ となって、第 1 の出力用半導体素子のゲート (制御端子) の電圧が上昇してオンとなり、容量性負荷から電荷が引き抜かれる。この引き抜き電流量を増加させるには、単に ΔI を大きくするのみでよいので消費電力が少なくてすむ。

【0009】

また、上記した発明の増幅装置では、電圧－電流変換器は、第 1、第 2 のトランジスタを差動結合した構成を有する差動対と、各ゲートを共通に接続し、各ソースを電源ラインに接続し、各ドレインを第 1、第 2 のトランジスタのドレインにそれぞれ接続する第 3、第 4 のトランジスタと、ゲートが第 1、第 2 のトランジスタの一方のドレインに接続され、

10

20

30

40

50

差動対で得られた電圧を電流に変換する第5のトランジスタと、第1、第2のトランジスタの双方のソースにドレインが接続され、差動対へ定電流を供給する第6のトランジスタとを有することを特徴とする。

【0010】

また、この発明の増幅装置では、電圧－電流変換器は、ソースが第5のトランジスタのドレインに接続され、出力電流のばらつきを抑えるための第7のトランジスタからなる補償回路をさらに有することを特徴とするものである。これにより、入力信号電圧を電流に変換する際のばらつきを抑えることが可能となり、この電流を電圧に変換して得られる第1の出力用半導体素子の制御電圧のばらつきを解消することができるので、容量性負荷の電位を所定電圧に精度良く設定することができる。

10

【0011】

また、この発明の増幅装置では、電圧－電流変換器は、差動対と第6のトランジスタとの間にカスケード接続した第8のトランジスタをさらに有することを特徴とするものである。

【0012】

また、この発明の増幅装置では、第1の出力用半導体素子が容量性負荷から電荷を引き抜く経路中に、位相補償用の抵抗が設けられたことを特徴とする。

【0013】

また、この発明の増幅装置では、容量性負荷の電荷を、第1の出力用半導体素子とは別の経路でバイパスして引き抜くためのバイパス部をさらに具備したことを特徴とするものである。これにより、容量性負荷に蓄積されている電荷を、第1の出力用半導体素子の他にバイパス部を通して、急速に引き抜くことができる。

20

【0014】

さらに、この発明の増幅装置では、バイパス部はその一端を容量性負荷と直接接続した経路で容量性負荷の電荷を引き抜くことを特徴とする。これにより、例えば、容量性負荷から抵抗を通さずに、直接にこの経路を通じて電流を流すことになるので、バイパス部を構成するトランジスタの見かけ上の閾値を低下させることができる。

【0015】

また、この発明の増幅装置では、電圧－電流変換器の同相入力信号電圧範囲を拡張する電圧範囲補償回路をさらに具備することを特徴とする。従って、電圧範囲補償回路は、電圧－電流変換器単独での入力信号電圧範囲外の部分が入力信号電圧範囲となるような特性を備えており、これにより、電圧－電流変換器の同相入力信号電圧範囲を広げる働きをする。

30

【0016】

また、この発明の増幅装置では、入力信号電圧に対応した電流に変換する第2の電圧－電流変換器と、第2の電圧－電流変換器から出力された電流に対応した電圧に変換する第2の電流－電圧変換器と、第2の電流－電圧変換器から出力された電圧で制御され、容量性負荷から電荷を引き抜く第3の出力用半導体素子とをさらに具備することを特徴とする。これにより、第1、第3の出力用半導体素子を通して容量性負荷から電荷が抜き取られるため、容量性負荷の電圧を急速に所定電圧に設定することができる。

40

【0017】

また、この発明の増幅装置は、電圧－電流変換器と、電流－電圧変換器と、第1及び第2の出力用半導体素子と、制御回路とを有するものであり、特に、電圧－電流変換器は、入力信号電圧を増幅する増幅段と、増幅段の第1極性の出力電圧に対応する電流を出力する電圧－電流変換段とで構成される。電流－電圧変換器は、互いに直列に接続された半導体素子及び第1の定電流源からなる。そして、半導体素子と第1の定電流源との接続ノードに、増幅段の第1極性の出力電圧に対応する電流がスイッチ用トランジスタを介して供給される。そして、スイッチ用トランジスタの動作に応じて、電圧－電流変換器から接続ノードへ出力された電流に対応する電圧を出力する。第1の出力用半導体素子は、増幅段の第1極性の出力電圧に対応する電流に基づいて電流－電圧変換器から出力される電圧より

50

、容量性負荷から電荷を引き抜く放電動作を制御する。第2の出力用半導体素子は、増幅段の出力電圧に基づいて、容量性負荷へ電荷を供給する充電動作を制御する。制御回路は、増幅段の出力電圧に基づいてスイッチ用トランジスタを制御する。

【0018】

このように、制御回路が増幅段の出力電圧に基づいてスイッチ用トランジスタを制御するので、入力信号電圧のレベルに基づいて増幅段の第1極性の出力電圧に対応する電流から得られる電圧を第1の出力用半導体素子へ供給し、あるいはその供給を停止したりすることが可能となる。また、消費電力を増大すること無しに、容量性負荷に対する電荷の放電及び充電動作を、第1及び第2の出力用半導体素子を介して素早く行うことができるので、容量性負荷の電位を所定レベルへ迅速かつ低消費電力で設定することができる。

10

【0019】

また、この発明の増幅装置では、制御回路は、増幅段の第2極性の出力電圧に対応する電流を出力する第9のトランジスタと、第9のトランジスタのドレインに接続された第2の定電流源から構成されることを特徴とする。

【0020】

また、この発明の増幅装置では、第1の出力用半導体素子が容量性負荷から電荷を引き抜く経路中に、位相補償用の抵抗が設けられたことを特徴とする。

【0021】

また、この発明の増幅装置では、第2の出力用半導体素子のゲートと第1、第2の出力用半導体素子の共通接続ノードとの間に、位相補償用の容量が設けられたことを特徴とする。

20

【0022】

また、この発明の増幅装置では、増幅段は正負の入力端を有する差動増幅段であり、差動増幅段の第2極性の入力端と第1、第2の出力用半導体素子の共通接続ノードとが接続されている、いわゆるボルテージホロア構成であることを特徴とする。

【0023】

さらに、この発明の液晶表示装置は、上記した発明の増幅装置を備えたソースドライバと、ゲートドライバと、ソースドライバ及びゲートドライバへ制御信号を送り、それらの動作を制御する制御部と、ソースドライバ及びゲートドライバから出力される出力信号に基づいて画像を表示する液晶表示部とから構成されたものである。

30

【0024】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。

【0025】

実施の形態1.

図1は、本発明の実施の形態1に係る増幅装置の構成を示したブロック図である。図1において、1は入力信号電圧 V_{in} を電流に変換する電圧-電流変換器、4は常に一定の電流 I を流す定電流源、M18は定電流源4に直列に接続され、出力回路を構成するトランジスタM26の定常状態時のゲート電圧を設定するトランジスタ、5はゲートが定電流源4の入力側に接続され、ドレインが容量性負荷80（コンデンサC）に接続されている出力用トランジスタM26から成る出力回路である。7はトランジスタM25からなる出力回路である。この発明の増幅装置において、出力回路5は容量性負荷80内に蓄積された電荷の放電動作を制御し、出力回路7は容量性負荷80への電荷の充電動作を制御する。出力回路5を構成するトランジスタM26の動作は、電圧-電流変換器1内の増幅段の正の出力電圧（+）により制御され、一方、出力回路7を構成するトランジスタM25の動作は、電圧-電流変換器1内の増幅段の負の出力電圧（-）により制御される。

40

【0026】

尚、トランジスタM18と定電流源4は電流-電圧変換器2を構成し、また、コンデンサCは容量性負荷80の等価回路である。そして、バイアス電圧発生回路6は、トランジスタM18のゲートへ一定のバイアス電圧 V_b を供給する。

50

【0027】

図2は、本発明の増幅装置を含んだソースドライバを複数備えた液晶表示装置の全体構成を示すブロック図である。図2に示す液晶表示装置は、複数の液晶セル、信号線、及び走査線が列設された液晶パネルLCDPと、それぞれが複数の信号線を駆動するソースドライバSD1, . . . , SDq (qは1以上の整数)と、それぞれが複数の走査線を駆動するゲートドライバGD1, . . . , GDp (pは1以上の整数)と、ソースドライバSD1, . . . , SDq及びゲートドライバGD1, . . . , GDpの動作を制御するコントローラCTRLとで構成されている。尚、ソースドライバSD1, . . . , SDqのそれぞれは、1つのICとして形成されている。

【0028】

10

図2の液晶表示装置において、液晶パネルLCDPの全信号線は、複数のソースドライバSD1, . . . , SDqにより駆動され、その結果、情報が液晶パネルLCDP上に表示される。

【0029】

コントローラCTRLは、クロックCPH1、入力信号(シフトパルス)DI/O11、デジタル階調データDATA、及びロード信号LOADをソースドライバSD1, . . . , SDqへ供給する。これらの信号に基づいて、ソースドライバSD1, . . . , SDqのそれぞれは、液晶パネルLCDPの信号線を駆動するために必要な電圧信号を液晶パネルLCDPへ出力する。このように、ソースドライバSD1, . . . , SDqのそれぞれは、液晶パネルLCDPの水平方向の一部であるブロックの信号線を順次駆動する。一方、コントローラCTRLは、クロックCPH2と入力信号DI/O21とをゲートドライバGD1, . . . , GDpへ供給する。これらの信号に基づいて、ゲートドライバGD1, . . . , GDpのそれぞれは、液晶パネルLCDPのゲート線を駆動するために必要な電圧信号を液晶パネルLCDPへ出力する。

20

【0030】

上記したソースドライバSD1, . . . , SDqのそれぞれは、バッファアンプとしての増幅装置を内蔵しており、各実施の形態に示した増幅装置に対応するものである。

【0031】

図3はソースドライバSD1, . . . , SDqのそれぞれの詳細な構成を示すブロック図である。図3において、31はシフトレジスタであり、外部のコントローラCTRLから供給されるシフトパルスを、転送クロックに同期させて順にシフトさせる。32は複数のデータラッチ回路であり、シフトレジスタ31の各出力端子から出力されたシフトパルスに同期させて、デジタル階調データをラッチする。

30

【0032】

33はロードラッチ回路であり、複数のデータラッチ回路32の出力をロード信号に同期させてラッチする。34はレベルシフタであり、ロードラッチ回路33の出力のレベルを変換する。35はD/Aコンバータであり、レベルシフタ34の出力電圧に応じたアナログ電圧を出力する。36はバッファアンプであり、図1に示した増幅装置に相当する。37はブリーダであり、デジタル階調データに対応するアナログ基準電圧を生成する。

【0033】

40

尚、以下で説明する実施の形態1~4に示す各構成の増幅装置は、図3に示したソースドライバ内に組み込むことができ、このソースドライバは、図2に示した液晶表示装置に組み込まれるものである。

【0034】

次に、図1に示した実施の形態1に関する増幅装置の動作について説明する。定電流源4は常に一定の電流Iを流すため、定常状態時、トランジスタM26のゲート電圧はトランジスタM18を流れる電流で決定される。つまり、トランジスタM18のゲート・ソース電圧Vgs18は、トランジスタM18を流れる電流で決定されるので、トランジスタM26のゲート電圧は、Vb-Vgs18で与えられる。従って、トランジスタM18のゲートに印加されるバイアス電圧VbによりトランジスタM18を流れる電流を調整して、

50

定常状態時のトランジスタM26のゲートバイアス電圧が設定されている。

【0035】

ここで、定常状態の時、電圧－電流変換器1から出力される電流を I_y とし、トランジスタM18を流れる電流を I_z とし、定電流源4の一定電流を I とすると、定常状態の時は、 $I = I_y + I_z$ となる。

【0036】

入力信号電圧 V_{in} のレベルが変化すると、これにより電圧－電流変換器1内の増幅段の正の出力電圧(+)に応じた電流が変化し、その変化分を ΔI とした時、 ΔI で示される電流の変化に対してトランジスタM18に流れる電流が ΔI だけ変化するので、これに応じてトランジスタM26のゲートの電位が変化する。

10

【0037】

従って、入力信号電圧 V_{in} のレベルが変化して、電圧－電流変換器1から出力される電流($I_y + \Delta I$)が増加すると、トランジスタM26のゲート電圧が上昇し、トランジスタM26を通してコンデンサCより引き抜かれる電流 I_3 が増大する。特に、 ΔI の最大値と I_y との和が、定電流源4から供給される電流 I より大きくなるように選ぶと、大きな入力信号電圧の変化時には、トランジスタM18には電流が流れなくなる。つまり、トランジスタM18はオフし、トランジスタM26のゲート電圧は、著しく上昇し、コンデンサCより素早く電荷を引き抜くことができる。また、コンデンサCの容量が大きくなったり、或いはコンデンサCの蓄積電荷を引き抜く速度を速める場合、電圧－電流変換器1から出力される電流を増加させるか、あるいは、定電流源4から供給する電流 I を小さくすればよい。

20

【0038】

このように、本実施の形態1の増幅装置によれば、入力信号電圧 V_{in} のレベルに応じて、電圧－電流変換器1で得られる正の出力電圧(+)に基づいて出力される電流を基にして、出力回路5を構成するトランジスタM26のゲート電圧を変化させて、トランジスタM26に電流 I_3 を流し、容量性負荷80からの電荷の放電動作を制御している。従って、図17に示した従来の増幅装置の構成と比較すると、同一の容量の容量性負荷80を駆動するのに、例えば、ほぼ半分の消費電流に低減できる。即ち、低消費電力で、大きな容量性負荷を高速度で駆動することができる。また、入力信号電圧 V_{in} のレベルに応じて、電圧－電流変換器1で得られる負の出力電圧(-)に基づいて、出力回路7を構成するトランジスタM25の動作、即ち、電荷を容量性負荷80へ充電する動作を制御している。

30

【0039】

又、本実施の形態1の増幅装置で、容量性負荷である液晶表示装置の液晶セルを駆動させる場合、容量性負荷から電荷を急速に引き抜いて高速表示させても、消費電力が増大しないため、液晶表示装置を搭載した携帯型の情報処理装置のバッテリーの駆動時間を短縮化することなく、上記効果を得ることができる。

【0040】

実施の形態2.

図4は、本発明の実施の形態2に係る増幅装置の構成を示した回路図である。但し、図1に示した実施の形態1の増幅装置と同一構成部には同一符号を付して説明し、その説明を適宜省略する。

40

【0041】

図4に示した実施の形態2の増幅装置は、電圧を電流に変換する電圧－電流変換器1-1、一定の電流を流す定電流源4、容量性負荷80から抵抗R1を介して電荷を引き抜く出力回路5、出力回路5を構成するトランジスタM26の定常時のゲートバイアス電圧を設定するトランジスタM18、トランジスタM18のゲートに印加するバイアス電圧を発生するバイアス電圧発生回路6、抵抗R1を介して容量性負荷80に電荷を供給する出力回路7、抵抗R1を含む経路で容量性負荷80から電荷を引き抜くバイパス回路8とを有している。この経路は、出力回路5を含む経路とは異なる経路構成となっている。尚、抵抗

50

R1は、増幅装置が発振等を起こさないように安定して動作させるために挿入されるものである。

【0042】

ここで、電圧－電流変換器1－1は、差動対を構成するトランジスタM6、M9、差動対を電源AVDDに接続するトランジスタM5、M8、差動対を接地レベルに接続する電流源であるトランジスタM1、差動増幅段により検出された電圧差を電流に変換するトランジスタM15、M16を有している。また、トランジスタM9のドレインから出力される差動増幅段の正の出力電圧(+)は、出力回路5を構成するトランジスタM26の動作を制御し、トランジスタM6のドレインから出力される負の出力電圧(-)は、出力回路7を構成するトランジスタM25の動作を制御している。

10

【0043】

定電流源4は、トランジスタM17、M19を有し、バイアス電圧発生回路6はトランジスタM20、M21、M22、M23、M24を有し、出力回路5は電荷引き抜き用のトランジスタM26を有し、出力回路7は電荷供給用のトランジスタM25を有し、バイパス回路8はトランジスタM27を有している。

【0044】

次に、本実施の形態2の増幅装置の動作について説明する。

【0045】

図4に示す実施の形態2の増幅装置は、入力端子INP、INMの信号電圧に基づいて電圧－電流変換器1－1によって制御され、容量性負荷80に電荷を供給して、その電圧を上昇させる出力回路7を備えている。

20

【0046】

出力回路7は、電源AVDDから抵抗R1を介して容量性負荷80に電荷を供給して、その電圧を所定の電圧にすることができる。勿論、図1に示した実施の形態1に係る増幅装置と同様に、出力回路5により容量性負荷80から電荷を引き抜いて、その電圧を所定電圧まで下げることができる。従って、本実施の形態2の増幅装置では、容量性負荷80の電圧を入力端子INP、INMの入力信号電圧に応じた任意の値に昇降して設定することができる。

【0047】

ところで、電圧－電流変換器1－1では、差動増幅段により検出した電圧差をトランジスタM15により電流に変換しているが、このトランジスタM15だけでは、トランジスタM15のドレイン電圧がトランジスタM8のドレイン電圧と大きく異なるため、出力する電流にばらつきを生じる。このため、トランジスタM15にトランジスタM16を直列接続して、トランジスタM15のドレイン電圧をトランジスタM8のドレイン電圧に近づけることにより前記電流のばらつきを抑え、安定した電流を定電流源4とトランジスタM26のゲートの接続点N1に出力する構成となっている。

30

【0048】

このトランジスタM16は、そのゲートにバイアス電圧発生回路6から適切なバイアス電圧が印加されて、前記電流のばらつきを抑える動作を行う補償回路を構成している。

【0049】

このトランジスタM16からなる補償回路によって電圧－電流変換器1－1から出力される電流のばらつきが抑えられると、トランジスタM26のゲート電圧のばらつきがなくなり、容量性負荷80の電圧を安定に所定電圧とすることができる。これによって、液晶表示装置に表示される画像を安定化させ、その画質を向上させることができる。

40

【0050】

また、トランジスタM27はバイパス回路8を構成している。このトランジスタM27のゲートは増幅装置の一方の入力端INPに接続されている。従って、バイパス回路8は、増幅装置の入出力間の電圧差に基づいて、容量性負荷80の電荷を出力回路5とは別の経路で引き抜き動作を行っている。即ち、バイパス回路8のトランジスタM27は、容量性負荷80の電荷を引き抜いて、その電圧を下降させるモードになるとオンすることにより

50

、容量性負荷 80 の電荷を抵抗 R 1 を介して引き抜き、引き抜いた電流を出力回路 5 を構成するトランジスタ M 26 のゲートに流す。これにより、容量性負荷 80 の電荷を出力回路 5 とは別の経路で引き抜くため、容量性負荷 80 の電圧を急速に所定電圧とすることができ、高速動作を行うことができる。

【0051】

しかも、トランジスタ M 27 により引き抜いた電流をトランジスタ M 26 のゲートに流すため、トランジスタ M 26 のゲート電位の上昇を促進し、トランジスタ M 26 を通して容量性負荷 80 から引き抜かれる電流量を急速に増加させることができ、高速動作をより助長させることができる。

【0052】

図 5 は、本発明の実施の形態 2 の増幅装置の他の構成を示した回路図である。図 5 に示す増幅装置の構成は、図 4 に示した構成に加え、差動対（トランジスタ M 6 及び M 9）とトランジスタ M 1 との間に、さらにトランジスタ M 28 をカスケード接続し、トランジスタ M 28 のゲートを、電圧－電流変換器 2 を構成するトランジスタ M 18 のゲートに直接に接続したものである。この構成では、トランジスタ M 1 とトランジスタ M 19 との各ゲートとが接続され、さらにトランジスタ M 28 とトランジスタ M 18 との各ゲートとが接続された 2 段構成となっており、差動増幅段内の出力トランジスタ M 6 及び M 9 で構成される差動対の出力電流の和を略一定に保つことができ、電圧－電流変換精度をさらに向上させることができる。

【0053】

図 6 は、本発明の実施の形態 2 の増幅装置の他の構成を示した回路図である。図 6 の構成では、容量性負荷 80 のノード O U T と、バイパス回路 8 を構成するトランジスタ M 27 とが、抵抗 R 1 を介さずに直接に接続されている。このように、バイパス回路 8 により容量性負荷 80 から直接に電荷を引き抜く感度上昇部を、抵抗 R 1 を通さない経路で構成したことでトランジスタ M 27 の閾値電圧を見掛け上において下げ、バイパス回路 8 の感度を上昇させることができる。

【0054】

図 7 は、本発明の実施の形態 2 に係る増幅装置の他の構成を示す回路図である。図 7 に示す構成では、容量性負荷 80 のノード O U T と出力回路 7 を構成するトランジスタ M 25 のゲートの間に容量 C が挿入され、そのかわりに、図 4 の構成における抵抗 R 1 が取り除かれている。その他の構成は、図 4 に示した増幅装置のものと同一である。このように、抵抗 R 1 の代わりに容量 C を設けた場合においても、増幅装置が発振等を起こさないように安定して動作させることができ同様の効果を得ることができる。

【0055】

尚、本発明の増幅装置は、例えば、図 4 に示した抵抗 R 1 と図 7 に示した容量 C を組み合わせた構成でも良く、この場合でも増幅装置が発振等を起こさないように安定して動作させることができる。

【0056】

図 8 は、本発明の実施の形態 2 に係る増幅装置の他の構成を示す回路図である。図 8 に示した構成では、電圧－電流変換器 1－2 内の差動増幅段を構成するトランジスタ M 9 のゲートが、入力 I N M ではなく抵抗 R 1 を介して、増幅装置の出力側、即ち、容量性負荷 80 のノード O U T 側へ接続された構成であり、電圧－電流変換器 1－2 の差動増幅段がボルテージホロアの構成となっている。このように、ボルテージホロアの構成にした場合においても、同様の効果を得ることができる。

【0057】

図 9 は、図 4 に示した構成の増幅装置の他の構成を示した回路図であり、特に、電圧－電流変換器 1－3 内の差動増幅段の負の出力電圧（－）側に、反転増幅段 10 を設け、反転増幅段 10 内の電圧－電流変換段（V－I）の出力を用いて、電圧－電流変換器 1－3 内の差動増幅段の正の出力電圧（＋）側に設けられたスイッチ用トランジスタ M 16 の動作を制御する構成を有している。尚、9 は反転増幅段 10 内に設けられた定電流源である。

10

20

30

40

50

【0058】

図10は、図9に示した増幅装置の詳細な構成を示す回路図である。図10において、電圧－電流変換器1－3は、差動対を構成するトランジスタM6及びM9、差動対を電源AVDDに接続するトランジスタM5及びM8、電圧－電流変換器1－3内の差動増幅段の正の出力電圧(+)から電流 $I_y + \Delta I$ を出力する為のトランジスタM15、スイッチ用トランジスタM16から構成されている。

【0059】

また、反転増幅段10は、電圧－電流変換段(V－I)としてのトランジスタM24及び定電流源9としてのトランジスタM17で構成されている。このように、トランジスタM17及びトランジスタM24は反転増幅段10を構成しており、電圧－電流変換器1－3内の差動増幅段の負の出力電圧(－)側にこの反転増幅段10を設けている。そして、反転増幅段10内の電圧－電流変換段(V－I)の出力を用いて、電圧－電流変換器1－3内の差動増幅段の正の出力電圧(+)側に設けられたスイッチ用トランジスタM16の動作を制御している。つまり、トランジスタM24とトランジスタM17との接続ノードの電圧は、スイッチ用トランジスタM16のゲート電圧となり、トランジスタM24とトランジスタM17とからなる反転増幅段10は、制御回路としてスイッチ用トランジスタM16の動作を制御する。尚、トランジスタM1は、差動対を接地レベルに接続する電流源である。

【0060】

図9及び図10に示した構成を持つ増幅装置では、反転増幅段10内のトランジスタM24が負の出力電圧(－)を電流に変換し、変換されたこの電流に基づいて、電圧－電流変換器1－3内のスイッチ用トランジスタM16のオン／オフ動作を制御する。従って、正の出力電圧(+)から変換された電流に基づいた出力回路5内のトランジスタM26のゲートへの電圧の供給を、入力信号電圧 V_{in} のレベルに応じて開始したり停止したりする制御を行うことができる。

【0061】

尚、図9及び図10に示した増幅装置は、図1及び図4に示した増幅装置の場合と同様に、消費電力を増大すること無しに、容量性負荷に対する電荷の充電及び放電動作を、出力回路7のトランジスタM25及び出力回路5のトランジスタM26を介して素早く行うことができるので、容量性負荷の電位を迅速かつ低消費電力で所定レベルに設定することができる。また、定常状態において、入力信号電圧 V_{in} のレベルによらず、出力回路5を構成するトランジスタM26のゲートバイアスを一定にすることができる。これにより消費する電流を一定とすることができる。さらに、入力信号電圧 V_{in} の変化時の能力を大きくした場合であっても、換言すれば、トランジスタM15のサイズを大きくした場合であっても、消費電流は増加しない。

【0062】

図11は、図9に示した増幅装置の他の詳細な構成を示す回路図である。図11に示す構成では、容量性負荷80のノードOUTと出力回路7を構成するトランジスタM25のゲートの間に容量Cが挿入され、その代わりに抵抗R1が取り除かれている。その他の構成は、図10に示した増幅装置のものと同一である。このように、抵抗R1の代わりに容量Cを設けた場合においても、増幅装置が発振等を起こさないように安定して動作させることができ、同様の効果を得ることができる。

【0063】

尚、本発明の増幅装置は、例えば、図10に示した抵抗R1と図11に示した容量Cとを組み合わせた構成でも良く、この場合も増幅装置が発振等を起こさないように安定して動作させることができる。

【0064】

図12は、図9に示した増幅装置の他の詳細な構成を示す回路図である。図12に示した構成では、電圧－電流変換器1－4内の差動増幅段を構成するトランジスタM9のゲートが、入力INMではなく抵抗R1を介して容量性負荷80のノードOUT側へ接続された

10

20

30

40

50

構成であり電圧－電流変換器 1－4 の差動増幅段がボルテージホロアの構成となっている。このように、ボルテージホロアの構成にした場合においても、同様の効果を得ることができる。

【0065】

図 9～図 12 に示した構成の電圧－電流変換器 1－3, 1－4 を増幅装置に組み込んだ場合でも、図 1 に示した電圧－電流変換器 1 及び図 4 に示した電圧－電流変換器 1－1 の場合と、ほぼ同様の作用効果を得ることができるが、図 1、図 4～図 8 に示した構成の増幅装置は、図 9～図 12 に示した構成の増幅装置と比較して、入力信号電圧 V_{in} の変化に対してより早く応答することができるものであり、高い応答性が要求される液晶表示装置等に適用することができる。

10

【0066】

実施の形態 3.

図 13 は、本発明の実施の形態 3 に係る増幅装置の構成を示した回路図である。但し、図 4 に示した実施の形態 2 の増幅装置と同一の構成部分には同一符号を付し、且つ、その説明を適宜省略する。

【0067】

図 13 に示す増幅装置は、参照番号 30 を付した破線で囲まれる電圧範囲補償回路を備えている。

【0068】

この電圧範囲補償回路 30 は、トランジスタ M2、M3、M4、M7、M10、M11、M13 から構成されており、特に、トランジスタ M2、M4 は、差動増幅段を構成するトランジスタ M6 及び M9、M12 及び M14 と逆極性の P 型 MOS トランジスタであるため、電圧－電流変換器 1－1 の同相入力電圧範囲を拡張する働きをする。

20

【0069】

電圧範囲補償回路 30 を組み込まない構成の増幅装置では、電圧－電流変換器 1－1 の入力電圧範囲は、図 14 の (A) の斜線で示される範囲であるが、この電圧範囲補償回路 30 を組み込んだ構成の増幅装置では、図 14 の (B) の斜線で示される範囲の様に、電圧－電流変換器 1－1 の入力電圧範囲を拡張することができる。従って、本実施の形態 3 の増幅装置では、有効入力電圧範囲が同じであれば、その分、電源電圧 $AVDD$ を下げることができ、省電力化を行うことができる。

30

【0070】

実施の形態 4.

図 15 は、本発明の実施の形態 4 に係る増幅装置の構成を示した回路図である。図 13 に示した実施の形態 3 の増幅装置では、電圧－電流変換器 1－1 及び電圧範囲補償回路 30 からなる電圧－電流変換部、これに対応して設けられた電流－電圧変換器 2 及び出力回路 5 を具備しているが、実施の形態 4 の増幅装置では、実施の形態 3 とそれぞれ同様の電圧－電流変換部 1－5、これに対応して設けられたトランジスタ M18、M19 からなる電流－電圧変換器及びトランジスタ M26 からなる出力回路 5 に加えて、電圧－電流変換器 1－6、これに対応して設けられたトランジスタ M153、M154 からなる電流－電圧変換器及びトランジスタ M152 からなる出力回路 11 をさらに備えている。

40

【0071】

ここで、電圧－電流変換部 1－5 は、トランジスタ M131、M132、M133、M134、M135、M136、M137、M138、M139、M140、M141、M142、M143、M144、M145 及び M146 を有している。一方、電圧－電流変換器 1－6 は、トランジスタ M147、M148、M149、M150、M151 を有している。

【0072】

出力回路 5 はトランジスタ M26 を有し、出力回路 7 はトランジスタ M25 を有し、出力回路 11 はトランジスタ M152 を有している。

【0073】

50

次に、本実施の形態 4 に係る増幅装置の動作について説明する。

【0074】

電圧－電流変換部 1－5 と出力回路 5 とは、図 13 に示した実施の形態 3 のものと同様の動作をする。

【0075】

実施の形態 4 の増幅装置では、電圧－電流変換器 1－6 から出力される電流により、出力回路 11 を構成するトランジスタ M152 のゲート電圧を制御し、さらに、出力回路 5 と出力回路 11 とを通して、容量性負荷 80 から電荷を高速に引き抜く動作が行われる。

【0076】

即ち、本実施の形態 4 の増幅装置では、容量性負荷 80 からの電荷の引き抜きが、出力回路 5 及び出力回路 11 を通して行われるため、容量性負荷 80 から電荷を引き抜く速度が向上するので高速動作を行うことが可能になる。 10

【0077】

しかも、電圧－電流変換器 1－6 の差動対を構成するトランジスタ M148、M150 は、容量性負荷 80 へ電荷を供給するための出力回路 7 を構成するトランジスタ M25 と同極性とする事で、出力回路 11 の電荷引き抜き特性は、図 16 の (A) における参照符号 (1) で示したような特性を有する。この特性は、図 16 の (A) における参照符号 (2) で示した出力回路 5 の電荷引き抜き特性とは異なるものである。ここで、図 16 (A)、(B) において、縦軸は電荷引き抜きの割合、横軸は時間を示す。

【0078】

出力回路 5、11 を合わせた総合的な電荷引き抜き特性は図 16 の (B) に示すような特性となり、その立ち下がりが急峻となっている。 20

【0079】

これにより、本実施の形態 4 の増幅装置における出力回路 5、11 を合わせた電荷引き抜き特性は、電圧－電流変換部 1－5 及び電圧－電流変換器 1－6 内のそれぞれの差動増幅段で検出される電圧差が小さい範囲でも急峻となり、容量性負荷 80 の電圧の立ち下がりを急峻にして、その分、容量性負荷 80 の電圧を急速で所定電圧へ設定することができ、高速動作に適した特性を得ることができる。

【0080】

【発明の効果】

以上詳細に説明したように、本発明によれば、増幅装置を構成する電圧－電流変換器内の増幅段（即ち、差動増幅段）の第 1 極性の出力電圧に基づいて、容量性負荷内の電荷の放電を行う第 1 の出力用半導体素子の動作を制御し、増幅段の第 1 極性とは異なる第 2 極性の出力電圧に基づいて、容量性負荷内への電荷の充電を行う第 2 の出力用半導体素子の動作を制御する。そして、入力信号電圧に応じて電圧－電流変換器から得られる電流は、電流－電圧変換器により電圧に変換されて第 1 の出力用半導体素子を駆動するため、少ない消費電力で、大きな容量性負荷を迅速に駆動することができる。また、第 1 極性の出力電圧に基づいて電圧－電流変換器から得られる出力をオン／オフ制御するスイッチ用トランジスタの動作を、増幅段の出力電圧に基づいて制御回路により制御するようにしたので、入力信号電圧のレベルに応じて、第 1 の出力用半導体素子の動作を制御することができる 40

【0081】

また、本発明によれば、容量性負荷へ電荷を供給し（充電）、また、容量性負荷から電荷を引き抜く（放電）ことで、入力信号電圧に応じて容量性負荷の電位を所望のレベルへ高速で設定することができる。

【0082】

さらに、本発明によれば、容量性負荷を精度良く所定電圧に設定することができ、容量性負荷が液晶表示装置の液晶セルであった場合、表示画像を安定化させてその品質を向上させることができる。

【0083】

また、本発明によれば、出力用半導体素子の他にバイパス部を通して、容量性負荷から電荷を引き抜くことができるため、容量性負荷の電圧をさらに高速で所定電圧へ設定することができる。

【0084】

また、本発明によれば、バイパス部の感度が上昇するので、入力信号電圧の変化に対する容量性負荷の電圧変化の応答性を向上させることができる。

【0085】

また、本発明によれば、有効入力電圧範囲が同じであれば、電源電圧を下げることも、その分、省電力とすることができる。

【0086】

さらに、本発明によれば、第1の出力用半導体素子に加えて設けられた第3の出力用半導体素子からも容量性負荷に蓄積されている電荷を引き抜くことができるので、容量性負荷の電圧を高速で所定電圧へ設定することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る増幅装置の構成を示したブロック図である。

【図2】本発明の増幅装置を組み込んだ液晶表示装置の全体構成を示すブロック図である。

【図3】図2に示した液晶表示装置内において、本発明の増幅装置を組み込んだソースドライバの構成を示すブロック図である。

【図4】本発明の実施の形態2に係る増幅装置の構成を示した回路図である。

【図5】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図6】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図7】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図8】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図9】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図10】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図11】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図12】本発明の実施の形態2に係る増幅装置の他の構成を示した回路図である。

【図13】本発明の実施の形態3に係る増幅装置の構成を示した回路図である。

【図14】図13に示した実施の形態3に係る増幅装置内の電圧電流変換器の入力電圧範囲を示した図である。

【図15】本発明の実施の形態4に係る増幅装置の構成を示した回路図である。

【図16】図15に示した実施の形態4に係る増幅装置内の容量性負荷からの電流引き抜き特性を示した図である。

【図17】従来の増幅装置の構成例を示したブロック図である。

【図18】図17に示した従来の増幅装置における容量性負荷の電圧変化例を示した特性図である。

【符号の説明】

1, 1-1, 1-2, 1-3, 1-4, 1-6 電圧-電流変換器、1-5 電圧-電流変換部、2 電流-電圧変換器、4 定電流源、5, 7, 11 出力回路、6 バイアス電圧発生回路、8 バイパス回路、10 反転増幅段、30 電圧範囲保証回路、36 増幅装置（液晶駆動回路）、80 容量性負荷、SD1, . . . , SDq ソースドライバ、GD1, . . . , GDp ゲートドライバ、LCDP 液晶パネル、

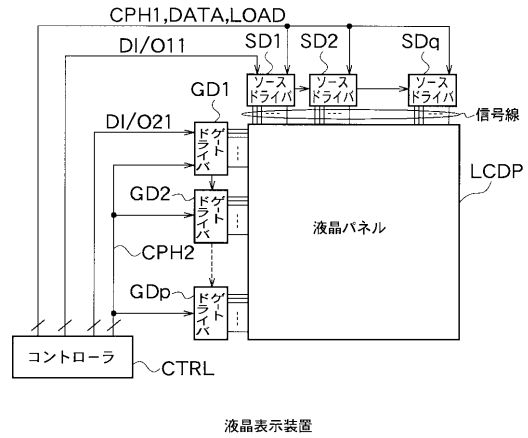
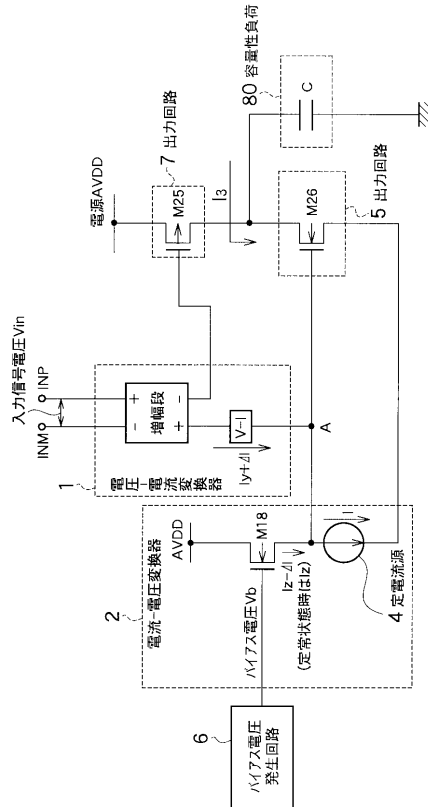
10

20

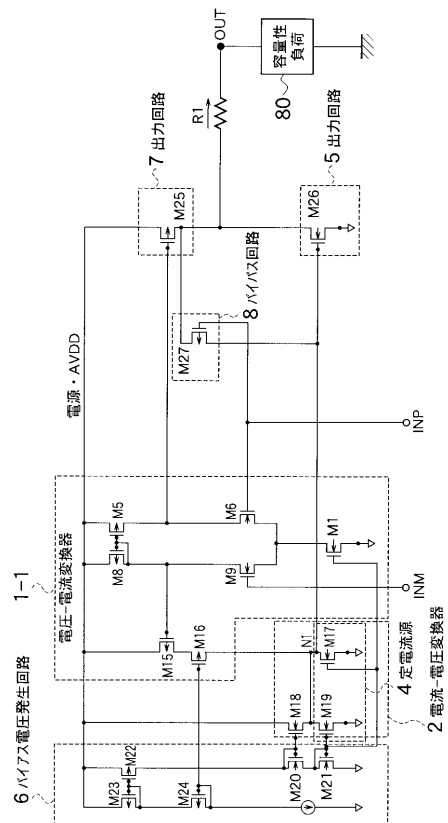
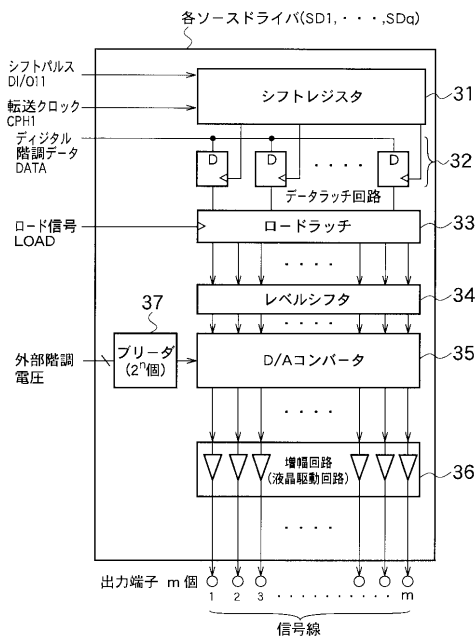
30

40

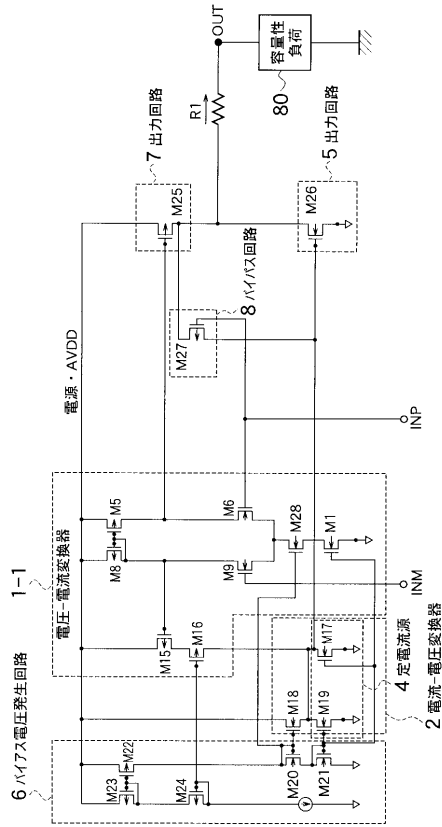
【図 2】



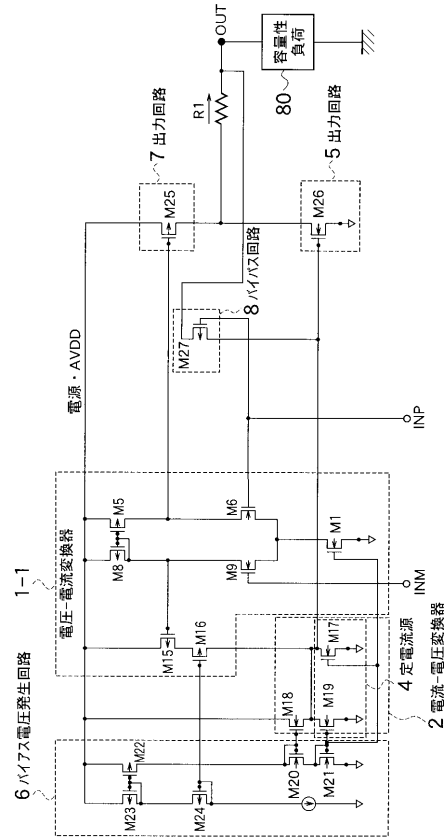
【図 4】



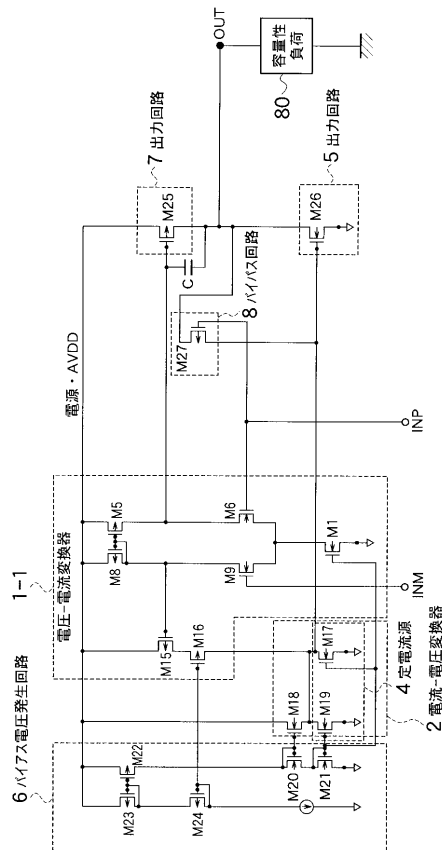
【図5】



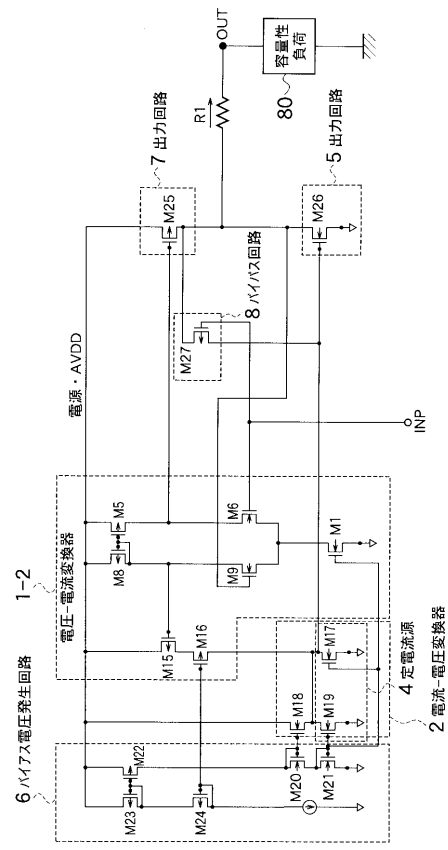
【図6】



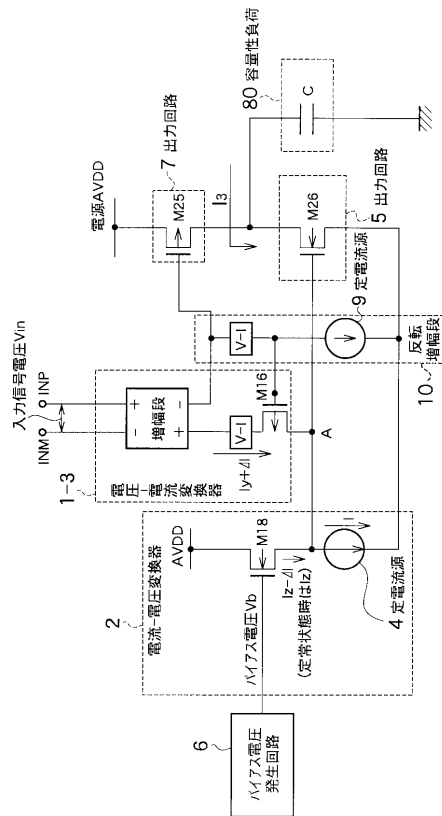
【図7】



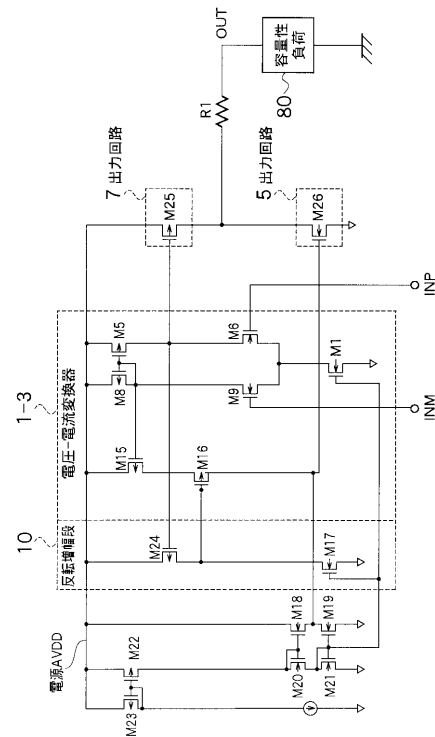
【図8】



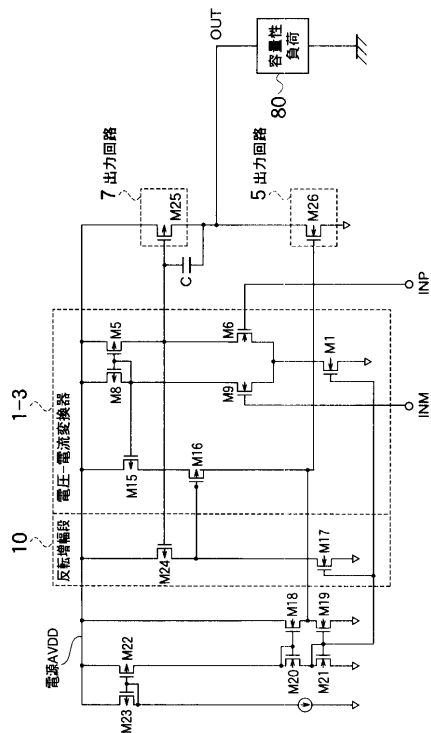
【図 9】



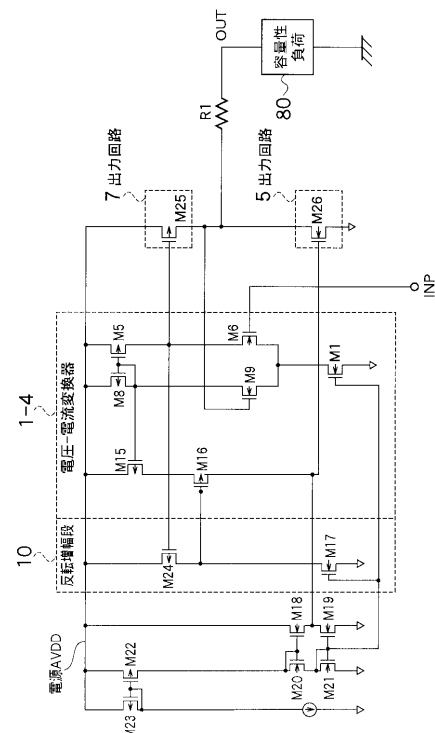
【図 10】



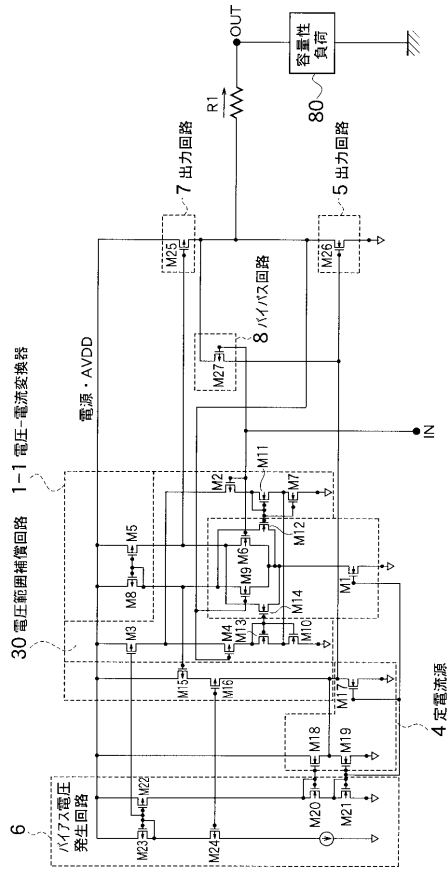
【図 11】



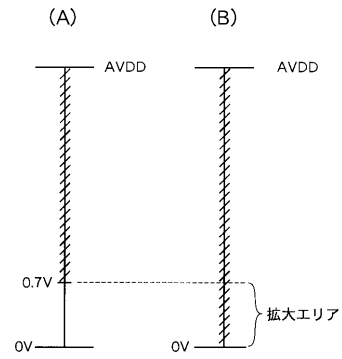
【図 12】



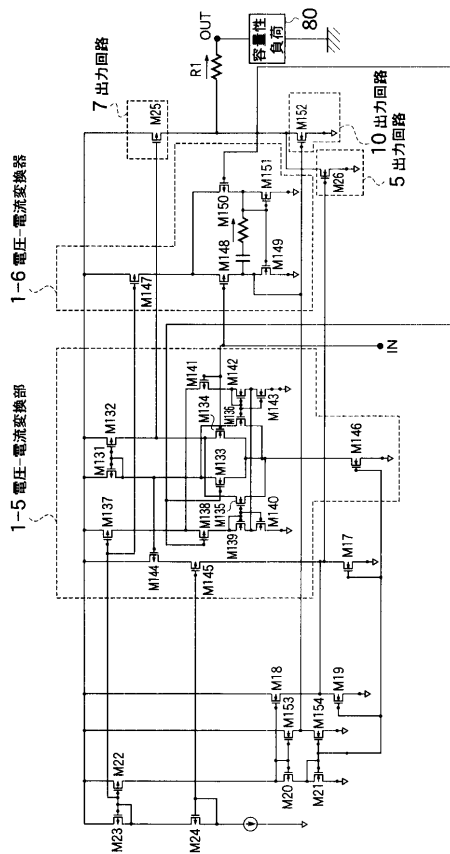
【図 13】



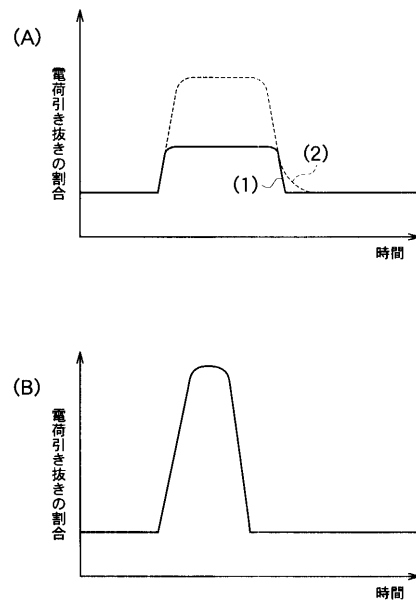
【図 14】



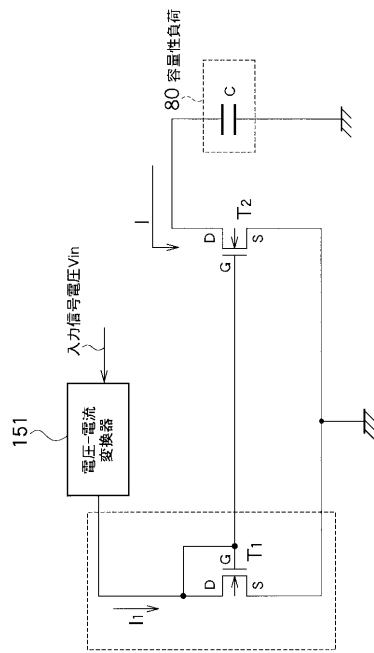
【図 15】



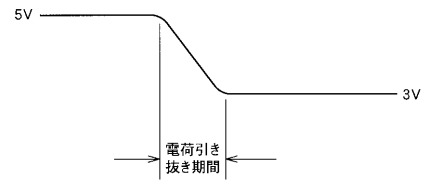
【図 16】



【図 1 7】



【図 1 8】



フロントページの続き

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 南崎 浩徳

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 マイクロエレクトロニクスセンター内

(72)発明者 斉藤 哲也

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 マイクロエレクトロニクスセンター内

(72)発明者 板倉 哲朗

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 研究開発センター内

審査官 濱本 禎広

(56)参考文献 特開平04-356816 (JP, A)

特開平11-150427 (JP, A)

特開平04-274484 (JP, A)

特開平11-088076 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

G09G3/00-3/38

G02F1/133

H03F3/45

专利名称(译)	放大器装置和液晶显示装置		
公开(公告)号	JP3600175B2	公开(公告)日	2004-12-08
申请号	JP2001074739	申请日	2001-03-15
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝公司		
[标]发明人	南崎浩德 齐藤哲也 板倉哲朗		
发明人	南崎 浩德 齐藤 哲也 板倉 哲朗		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H03F3/30 H03F3/45		
CPC分类号	G09G3/3688 G09G2310/027 H03F3/3023 H03F3/45183 H03F2203/45462 H03F2203/45508		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.611.A G09G3/20.622.B G09G3/20.623.B		
F-TERM分类号	2H093/NC21 2H093/NC22 2H093/NC24 2H093/NC50 2H093/ND32 2H093/ND39 5C006/AA16 5C006/AC24 5C006/AF42 5C006/AF43 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BF25 5C006/BF34 5C006/FA12 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
优先权	2000082855 2000-03-23 JP		
其他公开文献	JP2001337658A		
外部链接	Espacenet		

摘要(译)

要解决的问题：以低功耗驱动大容性负载并对输入电压进行高速响应。解决方案：对应于输入信号电压Vin的差分放大器级的负输出电压 (-) 连接到TrM25的栅极，用于电容性负载80的电容充电和响应于正输出电压 (+) 的电流。差分放大器级输出到节点A，节点A连接TrM26的栅极以释放电容性负载80的电荷和电流发生器4。该电流在输入信号电压Vin处变化并且变为值 ($I_{y + \Delta 1}$))。TrM26的栅极电压改变，TrM25导通，电流13从容性负载80提取。输出TrM26的驱动能力增强，仅通过转换输入信号电压Vin，以低功耗高速响应通过电压到电流转换器1的电流和通过电流到电压转换器2的电压，以及增加对应于正输出电压 (+) 的电流。

