

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3465886号
(P3465886)

(45)発行日 平成15年11月10日(2003.11.10)

(24)登録日 平成15年8月29日(2003.8.29)

(51)Int.Cl ⁷	識別記号	F I
G 0 9 G 3/36		G 0 9 G 3/36
G 0 2 F 1/133	550	G 0 2 F 1/133 550

請求項の数 7 (全 8 数)

(21)出願番号 特願2000 - 99936(P2000 - 99936)

(22)出願日 平成12年3月31日(2000.3.31)

(65)公開番号 特開2001 - 282206(P2001 - 282206A)

(43)公開日 平成13年10月12日(2001.10.12)

審査請求日 平成14年7月12日(2002.7.12)

(73)特許権者 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号

(72)発明者 森 泰樹
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74)代理人 100078282
弁理士 山本 秀策

審査官 鈴野 幹夫

(56)参考文献 特開 平9 - 120054(JP,A)
特開 平5 - 241124(JP,A)

(58)調査した分野 (I n t . C l . 7 , D B 名)
G09G 3/36
G02F 1/133 550

(54)【発明の名称】 液晶表示装置およびその駆動回路

1

(57)【特許請求の範囲】

【請求項1】 液晶層を挟んで対向配置された一対の基板のうち一方の基板に、複数のゲートバスラインと複数のソースバスラインとが絶縁膜を介して互いに交差するように配置され、該ゲートバスラインと該ソースバスラインで区切られたマトリクス状の各領域に、該ゲートバスラインと該ソースバスラインとに電気的に接続されたスイッチング素子、および該スイッチング素子に電気的に接続された絵素電極が設けられ、他方の基板に、該絵素電極と対向して設けられた対向電極が、該ゲートバスラインと同数に分割されて各ゲートバスラインとそれぞれ平行に配置された複数の対向電極部分を有し、各対向電極部分は互いに絶縁されて個々に任意の電圧が与えられる液晶表示装置であって、前記各ゲートバスラインに順次電圧が印加されるように

2

なっており、

n番目にON電圧が印加されるゲートバスラインと電気的に接続されたスイッチング素子がON状態になっているときに、該n番目のゲートバスラインのON電圧の印加に対して遅延状態で、該n番目のゲートバスラインに対応する対向電極部分のみに、その対向電極部分をON状態にするON電圧が与えられ、
該n番目にON電圧が印加されるゲートバスラインにOFF電圧が印加されて、そのゲートバスラインと電気的に接続されたスイッチング素子がOFF状態になり、次のn+1番にON電圧が印加されるゲートバスラインにON電圧が印加されて、そのゲートバスラインと電気的に接続されたスイッチング素子がON状態になっているときに、該n番目のゲートバスラインに対応する対向電極部分が、該n番目のゲートバスラインのOFF状態に

対して遅延状態で高インピーダンス状態になる液晶表示装置。

【請求項 2】 隣り合う前記 n 番目のゲートバスラインと $n + 1$ 番目のゲートバスラインとに電氣的に接続されたスイッチング素子を介してそれぞれ接続された絵素電極は、前記 n 番目と $n + 1$ 番目のゲートバスラインに印加される駆動電圧を逆極性にしてライン反転を行い、前記 n 番目のゲートバスラインに対応する対向電極部分と前記 $n + 1$ 番目のゲートバスラインに対応する対向電極部分とは、各々逆極性の電圧がフレーム毎に反転して与えられる請求項 1 に記載の液晶表示装置。

【請求項 3】 前記ゲートバスラインの OFF 信号として DC 信号が印加される請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 4】 1 つの対向電極駆動回路を備え、該対向電極駆動回路は、前記各対向電極部分に対する対向電極信号を ON 電圧にするか、各対向電極部分を高インピーダンス状態にするかを選択するスイッチを有し、各スイッチによる選択が、遅延回路によってそれぞれ遅延されるようになっていて、請求項 1 乃至請求項 3 のいずれかに記載の液晶表示装置。

【請求項 5】 前記対向電極駆動回路が、前記ゲートバスラインに電圧を供給するゲート電極駆動回路としても機能している請求項 4 に記載の液晶表示装置。

【請求項 6】 請求項 1 乃至請求項 5 のいずれかに記載の液晶表示装置に用いられ、前記対向電極部分を駆動する駆動回路であって、前記各対向電極部分に対する対向電極信号を ON 電圧にするか、各対向電極部分を高インピーダンス状態にするかを選択するスイッチを有し、各スイッチによる選択が、遅延回路によってそれぞれ遅延されるようになっていて、駆動回路。

【請求項 7】 前記ゲートバスラインにも電圧を供給する請求項 6 に記載の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、OA (Office Automation) 用や AV (Audio Visual) 用の表示装置として用いられる液晶表示装置およびその駆動回路に関し、特に、透明な絶縁性基板上にスイッチング素子をマトリクス状に配した、所謂アクティブマトリクス型の液晶表示装置およびその駆動回路に関する。

【0002】

【従来の技術】液晶表示装置は、薄型、計量および低消費電力等の特徴を有し、近年では、多く利用されるようになってきている。その中でも、マトリクス状の各絵素毎にスイッチング素子を配したアクティブマトリクス型の液晶表示装置は、上記特徴に加え、高品位の映像を提供できることから、OA 用や AV 用の表示装置として注

目されている。

【0003】一般的なアクティブマトリクス型の液晶表示装置において、ガラス等の透光性を有する絶縁材料からなる 2 枚の基板の間に液晶層を挟持した液晶パネルを備えている。その液晶パネルの表示面の裏側には、少なくとも液晶層に均一に光が照射されるように、光源と、その光源からの光を液晶層の全体に行き渡らせてその光量が一定になるように制御された導光板とからなる光照射手段が設けられる。

【0004】液晶パネルを構成する一方の基板には、複数のゲートバスラインおよび複数のソースバスラインが互いに交差（一般には直交）するように、互いに絶縁された状態でマトリクス状に高密度に配線されている。そして、各バスラインの交差部近傍には、スイッチング素子としての TFT (薄膜トランジスタ) 素子と絵素電極とが、各バスラインで区切られたマトリクス内に設けられている。各 TFT 素子は、ゲートバスライン、ソースバスラインおよび絵素電極に電氣的に接続されている。

【0005】他方の基板には、上記絵素電極に対向して設けられた対向電極が、全面にベタパターンで設けられており、2 枚の基板は周辺部が封止剤で接着され、その間には液晶層が挟持されている。

【0006】以下に、この液晶表示装置により表示を得る過程について、図 3、図 4 および図 5 を参照しながら説明する。なお、ここでは黒表示を行う場合について説明する。

【0007】図 3 に示す制御回路 1 は、パーソナルコンピュータ等の信号発生装置から出力される任意の表示データ、およびその表示データに同期した形で出力される同期信号を受取り、内部で当該液晶表示装置に適した信号に変換を行う。そして、次段のゲート電極駆動回路 10、ソース電極駆動回路 2 および対向電極駆動回路 11 に所定の信号が供給される。

【0008】上記ゲート電極駆動回路 10 は、各ゲートバスライン (G_1 、 G_2 、 \dots 、 G_n) 4 に対して、順次電圧を印加していく。図 4 および図 5 により、ある特定の絵素にかかる液晶印加電圧 22 の変化を見ていくと、まず、そのゲートバスライン 4 に接続されている TFT 素子 7 のゲート電極 G にゲート信号 20 に示すような ON 電圧が印加されて TFT 素子 7 が ON 状態になる。

【0009】このとき、各絵素電極と対向電極との間に挟持された液晶層部分である各絵素の液晶容量 8 および補助容量 9 には、ソース電極駆動回路 2 からソースバスライン (S_1 、 S_2 、 \dots 、 S_m) 6 および TFT 素子 7 を介してソース信号 14 が印加される。また、対向電極駆動回路 11 からは、対向電極バスライン 5 を介して共通の対向電極信号 (VCOM) 21 が液晶容量 8 および補助容量 9 に供給される。これにより、所定の絵素電極と対向電極との間に、液晶印加電圧 22 としてソー

ス信号 1 4 と対向電極信号 2 1 間の電位差 1 6、1 7 が生じる。なお、液晶印加電圧 2 2 において、1 6、1 7 の矢印は電位の向きを示し、実線は絵素電極電位（ドレイン波形）1 8 a を示し、破線は対向電極波形を示す。

【0 0 1 0】ここで、ソース信号 1 4 と対向電極信号（VCOM）2 1 との間に生じる電位差 1 6、1 7 は一定であるが、それらの信号は 1 フィールド毎に印加する電位 2 2 の向き（極性）を反転させ（1 6、1 7）、さらに、隣り合うゲートバスライン 4 で印加する電位 2 2 の向きも 1 ライン毎に反転させている。これは、液晶には長時間一定の DC 電圧を印加すると特性が劣化すること、およびフリッカ等の原因になる寄生容量等の充放電電流によって絵素の電圧が変動するのを抑える必要があること等の理由による。

【0 0 1 1】さらに、上記 1 ライン毎に反転する対向電極信号 2 1 により、図 4 の液晶印加電圧 2 2 は、電位差 1 7 または 1 6 を保ったまま、対向電極信号 2 1 に合わせて電位が変動する。よって、特に影響の大きい図 5 に示す TFT 素子 7 による寄生容量 2 4 の電荷移動をキャンセルするため、図 4 に示すゲート信号 2 0 において O F F 信号も対向電極信号 2 1 の電位差を持って交流駆動している。

【0 0 1 2】なお、補助容量 9 は、液晶容量 8 に保持される電荷量が微細であるため、図 5 に示すように寄生容量 2 3、2 4、2 5 等の変動による液晶印加電圧の変動を緩和させるために設けられる。また、本明細書では特に説明していないが、補助容量は、ゲートバスラインとの間に容量を有する場合もある。

【0 0 1 3】このような駆動方法により、液晶パネルの上面に一樣に照射された光は、液晶パネルに添付された偏光板を介して液晶に入射する。そして、各絵素電極と対向電極（VCOM）との間に発生した電位差によって液晶分子の配向状態が変化し、偏光方向が適宜変化させられた光が、液晶パネルに添付された他方の偏光板を介して出射することにより、任意の透過光を得ることができる。

【0 0 1 4】

【発明が解決しようとする課題】上述した従来の液晶表示装置においては、コモン電圧（対向電極信号（VCOM））とデータ信号電圧（ソース信号）の極性を頻繁に反転させる交流駆動となる。そのため、電圧が反転するときに、容量性負荷である液晶パネルに充放電電流が流れ、電力が消費されることになる。

【0 0 1 5】さらに、近年では、高精細化が進み、コモン電圧とデータ信号電圧の極性を反転させる周波数が高くなっている。ところが、上記充放電電流は周波数の高さに比例して大きくなるため、充放電電流の増加による消費電力の増加が無視できなくなっている。

【0 0 1 6】このような消費電力の増加を改善するために、例えば特開平 6 - 1 4 9 1 7 4 号公報には、対向電

極を複数個の群に分割して形成し、各群に印加される電圧の極性が互いに反対の極性となるように、印加する方法が開示されている。現行では、m ライン目と m + 1 ライン目とでデータライン（ソースライン）の駆動電圧の極性を逆にしてライン反転を行い、2 つの対向電極（共通電極）には各々逆極性をフレーム毎に反転させるように構成されている。この方法によれば、1 ラインおきに同一極性となる対向電極をまとめて駆動することができるので、その対向電極の電圧の極性を 1 フレーム毎に変化させるだけでよく、低周波駆動が可能となり、消費電力を下げるができるというものである。

【0 0 1 7】しかしながら、上記従来の方法は、ある特定の液晶容量 8 および補助容量 9 に任意の電圧が印加された後も、対向電極には常に電圧を印加する必要があり、その分の対向電極駆動回路自身の消費電力を低減することはできていない。また、液晶パネル内のリーク電流（上述した充放電電流）による消費電力を低減することもできていない。さらに、対向電極を分割することによって、今まで 1 つの回路で良かったものが、2 つ以上の回路が必要となり、コストの増加や回路基板に占める回路の占有面積が大きくなってしまいう問題がある。

【0 0 1 8】本発明はこのような従来技術の課題を解決すべくなされたものであり、不要な充放電電流を防いで消費電力を低減すると共に対向電極駆動回路自身の消費電力を低減することができ、さらに、コストの低減および回路基板に占める回路の占有面積の縮小を図ることができる液晶表示装置およびその駆動回路を提供することを目的とする。

【0 0 1 9】

【課題を解決するための手段】本発明の液晶表示装置は、液晶層を挟んで対向配置された一対の基板のうちの一方の基板に、複数のゲートバスラインと複数のソースバスラインとが絶縁膜を介して互いに交差するように配置され、該ゲートバスラインと該ソースバスラインで区切られたマトリクス状の各領域に、該ゲートバスラインと該ソースバスラインとに電気的に接続されたスイッチング素子、および該スイッチング素子に電気的に接続された絵素電極が設けられ、他方の基板に、該絵素電極と対向して設けられた対向電極が、該ゲートバスラインと同数に分割されて各ゲートバスラインとそれぞれ平行に配置された複数の対向電極部分を有し、各対向電極部分は互いに絶縁されて個々に任意の電圧が与えられる液晶表示装置であって、前記各ゲートバスラインに順次電圧が印加されるようになっており、n 番目に ON 電圧が印加されるゲートバスラインと電気的に接続されたスイッチング素子が ON 状態になっているときに、該 n 番目のゲートバスラインの ON 電圧の印加に対して遅延状態で、該 n 番目のゲートバスラインに対応する対向電極部分のみに、その対向電極部分を ON 状態にする ON 電圧

が与えられ、該 n 番目に ON 電圧が印加されるゲートバスラインに OFF 電圧が印加されて、そのゲートバスラインと電氣的に接続されたスイッチング素子が OFF 状態になり、次の n + 1 番目に ON 電圧が印加されるゲートバスラインに ON 電圧が印加されて、そのゲートバスラインと電氣的に接続されたスイッチング素子が ON 状態になっているときに、該 n 番目のゲートバスラインに対応する対向電極部分が、該 n 番目のゲートバスラインの OFF 状態に対して遅延状態で高インピーダンス状態になり、そのことにより上記目的が達成される。

【0020】本発明の液晶表示装置において、隣り合う前記 n 番目のゲートバスラインと n + 1 番目のゲートバスラインとに電氣的に接続されたスイッチング素子を介してそれぞれ接続された絵素電極は、前記 n 番目と n + 1 番目のゲートバスラインに印加される駆動電圧を逆極性にしてライン反転を行い、前記 n 番目のゲートバスラインに対応する対向電極部分と前記 n + 1 番目のゲートバスラインに対応する対向電極部分とは、各々逆極性の電圧がフレーム毎に反転して与えられる構成とすることができる。

【0021】本発明の液晶表示装置において、前記ゲートバスラインおよび前記対向電極部分は、隣り合うものどうしで ON 電圧の極性が逆であり、かつ、各対向電極部分に与えられる ON 電圧の極性がフレーム毎に反転される構成とすることができる。

【0022】本発明の液晶表示装置は、前記ゲートバスラインの OFF 信号として DC 信号が印加される構成とすることができる。

【0023】本発明の液晶表示装置において、1つの対向電極駆動回路を備え、該対向電極駆動回路は、前記各対向電極部分に対する対向電極信号を ON 電圧にするか、各対向電極部分を高インピーダンス状態にするかを選択するスイッチを有し、各スイッチによる選択が、遅延回路によってそれぞれ遅延されるようになっていてもよい。

【0024】本発明の液晶表示装置において、前記対向電極駆動回路は、前記ゲートバスラインに電圧を供給するゲート電極駆動回路としても機能させることができる。

【0025】本発明の液晶表示装置の駆動回路は、本発明の液晶表示装置に用いられ、前記対向電極部分を駆動する駆動回路であって、前記各対向電極部分に対する対向電極信号を ON 電圧にするか、各対向電極部分を高インピーダンス状態にするかを選択するスイッチを有し、各スイッチによる選択が、遅延回路によってそれぞれ遅延されるようになっており、そのことにより上記目的が達成される。

【0026】本発明の液晶表示装置の駆動回路は、前記ゲートバスラインにも電圧を供給することができる。

【0027】以下、本発明の作用について説明する。

【0028】本発明にあつては、後述する実施の形態において図 1 に示すように、絵素電極に対向して設けられた対向電極が、ゲートバスライン 4 と同数に分割されてゲートバスライン 4 と平行に配置されており、各対向電極部分は互いに絶縁されて、個々に任意の電圧が与えられるように構成されている。

【0029】この液晶表示装置は、ある n 番目のゲートバスライン 4 に ON 電圧が印加されて、そのゲートバスライン 4 と電氣的に接続されたスイッチング素子 (TF T 素子 7) が ON 状態になっているときに、そのタイミングに合わせて、その n 番目のゲートバスライン 4 に対応する対向電極部分のみに、その対向電極部分を ON 状態にする ON 電圧が与えられる。そして、その n 番目のゲートバスライン 4 に OFF 電圧が印加されて、そのゲートバスライン 4 と電氣的に接続された TF T 素子 7 が OFF 状態になり、次の n + 1 番目以降のゲートバスライン 4 に ON 電圧が印加されて、そのゲートバスライン 4 と電氣的に接続されたスイッチング素子が ON 状態になっているときに、n 番目のゲートバスライン 4 に対応する対向電極部分が OFF 状態 (高インピーダンス状態) 19 になる。

【0030】これにより、ある任意の絵素に所定の電圧を印加した後、その絵素が OPEN 状態となるので、不要な電流の充放電がなくなり、消費電力を低減することが可能となる。

【0031】ON 状態のゲートバスライン 4 に対応する対向電極部分にのみ ON 電圧を印加すればよいので、対向電極駆動回路自身の消費電力を大幅に低減することが可能である。また、ゲートバスライン 4 に OFF 電圧を印加しているときに、図 5 に示した寄生容量 24 の影響を受けないので、ゲートバスラインの OFF 電圧を DC 電圧により駆動することができる。さらに、液晶パネル内でのリーク電流による消費電力も低減することが可能である。

【0032】さらに、対向電極を分割しても、ON 状態のゲートバスライン 4 に対応する対向電極部分にのみ ON 電圧を印加すればよく、小電流の対向電極駆動回路 (コモン電極駆動回路) をスイッチングにて切り換えることで 1 つの回路で実現することができる。よって、コストの低減や回路基板に占める回路の占有面積の縮小を図ることが可能である。

【0033】さらに、ある n 番目のゲートバスラインと n + 1 番目のゲートバスラインとで、当該ゲートバスラインに電氣的に接続されたスイッチング素子を介して接続された絵素電極は、隣合うゲートバスライン毎に駆動電圧を逆極性にしてライン反転を行い、その n 番目のゲートバスライン上の液晶に所定の電位が与えられた後、次の n + 1 番目移行のゲートバスラインが ON 状態になった際に、n 番目のゲートバスラインに対応する n 番目の対向電極部分が OFF 状態 (高インピーダンス) とな

って、当該液晶に印加された電圧が保持される。これにより、絵素電極とゲートバスラインの間に生じる寄生容量の影響を受けないことから、ゲートバスラインの OFF 信号を DC 駆動することが可能である。よって、各対向電極部分の信号の極性を 1 フレーム毎に変化させるだけでなく、低周波駆動が可能となって消費電力が低減される。

【0034】さらに、後述する実施の形態において図 1 に示すように、ゲート電極駆動回路と対向電極駆動回路とを 1 つにまとめることができるので、さらに回路基板 10 に占める回路の占有面積の縮小を図ることが可能である。

【0035】

【発明の実施の形態】以下に、本発明の実施の形態について具体的な例を挙げて説明するが、本発明は以下の例に限定されるものではない。

【0036】本発明の液晶表示装置の概略構成は、ガラス等の透光性を有する絶縁材料からなる 2 枚の基板の間に液晶層を挟持した液晶パネルを備えている。その液晶パネルの表示面の裏側には、少なくとも液晶層に均一に 20 光が照射されるように、光源と、その光源からの光を液晶層の全体に行き渡らせてその光量が一定になるように制御された導光板とからなる光照射手段が設けられる。

【0037】液晶パネルを構成する一方の基板には、複数のゲートバスラインおよび複数のソースバスラインが互いに交差（ここでは直交）するように、互いに絶縁された状態でマトリクス状に高密度に配線されている。そして、各バスラインの交差部近傍には、スイッチング素子としての TFT 素子と絵素電極とが、各バスラインで 30 区切られたマトリクス内に設けられている。各 TFT 素子は、ゲートバスライン、ソースバスラインおよび絵素電極に電氣的に接続されている。

【0038】他方の基板には、上記絵素電極に対向して設けられた対向電極が、ゲートバスラインと同数に分割されてゲートバスラインと平行に配置され、各対向電極部分は互いに絶縁されて、例えば 3 - State - Buffer 等のように個々に任意の電圧が与えられる。2 枚の基板は周辺部が封止剤で接着され、その間には液晶層が挟持されている。

【0039】以下に、この液晶表示装置により表示を得る過程について、図 1、図 2 および図 5 を参照しながら説明する。なお、以下の図において、図 3 および図 4 に示した従来技術と同様の機能を有する部分については、同じ符号を付している。

【0040】図 1 に示す制御回路 1 は、パーソナルコンピュータ等の信号発生装置から出力される任意の表示データ、およびその表示データに同期した形で出力される同期信号を受取り、内部で当該液晶表示装置に適した信号に変換を行う。そして、次段のゲート / 対向電極駆動回路 3、ソース電極駆動回路 2 および対向電極駆動回

路 1 1 に所定の信号が供給される。

【0041】上記ゲート / 対向電極駆動回路 3 は、各ゲートバスライン (G1、G2、・・・、Gn) 4 に対して、順次電圧を印加していく。図 2 および図 5 により、ある特定の絵素にかかる液晶印加電圧 1 5 の変化を見ていくと、まず、そのゲートバスライン 4 に接続されている TFT 素子 7 のゲート電極 G に図 2 のゲート信号 1 2 に示すような ON 電圧が印加されて TFT 素子 7 が ON 状態になる。

【0042】このとき、各絵素電極と対向電極部分 (C1、C2、・・・、Cn) との間に挟持された液晶層部分である各絵素の液晶容量 8 および補助容量 9 には、ソース電極駆動回路 2 からソースバスライン (S1、S2、・・・、Sm) 6 および TFT 素子 7 を介してソース信号 1 4 が印加される。また、ゲート / 対向電極駆動回路 3 からは、対向電極バスライン 5 を介して対向電極信号 1 3 が液晶容量 8 および補助容量 9 に供給される。これにより、所定の絵素電極と対向電極部分との間に、液晶印加電圧 1 5 としてソース信号 1 4 と対向電極信号 1 3 間の電位差 1 6、1 7 が生じる。なお、液晶印加電圧 1 5 において、1 6、1 7 の矢印は電位の向きを示し、実線は絵素電極電位 (ドレイン波形) 1 8 を示し、破線は対向電極波形を示す。

【0043】上記液晶パネルの上面に一様に照射された光は、液晶パネルに添付された偏光板を介して液晶に入射する。そして、各絵素電極と対向電極部分との間に発生した電位差によって液晶分子の配向状態が変化し、偏光方向が適宜変化させられた光が、液晶パネルに添付された他方の偏光板を介して出射することにより、任意の透過光を得ることができる。

【0044】ここで、ソース信号 1 4 と対向電極信号 1 3 との間に生じる電位差 1 6、1 7 は一定であるが、それらの信号は 1 フィールド毎に印加する電位 2 2 の向き (極性) を反転させ (1 6、1 7)、さらに、隣り合うゲートバスライン 4 で印加する電位 2 2 の向きも 1 ライン毎に反転させている。これは、液晶には長時間一定の DC 電圧を印加すると特性が劣化すること、およびフリッカ等の原因になる寄生容量等の充放電電流によって絵素の電圧が変動するのを抑える必要があること等の理由による。

【0045】さらに、上記 1 ライン毎に反転する対向電極信号 1 3 は、ゲートバスライン 4 のゲート信号 1 2 が ON 電圧になったタイミングに合わせて対応する対向電極部分を ON 状態にする ON 電圧になり、次のゲートバスライン 4 に ON 電圧 1 9 a が印加されてそのゲートバスライン 4 のゲート信号 1 2 が OFF 電圧になったときには、対応する対向電極部分を OFF 状態 (高インピーダンス状態) 1 9 にする。このため、図 4 に示した従来例の液晶印加電圧 2 2 のように、電位差 1 7 または 1 6 を保ったまま対向電極信号 2 1 に合わせて電位が変動す

ることではない。よって、図 5 に示す T F T 素子 7 による寄生容量 2 4 の影響が生じないため、ゲート信号 1 2 の O F F 信号を D C 電圧で駆動することができる。これにより、各対向電極部分の信号の極性を 1 フレーム毎に変化させるだけで良いので、低周波駆動が可能となり、消費電力を下げることができる。

【 0 0 4 6 】ある特定の液晶容量 8 および補助容量 9 に任意の電圧が印加された後、対向電極を高インピーダンスにして電圧を印加する必要が無いので、その分の対向電極駆動回路自身の消費電力を低減することができ、容量性負荷である液晶パネルの充放電電流を抑えて消費電力を低減することもできる。さらに、対向電極を分割しても、1 つのゲート / 対向電極駆動回路をスイッチングすることで、所定の対向電極部分にのみ O N 電圧を供給することができるので、コストの低減や回路基板に占める回路の占有面積の縮小を図ることができる。

【 0 0 4 7 】図 6 に、上記ゲート / 対向電極駆動回路 3 の構成例を示す。ここでは、ゲートバスライン (G 1) がアクティブで他のゲートバスラインがノンアクティブである場合を示している。

【 0 0 4 8 】この回路において、 S W 1 は V G H (ゲート信号の O N 電圧) または V G L (ゲート信号の O F F 電圧) のいずれかの信号を選択するスイッチであり、 S W 2 は C O M (対向電極信号の O N 電圧) を選択するか、または非接続状態 (高インピーダンス状態) にするスイッチである。遅延回路 3 1 は、ゲート信号 G 1、G 2、・・・等の変化点から、対向電極信号 C 1、C 2、・・・をアクティブ (O N 電圧) にするか、または高インピーダンス状態にするかを選択するタイミングを遅らせる。このときの遅れ量は、概ねゲート信号の液晶パネル内における遅延時間に相当する。これは、ゲート信号 G 1 等が完全に O F F 電圧になる前に対向電極信号 C 1 等が高インピーダンス状態になるのを防ぐためである。

【 0 0 4 9 】まず、制御回路 1 から受け取った信号を基にして、 S W 1 および S W 2 を変化させる。例えばゲートバスライン G 1 および対向電極バスライン C 1 がアクティブ (O N) 状態であるとすると、 G 1 および C 1 には各々 V G H (ゲート信号 O N 電圧) および C O H (対向電極信号) が出力される。なお、対向電極バスライン C 1 には、最適なタイミングで出力するために、遅延回路 3 1 を介して出力されている。このとき、他のゲートバスライン G 2、G 3、・・・および対向電極バスライン C 2、C 3、・・・には、各々 V G L (ゲート信号 O F F 電圧) および O P E N (高インピーダンス) が出力される。

【 0 0 5 0 】従って、 C O H (対向電極信号) 出力状態は、2 つのレベルの O N 状態 (H i レベル / L o レベル) および O F F 状態 (高インピーダンス) 状態の 3 つのレベルを出力することとなる。

* 【 0 0 5 1 】このような回路構成により、ゲート信号および対向電極信号とも、同一 (単一) のシフトレジスタにより走査することができ、対向電極信号走査のために別途シフトレジスタを設ける必要がない。さらに、ゲート信号および対向電極信号のタイミング合わせを正確に行うことができる。

【 0 0 5 2 】なお、上記実施の形態では黒表示を行う場合について説明しているが、本発明は白表示や階調表示を行う場合についても適用可能である。また、補助容量 9 は対向電極との間に容量を有しているが、ゲートバスラインとの間に容量を有する構成についても適用可能である。

【 0 0 5 3 】

【発明の効果】以上詳述したように、本発明によれば、絵素電極に対向して設けられた対向電極が、ゲートバスラインと同数に分割されてゲートバスラインと平行に配置され、各対向電極部分が互いに絶縁されて個々に任意の電圧が与えられるように構成されている液晶表示装置において、O N 状態となっているゲートバスラインに対応する対向電極部分のみに O N 電圧を与え、ゲートバスラインが O F F 状態となっているときには対応する対向電極部分を O F F (高インピーダンス) 状態にして、液晶印加電圧を保持することができる。よって、不要な電流の充放電がなくなり、大幅に消費電力を低減することができる。

【 0 0 5 4 】O N 状態のゲートバスラインに対応する対向電極部分のみに O N 電圧を印加すればよく、ゲートバスラインに O F F 電圧を印加しているときに寄生容量の影響を受けないので、ゲートバスラインの O F F 電圧を D C 電圧で駆動することができ、対向電極駆動回路自身の消費電力も大幅に低減することができる。さらに、液晶パネル内でのリーク電流等による消費電力も低減することができる。

【 0 0 5 5 】さらに、対向電極を分割しても、O N 状態のゲートバスラインに対応する対向電極部分にのみ O N 電圧を印加すればよく、小電流の対向電極駆動回路をスイッチングにて切り換えることで 1 つの回路で済む。よって、コストの低減や回路基板に占める回路の占有面積の縮小を図ることができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態である液晶表示装置について、液晶パネル内部の回路構成およびその周辺回路の構成を示すブロック図である。

【図 2】本発明の一実施形態である液晶表示装置について、ある特定の絵素における各信号の動作を説明するためのタイミングチャートである。

【図 3】従来の液晶表示装置について、液晶パネル内部の回路構成およびその周辺回路の構成を示すブロック図である。

* 50 【図 4】従来の液晶表示装置について、ある特定の絵素

における各信号の動作を説明するためのタイミングチャートである。

【図5】TFT素子周辺の透過回路を示すブロック図である。

【図6】本発明の一実施形態である液晶表示装置において、ゲート/対向電極駆動回路3の内部構成の例を示すブロック図である。

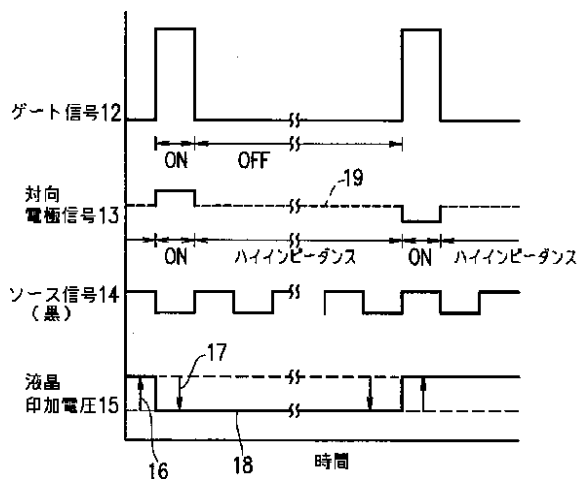
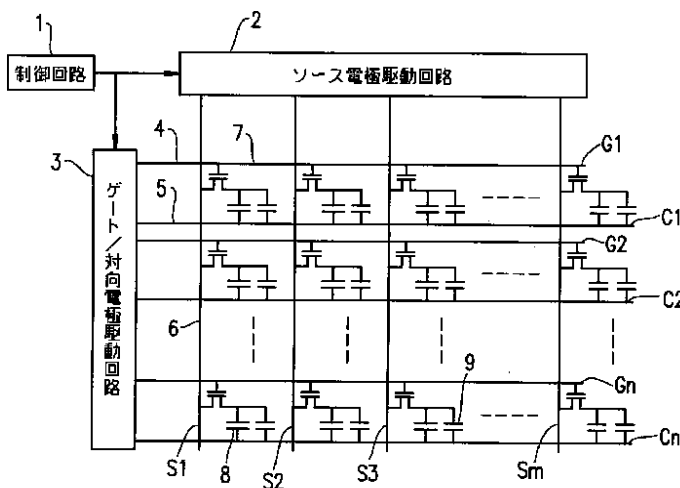
【符号の説明】

- 1 制御回路
- 2 ソース電極駆動回路
- 3 ゲート/対向電極駆動回路
- 4 ゲートバスライン
- 5 対向電極バスライン
- 6 ソースバスライン
- 7 TFT素子
- 8 液晶容量
- 9 補助容量
- 10 ゲート電極駆動回路
- 11 対向電極駆動回路
- 12、20 ゲート信号のタイミングチャート
- 13、21 対向電極信号のタイミングチャート
- 15、22 液晶印加電圧

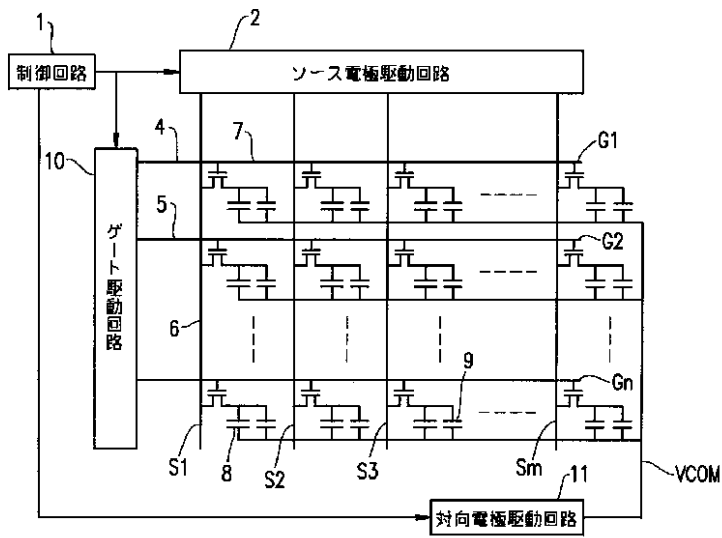
- * 16 17と極性が逆の液晶印加電圧
- 17 16と極性が逆の液晶印加電圧
- 18、18a 絵素電極電位のタイミングチャート
- 19 対向電極のOFF（高インピーダンス）状態
- 23 ゲートとソース間の寄生容量
- 24 ゲートとドレイン間の寄生容量
- 25 ソースとドレイン間の寄生容量
- 31 遅延回路
- G1 1ライン目のゲートバスライン
- 10 G2 2ライン目のゲートバスライン
- Gn nライン目のゲートバスライン
- S1 1ライン目のソースバスライン
- S2 2ライン目のソースバスライン
- Sm mライン目のソースバスライン
- VCOM 共通対向電極
- C1 1ライン目の対向電極バスライン
- C2 2ライン目の対向電極バスライン
- Cn nライン目の対向電極バスライン
- G TFT素子のゲート
- 20 S TFT素子のソース
- D TFT素子のドレイン
- * SW1、SW2 スイッチ

【図1】

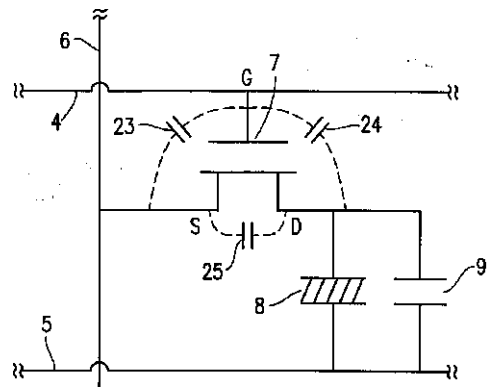
【図2】



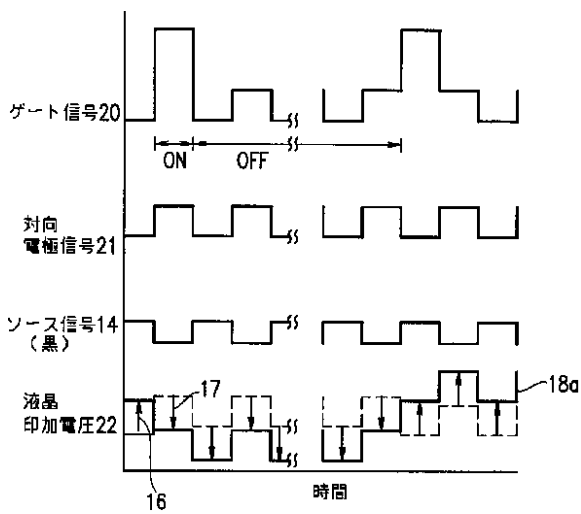
【図 3】



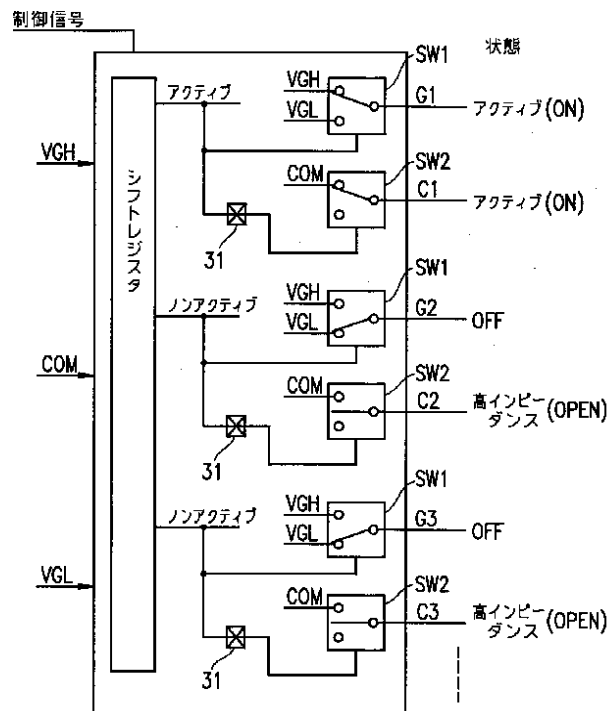
【図 5】



【図 4】



【図 6】



专利名称(译)	液晶显示装置及其驱动电路		
公开(公告)号	JP3465886B2	公开(公告)日	2003-11-10
申请号	JP2000099936	申请日	2000-03-31
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	森泰樹		
发明人	森 泰樹		
IPC分类号	G02F1/1343 G02F1/133 G09F9/30 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1343 G09F9/30.338 G09G3/20.611.A G09G3/20.624.C G11C19/00 G11C19/00.J		
F-TERM分类号	2H092/JA24 2H092/JB14 2H092/NA26 2H092/PA06 2H093/NA16 2H093/NA32 2H093/NA33 2H093/NB12 2H093/NB13 2H093/NC09 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC49 2H093/ND39 2H093/ND49 2H093/ND54 2H093/NE03 2H193/ZA04 2H193/ZA09 2H193/ZB02 2H193/ZB08 2H193/ZC02 2H193/ZC15 2H193/ZF59 2H193/ZP03 5B074/AA10 5B074/CA01 5C006/AA16 5C006/AC11 5C006/AC22 5C006/AF42 5C006/AF69 5C006/BB16 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE25 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA15 5C094/AA22 5C094/AA44 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/EA04 5C094/EA05 5C094/EB02 5C094/HA02 5C094/HA08		
其他公开文献	JP2001282206A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过防止不必要的充电和放电电流来降低电力消耗。解决方案：设置为面对像素电极的对电极被分成与栅极总线4的数量相同的数量，并且与栅极总线平行布置。各个对电极段C1, C2等Cn互连，并且向其施加单独的任意电压。ON电压仅施加到对应于ON状态的栅极总线4的对电极段，并且当栅极总线处于OFF状态时，相应的对电极段进入高阻抗状态。

【图1】

