

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-65454

(P2007-65454A)

(43) 公開日 平成19年3月15日(2007.3.15)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
	G09G 3/20 642A	
	G09G 3/20 621B	

審査請求 未請求 請求項の数 7 O L (全 11 頁)

(21) 出願番号	特願2005-253246 (P2005-253246)	(71) 出願人	302062931 NECエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成17年9月1日(2005.9.1)	(74) 代理人	100103894 弁理士 家入 健
		(72) 発明者	奥苑 登 神奈川県川崎市中原区下沼部1753番地 NECエレクトロニクス株式会社内
		Fターム(参考)	2H093 NA16 NC16 NC34 NC90 ND12 ND35 ND37 ND60 5C006 AC26 AC27 AC28 AF42 AF43 AF44 AF59 AF71 BB16 BB27 BC03 BC12 FA22 FA47 5C080 AA10 BB05 DD05 DD26 FF11 JJ01 JJ02 JJ04

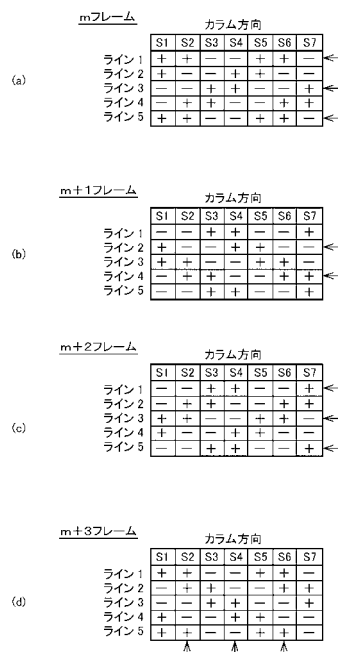
(54) 【発明の名称】 表示装置の駆動方法および表示装置

(57) 【要約】 (修正有)

【課題】輝度ムラの発生と消費電力の低減を両立させることが可能な表示装置の駆動回路及び駆動方法を提供する。

【解決手段】複数の画素がラインの方向とカラムの方向とにマトリクス状に配列され、前記複数の画素の極性を反転させて順次駆動する。第1のラインに配列された前記複数の画素を駆動し、前記第1のラインに隣接する第2のラインの第1のカラム位置に配置された画素を前記第1のラインの第1のカラム位置に配置された画素と同一極性で駆動し、前記第2のラインの第2のカラム位置に配置された画素を前記第1のラインの第2のカラム位置に配置された画素と異なる極性で駆動する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の画素がラインの方向とカラムの方向とにマトリクス状に配列され、前記複数の画素の極性を反転させて順次駆動する表示装置の駆動方法であって、

第 1 のラインに配列された前記複数の画素を駆動し、

前記第 1 のラインに隣接する第 2 のラインの第 1 のカラム位置に配置された画素を前記第 1 のラインの第 1 のカラム位置に配置された画素と同一極性で駆動し、

前記第 2 のラインの第 2 のカラム位置に配置された画素を前記第 1 のラインの第 2 のカラム位置に配置された画素と異なる極性で駆動する表示装置の駆動方法。

【請求項 2】

複数の画素がラインの方向とカラムの方向とにマトリクス状に配列され、前記複数の画素の極性を反転させて順次駆動する表示装置の駆動方法であって、

第 1 のラインに配列された前記複数の画素を駆動し、前記第 1 のラインに隣接する第 2 のラインの第 1 のカラム位置に配置された画素を前記第 1 のラインの第 1 のカラム位置に配置された画素と同一極性で駆動し、前記第 2 のラインの第 2 のカラム位置に配置された画素を前記第 1 のラインの第 2 のカラム位置に配置された画素と異なる極性で駆動して第 1 フレームを表示し、

前記第 1 のラインの画素の極性を反転駆動して、前記第 1 フレームに続く第 2 フレームを表示し、

前記第 2 のラインの画素の極性を反転駆動して、前記第 2 フレームに続く第 3 フレームを表示する表示装置の駆動方法。

【請求項 3】

前記表示装置の駆動方法は、さらに

第 n フレームと第 $n + 1$ フレームで所定のカラム位置の画素の極性を反転させて駆動することを特徴とする請求項 1 又は 2 に記載の表示装置の駆動方法。

【請求項 4】

前記第 1 のラインと第 2 のラインに対する極性を決定する極性信号と、前記第 1 のラインと第 2 のラインの画素に信号電圧を印加するストローク信号に基づいて前記第 1 のラインの画素の極性および第 2 のラインの画素の極性が決定されることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 5】

前記第 1 のラインの画素に信号電圧を印加する前に、ダミーラインを駆動することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の表示装置の駆動方法。

【請求項 6】

第 1 のライン方向に配列された複数の画素と、

前記第 1 のラインに隣接する第 2 のラインの第 1 のカラム位置に配置され、前記第 1 のラインの第 1 のカラム位置に配置された画素と同一極性で駆動される画素と、

前記第 2 のラインの第 2 のカラム位置に配置され、前記第 1 のラインの第 2 のカラム位置に配置された画素と異なる極性で駆動される画素とを有する表示装置。

【請求項 7】

前記表示装置は、さらに、

第 n フレームに続く第 $n + 1$ フレームの表示に際して前記第 1 のラインの画素の極性を反転させ、第 $n + 1$ フレームに続く第 $n + 2$ フレームの表示に際して前記第 2 のラインの画素の極性を反転させるコントローラを有する請求項 6 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置の駆動方法に関し、特に液晶表示装置等の表示装置の駆動方法に関する。

【背景技術】

10

20

30

40

50

【0002】

従来、アクティブマトリクス液晶表示装置(A M L C D ; Active Matrix Liquid Crystal Display)では、複数の画素がマトリクス状に配置されている。各画素にはT F T (Thin Film Transistor)等の素子が接続されている。T F Tのゲート電極は、行(ライン)方向に沿った走査線に接続され、ドレイン電極は、列(カラム)方向に沿ったデータ線に接続される。

この液晶表示装置における表示方式として線順次方式があり、この線順次方式では、ディスプレイパネルの上から下、又は下から上に向かって走査線が順番に走査される。これによって、1つの画像がパネルに表示される。この1つの画像はフレーム(またはフィールド)と呼ばれる。

10

【0003】

このような液晶表示装置では、データ線からT F Tを介して画素に印加される電圧(以下、画素電圧と呼ぶ)の極性が、所定の期間毎に反転される。この極性を反転させながら画素を駆動する駆動方法は、ドット反転駆動として知られている。ここで、画素電圧の極性とは、液晶の共通電極の電圧(コモン電圧)を基準とした画素電圧の正負を示す。

例えば、画素の駆動において、1本の走査線を駆動するとき1画素(カラム)ごとに極性を反転して駆動し、次のラインでは対応する画素を全て逆の極性で駆動する。さらに次のフレームでは、それらの画素は全て逆の極性で駆動される。このドット反転駆動によって、ほとんどの画像に対して、フリッカや隣接画素間の干渉がない表示を行うことが可能である。

20

【0004】

しかしながら、従来のドット反転駆動では、縞模様やチェック模様のような特定パタンの画像に対してフリッカが発生するという欠点があった。さらに近年、画素サイズの大型化、高精細化が進むにつれて、液晶パネルのデータやゲート電極の負荷が増加傾向にあり、ドレイン・ラインの寄生容量が大きくなる。そのため、ドット反転のようにカラムごと、ラインごとに毎回極性を反転する方式では、消費電力が大きくなるという問題が発生した。図6乃至図8を用いて、この点について詳細に説明する。

図6の模式図に、従来のドット反転の駆動状態の一例が示されている。この図6には、その一例であるスクエア・インバージョンが示されている。スクエア・インバージョンとは、消費電力低減と、例えばチェック模様のような特定表示パターンにおけるフリッカ低減の対策として開発されたものである。

30

【0005】

図7のタイミングチャートに、図6に示されたドット反転の駆動タイミングが示されている。図7に示すように、液晶パネルの負荷が大きい場合には、極性の切り替わりでデータ電極がチャージ・ディスチャージされるので、書込み不足が生じる。図7においては、この書込み不足の場合の信号波形が一点鎖線によって示されている。

図7に示すように、ライン1, 3にホールドされる表示データの電位は、書込み不足した状態のものである。従って、ライン1, 3とライン2, 4とは、ホールドレベルが異なった状態で横方向に連続して並んでしまうので、お互いに上下の輝度差が縞模様となって表示上で認識される。

40

【0006】

これを改善するために、表示データの極性が連続した場合でも、出力ショート動作を行う方法がある。図8のタイミングチャートに、この改善されたドット反転の駆動タイミングが示されている。

出力ショートを毎ライン行い、いったんコモンレベルから書込みレベルをスタートさせることによって、全ての液晶セルは書込み不足のレベルでホールドされる。従って、液晶セルの上下間の輝度差は生じなくなり縞模様がなくなる。しかしながら、これは画面全体を液晶パネルの表示特性の悪い方へ揃えた結果によるものである。また、全てのラインについて出力ショートを行うので、ソース・ドライバは、毎ラインデータ電極のチャージ・ディスチャージを必要とする。そのため、スクエア・インバージョンの一つの目的である

50

消費電力の効果が大幅に低下する。

また、全ての液晶セルにホールドされる諧調の電位は、最終レベルに達していないので、縞模様の表示ムラを十分に低減することができない。

【0007】

さらに、上記のような消費電力が上昇する問題を解決する方法として、特許文献1に、複数のカラムやラインを同極性で駆動する方式が開示されている。

特許文献1に開示された方式では、連続した2本のラインで、同じカラム位置の画素が前のラインと同極性の場合と逆極性になる場合とがあり、それぞれの画素の充電量が異なる場合があるという特性があった。画面サイズが大きくなってドレイン・ラインの寄生抵抗と寄生容量が大きくなったり、総画素数が多くなって1ラインを充電する時間が短くなると、前のラインの画素との極性が変わる画素と変わらない画素とで充電量に差ができ、これが輝度差となって行方向の筋と認識されるという問題点があった。

10

【0008】

この問題点解決する技術として、例えば特許文献2～4がある。

例えば、特許文献4に開示された技術では、ソース・ラインの極性が変わるnライン目のゲート波形のオンを開始する時間をドレイン・ラインの変化開始より遅らせて画素への充電を行う。nラインと同じ極性のn+1ラインでも同じ時間ゲートをオンすることにより、前のラインと極性の変わるライン(nライン目)と変わらないラインと(n+1ライン目)で充電量を揃える。これによって、ラインごとの輝度ムラを抑えている。

【0009】

20

このように、従来の技術では、ゲートをオンする時間を短くしたり、前のラインと極性の変わるラインのゲートをオンする時間を長くすることによって、前のラインと極性変わらないラインのゲートをオンする時間を短くしたりする。これによって、ライン毎の輝度ムラを抑えている。

しかしながら、1ラインを表示するためにゲートをオンする時間は入力信号により時間的に限られている。さらに、より負荷容量が大きいパネルや高解像度で1ライン当たりの書込み時間が短いパネルでは、輝度差を無くすることができない場合がある。また、ゲートをオンする時間をさらに短くして輝度差を揃える方法を探ると、極性変わらないラインでの最大輝度を生かすことができず、コントラストの低い表示になってしまう。

【特許文献1】特開平5-048056号公報

30

【特許文献2】特開平11-337975号公報

【特許文献3】特開2004-061590号公報

【特許文献4】特開2001-215469号公報

【発明の開示】

【発明が解決しようとする課題】

【0010】

このように、従来の液晶表示装置の駆動方法では、輝度ムラの発生と消費電力の低減を両立させることが困難であるという問題があった。

【課題を解決するための手段】

【0011】

40

本発明に係る表示装置の駆動方法は、複数の画素がラインの方向とカラムの方向とにマトリクス状に配列され、前記複数の画素の極性を反転させて順次駆動する表示装置の駆動方法であって、第1のラインに配列された前記複数の画素を駆動し、前記第1のラインに隣接する第2のラインの第1のカラム位置に配置された画素を前記第1のラインの第1のカラム位置に配置された画素と同一極性で駆動し、前記第2のラインの第2のカラム位置に配置された画素を前記第1のラインの第2のカラム位置に配置された画素と異なる極性で駆動する。

【0012】

本発明に係る表示装置は、第1のライン方向に配列された複数の画素と、前記第1のラインに隣接する第2のラインの第1のカラム位置に配置され、前記第1のラインの第1の

50

カラム位置に配置された画素と同一極性で駆動される画素と、前記第2のラインの第2のカラム位置に配置され、前記第1のラインの第2のカラム位置に配置された画素と異なる極性で駆動される画素とを有する。

【発明の効果】

【0013】

本発明によれば、輝度ムラを抑制するとともに、消費電力を低減することができる表示装置の駆動回路及びその駆動方法を提供することができる。

【発明を実施するための最良の形態】

【0014】

本発明に係る表示装置は、複数のカラム又は複数のラインを同極性にして反転駆動する方法によって駆動される。

以下、本発明の実施の形態について図を参照しながら説明する。ここでは、本発明に係る表示装置の好適な例として、アクティブマトリクス液晶表示装置を用いて説明するが、これに限らず、複数の行方向又は複数の列方向に配列された画素を同極性にして反転駆動する表示装置に適用することができる。

【0015】

発明の実施の形態1.

まず、図1、2を用いて、本発明に係る液晶表示装置による画素の反転駆動について概略的に説明する。図1、2は、本発明に係る液晶表示装置の駆動状態の一例を示す概略図である。なお、図1、2においては、網掛けされた画素 "+" は正極性で駆動され、網掛けされていない画素 "-" は負極性で駆動されていることを示す。また、図1、2においては、" " によって次に反転駆動される行が、" " によって次に反転駆動される列が示されている。

【0016】

例えばm番目のフレーム（以下mフレームと称す）において、ライン1～4の各画素はそれぞれ図1(a)に示すように正負で駆動されているとする。図1(b)に示すように、このmフレームがm+1フレームに遷移するとき、ライン1、3、5の各画素は反転駆動される。その後、図1(c)に示すように、m+2フレームに遷移するときは、ライン2、4の各画素が反転駆動される。図1(d)に示すように、このm+2フレームはさらに、m+3フレームへと遷移される。このとき、ライン1、3、5の各画素が反転駆動される。

【0017】

m+3フレームからm+4フレームに遷移するときに、ライン2、4の各画素が反転駆動されると、mフレームの状態へと戻る。本実施形態においては、駆動形態を多様化させるために、m+4フレームからmフレームへと戻らないようにする。具体的には、図2(e)に示すように、m+3フレームからm+4フレームに遷移するときに、カラム方向の画素を反転駆動させる。詳細には、2、4、6列目のカラムの各画素が反転駆動される。その後、図2(f)、図2(g)に示すように、m+4フレームからm+5フレームに遷移するときライン2、4の各画素が反転駆動され、m+5フレームからm+6フレームに遷移するときライン1、3、5の各画素が反転駆動される。最後に、図2(h)に示すように、m+6フレームからm+7フレームに遷移するときライン2、4の各画素が反転駆動され、m+7フレームでライン1、3、5の各ドットが反転駆動されることによってmフレームに戻る。このように本実施の形態の駆動方法ではライン1とライン2のS1あるいはライン3とライン4のS1などに対応する画素がフレームの変化によって同時に反転することを減少させている。

【0018】

次に、本発明に係る液晶表示装置について詳細に説明する。

まず、図3を用いて、本発明に係る液晶表示装置について説明する。図3は、本発明に係る液晶表示装置の一構成例を示す模式図である。

図3(a)に、本発明に係る液晶表示装置の一構成例が示されている。図3(a)に示

10

20

30

40

50

すように、液晶表示装置 1 は、液晶パネル 1 1、ゲート・ドライバ 1 2、ソース・ドライバ 1 3、タイミングコントローラ 1 4 を有する。

【0019】

液晶パネル 1 1 は多数の画素 1 1 0 を有し、これら画素 1 1 0 はマトリクス状に配列されている。具体的には、多数の画素 1 1 0 は、行方向（ライン方向、走査線方向）に延在する複数のゲート・ライン G_1, \dots, G_y と、列方向（カラム方向）に延在する複数のソース・ライン S_1, \dots, S_x が交差する位置に配列されている。図 3 (b) に、液晶パネル 1 1 の画素 1 1 0 の具体的な構成が示されている。

【0020】

図 3 (b) に示すように、各画素 1 1 0 は、TFT 素子 1 1 1、液晶セル容量 1 1 2 を有する。 10

TFT 素子 1 1 1 は、能動素子の一例であり、そのゲート端子は、行方向のゲート・ライン G_1, \dots, G_y に接続されている。各 TFT 素子 1 1 1 のソース端子には、列方向のソース・ライン S_1, \dots, S_x が配線されている。また、各 TFT 素子 1 1 1 のドレイン端子は、液晶セル容量 1 1 2 の一端に接続されている。

【0021】

液晶セル容量 1 1 2 は、書込み電圧を保持するための容量素子である。液晶セル容量 1 1 2 には、各 TFT 素子 1 1 1 を介して、ソース・ライン S_1, \dots, S_x をから書込み電圧が供給される。液晶セル容量 1 1 2 への書込み電圧のレベルが適宜変えられることによって、画素 1 1 0 の輝度が設定される。液晶セル容量 1 1 2 は、TFT 素子 1 1 1 のド 20
レイン端子とコモン電極 1 1 3 の間に接続されている。

コモン電極 1 1 3 には、液晶セル容量 1 1 2 に対する書込み電圧の極性（正極性または負極性）を定めるための基準電圧（コモン電圧）が印加されている。

【0022】

このような画素 1 1 0 では、ゲート・ライン G_1, \dots, G_x のいずれかに駆動電圧が印加され、そのゲート・ラインに接続された TFT 素子 1 1 1 がオンされる。TFT 素子 1 1 1 がオンされることにより、ソース・ライン S_1, \dots, S_n を通じて供給される映像データの書込み電圧が、液晶セル容量 1 1 2 に印加される。

また、ゲート・ライン G_1, \dots, G_x に駆動電圧が印加されていない状態では、TFT 素子 1 1 1 がオフされている。液晶セル容量 1 1 2 は、再び書込みが行われるまでの 1 30
フレームの間、書込み電圧を保持し、この保持電圧によって液晶パネル 1 1 上の表示が継続的に行われる。

【0023】

ゲート・ドライバ 1 2 の出力は、TFT 素子 1 1 1 のゲート電極に接続されている。詳細には、ゲート・ドライバ 1 2 は、ゲート・ライン G_1, \dots, G_y に駆動電圧を順次供給し、各ゲート・ライン G_1, \dots, G_y に接続された TFT 素子 1 1 1 の導通状態を制御する。

【0024】

ソース・ドライバ 1 3 の出力は、液晶パネルのデータ線へと供給される。このデータ線は、TFT 素子 1 1 1 のソース電極へ接続されている。詳細には、ソース・ドライバ 1 3 は、ソース・ライン S_1, \dots, S_x に書込み電圧を供給し、ゲート・ドライバ 1 2 40
によって駆動される TFT 素子 1 1 1 を介して、各液晶セル容量 1 1 2 に書込みを行う。

具体的には、ゲート・ドライバ 1 2 が各画素 1 1 0 の TFT トランジスタ 1 1 1 をオン状態とし、ソース・ドライバ 1 3 がソース・ライン S_1, \dots, S_x に書込み電圧を供給することによって、各液晶セル容量 1 1 2 に電荷が充電される。このとき、ソース・ライン S_1, \dots, S_x に供給する書込み電圧の極性に応じた極性の電荷が、液晶セル容量 1 1 2 に充電される。すなわち、ソース・ライン S_1, \dots, S_x に正極性の書込み電圧が印加された場合には、液晶セル容量 1 1 2 に正電荷が充電され、負極性の書込み電圧が印加された場合には、液晶セル容量 1 1 2 に負電荷が充電される。

【0025】

タイミングコントローラ 14 は、各種の制御信号をゲート・ドライバ 12、ソース・ドライバ 13 に入力し、各画素 110 の駆動制御を行う。具体的には、タイミングコントローラ 14 は、ストロブ信号 (STB)、極性信号 (POL)、シフトクロック (CLK) を出力する。

ストロブ信号は、映像データを内部レジスタへラッチするための信号であり、ソース・ドライバ 13 に入力される。極性反転信号は、コモン電位に対して正負のいずれかのレベルの選択を制御するための信号であり、ソース・ドライバ 13 に入力される。シフトクロックは、ゲートパルスを実行するためのタイミング信号であり、ゲート・ドライバに入力される。また表示装置では、これら信号の他、映像データ入力、クロック等も入力されるが、図 3 では省略されている。

10

【0026】

続いて、図 4 を用いて、本発明に係る液晶表示装置 1 の反転駆動について詳細に説明する。図 4 は、本発明に係る液晶表示装置 1 の駆動タイミングを示すタイミングチャートである。また、図 4 は、図 2 (e) の状態で駆動するためのタイミングを示す図である。ここでは、表示装置を、図 2 (e) の状態とするためにラインごとに極性信号 POL とストロブ信号 STB に基づいて極性が決定されるとする。

ゲート・ドライバ 12 に入力されたクロック信号 CLK の立ち上がりに応じて、1 行目のゲート・ライン G1 に駆動電圧が印加される。これによって、ゲート・ライン G1 に接続された 1 行目の画素 110 が選択される。1 行目のゲート・ライン G1 上の映像データに対応した書込み電圧が各ソース・ライン S1, S2, ... に印加されている。これ

20

【0027】

その後、極性信号 POL が立ち下がりライン 1 の極性を "L" と設定する。ストロブ信号 STB は、1 行目のゲート・ライン G1 が選択された状態で立ち上がる。このとき極性信号 POL が遷移した直後 ("H" "L" または "L" "H") であれば、ソース・ドライバ 13 は出力を出力ショートにする。ここで、出力ショートとは、ソース・ドライバ 13 の出力同士が内部スイッチによって、お互いに接続された状態をいう。出力ショートの状態では、ソース・ドライバ 13 の正極性を出力しているソース・ライン数と、負極性を出力しているソース・ライン数は同じなので、お互いに中和し、液晶パネルのソース電極の電位は、コモンレベルに変化する。

30

【0028】

1 行目のライン 1 では、極性信号 POL が "L" に遷移した直後で、ストロブ信号が立ち上がった場合、ソース・ライン S1, S2, ... には順に、正極性、負極性、負極性、正極性、... の書込み電圧が印加される。ソース・ラインに接続された各液晶セル容量 112 には正電荷、負電荷、負電荷、正電荷、... が充電される。これによって、1 行目の各画素 110 はコラム方向に順に正極性、負極性、負極性、正極性、... で駆動される。すなわち、ライン 1 の各画素 110 の出力極性は、S1 側からコラム方向に「+」、「-」、「-」、「+」、... となる。

40

【0029】

ゲート・ドライバ 12 に入力されたクロック信号 CLK の立ち上がりに応じて、2 行目のゲート・ライン G2 に駆動電圧が印加される。これによって、ゲート・ライン G2 に接続された 2 行目の画素 110 は、映像データが書込み可能な状態となる。この時、極性信号 POL は遷移せず、"L" の状態を継続する。極性信号の変化の無いままストロブ信号 STB が立ち上がると、ソース・ドライバ 13 は出力をハイインピーダンスにする。この動作は、例えば、ソース・ドライバ S1 に接続された液晶セル容量 112 には、反転前に正電荷が充電されているので、この液晶セル容量 112 に負電荷を充電するために行われる。この動作により、1, 3, ... の奇数列のソース・ドライバ S1, S3, ... に印加される書込み電圧の極性が反転可能となる。

【0030】

50

その後、ソース・ライン S 1 の印加電圧は、負極性の書込み電圧とされる。これによって、ソース・ライン S 1 に接続された液晶セル容量 1 1 2 に負電荷が充電され、画素 1 1 0 の極性が正極性から負極性に反転する。これと同様に、奇数列のソース・ドライバ S 1 , S 3 , . . . に接続された各画素 1 1 0 の極性が反転され、ライン 2 の各画素 1 1 0 の出力極性は、S 1 側からカラム方向に「-」、「-」、「+」、「+」、. . . となる。

【0031】

ライン 3 に対する書き込みに際しては極性信号 POL が "L" から "H" へと変化する。その後、ストローク信号が、3 行目のゲート・ライン G 3 が選択された状態で立ち上がる。これによって、2, 4, . . . の偶数列のソース・ドライバ S 2 , S 4 , . . . に印加される書込み電圧の極性が反転される。具体的には、ライン 3 の各画素 1 1 0 の出力極性は、S 1 側からカラム方向に「-」、「+」、「+」、「-」、. . . となる。ライン 4 についても、ライン 2 の場合と同様に極性が反転される。ライン 5 はライン 1 と同様の極性で駆動される。

10

【0032】

図 4 のタイミングチャートには、書込み不足の場合におけるソース・ドライバ 1 3 の出力が一点鎖線によって示されている。図 4 に示すように、液晶パネル 1 1 の負荷（抵抗・容量成分）が重く、ソース・ドライバ 1 3 の出力波形がなまった場合には、出力電圧が上がりすぎるのが遅くなり、極性反転の無いラインでの画素 1 1 0 へのチャージ量と差がでることがある。

図 4 に示すように、液晶パネル 1 1 の負荷が大きい場合には、一般的に、ライン 1, 2, 3, 4, . . . にあたる 1 水平周期は十分に書込めないことがある。特に、解像度が U X G A のパネルで 10 μ s 程度しかない場合には、十分に書込めないことがある。図 4 では、ライン 1、ライン 2, 4 のソース・ライン S 1 , S 3、ライン 3, 5 のソース・ライン S 2 , S 4 において、極性反転信号が切り替わったことによりソース電極のチャージ・ディスチャージが発生し、書込みが不足した状態で電位がホールドされる。しかしながらライン 2 のソース・ライン S 2 , S 4 ライン 3 のソース・ライン S 1 , S 3 ではこのような書き込み不足が発生しない。

20

【0033】

以上のように、本発明に係る駆動方法では、書込みレベルが不足している画素 1 1 0 と、そうでない画素 1 1 0 が上下左右で隣り合わないよう分散される。具体的には、図 4 においては、例えば、ライン 2 においては、1, 3 列目の画素 1 1 0 が書込み不足であったとしても、2, 4 列目の画素 1 1 0 が書込み不足となっていない。また例えば、ライン 3 においては、2, 4 列目の画素 1 1 0 が書込み不足であったとしても、1, 3 列目の画素 1 1 0 が書込み不足となっていない。従って、縞模様の輝度ムラが発生するのを防ぐことができ、表示ムラを防止することができる。

30

さらに、本発明に係る駆動方法では、ライン 2 について極性反転させるとき等のように、極性反転信号が変わらない場合には出力ショート動作を行わない。これによって、消費電流を増やすことがなく、消費電力を低減することができる。従って、本発明によって、輝度ムラを抑制するとともに、消費電力を低減することができる。

【0034】

さらにまた、本発明に係る液晶表示装置 1 では、全ての液晶セル容量 1 1 2 が書込み不足の状態にホールドされるのではなく、極性反転されなかった画素 1 1 0 の液晶セル容量 1 1 2 は十分に充電されている。従って、従来のスクエア・インバージョンの極性反転の駆動方法とは異なるが、従来のスクエア・インバージョンと同様に、チェック模様等の特定表示パターンにおけるフリッカを低減することができる。

40

【0035】

発明の実施の形態 2 .

実施形態 1 においては、図 4 に示すように、ライン 1 については書込み不足になる場合がある。これによって、実施形態 1 においてはライン 1 が横縞となって視認されることがある。これに対して、本実施形態 2 においてはライン 1 の書込み不足を低減する。図 5 に

50

、本実施形態におけるタイミングチャートが示されている。

【0036】

図5に示すように、本実施形態における液晶表示装置1は、ダミーラインを備えている。ダミーラインは、上記の画素110とは異なり、表示には寄与しない。このダミーラインは、ライン1の書き込みに先立って、予めソース・ラインを正極性あるいは負極性に充電するために設けられた仮想的なラインである。つまり、ライン1の書き込みよりも1ライン分前の段階で極性信号POLを変化させ、ストローク信号STBを立ち上げることで、各ソースラインは正極性あるいは負極性に充電される。その後、極性信号POLを変化させず、ストローク信号STBの立ち上がりに応じてソース・ラインS2, S4の極性を反転させることでライン1についても書き込み不足な画素が隣り合うことが無い。図5に示すように、このダミーラインによって、これに接続された各液晶セル容量112には予め、正電荷、負電荷、負電荷、正電荷、・・・が充電される。

10

このように、各ラインを駆動して1つのフレームを得る。その後、この極性信号POLの遷移とストローク信号のタイミングから図1および図2に示したように反転駆動することによってフリッカや縞模様の発生を防いだ駆動とすることができる。

【図面の簡単な説明】

【0037】

【図1】本発明に係る液晶表示装置の駆動状態の一例を示す模式図である。

【図2】本発明に係る液晶表示装置の駆動状態の一例を示す模式図である。

【図3】本発明に係る液晶表示装置の一構成例を示す模式図である。

20

【図4】本発明に係る液晶表示装置の駆動タイミングの一例を示すタイミングチャートである。

【図5】本発明に係る液晶表示装置の駆動タイミングの他の一例を示すタイミングチャートである。

【図6】従来の液晶表示装置の駆動状態の一例を示す模式図である。

【図7】従来の液晶表示装置の駆動タイミングの一例を示すタイミングチャートである。

【図8】従来の液晶表示装置の駆動タイミングの他の一例を示すタイミングチャートである。

【符号の説明】

【0038】

30

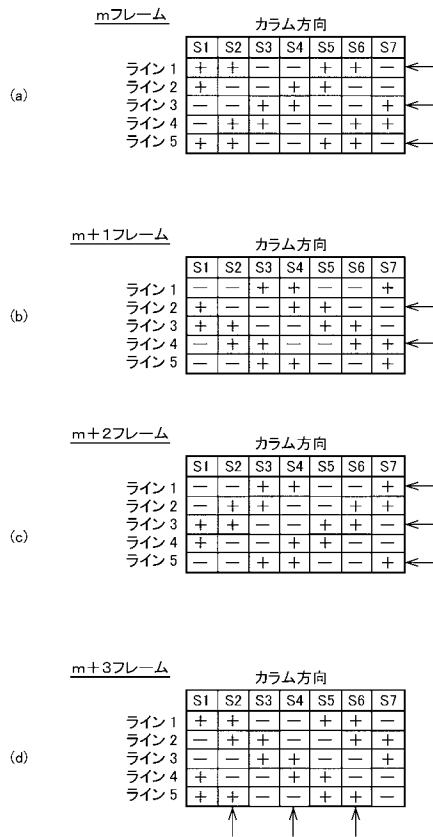
1...液晶表示装置、11...液晶パネル、12...ゲート・ドライバ、

13...ソース・ドライバ、14...タイミングコントローラ

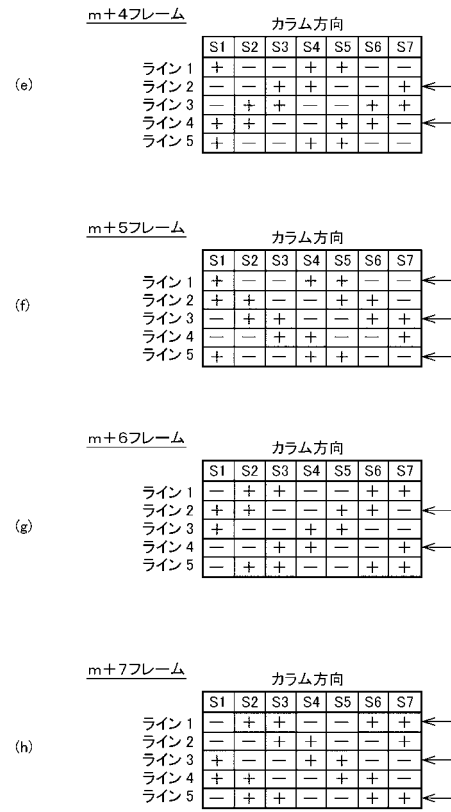
110...画素、111...TFT、112...液晶セル容量、

113...コモン電極

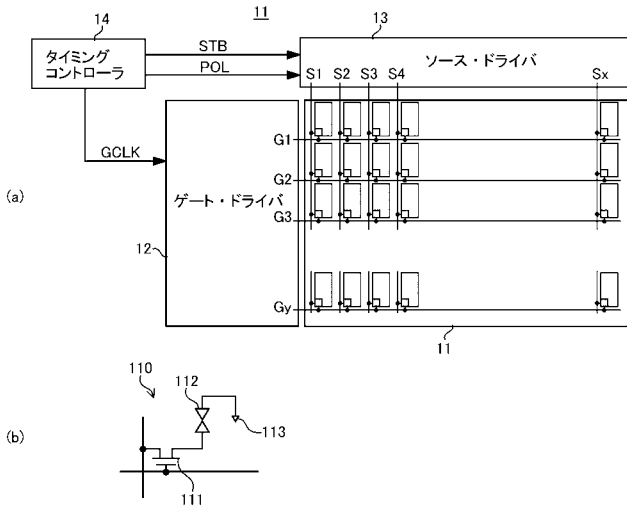
【 図 1 】



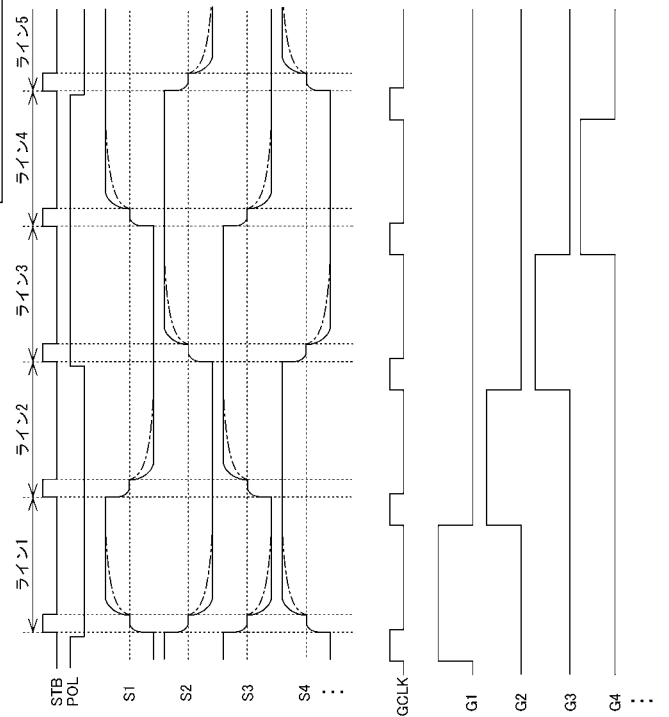
【 図 2 】



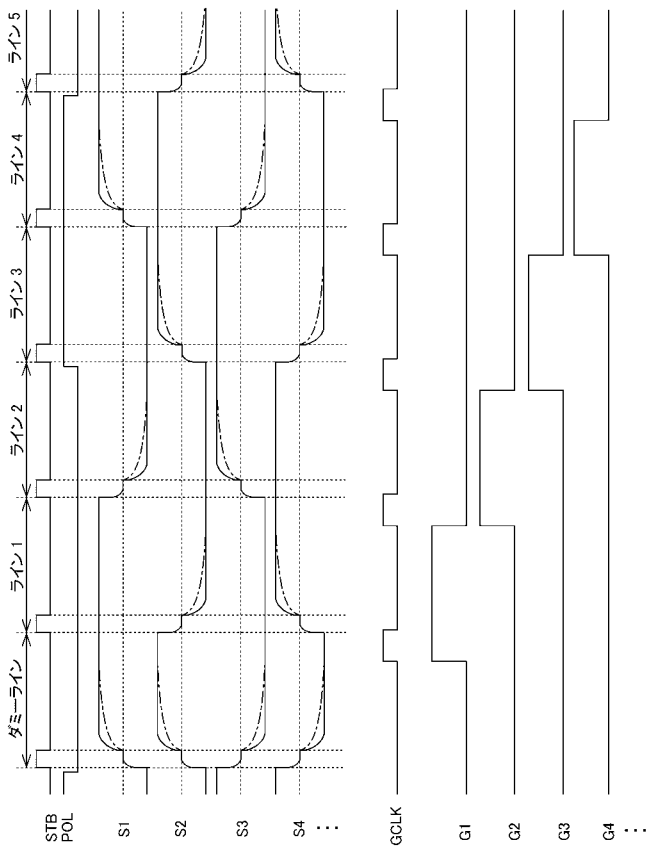
【 図 3 】



【 図 4 】



【 図 5 】

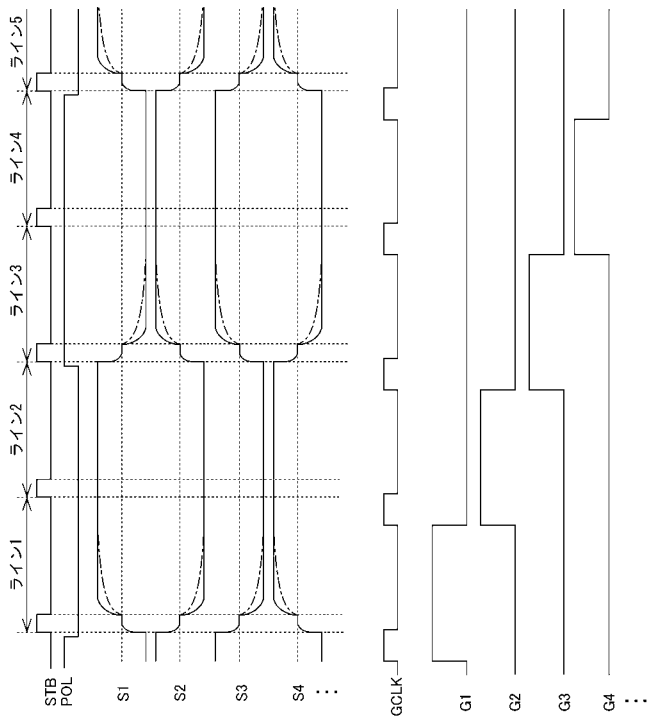


【 図 6 】

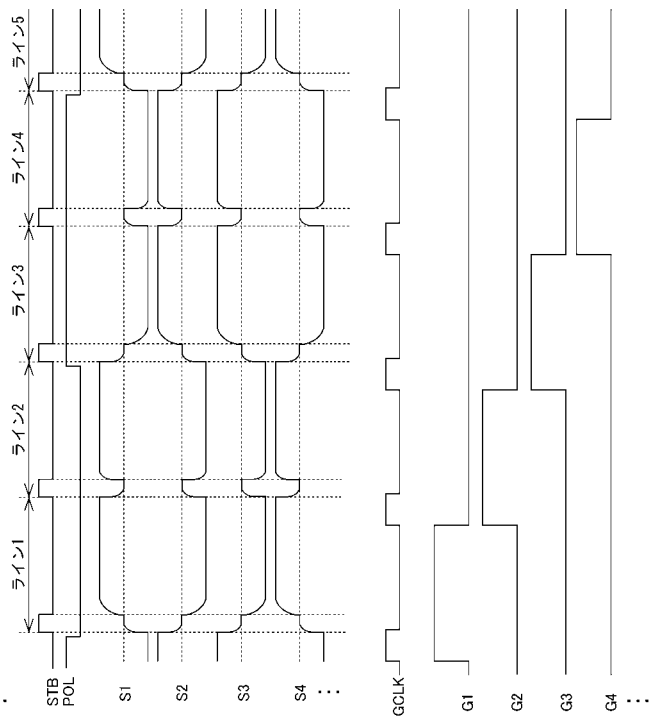
コラム方向

	S1	S2	S3	S4	S5	S6	S7
ライン 1	+	-	-	+	+	-	-
ライン 2	+	-	-	+	+	-	-
ライン 3	-	+	+	-	-	+	+
ライン 4	-	+	+	-	-	+	+
ライン 5	+	-	-	+	+	-	-

【 図 7 】



【 図 8 】



专利名称(译)	用于驱动显示设备的方法和设备		
公开(公告)号	JP2007065454A	公开(公告)日	2007-03-15
申请号	JP2005253246	申请日	2005-09-01
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
[标]发明人	奥苑登		
发明人	奥苑登		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3614 G09G3/3688 G09G2320/0223 G09G2320/0247		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.642.A G09G3/20.621.B		
F-TERM分类号	2H093/NA16 2H093/NC16 2H093/NC34 2H093/NC90 2H093/ND12 2H093/ND35 2H093/ND37 2H093/ND60 5C006/AC26 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF59 5C006/AF71 5C006/BB16 5C006/BB27 5C006/BC03 5C006/BC12 5C006/FA22 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD26 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ04 2H193/ZA04 2H193/ZC14 2H193/ZC20		
外部链接	Espacenet		

摘要(译)

提供一种能够同时实现亮度不均和功耗降低的显示装置的驱动电路和驱动方法。多个像素在行方向和列方向上排列成矩阵，并且多个像素的极性反转以顺序驱动像素。驱动布置在第一行中的多个像素，布置在第二行的第一列位置中的像素与第一行，第一行的第一列相邻 以与布置在该位置中的像素相同的极性驱动，布置在第二行的第二列位置中的像素具有与布置在第一行的第二列位置中的像素不同的极性。开车。[选型图]图1

カラム方向

