

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2002 - 351417

(P2002 - 351417A)

(43)公開日 平成14年12月6日(2002.12.6)

(51) Int.Cl ⁷	識別記号	F I	テ-マ-ド* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	520	G 0 2 F 1/133	5 C 0 0 6
	575		5 C 0 8 0
G 0 9 G 3/20	611	G 0 9 G 3/20	5 H 7 3 0
	612		612 D

審査請求 未請求 請求項の数 20 O L (全 16数) 最終頁に続く

(21)出願番号 特願2001 - 156177(P2001 - 156177)

(22)出願日 平成13年5月24日(2001.5.24)

(71)出願人 390009531
 インターナショナル・ビジネス・マシーンズ・コーポレーション
 INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州 アーモンク ニュー オーチャード ロード

(72)発明者 桜井 孝明
 神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内

(74)代理人 100086243
 弁理士 坂口 博 (外 2 名)

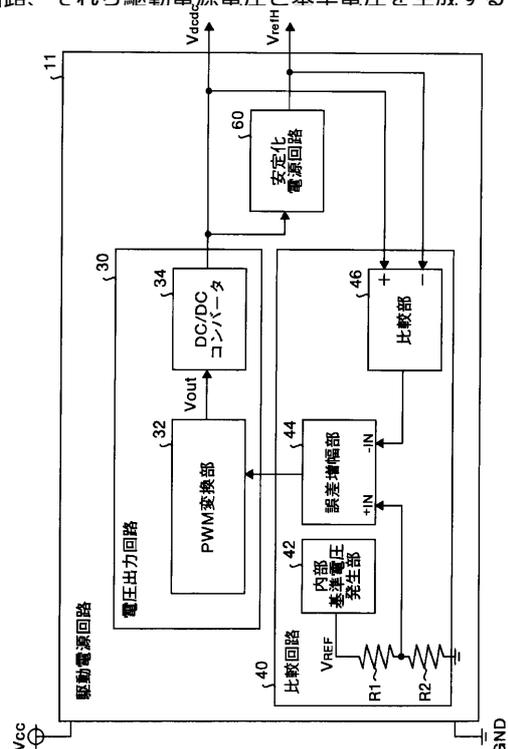
最終頁に続く

(54)【発明の名称】 表示装置に使用されるドライバ回路の駆動電源電圧とそのドライバ回路内で階調電圧生成のために用いられる基準電圧とを生成する駆動電源回路、それら駆動電源電圧と基準電圧を生成するドライバ回路用電圧

(57)【要約】

【課題】 ドライバ回路に供給する駆動電源電圧を、低精度な基準電圧生成回路を用いて高精度に生成する液晶駆動電源回路を提供すること。

【解決手段】 発振信号 V_{OUT} に基づく大きさの電圧を駆動電源回路 11 の電源電圧 V_{cc} から生成し、生成した電圧を駆動電源電圧 V_{dcdc} として出力する DC / DC コンバータ 34 と、ドライバ回路内で階調電圧生成のために用いる最高位基準電位 V_{refH} を生成する安定化電源回路 60 と、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} の差分を演算し、演算した差分を差電圧として出力する比較部 46 と、所定の大きさの内部基準電圧 V_{REF} を生成する内部基準電圧発生部 42 と、生成された内部基準電圧 V_{REF} によって定まる参照電圧と上記差電圧との差分を演算する誤差増幅部 44 と、その差分に応じた発振信号 V_{OUT} を出力する PWM 変換部 32 とを備えて駆動電源回路 11 を構成する。



【特許請求の範囲】

【請求項 1】 表示装置に使用されるドライバ回路の駆動電源電圧を生成する駆動電源電圧生成回路と、前記ドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成回路と、を備え、前記駆動電源電圧と前記基準電圧との間で所定の関係性が維持されるように帰還制御を行うことを特徴とする駆動電源回路。

【請求項 2】 前記駆動電源電圧生成回路は、入力された制御信号に応じて前記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じた信号を前記制御信号として出力する比較回路と、を備えたことを特徴とする請求項 1 に記載の駆動電源回路。

【請求項 3】 前記基準電圧生成回路は、安定化電源回路によって前記基準電圧を生成することを特徴とする請求項 1 に記載の駆動電源回路。

【請求項 4】 前記比較回路は、前記駆動電源電圧と前記基準電圧とを比較演算して生成された帰還電圧と、前記駆動電源電圧と前記基準電圧とは独立して生成された参照電圧と、の差電圧に基づく信号を前記制御信号として出力する差分増幅回路を備えたことを特徴とする請求項 2 に記載の駆動電源回路。

【請求項 5】 前記比較回路は、前記駆動電源電圧および/または前記基準電圧とから演算生成された第 1 の帰還電圧と、前記駆動電源電圧および/または前記基準電圧とから演算生成された第 2 の帰還電圧と、の差電圧に基づく信号を前記制御信号として出力する差分増幅回路を備えたことを特徴とする請求項 2 に記載の駆動電源回路。

【請求項 6】 前記基準電圧生成回路は、前記基準電圧を前記駆動電源電圧から生成することを特徴とする請求項 1 に記載の駆動電源回路。

【請求項 7】 前記基準電圧生成回路は、前記ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を前記基準電圧として出力することを特徴とする請求項 1 に記載の駆動電源回路。

【請求項 8】 前記基準電圧生成回路は、前記ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧に基づいて前記複数の基準電位を生成することを特徴とする請求項 1 に記載の駆動電源回路。

【請求項 9】 前記電圧出力回路は、前記比較回路から出力される制御信号に応じて異なる幅のパルス信号を出力する PWM (Pulse Width Modulation) コントローラと、前記パルス信号によって制御される DC / DC コンバータとを備えたことを特徴とする請求項 2 に記載の駆

動電源回路。

【請求項 10】 表示装置に使用されるドライバ回路の駆動電源電圧を生成する駆動電源電圧生成回路と、前記ドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成回路と、を備え、前記駆動電源電圧生成回路は、前記基準電圧を基準として前記駆動電源電圧を生成することを特徴とする駆動電源回路。

【請求項 11】 前記駆動電源電圧生成回路は、入力された制御信号に応じて前記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じた信号を前記制御信号として出力する比較回路と、を備えたことを特徴とする請求項 10 に記載の駆動電源回路。

【請求項 12】 表示装置に使用されるドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成ステップと、

前記ドライバ回路の駆動電源電圧を、前記基準電圧を基準として生成する駆動電源電圧生成ステップと、を含んだことを特徴とするドライバ回路用電圧生成方法。

【請求項 13】 前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じて制御信号を出力する比較ステップを含み、

前記駆動電源電圧生成ステップは、前記制御信号に応じて、前記駆動電源電圧の値を変化させることを特徴とする請求項 12 に記載のドライバ回路用電圧生成方法。

【請求項 14】 前記基準電圧生成ステップは、前記基準電圧を安定化させるステップを含んだことを特徴とする請求項 13 に記載のドライバ回路用電圧生成方法。

【請求項 15】 前記基準電圧生成ステップは、前記ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を前記基準電圧として出力し、さらに、前記複数の基準電位を、前記基準電圧に基づいて生成する基準電位生成ステップを含んだことを特徴とする請求項 13 に記載のドライバ回路用電圧生成方法。

【請求項 16】 マトリクス状に配置された複数の画素を有し、前記複数の画素によって画像を表示する表示パネルと、

前記複数の画素に対し、複数の基準電位に基づいて階調電圧を出力するドライバ回路と、

前記ドライバ回路のための駆動電源電圧と、前記複数の基準電位を決定する基準電圧と、を出力する駆動電源回路と、を備え、

前記駆動電源回路は、前記駆動電源電圧と前記基準電圧との間で所定の関係性が維持されるように帰還制御を行うことを特徴とする表示装置。

【請求項17】 前記駆動電源回路は、前記駆動電源電圧を生成する駆動電源電圧生成回路と、前記基準電圧を生成する基準電圧生成回路と、を備え、前記駆動電源電圧生成回路は、入力された制御信号に応じて前記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じた信号を前記制御信号として出力する比較回路と、を備えたことを特徴とする請求項16に記載の表示装置。

【請求項18】 前記基準電圧生成回路は、安定化電源回路によって前記基準電圧を生成することを特徴とする請求項17に記載の表示装置。

【請求項19】 前記基準電圧生成回路は、前記複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を前記基準電圧として出力することを特徴とする請求項17に記載の表示装置。

【請求項20】 前記基準電圧に基づいて前記複数の基準電位を生成する基準電位生成回路を備えたことを特徴とする請求項19に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶パネル用ソースドライバの駆動電源電圧とその液晶パネル用ソースドライバ内で階調電圧生成のために用いる基準電圧とを生成する液晶駆動電源回路、それら電圧の生成方法およびその液晶駆動電源回路を備えた表示装置に関する。

【0002】

【従来の技術】ユーザインタフェースの一つとして、電子デバイスに表示装置を搭載することは必須となっているが、種々ある表示装置の中でも、電子デバイスの軽薄短小化と省電力化の要望を満たすものとして、液晶ディスプレイが搭載されることが多い。特に近年では、省スペース化と省電力化が図れることから、小型軽量の携帯型電子デバイス以外にもコンピュータディスプレイやテレビジョンディスプレイとして液晶ディスプレイが利用されている。

【0003】図5は、従来の液晶モジュールの概略構成を示したブロック図である。図5に示すように、液晶モジュールは、液晶駆動電源回路100と、基準電位発生回路150と、ソースドライバ160と、走査ドライバ170と、液晶パネル180とを備えて構成される。なお、図5においては、これら構成要素を統括的に制御するコントローラおよびバックライトユニットの図示を省略している。

【0004】液晶駆動電源回路100は、ソースドライバ160に供給する駆動電源電圧 V_{dcdc} と、基準電位発生回路150に与える最高位基準電位 V_{refH} とを生成する。また、基準電位発生回路150は、液晶駆動電源回路100から与えられた最高位基準電位 V_{refH} に基づいて、例えば抵抗分割により、ソースドライバ160にお

いて階調電圧を生成するのに必要な複数の基準電位 $V_{ref0} \sim V_{refn}$ を生成する。

【0005】ソースドライバ160は、液晶駆動電源回路100から供給された駆動電源電圧 V_{dcdc} を電源とし、外部から入力されたデジタル画像データ $D_0 \sim D_m$ をラッチするラッチ回路166と、ラッチ回路166によってラッチされたデジタル画像データ $D_0 \sim D_m$ を基準電位発生回路150から与えられた複数の基準電位 $V_{ref0} \sim V_{refn}$ を用いてアナログ信号に変換するD/Aコンバータ164と、D/Aコンバータ164から出力されたアナログ信号をバッファリングして複数のアナログ画像信号 $Y_0 \sim Y_k$ として出力する出力回路162とを備えて構成される。

【0006】走査ドライバ170は、所定の周期の走査信号 $X_0 \sim X_i$ を出力する。液晶パネル180は、マトリクス状に配列された複数の画素セルによって構成され、例えば、各画素セルのオン/オフをTFT (Thin Film Transistor) によって制御するアクティブマトリクス駆動の液晶ディスプレイである。また、液晶パネル180は、ソースドライバ160のアナログ画像信号 $Y_0 \sim Y_k$ と走査ドライバ170の走査信号 $X_0 \sim X_i$ とによって定まる画像を表示する。

【0007】このように、従来の液晶モジュールでは、ソースドライバ160に対して複数の基準電位 $V_{ref0} \sim V_{refn}$ を与える必要がある。また、ソースドライバ160は、所定の数式に、これら基準電位 $V_{ref0} \sim V_{refn}$ と各画素セルの階調度を示すデジタル画像データ $D_0 \sim D_m$ を当てはめることで、ある大きさのアナログ画像信号を算出する。

【0008】一方、基準電位発生回路150は、これら基準電位 $V_{ref0} \sim V_{refn}$ を、最高位基準電位 V_{refH} に基づいて生成している。以上の関係を整理すると、液晶駆動電源回路100から出力される最高位基準電位 V_{refH} が、液晶パネル180に入力される最大のアナログ画像信号の大きさを決定する。

【0009】また、一般に、ソースドライバ160が出力可能な最大の電圧は、ソースドライバ160の駆動電源電圧 V_{dcdc} からドライバの出力回路162が必要とする電圧を差し引いた電圧を上限としており、駆動電源電圧 V_{dcdc} が不安定であると、出力可能な最大の電圧もその影響を受ける。特に、ソースドライバ160では、出力可能な最大の電圧と液晶パネル180に出力する最大のアナログ画像信号の大きさとがほぼ一致している。

【0010】このような背景から、液晶駆動電源回路100が生成する駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} は、高精度で安定したものである必要があり、液晶駆動電源回路100の性能が液晶モジュール全体の品質を決定するといっても過言ではない。

【0011】以下に、従来の液晶駆動電源回路100の構成および動作について説明する。ソースドライバ16

0用の駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} は、液晶パネル180の設計や液晶材料の特性で決まる電圧が必要であり、液晶駆動電源回路100自体の駆動に必要な電源電圧 V_{cc} とは異なった電圧である。そのため、液晶駆動電源回路100では、電源電圧 V_{cc} から駆動電源電圧 V_{dcdc} を生成するために、効率を考慮して、多くの場合、DC/DCコンバータが使用される。なお、ここでは、それら駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} は、液晶駆動電源回路100の電源電圧 V_{cc} よりも高い値であるとする。そこで、液晶駆動電源回路100

は、ソースドライバ160用の駆動電源電圧 V_{dcdc} を生成するために、昇圧型のDC/DCコンバータ130と、そのDC/DCコンバータ130を制御するDC/DCコンバータ制御回路120とを備えている。
【0012】DC/DCコンバータ制御回路120は、PWM(Pulse Width Modulation)変換部122と、内部基準電圧発生部124と、誤差増幅部126とを備えて構成される。また、液晶駆動電源回路100は、内部基準電圧発生部124によって生成された内部基準電圧 V_{REF} を抵抗分割するための抵抗R11およびR12

と、DC/DCコンバータ130から出力された駆動電源電圧 V_{dcdc} を抵抗分割するための抵抗R13およびR14とを備えている。
【0013】誤差増幅部126は、抵抗R11およびR12によって抵抗分割された電圧を非反転入力とし、抵抗R13およびR14によって抵抗分割された電圧を反転入力として、両電圧の差を演算する。また、PWM変換部122は、誤差増幅部126から出力された差電圧の大きさに応じたパルス幅の発振信号 V_{OUT} を出力する。

【0014】よって、駆動電源電圧 V_{dcdc} が目標とする大きさである場合に、抵抗R13およびR14によって抵抗分割される電圧と、抵抗R11およびR12によって抵抗分割される電圧とが等しくなるようにそれら抵抗の値を設計しておけば、実際に出力される駆動電源電圧 V_{dcdc} と上記目標とする大きさとの間で生じた差を0にする帰還制御を実現することができる。この帰還制御によって、液晶駆動電源回路100は、上記目標とする大きさに一致した駆動電源電圧 V_{dcdc} を安定して出力することができる。

【0015】また、液晶駆動電源回路100は、安定化電源回路140を備えている。この安定化電源回路140は、例えば2%の精度を持つ電源レギュレータであり、液晶駆動電源回路100の電源電圧 V_{cc} から最高位基準電位 V_{refH} を生成する。

【0016】なお、最高位基準電位 V_{refH} の生成は、図5に示したような安定化電源回路140によらないで、液晶駆動電源回路100のDC/DCコンバータ130から出力される駆動電源電圧 V_{dcdc} を抵抗分割して生成することもできる。図6は、抵抗分割して最高位基準電

位 V_{refH} を生成する場合の液晶モジュールの構成例を示す図である。なお、図6では、図5で示した液晶駆動電源回路100以外の構成要素の図示を省略している。

【0017】図6に示す液晶駆動電源回路200では、図5に示した安定化電源回路140を搭載せずに、DC/DCコンバータ130から出力された駆動電源電圧 V_{dcdc} を抵抗R21およびR22によって抵抗分割し、分割された電圧、すなわち抵抗R22に印加された電圧を最高位基準電位 V_{refH} として取り出している。

【0018】

【発明が解決しようとする課題】上述した従来の液晶モジュールでは、ソースドライバ160の最大の階調電圧が最高位基準電位 V_{refH} によって決定されること、ソースドライバ160が出力可能な最大の電圧は駆動電源電圧 V_{dcdc} よりも若干低く制限されること、ソースドライバ160が出力しなければならない最大の電圧は通常、最高位基準電位 V_{refH} の電圧に一致することから、駆動電源電圧 V_{dcdc} は最高位基準電位 V_{refH} よりもある一定の大きさだけ高くなければならない。

【0019】ところが、ソースドライバ160は、所定以上の大きさの駆動電源電圧を入力することはできない。そのため、実際の液晶モジュールの設計においては、ソースドライバ160が出力しなければならない最大の電圧、すなわち最高位基準電位 V_{refH} の電圧を、ソースドライバ160の駆動電源電圧に非常に接近した値にしている。

【0020】図7は、従来の液晶駆動電源回路の第一の具体例を説明するための説明図である。ここで、説明を簡単にするために、ソースドライバ160が出力しなければならない最大の電圧は最高位基準電位 V_{refH} の電圧に等しく、その最大の電圧とソースドライバ160の駆動電源電圧 V_{dcdc} との間で必要となる最低の電圧差(以下、上レール電圧と称する。)は0.2Vであるとする。

【0021】また、ソースドライバ160に入力可能な電源電圧の上限を16.00Vとし、最高位基準電位 V_{refH} の設計中心値を15.00Vとする。さらに、安定化電源回路140として、生成電圧トランス2%の高精度な電源レギュレータを用いる場合を想定する。これらの条件に従うと、図7に示すように、最高位基準電位 V_{refH} の最大値は15.30V(15.00×1.02)となり、最小値は14.70V(15.00×0.98)となる。

【0022】上記したように、ソースドライバ160に供給する駆動電源電圧 V_{dcdc} は、最高位基準電位 V_{refH} よりも上レール電圧分大きい必要があるため、駆動電源電圧 V_{dcdc} を、最低でも最高位基準電位 V_{refH} の最大値15.30Vより0.2V高い15.50Vとする必要がある。

【0023】結局、この試算では、液晶駆動電源回路100として、15.50~16.00Vの範囲の駆動電源電圧 V_{dcdc} を生成する仕様のものが求められる。換言すれば、液晶駆動電源回路100に、設計中心15.75Vで生成電圧

トランス1.59%の精度を持つ高精度な電圧生成回路を搭載することが要求される。これは、DC/DCコンバータ制御回路120内の内部基準電圧発生部124が、生成電圧トランス1.59%の精度で内部基準電圧 V_{REF} を生成することを意味する。しかしながら、内部基準電圧発生部124としてこのような高精度な仕様の回路を採用するのは、非常に高コストであり、量産に適しない。

【0024】通常、IC化された安価なDC/DCコンバータ制御回路120において、内部基準電圧発生部124の生成電圧トランスは4%程度である。そこで、以下に、液晶駆動電源回路の第二の具体例として、液晶駆動電源回路100をこのような安価なDC/DCコンバータ制御回路120で構成した場合について説明する。

【0025】図8は、従来の液晶駆動電源回路の第二の具体例を説明するための説明図である。この第二の具体例でも、第一の具体例と同様に、ソースドライバ160が出力しなければならない最大の電圧は最高位基準電位 V_{refH} の電圧に等しく、上レール電圧は0.2Vであり、安定化電源回路140の生成電圧(V_{refH})トランスは2%であるとする。また、ソースドライバ160の電源電圧の上限は16.00Vであり、液晶駆動電源回路100の生成電圧(V_{dcdc})トランス、すなわち内部基準電圧発生部124の生成電圧(V_{REF})トランスは4%であるとする。

【0026】この場合、図8に示すように、駆動電源電圧 V_{dcdc} の最大値は、必然と16.00Vとなり、その設計中心は約15.38V(16.00/1.04)、最小値は約14.77V(15.38×0.96)と算出される。そして、上レール電圧が0.2Vであることから、最高位基準電位 V_{refH} の最大値は、駆動電源電圧 V_{dcdc} の最小値である約14.77Vから上レール電圧0.2Vを減算した大きさ14.57Vと算出される。さらに、安定化電源回路140の生成電圧トランスは2%であることから、最高位基準電位 V_{refH} の設計中心は約14.28V(14.57/1.02)、最小値は約14.00V(14.28×0.98)と算出される。

【0027】よって、この試算によると、最高位基準電位 V_{refH} の設計中心は約14.28Vとなり、液晶駆動電源回路100は、十分な大きさの最高位基準電位 V_{refH} を基準電位発生回路150に与えることができないことになる。換言すれば、液晶パネル180の仕様に応じた画像表示を行うためには、液晶駆動電源回路100のDC/DCコンバータ130の昇圧度とソースドライバ160の電源電圧上限(耐圧)とを高くしなければならず、結果的に液晶モジュールの製造コストが上がってしまう。

【0028】また、十分な大きさの最高位基準電位 V_{refH} を確保するために、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との差が上レール電圧以下になることを容

認して、最高位基準電位 V_{refH} の設計中心を高く設定してしまうと、ソースドライバ160の最大の出力電圧が設計値からずれることになり、液晶パネル180へと出力されるアナログ画像信号に直流分が加わる可能性を残し、好ましくない。

【0029】なお、上記した第一および第二の具体例による試算では、DC/DCコンバータ制御回路120やDC/DCコンバータ130に外付けする抵抗R11、R12、R13およびR14の誤差および電源の負荷変動による動的な電圧変動を考慮していないが、実際にはこれら抵抗も高精度なものが要求されるため、それらの誤差等を考慮すると、液晶駆動電源回路100に要求される仕様は更に厳しくなる。

【0030】一方、図6に示したように、駆動電源電圧 V_{dcdc} の抵抗分割によって最高位基準電位 V_{refH} を生成する構成では、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} の相対関係は容易に確立できる。しかしながら、この場合、駆動電源電圧 V_{dcdc} の負荷変動に起因する電圧変動分が最高位基準電位 V_{refH} にも現われることになり、クロストークなどの画質劣化の原因となるので好ましくない。

【0031】本発明は上記に鑑みてなされたものであって、低精度な基準電圧源を備えたDC/DCコンバータ制御回路を用いて、ソースドライバ用の駆動電源電圧と液晶パネルの階調電圧を生成するための最高位基準電位とを、高精度な基準電圧源を備えたDC/DCコンバータ制御回路を用いた場合と同様な精度で生成することができる液晶駆動電源回路、それら電圧の生成方法およびその液晶駆動電源回路を備えた表示装置を提供することを目的とする。

【0032】

【課題を解決するための手段】上記目的を達成するために、請求項1にかかる駆動電源回路にあっては、表示装置に使用されるドライバ回路の駆動電源電圧を生成する駆動電源電圧生成回路と、ドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成回路と、を備え、それら駆動電源電圧と基準電圧との間で所定の関係性が維持されるように帰還制御を行うことを特徴としている。

【0033】また、請求項2にかかる駆動電源回路にあっては、請求項1の発明において、上記した駆動電源電圧生成回路が、入力された制御信号に応じて上記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、上記駆動電源電圧と上記基準電圧とを比較し、その比較結果に応じた信号を上記した制御信号として出力する比較回路と、を備えたことを特徴としている。

【0034】また、請求項3にかかる駆動電源回路にあっては、請求項1の発明において、前記基準電圧生成回路が、安定化電源回路によって前記基準電圧を生成することを特徴としている。

【0035】この請求項3の発明によれば、安定化電源回路によって基準電圧が安定化され、その結果、駆動電源電圧も安定した電圧値として出力することができる。

【0036】また、請求項4にかかる駆動電源回路にあっては、請求項2の発明において、上記した比較回路が、上記駆動電源電圧と基準電圧とを比較演算して生成された帰還電圧と、それら駆動電源電圧と基準電圧とは独立して生成された参照電圧と、の差電圧に基づく信号を上記した制御信号として出力する差分増幅回路を備えたことを特徴としている。

【0037】この請求項4の発明によれば、比較回路に、駆動電源電圧と基準電圧とを比較した結果となる帰還電圧と、駆動電源電圧と基準電圧には影響されない参照電圧との差分に基づいて変化する信号を生成する差分増幅回路を備えるので、そのような帰還電圧と参照電圧との比較結果に基づいて駆動電源電圧を変化させることができる。

【0038】また、請求項5にかかる駆動電源回路にあっては、請求項2の発明において、上記した比較回路が、駆動電源電圧および/または基準電圧とから演算生成された第1の帰還電圧と、駆動電源電圧および/または基準電圧とから演算生成された第2の帰還電圧と、の差電圧に基づく信号を制御信号として出力する差分増幅回路を備えたことを特徴としている。

【0039】この請求項5の発明によれば、比較回路に、駆動電源電圧および/または基準電圧とから演算生成された二つの帰還電圧間の差分に基づいて変化する信号を生成する差分増幅回路を備えるので、そのような二つの帰還電圧間の比較結果に基づいて駆動電源電圧を変化させることができる。

【0040】また、請求項6にかかる駆動電源回路にあっては、請求項1の発明において、上記した基準電圧生成回路が、駆動電源電圧から基準電圧を生成することを特徴としている。

【0041】この請求項6の発明によれば、基準電圧生成回路が、駆動電源電圧生成回路によって生成された駆動電源電圧を電源として、その駆動電源電圧よりも低い値の基準電圧を生成するので、基準電圧を生成する回路としてシリーズレギュレータやシャントレギュレータを用いることができる。

【0042】また、請求項7にかかる駆動電源回路にあっては、請求項1の発明において、上記した基準電圧生成回路が、ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を基準電圧として出力することを特徴としている。

【0043】また、請求項8にかかる駆動電源回路にあっては、請求項1の発明において、上記した基準電圧生成回路が、ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する

電圧を生成し、生成した電圧に基づいて複数の基準電位を生成することを特徴としている。

【0044】この請求項8の発明によれば、基準電圧生成回路によって生成された最高位基準電位に基づいて、例えば抵抗分割により、階調電圧生成のために必要な他の複数の基準電位を生成してドライバ回路に供給することができる。

【0045】また、請求項9にかかる駆動電源回路にあっては、請求項2の発明において、上記した電圧出力回路が、上記した比較回路から出力される制御信号に応じて異なる幅のパルス信号を出力するPWM(Pulse Width Modulation)コントローラと、そのパルス信号によって制御されるDC/DCコンバータとを備えたことを特徴としている。

【0046】この請求項9の発明によれば、駆動電源電圧生成回路に、一般的なDC/DCコンバータと、DC/DCコンバータをPWM制御するPWMコントローラICとを用いることができる。

【0047】また、請求項10にかかる駆動電源回路にあっては、表示装置に使用されるドライバ回路の駆動電源電圧を生成する駆動電源電圧生成回路と、前記ドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成回路と、を備え、前記駆動電源電圧生成回路は、前記基準電圧を基準として前記駆動電源電圧を生成することを特徴としている。

【0048】また、請求項11にかかる駆動電源回路にあっては、請求項10の発明において、前記駆動電源電圧生成回路は、入力された制御信号に応じて前記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じた信号を前記制御信号として出力する比較回路と、を備えたことを特徴としている。

【0049】また、請求項12にかかるドライバ回路用電圧生成方法にあっては、表示装置に使用されるドライバ回路内で階調電圧生成のために用いられる基準電圧を生成する基準電圧生成ステップと、前記ドライバ回路の駆動電源電圧を、前記基準電圧を基準として生成する駆動電源電圧生成ステップと、を含んだことを特徴としている。

【0050】この請求項12の発明によれば、表示装置に使用されるドライバ回路に供給する駆動電源電圧を、その駆動電源電圧とドライバ回路内で階調電圧生成のために用いられる基準電圧を基準として生成することができる。

【0051】また、請求項13にかかるドライバ回路用電圧生成方法にあっては、請求項12の発明において、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じて制御信号を出力する比較ステップを含み、前記駆動電源電圧生成ステップは、前記制御信号に応じて、前記駆動電源電圧の値を変化させることを特徴とし

ている。

【0052】この請求項13の発明によれば、駆動電源電圧の帰還制御において、駆動電源電圧と基準電圧とを比較した結果に応じて駆動電源電圧を変化させることができる。

【0053】また、請求項14にかかるドライバ回路用電圧生成方法にあっては、請求項13の発明において、前記基準電圧生成ステップは、前記基準電圧を安定化させるステップを含んだことを特徴としている。

【0054】この請求項14の発明によれば、駆動電源電圧の帰還制御において、駆動電源電圧と安定化した基準電圧とを比較した結果に応じて駆動電源電圧を変化させることができる。

【0055】また、請求項15にかかるドライバ回路用電圧生成方法にあっては、請求項13の発明において、前記基準電圧生成ステップは、前記ドライバ回路内で階調電圧生成のために必要とされる複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を前記基準電圧として出力し、さらに、前記複数の基準電位を前記基準電圧に基づいて生成する基準電位生成ステップを含んだことを特徴としている。

【0056】この請求項15の発明によれば、基準電圧生成ステップによって生成される電圧がドライバ回路内の最高位基準電位となるので、帰還制御において比較の基準となる参照電圧に対し、請求項7の発明と同様な許容幅を持たせることができるとともに、階調電圧生成のために必要な他の複数の基準電位を生成してドライバ回路に供給することができる。

【0057】また、請求項16にかかる表示装置にあっては、マトリクス状に配置された複数の画素を有し、前記複数の画素によって画像を表示する表示パネルと、前記複数の画素に対し、複数の基準電位に基づいて階調電圧を出力するドライバ回路と、前記ドライバ回路のための駆動電源電圧と、前記複数の基準電位を決定する基準電圧と、を出力する駆動電源回路と、を備え、前記駆動電源回路は、前記駆動電源電圧と前記基準電圧との間で所定の関係性が維持されるように帰還制御を行うことを特徴としている。

【0058】また、請求項17にかかる表示装置にあっては、請求項16の発明において、前記駆動電源回路は、前記駆動電源電圧を生成する駆動電源電圧生成回路と、前記基準電圧を生成する基準電圧生成回路と、を備え、前記駆動電源電圧生成回路は、入力された制御信号に応じて前記駆動電源電圧をその出力値を変化させて出力する電圧出力回路と、前記駆動電源電圧と前記基準電圧とを比較し、その比較結果に応じた信号を前記制御信号として出力する比較回路と、を備えたことを特徴としている。

【0059】また、請求項18にかかる表示装置にあっては、請求項17の発明において、前記基準電圧生成回

路は、安定化電源回路によって前記基準電圧を生成することを特徴としている。

【0060】この請求項18の発明によれば、表示装置を構成する駆動電源回路において、その駆動電源回路内の基準電圧生成回路が、駆動電源電圧生成回路によって生成された駆動電源電圧を電源として、その駆動電源電圧よりも低い値の基準電圧を生成するので、駆動電源回路内の基準電圧を生成する回路としてシリーズレギュレータやシャントレギュレータを用いることができる。

【0061】また、請求項19にかかる表示装置にあっては、請求項17の発明において、前記基準電圧生成回路は、前記複数の基準電位のうちの最大の電位に相当する電圧を生成し、生成した電圧を前記基準電圧として出力することを特徴としている。

【0062】また、請求項20にかかる表示装置にあっては、請求項19の発明において、前記基準電圧に基づいて前記複数の基準電位を生成する基準電位生成回路を備えたことを特徴としている。

【0063】この請求項20の発明によれば、表示装置において、請求項19の発明にかかる駆動電源回路から出力された基準電圧から階調電圧生成のために必要となる他の複数の基準電位を生成してドライバ回路に供給することができる。

【0064】

【発明の実施の形態】以下に、本発明にかかる駆動電源回路、ドライバ回路用電圧生成方法および表示装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

【0065】(実施の形態1)まず、実施の形態1にかかる駆動電源回路およびドライバ回路用電圧生成方法について説明する。図1は、実施の形態1にかかる駆動電源回路の概略構成を示したブロック図である。図1において、実施の形態1にかかる駆動電源回路10は、表示装置に使用されるドライバ回路(ソースドライバ)の駆動電源電圧を生成する駆動電源電圧生成回路20と、そのドライバ回路(ソースドライバ)内で階調電圧生成のために用いられる基準電圧とを生成する基準電圧生成回路50と、を備えて構成される。

【0066】また、駆動電源電圧生成回路20は、電圧出力回路30と比較回路40を備えて構成される。比較回路40は、駆動電源電圧生成回路20が生成して出力した駆動電源電圧と、基準電圧生成回路50が生成して出力した基準電圧とを入力し、それら電圧の比較演算結果に基づいて制御信号を出力する回路である。一方、電圧出力回路30は、比較回路40から出力された上記制御信号を入力し、入力した制御信号に応じて、出力しようとする駆動電源電圧の出力値を変化させる。

【0067】ここで、比較回路40としては、誤差増幅回路を用いて、単に上記した駆動電源電圧と基準電圧との差分を演算した結果を上記した制御信号として出力す

る構成や、さらにその構成において、駆動電源電圧の値および基準電圧の値そのものではなく、それぞれ抵抗分割によって小さくした電圧値を比較対照として入力する構成を採用することができる。また、上記した駆動電源電圧と基準電圧との電圧差を演算し、さらに、その電圧差と、駆動電源電圧および基準電圧からは独立して生成される参照電圧と、を比較した結果を上記制御信号として出力する構成を採用してもよい。また、その場合の参照電圧を駆動電源電圧および/または基準電圧に基づいて生成した電圧としてもよい。いずれにしても、この比較回路40は、駆動電源電圧と基準電圧との間において差分や比等の一定の関係を制御信号として出力するものである。

【0068】このように、駆動電源電圧生成回路20は、生成した駆動電源電圧を自回路に帰還入力しており、駆動電源電圧と基準電圧との間を一定の関係に保持する帰還制御を実現している。

【0069】以上に説明したように、実施の形態1にかかる駆動電源回路およびドライバ回路用電圧生成方法によれば、基準電圧生成回路50から出力される安定な基準電圧を基準としてその基準電圧に対する関係が一定となるように駆動電源電圧を生成するので、例えば、基準電圧から常に上レール電圧分高い駆動電源電圧を安定して出力することができる。

【0070】(実施の形態2)つぎに、実施の形態2にかかる駆動電源回路およびドライバ回路用電圧生成方法について説明する。なお、実施の形態2は、実施の形態1において説明した駆動電源回路の電圧出力回路、比較回路および基準電圧生成回路の具体的な構成例を説明するものであり、特にここでは、液晶モジュールに搭載される液晶駆動電源回路を例にあげる。

【0071】図2は、実施の形態2にかかる駆動電源回路の概略構成を示したブロック図である。なお、図1と共通する部分には同一の符号を付している。図2において、駆動電源回路11は、電圧出力回路30、比較回路40、安定化電源回路60を備えて構成される。ここで、安定化電源回路60は、図1に示した基準電圧生成回路50に相当する。

【0072】さらに、電圧出力回路30は、DC/DCコンバータ34と、そのDC/DCコンバータ34を制御するPWM変換部32とを備え、比較回路40は、内部基準電圧発生部42と、誤差増幅部44と、比較部46と、内部基準電圧発生部42から出力される内部基準電圧 V_{REF} を抵抗分割するための抵抗R1およびR2と、を備えて構成される。

【0073】誤差増幅部44は、抵抗R1およびR2によって抵抗分割された電圧を非反転入力とし、比較部46から出力される差電圧を反転入力として、両電圧の差を演算する。また、PWM変換部32は、誤差増幅部44から出力された差電圧の大きさに応じたパルス幅の発

振信号 V_{OUT} を出力する。すなわち、これら誤差増幅部44、比較部46および内部基準電圧発生部42とからなる構成は、誤差増幅部44の反転入力として比較部46の差電圧が入力される点以外は、図5に示した従来のDC/DCコンバータ制御回路120の構成に相当する。なお、DC/DCコンバータ34は、スイッチングレギュレータ、シリースレギュレータまたはシャントレギュレータ等で構成することができる。

【0074】安定化電源回路60は、例えば2%の精度を持つシリースレギュレータやシャントレギュレータであり、DC/DCコンバータ34から出力された駆動電源電圧 V_{dcdc} を電源として、最高位基準電位 V_{refH} を生成する。なお、最高位基準電位 V_{refH} が例えば共通電位の変化に従って積極的に変動するように、安定化電源回路60を動作させてもよい。

【0075】また、比較部46は、DC/DCコンバータ34から出力された駆動電源電圧 V_{dcdc} を非反転入力とし、安定化電源回路60から出力された最高位基準電位 V_{refH} を反転入力として、両電圧の差を演算する。

【0076】ここで、駆動電源電圧 V_{dcdc} および最高位基準電位 V_{refH} が目標とする大きさである場合に、比較部46から出力される差電圧と、抵抗R1およびR2によって抵抗分割される電圧(以下、参照電圧と称する。)とが等しくなるようにそれら抵抗の値を設計しておけば、実際に出力される駆動電源電圧 V_{dcdc} と安定化電源回路60から出力される最高位基準電位 V_{refH} との間の電圧関係を所定の関係に保持する帰還制御が実現される。特に、駆動電源回路11では、安定化電源回路60から出力された最高位基準電位 V_{refH} に対して常に一定の電圧差にある駆動電源電圧 V_{dcdc} を出力する。

【0077】このように駆動電源回路11では、帰還制御において比較される対象を、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との間の差電圧としているので、駆動電源電圧 V_{dcdc} を安定に出力することができるのと同時に、その駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との間の差を一定に保つことができる。

【0078】なお、駆動電源回路11の電源電圧 V_{cc} が、目標とする最高位基準電位 V_{refH} に安定化電源回路60の上レール電圧を加算した電圧以上であれば、その電源電圧 V_{cc} を安定化電源回路60の電源電圧として利用してもよいが、一般的にソースドライバの上レール電圧と安定化電源回路60の上レール電圧は同程度であるので、ここでは、安定化電源回路60の電源電圧としてDC/DCコンバータ34が出力した駆動電源電圧 V_{dcdc} を利用する。これにより、安定化電源回路60は、生成しようとする最高位基準電位 V_{refH} よりも大きな駆動電源電圧 V_{dcdc} からその最高位基準電位 V_{refH} を生成することができるため、シリースレギュレータ等のレギュレータICを利用することができる。さらには、最高位基準電位 V_{refH} を生成する際の降圧幅は、上記した上

レール電圧程度と小さいため、安定化電源回路60の発熱も低減する。

【0079】つぎに、上記駆動電源回路11のより具体的な構成例について説明する。図3は、実施の形態2にかかる駆動電源回路のより具体的な構成を示す回路図である。なお、図3において、図2に示した構成要素に相当する部分には、同一の符号を付している。

【0080】図3に示す駆動電源回路11では、図2に示したPWM変換部32、内部基準電圧発生部42および誤差増幅部44を備えた一般的なPWMコントローラICをDC/DCコンバータ制御回路70として用いている。図3において、DC/DCコンバータ制御回路70は、 V_{cc} 端子、GND端子、-IN端子、+IN端子、FB端子、 V_{REF} 端子および V_{OUT} 端子を備えている。 V_{cc} 端子は、電源電圧 V_{cc} を供給するための端子であり、GND端子は、GNDラインに接続される端子である。-IN端子および+IN端子は、それぞれ内部の誤差増幅部44の反転入力端子および非反転入力端子に接続され、FB端子は、内部の誤差増幅部44の出力端子に接続されている。 V_{REF} 端子は、内部の内部基準電圧発生部42の出力端子に接続されており、 V_{OUT} 端子は、内部のPWM変換部32の出力端子に接続されている。

【0081】DC/DCコンバータ制御回路70のFB端子と-IN端子の間に外付けされている抵抗R3およびキャパシタC1は、誤差増幅部44の帰還ループを構成する回路であり、誤差増幅部44のゲイン調整と位相補償を行うための素子である。なお、図3において、これら抵抗R3およびキャパシタC1は、直列に接続されているが、並列に接続されてもよい。また、これら抵抗R3およびキャパシタC1に替えて、誤差増幅部44の位相補償に必要な任意のインピーダンス特性を有する回路網を設けてもよい。

【0082】図3において、DC/DCコンバータ制御回路70の V_{REF} 端子に外付けされている抵抗R1およびR2は、内部基準電圧発生部42で生成された内部基準電圧 V_{REF} （例えば2.5V）を抵抗分割するための抵抗である。これら抵抗R1およびR2により分割された電圧、すなわち抵抗R2に印加される電圧は、誤差増幅部44の非反転入力として+IN端子に入力される。なお、抵抗R2に印加される電圧の電圧値、すなわち参照電圧の電圧値を、内部基準電圧 V_{REF} として得ることができる場合には、抵抗分割によらずに、その内部基準電圧 V_{REF} を直接+IN端子に入力してもよい。

【0083】DC/DCコンバータ34は、NチャンネルMOSトランジスタQ1、インダクタL1、ダイオードD1およびキャパシタC2によって構成された一般的な昇圧回路であり、スイッチングレギュレータと同様の動作を示す。以下に、その構成および動作について簡単に説明する。

【0084】図3において、DC/DCコンバータ34は、駆動電源回路11の電源電圧 V_{cc} を入力電圧としてインダクタL1に入力し、DC/DCコンバータ制御回路70の V_{OUT} 端子から出力される信号、すなわちPWM変換部32から出力される発振信号 V_{OUT} をNチャンネルMOSトランジスタQ1のゲートに入力する。そして、その発振信号 V_{OUT} に応じたNチャンネルMOSトランジスタQ1のスイッチング動作によって、NチャンネルMOSトランジスタQ1がON状態のときにインダクタL1に蓄積したエネルギーを、NチャンネルMOSトランジスタQ1がOFF状態のときにダイオードD1以降の回路に放出する動作を繰り返すことで、駆動電源電圧 V_{dcdc} を得る。

【0085】安定化電源回路60は、3端子レギュレータIC62などで構成され、DC/DCコンバータ34から出力された駆動電源電圧 V_{dcdc} から安定した最高位基準電位 V_{refH} を生成する。

【0086】比較部46は、5つの抵抗R4、R5、R6、R7およびR8と、キャパシタC3と、PNPトランジスタQ2とを備えて構成される。抵抗R4は、一端をDC/DCコンバータ34の出力端子、すなわち駆動電源電圧 V_{dcdc} が出力される端子に接続し、他端をPNPトランジスタQ2のエミッタに接続する。また、抵抗R8は、一端をPNPトランジスタQ2のコレクタに接続し、他端をGNDラインに接続する。

【0087】また、抵抗R6は、一端を安定化電源回路60の出力端子、すなわち最高位基準電位 V_{refH} が出力される端子に接続し、他端をPNPトランジスタQ2のベースに接続する。また、抵抗R7は、一端をPNPトランジスタQ2のベースに接続し、他端をGNDラインに接続する。また、抵抗R5とキャパシタC3は、直列接続されるとともに抵抗R4に並列接続され、位相補償用の回路として働く。

【0088】以上に示した比較部46の接続構成によって、PNPトランジスタQ2はベース接地増幅器として機能し、抵抗R8の電位はほぼ駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との電圧差に比例して変化する。具体的には、駆動電源電圧 V_{dcdc} が最高位基準電位 V_{refH} に対して大きな値になるほど、PNPトランジスタQ2のエミッタ電位とベース電位との差が大きくなり、抵抗R4の電流は増加する。ここで、PNPトランジスタQ2は、ベース接地増幅器として機能していることから、抵抗R4の電流はほぼ抵抗R8の電流となるので、結果的に抵抗R8の電圧が増加する。逆に、駆動電源電圧 V_{dcdc} が最高位基準電位 V_{refH} に対して小さい値になるほど、抵抗R8の電位は下降する。すなわち、抵抗R8の電位を、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} の差分を示す差電圧 V_{sense} として取り出すことができる。

【0089】なお、PNPトランジスタQ2のベースに

は、最高位基準電位 V_{refH} を抵抗 R_6 および R_7 によって抵抗分割した電圧が印加されるが、これは、換言すれば、PNPトランジスタ Q_2 のベースに、最高位基準電位 V_{refH} よりも抵抗 R_6 による電圧降下分だけ低い電圧が印加されることになる。駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} の電圧差が PNPトランジスタ Q_2 の順方向ベース - エミッタ間電圧より低い場合であっても、これによって、PNPトランジスタ Q_2 の動作条件が満たされ、そのような低い電圧差関係にある駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との比較も可能となつて 10 いる。

【0090】また、抵抗 R_4 、 R_6 、 R_7 および R_8 の各抵抗値については、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} がそれぞれ目標とする所望の電圧値を示す場合に、抵抗 R_8 の電位、すなわち差電圧 V_{sense} が上記参照電圧（抵抗 R_2 に印加される電圧）に一致するように設計しておく。

【0091】比較部 46 から取り出される差電圧 V_{sense} は、DC/DCコンバータ制御回路 70 の - IN 端子に入力される。これにより、DC/DCコンバータ 20 制御回路 70 は、- IN 端子に入力された差電圧 V_{sense} と + IN 端子に入力された上記参照電圧とを比較し、その電圧差に応じた発振信号 V_{OUT} を出力する。

【0092】具体的には、差電圧 V_{sense} の方が参照電圧より高い場合には、駆動電源電圧 V_{dcdc} は下がる。逆に差電圧 V_{sense} の方が参照電圧より低い場合には、駆動電源電圧 V_{dcdc} は上がる。これにより、結局、駆動電源電圧 V_{dcdc} は、最高位基準電位 V_{refH} に対して参照電圧分の R_4/R_8 倍の電位差を保持するように制御される。 30

【0093】つぎに、図 3 に示した液晶駆動電源回路の動作について具体的な数値例を用いて説明する。なお、この数値例では、比較部 46 において、抵抗 $R_6 = 0$ 、 $R_7 =$ 、 $R_8 = R_4$ 、各トランジスタのエミッタ - コレクタ間電圧 = 0 であるとする。図 4 は、実施の形態 2 にかかる駆動電源回路の動作を説明するための説明図である。ここで、従来の液晶駆動電源回路の動作との比較を容易にするために、ソースドライバが出力しなければならない最大の電圧は最高位基準電位 V_{refH} の電圧に等しく、ソースドライバの上レール電圧は 0.2V であると 40 する。

【0094】また、ソースドライバに入力可能な電源電圧の上限を 16.00V とし、最高位基準電位 V_{refH} の設計中心値を 15.00V とする。さらに、安定化電源回路 60 として、生成電圧トレランス 2% の高精度な 3 端子レギュレータ IC 62 を用いる場合を想定する。

【0095】以上の条件に従うと、まず、図 4 に示すように、安定化電源回路 60 が生成する最高位基準電位 V_{refH} の最大値は 15.30V (15.00×1.02) となり、最小値は 14.70V (15.00×0.98) となる。また、DC/ 50

DCコンバータ 34 が生成する駆動電源電圧 V_{dcdc} は、最高位基準電位 V_{refH} よりも上レール電圧分大きくなければならないため、最低でも最高位基準電位 V_{refH} の最大値 15.30V より 0.2V 高い 15.50V とする必要がある。

【0096】すなわち、この段階の試算では、駆動電源回路 11 として、15.50~16.00V の範囲の駆動電源電圧 V_{dcdc} を生成する仕様のものが求められる。ここで、駆動電源回路 11 は、上述したように、駆動電源電圧 V_{dcdc} と安定化電源回路 60 が生成する最高位基準電位 V_{refH} との差（差電圧 V_{sense} ）が、DC/DCコンバータ制御回路 70 の内部基準電圧発生部 42 が生成した内部基準電圧 V_{REF} の分圧に相当する参照電圧に一致するように、DC/DCコンバータ 34 を制御して駆動電源電圧 V_{dcdc} を生成する。すなわち、参照電圧が、駆動電源電圧 V_{dcdc} の最小値 15.50V と最高位基準電位 V_{refH} の最大値 15.30V との差分である上レール電圧 0.2V から、駆動電源電圧 V_{dcdc} の最大値 16.00V と最高位基準電位 V_{refH} の最大値 15.30V との差分である 0.70V までの範囲内にあれば、駆動電源電圧 V_{dcdc} を上記した 15.50~16.00V の範囲内に収めることができる。

【0097】換言すれば、内部基準電圧発生部 42 として、設計中心 0.45V で生成電圧トレランス 56% の精度を持つ仕様が要求される。すなわち、内部基準電圧発生部 42 としてこのような低精度な仕様の回路を採用することが許容されることになる。実際には、安価な PWM コントローラ IC の内部基準電圧発生部 42 の生成電圧トレランスは 4% 程度であり、DC/DCコンバータ制御回路 70 として、そのような安価な PWM コントローラ IC を採用しても、上記した仕様を十分に満たすことができる。むしろ、実施の形態 2 にかかる駆動電源回路 11 においては、DC/DCコンバータ制御回路 70 の生成電圧トレランスをほぼ無視することができ、余裕となって現れる電圧生成トレランスの範囲を、抵抗 R_1 および R_2 等の外付けの抵抗の誤差分、負荷変動による駆動電源電圧 V_{dcdc} や最高位基準電位 V_{refH} の電圧変動分、経年変化による誤差分などに振り分けることが可能になる。

【0098】以上に説明したとおり、実施の形態 2 にかかる駆動電源回路によれば、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} の間の差電圧が、所定の参照電圧に等しくなるように帰還制御して駆動電源電圧 V_{dcdc} を生成するので、駆動電源電圧 V_{dcdc} と最高位基準電位 V_{refH} との関係を一定に保持することができる。

【0099】また、参照電圧の許容幅は、
下限値 = ソースドライバの上レール電圧
上限値 = ソースドライバの電源電圧上限 - (安定化電源回路が生成する最高位基準電位 V_{refH} の最大値 + ソースドライバの上レール電圧)
で表すことができ、一般に、ソースドライバの上レール電圧は 0.2V 程度と小さく、最高位基準電位 V_{refH} の設

計中心を従来程度とすれば、(ソースドライバの電源電圧上限 - 安定化電源回路が生成する最高位基準電位 V_{refH} の最大値) > 上レール電圧という関係も成り立つので、参照電圧を生成するのに必要な内部基準電圧の許容幅を、低精度な電圧生成回路で生成される電圧の誤差幅以上にすることができる。すなわち、内部基準電圧発生部を低精度で安価な電圧生成回路で構成しても、高精度な電圧生成回路で構成した場合と同等の高い精度で駆動電源電圧 V_{dcdc} を生成することができる。

【0100】特に、従来の液晶駆動電源回路において、最高位基準電位 V_{refH} と駆動電源電圧 V_{dcdc} とをそれぞれ独立して生成した場合には、最高位基準電位 V_{refH} の生成誤差に駆動電源電圧 V_{dcdc} の生成誤差を重畳させた広範囲の誤差を考慮して、最高位基準電位 V_{refH} の設計中心を低く設定するか、または高精度の電圧生成回路を搭載する必要があったが、本発明にかかる液晶駆動電源回路では、最高位基準電位 V_{refH} と駆動電源電圧 V_{dcdc} との相対誤差を考慮すれば足りるので、搭載する電圧生成回路の誤差範囲に余裕を持たせることが可能になる。よって、その余裕分に外付け抵抗などの他の起因による誤差を振り分けることができるとともに、従来よりも最高位基準電位 V_{refH} の設計中心を高く設定することが可能になる。

【0101】なお、上述した駆動電源回路内に、図5で示した基準電位発生回路150を含めてもよい。この場合、駆動電源回路からは、ソースドライバに供給する駆動電源電圧 V_{dcdc} と複数の基準電位 $V_{ref0} \sim V_{refn}$ が出力される。また、上述した実施の形態2において説明した駆動電源回路では、駆動電源電圧 V_{dcdc} と、安定化電源回路60から出力された最高位基準電位 V_{refH} とを比較する構成としたが、比較対象の一つである最高位基準電位 V_{refH} に替えて、上記基準電位発生回路150から出力される複数の基準電位 $V_{ref0} \sim V_{refn}$ を利用してもよい。

【0102】また、上述した実施の形態2において説明した駆動電源回路は、液晶パネル用ソースドライバに限らず、有機高分子膜に印加する電圧をアクティブ素子で走査することにより、その発光を制御するアクティブマトリクス - ポリマー発光ダイオード (AM - PLED) やアクティブマトリクス - 有機発光ダイオード (AM - OLED) を用いた自発光型ディスプレイ等の他の表示装置を駆動するドライバ回路に対しても、その駆動電源電圧と基準電圧とを供給することができる。

【0103】さらに、上述した実施の形態1および2に説明した駆動電源回路は、液晶モジュール等の従来の表示装置において用いられる駆動電源回路と置換して、上述した効果を楽しむことができる表示装置を構成することができる。すなわち、その表示装置は、液晶パネルや上記した自発光型ディスプレイ等の種々の表示パネル、走査ドライバやソースドライバのドライバ回路、本

発明にかかる駆動電源回路、基準電位発生回路、これら構成要素を統括制御するコントローラ、バックライトユニット等を備えて構成される。

【0104】

【発明の効果】以上に説明したように本発明にかかる駆動電源回路、ドライバ回路用電圧生成方法および表示装置によれば、基準電圧生成回路から出力される安定な基準電圧を基準としてその基準電圧に対する関係が一定となるように駆動電源電圧を生成するので、結果的に、低精度な基準電圧源を備えたDC/DCコンバータ制御回路を用いて、駆動電源電圧と階調電圧を生成するための最高位基準電位とを、高精度な基準電圧源を備えたDC/DCコンバータ制御回路を用いた場合と同様な精度で生成することができる。

【図面の簡単な説明】

【図1】実施の形態1にかかる駆動電源回路の概略構成を示したブロック図である。

【図2】実施の形態2にかかる駆動電源回路の概略構成を示したブロック図である。

【図3】実施の形態2にかかる駆動電源回路のより具体的な構成を示す回路図である。

【図4】実施の形態2にかかる駆動電源回路の動作を説明するための説明図である。

【図5】従来の液晶モジュールの概略構成を示したブロック図である。

【図6】抵抗分割して最高位基準電位を生成する場合の従来の液晶モジュールの構成例を示す図である。

【図7】従来の液晶駆動電源回路の第一の具体例を説明するための説明図である。

【図8】従来の液晶駆動電源回路の第二の具体例を説明するための説明図である。

【符号の説明】

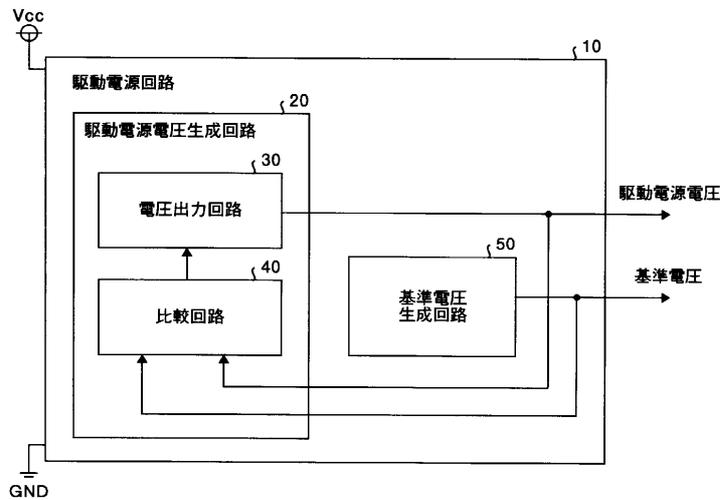
- 10, 11 駆動電源回路
- 30 電圧出力回路
- 32, 122 PWM変換部
- 34, 130 DC/DCコンバータ
- 40 比較回路
- 42, 124 内部基準電圧発生部
- 44, 126 誤差増幅部
- 46 比較部
- 60, 140 安定化電源回路
- 62 3端子レギュレータIC
- 70, 120 DC/DCコンバータ制御回路
- 100, 200 液晶駆動電源回路
- 150 基準電位発生回路
- 160 ソースドライバ
- 162 出力回路
- 164 D/Aコンバータ
- 166 ラッチ回路
- 170 走査ドライバ

- 180 液晶パネル
- C1, C2, C3 キャパシタ
- D₀ ~ D_m デジタル画像データ
- D1 ダイオード
- L1 インダクタ
- Q1 NチャネルMOSトランジスタ
- Q2 PNPトランジスタ
- R1 ~ R8, R11 ~ R14, R21, R22 抵抗

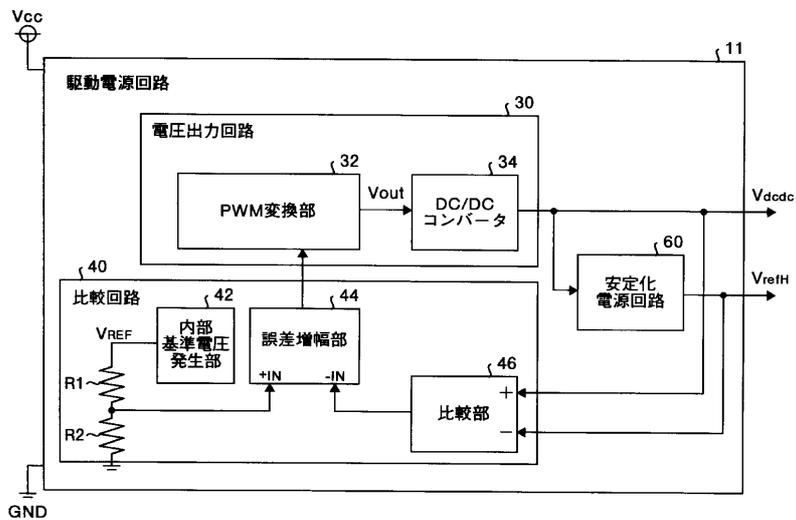
- * V_{dcdc} 駆動電源電圧
- V_{OUT} 発振信号
- V_{REF} 内部基準電圧
- V_{ref0} ~ V_{refn} 基準電位
- V_{refH} 最高位基準電位
- V_{sense} 差電圧
- X₀ ~ X_i 走査信号
- Y₀ ~ Y_k アナログ画像信号

V_{cc} 電源電圧

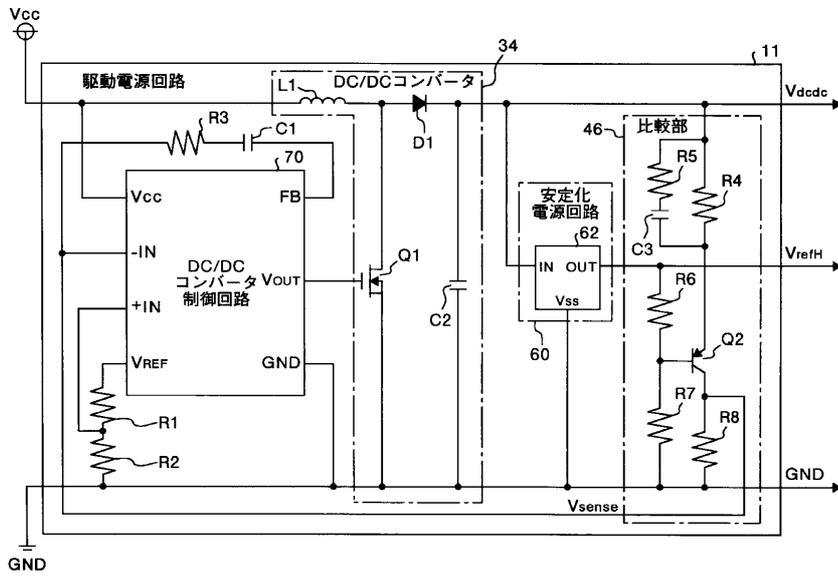
【図1】



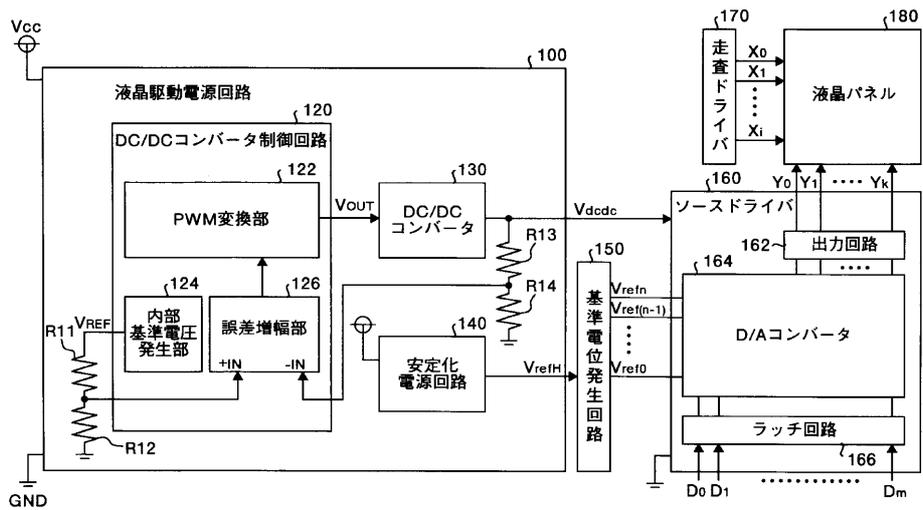
【図2】



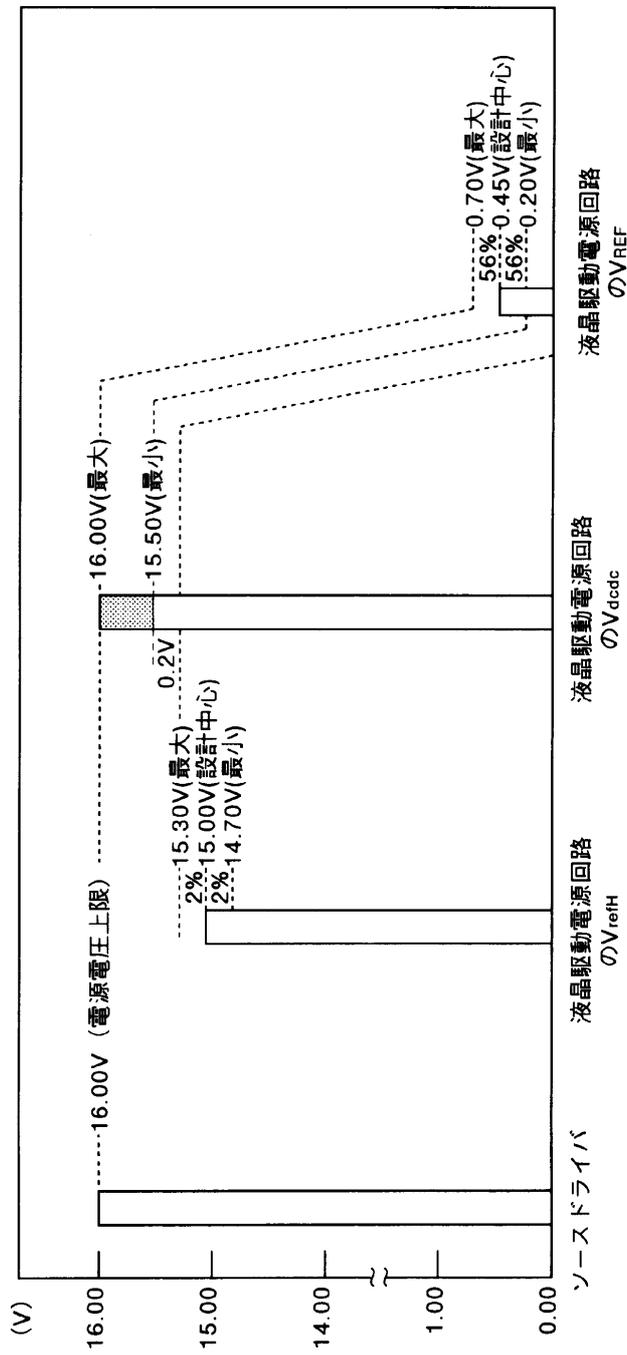
【図3】



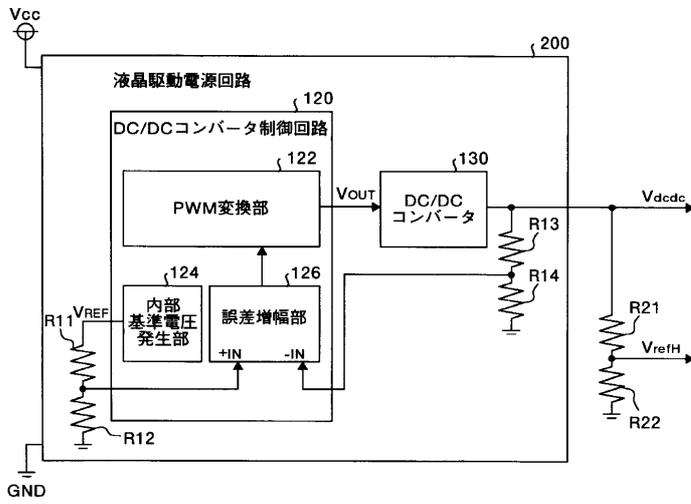
【図5】



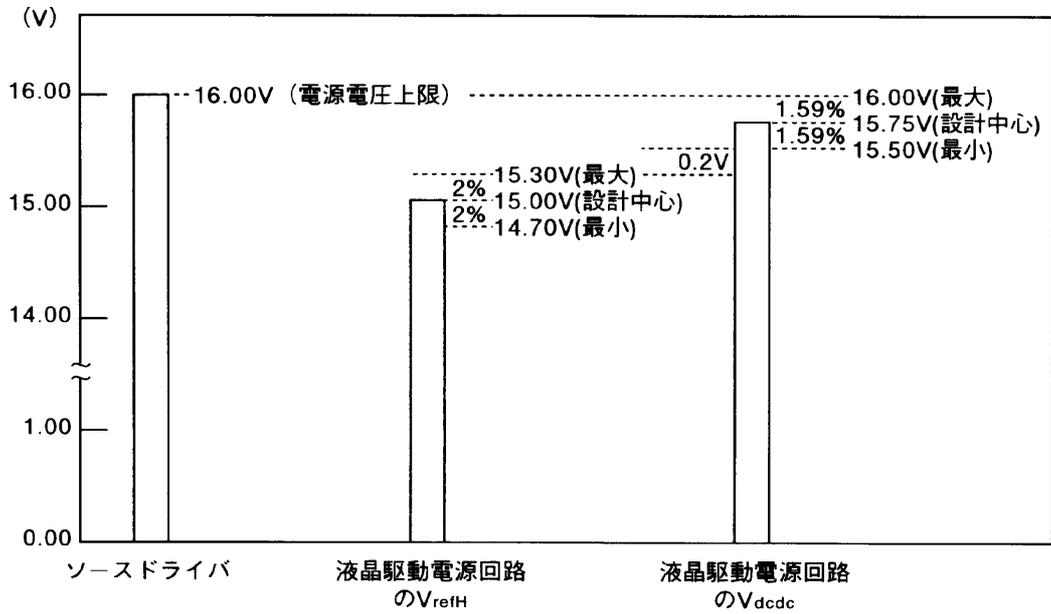
【図4】



【図6】

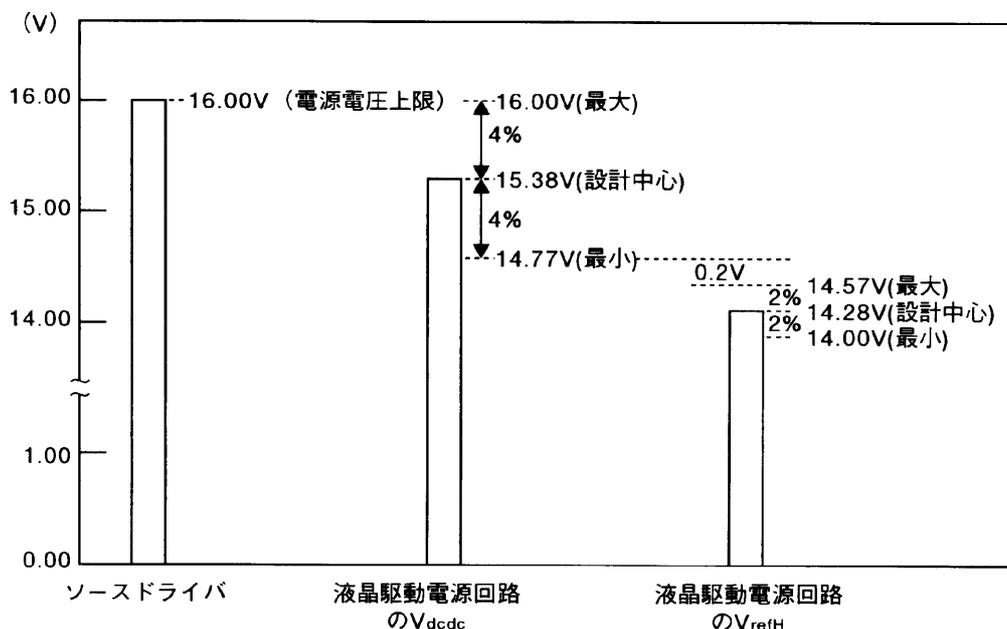


【図7】



液晶駆動電源回路の V_{refH} の設計中心 = 15.00V とした場合

【図8】



液晶駆動電源回路のV_{dcdc}トレランス=4%とした場合

フロントページの続き

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-コ-ド [*] (参考)
G 0 9 G 3/20		G 0 9 G 3/20	6 1 2 E 6 1 2 F
H 0 2 M 3/155		H 0 2 M 3/155	F

(72)発明者 桜井 孝明
 神奈川県大和市下鶴間1623番地14 日本ア
 イ・ビー・エム株式会社 大和事業所内

(72)発明者 軽部 智
 神奈川県大和市下鶴間1623番地14 日本ア
 イ・ビー・エム株式会社 大和事業所内

(72)発明者 渡辺 佳映
 神奈川県大和市下鶴間1623番地14 日本ア
 イ・ビー・エム株式会社 大和事業所内

F タ-ム (参考) 2H093 NA51 NC05 NC34 ND49
 5C006 AA16 AF83 AF84 BF04 BF14
 BF25 BF43 BF46 FA52

(72)発明者 築 敏之
 神奈川県大和市下鶴間1623番地14 日本ア
 イ・ビー・エム株式会社 大和事業所内

5C080 AA10 BB05 DD22 DD27 EE29
 FF03 JJ02 JJ05
 5H730 AS15 BB14 DD04 DD21 EE18
 FD01 FG05 FV07

(54)【発明の名称】 表示装置に使用されるドライバ回路の駆動電源電圧とそのドライバ回路内で階調電圧生成のために用いられる基準電圧とを生成する駆動電源回路、それら駆動電源電圧と基準電圧を生成するドライバ回路用電圧生成方法およびその駆動電源回路を備えた表示装置

专利名称(译)	用于产生用于显示装置的驱动电路的驱动电源电压的驱动电源电路和用于在驱动电路中产生灰度电压的参考电压，用于产生驱动电路的驱动电压的驱动电源电路和驱动电路电压产生方法和具有驱动电源电路的显示装置		
公开(公告)号	JP2002351417A	公开(公告)日	2002-12-06
申请号	JP2001156177	申请日	2001-05-24
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
[标]发明人	桜井孝明 渡辺佳映 築敏之 軽部智		
发明人	桜井 孝明 渡辺 佳映 築 敏之 軽部 智		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H02M3/155		
CPC分类号	G09G3/3696 G09G2330/02		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.575 G09G3/20.611.F G09G3/20.612.D G09G3/20.612.E G09G3/20.612.F H02M3/155.F		
F-TERM分类号	2H093/NA51 2H093/NC05 2H093/NC34 2H093/ND49 5C006/AA16 5C006/AF83 5C006/AF84 5C006/BF04 5C006/BF14 5C006/BF25 5C006/BF43 5C006/BF46 5C006/FA52 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD27 5C080/EE29 5C080/FF03 5C080/JJ02 5C080/JJ05 5H730/AS15 5H730/BB14 5H730/DD04 5H730/DD21 5H730/EE18 5H730/FD01 5H730/FG05 5H730/FV07 2H193/ZA04 2H193/ZD21		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶驱动电源电路，其通过使用低精度基准电压产生电路来高精度地产生提供给驱动器电路的驱动电源电压。DC / DC转换器，其从驱动电源电路11的电源电压V抄送产生基于振荡信号V出的大小的电压，并将所产生的电压作为驱动电源电压V 直流电输出。参照图34，稳定电源电路60产生用于在驱动器电路中产生灰度电压的最高基准电位V 刷新，以及驱动电源电压V 直流电和最高基准电位V 刷新。比较器46，其计算差并且将计算出的差作为差电压输出；内部参考电压产生器42，其产生预定大小的内部参考电压V 参考；以及产生的内部参考电压V（驱动电源电路11包括：误差放大部分44，其计算由参考确定的基准电压和差电压之间的差；以及PWM转换部分32，其根据差输出振荡信号V 出。要做。

に用いられる基準電圧とを生成する駆動電源回路。それら駆動電源電圧と基準電圧を生成するドライバ回路用電圧

(57)【要約】

【課題】 ドライバ回路に供給する駆動電源電圧を、低精度な基準電圧生成回路を用いて高精度に生成する液晶駆動電源回路を提供すること。

【解決手段】 発振信号V_{OUT}に基づく大きさの電圧を駆動電源回路11の電源電圧V_{CC}から生成し、生成した電圧を駆動電源電圧V_{LED}として出力するDC/DCコンバータ34と、ドライバ回路内で階調電圧生成のために用いる最高位基準電圧V_{REFH}を生成する安定化電源回路60と、駆動電源電圧V_{LED}と最高位基準電圧V_{REFH}の差分を演算し、演算した差分を差電圧として出力する比較器46と、所定の大きさの内部基準電圧V_{REF}を生成する内部基準電圧発生部42と、生成された内部基準電圧V_{REF}によって定まる参考電圧と上記差電圧との差分を演算する誤差増幅部44と、その差分に応じた発振信号V_{OUT}を出力するPWM変換部32とを備えて駆動電源回路11を構成する。

