

(19)日本国特許庁(J P)

(12) 公開特許公報(A) (11)特許出願公開番号

特開2002 - 196715

(P2002 - 196715A)

(43)公開日 平成14年7月12日(2002.7.12)

(51) Int. Cl <sup>7</sup>	識別記号	F I	テ-マ-ト-ド* (参考)
G 0 9 G 3/20	641	G 0 9 G 3/20	641 F 2 H 0 9 3
	611		611 G 5 C 0 0 6
	622		611 E 5 C 0 8 0
	623		622 Q
			623 U

審査請求 未請求 請求項の数 11 O L (全 22数) 最終頁に続く

(21)出願番号 特願2000 - 397707(P2000 - 397707)

(22)出願日 平成12年12月27日(2000.12.27)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 柘植 仁志

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(72)発明者 高原 博司

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

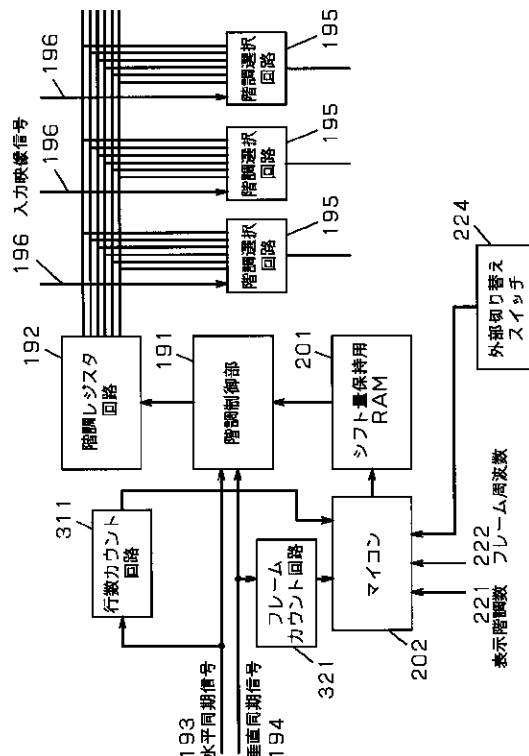
最終頁に続く

(54)【発明の名称】 マトリクス型表示装置とその駆動方法及び携帯情報端末と液晶テレビ

(57)【要約】

【課題】 複数ライン選択を行う表示装置において、F R Cによる階調表示時にフレーム周波数を上げずにフリッカの発生を防止する。

【解決手段】 階調データを出力する階調レジスタを水平及び垂直同期信号193、194によりシフトさせる階調制御部191とシフト量保持用RAM201を用い、マイコン202によりシフト量保持用RAM201の値を適宜変化させ、同一フレーム面内および、フレーム間でオンオフパターンをランダムに分散させることによりフリッカの発生を防止することができる。



## 【特許請求の範囲】

【請求項1】 同時に複数行（N行）のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、

階調レジスタ回路と、

前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、

N行の組のうちの偶数行および奇数行のうち少なくとも一方でありかつ2種類のシフト量を保持するRAMと、

N行の組みごとにシフトするRAMと、

各セグメントごとに設けられた階調選択回路を具備し、前記階調レジスタ出力が順次前記階調選択回路に接続され、

階調選択回路は同時刻の階調レジスタの出力を用いてN行の階調処理を行うことを特徴とするマトリクス型表示装置。

【請求項2】 同時に4行のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、

階調レジスタ回路と、

前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、

4行の組のうちの第1行目と第2行目のシフト量および第3行目と第4行目のシフト量うちの少なくとも一方のシフト量を保持するRAMと、

4行の組みごとにシフトするRAMと、

各セグメントごとに設けられた階調選択回路を具備し、前記階調レジスタ出力が順次前記階調選択回路に接続されることを特徴とするマトリクス型表示装置。

【請求項3】 同時に4行のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、

階調レジスタ回路と、

前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、

4行の組のうちの第1行目と第4行目のシフト量および第2行目と第3行目のシフト量うちの少なくとも一方のシフト量を保持するRAMと、

4行の組みごとにシフトするRAMと、

各セグメントごとに設けられた階調選択回路を具備し、前記階調レジスタ出力が順次前記階調選択回路に接続されることを特徴とするマトリクス型表示装置。

【請求項4】 同時に複数行（N行）のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、

階調レジスタ回路と、

前記階調レジスタ回路の階調レジスタを水平同期信号も

しくは垂直同期信号によってシフト処理する階調制御部と、

N行の組のうちの偶数行および奇数行のうち少なくとも一方でありかつ2種類のシフト量を保持するRAMと、

N行の組みごとにシフトするRAMと、

各セグメントごとに設けられた階調選択回路と、

階調比較テーブルを具備し、

前記階調レジスタ出力が順次前記階調選択回路に接続され、

階調選択回路は同時刻の階調レジスタの出力を用い、かつ階調比較テーブルによってN行の階調処理を行うことを特徴とするマトリクス型表示装置。

【請求項5】 同時に複数行（N行）のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置の駆動方法にあって、

階調ごとに設けられた階調レジスタを水平同期信号もしくは垂直同期信号によってフレームシフトまたはラインシフト処理を行い、

各セグメントごとに設けられた階調選択回路で、同時刻の階調レジスタの出力を用いてN行の階調処理を行い、フレームごとにラインシフト量を変化させることを特徴とするマトリクス型表示装置の駆動方法。

【請求項6】 同時に複数行（N行）のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置の駆動方法にあって、

階調ごとに設けられた階調レジスタを水平同期信号もしくは垂直同期信号によってフレームシフトまたはラインシフト処理を行い、

各セグメントごとに設けられた階調選択回路で、同時刻の階調レジスタの出力を用いてN行の階調処理を行い、フレームレートコントロールごとにラインシフト量を変化させ、

かつN行の組の中でシフトさせる行が少なくとも1行変化させたことを特徴とするマトリクス型表示装置の駆動方法。

【請求項7】 請求項1から4のいずれかに記載の表示装置と、

復調回路と、

キー入力回路とを具備する携帯情報装置。

【請求項8】 請求項1から4のいずれかに記載の表示装置と、

映像信号処理回路と、

電源周波数によりシフトデータを変化させる切り替え手段を具備することを特徴とする液晶テレビ。

【請求項9】 同時に複数行（N行）のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、

Mビットの階調レジスタ回路と、

前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部

と、  
N行の組のうちの偶数行および奇数行のうち少なくとも一方のシフト量を保持するRAMと、  
N行の組みごとにシフトするRAMと、  
各セグメントごとに設けられた階調選択回路を具備し、  
第1番目から第M番目の前記階調選択回路は、前記Mビット階調レジスタ出力の下位ビットから上位ビットに順次接続される場合と、前記Mビット階調レジスタ出力の上位ビットから下位ビットに順次接続される場合が交互に行われ、

階調選択回路は同時刻の階調レジスタの出力を用いてN行の階調処理を行うことを特徴とするマトリクス型表示装置(図29)。

【請求項10】 同時に複数行(N行)のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、  
Mビットの階調レジスタ回路と、  
前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、

N行の組のうちの偶数行および奇数行のうち少なくとも一方のシフト量を保持するRAMと、

N行の組みごとにシフトするRAMと、  
各セグメントごとに設けられた階調選択回路を具備し、  
第1番目から第M番目の前記階調選択回路は、前記Mビット階調レジスタ出力の下位ビットから2Xビット(Xは自然数かつ $M \geq 2X$ )を順次接続し、さらに続けて、 $2X - 1$ ビットを順次接続し、

階調選択回路は同時刻の階調レジスタの出力を用いてN行の階調処理を行うことを特徴とするマトリクス型表示装置(図30)。

【請求項11】 同時に複数行(N行)のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、  
Mビットの階調レジスタ回路と、  
前記階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、

N行の組のうちの偶数行および奇数行のうち少なくとも一方のシフト量を保持するRAMと、  
N行の組みごとにシフトするRAMと、  
各セグメントごとに設けられた階調選択回路を具備し、  
前記Mビット階調レジスタ出力は連続するM個の前記階調選択回路と1対1で順次接続し、  
階調選択回路は同時刻の階調レジスタの出力を用いてN行の階調処理を行うことを特徴とするマトリクス型表示装置。

【発明の詳細な説明】  
【0001】  
【発明の属する技術分野】本発明はマトリクス状の画素

構造を有する液晶表示装置などに関する。

【0002】

【従来の技術】階調表示方式のひとつとして複数のフレームを用いて、フレームごとに列電圧を制御することにより階調表現を行うフレームレートコントロール方式(FRC)がある。図17(a)は8階調のうちの1階調目を表現する場合の例であり、オンを1フレーム、オフを6フレーム表示することで表示可能である。しかし、この方法で多階調化するとフリッカが発生するという問題がある。そこで、画素ごとにオンとオフのタイミングをずらし、かつ空間的にもオン画素とオフ画素の比を階調数にあわせることによって、フリッカを押さえる方法がある。これを実現したものととして図17(b)のパターンがある。図17(b)は画素マトリクスの表示状態を示すものであり、それぞれの行をコモンあるいはライン、それぞれの列をセグメントあるいはカラムと呼ぶ。この方法は例えばN階調のうちのM階調目を表現する場合、1行目においては1列目から順にM列までの画素をオン、次の(N-M)列をオフとし、最終列まで

この割合でオンとオフを繰り返す。2行目においてはオンオフ画素を分散させるため1行目のデータのある値Lだけシフトさせて表示させる。以下1行ごとにLずつシフトして表示させる。このときのシフト量Lをラインシフトと定義する。これにより空間的にオンオフを分散配置することが可能である。次に時間的にオンオフを分散させる。1フレーム目の1列目のデータ列に対し、2フレーム目の1列目のデータはラインシフトと同様にある値Fだけシフトして表示させる。この時のシフト量Fをフレームシフトと定義する。3フレーム目以降も同様に前フレームの1列目のデータ列からFだけずらしたパターンを表示させる。各フレームの2列目以降は1フレーム目と同様ラインシフトさせて表示する。図17(b)はラインシフトL(=1)、フレームシフトF(=3)を用いて8階調中の1階調目を表現した例である。なおここでは7行7列で説明しているが、大きな画面ではこの7行7列を縦横に並べ敷き詰めればよい。すべてのフレームでオン画素の割合は等しく、ある画素例えば173の画素を見るとオフ・オフ・オン・オフ・オフ・オフ・オフとなっており、8階調中の1階調を表現している。

【0003】

【発明が解決しようとする課題】FRC(Frame Rate Control)により階調表現を行う場合において、表示階調数が増加するとオンの回数とオフの回数の比が小さくなる階調が発生するためフリッカが発生しやすくなる。フレームレートを増加させて、フリッカを低減させる方法があるが、消費電力が増加する。例えば256色表示では7フレームで階調をあらわすのに対し、4096色表示では15フレーム必要であり、単純にはフリッカレベルを同一にするためには、フレームレートを約2倍にし

【0001】  
【発明の属する技術分野】本発明はマトリクス状の画素

なければならない。一方で、携帯電話をはじめとする移動体端末では電源が限られており、消費電力を低減することが求められている。また、表示装置の狭額縁化、コスト削減の要求からもフリッカ対策の回路はシンプルである必要がある。

【0004】本発明は上記従来の問題点を解決し、FRCにより階調表示を行う場合において、フレームレート、回路規模を増大させずに表示可能な階調数を増加させること、動画表示に適しているといわれている複数ライン同時選択法(MLS: Multi Line Selection Method)の回路構成に適したFRC階調表示方法を提供することを目的とする。

#### 【0005】

【課題を解決するための手段】この目的を達成するために本発明の表示装置は、同時に複数行(N行)のコモン信号線を選択し、フレームレートコントロールにより階調表示を行うマトリクス型表示装置にあって、階調レジスタ回路と、階調レジスタ回路の階調レジスタを水平同期信号もしくは垂直同期信号によってシフト処理する階調制御部と、N行の組のうちの偶数行および奇数行のうち少なくとも一方でありかつ2種類のシフト量を保持するRAMと、N行の組みごとにシフトするRAMと、各セグメントごとに設けられた階調選択回路を具備し、階調レジスタの出力が順次前記階調選択回路に接続され、階調選択回路は同時刻の階調レジスタの出力を用いてN行の階調処理を行うことを特徴とするものである。このように、本発明の表示装置は表示面内でフレームごと、ラインごとに、オンオフパターンを変化させ、オンとオフをなるべくランダムに分散させてフリッカを低減させる構成を有している。

#### 【0006】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら説明する。

【0007】(発明の実施の形態1)図1に本発明の第1の形態における機能ブロック図を示す。本実施形態が対象とする表示装置は、複数のセグメント信号線(カラム)とこれに直交する複数のコモン信号線(ライン)により駆動される単純マトリクス型の液晶表示パネルである。本発明はFRCのデータを出力するための階調レジスタ回路192と階調レジスタを水平同期信号193または垂直同期信号194ごとにシフトさせる階調制御部191および階調レジスタ出力を入力映像信号196により選択する階調選択回路195よりなり、階調選択回路195の出力は図2に示す複数ライン選択法を実現するための機能回路の入力信号S211として供給される。

【0008】複数ライン選択法(Multi-Line-Selection Method: 以下MLSとする)においては、図2に示すように1フレームの表示情報である入力信号行列S211と、直交関数生成部213により生成された直交関

数行列H215を、演算器212により $H \times S$ の行列演算を行い、セグメント信号としてセグメント信号線214に出力する。同時にコモン信号線には、直交関数行列Hの各行の要素に比例した電圧が水平走査期間毎に順次印加され、コモン信号線とセグメント信号の間にかかる電圧により画素のオンオフ表示を行う。

【0009】次に図1の構成においてその動作を簡単に説明する。各入力映像信号196は、対応する各セグメント信号線の画素に表示されるべき映像信号で、一般に多階調信号である。階調レジスタ回路192からは、各階調に対応するオン・オフの時系列パターンをになった階調レジスタ出力が、セグメント信号線ごとに設けられた階調選択回路195に並列に接続されている。図1は8階調の場合を例示しており、階調0、および階調8を除く6つの階調のパターンが6本の階調レジスタ出力として出力されている。階調0、および階調8のパターンは、全時間オフあるいは全時間オンなので各階調選択回路の中で対応できる。6つの階調パターンは、後に述べるように階調制御部191において、水平同期信号193および垂直同期信号194ごとにシフト処理される。階調選択回路195は、入力映像信号196に応じた階調パターンを階調レジスタ出力から選択して二値の表示信号197として出力する。この表示信号197は、図21の入力信号行列S211の要素となる。

【0010】直交関数行列H215の列数はコモン信号線の数と等しく、その要素はコモン信号線を選択時には1もしくは-1の値を持ち、非選択時には0の値を持つ。従ってN行同時選択の場合、直交関数215は1行にN個の1もしくは-1を持つため、ある水平走査期間に対応する $H \times S$ の演算には入力信号行列S211の行データは選択されたコモン信号線に対応する少なくともN行分必要となる。そのため入力信号211はコモン信号線の同時選択数N行分、同時刻(少なくとも1水平走査期間内)に演算器212に入力される。従って図1の入力映像信号196も少なくとも1水平走査期間内にN行同時入力される必要がある。そのためには例えば、入力映像信号を担う線を各セグメントあたりN本設けるか、あるいは1本で高速転送するようにしてもよい。N行すべて同じ階調ならば、階調選択回路195は同一階調レジスタ出力を選択する。

【0011】図3は本発明による階調選択回路195の出力を示したものである。

【0012】図3は、パネル全体の画素のオンオフパターンを示した図2の左上の部分(太線で囲んだ部分)について拡大表示したものである。図3で白丸2はオン状態の画素、斜線をひいた丸1がオフ状態の画素である。なおこの図3では4ライン同時選択法を用い、8階調中の1階調目を画面全体に出したものである。4ライン同時選択のため4行ずつ同じオンオフパターンになっており、入力時刻(水平走査期間)が異なる4行ごとの組ご

とにパターンがシフトすることが本発明の第1の形態の特徴である。

【0013】この手法により4ラインごとのシフト量(ラインシフト)、フレームごとのシフト量(フレームシフト)を調整することで8階調表示においてフレームシフトを3もしくは5、ラインシフトを3もしくは5のいずれかに設定すれば、フレーム周波数120Hzでフリッカをなくすることができる。

【0014】MLS駆動法においては、同時選択本数が4の場合、一般に演算の結果は4、2、0、-2、-4の5通りがあり、4は電圧値 $V_2 (= 2 \times V_1)$ 、2は $V_1$ 、0は $V_c$ 、-2は $-V_1$ 、-4は $-V_2$ としてセグメント信号線に印加される。セグメント出力5値のうち $\pm V_2$ が発生すると、画質が悪くなると言われている。例えば $\pm V_2$ 及び $V_c$ のみで画像を表示させると50Hz蛍光灯との干渉によるフリッカを受けやすくなる。本発明における階調表示方法では、直交関数を図15のようにとることにより、全画面が同じ階調であるときには、オンオフデータは4行ともオンもしくは4行ともオフとなるため任意のシフト量に対しても、 $H \times S$ の演算結果は2もしくは-2となる。従って本発明の実施の形態1において、 $\pm V_2$ が発生せず、画質の低下が少ない表示が可能である。さらに $\pm V_2$ が発生しないような回路を付加する必要もなくなり、その分回路規模を小さくできるという特徴を持つ。

【0015】(発明の実施の形態2)図4は本発明の第2の形態における、FRC画像パターンを示す。図3と異なるのはラインシフトを少なくとも2種類もち、ラインシフト(A)3とラインシフト(B)4として、それぞれ異なる値をとれるようにした点であり、4ライン同時選択の場合、4行ごとにシフトさせる値を個別に設定できるようにした点である。

【0016】上記のように構成された場合、ラインシフト3と4の値を異ならせることにより、図3でオン画素2が斜めに規則的に並んでいたのを、ある程度ランダムにすることができる。この場合でも4ラインは同じオンオフデータをとるので、 $V_2$ の発生もない。ラインシフトがA、Bの2種類あるため、2種類のラインシフトの値を保持するレジスタやA、Bいずれを実行するかの判別回路を付与するため若干の回路規模増大につながるが、この操作により8階調表示においてフレーム周波数100Hz程度でフリッカがおさまることがわかった。

【0017】(発明の実施の形態3)図20に本発明の第3の形態による階調処理のブロック図を示す。図1と異なる点はN行の組のうちの偶数行および奇数行のうち少なくとも一方のシフト量を保持するRAMと、ラインシフトならびにフレームシフトのシフト量を保持するRAMからなるシフト量保持用RAM201を持ち、そのRAMを書きかえるためのマイコン202を持つことである。これにより階調制御部191は入力同期信号19

3および194によって、シフト量保持用RAM201の中からいずれかひとつのシフト量データをもらい、このデータに基づいて階調レジスタ回路192中のレジスタをシフトさせる。これにより、N行の組の中でも偶数行と奇数行では異なるレジスタ出力をとることができる。図5は本発明の第3の形態におけるFRC画像パターンを示す。この例でも $N=4$ の4行同時選択法とし、8階調中の1階調目を表示させている。実施の形態1、2では4行ごとにシフトしていたが、この形態では、4行ごとにシフトさせることに加えて、4行のうち偶数行と奇数行でことなるオンオフデータを取っている。図5では奇数ラインに対し偶数ラインをシフトさせており、これを偶数ラインシフト51とする。

【0018】8階調表示においてこの偶数ラインシフト51を1から4のいずれかにし、フレームシフトを3もしくは5、ラインシフトを1、2、5、6のいずれかに設定すればフレーム周波数80Hzにおいてもフリッカは発生しないという効果が得られた。また4階調表示させた場合、偶数ラインシフトを2もしくは3、フレームシフトを1、ラインシフトを1から3のいずれかに設定すればよい。4階調表示は8階調表示のうちの4つをとったものであり、共通に使っている階調が存在するが、階調数によって最適なシフト量が変わることがわかった。そこで、図22のように表示階調数221によりシフト量保持用RAM201の値を変更できるようにし、表示階調数により、最適なシフトをさせるようにした。

【0019】また、フレーム周波数によって、最適なラインシフト、N行ごとの組の中でのシフト量が異なる事がわかった。80Hzの場合と120Hzの場合で比較するとそれぞれ2ないし、3違うことがわかった。そこで階調表示数と同様に、フレーム周波数222が70から110Hzの場合と120から160Hzの場合によってマイコン202により、シフト量保持用RAMの値を変えられるような構成を考えた。

【0020】FRCにより階調表現を行う場合、数フレームでの画素の平均輝度の違いにより階調表現を行っており、液晶表示装置として用いた場合、液晶の応答速度によってフリッカの発生の程度が変化する。特に応答速度が50msから120msの範囲ではオンのフレームとオフのフレームがはっきりし、他の階調との干渉による縦筋が出やすくなる。特に他の階調との干渉は干渉が起きたセグメントライン上の画素すべてに影響を及ぼし、フリッカよりも画質の低下が著しくなる。そこで、図22の階調制御ブロックの外部に切り替えスイッチ224を設け、スイッチにより応答速度が50から120msの場合と、130から300msの場合で異なるシフト量を持つように、マイコン202でシフト量保持用RAM201の値を書きかえるような構成にする。例えばラインシフトの場合、応答速度130から300msの液晶では、1ないしは2が好ましく、50から120

msの液晶では3ないし4が好ましいためである。これにより表示させるパネルの応答速度に応じて、干渉およびフリッカの少ない最適シフト量で表示させることが可能となる。

【0021】他に4行内において、オンオフをずらす方法としては、図6、7、16の方法が考えられる。図6では図5の例とは逆に奇数列の場合にシフト量保持用RAM201の値を書き換えて、奇数列をシフトさせる、奇数ラインシフト61を入れる方法を示し、図7では2、3行をシフトさせる2-3ラインシフト71、図10 10 6では、3、4行をシフトさせる3-4ラインシフト161の例を示している。図7では2、3列ではなく、4列をシフトさせてもよく(1-4ラインシフト)、図16では1、2列をシフトさせても(1-2ラインシフト)同様な効果が得られる。ラインシフト3、フレームシフト4の値によって、フリッカに効果的なシフトの方法が異なる。隣接画素同士が異なるオンオフデータを持つように組み合わせる必要がある。

【0022】これらの方法はいずれも4行のデータの中で、全面に同一階調を表示させた場合、オン対オフの割合が4対0、2対2もしくは0対4となるようなシフトの方法である。この組み合わせの場合、図15の直交関数を用いた場合、MLS演算の結果±V1の電圧のみで走査される。従って、±V2の電位が発生せずに表示が可能であり、かつ低フレーム周波数表示が可能なFRC階調表示方法である。

【0023】(発明の実施の形態4)更にフレーム内でランダム配置するには、図31のようにN行ごとの組の数を検出する回路311を設け、N行ごとの組の数によりシフト量保持用RAM201の値を書き換えることにより、N行ごとの組の中でシフトさせる行のシフト量を変化させる方法がある。例えば図8に示すように4行ごとに偶数ラインシフトの量を変化させる方法がある。図8の例では奇数ブロックではシフト量3、偶数ブロックではシフト量5として、図5と比較してN行内でシフトさせたオンパターンが直線上からやや乱れるようになった。各ブロックで全くことなるシフト量をとることも可能であるが、シフト量を記憶させるレジスタの数が多くなり、回路規模が大きくなる。実用上ではフリッカ低減の効果と回路規模の兼ね合いから、シフト量のパターンとしては2から4つ程度が望ましい。シフト量のパターン1というのは図5に示す発明の形態3であるため除外した。なお、図8では偶数ラインシフトについて説明を行ったが、奇数ラインシフトや1-2、3-4、1-4、2-3ラインシフトでも同様な効果が得られる。

【0024】(発明の実施の形態5)図9は本発明の第5の形態を示す。図22のシフト量保持用RAM201の値をブロックごとにかえることで、ブロックごとに異なるシフトの仕方を入れ、オンオフのパターンをランダム化するものである。図9の例では、4ライン同時選択

法の場合で奇数ブロックでは偶数ラインシフト、偶数ブロックでは2-3ラインシフトを用いている。これにより図5から図8のパターンに比べランダムな配置を可能にしている。なお、例として偶数ラインシフトと2-3ラインシフトを組み合わせた方法を示したが、他の奇数、1-2、3-4、1-4ラインシフトのいずれを組み合わせた場合でも同様な効果が得られる。但し、発明の形態4と同様に組み合わせを増やすことにより回路規模が増大するため、2ないし3種類の組み合わせで実施するのが好ましい。この例では4ライン同時選択の場合について説明を行ったが、一般にNライン同時選択の場合、第1のN行の組と、第1の組の次の組である第2のN行の組において、シフトさせる列を少なくとも1つ異ならせれば同様な効果が得られる。

【0025】(発明の実施の形態6)これまでの発明ではあるフレーム内でオンとオフをランダムに配置しフリッカを低減する方法であった。本発明の第6の形態として、時間軸方向つまりフレームレートコントロールごとにオンオフのパターンをランダムに配置する方法を図10及び図27に示す。7つのフレームを使って階調表現する場合、この間にシフトの方法を変えることは、シフト量によっては液晶にかかる実効値が変化する恐れがある。そこでFRCが完結する7フレームおきにシフトの方法を変化させる。一般にMフレームで階調表現を行う場合、FRCの開始終了を検出するためフレームカウン回路321により、Mフレームごとに図10の形態ではシフトさせる列の変更を指示し、図27の形態ではシフト量保存用RAMの値を変化させれば実現できる。図10では奇数FRCでは偶数行を、偶数FRCでは2および3列をシフトさせている。これにより、FRC間で少なくとも2行のオンオフパターンが変化する。図27ではラインシフト量を変更させるため、4行のデータ全てのオンオフパターンが変化する。また図10および図27の形態を合わせて用いることで、さらにランダムパターンを生成できる。発明の形態1から5においては、あるフレームだけを見るとオンオフパターンがランダムになっているが、フレーム間ではそのパターンがフレームシフトにより画面全体が一定方向にずれるのみであるためオンオフのランダムさが不十分であるとオンオフパターンの流れが波のようになり画面が流れて見える。FRC完結ごとにシフト量を変化させることにより、FRCごとに波の速度を変化させることができ、画面の流れを押さえることにより、フレーム内ではオンオフパターンが十分にランダム配置されてない場合でもフリッカの発生を押さえることが可能となる。

【0026】(発明の実施の形態7)波の速度を変えて、フリッカの発生を押さえる方法としては、FRCごとにフレームシフトの値を変化せればよい。フレームシフトの値の組み合わせ方は任意であるが、好ましい組み合わせとしては、図11に示すようにあるFRC(期間

A)ではフレームシフトの値を1にして、次のFRC(期間B)では6にする。このようにすれば期間Aでは右回りに1、Bでは左回りに1となり、A、Bを交互に組み合わせることで、流れる方向を逆にし、目の錯覚を利用して流れがとまったように見せる。一般的にN階調ではフレームシフトを期間AでMにした場合、期間Bで(N-1-M)とすれば、実現可能である。なおこの例ではA、BはFRC完結ごとに交互に使用したが、数FRCごとの繰り返しにしてもよい。また階調ごとにFRCに要するフレームが異なる場合、その公倍数の値ごとにA、Bを交互にすることにより、階調間での干渉を防ぐためにも有効となる。たとえば8FRCと12FRCを組み合わせると階調表現を行う場合、A、Bは24の倍数であることが望ましく、更に期間Aのフレーム数と期間Bのフレーム数が一致した場合もっとも効果を発揮する。

【0027】また、ラインシフトは期間AでLである場合、期間Bでは(階調数-1-L)とする。

【0028】偶数、奇数ラインシフトとの組み合わせにおいては、期間Aで偶数ラインシフトさせた場合は、期間Bで期間Aと同じシフト量の奇数ラインシフトをさせる。期間AでフレームシフトがMで偶数ラインシフトがLの組み合わせがもっともフリッカが少ない場合、期間Bでフレームシフト(N-1-M)、奇数ラインシフトLの組み合わせにすると、期間Aと期間Bでのフリッカは同一レベルとなることがわかった。(Nは階調数)シフト量を変化させると期間AとBでフリッカの程度が変化するためフリッカを減少させることはできずどちらか悪い組み合わせのものが目立つ。逆に期間Aにおいて奇数ラインシフトで最適化された場合は期間Bで偶数ラインシフトを用いる。シフト量は常にLとしてシフトさせるラインを期間AとBで入れ替える。1-4ラインシフトと2-3ラインシフト、1-2ラインシフトと3-4ラインシフトの関係でも同様である。以上のようなフレームシフト、ラインシフト、偶数ラインシフト、奇数ラインシフト、1-4ラインシフト、2-3ラインシフト、1-2ラインシフト、3-4ラインシフトの関係を使うことで、目の錯覚によりフリッカを消すことができる。図12に8階調(7FRC)、偶数ラインシフト、奇数ラインシフトを使った場合について、シフト量の関係を示した。期間Aの1フレーム目からパターンを右にFずらす、6回ずらしたところでFRCが完結する。そこで折り返し今度は右に(7-F)つまり左にFずつ6回ずらし、FRCを完結させる。期間A、Bとも7フレーム必要であるから期間AからB、BからAへ移る折り返しの時はフレームシフト0である。

【0029】(発明の実施の形態8)発明の形態7においては期間AからB、BからAへ移る際(図12の7及び14)にフレームシフトが0つまり波が止まる状態になり、フリッカが消えにくい要因となっていた。そこで

図13のようにパターンを右にずらす場合と左にずらす場合で初期状態を変える構成にした。A1からA7まででFRCを完結させた後、形態7ではB7からはじめていたのを、例えばB5からはじめてB4、B3、B2、B1、B7、B6とした。これにより図13の7及び14に示すようにAからB、BからAに移る際においてもフレームシフトさせるため、波が止まらずフリッカが見えにくくなる効果が得られる。なお期間Bの開始はB5に限らず、B1からB6のいずれでもよい。(B7の場合は発明の形態7となるので除外)開始位置をずらしただけなので、実効値のずれは生じない。

【0030】(発明の実施の形態9)発明の形態3においては図22のシフト量保持用RAM201は偶数行、奇数行のシフト量の少なくともひとつのみを保持していたため、2つ隣りの画素とはオンオフデータが一致していた。更にランダムにするためにはN行の組で各行が異なるシフト量を取れるようにすればよい。そのためにシフト量保持用RAM201にN行すべて個々にシフト量を保持するRAMをもたせた。これにより、例えば4ライン同時選択法において、1行目から4行目のシフトが個々に設定できるようになり図23のようなオンオフパターンが実現でき、フリッカの低減を図ることができた。

【0031】(発明の実施の形態10)図29は本発明の第10の実施の形態である。従来は階調レジスタ出力291(Mビット)の最下位ビットから最上位ビットを順にセグメント1からMの階調選択部292に接続し、これをセグメント最終列まで繰り返している。本発明では、295に示すように最上位ビットから順に接続するM列のブロックをいれ、最下位ビットから順に接続するM列のブロックと交互に配置するようにした。7階調中1階調目をラインシフト1、フレームシフト1、偶数ラインシフト3として表示させた場合のオンオフパターンを図33に示す。フレームの進行により、従来と同一接続のカラム1からカラム7においては、右にオンパターンが移動し、逆に接続したカラム8からカラム14においては、左にオンパターンが進行する。これにより、従来の配線では右に流れる波が、入れ替えた部分では左に流れるようになる。その結果、同一方向に流れる波の面積が減る分、フリッカが目立ちにくくなる。これによりフレーム周波数は3から5Hz低下させることができる。

【0032】(発明の実施の形態11)フレームシフトのシフト量Fは、Xフレーム(Xは自然数)で階調表現を行う場合、X回フレームシフトさせたときに、1からX列のすべての列を通過していなければならない、この条件を満たさない場合、全画面同一階調表示の時、画素ごとに実効値がずれむらのある表示となる。それゆえ、FはXの約数でないものに限られる。従って、Xが素数の場合は、Fの組み合わせは多くなるが、約数を多く持つ場

合とりうる値は少なくなる。例えば12フレームで階調表現する場合、Fは1、5、7、11の4通りとり得るが、6フレームで階調表現を行おうとすると、Fは1もしくは5の2通りしかとり得ない。そのため、フレームシフトの値によるフリッカの低減を行うことは難しい。5フレーム以下の場合、フレーム数が少ないため、Fのとり得る値が2通りであっても、発明の形態1から9を行うことで、フレーム周波数80Hzでフリッカがなくなった。また、7フレーム以上の場合とり得る値が少なくとも4通り存在する。また、 $F = 1$ もしくは $X - 1$ 以外のFをとることで、少なくとも2画素以上隣に移動するため、目の錯覚により波の移動が遅くなり、目立ちにくくなる効果がある。発明の実施の形態1から9を組み合わせると、同様にフレーム周波数80Hzでフリッカがなくなる。ところが6フレームの場合、Fは1もしくは5のみしかとれず、波の速度を変えることができないため、フレーム数が少ないにも関わらず、フリッカが目立ちやすいことがわかった。フリッカをとめるためには120Hz程度必要となる。これを、他と同じレベルにするためには、フレームシフト量 $F = 1$ もしくは5以外の値をとったかのような、分散のさせ方が必要である。そこでレジスタの出力と階調選択部の接続をつなぎ換えて、実際にはとり得ないフレームシフト量を擬似的に作り出せるようにした。図30に本発明の形態による階調レジスタ291出力と階調選択部292の接続の方法を示す。セグメント1列目から順に階調レジスタ291出力の最下位ビット294から偶数番目のビットを順次接続する。最上位ビットまで接続を終えると続いて下位から奇数番目のビットを順次接続する。このように接続した場合に、フレームシフト $F = 1$ とした場合のオン

オフパターンを図34に示す。従来例では画面全体がフレーム間で常に1ずつシフトしているが、本発明の形態ではシフト量はフレームごとに変化し、順に3、4、3、4、3、1となる上に、N行の組みごと、偶数ラインシフトを用いた場合N行の組のうちの偶数ライン、奇数ラインで先のシフト量の繰り返しの開始位置が異なる。従って、波の速度はフレームごと、画素の位置によって異なり、フリッカが見えにくくなる。これによりフレーム周波数80Hzでもフリッカのない表示が可能になった。発明の形態10、11の他にも、一般にXビットの階調レジスタ出力291と階調選択部292を1対1で接続すれば、FRCによる波の速度がランダムとなりフリッカが低減される。また、この方法を他の階調において適用すると、同様な効果が得られ、フレーム周波数を80Hzから75Hzまで低減されることがわかった。

【0033】(発明の実施の形態12)従来、フレームシフトは各フレーム間ですべて同じ値を持っていたため、一定の速度で画像が流れて見えた。そこで、フレーム間で異なる値を持たせ、画像の流れる速度を可変する

ことで、流れを見えにくくすることを考えた。フレーム間で異なるフレームシフトの値を持たせるため、図28に示すように、階調比較テーブル281を用いることにした。階調比較テーブル281において、ランダムな変数を発生させ、その値をマイコン202によりシフト量保持用RAM201に書き、RAM201によって階調レジスタ回路192のレジスタのシフト処理を行う。階調比較テーブル281で発生する変数は、Yフレーム(Yは2以上の自然数)で階調表現を行う場合、シフトの結果必ず、1フレームからYフレームを1回ずつ通るような組み合わせである必要がある。この結果オンオフパターンは図35のようになり、一定方向に一定速度で画像が流れるのを防ぐことができる。この結果フレーム周波数80Hzにおいてフリッカがない表示が可能になった。

【0034】実施例1から12の組み合わせによっても実施できる。

【0035】また4ライン同時選択の場合について説明したが、一般にNライン同時選択により表示を行う場合はN行の画像データが同時に転送される構成となるため、N行ごとにパターンを変えることで、同様な効果が得られる。図18に8行同時選択下場合のオンオフパターンを示す。実施の形態3から8において、偶数ラインシフト、奇数ラインシフト、1-2、3-4、1-4、2-3ラインシフトはNライン同時選択の場合においては、同時に転送されるNラインのデータの中でN/2ラインをずらすシフトのこととなる。N/2本の組み合わせ方は複数あり、例えば偶数ラインをすべて動かしたなら偶数ラインシフトとなる。4ライン同時選択ではシフトのさせ方は6通りであり、すべて名前をつけたが、Nライン同時選択の場合は組み合わせが多いことからこれらをまとめてN/2ラインシフトとする。方法において変化はないことから一般にNライン同時選択においても同様にフリッカ低減効果が得られる。

【0036】以上の説明においては8階調表示時においてその1階調目の表示方法について説明したが、2階調目~7階調目の場合でも、階調数においても8階調以外でも3~18階調程度好ましくは3から16階調までシフト量を変えることで、同様な効果が得られる。図26に8階調表示以外の例として、13階調表示での5階調目の場合について、シフトさせたオンオフパターンの図を示す。4ライン同時選択の場合において、いくつかの階調での最適なシフト量を図14に示す。

【0037】また、本発明の実施の形態によるフリッカの発生がおさまるフレーム周波数を8階調および16階調の場合について図25に示す。

【0038】図24は実施の形態1から12のうちの少なくとも1つの形態を用いた表示装置244に復調装置、アンテナ243、ボタン242を取り付け、筐体241でもって携帯情報端末にしたものである。

【0039】図19は本発明の表示装置261に映像信号処理回路262と電源周波数により階調シフトデータを変化させる切り替え手段263を具備することを特徴とする液晶テレビである。50Hzと60Hz用の二つの階調シフトデータを用意し、切り替え手段263によって変化させ、外光との干渉によるフリッカを防止する。

#### 【0040】

【発明の効果】以上のように本発明は、N行同時選択法においてFRCにより階調表現を行う場合においてN行の組ごと、フレームごと、N行の組のうちの複数行において、階調レジスタをシフトさせること、シフト量を少なくとも2パターン用意すること、フレームごとにシフト量をランダムに変化させること、フレームごとにシフト量をランダムに変化させることにより、フリッカの少ない階調表示が可能な表示装置を実現できる。

#### 【図面の簡単な説明】

【図1】本発明の第1の形態における表示装置の階調表示部を示した図

【図2】本発明の第1の実施の形態における8階調表示時の1階調目を表示した際のパネル全体の画素のオンオフパターンを示した図

【図3】本発明の第1の実施の形態における8階調表示時の1階調目を表示した際の画素のオンオフパターンを示した図

【図4】本発明の第2の実施の形態における画素のオンオフパターンを示した図

【図5】本発明の第3の実施の形態において偶数ラインをシフトさせたときの画素のオンオフパターンを示した図

【図6】本発明の第3の実施の形態において奇数ラインをシフトさせたときの画素のオンオフパターンを示した図

【図7】本発明の第3の実施の形態において第2及び第4ラインをシフトさせたときの画素のオンオフパターンを示した図

【図8】本発明の第4の形態におけるオンオフパターンを示した図

【図9】本発明の第5の形態であり、N行のブロックごとの中でシフトさせる行をブロックごとに変化させた場合のオンオフパターンを示した図

【図10】本発明の第6の形態であり、FRC完結ごとにシフトさせる行をブロックごとに変化させた場合のオンオフパターンを示した図

【図11】本発明の第7の形態であり、FRC完結ごとにフレームシフト、ラインシフトを逆方向に変化させ、N行のブロックの中でシフトさせる列を入れ替えた場合のオンオフパターンを示した図

【図12】本発明の第7の形態であり、FRC完結ごとにフレームシフト、ラインシフトを逆方向に変化させ、

N行のブロックの中でシフトさせる列を入れ替えた場合の各フレーム間でのシフト量を示した図

【図13】本発明の第8の形態において各フレーム間でのシフト量の与え方を示した図

【図14】本発明の形態において、フリッカが低減する最適なシフト量を示した図

【図15】本発明において4ライン同時選択を行った場合の直交関数を示した図

【図16】本発明の第3の実施の形態において第3及び第4ラインをシフトさせたときの画素のオンオフパターンを示した図

【図17】従来の実施の形態におけるFRC階調表示におけるオンオフパターンを示した図

【図18】8ライン選択駆動法の場合におけるオンオフパターンを示した図

【図19】本発明の表示装置を組み込んだ液晶テレビの図

【図20】本発明の第2から第9の形態における表示装置の階調表示部を示した図

【図21】複数ライン選択法におけるセグメント信号出力を得るための入力信号演算回路を示した図

【図22】本発明の第3の形態において、図20のブロック図から表示階調数、フレーム周波数、パネルの応答速度の違いによりRAMの値を変化させるようにした図

【図23】本発明の第9の形態において、4行の組の中で各行がそれぞれ異なるシフト量を持った場合のオンオフパターンを示した図

【図24】本発明の表示装置を組み込んだ、携帯情報端末の図

【図25】本発明の形態において、フリッカがおさまるフレーム周波数を示した図

【図26】本発明の第1の形態において、13階調中5階調目での実施例を示した図

【図27】本発明の第6の形態において、8階調中1階調目での実施例を示した図

【図28】本発明の第12の形態において、フレームシフトの値をランダムに実施できるようにした図

【図29】本発明の第10の形態において、13階調中5階調目での実施例を示した図

【図30】本発明の第11の形態において、6ビット階調レジスタの場合の階調選択部との配線方法を示した図

【図31】本発明の第4の形態において、N行の組の数をカウントし、N行ごとの組ごとにシフト量を変化させることができるような構成にした図

【図32】本発明の第6の形態において、フレーム数、N行の組の数をカウントし、シフト量をカウンタ値により変化させるようにした回路構成図

【図33】本発明の第10の形態において、図29の回路構成を用いた場合のオンオフパターンを示した図

【図34】本発明の第11の形態において、図30の回

路構成にした場合のオンオフパターンを従来例とともに示した図

【図35】本発明の第12の形態において、図28の回路構成にした場合のオンオフパターンを示した図

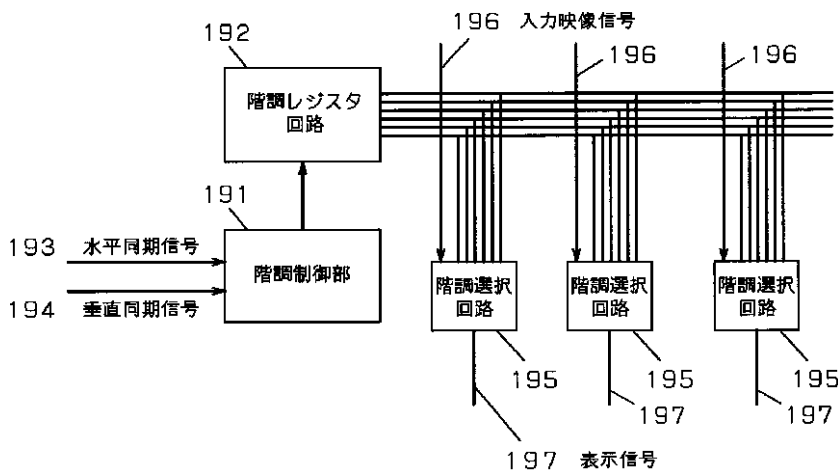
【符号の説明】

- 191 階調制御部
- 192 階調レジスタ回路
- 193 水平同期信号
- 194 垂直同期信号
- 195 階調選択回路

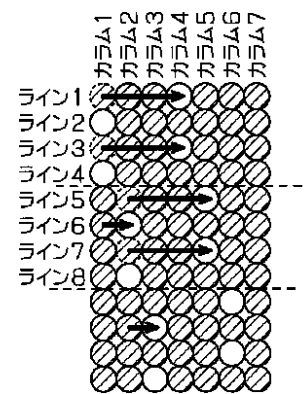
- \*196 入力映像端子
- 197 表示信号
- 201 シフト量保持用RAM
- 202 マイコン
- 221 表示階調数入力
- 222 フレーム周波数入力
- 224 外部切り替えスイッチ
- 311 行数カウント回路
- 312 フレームカウント回路

\*10

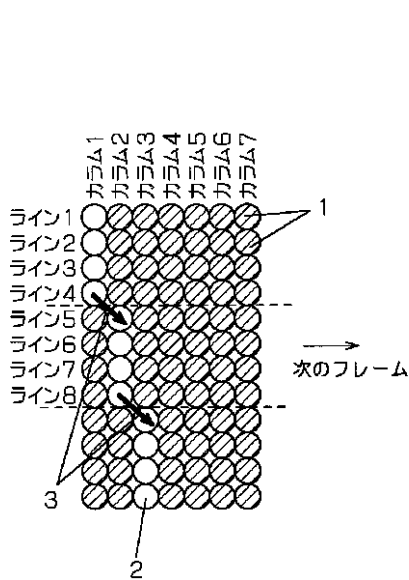
【図1】



【図6】

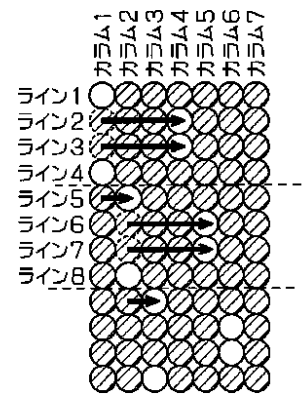


【図3】

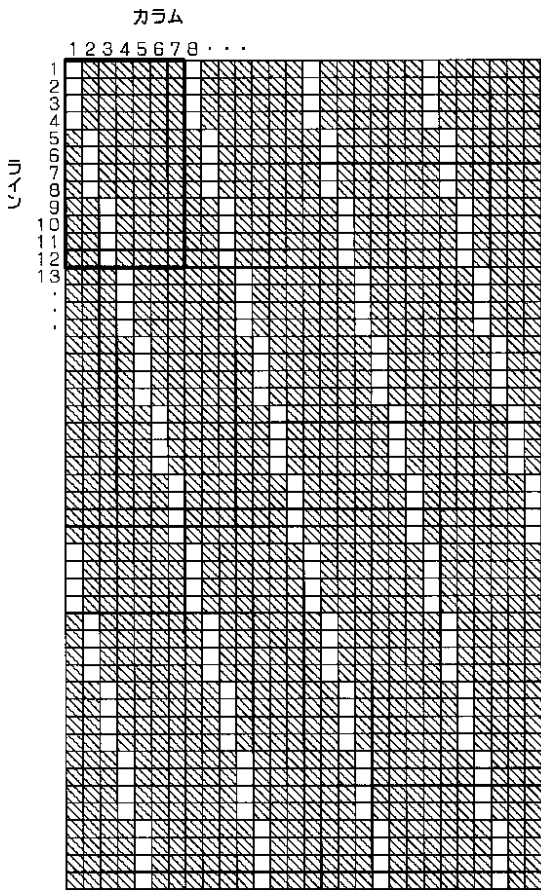


- 1 オフの画素
- 2 オンの画素
- 3 ラインシフト (この場合1)
- 4 フレームシフト (この場合3)

【図7】

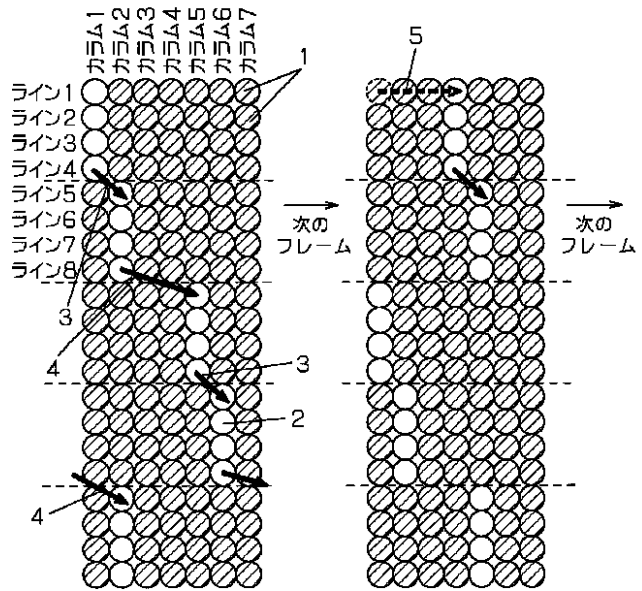


【図2】

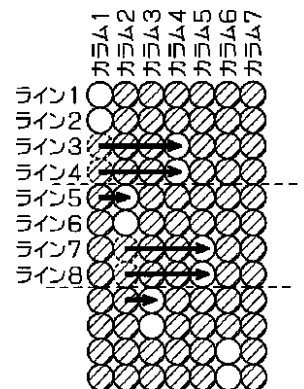


【図4】

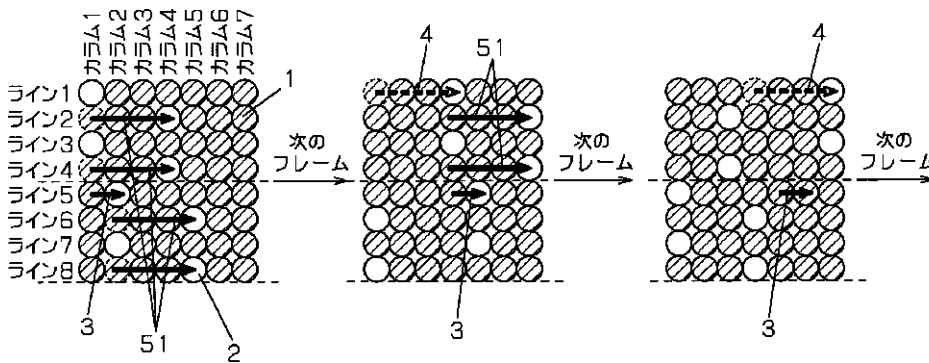
- 1 画素 (オフ)
- 2 画素 (オン)
- 3 ラインシフトA (この例では1)
- 4 ラインシフトB (この例では3)
- 5 フレームシフト (この例では3)



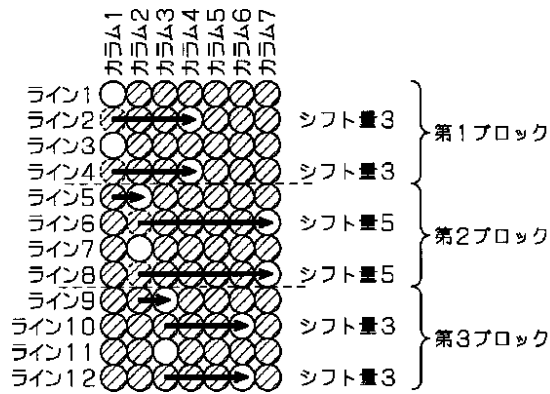
【図16】



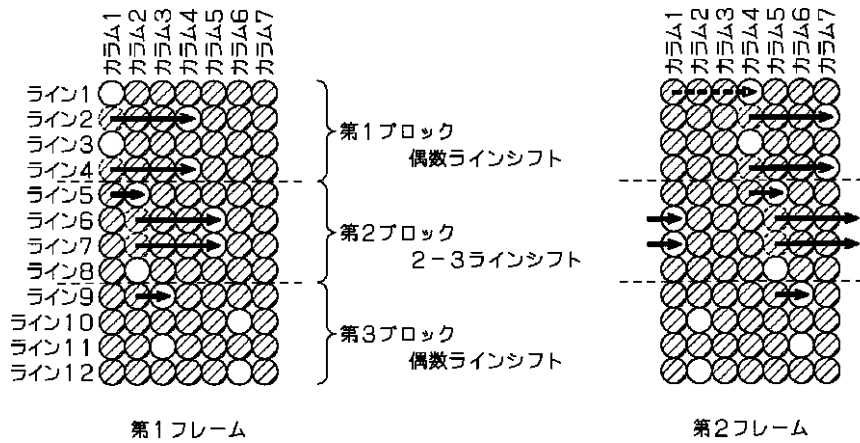
【図5】



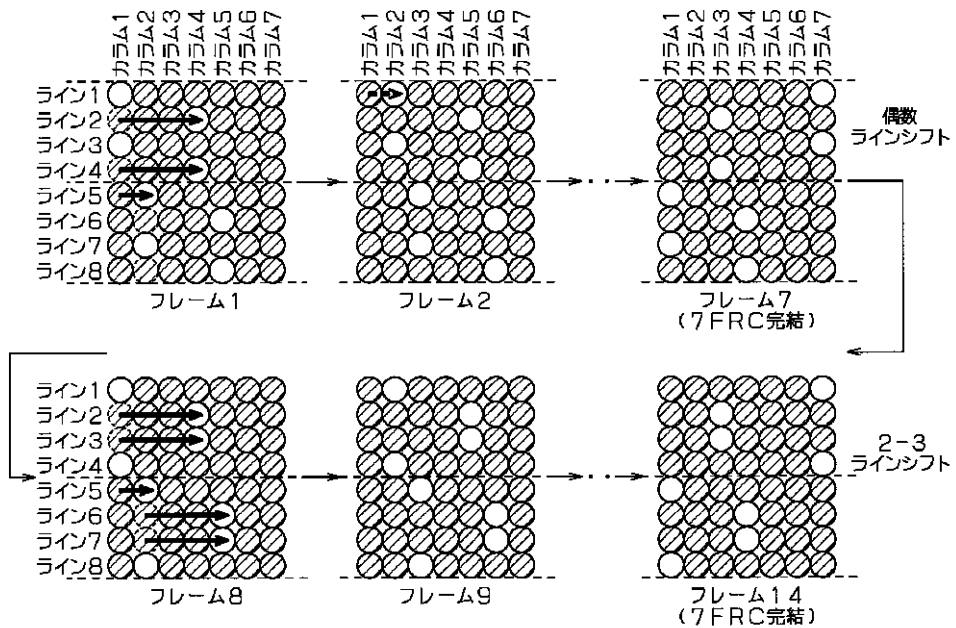
【図8】



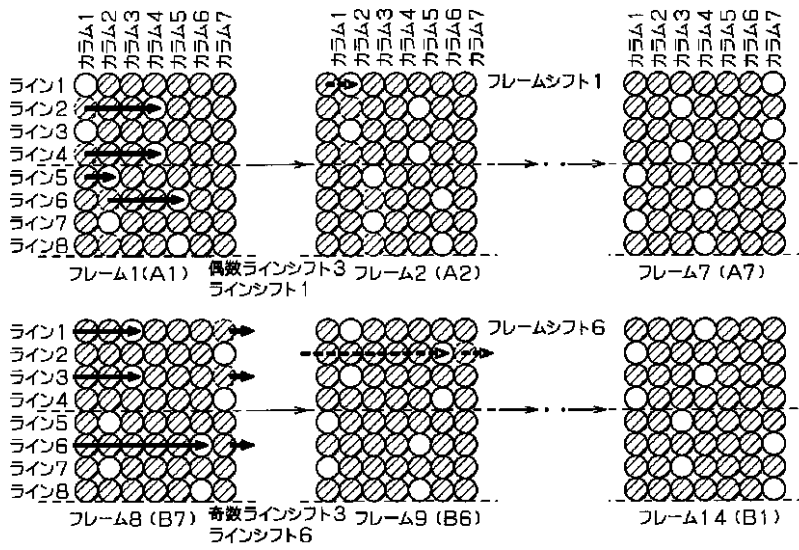
【図9】



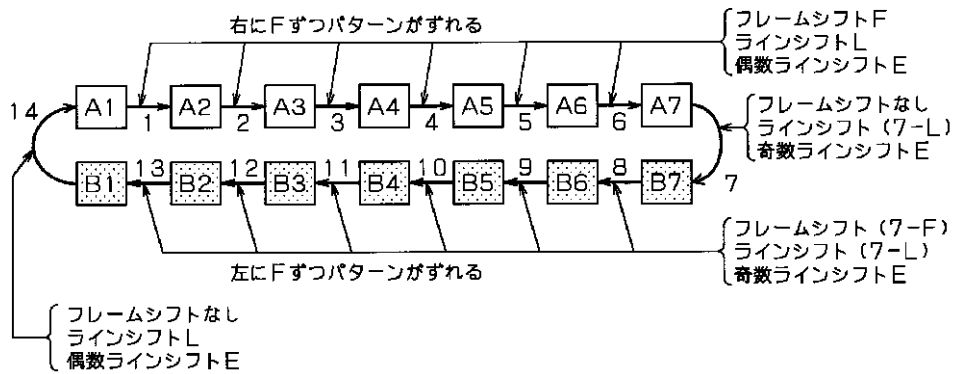
【図10】



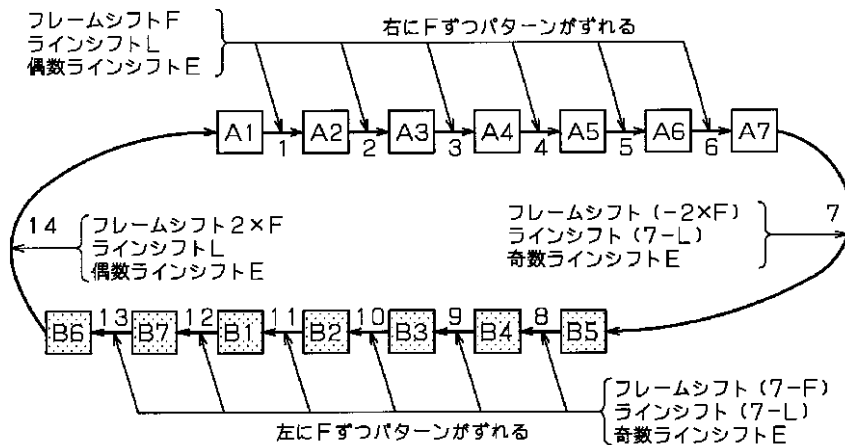
【図11】



【図12】



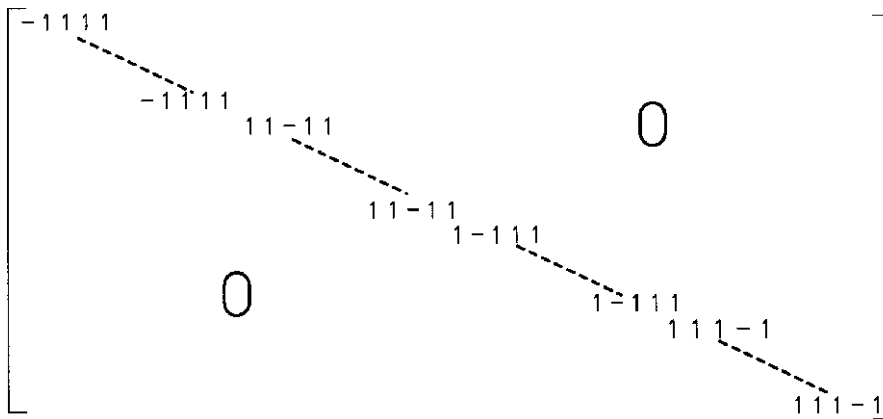
【図13】



【図14】

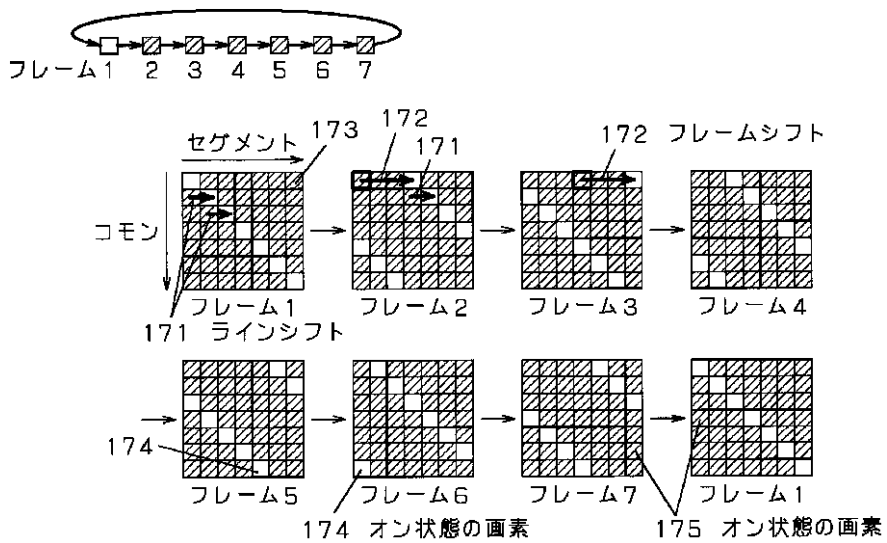
階調	フレームシフト	ラインシフト	偶数ラインシフト
16階調中1階調目	7	2	10
13階調中1階調目	7	1	3
13階調中5階調目	7	2	3
9階調中1階調目	3	1	1
9階調中3階調目	3	1	2
5階調中1階調目	3	1	3
3階調中1階調目	1	1	1

【図15】



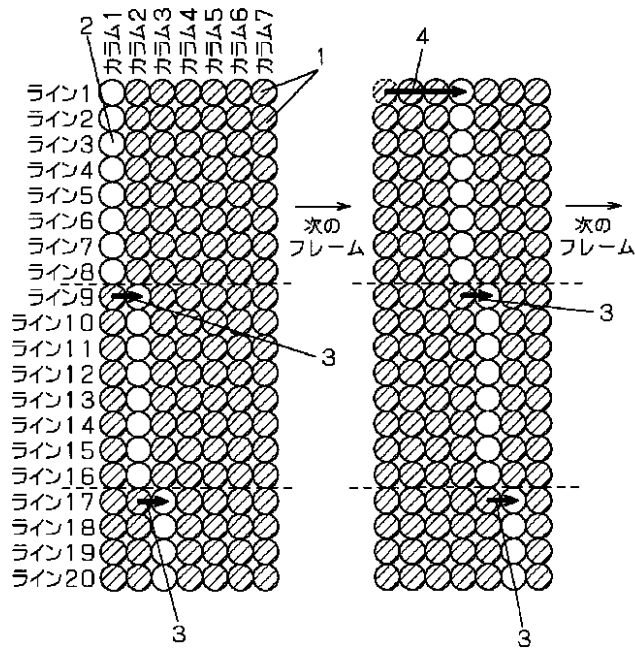
【図17】

8階調時の1階調目表示の場合



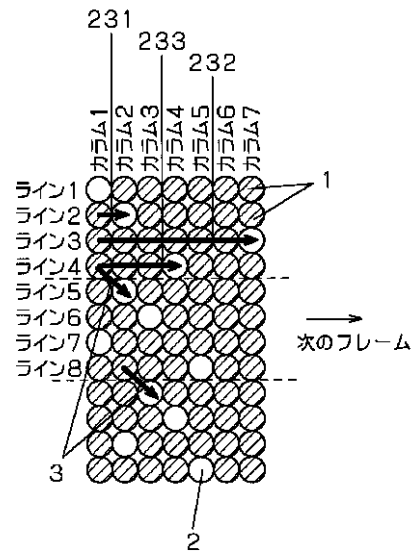
【図18】

- 1 オフの画素
- 2 オンの画素
- 3 ラインシフト (この場合1)
- 4 フレームシフト (この場合3)

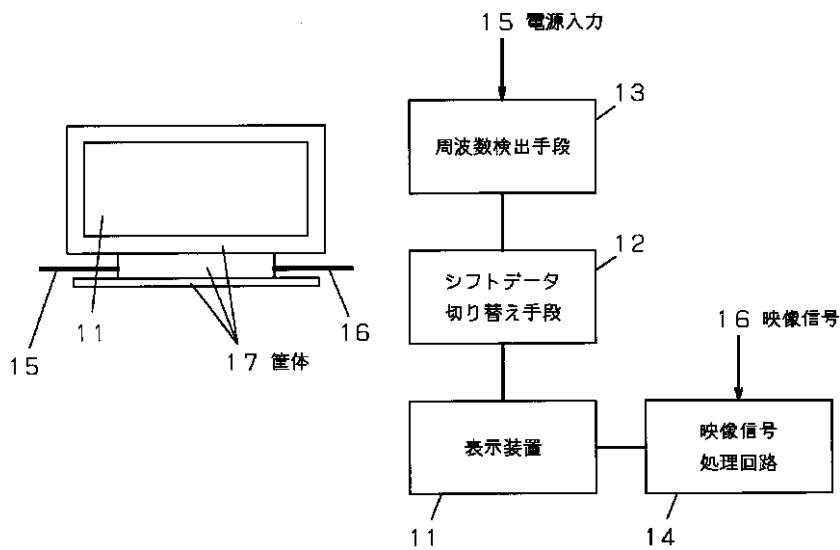


【図23】

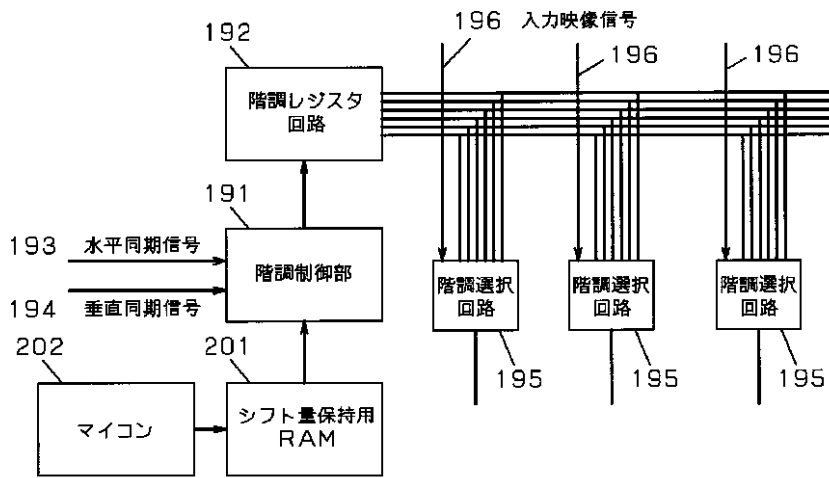
- 231 2行目シフト (この場合1)
- 232 3行目シフト (この場合6)
- 233 4行目シフト (この場合3)



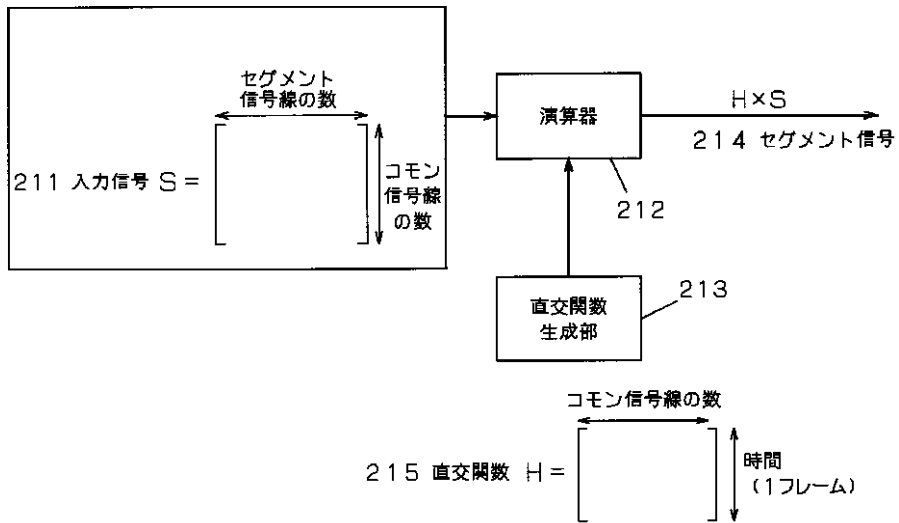
【図19】



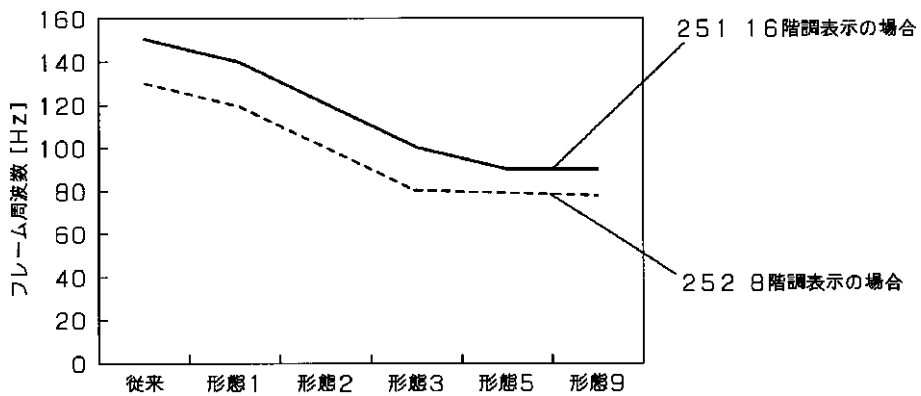
【図20】



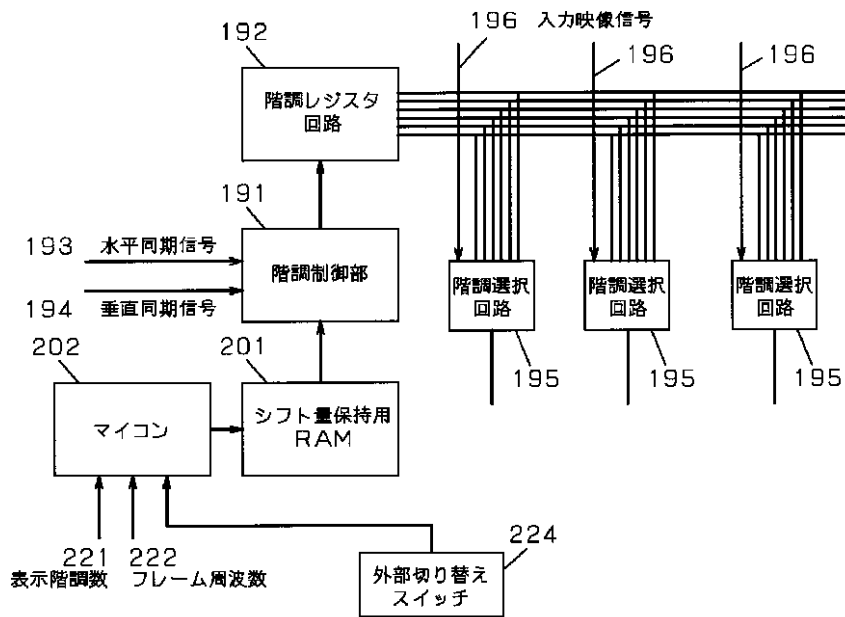
【図21】



【図25】

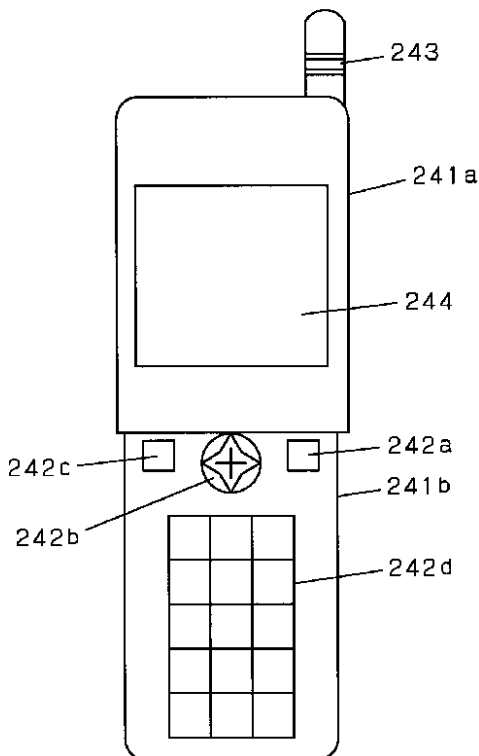


【図22】



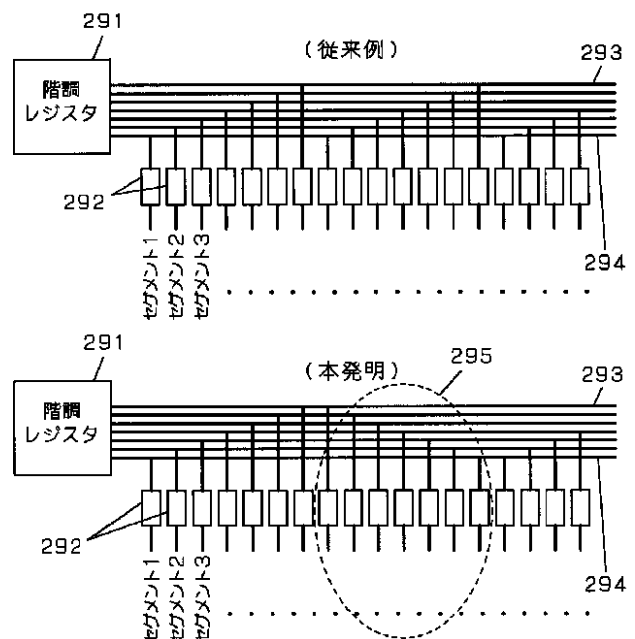
【図24】

- 241 筐体
- 242 ボタン
- 243 アンテナ
- 244 表示装置



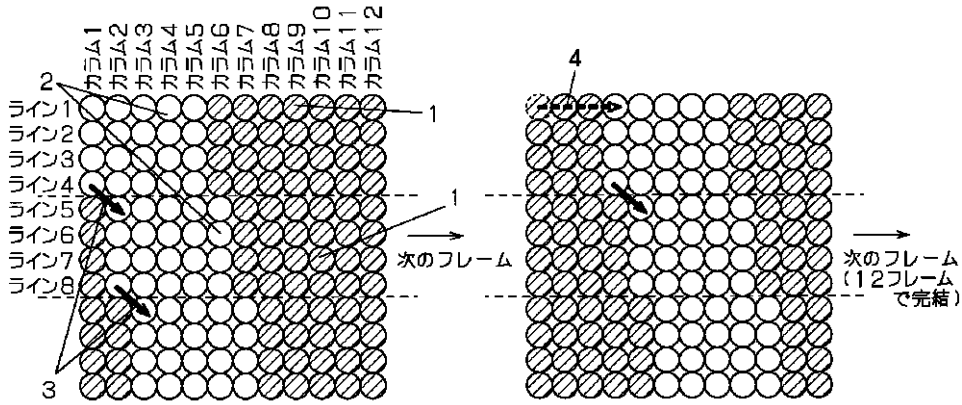
【図29】

- 292 階調選択部
- 293 階調レジスタ最上位ビット信号線
- 294 階調レジスタ最下位ビット信号線

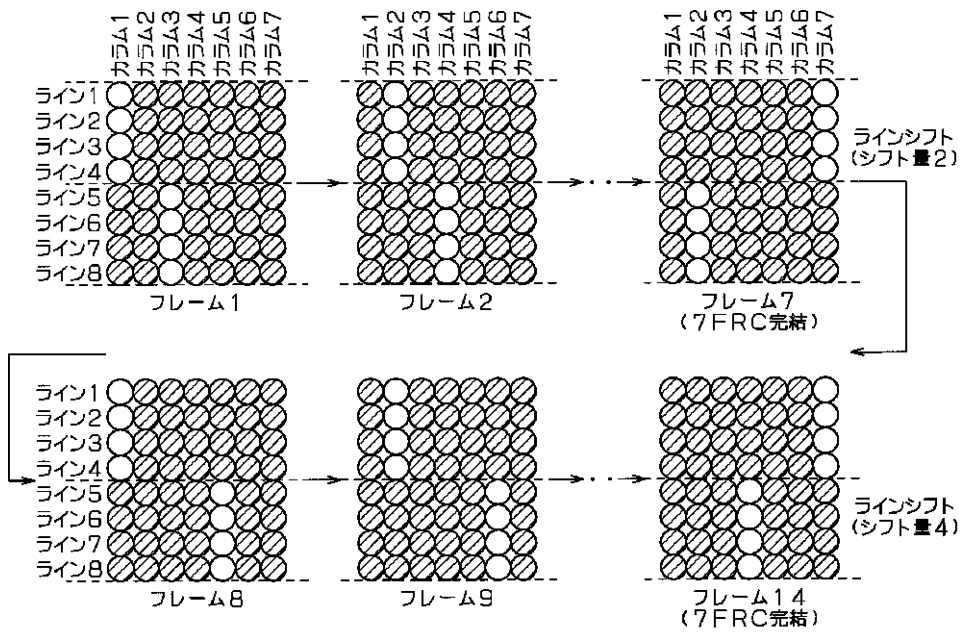


【図26】

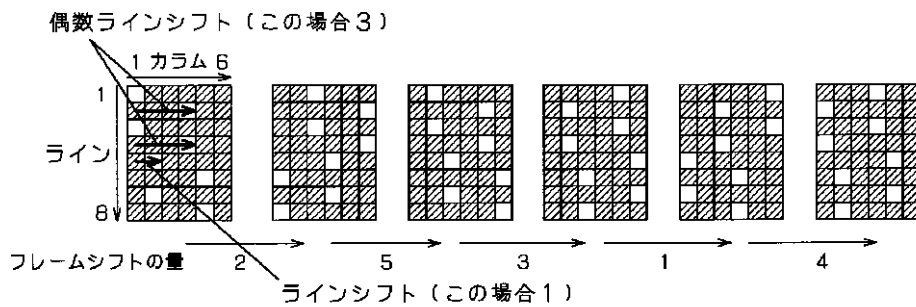
- 3 ラインシフト (この場合1)
- 4 フレームシフト (この場合3)



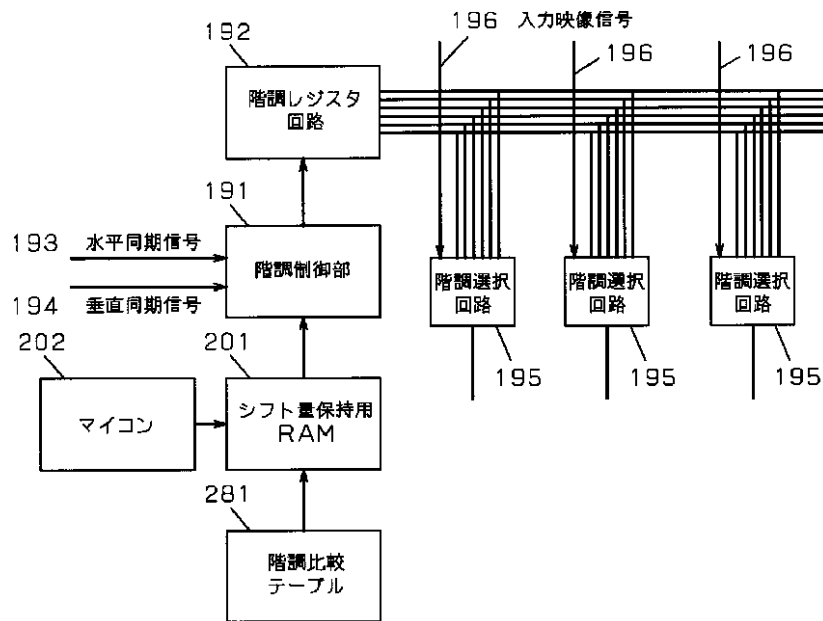
【図27】



【図35】

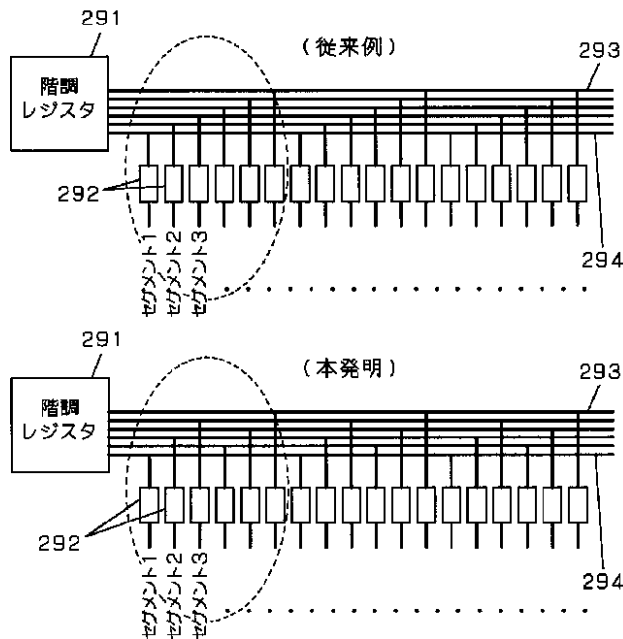


【図28】

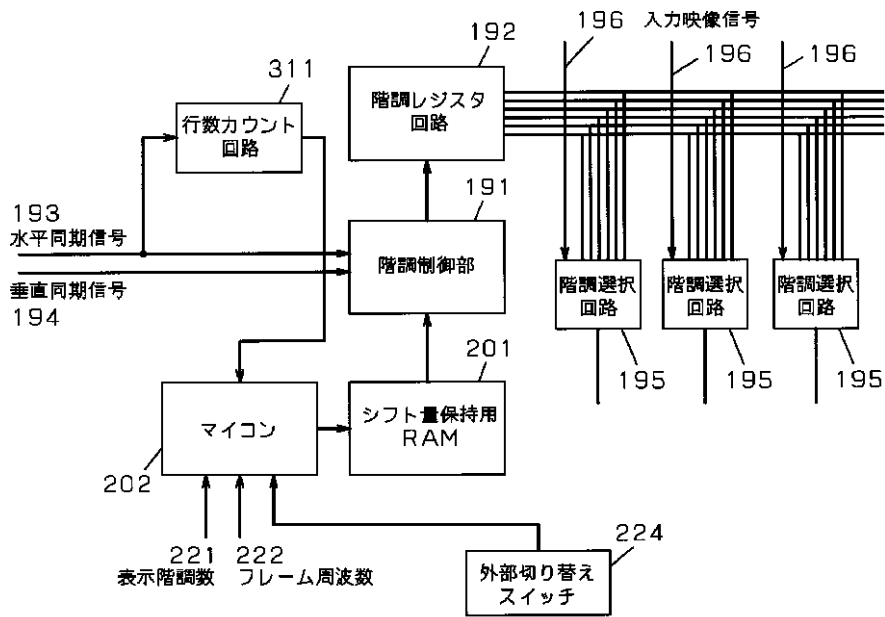


【図30】

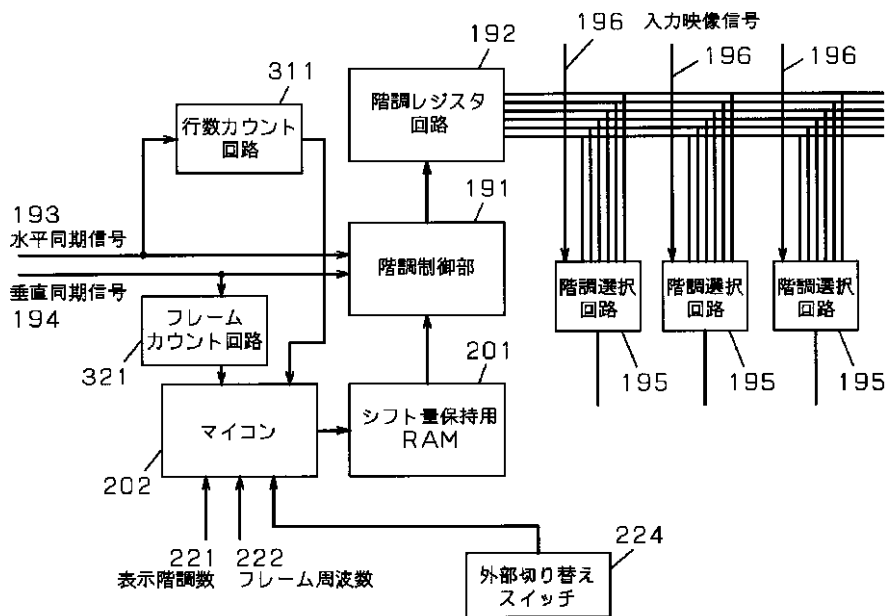
- 292 階調選択部
- 293 階調レジスタ最上位ビット信号線
- 294 階調レジスタ最下位ビット信号線



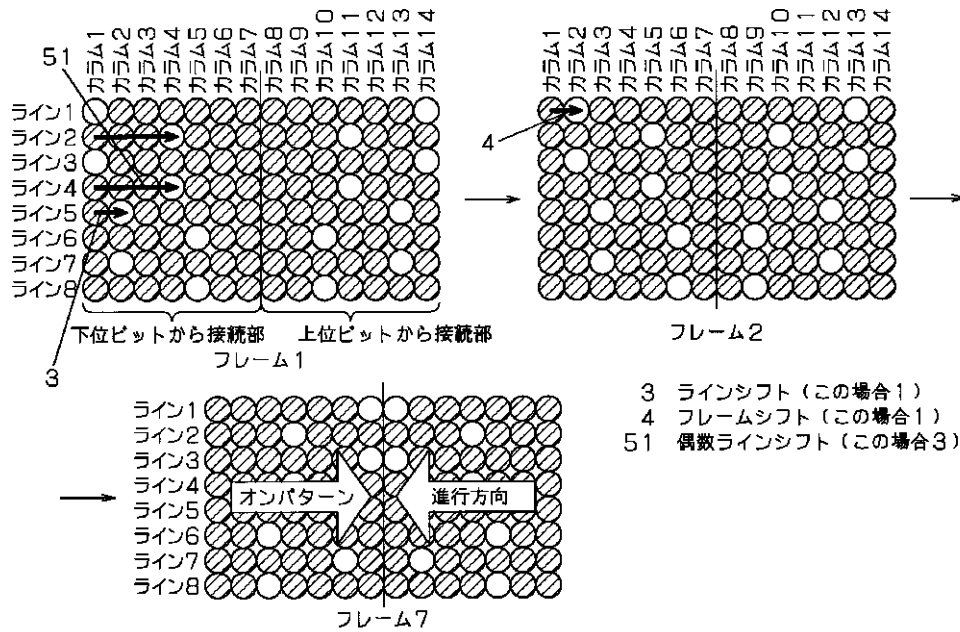
【図31】



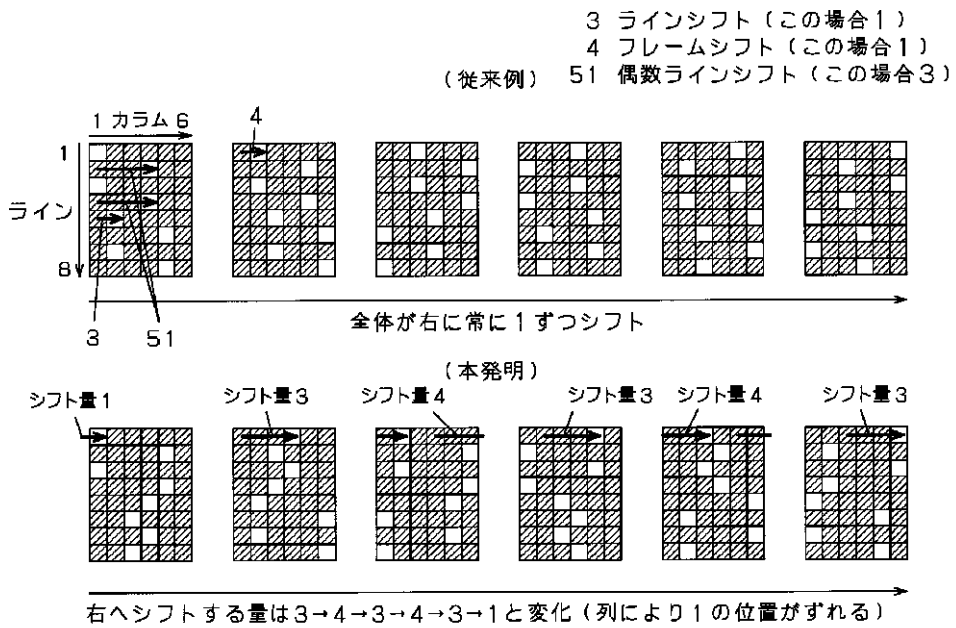
【図32】



【図33】



【図34】



フロントページの続き

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-コード <sup>*</sup> (参考)
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0
	5 7 5		5 7 5
G 0 9 G 3/36		G 0 9 G 3/36	

(72)発明者 山野 敦浩  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 2H093 NA16 NA47 NA55 NC22 NC27  
NC50 ND06 ND10 ND39 ND42  
ND49  
5C006 AA14 AC12 AC23 AF42 AF44  
AF45 AF69 BB11 BC16 BF02  
BF15 EC13 FA23 FA48 FA56  
5C080 AA10 BB05 DD06 DD30 EE29  
FF07 JJ01 JJ02 JJ05 JJ06  
KK07

