

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5219444号
(P5219444)

(45) 発行日 平成25年6月26日 (2013. 6. 26)

(24) 登録日 平成25年3月15日 (2013. 3. 15)

(51) Int. Cl.

F I

G O 2 F 1/1343 (2006. 01)

G O 2 F 1/1343

G O 2 F 1/1368 (2006. 01)

G O 2 F 1/1368

請求項の数 2 (全 7 頁)

(21) 出願番号 特願2007-259509 (P2007-259509)
 (22) 出願日 平成19年10月3日 (2007. 10. 3)
 (65) 公開番号 特開2009-86576 (P2009-86576A)
 (43) 公開日 平成21年4月23日 (2009. 4. 23)
 審査請求日 平成22年8月17日 (2010. 8. 17)

(73) 特許権者 598172398
 株式会社ジャパンディスプレイウエスト
 愛知県知多郡東浦町大字緒川字上舟木50
 番地
 (74) 代理人 100092152
 弁理士 服部 毅巖
 (72) 発明者 山根 真
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 審査官 鈴木 俊光

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

液晶層を挟持した1対の基板の一方の基板の前記液晶層側には、第1電極と、該第1電極上に形成された第1絶縁膜と、該第1絶縁膜上に形成されたスリットを有した第2電極とが備えられており、前記第1電極と前記第2電極との間に生じる電界によって前記液晶層を駆動する表示装置であって、

前記一方の基板と前記第1電極との間に所定の厚みで配置された第2絶縁膜を有し、

前記第2絶縁膜は、該第2絶縁膜の前記一方の基板と反対側に、前記第2電極に対応して帯状に延在する凹部と、前記第2電極のスリットに対応して帯状に延在する凸部と、が形成され、

前記第1電極は、前記第2絶縁膜上の前記凹部及び凸部を各画素内で連続的に覆うように形成されており、前記第2電極のスリットそれぞれに対応する位置に前記凸部に対応して凸部が形成され、前記第2電極のそれぞれに対応する位置に前記凹部に対応して凹部が形成される表示装置。

【請求項 2】

前記第1電極の前記凸部は、頂点が前記第2電極の各スリット部の中央に位置するように形成されている請求項1に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関する。特に透過型表示装置に関するもので、高視野角、高透過率、高速応答性を有する表示装置の電極構造に関する。

【背景技術】

【0002】

近年、狭い視野角特性のTN表示モードの液晶表示素子に代わって、液晶分子を駆動させる電極が全て同一の基板上に形成されるIPS(In-Plane Switching)モードやFFS(Fringe Field Switching)モード等の横電界方式が提案されている。図6は従来のFFSモードの断面図を示している。図6に示す表示装置200は従来のFFSモードの液晶表示素子の例である。アレイ基板上に透明電極(ITO)から成る下電極を形成し、絶縁膜や保護膜を介在させてコンタクトホールから上電極とTFTを構成しているドレイン電極を電気的に接続させた構成を有している。しかし、従来FFSモードは図6に示すように下電極と上電極の電界の距離 d_3 が離れている為、液晶の捻れに限界が生じ、コントラストが低く視野角の狭い基板面に略平行な形態の電界が形成される。これにより、液晶内の液晶分子は、誘電率異方性特性により、電界方向と略平行な方向に配向制御され、その光軸が電界と平行に捻じれる。このため使用する際、いずれの方向からも液晶分子の長軸を見るようになり、表示装置の視野角が改善される。この技術に鑑みて、従来のFFSモードの表示装置より、更に高速応答を可能とする表示装置について、先行文献1が挙げられる。先行文献1では、第1電極と、第2電極のくし歯の断面形状を三角形にする事により、液晶に横電界がかかりやすい構造を有しており、高速応答な液晶表示装置についての技術内容が揭示されている。

10

20

【特許文献1】特開2000-347216 請求項1、請求項3

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかし、透過型表示装置として用いた場合、FFS-LCDは次のような問題が存在する。アレイ基板上に共通電極と画素電極は、絶縁膜及び保護膜(P-SiN膜)を介して配置されている。これらの絶縁性の層を介している事により距離 d_3 が長くなる為、共通電極と画素電極間の電界の強さは距離 d_3 と反比例して弱くなる。距離 d_3 が長くなると、応答速度の遅延、表示不良(ムラ等)が目に見える症状で確認される。

30

【0004】

そこで、先行技術に記載された内容で、高速応答が実現可能な表示装置が提案されたが、画素電極に傾斜をつける事により、パネル内の液晶量が部分毎に異なる為、透過率に差が生じ表示にムラが生じた。また、画素電極に傾斜を設けるために、透明電極(ITO)の膜厚を通常の画素電極より厚く成膜する為、配向膜(ポリイミド等)を成膜する際に膜厚の均一化が図れず、焼き付きが発生すると言う問題が生じた。また、画素電極に傾斜をつける事により電界が共通電極にかかりやすい構造にしているが、前述した構成では電界の距離 d_3 は更に遠くなる為、応答性が悪化し残像が残る等の欠点があった。

【0005】

そこで、本発明は、上記の課題を解決するためになされたものであって、本発明の目的は、透過型液晶表示装置の高視野角、高速応答性を実現することを目的としたものである。

40

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明の表示装置は、液晶層を挟持した1対の基板の一方の基板の前記液晶層側には、第1電極と、該第1電極上に形成された第1絶縁膜と、該第1絶縁膜上に形成されたスリットを有した第2電極とが備えられており、前記第1電極と前記第2電極との間に生じる電界によって前記液晶層を駆動する表示装置であって、前記一方の基板と前記第1電極との間に所定の厚みで配置された第2絶縁膜を有し、前記第2絶縁膜は、該第2絶縁膜の前記一方の基板と反対側に、前記第2電極に対応して帯状に延

50

在する凹部と、前記第２電極のスリットに対応して帯状に延在する凸部と、が形成され、前記第１電極は、前記第２絶縁膜上の前記凹部及び凸部を各画素内で連続的に覆うように形成されており、前記第２電極のスリットそれぞれに対応する位置に前記凸部に対応して凸部が形成され、前記第２電極のそれぞれに対応する位置に前記凹部に対応して凹部が形成される。

【発明を実施するための最良の形態】

【０００７】

[実施例]

以下、本発明の実施例について図面を参照して説明する。

10

【０００８】

図１は、本発明の第１の実施形態に係る表示装置１００の平面図であり、図２は図１のＡ－Ａ部における断面図であり、図３は図１のＢ－Ｂ部及びＣ－Ｃ部の断面図であり、図４は図１のＤ－Ｄ部における断面図である。

【０００９】

図１において、表示装置１００を構成する際に、絶縁性ガラス基板で出来たアレイ基板１０１上に、走査線１０４と、コモン配線１０２が形成され、それらに直交するように信号線１１０がマトリクス状に形成され、画素毎にスイッチング素子（ＴＦＴ）１１２が配置されている。各画素には信号線１１０と平行に延伸したスリットを有した透明電極から成る画素電極１０８が形成されており、画素電極１０８とドレイン電極Ｄはコンタクトホール１１１で電氣的に接続されている。

20

【００１０】

次に図２において、図１における線分の各断面図の説明をする。カラーフィルタ基板１１７及びアレイ基板１０１を組み合わせる構成されるパネル対から構成されており、パネル対には液晶層１１４が介在しておりコンデンサの役割を果たしている。アレイ基板１０１上に有機絶縁体からなる平坦化膜１０５を形成した後、信号線１１０と平行に延伸した方向にフォトリソグラフィにより、複数の凸部１０６ａと凹部１０６ｂ、１０６ｂ'を形成する。

【００１１】

次に図３において、Ｂ－Ｂ部の断面図について説明する。前述した凸部１０６ａ、凹部１０６ｂ、１０６ｂ'の上部にＡ１等の金属層を全面蒸着して、パターニングにより走査線１０４、コモン配線１０２及びゲート電極Ｇを形成する。コモン配線１０２上に、例えばITOから成る共通電極１０３を成膜し、傾斜面１０６を覆うように共通電極１０３を形成する。この時、コモン配線１０２及び共通電極１０３は重なって形成され、電氣的に接続されており同電位とし、走査線１０４上には共通電極１０３は電氣的に接続されていない。コモン配線１０２、共通電極１０３、走査線１０４上にゲート絶縁膜１０７を形成する。

30

【００１２】

次に図４で示すように、ゲート絶縁膜１０７上に真性半導体層（a-Si）１０９を設ける。真性半導体層１０９の上にMo/Al/Moから成る信号線１１０、ソース電極Ｓ及びドレイン電極Ｄを形成し、スイッチング素子（ＴＦＴ）１１２が形成される。スイッチング素子１１２の上に保護膜P-SiNを成膜し、ドレイン電極Ｄと画素電極１０８を電氣的に接続する為のコンタクトホール１１１を設ける。保護膜P-SiNの上にITOから成る画素電極１０８をパターニングする。信号線１１０に沿ってストライプ状に形成されたフリンジ構造の画素電極１０８を、共通電極１０３の凹部１０６ｂ、１０６ｂ'に対応する位置に形成する。補助容量Cs（図示せず）はゲート絶縁膜１０７及び、保護膜P-SiNを介した、共通電極１０３と画素電極１０８がオーバーラップした部分で発生する。

40

【００１３】

凹凸状の平坦化膜１０５を形成する事により、図２に示す共通電極１０３と画素電極１０８の垂直方向の距離d1が近くなる為、垂直方向にかかる電界の強度が強くなる。この構成により、上部の電界の変化を大きくすることができ画素電極１０８上の液晶層１１４

50

を十分に变化させることができるので、高視野角、透過率向上を達成することができる。
また、画素電極 108 を従来の構成と同様に平坦な形状にしている為、配向膜 115 を塗布する際も、膜厚の均一化が図れるため、焼き付き等の不良が改善される。

【0014】

また、平坦化膜 105 の傾斜面 106 の傾斜角度を変える事により、距離 d1、d2 の長さが変化する為、凸部 106a 及び凹部 106b, 106b' の角度が変化する。画素電極 108 に共通電極 103 を近接させる場合には、距離 d1 を小さくする事により電界を強め液晶層 114 を大きく曲げる事が出来る。これにより、高速応答な表示装置を実現する事が可能となる。また、無理なく液晶を駆動させる事ができるので、消費電力が少なくてすむ。

10

【0015】

更に、傾斜面 106 の傾斜角度は対応製品によって距離 d1 を大きくしたり、小さくしたりする事が可能な為、高精細な画素に対応する場合には、距離 d1、d2 を小さくすることにより、例えば画素サイズが縮小化しても従来の平坦な画素電極面積と同等の面積で構成することが可能となり、低消費電力で、高速応答な表示装置を提供する事が可能となる。図 1 において凸部 106a 及び凹部 106b, 106b' を A - A 断面方向に形成する例について説明を行ったが A - A 方向と直角の方向に形成してもよい。

【0016】

また、凸部 106a 及び凹部 106b, 106b' の形成により、水平方向の電界の変化が大きくなり、見る角度に影響されなくなるため、高視野角が実現できる。尚、本実施例において、図 5 の a、b、c に記載されるように、凸部 106a 及び凹部 106b, 106b' の形状は、凸凹状、波状等を有した形状のものも汎用可能である。また、傾斜面を帯びた凹部 106b、106b' の夫々の角度を等しくする若しくは、凹部 106b、106b' の夫々の角度を異ならせて製造することも可能である。

20

【0017】

尚、本発明は、上記実施形態に限定されるものではなく、本発明の趣旨にもとづいて種々の変形をすることが可能であり、それらは本発明の範囲から除外するものではない。

【0018】

図 2 に示す電界の変化で制御可能な液晶であれば更に層厚を薄くして応答性を高速化できる。また下側第 1 基板もガラス基板の他にプラスチック基板等で形成して軽量化してもよい。

30

【0019】

又、本発明はスイッチング素子として TFT タイプのものを説明行なったが MIM (Metal - Intrinsic - Metal) タイプの TFT においても TFT 112 と同様な構造の適用により高透過率、高視野角、高速応答性の効果を得ることができる。

【産業上の利用可能性】

【0020】

本発明によると、凸部及び凹部を有する平坦化膜と、平坦化膜上に形成された共通電極と絶縁膜を介してストライプ構造に形成された画素電極の電界を略ハート状にすることにより画素電極の上部、及び画素電極間上の液晶を全て動かす為、透過率の向上と高視野角の実現ができる。更に、共通電極と画素電極間の距離を短くすることにより液晶層を大きく曲げて高速応答性を実現でき、高精細化にも対応できる。

40

【図面の簡単な説明】

【0021】

【図 1】本発明を実施するための最良の形態 1 に係わる表示装置 100 の平面図。

【図 2】図 1 の A-A 部における断面図。

【図 3】図 1 の B-B 部及び C - C 部の断面図。

【図 4】図 1 の D - D 部の断面図。

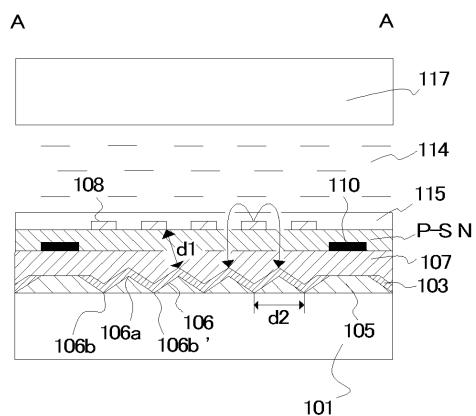
【図 5】平坦化膜のその他の実施例の形状の断面図。

【図 6】従来例の平面図。100：表示装置、101：アレイ基板、102：コモン配線

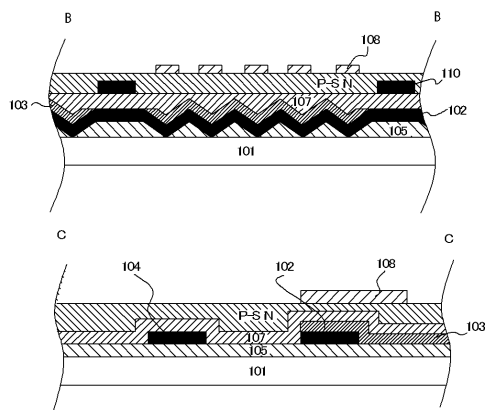
50

、１０３：共通電極、１０４：走査線、１０５：平坦化膜、１０６：傾斜面、１０６ａ：凸部、１０６ｂ、１０６ｂ'：凹部、１０７：ゲート絶縁膜、１０８：画素電極、１０９：真性半導体層、１１０：信号線、１１１：コンタクトホール、１１２：薄膜トランジスタ（ＴＦＴ）、１１４：液晶層、１１５：配向膜、１１７：カラーフィルタ基板、Ｇ：ゲート電極、Ｓ：ソース電極、Ｄ：ドレイン電極

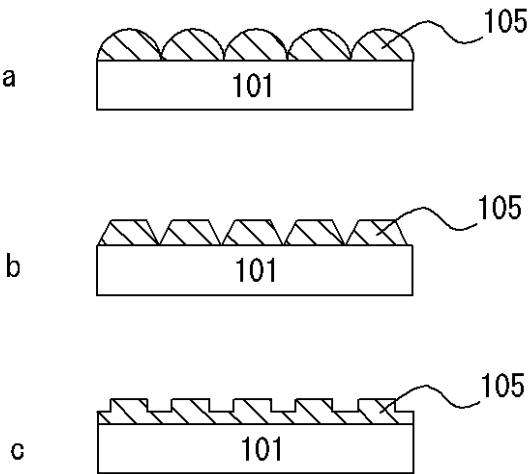
【圖 2】



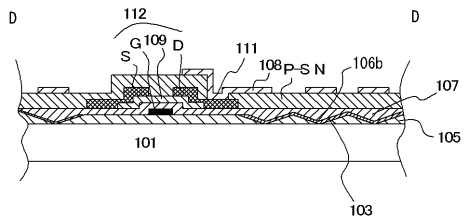
【図 3】



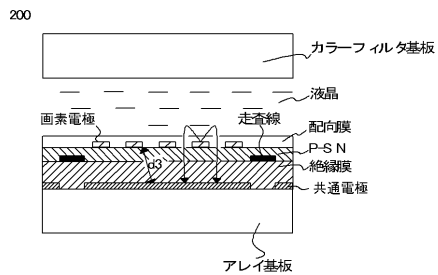
【図 5】



【図 4】



【図 6】



フロントページの続き

(56)参考文献 特開2007-240911(JP,A)
特開2007-140492(JP,A)
特開平08-286211(JP,A)
特開2005-055863(JP,A)
特開2007-133294(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343 - 1/1368

专利名称(译)	表示装置		
公开(公告)号	JP5219444B2	公开(公告)日	2013-06-26
申请号	JP2007259509	申请日	2007-10-03
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	有限公司日本西显示器		
[标]发明人	山根真		
发明人	山根 真		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA24 2H092/JB14 2H092/JB58 2H092/MA13 2H092/MA17 2H092/NA01 2H092/NA05 2H092/PA08 2H092/PA12 2H092/QA06 2H192/AA24 2H192/BB13 2H192/BB42 2H192/BC31 2H192/CB05 2H192/CB35 2H192/CC72 2H192/DA32 2H192/EA68		
审查员(译)	铃木俊光		
其他公开文献	JP2009086576A		
外部链接	Espacenet		

摘要(译)

要解决的问题：改善数值孔径和透射率，并在液晶显示装置中实现高可见度角和高响应性。解决方案：液晶显示装置包括阵列基板，在阵列基板上，薄膜晶体管设置在信号线和像矩阵和滤色器基板一样排列的扫描线之间的相应交叉部分上，在阵列上形成的平坦薄膜上具有凸起和凹陷可以提供具有高可见角和高精度的基板侧。由于形成凸起和凹陷，所以在第一电极和第二电极之间施加的电场更加强化并且液晶的取向得到改善，从而可以实现具有高精度和清晰显示的液晶显示装置。Ž

