

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2009-204635

(P2009-204635A)

(43) 公開日 平成21年9月10日 (2009.9.10)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 611A	2H193
G02F 1/133 (2006.01)	G09G 3/20 631H	5C006
	G09G 3/20 621B	5C080
	G09G 3/20 622E	
審査請求 未請求 請求項の数 4 O L (全 9 頁) 最終頁に続く		

(21) 出願番号 特願2008-43793 (P2008-43793)
 (22) 出願日 平成20年2月26日 (2008.2.26)

(71) 出願人 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100075959
 弁理士 小林 保
 (72) 発明者 安田 好三
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 松本 克巳
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 Fターム (参考) 2H093 NA11 NA16 NA33 NA34 NB07
 NC29 NC34 NC40 NC49 ND35
 ND39 NE10
 2H193 ZA04 ZC15 ZC20 ZP20
 最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 消費電力の低減を図った表示装置の提供。

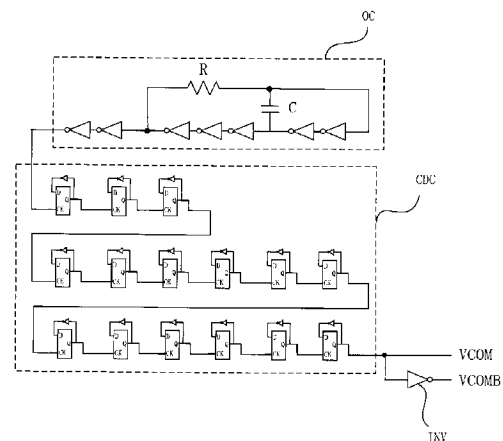
【解決手段】 液晶を間にして画素電極および対向電極を備える各画素に、

該画素電極に書き込まれる映像データを記憶させるメモリ部と、

前記対向電極に第1映像電圧を印加し、前記メモリ部に記憶された映像データに応じて、画素電極に前記第1映像電圧または前記第1映像電圧を反転させた第2映像電圧を選択して印加するスイッチ部を備え、

前記第1映像電圧の大きさおよび第2映像電圧の大きさを所定の周期で入れ替えるように駆動させる液晶反転交流周期を、前記画素電極への映像データ書き換え周期よりも長く設定している。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

液晶を間にして画素電極および対向電極を備える各画素に、
該画素電極に書き込まれる映像データを記憶させるメモリ部と、

前記対向電極に第 1 映像電圧を印加し、前記メモリ部に記憶された映像データに応じて、
画素電極に前記第 1 映像電圧または前記第 1 映像電圧を反転させた第 2 映像電圧を選択
して印加するスイッチ部を備え、

前記第 1 映像電圧の大きさおよび第 2 映像電圧の大きさを所定の周期で入れ替えるよう
に駆動させる液晶反転交流周期を、前記画素電極への映像データ書き換え周期よりも長く
設定していることを特徴とする表示装置。

10

【請求項 2】

前記第 1 映像電圧は、発信器からの信号の周波数を低減させて生成し、前記第 2 映像電
圧は、前記第 1 映像電圧のインバータを介した出力によって生成することを特徴とする請
求項 1 に記載の表示装置。

【請求項 3】

前記発信器の発振周波数は該発信器に備えられた抵抗とコンデンサからなる時定数で定
まり、前記発振周波数の低減はカウントダウン回路によってなされていることを特徴とす
る請求項 2 に記載の表示装置。

【請求項 4】

前記第 2 映像電圧は、前記第 1 映像電圧を入力させたインバータの出力によって得るこ
とを特徴とする請求項 1 に記載の表示装置。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は表示装置に係り、特に、各画素にメモリ部を備える表示装置に関する。

【背景技術】**【0002】**

たとえば、携帯電話等に用いられている液晶表示装置として、その各画素にメモリを備
えるように構成し、該メモリに表示データを記憶させることによって、外部からの入力デ
ータがない場合でも、該液晶表示装置に画像を表示させるものが知られている（下記特許
文献 1 参照）。

30

【0003】

これにより、たとえば、静止画の表示において映像の書き換え動作をする必要がなく、
低消費電力の液晶表示装置を構成することができる。

【特許文献 1】特開 2006 - 285118 号公報**【発明の開示】****【発明が解決しようとする課題】****【0004】**

一方、たとえば液晶表示装置は、その液晶の分極による劣化を回避するため、いわゆる
液晶反転交流駆動を行っている。

40

【0005】

この場合、液晶表示においては、液晶にデータ（映像信号）を長く保持することは困難
であることから、たとえば 1 / 60 秒ごとに、データを書き換える必要があり、この際に
液晶反転交流駆動も同時に行っているのが通常となっている。

【0006】

この理由は、液晶を反転交流駆動をした際に同時に液晶に印加される映像信号も反転さ
せないとき正しい表示にならないからである。

【0007】

このため、液晶反転交流周期は、映像データ書き換え周期と同じとなり、極めて短く設
定せざるを得なかった。

50

【 0 0 0 8 】

そして、このことは、液晶反転交流時に液晶容量の充放電電流が大きくなることを意味し、消費電力の増大に結びつくものであった。

【 0 0 0 9 】

本発明の目的は、各画素にメモリ部を備えるものにおいて、消費電力の低減を図った表示装置を提供することにある。

【課題を解決するための手段】

【 0 0 1 0 】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 1 1 】

(1) 本発明による表示装置は、たとえば、液晶を間にして画素電極および対向電極を備える各画素に、

該画素電極に書き込まれる映像データを記憶させるメモリ部と、

前記対向電極に第 1 映像電圧を印加し、前記メモリ部に記憶された映像データに応じて、画素電極に前記第 1 映像電圧または前記第 1 映像電圧を反転させた第 2 映像電圧を選択して印加するスイッチ部を備え、

前記第 1 映像電圧の大きさおよび第 2 映像電圧の大きさを所定の周期で入れ替えるように駆動させる液晶反転交流周期を、前記画素電極への映像データ書き換え周期よりも長く設定していることを特徴とする。

【 0 0 1 2 】

(2) 本発明による表示装置は、たとえば、(1) の構成を前提とし、前記第 1 映像電圧は、発信器からの信号の周波数を低減させて生成し、前記第 2 映像電圧は、前記第 1 映像電圧のインバータを介した出力によって生成することを特徴とする。

【 0 0 1 3 】

(3) 本発明による表示装置は、たとえば、(2) の構成を前提とし、前記発信器の発振周波数は該発信器に備えられた抵抗とコンデンサからなる時定数で定まり、前記発振周波数の低減はカウントダウン回路によってなされていることを特徴とする。

【 0 0 1 4 】

(4) 本発明による表示装置は、たとえば、(1) の構成を前提とし、前記第 2 映像電圧は、前記第 1 映像電圧を入力させたインバータの出力によって得ることを特徴とする。

【 0 0 1 5 】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【発明の効果】

【 0 0 1 6 】

このように構成した表示装置によれば、消費電力の低減を図ることができるようになる。

【発明を実施するための最良の形態】

【 0 0 1 7 】

以下、本発明による表示装置の実施例を図面を用いて説明をする。

【 0 0 1 8 】

図 2 は、本発明による表示装置の一実施例を示す概略構成図である。図 2 はたとえば液晶表示装置を例に挙げて示している。

【 0 0 1 9 】

図 2 に示す等価回路は液晶表示装置（液晶表示パネル）の外囲器を構成するたとえばガラスからなる基板上に形成されるようになっている。

【 0 0 2 0 】

前記基板面には液晶表示領域 A R が形成され、この液晶表示領域 A R には複数の画素 P X がマトリックス状に配置されて形成されている。これら各画素 P X は、後に説明するよ

10

20

30

40

50

うに、メモリ部が備えられ、外部からの入力信号がない場合でも、該液晶表示領域 A R に画像を表示できるようになっている。

【 0 0 2 1 】

行方向（図中 x 方向）に配列される各画素 P X は共通の走査線 G L から走査信号が供給されるようになっており、列方向（図中 y 方向）に配列される各画素 P X には共通の映像線 D L から映像信号が供給されるようになっている。

【 0 0 2 2 】

各走査線 G L は、たとえばその図中左側端において、垂直シフトレジスタ V S R に接続され、この垂直シフトレジスタ V S R によって走査信号が順次供給されるようになっている。この垂直シフトレジスタ V S R はインターフェース回路 I F からの駆動信号によって駆動するようになっている。

10

【 0 0 2 3 】

該インターフェース回路 I F は、たとえば、当該液晶表示装置の外部回路から水平同期信号 H S Y N C、垂直同期信号 V S Y N C、クロック C K が入力されるようになっており、それによって生成される駆動信号によって前記垂直シフトレジスタ回路 V S R を駆動するようになっている。

【 0 0 2 4 】

また、前記インターフェース回路 I F は、水平シフトレジスタ回路 H S R を駆動するようになっており、該水平シフトレジスタ回路 H S R は、当該液晶表示装置の外部回路からデータ（映像信号）が入力されるデータラッチ回路 D R C を駆動させることにより、前記データ（映像信号）を各映像線 D L に入力させるようになっている。

20

【 0 0 2 5 】

一方、上述した各回路が形成された前記基板には、発信器 O C、カウントダウン回路 C D C、インバータ I N V が形成されている。これらの回路の具体的な構成は、たとえば図 1 に示している。

【 0 0 2 6 】

これらの回路は後述の V C O M 信号、V C O M B 信号を得るとともに、これらの信号によって液晶の交流駆動を行うようになっている。

【 0 0 2 7 】

なお、このような回路は、当該液晶表示装置の外部回路として設けるようにしてもよい。

30

【 0 0 2 8 】

前記発信器 O C からの信号は、該発振器 O C に備えられる抵抗 R およびコンデンサ C の時定数で定まる周波数で出力されるようになっている。該発信器 O C は電源電圧の変動等に対して安定に動作するようになっている。

【 0 0 2 9 】

該発信器 O C の発信周波数は数十 K H z 程度と大きいことから、該発信器 O C からの信号の周波数を前記カウントダウン回路 C D C によって適当な値に低減するようにしている。該カウントダウン回路 C D C は、たとえば、インバータを備えたフリップフロップ回路を多段に接続させて構成されている。

40

【 0 0 3 0 】

そして、該カウントダウン回路 C D C からの信号を V C O M 信号として、また該 V C O M 信号を前記インバータ I N V によって反転した信号を V C O M B 信号として用いるようになっている。

【 0 0 3 1 】

前記 V C O M 信号は、各画素 P X の画素電極と対向する対向電極に供給されるようになっており、該画素電極には前記 V C O M 信号、前記 V C O M B のいずれかの信号が供給されるようになっている。

【 0 0 3 2 】

そして、前記画素電極および対向電極に供給される前記 V C O M 信号、V C O M B 信号は

50

、それぞれ、図 3 に示すように、VCOM 信号の電圧と VCOM 信号を反転させた VCOMB 信号の電圧をコモン反転周期に応じて変化させるようにしている。VCOM 信号の電圧は、コモン反転周期に応じて L レベル（たとえば 0 V）と H レベル（たとえば 5 V）との間で反転する。VCOM 信号の電圧が L レベルの時に VCOMB 信号の電圧は H レベルであり、VCOM 信号の電圧が H レベルの時に VCOMB 信号の電圧は L レベルである。すなわち、所定の周期で VCOM 信号の電圧の大きさと VCOMB 信号の電圧の大きさが互いに入れ替わるようにして、液晶の交流駆動を行うようにしている。液晶の分極の発生を回避するためである。

【0033】

図 4 は、前記画素 PX における等価回路の一実施例を示す図である。

10

【0034】

図 4 において、リング状に接続される第 1 インバータ INV 1 と第 2 インバータ INV 2 によって構成されるメモリ部を有する。

【0035】

第 1 インバータ INV 1 は、入力端子がノード ND 1 に接続され、出力端子がノード ND 2 に接続されている。また、第 2 インバータ INV 2 は、入力端子がノード ND 2 に接続され、出力端子が（トランジスタ TR 2 を介して）ノード ND 1 に接続されている。

【0036】

前記トランジスタ TR 2 は、前記メモリ部が保持動作の際にはオンとなるようになっている。

20

【0037】

前記ノード ND 1 は、トランジスタ TR 1 を介して映像線 DL からのデータ（「1」か「0」）が書き込まれるようになっている。

【0038】

ノード ND 1 にデータ「1」が書き込まれる場合、トランジスタ TR 3 をオンにし画素電極に VCOM 信号の電位が印加されるようになっている。この際、ノード ND 2 におけるデータは「0」となっており、トランジスタ TR 4 はオフとなるようになっている。

【0039】

ノード ND 2 にデータ「0」が書き込まれる場合、トランジスタ TR 3 はオフとなり、ノード ND 2 におけるデータ「1」によってトランジスタ TR 4 をオンにする。トランジスタ TR 4 がオンとなることにより、画素電極に VCOMB 信号の電位が印加されるようになっている。

30

【0040】

画素電極は液晶 LC を介して対向配置される対向電極との間に電界を生じせしめるようになっており、該対向電極には VCOM の電位が印加されるようになっている。

【0041】

ここで、前記 VCONB 信号の電圧は、上述したように、前記 VCOM 信号の電圧をインバータ INV で反転させた電圧となっている。

【0042】

図 4 において、走査線 GL には前記垂直シフトレジスタ回路 VSR から走査線選択信号が入力され、トランジスタ TR 1 がオンとなり、トランジスタ TR 2 がオフとなる

40

この際、映像線 DL からのデータ（「1」か「0」）が前記トランジスタ TR 1 を介してノード ND 1 に書き込まれるようになる。

【0043】

また、走査線 GL に走査線非選択信号が入力されると、トランジスタ TR 1 がオフとなり、トランジスタ TR 1 がオンとなる。

【0044】

この際、ノード ND 1 に書き込まれデータが、第 1 インバータ回路 INV 1 と第 2 インバータ回路 INV 2 から構成されるメモリ部に保持されるようになる。

【0045】

50

この場合、いわゆるノーマリホワイトの液晶表示パネルの場合、ノードND1にデータ「1」、ノードND2にデータ「0」が書き込まれている場合には画素において白表示され、ノードND1にデータ「0」、ノードND2にデータ「1」が書き込まれている場合には黒表示される。

【0046】

そして、このように画素に前記メモリ部を備えることで、表示部に画像を書き換える必要がない場合に、前記水平シフトレジスタ回路HSRおよび垂直シフトレジスタVSRの動作を停止でき、消費電力の低減を図ることができる。

【0047】

なお、本発明による他の実施例とし、各画素においていわゆる面積階調を採用した構成としてもよい。すなわち、各画素において面積の異なる分割された複数の画素電極を構成し、それら各画素電極において、図4に示した回路が形成された構成とするものである。

10

【0048】

複数の各画素電極の一つをあるいは組み合わせて選択することにより、所定の階調表示ができるようになる。

【0049】

このように構成した液晶表示装置は、前記画素電極への映像データの書き換えに要する周期（映像データ書き換え周期）に対し、前記第1映像電圧の大きさおよび第2映像電圧の大きさを所定の周期で入れ替えるように駆動する周期（液晶反転交流周期）を独立させて駆動させることが可能となる。

20

【0050】

このため、このことを利用し、本発明では、前記液晶反転交流周期を前記映像データ書き換え周期よりも長く設定し、消費電力を大幅に低減するようにしている。

【0051】

すなわち、当該液晶表示装置において、前記メモリ部におけるメモリの際に要する消費電力は、該メモリ部に発生するリーク電流と、液晶反転交流の際に生じる充放電電流によって発生する。この場合、液晶反転交流の際に生じる充放電電流による消費電力が大きいものとなる。

【0052】

そして、液晶反転交流の際に生じる充放電電流の量は、液晶反転交流周期に比例する関係にあり、このため、該液晶反転交流周期を長くするほど消費電流は低下することになる。

30

【0053】

このことから、本発明では、前記液晶反転交流周期を、たとえば、複数フレーム毎、数秒毎、数分毎、数時間毎、等に設定し、前記映像データ書き換え周期よりも長く設定するようにしている。

【0054】

上述した表示装置は、液晶表示装置を例に挙げて示したものであるが、たとえば有機EL表示装置のように他の表示装置であってもよいことはいうまでもない。

【0055】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

40

【図面の簡単な説明】

【0056】

【図1】本発明による表示装置に備えられる液晶反転交流を生成する回路の一実施例で、発信器、カウントダウン回路、インバータを示している。

【図2】本発明による表示装置の一実施例を示す概略構成図である。

【図3】本発明による表示装置における液晶反転交流のための信号を示す図である。

【図4】本発明による表示装置の画素の一実施例を示す回路図である。

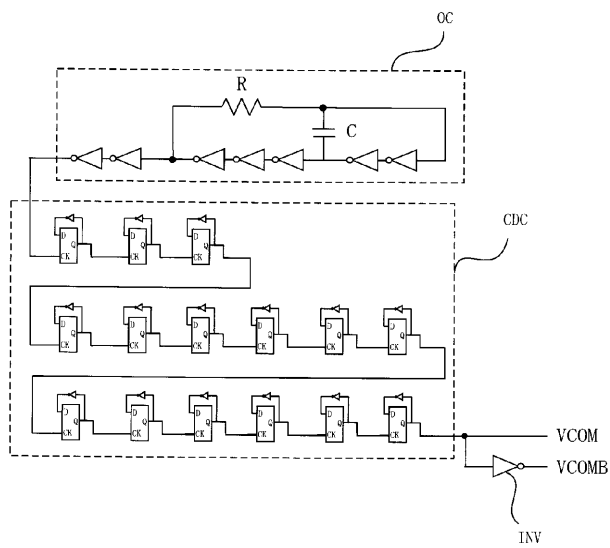
【符号の説明】

50

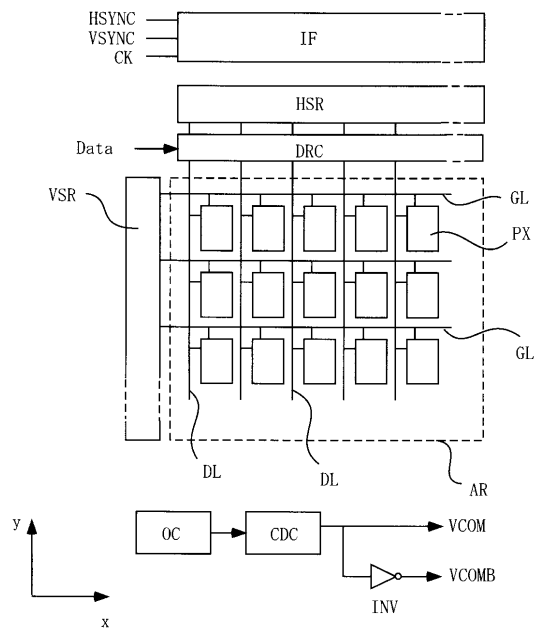
【 0 0 5 7 】

I F インターフェース回路、H S R 水平シフトレジスタ回路、D R C データラッチ回路、V S R 垂直シフトレジスタ回路、P X 画素、G L 走査線、D L 映像線、O C 発信器、C D C カウントダウン回路、I N V、I N V 1、I N V 2 インバータ、T R 1、T R 2、T R 3、T R 4 トランジスタ。

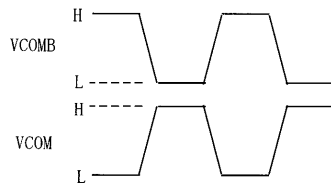
【 図 1 】



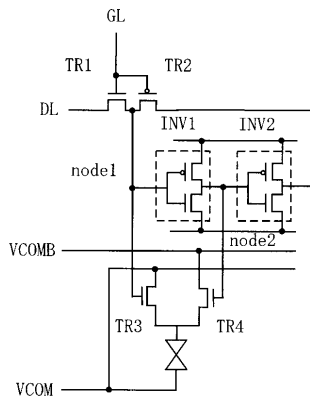
【 図 2 】



【 図 3 】



【 図 4 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 3 H
	G 0 9 G 3/20	6 1 2 K
	G 0 9 G 3/20	6 1 2 L
	G 0 2 F 1/133	5 2 5
	G 0 2 F 1/133	5 5 0

F ターム(参考) 5C006 AC25 AC26 AF11 AF45 BB11 BC05 BF03 BF09 BF22 BF23
BF27 BF31 BF37 BF49 FA47
5C080 AA10 BB05 CC10 DD26 FF07 GG12 JJ02 JJ03 JJ04

专利名称(译)	表示装置		
公开(公告)号	JP2009204635A	公开(公告)日	2009-09-10
申请号	JP2008043793	申请日	2008-02-26
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	安田好三 松本克巳		
发明人	安田 好三 松本 克巳		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3655 G09G3/3614 G09G3/3648 G09G2300/0842		
FI分类号	G09G3/36 G09G3/20.611.A G09G3/20.631.H G09G3/20.621.B G09G3/20.622.E G09G3/20.623.H G09G3/20.612.K G09G3/20.612.L G02F1/133.525 G02F1/133.550		
F-TERM分类号	2H093/NA11 2H093/NA16 2H093/NA33 2H093/NA34 2H093/NB07 2H093/NC29 2H093/NC34 2H093/NC40 2H093/NC49 2H093/ND35 2H093/ND39 2H093/NE10 2H193/ZA04 2H193/ZC15 2H193/ZC20 2H193/ZP20 5C006/AC25 5C006/AC26 5C006/AF11 5C006/AF45 5C006/BB11 5C006/BC05 5C006/BF03 5C006/BF09 5C006/BF22 5C006/BF23 5C006/BF27 5C006/BF31 5C006/BF37 5C006/BF49 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC10 5C080/DD26 5C080/FF07 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA02 2H193/ZA19 2H193/ZB07 2H193/ZC01 2H193/ZD01 2H193/ZD24 2H193/ZE37 2H193/ZF32 2H193/ZF59		
代理人(译)	小林 保		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供旨在降低功耗的显示设备。ŽSOLUTION：显示装置包括：存储部分，其存储写入像素电极的图像数据，每个像素设置有像素电极和对电极，同时在它们之间插入液晶；开关部分，其将第一图像电压施加到对电极，并且根据存储在存储部分中的图像数据，选择通过反转第一图像电压而产生的第一图像电压或第二图像电压，并应用所选择的图像。电压，其中用于驱动图像电压的液晶反转交流电循环以使用规定的周期代替第一图像电压的大小和第二图像电压的大小被设置为比图像数据重写周期长。像素电极。Ž

