

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-292780

(P2008-292780A)

(43) 公開日 平成20年12月4日(2008.12.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 621F	5C006
G02F 1/133 (2006.01)	G09G 3/20 623Y	5C080
	G09G 3/20 623R	
	G09G 3/20 641C	
審査請求 未請求 請求項の数 5 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2007-138556 (P2007-138556)
(22) 出願日 平成19年5月25日 (2007. 5. 25)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100114627
弁理士 有吉 修一朗
(72) 発明者 小西 幸信
福岡県福岡市早良区百道浜2丁目3番2号
ソニーセミコンダクタ九州株式会社内
Fターム(参考) 2H093 NA16 NA80 NB30 NC34 NC49
NC90 ND33 ND34 ND38 NH13
5C006 AA16 BB16 EC11 FA14
5C080 AA10 BB05 DD08 EE29 FF11
JJ02 JJ04 JJ05 JJ06

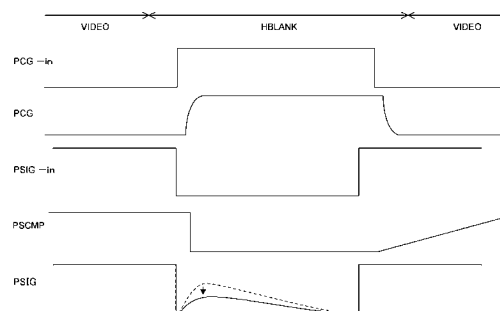
(54) 【発明の名称】 表示装置及び映像表示装置

(57) 【要約】

【課題】 信号ラインへのプリチャージ信号の供給時におけるプリチャージラインの電位変動を抑制することができる液晶表示装置を提供する。

【解決手段】 プリチャージラインと所定の容量を介して補正信号ラインを形成し、この補正信号ラインに補正信号を供給する。補正信号は、信号ラインへのプリチャージ信号の供給開始タイミングと略同時に高レベル電位から低レベル電位へと変化し、信号ラインへのプリチャージ信号の供給終了タイミングから徐々に低レベル電位から高レベル電位へと変化する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

行方向に配されたゲートラインと、列方向に配された信号ラインと、各ゲートラインと各信号ラインが交差する部分に配された行列状の画素とを有する画素アレイ部と、

各ゲートラインに接続され、所定の垂直走査期間で各画素を行毎に順次選択する垂直走査回路と、

映像信号を供給する映像ラインと、

該映像ラインと各信号ラインとの間に接続された第 1 のスイッチング素子群と、

所定の水平走査期間で前記第 1 のスイッチング素子群を順次駆動し、選択された行の画素に映像信号を書き込む水平走査回路と、

プリチャージ信号を供給するプリチャージラインと、

該プリチャージラインと各信号ラインとの間に接続された第 2 のスイッチング素子群と

、
前記プリチャージラインと所定の容量を介して接続され、補正信号を供給する補正信号ラインと、

各所定の水平走査期間に先立つ水平ブランキング期間で前記第 2 のスイッチング素子群の各スイッチング素子を一齐に駆動し、各信号ラインに一齐にプリチャージ信号を印加するプリチャージ駆動回路とを備える表示装置であって、

前記補正信号は、前記第 2 のスイッチング素子群の各スイッチング素子がオン状態となると略同時に高レベル電位から低レベル電位へと変化し、前記第 2 のスイッチング素子群の各スイッチング素子がオフ状態となると徐々に低レベル電位から高レベル電位へと変化

する
表示装置。

【請求項 2】

前記補正信号は、前記第 2 のスイッチング素子群の各スイッチング素子の開閉パルスに同期して生成された

請求項 1 に記載の表示装置。

【請求項 3】

前記プリチャージ駆動回路は、第 1 のレベルの第 1 のプリチャージ信号を印加した後に、第 2 のレベルの第 2 のプリチャージ信号を印加する

請求項 1 に記載の表示装置。

【請求項 4】

前記プリチャージ駆動回路は、黒レベルのプリチャージ信号を印加した後に、グレーレベルのプリチャージ信号を印加する

請求項 1 に記載の表示装置。

【請求項 5】

行方向に配されたゲートラインと、列方向に配された信号ラインと、各ゲートラインと各信号ラインが交差する部分に配された行列状の画素とを有する画素アレイ部と、

各ゲートラインに接続され、所定の垂直走査期間で各画素を行毎に順次選択する垂直走査回路と、

映像信号を供給する映像ラインと、

該映像ラインと各信号ラインとの間に接続された第 1 のスイッチング素子群と、

所定の水平走査期間で前記第 1 のスイッチング素子群を順次駆動し、選択された行の画素に映像信号を書き込む水平走査回路と、

プリチャージ信号を供給するプリチャージラインと、

該プリチャージラインと各信号ラインとの間に接続された第 2 のスイッチング素子群と

、
前記プリチャージラインと所定の容量を介して接続され、補正信号を供給する補正信号ラインと、

各所定の水平走査期間に先立つ水平ブランキング期間で前記第 2 のスイッチング素子群

10

20

30

40

50

の各スイッチング素子を一齐に駆動し、各信号ラインに一齐にプリチャージ信号を印加するプリチャージ駆動回路とを有する表示装置を備え、

該表示装置によって変調された光を用いて映像表示を行なう映像表示装置であって、

前記補正信号は、前記第2のスイッチング素子群の各スイッチング素子がオン状態となると略同時に高レベル電位から低レベル電位へと変化し、前記第2のスイッチング素子群の各スイッチング素子がオフ状態となると徐々に低レベル電位から高レベル電位へと変化

する

映像表示装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は表示装置及び映像表示装置に関する。詳しくは、映像信号の書き込みに先立って、あらかじめプリチャージ信号を書き込む方式を採る表示装置及び映像表示装置に係るものである。

【背景技術】

【0002】

図6を参照して従来のアクティブマトリクス駆動方式の液晶表示装置を説明する。アクティブマトリクス駆動方式の液晶表示装置は、行方向に配されたゲートライン201と、列方向に配された信号ライン202と、両者の各交差部に配された保持容量203を有する行列状の液晶画素204とを備えており、保持容量の一端は保持容量の基準電位を供給するコモンライン220と接続されている。また、各ゲートラインは、書き込みを行なう行を選択する垂直走査回路205に接続されている。更に、各信号ラインは、映像信号を供給する映像ライン208と第1のスイッチング素子209a、209b、209cを介して接続されると共に、プリチャージ信号の供給を行なうプリチャージ駆動回路207に接続されている、

20

なお、図6では説明の便宜上3行×3列のみを表しているものの、実際には画素は数十万～数百万個配置されている。

【0003】

上記の様に構成された液晶表示装置では、垂直走査回路により各ゲートラインを線順次で走査して一水平期間（1H）毎に一行分の液晶画素を選択する。そして、水平走査回路206により1H内で第1のスイッチング素子を順次オンの状態とすることで、選択された一行分の液晶画素に点順次で映像信号の書き込みを行なう。

30

【0004】

上記した水平走査回路はシフトレジスタを使用して第1のスイッチング素子のオンとオフのタイミングを制御し時分割で1ライン毎若しくは複数ライン毎に映像信号を信号ラインにサンプルホールドするのであるが、水平走査回路の負担を軽減するために、水平ブランキング期間にプリチャージ駆動回路で信号ラインをあらかじめ所定の電位に充電を行なうこととするプリチャージ駆動方式が採用されている（例えば、特許文献1参照。）。

【0005】

ここで、従来の液晶表示装置における信号ラインへの映像信号の書き込み動作について説明する。なお、図7中符合208は映像ラインを示しており、第1のスイッチング素子（1）209aをオンの状態とすることで第1の信号ライン210aに映像信号が供給され、第1のスイッチング素子（2）209bをオンの状態とすることで第2の信号ライン210bに映像信号が供給され、第1のスイッチング素子（3）209cをオンの状態とすることで第3の信号ライン210cに映像信号が供給されることとなる。

40

【0006】

また、図7中符合211はプリチャージ駆動回路内に設けられたプリチャージラインを示しており、各信号ラインは、プリチャージラインと第2のスイッチング素子212a、212b、212cを介して接続されており、第2のスイッチング素子（1）212aをオンの状態とすることで第1の信号ラインにプリチャージ信号が供給され、第2のスイッ

50

チング素子（２）２１２ｂをオンの状態とすることで第２の信号ラインにプリチャージ信号が供給され、第２のスイッチング素子（３）２１２ｃをオンの状態とすることで第３の信号ラインのプリチャージ信号が供給されることとなる。

【０００７】

さて、従来の液晶表示装置における信号ラインへの映像信号の書き込み動作については、先ず、水平ブランキング期間に第２のスイッチング素子（１）、第２のスイッチング素子（２）及び第２のスイッチング素子（３）をオンの状態として第１の信号ライン、第２の信号ライン及び第３の信号ラインをプリチャージし（図７（ａ）参照。）、次に、第２のスイッチング素子（１）、第２のスイッチング素子（２）及び第２のスイッチング素子（３）を一斉にオフの状態とする（図７（ｂ）参照。）。 10

続いて、第１のスイッチング素子（１）をオンの状態として第１の信号ラインに映像信号を書き込む（図７（ｃ）参照。）。また、第１のスイッチング素子（１）をオフの状態とした後に、第１のスイッチング素子（２）をオンの状態として第２の信号ラインに映像信号を書き込む（図７（ｄ）参照。）。更に、第１のスイッチング素子（２）をオフの状態とした後に、第１のスイッチング素子（３）をオンの状態として第３の信号ラインに映像信号を書き込む。

以降、同様の動作を繰り返すことによって、全ての信号ラインに対して映像信号の書き込みを行なっている。

【０００８】

以下、プリチャージ信号の書き込みについて更に詳細に説明を行なう。 20

図８（ａ）は、従来のプリチャージ駆動回路の一例を説明するための模式図であり、ここで示すプリチャージ駆動回路では、プリチャージ信号ＰＳＩＧが供給されるプリチャージライン２１３が第２のスイッチング素子２１２を介して信号ライン（図示せず）と接続されており、各第２のスイッチング素子には、プリチャージ制御パルスＰＣＧ及びプリチャージ制御反転パルスＰＣＧＸが供給可能に構成されている。なお、プリチャージ駆動回路の構成としては、図８（ａ）で示す様に、ＰＣＧ及びＰＣＧＸの増幅を単一のバッファで行う回路構成の他に、図８（ｂ）で示す様に、所定数の第２のスイッチング素子を単一ユニットとし、ユニット毎にもバッファを配した回路構成を採っても良い。また、図８では第２のスイッチング素子としてトランスマッションゲートを使用した場合を例示しているが、第２のスイッチング素子として単体のトランジスタで構成する回路構成を採っても良い。 30

【０００９】

さて、信号ラインへのプリチャージ信号の書き込みは、水平ブランキング期間においてプリチャージ制御パルスＰＣＧが論理正となり、プリチャージ制御反転パルスＰＣＧＸが論理負となる期間（図９中符合Ａで示す期間）に行われることとなる。即ち、プリチャージ制御パルスＰＣＧを論理正とし、プリチャージ制御反転パルスＰＣＧＸを論理負とすることで、各第２のスイッチング素子がオンの状態となり、各信号ラインにプリチャージ信号ＰＳＩＧが供給されることとなる。

【００１０】

具体的には、外部からＰＣＧ－ｉｎ信号がクロック生成回路（ＧＥＮ）に入力されるとクロック生成回路において、ＰＣＧＸ－ｉｎが生成されることとなる。そして、ＰＣＧ－ｉｎ及びＰＣＧＸ－ｉｎはバッファ回路（Ｂｕｆｆｅｒ）によって増幅された後に各第２のスイッチング素子に供給され、第２のスイッチング素子がオンの状態となると、先ずは信号ラインに黒レベルのプリチャージ信号（例えば２Ｖのプリチャージ信号）の書き込みがなされ、続いて、グレーレベルのプリチャージ信号（例えば９Ｖのプリチャージ信号）の書き込みがなされることとなる。 40

【００１１】

【特許文献１】特開平１０－１０５１２６号公報

【発明の開示】

【発明が解決しようとする課題】 50

【0012】

ところで、第2のスイッチング素子がオンの状態となると、全ての信号ラインに一斉にプリチャージ信号の書き込みがなされることとなるが、前段の1Hに保持していた信号ライン電位とプリチャージ信号の電位の差が大きな場合には、第2のスイッチング素子がオンの状態となった瞬間にプリチャージラインの電位が信号ラインの保持電位の影響を受けてしまう。

【0013】

具体的には、外部からPCG-in信号をクロック生成回路に入力すると同時にプリチャージラインには黒レベルのプリチャージ信号（例えば2Vのプリチャージ信号）を供給するのであるが、PCG-in信号がクロック生成回路に入力され、その後、第2のスイッチング素子がオンの状態となった瞬間にプリチャージラインの電位が高レベル電位側に引き込まれてしまう現象が生じる（図10中符合B参照。）。

10

【0014】

なお、図9及び図10中符合PCG-inはクロック生成回路に入力されるPCG信号の波形を示しており、符号PCGはプリチャージ駆動回路内のPCG信号の波形を示しており、符号PSIG-inはプリチャージラインに供給されるプリチャージ信号の波形を示しており、PSIGはプリチャージ駆動回路内のプリチャージ信号ラインの電位レベルを示している。また、図9及び図10中"VIDEO"とは映像期間を示しており、"HBLANK"とは水平ブランキング期間を示している。

【0015】

20

ここで、プリチャージラインの電位が高レベル電位側に引き込まれた場合には、意図するプリチャージラインの電位（例えば2V）の状態に戻るまでに時間を要することとなり、結果的に信号ラインにプリチャージ信号を書き込むための時間が余分にかかってしまうこととなる。そして、プリチャージ信号の書き込みにかかる時間が長くなると結果的に水平ブランキング期間を長く設定する必要があり、信号ラインへ実際の映像信号を書き込む期間を圧迫してしまい、液晶表示装置の大型化、高精細化を見据えた場合には水平ブランキング期間の増大は非常に大きな問題となり得る。

【0016】

なお、プリチャージラインの電位が高レベル電位側に引き込まれる現象を抑制する方法として、プリチャージラインの低抵抗化も考えられるものの、プリチャージラインの低抵抗化による引き込み現象の抑制には限界があり、必ずしも妥当な方法であるとは言い難い。

30

【0017】

本発明は以上の点に鑑みて創案されたものであって、信号ラインへのプリチャージ信号の供給時におけるプリチャージラインの電位変動を抑制することができる表示装置及び映像表示装置を提供することを目的とするものである。

【課題を解決するための手段】

【0018】

上記の目的を達成するために、本発明に係る表示装置は、行方向に配されたゲートラインと、列方向に配された信号ラインと、各ゲートラインと各信号ラインが交差する部分に配された行列状の画素とを有する画素アレイ部と、各ゲートラインに接続され、所定の垂直走査期間で各画素を行毎に順次選択する垂直走査回路と、映像信号を供給する映像ラインと、該映像ラインと各信号ラインとの間に接続された第1のスイッチング素子群と、所定の水平走査期間で前記第1のスイッチング素子群を順次駆動し、選択された行の画素に映像信号を書き込む水平走査回路と、プリチャージ信号を供給するプリチャージラインと、該プリチャージラインと各信号ラインとの間に接続された第2のスイッチング素子群と、前記プリチャージラインと所定の容量を介して接続され、補正信号を供給する補正信号ラインと、各所定の水平走査期間に先立つ水平ブランキング期間で前記第2のスイッチング素子群の各スイッチング素子を一斉に駆動し、各信号ラインに一斉にプリチャージ信号を印加するプリチャージ駆動回路とを備える表示装置であって、前記補正信号は、前記第

40

50

2のスイッチング素子群の各スイッチング素子がオン状態となると略同時に高レベル電位から低レベル電位へと変化し、前記第2のスイッチング素子群の各スイッチング素子がオフ状態となると徐々に低レベル電位から高レベル電位へと変化させる。

【0019】

また、上記の目的を達成するために、本発明に係る映像表示装置は、行方向に配されたゲートラインと、列方向に配された信号ラインと、各ゲートラインと各信号ラインが交差する部分に配された行列状の画素とを有する画素アレイ部と、各ゲートラインに接続され、所定の垂直走査期間で各画素を行毎に順次選択する垂直走査回路と、映像信号を供給する映像ラインと、該映像ラインと各信号ラインとの間に接続された第1のスイッチング素子群と、所定の水平走査期間で前記第1のスイッチング素子群を順次駆動し、選択された行の画素に映像信号を書き込む水平走査回路と、プリチャージ信号を供給するプリチャージラインと、該プリチャージラインと各信号ラインとの間に接続された第2のスイッチング素子群と、前記プリチャージラインと所定の容量を介して接続され、補正信号を供給する補正信号ラインと、各所定の水平走査期間に先立つ水平ブランキング期間で前記第2のスイッチング素子群の各スイッチング素子を一齐に駆動し、各信号ラインに一齐にプリチャージ信号を印加するプリチャージ駆動回路とを有する表示装置を備え、該表示装置によって変調された光を用いて映像表示を行なう映像表示装置であって、前記補正信号は、前記第2のスイッチング素子群の各スイッチング素子がオン状態となると略同時に高レベル電位から低レベル電位へと変化し、前記第2のスイッチング素子群の各スイッチング素子がオフ状態となると徐々に低レベル電位から高レベル電位へと変化させる。

【0020】

ここで、補正信号を供給する補正信号ラインがプリチャージラインと所定の容量を介して接続されているために、プリチャージラインは補正信号ラインのカップリングの影響を受けることとなり、補正信号ラインの電位変動はプリチャージラインの電位変動にも影響を及ぼすことができる。

そして、補正信号ラインに供給される補正信号が、第2のスイッチング素子群の各スイッチング素子がオン状態となると略同時に高レベル電位から低レベル電位へと変化することによって、補正信号ラインの電位変動によりプリチャージラインの電位を低レベル電位側に引き下げることができる。

一方、補正信号ラインの供給される補正信号が、第2のスイッチング素子群の各スイッチング素子がオフ状態となると徐々に低レベル電位から高レベル電位へと変化することによって、補正信号ラインの電位変動によるプリチャージラインへの影響を最小限に抑制する事ができる。

【発明の効果】

【0021】

本発明を適用した表示装置及び映像表示装置では、第2のスイッチング素子群の各スイッチング素子がオン状態となると略同時に補正信号ラインの電位変動によりプリチャージラインの電位を低レベル電位側に引き下げることができるために、第2のスイッチング素子群の各スイッチング素子がオン状態となった際のプリチャージラインの電位変動を抑制することができる。即ち、第2のスイッチング素子がオンの状態となるとプリチャージラインの電位が信号ラインの保持電位の影響を受けて高レベル電位側に引き上げられようとするが（引き込まれようとするが）、補正信号ラインの電位変動によりプリチャージラインの電位を低レベル電位側に引き下げることによって、結果としてプリチャージラインの電位変動を抑制することができ、プリチャージラインの電位変動を最小限に抑えることができる。

【発明を実施するための最良の形態】

【0022】

以下、本発明の実施の形態について図面を参照しながら説明し、本発明の理解に供する。

図1は本発明を適用した表示装置の一例であるアクティブマトリクス駆動方式の液晶表

10

20

30

40

50

示装置であり、ここで示す液晶表示装置は、従来の液晶表示装置と同様に、行方向に配されたゲートライン1と、列方向に配された信号ライン2と、両者の各交差部に配された保持容量3を有する行列状の液晶画素4とを備えており、保持容量の一端は保持容量の基準電位を供給するコモンライン20と接続されている。なお、個々の液晶画素は薄膜トランジスタにより駆動される。また、ゲートラインは、書き込みを行なう行を選択する垂直走査回路5と接続されている。更に、信号ラインは、映像信号を供給する映像ライン12と第1のスイッチング素子8を介して接続されると共に、プリチャージ信号の供給を行なうプリチャージ駆動回路7に接続されている。

なお、図1では説明の便宜上3行×3列のみを表しているものの、実際には画素は数万～数百万個配置されている。

【0023】

なお、上記の様に構成された液晶表示装置では、垂直走査回路により各ゲートラインを線順次で走査して1H毎に一行分の液晶画素を選択し、水平走査回路6により1H内で第1のスイッチング素子を順次オンの状態とすることで、選択された一行分の液晶画素に点順次で映像信号の書き込みを行なう。

【0024】

図2(a)は本発明を適用した液晶表示装置におけるプリチャージ駆動回路を説明するための模式図であり、ここで示すプリチャージ駆動回路では、プリチャージ信号PSIGが供給されるプリチャージライン13が第2のスイッチング素子9を介して信号ライン(図示せず)と接続されており、各第2のスイッチング素子には、プリチャージ制御パルスPCG及びプリチャージ制御反転パルスPCGXが供給可能に構成されている。更に、プリチャージラインと所定の容量10を介して補正信号ライン11が配置されており、この補正信号ラインには補正信号PSCMPが供給可能に構成されている。

【0025】

ここで、本実施例では、PCG及びPCGXの増幅を単一のバッファードで行なう場合を例に挙げて説明を行っているが、図2(b)で示す様に、所定数の第2のスイッチング素子を単一ユニットとし、ユニット毎にもバッファードを配した回路構成を採っても良い。更に、本実施例では、第2のスイッチング素子としてトランスマッションゲートを使用した場合を例に挙げて説明を行っているが、第2のスイッチング素子として単体のトランジスタを使用しても良い。

【0026】

さて、信号ラインへのプリチャージ信号の書き込みは、上記した従来の液晶表示装置と同様に、水平ブランキング期間においてプリチャージ制御パルスPCGが論理正となり、プリチャージ制御反転パルスPCGXが論理負となる期間(図3中符合Cで示す期間)に行われることとなる。即ち、プリチャージ制御パルスPCGを論理正とし、プリチャージ制御反転パルスPCGXを論理負とすることで、各第2のスイッチング素子がオンの状態となり、各信号ラインにプリチャージ信号PSIGが供給されることとなる。

【0027】

ここで、本実施例では、プリチャージ制御パルスPCGの立ち上がりタイミングと略同時に高レベル電位から低レベル電位へと変化し、プリチャージ制御パルスPCGの立ち下がりタイミングから徐々に低レベル電位から高レベル電位へと変化する補正信号PSCMPを補正信号ラインに供給する。

【0028】

具体的には、外部からPCG信号がクロック生成回路(GEN)に入力され、クロック生成回路において、PCGX及びPSCMPが生成されることとなる。そして、PCG、PCGX及びPSCMPはバッファード回路(Buffer)によって増幅された後に、PCG及びPCGXは各第2のスイッチング素子に供給され、PSCMPは補正信号ラインに供給される。第2のスイッチング素子にPCG及びPCGXが供給され、第2のスイッチング素子がオンの状態となると、まずは信号ラインに黒レベルのプリチャージ信号(例えば2Vのプリチャージ信号)の書き込みがなされ、続いて、グレーレベルのプリチャー

10

20

30

40

50

ジ信号（例えば9Vのプリチャージ信号）の書き込みがなされることとなる。

【0029】

本発明を適用した液晶表示装置では、PCGの立ち上がりタイミングと略同時に高レベル電位から低レベル電位へと変化する補正信号PSCMPを補正信号ラインに供給しているために、具体的には、図3中符号Dで示すタイミングでPSCMPをハイレベル電位からローレベル電位へと変位させているために、補正信号ラインの電位変動によりプリチャージラインの電位を低レベル電位側に引き下げることができ、第2のスイッチング素子がオンの状態となりプリチャージラインが信号ラインの保持電位の影響を受けて高レベル電位側に引き込まれようとする現象をキャンセルする様にカップリングによる電位の引き下げが実現し、結果的にプリチャージラインの電位の引き込みを抑制することができる（図4参照。）。

10

【0030】

なお、図3及び図4中符号PCG-inはクロック生成回路に入力されるPCG信号の波形を示しており、符号PCGXはクロック生成回路によって生成されたPCGX信号の波形を示しており、符号PCGはプリチャージ駆動回路内のPCG信号の波形を示しており、符号PSIG-inはプリチャージラインに供給されるプリチャージ信号の波形を示しており、符号PSIGはプリチャージ駆動回路内のプリチャージラインの電位レベルを示しており、符号PSCMPは補正信号ラインの電位レベルを示している。

【0031】

そして、プリチャージラインの電位の引き込みを抑制することによって、全ての信号ラインへの一斉に行なうプリチャージ信号の書き込みが完了する期間の短縮化が実現し、水平ブランキング期間の短縮化が可能となるために、映像信号を書き込む期間により多くの時間を費やすことが可能となり、大画面、高精細、高速駆動の液晶表示装置を開発する上で非常に有利になる。

20

【0032】

なお、プリチャージラインの電位の引き込みを抑制した後の補正信号の立ち上がりの際にもカップリングによってプリチャージラインに影響を及ぼすことが十分に考えられるものの、本発明を適用した液晶表示装置では、補正信号の立ち上がりについてはできる限り緩やかにすることで、プリチャージラインへのカップリングの影響を最小限に抑えている。

30

【0033】

図5は本発明を適用した映像表示装置の一例である液晶プロジェクタを説明するための模式図であり、ここで示す液晶プロジェクタ100は、いわゆる3板方式として赤、緑、青の3原色に対応した3つのライトバルブに図1に示す液晶表示装置を使用し、スクリーン上に拡大投影されたカラー映像を表示する投射型の画像表示装置である。

【0034】

具体的に、この反射型液晶プロジェクタは、照明光を出射する光源であるランプ101と、ランプからの照明光を赤色光(R)、緑色光(G)、青色光(B)に分離する分離光学手段であるダイクロイック色分離フィルタ102及びダイクロイックミラー103と、分離された赤色光(R)、緑色光(G)、青色光(B)をそれぞれ変調して反射する光変調手段であるRライトバルブ104R、Gライトバルブ104G及びBライトバルブ104Bと、変調された赤色光(R)、緑色光(G)、青色光(B)を合成する合成光学手段である合成プリズム105と、合成された照明光をスクリーンに投射する投射手段である投射レンズ106とを備えている。

40

【0035】

ここで、ランプは、赤色光(R)、緑色光(G)及び青色光(B)を含む白色光を照射するものであり、例えばハロゲンランプや、メタルハロゲンランプ、キセノンランプ等からなる。

【0036】

また、ランプとダイクロイック色分離フィルタとの間の光路中には、ランプから出射さ

50

れた照明光の照度分布を均一化するフライアイレンズ107や、照明光のP、S偏光成分を一方の偏光成分（例えばS偏光成分）に変換する偏光変換素子108、照明光を集光させるコンデンサレンズ109等が配置されている。

【0037】

ダイクロイック色分離フィルタは、ランプから照射された白色光を青色光（B）とその他の色光（R、G）とに分離する機能を有し、分離された青色光（B）とその他の色光（R、G）とを互いに逆向きに反射させる様に構成されている。

【0038】

また、ダイクロイック色分離フィルタとBライトバルブとの間には、分離された青色光（B）をBライトバルブに向けて反射させる全反射ミラー110が配置され、ダイクロイック色分離フィルタとダイクロイックミラーとの間には、分離されたその他の色光（R、G）をダイクロイックミラーに向けて反射させる全反射ミラー111が配置されている。

【0039】

ダイクロイックミラーは、その他の色光（R、G）を赤色光（R）と緑色光（G）とに分離する機能を有し、分離された赤色光（R）をRライトバルブに向かって透過させ、分離された緑色光（G）をGライトバルブに向かって反射させる。

【0040】

また、各ライトバルブ104R、104G、104Bと合成プリズムとの間には、それぞれ分離された各色光R、G、Bを各ライトバルブに導くR、G、B偏光ビームスプリッタ112R、112G、112Bが配置されている。これらR、G、B偏光ビームスプリッタは、入射した各色光R、G、BをP偏光成分とS偏光成分とに分離する機能を有し、一方の偏光成分（例えばS偏光成分）をR、G、Bライトバルブに向かって反射させ、他方の偏光成分（例えばP偏光成分）を合成プリズムに向かって透過させる。

【0041】

R、G、Bライトバルブは、上記した液晶表示装置からなり、各偏光ビームスプリッタによって導かれた一方の偏光成分（例えばS偏光成分）の光を映像信号に応じて偏光変調させながら、その偏光変調された光を各偏光ビームスプリッタに向かって反射させる。

【0042】

合成プリズムは、いわゆるクロスキューブプリズムであり、各偏光ビームスプリッタを通過した他方の偏光成分（例えばP偏光成分）の各色光R、G、Bを合成する機能を有し、合成された光を投射レンズに向かって出射する。

【0043】

投射レンズは、合成プリズムからの光をスクリーンに向かって拡大投影する機能を有している。

【0044】

以上の様に構成される液晶プロジェクタでは、ランプから出射された白色光がダイクロイック色分離フィルタ及びダイクロイックミラーによって赤色光（R）、緑色光（G）、青色光（B）に分離される。これら分離された赤色光（R）、緑色光（G）、青色光（B）は、S偏光成分の光であり、各偏光ビームスプリッタを通して各ライトバルブへと入射される。各ライトバルブに入射された赤色光（R）、緑色光（G）、青色光（B）は、各ライトバルブの各画素に印加される駆動電圧に応じて偏光変調された後、各偏光ビームスプリッタに向かって反射される。そして、これら変調された赤色光（R）、緑色光（G）、青色光（B）は、P偏光成分の光のみが各偏光ビームスプリッタを透過し、合成プリズムによって合成され、この合成された光が投射レンズによってスクリーン上に拡大投射される。

【0045】

以上の様にして、この液晶プロジェクタでは、ライトバルブによって変調された光に応じた映像をスクリーン上に拡大投影することでカラー映像表示を行なう。

【0046】

ところで、各ライトバルブを構成する液晶表示装置は、上述した様に、水平ブランキン

10

20

30

40

50

グ期間の短縮化が可能であり、映像信号を書き込む期間により多くの時間費やすことが可能であることから、ここで示す液晶プロジェクタにおいても水平ブランキング期間の短縮化が可能であり、映像信号を書き込む期間により多くの時間費やすことが可能となり、大画面、高精細、高速駆動の液晶プロジェクタを開発する上で非常に有利となる。

【0047】

なお、本実施例では液晶プロジェクタのようにスクリーンに投射する投射型の画像表示装置を例に挙げて説明を行ったが、本発明は液晶表示装置を直接見るような直視型の画像表示装置にも広く適用可能である。

【図面の簡単な説明】

【0048】

【図1】本発明を適用した表示装置の一例であるアクティブマトリクス駆動方式の液晶表示装置である。

【図2】本発明を適用した液晶表示装置におけるプリチャージ回路及びその変形例を説明するための模式図である。

【図3】プリチャージ回路への入力信号を説明するための図である。

【図4】プリチャージラインの電位の引き込みの抑制を説明するための図である。

【図5】本発明を適用した映像表示装置の一例である液晶プロジェクタを説明するための模式図である。

【図6】従来のアクティブマトリクス駆動方式の液晶表示装置を説明するための模式図である。

【図7】従来の液晶表示装置における信号ラインへの映像信号の書き込み動作を説明するための模式図である。

【図8】従来の液晶表示装置におけるプリチャージ回路及びその変形例を説明するための模式図である。

【図9】従来のプリチャージ回路への入力信号を説明するための図である。

【図10】引き込みの発生を説明するための図である。

【符号の説明】

【0049】

- 1 ゲートライン
- 2 信号ライン
- 3 保持容量
- 4 液晶画素
- 5 走査回路
- 6 サンプルホールド回路
- 7 プリチャージ回路
- 8 第1のスイッチング素子群
- 9 第2のスイッチング素子群
- 10 容量
- 11 補正信号供給ライン
- 20 コモンライン
- 100 液晶プロジェクタ
- 101 ランプ
- 102 ダイクロイック色分離フィルタ
- 103 ダイクロイックミラー
- 104 ライトバルブ
- 105 合成プリズム
- 106 投射レンズ
- 107 フライアイレンズ
- 108 偏光変換素子
- 109 コンデンサレンズ

10

20

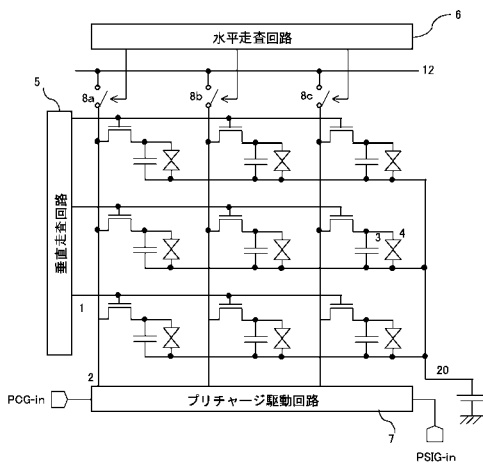
30

40

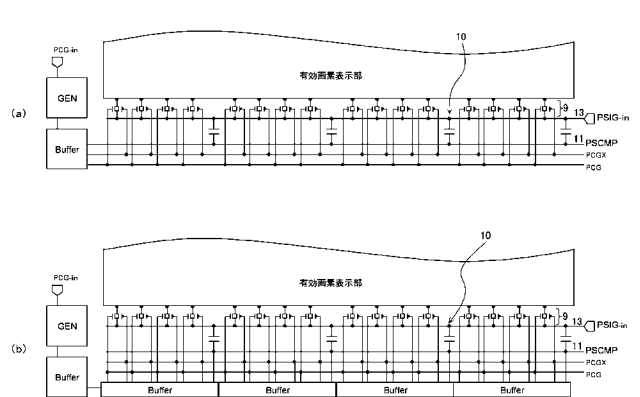
50

1 1 0、1 1 1 全反射ミラー
1 1 2 偏光ビームスプリッタ

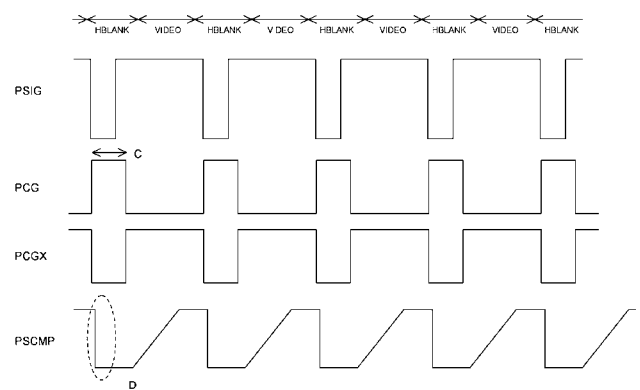
【図 1】



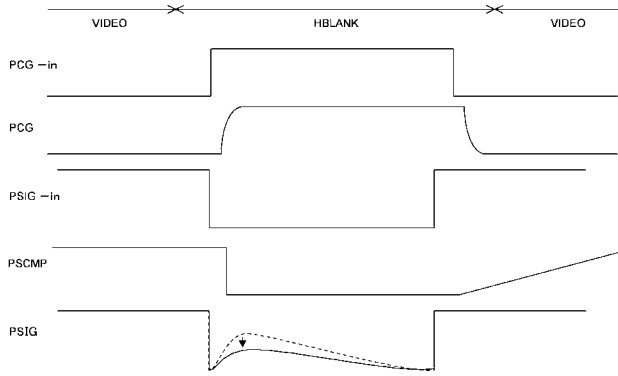
【図 2】



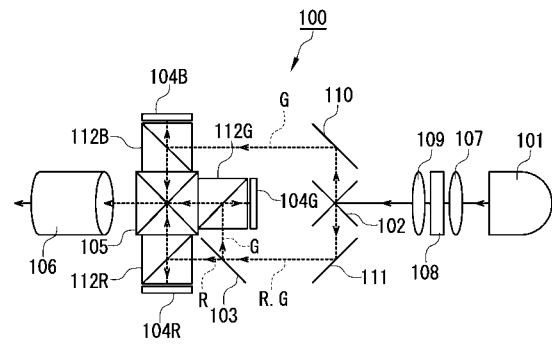
【図 3】



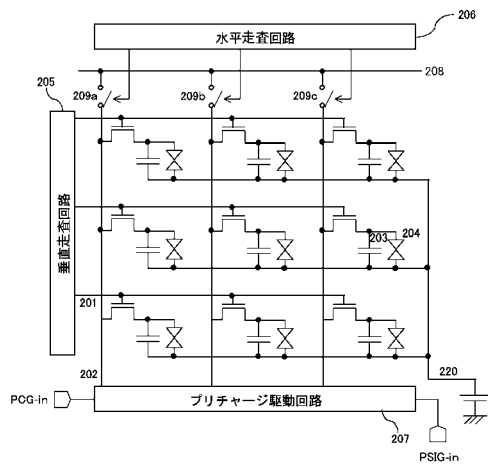
【図 4】



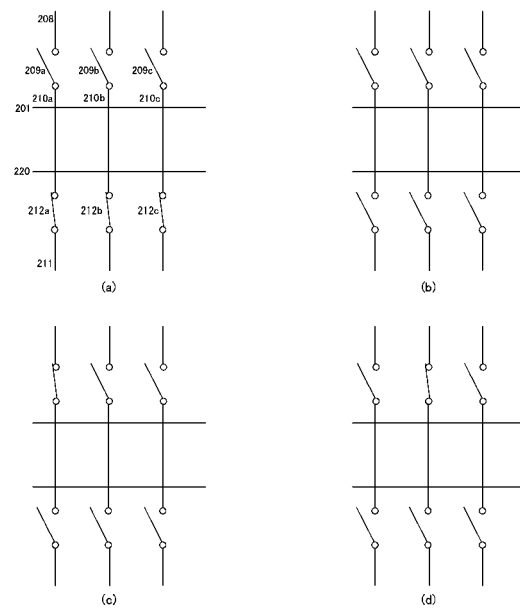
【図 5】



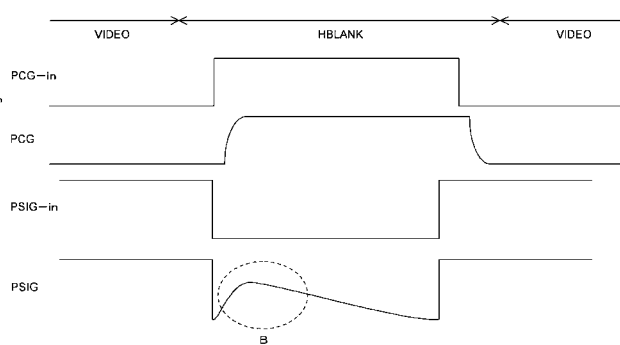
【図 6】



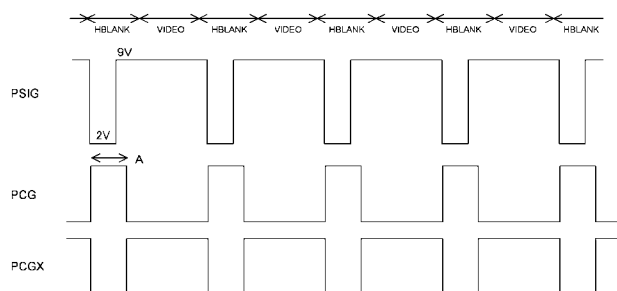
【図 7】



【図 10】



【图 9】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 2 F 1/133 5 3 0

G 0 2 F 1/133 5 0 5

G 0 2 F 1/133 5 5 0

专利名称(译)	表示装置及び映像表示装置		
公开(公告)号	JP2008292780A	公开(公告)日	2008-12-04
申请号	JP2007138556	申请日	2007-05-25
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	小西幸信		
发明人	小西 幸信		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.623.Y G09G3/20.623.R G09G3/20.641.C G02F1/133.530 G02F1/133.505 G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NA80 2H093/NB30 2H093/NC34 2H093/NC49 2H093/NC90 2H093/ND33 2H093/ND34 2H093/ND38 2H093/NH13 5C006/AA16 5C006/BB16 5C006/EC11 5C006/FA14 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06 2H193/ZA04 2H193/ZE31		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其能够抑制在将预充电信号提供给信号线时发生的预充电线上的电位变化。 Σ SOLUTION：校正信号线通过预定电容器连接到预充电线，并提供校正信号。校正信号从高电平电位变为低电平电位，几乎与预充电信号的开始供给到信号线的定时同时变化，并且也开始从低电平电位到高电平电位逐渐变化。向信号线提供预充电信号的结束。Z

