

(19) 日本国特許庁 (JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-40493

(P2008-40493A)

(43) 公開日 平成20年2月21日 (2008.2.21)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 611E	5C006
G02F 1/133 (2006.01)	G09G 3/20 612U	5C080
	G09G 3/20 631M	
	G09G 3/20 641P	
審査請求 未請求 請求項の数 26 O L (全 26 頁) 最終頁に続く		

(21) 出願番号	特願2007-198415 (P2007-198415)	(71) 出願人	390019839
(22) 出願日	平成19年7月31日 (2007.7.31)		三星電子株式会社
(31) 優先権主張番号	10-2006-0072976		Samsung Electronics
(32) 優先日	平成18年8月2日 (2006.8.2)		Co., Ltd.
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市靈通区梅灘洞 4 1 6
		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
		(72) 発明者	梁 英 ▲チョル▼
			大韓民国京畿道城南市盆唐区亭子洞ハンソ
			ルマウル住公6団地アパート610棟11
			04号

最終頁に続く

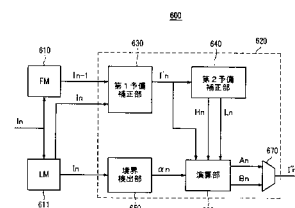
(54) 【発明の名称】 表示装置の駆動装置及びその映像信号の補正方法

(57) 【要約】

【課題】正面視認性と側面視認性との差を減らすことで液晶表示装置の画質を向上させる。

【解決手段】本発明は、表示装置の駆動装置及びその映像信号の補正方法に関する。本発明の一実施形態による表示装置の駆動装置は、複数の画素を含む表示装置の駆動装置であって、前記画素に対応する映像信号を直前フレームの映像信号との差によって第1補正信号に変換する第1補正部、前記画素に対応する前記第1補正信号を第1出力映像信号及び第2出力映像信号に変換する第2補正部、隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び前記境界検出部の出力信号に基づいて前記第1出力映像信号の変換信号及び第2出力映像信号の変換信号を形成する第1演算部を有する。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

複数の画素を含む表示装置の駆動装置であって、

前記画素に対応する映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換する補正部、

隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び

前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部

を有することを特徴とする表示装置の駆動装置。

10

【請求項 2】

前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記映像信号と同一の信号であることを特徴とする請求項 1 に記載の表示装置の駆動装置。

【請求項 3】

複数の画素を含む表示装置の駆動装置であって、

前記画素に対応する映像信号を直前フレームの映像信号との差によって第 1 補正信号に変換する第 1 補正部、

前記画素に対応する前記第 1 補正信号を第 1 出力映像信号及び第 2 出力映像信号に変換する第 2 補正部、

20

隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び

前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部

を有することを特徴とする表示装置の駆動装置。

【請求項 4】

前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記第 1 補正信号と同一の信号であることを特徴とする請求項 3 に記載の表示装置の駆動装置。

【請求項 5】

30

複数の画素を含む表示装置の駆動装置であって、

前記画素に対応する映像信号を直前フレームの映像信号との差によって第 1 補正信号に変換する第 1 補正部、

前記画素に対応する映像信号及び前記直前フレームの映像信号を利用して、前記映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換する第 2 補正部、

隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び

前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部

を有することを特徴とする表示装置の駆動装置。

40

【請求項 6】

前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記第 1 補正信号と同一の信号であることを特徴とする請求項 5 に記載の表示装置の駆動装置。

【請求項 7】

第 1 周波数に入力された、各画素に対する入力映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換し、第 1 出力映像信号及び第 2 出力映像信号を交互に前記第 1 周波数より大きい第 2 周波数で出力する信号制御部、及び

前記第 1 出力映像信号及び第 2 出力映像信号をアナログデータ電圧に変換して前記画素に交互に印加するデータ駆動部

50

を有し、

前記第 1 出力映像信号及び第 2 出力映像信号には、前記画素間の前記入力映像信号の差を利用して算出された映像の境界 (e d g e) 検出値が反映されており、

前記第 1 出力映像信号及び第 2 出力映像信号は直前フレームの入力映像信号と比較して決定されることを特徴とする表示装置の駆動装置。

【請求項 8】

前記第 2 周波数は、前記第 1 周波数の 2 倍であることを特徴とする請求項 7 に記載の表示装置の駆動装置。

【請求項 9】

前記画素が映像の境界地域に位置した場合、前記第 1 出力映像信号は前記第 2 出力映像信号と異なり、前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号と前記第 2 出力映像信号とが同一であることを特徴とする請求項 7 に記載の表示装置の駆動装置。

10

【請求項 10】

前記第 1 出力映像信号は、前記第 2 出力映像信号より大きいことを特徴とする請求項 9 に記載の表示装置の駆動装置。

【請求項 11】

前記信号制御部は、前記入力映像信号を直前フレームの入力映像信号と比較して第 1 予備補正信号に変換し、前記入力映像信号を上位信号と下位信号とを含む第 2 予備補正信号に補正したり、前記第 1 予備補正信号を上位信号と下位信号とを含む第 3 予備補正信号に変換したりし、前記第 1 予備補正信号及び第 2 予備補正信号または前記第 1 予備信号及び第 3 予備信号に映像の境界検出結果を反映して前記第 1 出力信号及び第 2 出力信号を生成することを特徴とする請求項 10 に記載の表示装置の駆動装置。

20

【請求項 12】

前記下位信号の階調は、0 であることを特徴とする請求項 11 に記載の表示装置の駆動装置。

【請求項 13】

前記入力映像信号が直前フレームの入力映像信号より所定値以上大きい場合、前記第 1 予備補正信号は前記入力映像信号より大きいことを特徴とする請求項 11 に記載の表示装置の駆動装置。

30

【請求項 14】

前記第 2 予備信号の下位信号は、前記第 3 予備信号の下位信号より低いことを特徴とする請求項 11 に記載の表示装置の駆動装置。

【請求項 15】

前記第 3 予備信号の前記上位信号と前記下位信号による前記画素の光量の合計は、前記第 1 予備補正信号による前記画素の光量の合計と同一であることを特徴とする請求項 11 に記載の表示装置の駆動装置。

【請求項 16】

前記入力映像信号 I_N から変換された前記第 1 出力映像信号 A_N と前記第 2 出力映像信号 B_N は、

40

$$A_N = I_N' + \alpha_N (H_N - I_N')$$

$$B_N = I_N' + \alpha_N (L_N - I_N')$$

[但し、 I_N' は前記第 1 予備補正信号であり、 α_N は境界変数であり、 H_N 及び L_N は各々前記第 2 または第 3 予備補正信号の上位信号及び下位信号である。]

を満たすことを特徴とする請求項 11 に記載の表示装置の駆動装置。

【請求項 17】

前記信号制御部は、

前記入力映像信号をフレーム単位で記憶するフレームメモリ、

前記入力映像信号を行単位で記憶する行メモリ、及び

前記フレームメモリ及び前記行メモリから前記入力映像信号を受けて前記第 1 出力映像

50

信号及び第 2 出力映像信号を生成する映像信号補正部

を有することを特徴とする請求項 16 に記載の表示装置の駆動装置。

【請求項 18】

前記映像信号補正部は、

直前フレームの入力映像信号に基づいて前記入力映像信号を前記第 1 予備補正信号に変換する第 1 予備補正部、

前記入力映像信号または前記第 1 予備補正信号を前記第 2 予備補正信号に変換する第 2 予備補正部、

前記入力映像信号に基づいて境界変数を検出する境界検出部、

前記第 1 予備補正信号、前記第 2 予備補正信号の上位信号、前記第 2 予備補正信号の下位信号、及び前記境界変数に基づいて、前記第 1 出力映像信号及び第 2 出力映像信号を演算する第 1 演算部、及び

前記第 1 演算部から前記第 1 出力映像信号及び第 2 出力映像信号を交互に選択して出力するマルチプレクサ

を有することを特徴とする請求項 17 に記載の表示装置の駆動装置。

【請求項 19】

前記境界検出部は、

前記画素間の階調差の程度を演算する第 2 演算部、及び

前記第 2 演算部から階調差の程度に対する情報を受けて前記境界変数を算出するスケール調整部

を含むことを特徴とする請求項 18 に記載の表示装置の駆動装置。

【請求項 20】

各画素の直前映像信号及び現在映像信号を読み取る段階、

前記直前映像信号に基づいて現在映像信号を補正して第 1 予備補正信号を算出する段階

、

前記入力映像信号または前記第 1 予備補正信号に基づいて第 2 予備補正信号の上位信号及び下位信号を決定する段階、

前記現在映像信号に基づいて前記各画素が映像の境界地域にあるか否かを判断する段階

、

映像の境界地域にない画素に対しては、前記第 1 予備補正信号を第 1 出力映像信号及び第 2 出力映像信号として 2 回出力する段階、及び

映像の境界地域にある画素に対しては、前記第 1 予備補正信号、前記第 2 予備補正信号の上位信号、前記第 2 予備補正信号の下位信号、及び前記境界変数によって第 1 出力映像信号及び第 2 出力映像信号を生成して交互に出力する段階

を有し、

前記出力映像信号のフレーム周波数は、前記現在映像信号のフレーム周波数より大きいことを特徴とする表示装置の映像信号の補正方法。

【請求項 21】

前記出力映像信号のフレーム周波数は、前記現在映像信号のフレーム周波数の 2 倍であることを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【請求項 22】

前記第 2 予備補正信号の上位信号は前記第 1 予備補正信号より大きく、前記第 2 予備補正信号の下位信号は前記第 1 予備補正信号より小さく、

前記第 2 予備補正信号の上位信号及び下位信号による前記画素の光量の合計は、前記第 1 予備補正信号による光量と実質的に同一であることを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【請求項 23】

前記下位信号の階調は、0であることを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【請求項 24】

10

20

30

40

50

前記入力映像信号が直前フレームの入力映像信号より所定値以上大きい場合、前記第 1 予備補正信号は前記入力映像信号より大きいことを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【請求項 25】

前記第 1 出力映像信号は、前記第 2 出力映像信号より大きいことを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【請求項 26】

前記入力映像信号 I_N から変換された前記第 1 出力映像信号 $A(G_N)$ と前記第 2 出力映像信号 $B(G_N)$ は、

$$A_N = I_N' + \alpha_N (H_N - I_N') \quad 10$$

$$B_N = I_N' + \alpha_N (L_N - I_N')$$

[但し、 I_N' は前記第 1 予備補正信号であり、 α_N は境界変数であり、 H_N 及び L_N は各々前記第 2 予備補正信号の上位信号及び下位信号である。]

を満たすことを特徴とする請求項 20 に記載の表示装置の映像信号の補正方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置の駆動装置及びその映像信号の補正方法に関する。

【背景技術】

【0002】

液晶表示装置は、現在、最も広く用いられている平板表示装置のうちの一つであって、画素電極と共通電極など電場生成電極が形成されている 2 枚の表示板と、その間に挿入されている液晶層とからなり、電場生成電極に電圧を印加して液晶層に電場を生成し、これを通じて液晶層の液晶分子の配向を決定し、入射光の偏光を制御することによって映像を表示する。

【0003】

液晶表示装置は、また、各画素電極に接続されているスイッチング素子、及びスイッチング素子を制御して画素電極に電圧を印加するためのゲート線とデータ線など複数の信号線を含む。

このような液晶表示装置は、コンピュータの表示装置だけでなく、テレビなどの表示画面としても広く用いられていることによって、動映像を表示する必要が高まっている。しかし、液晶表示装置は、液晶の応答速度が遅いため、動画像を表示することが難しい。

【0004】

つまり、液晶分子の応答速度が遅いため、液晶キャパシタに充電される電圧が目標電圧、つまり、所望の輝度を得ることのできる電圧まで到達するには所定の時間がかかり、この時間は液晶キャパシタに直前に充電されていた電圧との差によって変わる。したがって、例えば、目標電圧と直前電圧との差が大きい場合、最初から目標電圧のみを印加すれば、スイッチング素子がターンオンされている時間の間に目標電圧に到達できないことがある。

【0005】

一方、このような液晶表示装置、特に垂直電界を用いる液晶表示装置の場合、視野角によって液晶の光学位相遅延 (optical phase retardation) が変わって、正面における光透過率特性が側面における光透過率特性と異なるので、正面における視認性特性と側面における視認性特性が異なるようになる。

例えば、液晶表示装置において、各階調別に光の透過率を測定してみれば、低い階調のときには側面に行くほど光透過率が増加する反面、高い階調のときには側面に行くほど光透過率が減少する。このように、視野角による光透過率の差によって側面に行くほど各階調間の透過率の差が減少して視認性が悪くなる。

【0006】

側面における視認性の減少を減らすための方案として、一つの画素を二つの副画素に分

10

20

30

40

50

割し、一つの副画素には正常電圧を印加し、他の副画素にはそれより小さい電圧を印加するか、または大きい電圧を印加して、液晶キャパシタに充電される電圧を相異なるようにすることで、視認性を向上させる方法が提示された。

しかし、一つの副画素を二つの副画素に分割する方法は、各階調に合う電圧を正確に決めることが困難であるため、視認性の改善に限界がある。

【特許文献 1】特開2005-164937号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明が目的とする技術的課題は、液晶表示装置の画質を向上させることである。

10

【課題を解決するための手段】

【0008】

本発明 1 による表示装置の駆動装置は、複数の画素を含む表示装置の駆動装置であって、前記画素に対応する映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換する補正部、隣接した画素に対応する前記映像信号の差を利用して前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部を有する。

【0009】

映像信号から第 1 出力映像信号及び第 2 出力映像信号を生成し、例えば 1 フレームを 2 つのフィールドに分けて第 1 及び第 2 出力映像信号を印加することで、液晶キャパシタに充電される電圧を変化させて側面視認性を改善することができるとともに、例えば焼き付きや、フリッカーなどを防ぐことができるというインパルス駆動の効果を得ることができる。

20

【0010】

第 1 出力映像信号及び第 2 出力映像信号を、境界検出部の出力信号に基づいて変化させることで、画面の境界がない場合には、フリッカー現象を抑制しつつ液晶の応答速度を速くし、画面の境界がある場合には、ブラーリング現象を抑制しつつ液晶の応答速度を早くすることができる。なお、ブラーリング現象とは、液晶分子の動作速度が遅いために、画面の境界部分がシャープにならずぼけて表示されることを意味する。

30

【0011】

発明 2 は、発明 1 において、前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記映像信号または前記第 1 補正信号と同一であり得る。

画面の境界がない場合には、フリッカー現象を抑制することができる。

本発明 3 による表示装置の駆動装置は、複数の画素を含む表示装置の駆動装置であって、前記画素に対応する映像信号を直前フレームの映像信号との差によって第 1 補正信号に変換する第 1 補正部、前記画素に対応する前記第 1 補正信号を第 1 出力映像信号及び第 2 出力映像信号に変換する第 2 補正部、隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部を有する。

40

【0012】

互いに隣接するフレームの映像信号の差に基づいて第 1 補正信号を生成する。そして、その第 1 補正信号に基づいて電圧を印加することで、目標電圧への到達を早くして液晶の応答速度を速めることができる。

また、第 1 補正信号から第 1 出力映像信号及び第 2 出力映像信号を生成し、例えば 1 フレームを 2 つのフィールドに分けて第 1 及び第 2 出力映像信号を印加することで、液晶キャパシタに充電される電圧を変化させて側面視認性を改善することができるとともに、例えば焼き付きや、フリッカーなどを防ぐことができるというインパルス駆動の効果を得る

50

ことができる。

【 0 0 1 3 】

第 1 出力映像信号及び第 2 出力映像信号を、境界検出部の出力信号に基づいて変化させることで、画面の境界がない場合には、フリッカー現象を抑制しつつ液晶の応答速度を速くし、画面の境界がある場合には、ブラーリング現象を抑制しつつ液晶の応答速度を早くすることができる。

発明 4 は、発明 3 において、前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記映像信号または前記第 1 補正信号と同一であり得る。

【 0 0 1 4 】

画面の境界がない場合には、フリッカー現象を抑制することができる。

本発明 5 による表示装置の駆動装置は、複数の画素を含む表示装置の駆動装置であって、前記画素に対応する映像信号を直前フレームの映像信号との差によって第 1 補正信号に変換する第 1 補正部、前記画素に対応する映像信号及び前記直前フレームの映像信号を利用して、前記映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換する第 2 補正部、隣接した画素に対応する前記映像信号の差を利用して、前記画素が映像の境界地域に存在するか否かによる信号を出力する境界検出部、及び前記境界検出部の出力信号に基づいて前記第 1 出力映像信号の変換信号及び第 2 出力映像信号の変換信号を形成する第 1 演算部を有する。

【 0 0 1 5 】

互いに隣接するフレームの映像信号の差に基づいて第 1 補正信号を生成する。そして、その第 1 補正信号に基づいて電圧を印加することで、目標電圧への到達を早くして液晶の応答速度を速めることができる。

また、映像信号から第 1 出力映像信号及び第 2 出力映像信号を生成し、例えば 1 フレームを 2 つのフィールドに分けて第 1 及び第 2 出力映像信号を印加することで、液晶キャパシタに充電される電圧を変化させて側面視認性を改善することができるとともに、例えば焼き付きや、フリッカーなどを防ぐことができるというインパルス駆動の効果を得ることができる。

【 0 0 1 6 】

第 1 出力映像信号及び第 2 出力映像信号を、境界検出部の出力信号に基づいて変化させることで、画面の境界がない場合には、フリッカー現象を抑制しつつ液晶の応答速度を速くし、画面の境界がある場合には、ブラーリング現象を抑制しつつ液晶の応答速度を早くすることができる。

発明 6 は、発明 5 において、前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号の変換信号と前記第 2 出力映像信号の変換信号は、前記映像信号または前記第 1 補正信号と同一であり得る。

【 0 0 1 7 】

画面の境界がない場合には、フリッカー現象を抑制することができる。

前記境界検出部は、前記画素間の階調差の程度を演算する第 2 演算部、及び前記第 2 演算部から前記階調差の程度に対する情報を受けて境界変数を算出するスケール調整部を有することができる。

前記第 1 出力映像信号の変換信号及び前記第 2 出力映像信号の変換信号のうちのいずれか一つを交互に選択して出力するマルチプレクサさらに有することができる。

【 0 0 1 8 】

前記第 1 出力映像信号の変換信号は、前記第 2 出力映像信号の変換信号より大きくてもよい。

本発明 7 による表示装置の駆動装置は、第 1 周波数で入力された、各画素に対する入力映像信号を第 1 出力映像信号及び第 2 出力映像信号に変換し、第 1 出力映像信号及び第 2 出力映像信号を交互に前記第 1 周波数より大きい第 2 周波数で出力する信号制御部、及び前記第 1 出力映像信号及び第 2 出力映像信号をアナログデータ電圧に変換して前記画素に

10

20

30

40

50

交互に印加するデータ駆動部を有し、前記第 1 出力映像信号及び第 2 出力映像信号には前記画素間の前記入力映像信号の差を利用して算出された映像の境界 (e d g e) 検出値が反映されており、前記第 1 出力映像信号及び第 2 出力映像信号は直前フレームの入力映像信号と比較して決定される。

【 0 0 1 9 】

発明 8 は、発明 7 において、前記第 2 周波数は、前記第 1 周波数の 2 倍であることを特徴とする。

発明 9 は、発明 7 において、前記画素が映像の境界地域に位置した場合、前記第 1 出力映像信号は前記第 2 出力映像信号と異なり、前記画素が映像の境界地域に位置しない場合、前記第 1 出力映像信号と前記第 2 出力映像信号とが同一であり得る。

10

【 0 0 2 0 】

発明 10 は、発明 9 において、前記第 1 出力映像信号は、前記第 2 出力映像信号より大きくてもよい。

発明 11 は、発明 10 において、前記信号制御部は、前記入力映像信号を直前フレームの入力映像信号と比較して第 1 予備補正信号に変換し、前記入力映像信号を上位信号と下位信号とを含む第 2 予備補正信号に補正したり、前記第 1 予備補正信号を上位信号と下位信号とを含む第 3 予備補正信号に変換したりし、前記第 1 予備補正信号及び第 2 予備補正信号または前記第 1 予備信号及び第 3 予備信号に映像の境界検出結果を反映して前記第 1 出力信号及び第 2 出力信号を生成することができる。

20

【 0 0 2 1 】

発明 12 は、発明 11 において、前記下位信号の階調は 0 であり得る。

発明 13 は、発明 11 において、前記入力映像信号が直前フレームの入力映像信号より所定値以上大きい場合、前記第 1 予備補正信号は前記入力映像信号より大きくてもよい。

発明 14 は、発明 11 において、前記第 2 予備信号の下位信号は、前記第 3 予備信号の下位信号より低いことがある。

【 0 0 2 2 】

発明 15 は、発明 11 において、前記第 3 予備信号の前記上位信号と前記下位信号による前記画素の光量の合計は、前記第 1 予備補正信号による前記画素の光量の合計と同一であり得る。

発明 16 は、発明 11 において、前記入力映像信号 I_N から変換された前記第 1 出力映像信号 A_N と前記第 2 出力映像信号 B_N は、 $A_N = I_N' + \alpha_N (H_N - I_N')$ $B_N = I_N' + \alpha_N (L_N - I_N')$ [但し、 I_N' は前記第 1 予備補正信号であり、 α_N は境界変数であり、 H_N 及び L_N は各々前記第 2 または第 3 予備補正信号の上位信号及び下位信号である。] を満たすことができる。

30

【 0 0 2 3 】

発明 17 は、発明 16 において、前記信号制御部は、前記入力映像信号をフレーム単位で記憶するフレームメモリ、前記入力映像信号を行単位で記憶する行メモリ、及び前記フレームメモリ及び前記行メモリから前記入力映像信号を受けて前記第 1 出力映像信号及び第 2 出力映像信号を生成する映像信号補正部を有することができる。

発明 18 は、発明 17 において、前記映像信号補正部は、直前フレームの入力映像信号に基づいて前記入力映像信号を前記第 1 予備補正信号に変換する第 1 予備補正部、前記入力映像信号または前記第 1 予備補正信号を前記第 2 予備補正信号に変換する第 2 予備補正部、前記入力映像信号に基づいて境界変数を検出する境界検出部、前記第 1 予備補正信号、前記第 2 予備補正信号の上位信号、前記第 2 予備補正信号の下位信号、及び前記境界変数に基づいて前記第 1 出力映像信号及び第 2 出力映像信号を演算する第 1 演算部、及び前記第 1 演算部から前記第 1 出力映像信号及び第 2 出力映像信号を交互に選択して出力するマルチプレクサを含むことができる。

40

【 0 0 2 4 】

発明 19 は、発明 18 において、前記境界検出部は、前記画素間の階調差の程度を演算する第 2 演算部、及び前記第 2 演算部から階調差の程度に対する情報を受けて前記境界変

50

数を算出するスケール調整部を有することができる。

本発明 20 による表示装置の映像信号の補正方法は、各画素の直前映像信号及び現在映像信号を読み取る段階、前記直前映像信号に基づいて現在映像信号を補正して第 1 予備補正信号を算出する段階、前記入力映像信号または前記第 1 予備補正信号に基づいて第 2 予備補正信号の上位信号及び下位信号を決定する段階、前記現在映像信号に基づいて前記各画素が映像の境界地域にあるか否かを判断する段階、映像の境界地域にない画素に対しては、前記第 1 予備補正信号を第 1 出力映像信号及び第 2 出力映像信号として 2 回出力する段階、及び映像の境界地域にある画素に対しては、前記第 1 予備補正信号、前記第 2 予備補正信号の上位信号、前記第 2 予備補正信号の下位信号、及び前記境界変数によって第 1 出力映像信号及び第 2 出力映像信号を生成して交互に出力する段階を有し、前記出力映像信号のフレーム周波数は前記現在映像信号のフレーム周波数より大きい。

【0025】

発明 21 は、発明 20 において、前記出力映像信号のフレーム周波数は、前記現在映像信号のフレーム周波数の 2 倍であり得る。

発明 22 は、発明 20 において、前記第 2 予備補正信号の上位信号は前記第 1 予備補正信号より大きく、前記第 2 予備補正信号の下位信号は前記第 1 予備補正信号より小さく、前記第 2 予備補正信号の上位信号及び下位信号による前記画素の光量の合計は、前記第 1 予備補正信号による光量と実質的に同一であり得る。

【0026】

発明 23 は、発明 20 において、前記下位信号の階調は、0 であり得る。

発明 24 は、発明 20 において、前記入力映像信号が直前フレームの入力映像信号より所定値以上大きい場合、前記第 1 予備補正信号は前記入力映像信号より大きくてもよい。

発明 25 は、発明 20 において、前記第 1 出力映像信号は、前記第 2 出力映像信号より大きくてもよい。

【0027】

発明 26 は、発明 20 において、前記入力映像信号 I_N から変換された前記第 1 出力映像信号 AG_N と前記第 2 出力映像信号 BG_N は、 $A_N = I_N' + \alpha_N (H_N - I_N')$ 、 $B_N = I_N' + \alpha_N (L_N - I_N')$ [但し、 I_N' は前記第 1 予備補正信号であり、 α_N は境界変数であり、 H_N 及び L_N は各々前記第 2 予備補正信号の上位信号及び下位信号である。]を満たすことができる。

【発明の効果】

【0028】

本発明によれば、液晶表示装置の画質を向上させる。

【発明を実施するための最良の形態】

【0029】

添付した図面を参照して、本発明の実施形態について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。しかし、本発明は多様な相異なる形態で実現でき、ここに説明する実施形態に限定されない。

図面において、種々の層及び領域を明確に表現するために厚さを拡大して示した。明細書の全体にわたって類似する部分については同一の図面符号を付けた。層、膜、領域、板などの部分が他の部分の“上”にあるとするとき、これは他の部分の“すぐ上”にある場合だけでなく、その中間に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上”にあるとするときには、中間に他の部分がないことを意味する。

【0030】

次に、本発明の表示装置の駆動装置及びその映像信号の補正方法について、図 1 及び図 2 を参照して詳細に説明する。

図 1 は、本発明の一実施形態による液晶表示装置のブロック図であり、図 2 は、本発明の一実施形態による液晶表示装置における一つの画素の等価回路図である。

図 1 を参照すれば、本発明の一実施形態による液晶表示装置は、液晶表示板組立体 (liquid crystal panel assembly) 300、ゲート駆動部 4

10

20

30

40

50

00、データ駆動部500、階調電圧生成部800、及び信号制御部600を有する。

【0031】

液晶表示板組立体300は、等価回路から見れば、複数の信号線 $G_1 \sim G_n$ 、 $D_1 \sim D_m$ と、これに接続され、ほぼ行列状に配列された複数の画素PXとを含む。反面、図2に示す構造から見れば、液晶表示板組立体300は、互いに対向する下部表示板100及び上部表示板200と、その間に入っている液晶層3とを含む。

信号線 $G_1 \sim G_n$ 、 $D_1 \sim D_m$ は、ゲート信号（“走査信号”ともいう）を伝達する複数のゲート線 $G_1 \sim G_n$ と、データ電圧を伝達する複数のデータ線 $D_1 \sim D_m$ とを含む。ゲート線 $G_1 \sim G_n$ はほぼ行方向にのび、互いにほとんど平行し、データ線 $D_1 \sim D_m$ はほぼ列方向にのび、互いにほとんど平行する。

10

【0032】

各画素PX、例えば、 i 番目（ $i = 1, 2, \dots, n$ ）ゲート線 G_i と、 j 番目（ $j = 1, 2, \dots, m$ ）データ線 D_j とに接続された画素PXは、信号線 G_i 、 D_j に接続されたスイッチング素子Qと、これに接続された液晶キャパシタ（liquid crystal capacitor）Clcと、ストレージキャパシタ（storage capacitor）Cstとを含む。ストレージキャパシタCstは必要に応じて省略できる。

【0033】

スイッチング素子Qは、下部表示板100に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 G_i と接続されており、入力端子はデータ線 D_j と接続されており、出力端子は液晶キャパシタClc及びストレージキャパシタCstと接続されている。

20

液晶キャパシタClcは、下部表示板100の画素電極191と上部表示板200の共通電極270とを二つの端子とし、二つの電極191、270の間の液晶層3は誘電体として機能する。画素電極191はスイッチング素子Qと接続され、共通電極270は上部表示板200の全面に形成され、共通電圧Vcomの印加を受ける。図2とは異なって、共通電極270が下部表示板100に備えられる場合もあり、この時には、二つの電極191、270のうちの少なくとも一つを線状または棒状に作ることができる。

【0034】

液晶キャパシタClcの補助的な役割を果たすストレージキャパシタCstは、下部表示板100に具備された別個の信号線（図示せず）と画素電極191とが絶縁体を間に置いて重畳してなり、この別個の信号線には共通電圧Vcomなどの決められた電圧が印加される。しかし、ストレージキャパシタCstは、画素電極191が絶縁体を媒介としてすぐ上の前段ゲート線 G_{i-1} と重畳して形成できる。

30

【0035】

一方、色表示を実現するためには、各画素PXが基本色（primary color）のうちの一つを固有に表示したり（空間分割）、各画素（PX）が時間によって交互に基本色を表示するように（時間分割）したりして、これら基本色の空間的、時間的な合計によって所望の色相が認識されるようにする。基本色の例としては、赤色、緑色、青色など三原色がある。図2は、空間分割の一例として、各画素PXが画素電極191に対応する上部表示板200の領域に基本色のうちの一つを示すカラーフィルタ230を備えることを示している。図2とは異なって、カラーフィルタ230は下部表示板100の画素電極191上または下に設けてもよい。

40

【0036】

液晶表示板組立体300には少なくとも一つの偏光子（図示せず）が備えられている。

再び図1を参照すれば、階調電圧生成部800は、画素PXの透過率に関連する全体階調電圧または限定された数の階調電圧（以下、“基準階調電圧”という）を生成する。（基準）階調電圧は、共通電圧Vcomに対して正の値を有するものと、負の値を有するものとを含むことができる。

【0037】

ゲート駆動部400は、液晶表示板組立体300のゲート線 $G_1 \sim G_n$ と接続され、ゲ

50

ートオン電圧 V_{on} とゲートオフ電圧 V_{off} との組み合わせからなるゲート信号をゲート線 $G_1 \sim G_n$ に印加する。

データ駆動部 500 は、液晶表示板組立体 300 のデータ線 $D_1 \sim D_m$ と接続されており、階調電圧生成部 800 からの階調電圧を選択し、これをデータ電圧としてデータ線 $D_1 \sim D_m$ に印加する。しかし、階調電圧生成部 800 が階調電圧を全て提供することではなく、限定された数の基準階調電圧のみを提供する場合に、データ駆動部 500 は基準階調電圧を分圧して所望のデータ電圧を選択する。

【0038】

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などを制御する。

このような駆動装置 400、500、600、800 各々は、少なくとも一つの集積回路チップの形態で液晶表示板組立体 300 上に直接装着されてもよく、フレキシブル印刷回路膜 (flexible printed circuit film) (図示せず) 上に装着されて T C P (tape carrier package) の形態で液晶表示板組立体 300 に付着されてもよく、別途の印刷回路基板 (printed circuit board) (図示せず) 上に装着されてもよい。これとは異なって、これら駆動装置 400、500、600、800 が、信号線 $G_1 \sim G_n$ 、 $D_1 \sim D_m$ 及び薄膜トランジスタスイッチング素子 Q などと共に液晶表示板組立体 300 に集積されることもできる。また、駆動装置 400、500、600、800 は単一チップで集積でき、この場合、これらのうちの少なくとも一つまたはこれらをなす少なくとも一つの回路素子が単一チップの外側にあり得る。

【0039】

以下、このような液晶表示装置の動作について詳細に説明する。

信号制御部 600 は、外部のグラフィック制御機 (図示せず) から入力映像信号 R、G、B 及びその表示を制御する入力制御信号を受信する。入力映像信号 R、G、B は、各画素 P X の輝度 (luminance) 情報を含んでおり、輝度は決められた数、例えば、1024 ($= 2^{10}$)、256 ($= 2^8$) または 64 ($= 2^6$) 個の階調 (gray) を有している。入力制御信号の例としては、垂直同期信号 V_{sync} 、水平同期信号 H_{sync} 、メインクロック MCLK、及びデータイネーブル信号 DE などがある。

【0040】

信号制御部 600 は、入力映像信号 R、G、B と入力制御信号に基づいて入力映像信号 R、G、B を液晶表示板組立体 300 の動作条件に合うように適切に処理し、ゲート制御信号 CONT1 及びデータ制御信号 CONT2 を生成した後、ゲート制御信号 CONT1 をゲート駆動部 400 に送信し、データ制御信号 CONT2 と処理した映像信号 DAT をデータ駆動部 500 に送信する。

【0041】

ゲート制御信号 CONT1 は、走査の開始を指示する走査開始信号 STV と、ゲートオン電圧 V_{on} の出力周期を制御する少なくとも一つのクロック信号とを含む。ゲート制御信号 CONT1 は、また、ゲートオン電圧 V_{on} の持続時間を限定する出力イネーブル信号 OE をさらに含むことができる。

データ制御信号 CONT2 は、一つの行の画素 P X に対するデジタル映像信号の伝送開始を知らせる水平同期開始信号 STH と、データ線 $D_1 \sim D_m$ にアナログデータ電圧の印加を指示するロード信号 LOAD と、データクロック信号 HCLK とを含む。データ制御信号 CONT2 は、また、共通電圧 V_{com} に対するデータ電圧の極性 (以下、“共通電圧に対するデータ電圧の極性”を略して“データ電圧の極性”という) を反転させる反転信号 RVS をさらに含むことができる。

【0042】

信号制御部 600 からのデータ制御信号 CONT2 により、データ駆動部 500 は一つの行の画素 P X に対するデジタル映像信号 DAT を受信し、各デジタル映像信号 DAT に対応する階調電圧を選択することによって、デジタル映像信号 DAT をアナログデータ電圧に変換した後、これに対応するデータ線 $D_1 \sim D_m$ に印加する。

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 CONT 1 によってゲートオン電圧 V_{on} をゲート線 $G_1 \sim G_n$ に印加し、このゲート線 $G_1 \sim G_n$ に接続されたスイッチング素子 Q を導通させる。そうすると、データ線 $D_1 \sim D_m$ に印加されたデータ電圧が、導通したスイッチング素子 Q を通じて対応する画素 PX に印加される。

【0043】

画素 PX に印加されたデータ電圧と共通電圧 V_{com} との差は、液晶キャパシタ C_{lc} の充電電圧、つまり、画素電圧として現れる。液晶分子は、画素電圧の大きさによってその配列を別にし、これによって液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は、表示板組立体 300 に付着された偏光子によって光の透過率の変化として現れ、これによって画素 PX は、映像信号 DAT の階調が示す輝度を表示する。

10

【0044】

1 水平周期 (“1H” とも記し、水平同期信号 Hsync 及びデータイネーブル信号 DE の一周期と同一である) を単位としてこのような過程を繰り返すことにより、全てのゲート線 $G_1 \sim G_n$ に対して順次にゲートオン電圧 V_{on} を印加し、全ての画素 PX にデータ電圧を印加して 1 フレーム (frame) の映像を表示する。

1 フレームが終了すれば、次のフレームが開始し、各画素 PX に印加されるデータ電圧の極性が直前フレームにおける極性と反対になるようにデータ駆動部 500 に印加される反転信号 RVS の状態が制御される (“フレーム反転”)。このとき、1 フレーム内でも反転信号 RVS の特性によって、一つのデータ線を通じて流れるデータ電圧の極性が変わったり (例：行反転、点反転)、一つの画素行に印加されるデータ電圧の極性も互いに異なったりすることがある (例：列反転、点反転)。

20

【0045】

次に、図 3 を参照して、本発明の一実施形態による信号制御部について詳細に説明する。

図 3 は、本発明の一実施形態による信号制御部のブロック図である。

図 3 を参照すれば、本実施形態による信号制御部 600 は、フレームメモリ (FM) 610、行メモリ (LM) 611、及び映像信号補正部 620 を含む。

【0046】

フレームメモリ 610 は、入力される映像信号を 1 フレームの単位で記憶する。

行メモリ 611 は、入力される入力映像信号を複数行の単位で記憶する。

30

映像信号補正部 620 は、フレームメモリ 610 及び行メモリ 611 から互いに異なるフレーム (N 番目フレームと ($N-1$) 番目フレーム) に属する一つの画素 PX に対する映像信号 I_N 、 I_{N-1} を受け、映像信号 I_N を第 1 予備補正信号 I_N' に変換し、第 1 予備補正信号 I_N' を一対の第 2 予備補正信号 H_N 、 L_N に変換し、境界変数 α_N を算出し、これに基づいて第 1 出力映像信号 A_N と第 2 出力映像信号 B_N を生成し、第 1 出力映像信号 A_N 及び第 2 出力映像信号 B_N を出力映像信号 I_N'' として交互に出力する。このとき、第 1 予備補正信号 I_N' は、画素 PX に印加されるデータ電圧が目標データ電圧より大きいかまたは小さくなるようにする DCC (dynamic capacitance compensation) 補正によって生成され、一対の第 2 予備補正信号 H_N 、 L_N は一つの画素 PX に連続して印加する大きさの互いに異なるデータ電圧に対応し、境界変数 α_N は表現する映像で境界 (edge) の有無判断によって生成される。

40

【0047】

このような映像信号補正部 620 は、第 1 予備補正信号 I_N' を生成する第 1 予備補正部 630、第 2 予備補正信号 H_N 、 L_N を生成する第 2 予備補正部 640、境界変数 α_N を生成する境界検出部 650、演算部 660、及びマルチプレクサ 670 を含む。

第 1 予備補正部 630 は、行メモリ 611 から受けた映像信号 I_N と、フレームメモリ 610 から受けた映像信号 I_{N-1} に基づいて、第 1 予備補正信号 I_N' を生成する。この時、フレームメモリ 610 から受けた映像信号 I_{N-1} は、行メモリ 611 から受けた映像信号 I_N を基準として直前フレームの映像信号である。したがって、以下、行メモリ 611 から受けた映像信号 I_N を “現在映像信号 (current image sig

50

nal) ” といひ、フレームメモリ 610 から受けた映像信号 I_{N-1} を “ 直前映像信号 (previous image signal) ” という。

【0048】

以下、図4を参照して、第1予備補正信号 I_N' の生成原理について詳細に説明する。

液晶キャパシタC1cの両端に電圧を印加すると、液晶層3の液晶分子はその電圧に対応する安定した状態で再配列しようとするが、液晶分子の応答速度が遅いため、安定した状態に至るまでは所定の時間がかかる。液晶キャパシタC1cに印加される電圧を引続き維持していれば、液晶分子は安定した状態に至るまで引続き動き、その間に光透過率も変化する。液晶分子が安定した状態に至ってそれ以上動かないと、光透過率も一定になる。

【0049】

このように安定した状態での画素電圧を “ 目標画素電圧 ” とし、このときの光透過率を “ 目標光透過率 ” とすれば、目標画素電圧と目標光透過率とは一対一の対応関係にある。

しかし、各画素PXのスイッチング素子Qをターンオンさせてデータ電圧を印加する時間が制限されているため、データ電圧を印加する間に液晶分子が安定した状態に至ることは困難である。ところが、スイッチング素子Qがターンオフされても液晶キャパシタC1cの両端の電圧差は依然として存在し、そのため液晶分子が安定した状態に向かって引続き動く。このように液晶分子の配列状態が変わると、液晶層3の誘電率が変わり、そのため液晶キャパシタC1cの静電容量が変化する。スイッチング素子Qがターンオフされた状態では、液晶キャパシタC1cの一端子が浮遊 (floating) 状態にあるので、漏洩電流を考慮しないならば液晶キャパシタC1cに保存された総電荷は変化せずに一定である。したがって、液晶キャパシタC1cの静電容量の変化は、液晶キャパシタC1cの両端の電圧、つまり、画素電圧の変化を招く。

【0050】

したがって、安定した状態を基準とした目標画素電圧に対応するデータ電圧 (以下、“目標データ電圧” いう) をそのまま画素PXに印加すると、実際に画素PXに印加される画素電圧 (以下、“実際画素電圧” いう) は目標画素電圧とは異なるはずであり、そのため目標透過率が得られない。特に、目標透過率とその画素PXが当初に有していた透過率と差がある場合には、実際画素電圧と目標画素電圧との差はさらに著しくなる。

【0051】

したがって、画素PXに印加するデータ電圧を目標データ電圧より大きいかまたは小さくする必要があり、その方法のうちの一つが前述したDCCである。

本実施形態において、DCCは信号制御部600で行われ、任意の画素PXに対する現在映像信号 I_N を、その画素PXに対する直前フレームの映像信号である直前映像信号 I_{N-1} に基づいて補正して、補正された第1予備補正信号 I_N' を生成する。第1予備補正信号 I_N' は、基本的に実験結果によって決定され、第1予備補正信号 I_N' と直前映像信号 I_{N-1} との差は、補正前の現在映像信号 I_N と直前映像信号 I_{N-1} との差より大体大きい。しかし、現在映像信号 I_N と直前映像信号 I_{N-1} が同一であるか、または両者の差が小さいときには、第1予備補正信号 I_N' が同一であり得る。(つまり、補正しなくてもよい)。

【0052】

以下、第1予備補正信号 I_N' は、次の式(1)のような関数F1で示すことができる。

$$I_N' = F1(I_N, I_{N-1}) \cdots (1)$$

このようにすると、データ駆動部500から各画素PXに印加するデータ電圧は、目標データ電圧より高いか、または低い電圧になる。

【0053】

第1予備補正信号 I_N' を求めるために、第1予備補正部630はルックアップテーブル (図示せず) を含むことができる。ルックアップテーブルには、現在映像信号 I_N 及び直前映像信号 I_{N-1} の対に対して第1予備補正信号 I_N' が記憶されている。

ところが、現在映像信号 I_N 及び直前映像信号 I_{N-1} の全ての対に対して第1予備補

10

20

30

40

50

正信号 I_N' を記憶しておこうとすれば、ルックアップテーブルの大きさが非常に大きくなってしまふ可能性がある。そこで、いくつかの直前映像信号 I_{N-1} 及び現在映像信号 I_N の対に対してのみ第 1 予備補正信号 I_N' を基準補正映像信号として記憶しておき、その他の直前映像信号 I_{N-1} 及び現在映像信号対 I_N に対しては補間法 (interpolation) によって演算して第 1 予備補正信号 I_N' を求めることが好ましい。

【0054】

図 4 は、階調の数が 256 個の場合、いくつかの直前映像信号 I_{N-1} 及び現在映像信号 I_N の対に対する第 1 予備補正信号 I_N' を示すルックアップテーブルの一例である。図 4 において、任意の一对の直前映像信号 I_{N-1} 及び現在映像信号 I_N に対する補間は、該当する映像信号対 I_{N-1} 、 I_N と近い映像信号対 I_{N-1} 、 I_N に対する基準補正映像信号を探し、その値に基づいて該当映像信号対 I_{N-1} 、 I_N に対する第 1 予備補正信号 I_N' を求めることである。

【0055】

例えば、デジタル信号の映像信号 I_{N-1} 、 I_N を上位ビットと下位ビットに分け、ルックアップテーブルには下位ビットが 0 の直前映像信号 I_{N-1} と現在映像信号 I_N の対に対する基準補正映像信号を記憶しておく。任意の直前映像信号 I_{N-1} 及び現在映像信号対 I_N に対してその上位ビットに基づき関連した基準補正映像信号をルックアップテーブルで探した後、直前映像信号 I_{N-1} 及び現在映像信号 I_N の下位ビットとルックアップテーブルで探した基準補正映像信号とを利用して第 1 予備補正信号 I_N' を算出する。

【0056】

このような補間について、図 5 を参照してさらに詳細に説明する。

図 5 は、本発明の一実施形態による液晶表示装置において、第 1 予備補正信号を補間によって算出する例を説明する図面である。

入力映像信号は、 x ビットの上位ビット (upper bits) と、 y ビットの下位ビット (lower bits) とからなる。例えば、8 ビットの映像信号の場合、上位ビットのビット数は 4 または 3 とすることができ、4 の場合には 17×17 入力映像信号の対 (I_{N-1} 、 I_N それぞれについて、0, 16, 32, 48, $\dots$ 224, 240, 256 の 17 個の入力)、3 の場合には 9×9 入力映像信号の対 (I_{N-1} 、 I_N それぞれについて、0, 32, 64, $\dots$ 224, 256 の 9 個の入力) に対する出力映像信号のみを記憶すればよい。8 ビットの場合、上位ビットのビット数が 4 の場合に対し、図 5 に示すように横軸と縦軸に各々直前映像信号 I_{N-1} と現在映像信号 I_N を配置する。

【0057】

図 5 において、実線によって区画された正四角形の領域は、直前入力映像信号 I_{N-1} と現在映像信号 I_N の上位ビットの値を基準として分れたブロックである。ブロックの境界に存在する点は、直前映像信号 I_{N-1} または現在映像信号 I_N の下位ビットが 0 である点である。直前映像信号 I_{N-1} と現在映像信号 I_N の全てに対し、各ブロックの中に存在する点の上位ビットは全て同一であり、左側辺と上側辺の上に位置する点もブロック内部の点と同一の上位ビットを有する。但し、右側辺と下側辺の上に存在する点の上位ビットは、ブロック内部の点の上位ビットと相異している。

【0058】

このような各ブロックの頂点については出力映像信号が与えられ、これを基準データ f という。例えば、図 5 は、一つのブロックを定義する 4 つの頂点に対する出力映像信号を f_{00} 、 f_{01} 、 f_{10} 、 f_{11} に示している。頂点でない点に対する出力映像信号は、これらと下位ビットとの関数に与えられる演算によって求める。

再び図 3 を参照すれば、第 2 予備補正部 640 は、第 1 予備補正部 630 から第 1 予備補正信号 I_N' を受けて、それぞれの第 1 予備補正信号 I_N' を一对の第 2 予備補正信号 H_N 、 L_N に変換する。第 2 予備補正信号 H_N 、 L_N は、上位信号 H_N 及び下位信号 L_N からなる。

【0059】

次に、図 6 乃至図 8 を参照して、第 2 予備補正部 6 4 0 について詳細に説明する。

図 6 は、本発明の一実施形態による液晶表示装置における第 2 予備補正部のブロック図であり、図 7 は、本発明の一実施形態による液晶表示装置において、第 1 予備補正信号 I_{N-1} 及び第 2 予備補正信号 H_N 、 L_N のガンマ曲線を示すグラフであり、図 8 は、第 1 予備補正信号 I_N' の階調の数が 256 個である場合、いくつかの下位信号 L_N 及び上位信号 H_N の対を示すルックアップテーブルの一例である

図 6 を参照すれば、第 2 予備補正部 6 4 0 は、フレームメモリ (FM) 6 4 1、及びこれと接続されている信号変換部 6 4 2 を含む。

【0060】

フレームメモリ 6 4 1 は、第 1 予備補正部 6 3 0 から入力される第 1 予備補正信号 I_N' を記憶する。

信号変換部 6 4 2 は、フレームメモリ 6 4 1 に記憶されている第 1 予備補正信号 I_N' を順次に受け、第 1 予備補正信号 I_N' 各々を上位信号 H_N 及び下位信号 L_N からなる第 2 予備補正信号 H_N 、 L_N に変換する。具体的に説明すれば、信号変換部 6 4 2 は、第 1 予備補正信号 I_N' を一回ずつ読み込んで上位信号 H_N 及び下位信号 L_N のうちのいずれか一つに変換して順次に出力した後、第 1 予備補正信号 I_N' を再び一回ずつ読み込んで上位信号 H_N 及び下位信号 L_N のうちの残り一つに変換して順次に出力する。

【0061】

一方、フレームメモリ 6 4 1 に記憶されている第 1 予備補正信号 I_N' を 2 回ずつ読み取るため、フレームメモリ 6 4 1 の読み取り周波数 (read frequency) (または出力周波数) f_r は、書き取り周波数 (write frequency) (または入力周波数) f_w の 2 倍である。そのため、フレームメモリ 6 4 1 の入力フレーム周波数 f_w が 60 Hz であれば、映像信号補正部 6 2 0 の出力フィールド周波数及びデータ電圧の印加周波数も 120 Hz になる。

【0062】

図 7 を参照すれば、第 1 予備補正信号 I_N' 、上位信号 H_N 、及び下位信号 L_N 各々に対応するガンマ曲線 T_i 、 T_1 、 T_2 が示されている。上位信号 H_N 及び下位信号 L_N 各々に対応するガンマ曲線 T_1 、 T_2 の平均は、第 1 予備補正信号 I_N' に対応するガンマ曲線 T と一致する。

これを他の方式で表現すれば、上位信号 H_N 及び下位信号 L_N による画素の光量の合計が、第 1 予備補正信号 I_N' による光量と同一であるといえる。ここで、光量とは、輝度とその輝度を維持する時間をかけたものと同じである。

【0063】

したがって、第 1 予備補正信号 I_N' に対応する輝度を $T(I_N')$ とし、上位信号 H_N に対応する輝度を $T(H_N)$ とし、下位信号 L_N に対応する輝度を $T(L_N)$ とすれば、次の式 (2) が成立する。

$$2T(I_N') = T(H_N) + T(L_N) \cdots (2)$$

図 8 は、第 1 予備補正信号 I_N' の階調の数が 256 個である場合、いくつかの下位信号 L_N 及び上位信号 H_N の対を示すルックアップテーブルの一例である。

【0064】

以下、図 9 を参照して、第 1 予備補正信号 I_N' 及び第 2 予備補正信号 H_N 、 L_N がデータ駆動部 5 0 0 に伝送される場合、画素に印加される電圧について詳細に説明する。

図 9 は、本発明の一実施形態による液晶表示装置において、第 1 予備補正信号及び第 2 予備補正信号に該当するデータ電圧を示すグラフである。

図 9 を参照すれば、横軸は時間をフレーム単位で示し、縦軸は絶対値で表示したデータ電圧を示す。(N-1) 番目及び N 番目フレームの入力映像信号は同一であり、初期電圧 V_a に対応する。(N+1) 番目、(N+2) 番目、及び (N+3) 番目フレームの入力映像信号は同一であり、目標電圧 V_b に対応する。N 番目フレームの入力映像信号と、(N+1) 番目入力映像信号とは、差が大きい。

【0065】

第1予備補正部630は、N番目及び(N+1)番目フレームにおける入力映像信号の差によって、(N+1)番目フレームで目標電圧V_bより高いデータ電圧V_oを与える第1予備補正信号I_{N+1}'を生成する。そして、N番目、(N+2)番目、及び(N+3)番目フレームの入力映像信号は、その直前フレームの入力映像信号と各々同一であるので、N番目及び(N+2)番目フレームの第1予備補正信号I_N'は対応する入力映像信号と同一である。

【0066】

したがって、第1予備補正信号I_{N+1}'をデータ駆動部500に伝送してデータ電圧を生成する場合、図9で太い実線で示す通りである。

第2予備補正部640は、全てのフレームにおいて、第1予備補正信号I_N'を上位信号H_N及び下位信号L_Nからなる第2予備補正信号H_N、L_Nに変換する。液晶表示装置は、図9において細い実線で示すように、一つのフレームを二つのフィールドに分け、二つのうちの一つのフィールド間には上位信号H_Nに対応するデータ電圧を画素に印加し、その他の一つのフィールド間には下位信号L_Nに対応するデータ電圧を画素に印加する。具体的に説明すれば、(N-1)番目及びN番目フレームにおいては、上位データ電圧V_{a h}及び下位データ電圧V_{a l}が一つのフィールドずつ画素に印加される。(N+1)番目フレームにおいては、上位データ電圧V_{o h}及び下位データ電圧V_{o l}が一つのフィールドずつ画素に印加され、(N+1)番目及び(N+2)番目フレームにおいては、上位データ電圧V_{b h}及び下位データ電圧V_{b l}が一つのフィールドずつ画素に印加される。ここで、上位データ電圧V_{a h}、V_{o h}、V_{b h}は第2予備補正信号の上位信号H_Nに該当し、下位データ電圧V_{a l}、V_{o l}、V_{b l}は第2予備補正信号の下位信号L_Nに該当する。

【0067】

一方、下位信号L_Nを0とするか、または0に近くすると、インパルス駆動の効果を与えることができる。

再び図3を参照すれば、境界検出部650は、画素の輝度差を測定することによって表示する映像の境界(edge)を検出する。詳細に説明すれば、境界検出部650は、行メモリ611から各画素とその周辺のいろいろな画素に対する映像信号I_Nを受けて境界変数α_Nを算出する。

【0068】

次に、図10乃至図13Bを参照して、本実施形態による境界検出部650について詳細に説明する。

図10は、図3に示した信号制御部のうちの境界検出部の一例を示すブロック図であり、図11A及び図11Bは、各々図10に示した境界検出部のうちのX方向フィルタ及びY方向フィルタを示す図面であり、図12A乃至図12Eは、各々図10に示した境界検出部のうちのスケール調整部の多様な例を示すグラフであり、図13Aは本発明の一実施形態による液晶表示装置が表示する映像の一例を示す図面であり、図13Bは図13Aに示した液晶表示装置が表示する映像の境界を検出した結果を示す図面である。

【0069】

まず、図10を参照すると、本実施形態による信号制御部600の境界検出部650は、フィルタ651、演算部652、及びスケール調整部653を含む。

フィルタ651は、任意の画素(以下“中心画素”という)とその周辺の階調差の程度を計算するものであって、図11A及び図11Bに各々X方向フィルタ及びY方向フィルタの一例が示されている。図11A及び図11Bに記載したフィルタ651は7×5の行列形態であって、小さい大きさのフィルタよりノイズに敏感でない。フィルタ651は、境界検出のために、1次微分方式としてロバーツ(Roberts)、フリウィット(Rewitt)、ソベル(Sobel)、フライチェン(Frei-Chen)演算子などを用いたり、2次微分方式としてラプラシアン(Laplacian)演算子などを用いたりすることができる。

【0070】

周辺画素は、中心画素の上下左右に配置されている同一の色の画素を意味し、フィルタによって演算に参照される周辺画素の数が変わる。

演算部 6 5 2 は、行メモリ 6 1 1 から中心画素及び周辺画素の映像信号 I_N を受けて周辺画素に対する中心画素の階調差の程度を計算し、スケール調整部 6 5 3 に出力する。演算部 6 5 2 の演算は、次の式 (3) によって行われる。

【 0 0 7 1 】

【 数 1 】

$$\mu(i,j)=K|\sum X(k,l)I_n(i+k,j+l)|+\lambda|\sum Y(k,l)I_n(i+k,j+l)| \quad \dots (3)$$

10

【 0 0 7 2 】

ここで、 $\mu(i, j)$ は i 行、 j 列の画素の階調変化指数であり、 $I_N(i+k, j+1)$ は $(i+k)$ 行、 $(j+1)$ 列の画素の階調であり、 $X(k, 1)$ 及び $Y(k, 1)$ は、各々図 1 1 A または図 1 1 B において、 k 番目列及び 1 番目行の値であり、 $-3-k+3$ 、 $-2-1+2$ であり、 K と λ は比例定数である。

【 0 0 7 3 】

スケール調整部 6 5 3 は、階調変化指数 $\mu(i, j)$ を変換して各画素に対する境界変数 (α_N) ($=f(\mu)$) を算出する。スケール調整部 6 5 3 はルックアップテーブルの形態であってもよく、関数 f の多様な例が図 1 2 A 乃至図 1 2 E に示されている。

図 1 3 A は表示装置映像の一例である。図 1 3 A のような元来の映像を上記のような方法によって境界検出すると、図 1 3 B のように現れる。

20

【 0 0 7 4 】

再び図 3 を参照すれば、演算部 6 6 0 は、第 1 予備補正部 6 3 0 から第 1 予備補正信号 I_N' を、第 2 予備補正部 6 4 0 から第 2 予備補正信号 H_N 、 L_N を、境界検出部 6 5 0 から境界変数 α_N を受け、これに基づいて第 1 出力映像信号 A_N 及び第 2 出力映像信号 B_N を算出する。このとき、第 1 予備補正部 6 3 0 は第 1 予備補正信号 I_N' を 2 回出力し、演算部 6 6 0 の演算は、次の式 (4) によって行われる。

【 0 0 7 5 】

$$A_N = I_N' + \alpha_N (H_N - I_N')$$

$$B_N = I_N' + \alpha_N (L_N - I_N') \quad \dots (4)$$

30

式 (4) を参照すれば、境界変数 α_N が 0 の場合には、第 1 出力映像信号 A_N 及び第 2 出力映像信号 B_N は二つとも第 1 予備補正信号 I_N' と同一である。つまり、ある画素が映像の境界地域にない場合、その映像信号については DCC だけを適用する。したがって、この画素には一つのフレームの間に DCC 補正された映像信号に該当するデータ電圧を 2 回印加する。このようにする理由は、境界変数 α_N が 0 の映像において、1 つのフレームを二つのフィールドに分けて異なる電圧を印加すると、フリッカー現象が起こりやすいためである。したがって、本発明によれば、境界変数 α_N が 0 の映像において、フリッカー発生を防止して画面をさらに優秀に表現することができる。

【 0 0 7 6 】

反面、境界変数 α_N が 0 より大きい場合には、第 1 出力映像信号 A_N 及び第 2 出力映像信号 B_N は互いに異なる値を有する。

40

マルチプレクサ 6 7 0 は、フィールド選択信号 FS を受信し、これによって第 1 出力映像信号 A_N 及び第 2 出力映像信号 B_N を交互に選択して最終出力映像信号 I_N'' として出力する。フィールド選択信号 FS は、1 つのフレームを二つのフィールドに分けて電圧を印加するための信号である。

【 0 0 7 7 】

次に、図 1 4 A 及び図 1 4 B を参照して、本発明の一実施形態によるデータ電圧の印加方法について詳細に説明する。

図 1 4 A は、図 3 に示す信号制御部を含む液晶表示装置における映像信号を補正する前のデータ電圧を示す波形図であり、図 1 4 B は図 3 に示す信号制御部を含む液晶表示装置

50

における映像信号を補正した後のデータ電圧を示す波形図である。

【0078】

第1出力映像信号 A_N と第2出力映像信号 B_N のうちのいずれか一つは、他の一つより大きい、または同じであるが、二つのうちの大きいものを先に出力し、小さいものを後に出力するか、またはその反対にすることができる。ノーマリーブラックモードの液晶表示装置の場合、映像信号が大きければ該当するデータ電圧も（共通電極を基準として）大きく、図14Bに、このようなノーマリーブラックモードの液晶表示装置において、二つの出力映像信号 A_N 、 B_N のうちの大きいものに該当するデータ電圧を先に出力し、小さいものに該当するデータ電圧を後に出力することを示した。つまり、一つのフレームを二つのフィールドに分け、各フィールドに第1出力映像信号 A_N と第2出力映像信号 B_N のうちの一つを出力する。これにより、側面視認性を改善しながらも選択的にインパルス駆動の効果を得ることができる。

10

【0079】

図14Aは、入力映像信号を補正せずに、そのまま出力した場合のデータ電圧を示している。

以上のように本発明によれば、互いに隣接するフレームの映像信号、つまり直前映像信号 I_{N-1} と現在映像信号 I_N との差に基づいて第1予備補正信号 I_N' を生成する。そして、その第1予備補正信号 I_N' に基づいて電圧を印加することで、目標電圧への到達を早くして液晶の応答速度を速めることができる。

【0080】

20

また、第1予備補正信号 I_N' は、上位信号 H_N 及び下位信号 L_N からなる第2予備補正信号 H_N 、 L_N に変換される。ここで、上位信号 H_N 及び下位信号 L_N 各々に対応するガンマ曲線 T_1 、 T_2 の平均は、第1予備補正信号 I_N' に対応するガンマ曲線 T と一致する。そして、一つのフレームを二つのフィールドに分け、各フィールドに第2予備補正信号 H_N 、 L_N に基づいた電圧を出力する。このように、半フレーム毎に異なる電圧が印加されることで、液晶キャパシタに充電される電圧を変化させて側面視認性を改善することができるとともに、例えば焼き付きや、フリッカーなどを防ぐことができるというインパルス駆動の効果を得ることができる。

【0081】

また、本発明によれば、画素の輝度差を測定することによって映像の境界（edge）を検出して境界変数 α_N を算出する。そして、第2予備補正信号 H_N 、 L_N を境界変数 α_N に応じて変化させて印加する。具体的に、画面の境界がない場合（境界変数 α_N が0の映像の場合）には、半フレーム毎に印加する第2予備補正信号 H_N 、 L_N の値を同一にする。つまり、画面の境界がない場合には、1フレーム中に印加する電圧の値を一定とする。このようにするのは、境界変数 α_N が0の映像において半フレーム毎に異なる電圧を印加するとフリッカー現象が起こりやすいためである。一方、画面の境界がある場合には、半フレーム毎に第2予備補正信号 H_N 、 L_N それぞれに応じた電圧を印加する。このように、第2予備補正信号 H_N 、 L_N を境界変数 α_N に応じて変化させることで、画面の境界がない場合には、フリッカー現象を抑制しつつ液晶の応答速度を速くし、画面の境界がある場合には、ブラーリング現象を抑制しつつ液晶の応答速度を早くすることができる。なお、ブラーリング現象とは、液晶分子の動作速度が遅いために、画面の境界部分がシャープにならずぼけて表示されることを意味する。次に、図15乃至図17Bを参照して、本発明の他の実施形態による信号制御部について詳細に説明する。

30

40

【0082】

図15は、本発明の他の実施形態による信号制御部のブロック図であり、図16は、図15に示す信号制御部のうちの第3予備補正部を含む液晶表示装置を仮定し、時間による電圧変化を示すグラフであり、図17A及び図17Bは、図15の信号制御部のうちの第3予備補正部645の一例を示す表である。

図15を参照すれば、本実施形態による信号制御部602は、フレームメモリ（FM）610、行メモリ（LM）611、及び映像信号補正部622を有する。

50

【 0 0 8 3 】

図 15 のフレームメモリ 6 1 0 及び行メモリ 6 1 1 は、図 3 に示す信号制御部 6 0 1 のフレームメモリ 6 1 0 及び行メモリ 6 1 1 と実質的に同一であるので、詳細な説明は省略する。

映像信号補正部 6 2 2 は、第 1 予備補正部 6 3 0、第 3 予備補正部 6 4 5、境界検出部 6 5 0、演算部 6 6 1、及びマルチプレクサ 6 7 1 を有する。

【 0 0 8 4 】

図 15 の第 1 予備補正部 6 3 0 及び境界検出部 6 5 0 も、図 3 に示す第 1 予備補正部 6 3 0 及び境界検出部 6 5 0 と実質的に同一である。つまり、第 1 予備補正部 6 3 0 は、フレームメモリ 6 1 0 から受けた直前映像信号 I_{N-1} に基づいて、行メモリ 6 1 1 からの現在映像信号 I_N を第 1 予備補正信号 I_N' に変換する。境界検出部 6 5 0 は、行メモリ 6 1 1 から各画素とその周辺の種々の画素に対する映像信号 I_N を受けて境界変数 α_N を算出する。

【 0 0 8 5 】

第 3 予備補正部 6 4 5 は、フレームメモリ 6 1 0 からの直前映像信号 I_{N-1} に基づいて、行メモリ 6 1 1 からの現在映像信号 I_N を上位信号 QH_N 及び下位信号 QL_N からなる第 2 予備補正信号に変換する。このとき、上位信号 QH_N 及び下位信号 QL_N は、直前映像信号 I_{N-1} と現在映像信号 I_N を比較して決定する。例えば、現在映像信号 I_N を先に図 7 に示すガンマ曲線に沿って二つの映像信号（高い映像信号及び低い映像信号）に変換した後、高い映像信号を直前映像信号 I_{N-1} と比較して DCC 補正し上位信号 QH_N を生成し、低い映像信号を高い映像信号と比較して DCC 補正し下位信号 QL_N を生成することができ、この結果がルックアップテーブルに記憶され得る。したがって、実際に上位信号 QH_N と下位信号 QL_N を得るときには、直前映像信号 I_{N-1} と現在映像信号 I_N のみをルックアップテーブルに入ればよく、この場合、上位信号 QH_N を下位信号 QL_N より先に出力する。このようにする場合、上位信号 QH_N は高い映像信号より高い値になり、反対に下位信号 QL_N は低い映像信号よりさらに低い値になる。しかし、これとは異なって、上位信号 QH_N だけ DCC 補正が適用された信号である場合もあり、上位信号 QH_N と下位信号 QL_N を全て実験によって求めることも可能である。

【 0 0 8 6 】

次に、図 16 乃至図 17 B を参照して、第 3 予備補正部 6 4 5 についてさらに詳細に説明する。

図 16 は、本発明の他の実施形態による液晶表示装置において、第 1 予備補正信号及び第 2 予備補正信号に該当するデータ電圧を示すグラフである。

図 16 も図 9 と同一に、横軸は時間をフレーム単位で示し、縦軸は絶対値で表示したデータ電圧を示す。

【 0 0 8 7 】

図 16 のグラフは、図 9 のグラフと実質的に同一の入力映像信号から得たものであり、その形状も類似している。

しかし、直前フレームの入力映像信号と現在映像信号とが相異なる（ $N+1$ ）番目フレームにおいては、上位データ電圧 V_{oh}' が目標データ電圧 V_b より高く、下位データ電圧 V_{ol}' が目標データ電圧 V_b より低い。しかし、下位データ電圧 V_{ol}' はその値が変わることもある。

【 0 0 8 8 】

このような第 2 補正信号の一例が、図 17 A 及び図 17 B に示されている。図 17 A 及び図 17 B は、各々階調の数が 256 個の場合、16 個の階調ごとに得られた第 2 予備補正信号の上位信号 QH_N 及び第 2 予備補正信号の下位信号 QL_N の一例を示す。

演算部 6 6 1 は、第 1 予備補正部 6 3 0 から第 1 予備補正信号 I_N' を、第 3 予備補正部 6 4 5 から上位信号 QH_N と下位信号 QL_N を、境界検出部 6 5 0 から境界変数 α_N を受け、これに基づいて第 1 出力映像信号 C_N 及び第 2 出力映像信号 D_N を算出する。このとき、第 1 予備補正部 6 3 0 は第 1 予備補正信号 I_N' を 2 回出力し、演算部 6 6 1 によ

る第 1 出力映像信号 C_N 及び第 2 出力映像信号 D_N の演算は、次の式 (5) によって決定できる。

【0089】

$$\begin{aligned} C_N &= I_N' + \alpha_N (QH_N - I_N') \\ D_N &= I_N' + \alpha_N (QL_N - I_N') \quad \dots (5) \end{aligned}$$

式 (5) は、式 (4) と実質的に同一の形態である。

本発明の他の実施形態によっても、前述の実施形態と同様の作用効果を奏する。例えば、互いに隣接するフレームの映像信号、つまり直前映像信号 I_{N-1} と現在映像信号 I_N との差に基づいて電圧を印加することで、目標電圧への到達を早くして液晶の応答速度を速めることができる。

10

【0090】

一つのフレームを二つのフィールドに分け、各フィールドに前述の上位信号 QH_N 及び下位信号 QL_N に基づいた電圧を出力する。このように、半フレーム毎に異なる電圧が印加されることで、液晶キャパシタに充電される電圧を変化させて側面視認性を改善することができるとともに、例えば焼き付きや、フリッカーなどを防ぐことができるというインパルス駆動の効果を得ることができる。

【0091】

また、上位信号 QH_N 及び下位信号 QL_N を境界変数 α_N に応じて変化させることで、画面の境界がない場合には、フリッカー現象を抑制しつつ液晶の応答速度を速くし、画面の境界がある場合には、ブラーリング現象を抑制しつつ液晶の応答速度を早くすることができる。

20

なお、上記実施形態では映像信号から 2 つの高い信号及び低い信号を生成し、1 フレームを 2 つのフィールドに分けて高い信号及び低い信号を印加している。しかし、映像信号から 2 以上の信号を生成し、1 フレームを 2 以上のフィールドに分けて 2 以上の信号を印加するようにしても良い。

【0092】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されるわけではなく、添付した請求範囲で定義している本発明の基本概念を利用した当業者の種々の変形及び改良形態も本発明の権利範囲に属するものである。

30

【図面の簡単な説明】

【0093】

【図 1】本発明の一実施形態による液晶表示装置のブロック図である。

【図 2】本発明の一実施形態による液晶表示装置の一つの画素に対する等価回路図である。

【図 3】本発明の他の実施形態による信号制御部のブロック図である。

【図 4】図 3 に示す信号制御部の第 1 予備補正部の一例であるルックアップテーブルを示す表である。

【図 5】図 3 に示す信号制御部で出力映像信号を決定する他の方法を説明するための図面である。

【図 6】図 3 に示す信号制御部の第 2 予備補正部を示すブロック図である。

40

【図 7】図 3 に示す信号制御部で第 2 予備補正信号によるガンマ曲線を示すグラフである。

【図 8】図 3 に示す信号制御部の第 2 予備補正部の一例であるルックアップテーブルを示す表である。

【図 9】図 3 に示す信号制御部のうちの第 1 及び第 2 予備補正部を含む液晶表示装置を仮定して、時間による電圧変化を示すグラフである。

【図 10】図 3 に示す信号制御部のうちの境界検出部の一例を示すブロック図である。

【図 11 A】図 10 に示す境界検出部のうちの X 方向フィルタを示す図面である。

【図 11 B】図 10 に示す境界検出部のうちの Y 方向フィルタを示す図面である。

【図 12 A】図 11 に示す境界検出部のうちのスケール調整部の多様な例を示すグラフ (

50

1) である。

【図 1 2 B】図 1 1 に示す境界検出部のうちのスケール調整部の多様な例を示すグラフ (2) である。

【図 1 2 C】図 1 1 に示す境界検出部のうちのスケール調整部の多様な例を示すグラフ (3) である。

【図 1 2 D】図 1 1 に示す境界検出部のうちのスケール調整部の多様な例を示すグラフ (4) である。

【図 1 2 E】図 1 1 に示す境界検出部のうちのスケール調整部の多様な例を示すグラフ (5) である。

【図 1 3 A】本発明の一実施形態による液晶表示装置が表示する映像の一例を示す図面である。 10

【図 1 3 B】図 1 3 A に示す液晶表示装置が表示する映像の境界を検出した結果を示す図面である。

【図 1 4 A】図 3 に示す信号制御部を含む液晶表示装置における映像信号を補正する前のデータ電圧を示す波形図である。

【図 1 4 B】図 3 に示す信号制御部を含む液晶表示装置における映像信号を補正した後のデータ電圧を示す波形図である。

【図 1 5】本発明の他の実施形態による信号制御部のブロック図である。

【図 1 6】図 1 5 に示す信号制御部のうちの第 3 予備補正部を含む液晶表示装置を仮定して、時間による電圧変化を示すグラフである。 20

【図 1 7 A】図 1 5 に示す信号制御部のうちの第 3 予備補正部の一例であるルックアップテーブルを示す表である。

【図 1 7 B】図 1 5 に示す信号制御部のうちの第 3 予備補正部の一例であるルックアップテーブルを示す表である。

【符号の説明】

【0094】

3 液晶層

100 下部表示板

190 画素電極

200 上部表示板 30

230 カラーフィルタ

270 共通電極表示板

300 液晶表示板組立体

400 ゲート駆動部

500 データ駆動部

600、601、602 信号制御部

610 フレームメモリ

611 行メモリ

620、621、622 映像信号補正部

630 第 1 予備補正部 40

640 第 2 予備補正部

645 第 3 予備補正部

650 境界検出部

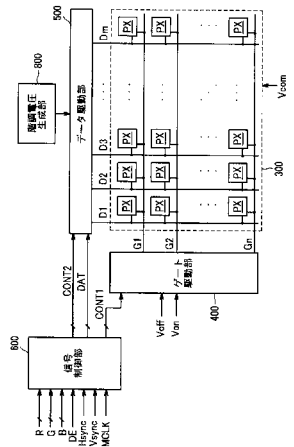
651 フィルタ

652、660、661 演算部

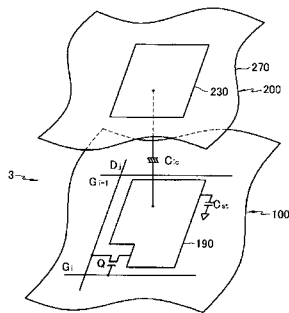
653 スケール調整部

670、671 マルチプレクサ

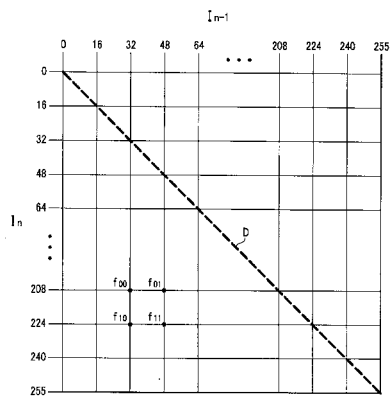
【 図 1 】



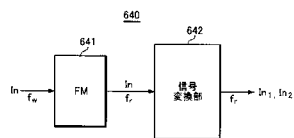
【 図 2 】



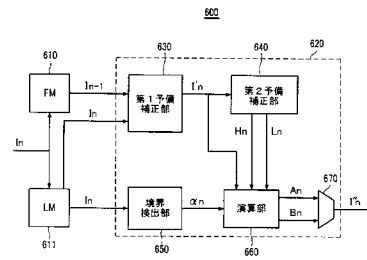
【 図 5 】



【 図 6 】



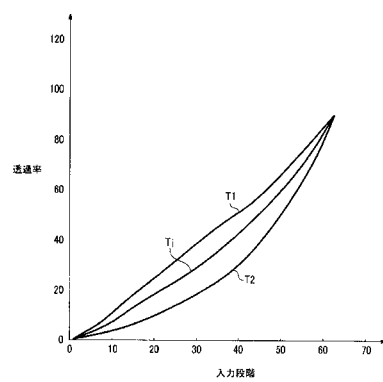
【 図 3 】



【 図 4 】

[illegible]

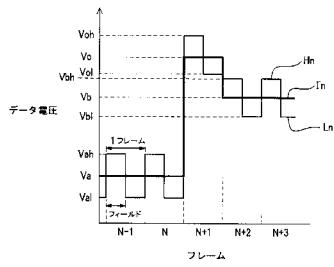
【 図 7 】



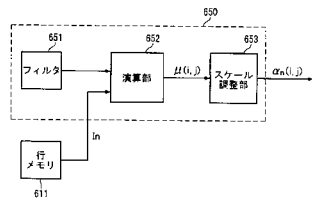
【 図 8 】

第 1 子康纳正信号	下位信号 (L_n)	上位信号 (H_n)
0	0	0
16	0	80
32	0	100
48	0	115
64	0	129
80	0	143
96	0	156
112	0	185
128	4	203
144	8	220
160	15	233
176	22	242
192	26	252
208	89	255
224	154	255
240	224	255
255	255	255

【 図 9 】



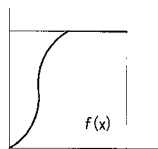
【 図 1 0 】



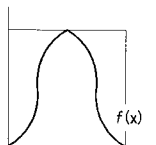
【 図 1 1 A 】

-1	-2	-3	0	+3	+2	+1
-1	-2	-3	0	+3	+2	+1
-1	-2	-3	0	+3	+2	+1
-1	-2	-3	0	+3	+2	+1
-1	-2	-3	0	+3	+2	+1

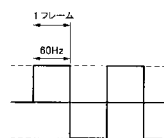
【 図 1 2 D 】



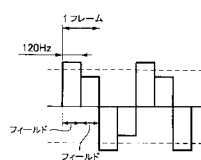
【 図 1 2 E 】



【 図 1 4 A 】



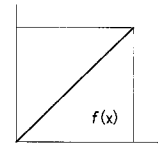
【 図 1 4 B 】



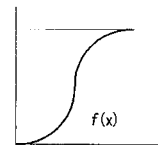
【 図 1 1 B 】

-1	-1	-1	-1	-1	-1	-1
-2	-2	-2	-2	-2	-2	-2
0	0	0	0	0	0	0
+2	+2	+2	+2	+2	+2	+2
+1	+1	+1	+1	+1	+1	+1

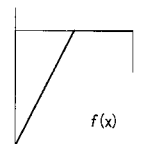
【 図 1 2 A 】



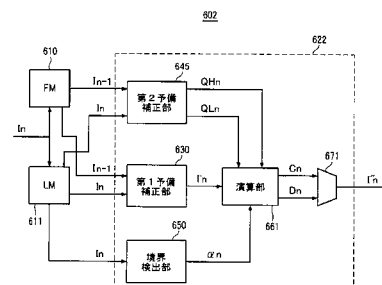
【 図 1 2 B 】



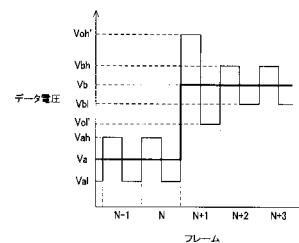
【 図 1 2 C 】



【 図 1 5 】



【 図 1 6 】



【図 1 7 A】

Lower gray	Final gray																		
	0	18	32	48	64	80	96	112	128	144	160	176	192	208	224	240	255		
0	0	0	37	68	97	96	96	102	118	146	180	214	240	252	255	255	255		
16	0	0	27	34	41	55	72	91	114	143	177	211	237	251	255	256	255		
32	0	0	0	1	4	22	48	78	110	142	174	205	230	247	255	257	255		
48	0	0	0	0	1	3	24	62	108	143	171	195	217	239	254	259	255		
64	0	0	0	0	0	1	6	45	96	137	166	187	208	233	252	258	255		
80	0	0	0	0	0	0	2	29	73	118	157	185	208	231	249	253	255		
96	0	0	0	0	0	0	0	14	45	93	140	172	196	222	244	253	255		
112	0	0	0	0	0	0	0	0	20	67	114	136	155	185	235	253	255		
128	0	0	0	0	0	0	0	0	4	42	80	93	112	167	226	251	255		
144	0	0	0	0	0	0	0	0	0	4	8	43	60	93	156	213	246	255	
160	0	0	0	0	0	0	0	0	0	3	6	15	36	80	148	212	244	255	
176	0	0	0	0	0	0	0	0	0	2	3	7	22	55	130	204	242	255	
192	0	0	0	0	0	0	0	0	0	1	5	7	4	28	107	192	237	255	
208	0	0	0	0	0	0	0	0	0	0	1	5	10	18	88	173	228	255	
224	0	0	0	0	0	0	0	0	0	0	0	1	3	15	77	154	213	255	
240	0	0	0	0	0	0	0	0	0	0	0	0	1	2	10	86	139	224	255
256	0	0	0	0	0	0	0	0	0	0	0	0	1	2	3	55	128	186	255

【図 1 7 B】

Higher gray	Final gray																								
	0	18	32	48	64	80	96	112	128	144	160	176	192	208	224	240	255								
0	0	0	100	124	143	150	168	192	213	230	242	250	254	255	255	255	255								
16	0	80	110	131	139	152	173	200	225	238	244	250	255	255	255	255	255								
32	0	57	100	122	131	141	160	191	220	234	240	246	255	255	255	255	255								
48	0	54	96	115	123	135	157	188	217	231	238	246	255	255	255	255	255								
64	0	54	98	118	128	140	158	187	214	229	238	246	255	255	255	255	255								
80	0	54	96	118	128	143	157	186	210	227	237	247	253	255	255	255	255								
96	0	54	96	118	128	139	156	165	207	224	236	245	252	255	255	255	255								
112	0	53	94	117	128	139	156	165	205	223	235	245	252	255	255	255	255								
128	0	52	93	116	128	138	153	160	203	221	234	245	253	255	255	255	255								
144	0	51	93	116	127	133	146	178	200	220	233	245	252	255	255	255	255								
160	0	51	92	116	127	132	143	174	198	219	233	244	252	255	255	255	255								
176	0	49	89	113	127	131	140	173	199	218	233	242	253	255	255	255	255								
192	0	43	80	105	120	128	135	165	198	216	232	244	252	255	255	255	255								
208	0	34	64	88	101	103	114	150	191	216	230	239	247	253	255	255	255								
224	0	24	48	70	75	80	90	123	176	209	224	233	240	248	255	255	255								
240	0	18	38	60	66	75	85	107	153	190	213	225	234	246	255	255	255								
256	0	15	32	50	64	71	80	98	128	166	200	219	230	244	254	255	255								

【図 1 3 A】



【図 13 B】



 フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 1 F
	G 0 9 G 3/20	6 3 1 B
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 4 1 R
	G 0 9 G 3/20	6 6 0 V
	G 0 2 F 1/133	5 8 0
	G 0 2 F 1/133	5 7 5

(72)発明者 李 白 雲

大韓民国京畿道龍仁市水枝区新鳳洞エルジー新鳳ザイ 1 次アパート 1 0 4 棟 9 0 2 号

F ターム(参考) 2H093 NB07 NC14 NC15 NC16 NC34 NC65 ND13
 5C006 AA14 AC27 AC28 AF04 AF42 AF44 AF46 AF53 BB16 BF02
 BF05 BF24 FA12 FA14 FA23 FA34 FA55
 5C080 AA10 BB05 CC03 DD01 DD06 DD08 FF11 GG12 GG17 JJ01
 JJ02 JJ04 JJ06

专利名称(译)	显示装置的驱动装置及其视频信号的校正方法		
公开(公告)号	JP2008040493A5	公开(公告)日	2010-09-02
申请号	JP2007198415	申请日	2007-07-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	梁英子ヨル 李白雲		
发明人	梁 英 ▲チヨル▼ 李 白 雲		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G2310/0232 G09G2320/0247 G09G2320/0252 G09G2320/0261 G09G2320/028 G09G2320/0285 G09G2340/16		
FI分类号	G09G3/36 G09G3/20.611.E G09G3/20.612.U G09G3/20.631.M G09G3/20.641.P G09G3/20.621.F G09G3/20.631.B G09G3/20.623.D G09G3/20.641.R G09G3/20.660.V G02F1/133.580 G02F1/133.575		
F-TERM分类号	2H093/NB07 2H093/NC14 2H093/NC15 2H093/NC16 2H093/NC34 2H093/NC65 2H093/ND13 5C006 /AA14 5C006/AC27 5C006/AC28 5C006/AF04 5C006/AF42 5C006/AF44 5C006/AF46 5C006/AF53 5C006/BB16 5C006/BF02 5C006/BF05 5C006/BF24 5C006/FA12 5C006/FA14 5C006/FA23 5C006 /FA34 5C006/FA55 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD06 5C080/DD08 5C080/FF11 5C080/GG12 5C080/GG17 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H193 /ZA04 2H193/ZH40		
优先权	1020060072976 2006-08-02 KR		
其他公开文献	JP5259134B2 JP2008040493A		

摘要(译)

要解决的问题：通过减少前方可视性和侧面可视性之间的差异来改善液晶显示装置的图像质量。本发明涉及用于显示装置的驱动装置和用于校正视频信号的方法。根据本发明实施例的显示装置的驱动装置是包括多个像素的显示装置的驱动装置，显示装置的驱动装置包括：第一校正信号用于将第一校正单元，用于对应于所述像素到第一输出视频信号和第二输出图像信号的第一校正信号变换，利用该差在视频信号对应于相邻像素的第二校正单元边界检测单元，其输出基于像素是否存在于图像的边界区域中的信号，以及转换单元，其转换第一输出视频信号和第二输出视频的转换信号以及用于形成信号转换信号的第一计算单元。点域