

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-271784

(P2004-271784A)

(43) 公開日 平成16年9月30日(2004.9.30)

(51) Int.Cl.⁷

G02F 1/1368

F I

G02F 1/1368

テーマコード (参考)

2H092

審査請求 未請求 請求項の数 11 O L (全 13 頁)

(21) 出願番号 特願2003-60971 (P2003-60971)

(22) 出願日 平成15年3月7日(2003.3.7)

(71) 出願人 502356528

株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地

(74) 代理人 100093506

弁理士 小野寺 洋二

(72) 発明者 桶 隆太郎

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

(72) 発明者 小野 記久雄

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内

(72) 発明者 落合 孝洋

千葉県茂原市早野3300番地 株式会社
日立ディスプレイズ内Fターム(参考) 2H092 GA14 JA26 JB13 JB57 MA17
NA01 NA16

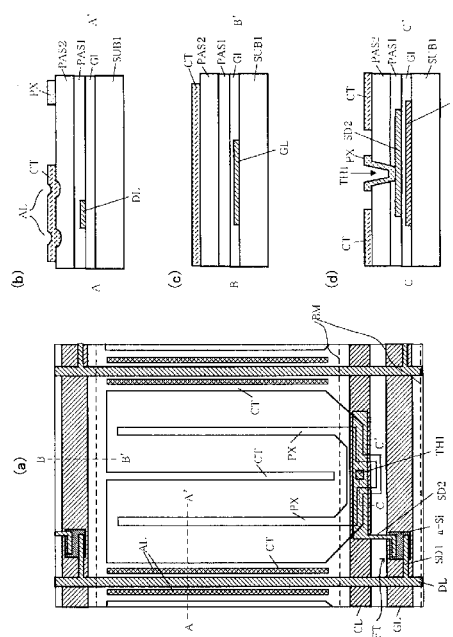
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】ドレイン線からの漏洩電界による表示不良を抑制する。

【解決手段】ドレイン線DLの上方における対向電極CTの幅をドレイン線DLの幅よりより幅広とし、ドレイン線DLの上方に絶縁層PAS1, PAS2を介して当該ドレイン線DLに重畳させ、対向電極CTの端縁とドレイン線DLとの間に、その延在方向に沿って窪んだ凹溝ALを設けた。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

互いに交差する多数のゲート線および多数のドレイン線と、前記ゲート線とドレイン線の各交差部分にマトリクス状に形成したスイッチング素子と、前記スイッチング素子で駆動される画素電極と、前記画素電極との間の電界により液晶を駆動する対向電極を形成したアクティブ・マトリクス基板と、液晶層を介して対向する他方の基板とを具備した液晶表示装置であって、

前記対向電極は、前記ドレイン線の上方に絶縁層を介して前記ドレイン線に重畳し、該ドレイン線より幅広の領域を有し、該対向電極は、その端縁と前記ドレイン線との間に、その延在方向に沿って窪んだ凹溝を有することを特徴とする液晶表示装置。

10

【請求項 2】

前記凹部は、前記ドレイン線の両側に有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

互いに交差する多数のゲート線および多数のドレイン線と、前記ゲート線とドレイン線の各交差部分にマトリクス状に形成したスイッチング素子と、前記スイッチング素子で駆動される画素電極と、前記画素電極との間の電界により液晶を駆動する対向電極を形成したアクティブ・マトリクス基板と、液晶層を介して対向する他方の基板とを具備した液晶表示装置であって、

前記ゲート線の上方に絶縁層を介して前記ゲート線に重畳し、該ゲート線より幅広の領域を有し、

20

該対向電極は、その端縁と前記ゲート線との間に、その延在方向に沿って窪んだ凹溝を有することを特徴とする液晶表示装置。

【請求項 4】

前記ゲート線と近接して配置された対向電極線を有し、

前記凹溝は前記ゲート線に対し、前記画素電極の側に有し、前記ゲート線に対し前記画素電極と反対側は前記対向電極と前記対向電極線が重畳していることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記ドレイン線の下層に、前記対向電極の前記凹溝の下側に位置付けられたシールド電極を有することを特徴とする請求項 1 または 2 に記載の液晶表示装置。

30

【請求項 6】

前記シールド電極は前記対向電極線に接続していることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

互いに交差する多数のゲート線および多数のドレイン線と、前記ゲート線とドレイン線の各交差部分にマトリクス状に形成したスイッチング素子と、前記スイッチング素子で駆動される画素電極と、前記画素電極との間の電界により液晶を駆動する対向電極を形成したアクティブ・マトリクス基板と、液晶層を介して対向する他方の基板とを具備した液晶表示装置であって、

40

前記画素電極あるいは前記対向電極の一方または双方の電極の延在方向に沿って下層側に窪んだ凹溝を有することを特徴とする液晶表示装置。

【請求項 8】

前記凹溝を有する前記画素電極あるいは前記対向電極の一方または双方の電極の上に配向膜を有し、前記配向膜の前記凹溝の中央部分での膜厚が前記電極の平坦端部分より厚いことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 9】

前記凹溝を有する前記電極が、前記ドレイン電極の上層に形成された絶縁層を介して形成されており、前記凹溝は前記ドレイン電極と前記電極の間に有し、かつ前記電極の上に配向膜を有し、前記配向膜の前記凹溝の中央部分での膜厚が前記電極の端部より厚いことを

50

特徴とする請求項 7 に記載の液晶表示装置。

【請求項 10】

前記電極が透明電極であり、ノーマブラックモードで表示を行うことを特徴とする請求項 7 に記載の液晶表示装置。

【請求項 11】

前記凹溝と前記配向膜の間に金属層を有することを特徴とする請求項 10 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、表示装置に係り、特に画素毎にスイッチング素子をマトリクス配置した基板を備えたアクティブ・マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】

アクティブ・マトリクス型の液晶表示装置は、ガラス等の絶縁基板上に薄膜トランジスタ（以下、TFTとも称する）に代表されるスイッチング素子をマトリクス配置し、各画素をスイッチング素子で選択することで映像（あるいは画像とも称する）を表示するものである。

【0003】

すなわち、液晶表示装置は、基本的には二枚の基板の一方をアクティブ・マトリクス基板とし、カラーフィルタを形成した他方の基板の間に液晶層を挟持し、この液晶層に画素の階調に応じた電界を印加してその分子配向を制御することで液晶層を通過する光の量を調整する、所謂光シャッター動作を利用した表示原理に基づくものである。そして、その視野角を拡大する方式として、液晶層に印加する電界の方向が基板面に対して略平行に印加する横電界方式（IPSとも称する）の液晶表示装置が開発された。

【0004】

IPS方式の液晶表示装置では、アクティブ・マトリクス基板上に互いに交差するゲート線（走査信号線）とドレイン線（データ信号線あるいは映像信号線とも称する）の各交差部分にTFTを備えている。そして、このTFTで駆動される画素電極と液晶層を介して対峙する対向電極をアクティブ・マトリクス基板上に並設し、上記した基板面に対して略平行な電界を発生させ、この電界で液晶層の分子の配向方向を制御する。この種の液晶表示装置を開示したものとしては、例えば特開平9 - 258265号公報を挙げることができる。

【0005】

【特許文献1】

特開平9 - 258265号公報

【0006】

【発明が解決しようとする課題】

しかし、この種の液晶表示装置では、アクティブ・マトリクス基板上の配線が複雑であり、アクティブ・マトリクス基板上に形成したドレイン線と略方向に対向電極や画素電極が形成され、ドレイン線上に対向電極の一部が重畳して形成され、またゲート線や対向電極線などとも重畳して各種電極が形成される。そのため、ドレインやゲート線、その他の配線や電極からの漏洩電界が画素電極や対向電極などの電位に影響を及ぼし、液晶層に印加される電界を乱して表示品質を劣化させることがある。また、上記ドレイン線やゲート線あるいは対向電や画素電極などの多数の配線をアクティブ・マトリクス基板上に形成するため、薄膜で形成される上層電極に断線が発生し易い。

【0007】

「特許文献1」には、ドレイン線の上方に絶縁層を介して当該ドレイン線を覆うように凸状の対向電極を形成すると共に、凸状の絶縁層上に凸状の画素電極を形成し、当該各凸状の対向電極と画素の間に基板と平行な方向の電界、すなわち横電界を形成したものが開示

10

20

30

40

50

されている。この構造により、ドレイン線が対向電極で遮蔽されることで当該ドレイン線からの漏洩電界が画素電極に影響するのが抑制される。しかし、このような凸状電極は、その形状が凸状であるため、特に成膜時の異物起因で薄膜である対向電極や画素電極に断線、所謂段切れが発生易く、表示不良の原因となり易い。

【0008】

本発明の目的は、ドレイン線等の上方に段切れのない形状で対向電極を形成し、ドレイン線等からの漏洩電界を遮蔽することで表示不良を抑制したアクティブ・マトリクス基板を備えた液晶表示装置を提供することにある。

【0009】

【課題を解決するための手段】

上記目的を達成するために、本発明の液晶表示装置は、互いに交差する多数のゲート線および多数のドレイン線と、前記ゲート線とドレイン線の各交差部分にマトリクス状に形成したスイッチング素子と、前記スイッチング素子で駆動される画素電極と、前記画素電極との間の電界により液晶を駆動する対向電極を形成したアクティブ・マトリクス基板と、液晶層を介して対向する他方の基板とを具備しており、前記対向電極は、前記ドレイン線の上方に絶縁層を介して前記ドレイン線に重畳し、該ドレイン線より幅広の領域を有し、該対向電極は、その端縁と前記ドレイン線との間に、その延在方向に沿って窪んだ凹溝を設けている。

【0010】

また、本発明の前記凹部は、前記ドレイン線の両側に設けることができ、対向電極は、その端縁と前記ゲート線との間に、その延在方向に沿って窪んだ凹溝を有している。

【0011】

また、本発明の液晶表示装置では、前記ゲート線と近接して配置された対向電極線を有し、前記凹溝は前記ゲート線に対し、前記画素電極の側に有し、前記ゲート線に対し前記画素電極と反対側は前記対向電極と前記対向電極線が重畳する構成とすることができる。

【0012】

また、本発明の液晶表示装置は、前記ドレイン線の下層に、前記対向電極の前記凹溝の下側に位置付けられたシールド電極を設けることができ、前記シールド電極を前記対向電極線に接続する構成とすることができる。

【0013】

また、本発明の液晶表示装置では、互いに交差する多数のゲート線および多数のドレイン線と、前記ゲート線とドレイン線の各交差部分にマトリクス状に形成したスイッチング素子と、前記スイッチング素子で駆動される画素電極と、前記画素電極との間の電界により液晶を駆動する対向電極を形成したアクティブ・マトリクス基板と、液晶層を介して対向する他方の基板とを具備しており、前記画素電極あるいは前記対向電極の一方または双方の電極の延在方向に沿って下層側に窪んだ凹溝を設けている。

【0014】

また、本発明は、前記凹溝を有する前記画素電極あるいは前記対向電極の一方または双方の電極の上に配向膜を有し、前記配向膜の前記凹溝の中央部分での膜厚を前記電極の平坦端部分より厚くすることができる。

【0015】

また、本発明では、前記凹溝を有する前記電極が、前記ドレイン電極の上層に形成された絶縁層を介して形成されており、前記凹溝は前記ドレイン電極と前記電極の間に有し、かつ前記電極の上に配向膜を有し、前記配向膜の前記凹溝の中央部分での膜厚を前記電極の端部より厚く形成した。さらに、前記電極を透明電極として、ノーマブラックモードで表示を行うように構成することができる。

【0016】

上記本発明の各構成としたことにより、ドレイン線等からの漏洩電界がシールドされ、液晶層に印加される電界に対してドレイン線等からの漏洩電界の影響を抑制することができ

10

20

30

40

50

、スメア等の表示不良が防止される。また、「特許文献 1」における凸部の形成ではないため、電極を構成する薄膜の断線を防止でき、高信頼性かつ高品質の液晶表示装置を得ることができる。

【0017】

【発明の実施の形態】

以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。図 1 は本発明による液晶表示装置の第 1 実施例の説明図であり、図 1 (a) はアクティブ・マトリクス基板を図示しないカラーフィルタ基板側からみた一画素付近の平面図、図 1 (b) は図 1 (a) の A - A ' 線に沿った模式断面図、図 1 (c) は図 1 (a) の B - B ' 線に沿った模式断面図、図 1 (d) は図 1 (a) の C - C ' 線に沿った模式断面図を示す。この液晶表示装置の一画素は、ガラス等の絶縁基板 SUB 1 上に複数のゲート線 GL、ゲート線 GL と交差する多数のドレイン線 DL、ゲート線 GL と平行な対向電極線 CL が形成されている。ゲート線 GL とドレイン線 DL の交差部分に薄膜トランジスタ TFT が設けられている。薄膜トランジスタ TFT はゲート線 GL をゲート電極とし、この上に形成された半導体層 a - Si にドレイン線 DL から延びるドレイン電極 SD 1 とソース電極 SD 2 が形成されている。画素電極 PX と対向電極 CT は ITO 等の透明導電膜である。

【0018】

図 1 (a) に点線で示したブラックマトリクス BM は、ここではカラーフィルタ基板側にあり、ゲート線 GL と対向電極線 CL を隠すように配置されており、このブラックマトリクス BM で形成される開口が画素領域となっている。画素電極 PX は薄膜トランジスタ TFT のソース電極 SD 2 にスルーホール TH 1 で接続されて画素領域に配置されている。一方、対向電極線 CL は絶縁基板 SUB 1 の最下層に設けられており、図示しないスルーホールで対向電極 CT に接続されている。対向電極 CT は各画素の周囲と画素領域に配置されており、画素領域では細い電極形状に形成され、ドレイン線 DL とゲート線 GL および対向電極線 CL の部分では比較的幅広となっている。各配線、電極の積み重ねはゲート絶縁層 GI、絶縁層 PAS 1, PAS 2 を介して構成されている。各絶縁層は図 1 (b) 乃至 (d) に示したとおりである。絶縁層 PAS 1, PAS 2 を以下ではパッシベーション層と称する。

【0019】

本実施例では、ドレイン線 DL の上方における対向電極 CT は絶縁基板 SUB 1 の基板面方向の幅が前記ドレイン線 DL の幅よりより幅広とされ、ドレイン線 DL の上方にパッシベーション層 PAS 1, PAS 2 を介してドレイン線 DL に沿って平行に重畳している。そして、対向電極 CT の延在方向端縁とドレイン線 DL との間に、当該ドレイン線 DL の側で、かつその延在方向に沿って窪んだ凹溝 AL が形成されている。本実施例では、凹溝 AL をドレイン線 DL に関して両側に設けているが、片側であっても本発明の実用上の効果を得ることができる。

【0020】

図 2 は対向電極に凹溝を設けた場合のシールド効果の説明図である。また図 3 は対向電極に凹溝を設けない平板のままとした場合のシールド効果の説明図である。図 2 に示したように、対向電極に凹溝を設けた場合のドレイン線 DL の電界分布は図示したようになり、凹溝を設けない平板のままの場合は図 3 に示したようになる。なお、図 2 および図 3 における参照符号 SUB 2 はカラーフィルタ基板を構成するガラス等の透明基板、CF はカラーフィルタ、LC は液晶層を示す。ここでは、アクティブ・マトリクス基板やカラーフィルタ基板の液晶層 LC との境界に設ける配向膜は図示を省略してある。また、パッシベーション層は一層として示す。

【0021】

図 4 は対向電極に凹溝を設けた場合と設けない平板のままとした場合の対向電極近傍における電界強度の測定例の説明図である。図 4 中、参照符号 W は対向電極の幅に相当し、黒丸の曲線は対向電極に凹溝を設けた場合、白三角の曲線は対向電極に凹溝を設けない場合を示す。

10

20

30

40

50

【0022】

図5は対向電極に凹溝を設けた場合と設けない平板のままとした場合の対向電極近傍における電位の測定例の説明図である。図5中、参照符号Wは対向電極の幅に相当し、黒丸の曲線は対向電極に凹溝を設けた場合、白三角の曲線は対向電極に凹溝を設けない場合を示す。

【0023】

図2乃至図5を比較して分かるように、対向電極CTに設けた凹溝により、ドレイン線DLの端部での電界は下方に押し下げられている。したがって、ドレイン線DLから画素電極PXへの電界の漏洩が抑制される。

【0024】

本実施例により、ドレイン線DLからの漏洩電界が対向電極CTでシールドされ、またドレイン線DLに近接する凹溝を設けたことで対向電極CTとドレイン電極DLの実質距離が短縮されるため、平板状の対向電極よりも液晶層に印加される電界に対してドレイン線DLからの漏洩電界の影響をより抑制することができ、スミア等の表示不良が防止され、高信頼性かつ高品質の液晶表示装置を得ることができる。

【0025】

図6は本発明による液晶表示装置の第2実施例の説明図であり、図6(a)はアクティブ・マトリクス基板を図示しないカラーフィルタ基板側からみた一画素付近の平面図、図6(b)は図6(a)のA-A'線に沿った模式断面図、図6(c)は図6(a)のB-B'線に沿った模式断面図を示す。図中の参照符号は図1と同様である。本実施例では、図1の構成に加えてゲート線GLの上方における対向電極CTのアクティブ・マトリクス基板の基板面方向の幅をゲート線GLの幅よりより幅広くした。対向電極CTは、ゲート線GLの上方に、絶縁層GI、パッシベーション層PAS1, PAS2を介してドレイン線DLに沿い、アクティブ・マトリクス基板の基板面と平行に重畳している。そして、対向電極CTの延在方向端縁とゲート線CTとの間に、当該ゲート線GTの側、かつその延在方向に沿って窪んだ凹溝ALを設けた。本実施例は、凹溝ALをゲート線GLの画素電極PX側にのみ形成した。また、ゲート線GLの画素電極PXと反対側を対向電極線CLと重畳させた。

【0026】

本実施例により、ゲート線GLからの漏洩電界もシールドできる。なお、ゲート線GLの画素電極PXと反対側を対向電極線CLと重畳させたことでドレイン線DLとゲート線GLの漏洩電界はシールドされ、高信頼性かつ高品質の液晶表示装置を得ることができる。

【0027】

図7は本発明による液晶表示装置の第3実施例の説明図であり、図7(a)はアクティブ・マトリクス基板を図示しないカラーフィルタ基板側からみた一画素付近の平面図、図7(b)は図7(a)のA-A'線に沿った模式断面図、図7(c)は図7(a)のB-B'線に沿った模式断面図を示す。図中の参照符号は図1、図6と同様である。本実施例では、図6の構成に加えてドレイン線DLの下層かつ対向電極CTの凹溝ALの下側の位置沿って一對のシールド電極SEを設けた。また、このシールド電極SEを共通電極線CLに接続した。

【0028】

本実施例により、この凹溝ALで対向電極電位面が形成され、ドレイン線DLからの漏洩電界がさらに良好にシールドされ、高信頼性かつ高品質の液晶表示装置を得ることができる。

【0029】

図8は本発明による液晶表示装置の第4実施例の説明図であり、図8(a)はアクティブ・マトリクス基板を図示しないカラーフィルタ基板側からみた一画素付近の平面図、図8(b)は図8(a)のA-A'線に沿った模式断面図を示す。図中の参照符号は図1、図6、図7と同様である。本実施例では、画素電極PXに凹溝ALを形成した。なお、図8では図示した二本の画素電極の一方にのみ凹溝ALを形成してあるが、二本の画素電極の

10

20

30

40

50

双方（三本以上の画素電極がある場合は、その全ての画素電極）に同様の凹溝を設けることもできる。

【0030】

画素電極は細い電極であり、下層のパッシベーション層PAS2との接触面積小さいことから、製造工程中に剥がれ易く、歩留りを低下させる原因の一つとなっている。このような細い電極に凹溝を形成することで下層のパッシベーション層との接触面積が増大し、剥がれを抑制し、歩留りを向上することができる。他の効果は前記各実施例と同様である。

【0031】

図9は本発明による液晶表示装置の第5実施例の説明図である。図中、前記各実施例と同一機能部分には同一参照符号を付してある。本実施例では、画素電極PXと、この画素電極と同様な細い電極である画素中にある対向電極CTにも凹溝ALを形成した。他の効果は第4実施例と同様である。

10

【0032】

図10は本発明による液晶表示装置の第6実施例の説明図である。図中、前記各実施例と同一機能部分には同一参照符号を付してある。本実施例では、画素電極PXとドレイン線に近接する対向電極にも図1と同様の凹溝ALを形成したものである。なお、図10では図示した二本の画素電極の一方にのみ凹溝ALを形成してあるが、二本の画素電極の双方（三本以上の画素電極がある場合は、その全ての画素電極）に同様の凹溝を設けることもできる。本実施例の効果は第1実施例および第4、第5実施例と同様である。また、図8乃至図10の構成を組み合わせることもできる。

20

【0033】

図11は本発明による液晶表示装置の第7実施例を説明する模式図であり、図11(a)はパッシベーション層PAS上に形成された電極EDとこの電極ED上に形成された配向膜ORIを示す。なお、電極EDは前記実施例における画素電極PX、対向電極CTの何れかである。また、図11(b)は画素領域における画素電極PXと対向電極CTの間に形成される電界の説明図である。配向膜ORIには液晶層LCが接している。配向膜ORIは誘電体である樹脂材料の塗布で形成される。前記本発明の各実施例で説明した電極ED(PX, CT)の上を覆って形成される配向膜ORIの膜厚は、電極ED(PX, CT)に有する凹溝ALがある中央部分で厚く(膜厚 t_2)、当該電極ED(PX, CT)が無い平坦部分で薄く(t_1)になっている。

30

【0034】

IPS方式の液晶表示装置では、アクティブ・マトリクス基板上の基板面と平行又は略平行に電界を形成して液晶層の分子配向を制御する。図11(b)に示したように、一方の電極EDが画素電極PXで、他方の電極EDが画素電極PXの両側に配置される対向電極CTである場合に、隣接する画素電極PXと対向電極CTの間に横方向の電界HFが形成され、これが液晶層LCに作用することでIPS方式の表示動作が実現する。しかし、画素電極PXの中央部分では縦方向の電界VFが生じる。この縦方向の電界VFは横方向の電界HFの擾乱を招き、光漏れの原因となってコントラスト比を低下させる。

【0035】

図11(a)に示したように、画素電極PXに凹溝ALを設けることで縦方向の電界VFは誘電体の配向膜で損失が起こる。したがって、膜厚の大なる凹溝付近での電界損失は大きく、平坦部分では小さい。そのため、本実施例により、横方向の電界HFの擾乱を招く縦方向の電界VFの強度が低減し、光漏れが抑制されてコントラスト比の低下が少なくなる。

40

【0036】

また、本発明の第8実施例として、凹溝を有する電極EDをドレイン電極DLの上層に形成された絶縁層を介して形成された対向電極CTとし、凹溝ALをドレイン電極DLの電極端と対向電極CTおよび画素電極PX側の電極端の間に形成することで、図11(b)と同様の効果を得ることができる。

【0037】

50

第7実施例と第8実施例における画素電極P Xと対向電極C TをITO等の透明導電膜で形成することで、ノーマリブラックモードの液晶表示が得られる。このとき、第7実施例および/または第8実施例の構成とすることで前記光漏れの抑制によるコントラスト比の低下効果が顕著となる。

【0038】

図12は本発明による液晶表示装置の第9実施例を説明する模式図である。本実施例では、前記図11で説明した電極E Dの凹溝A Lの部分に金属層M Lを積層し、その上に配向膜O R Iを形成した。本実施例により、凹溝部分すなわち電極E Dの中央部分における縦方向の電界に起因する前記光漏れを直接遮光でき、さらにコントラスト比を向上することができる。

10

【0039】

図13は電極に凹溝を形成する方法の一つを説明する模式図である。図13に示したように、例えばパッシベーション層P A S 2の下層にあるパッシベーション層P A S 1の上記凹溝形成部分に相当する一部を除去した後、パッシベーション層P A S 2を成膜することで、当該パッシベーション層P A S 2上に形成される電極の凹溝A Lとなる部分に凹溝が形成される。この上に電極を成膜し、パターニングすることで前記した凹溝A Lを有する電極を得ることができる。

【0040】

また、上記した凹溝A Lをパッシベーション層P A S 2に形成する方法の他の一つとして、レジスト塗布後の露光時に当該パッシベーション層P A S 上に形成される電極の凹溝A Lとなる部分をハーフ露光する。その後、エッチング加工を施すことで、ハーフ露光された部分のパッシベーション層P A S が周辺部分よりも多く除去されて当該パッシベーション層P A S 上に凹溝が形成される。この上に電極を成膜し、パターニングすることで前記した凹溝A Lを有する電極を得ることができる。

20

【0041】

図14は本発明により電極に凹溝を形成する場合の効果を前記した「特許文献1」に開示された凸状の絶縁層上に凸状の画素電極を形成する従来技術と比較した説明図である。図14(A)は従来技術の電極形成プロセスを示し、図14(B)は本発明の電極形成プロセスを示す。

【0042】

まず、図14(A)において、基板S U B上に絶縁層I N Sを塗布する(A-1)。この上にレジストを塗布し、マスクを用いて所定のパターンに露光し、現像してレジストパターンR G 1を形成する(A-2)。これをエッチング処理して絶縁層I N Sを凸状にパターニングする(A-3)。絶縁層I N Sを凸状にエッチング加工する際、当該加工量が多いため、レジストの残渣R G Rが多発する。この上に電極E Dとなる導電膜E D Fを成膜し(A-4)、さらにその上に電極のパターニングのためのレジストR G 2を塗布する。このとき、レジスト残渣R G Rの存在で電極となる導電膜E D Fに急峻な段差が発生し、レジストR G 2が正常に塗布されずに、導電膜E D Fが露呈した部分が発生する。その後、マスクを用いて電極パターンに露光し、現像する(A-5)。これをエッチング処理して電極E Dを形成する(A-6)。

30

40

【0043】

しかし、レジストR G 2から露呈した部分にエッチング液が入り込むため、当該部分が段切れ状態となったり、また断線に至らなくても多数の穴明きは発生する。これにより、当該電極がドレイン線D L上にある対向電極C Tに生じると、不要電界が漏れ出し、シールド効果が低下する。また、穴明き部分では電界が発生しないため電界強度が不足し、所要の電界を得るための駆動電圧が上昇する。そして、このような現象が表示領域の面内で不均一に生じるため、当該面内での駆動電圧がバラバラになって、面内輝度がばらついてざらついた画面や輝度ムラをもたらす。

【0044】

一方、図14(B)に示した本発明のプロセスは、先ず基板S U B上に絶縁層I N Sを塗

50

布する (B - 1)。この上にレジストを塗布し、電極 E D の凹溝となる部分のレジストをハーフ露光し、現像して薄い部分をもつレジストパターン R G 1 を形成する (B - 2)。これをエッチング処理することで絶縁層 I N S の薄い部分に凹溝状部分 A L A を形成 (B - 3)。この上に電極 E D となる導電膜 E D F を成膜し (B - 4)、さらにその上に電極のパターニングのためのレジスト R G 2 を塗布し、レジスト R G 2 を所要の電極パターンにパターニングする (B - 5)。パターニングしたレジスト R G 2 をマスクとして導電膜 E D F をエッチング加工し、凹溝 A L を有する電極 E D を形成する (B - 6)。

【 0 0 4 5 】

本発明の電極形成プロセスによれば、電極形成時の絶縁層や導電膜に従来プロセスのような段差が少なく、段切れや穴明きの発生を抑制して凹溝をもった電極を正確に形成することができる。 10

【 0 0 4 6 】

【発明の効果】

以上説明したように、本発明によれば、表示領域に形成されるドレイン線等からの漏洩電界を効果的にシールドし、液晶層に印加される電界に対して当該ドレイン線等からの漏洩電界の影響を抑制することができ、スミア等の表示不良を防止した高信頼性かつ高品質の液晶表示装置を得ることができる。

【図面の簡単な説明】

【図 1】本発明による液晶表示装置の第 1 実施例の説明図である。

【図 2】対向電極に凹溝を設けた場合のシールド効果の説明図である。 20

【図 3】対向電極に凹溝を設けない平板のままとした場合のシールド効果の説明図である。

【図 4】対向電極に凹溝を設けた場合と設けない平板のままとした場合の対向電極近傍における電界強度の測定例の説明図である。

【図 5】対向電極に凹溝を設けた場合と設けない平板のままとした場合の対向電極近傍における電位の測定例の説明図である。

【図 6】本発明による液晶表示装置の第 2 実施例の説明図である。

【図 7】本発明による液晶表示装置の第 3 実施例の説明図である。

【図 8】本発明による液晶表示装置の第 4 実施例の説明図である。

【図 9】本発明による液晶表示装置の第 5 実施例の説明図である。 30

【図 10】本発明による液晶表示装置の第 6 実施例の説明図である。

【図 11】本発明による液晶表示装置の第 7 実施例を説明する模式図である。

【図 12】本発明による液晶表示装置の第 9 実施例を説明する模式図である。

【図 13】電極に凹溝を形成する方法の一つを説明する模式図である。

【図 14】本発明により電極に凹溝を形成する場合の効果を従来技術と比較した説明図である。

【符号の説明】

S U B 1 絶縁基板 (アクティブ・マトリクス基板)、G L ゲート線、D L ドレイン線、C L 対向電極線、T F T 薄膜トランジスタ、a - S i 半導体層、S D 1 ドレイン電極、S D 2 ソース電極、P X 画素電極、C T 対向電極、B M ブラックマトリクス、G I ゲート絶縁層、P A S 1 , P A S 2 絶縁層 (パッシベーション層)、A L 凹溝。 40

【図 1】

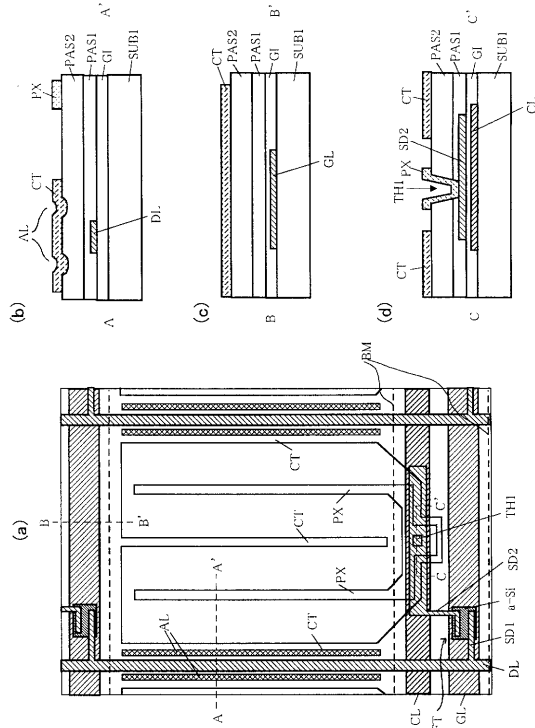
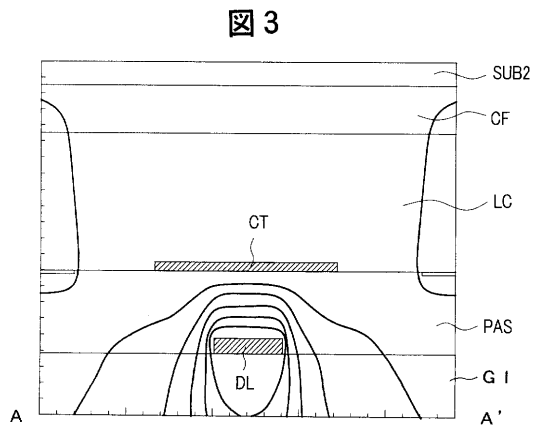


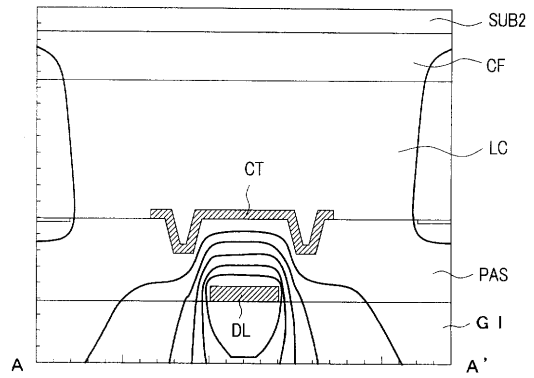
図 1

【図 3】

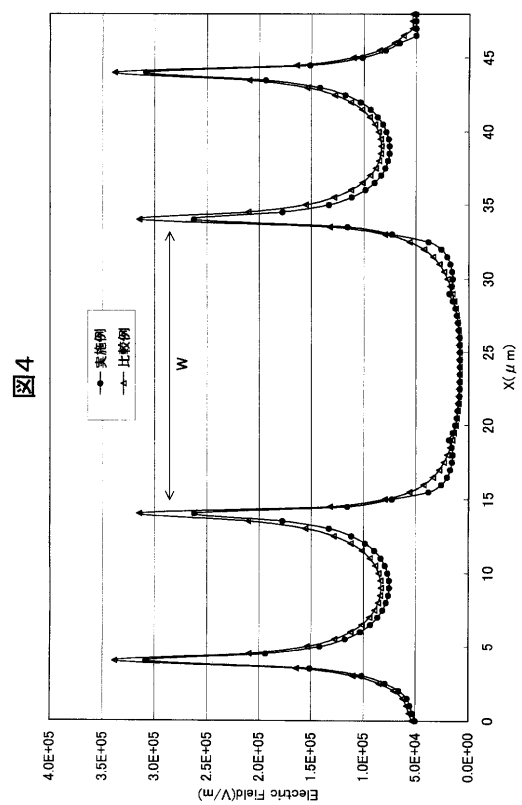


【図 2】

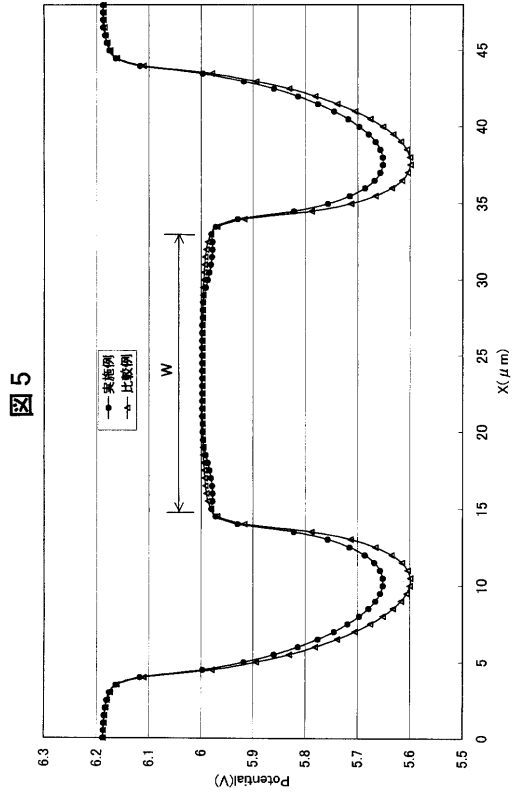
図 2



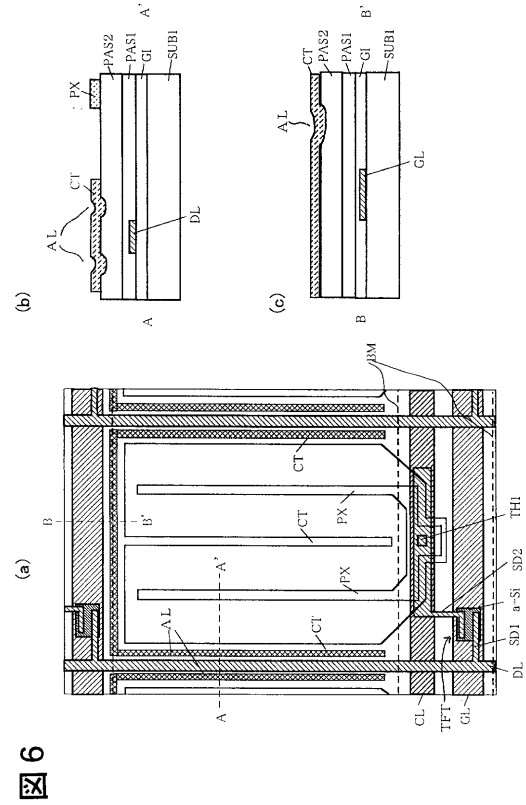
【図 4】



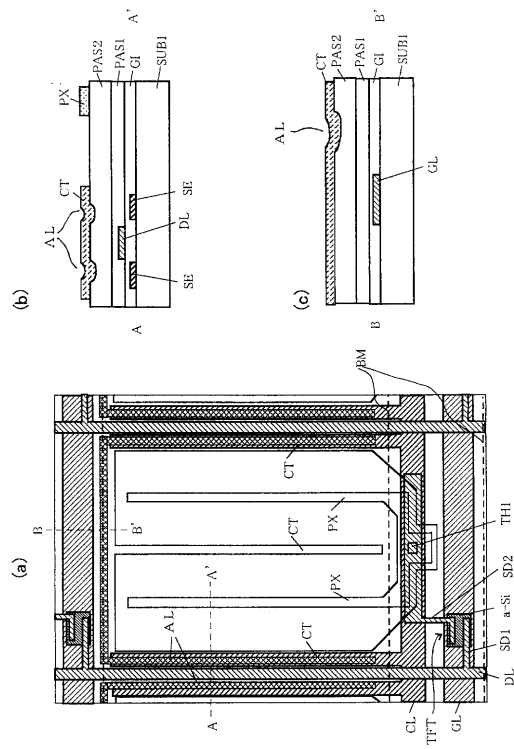
【 図 5 】



【 図 6 】



【 図 7 】



【 図 8 】

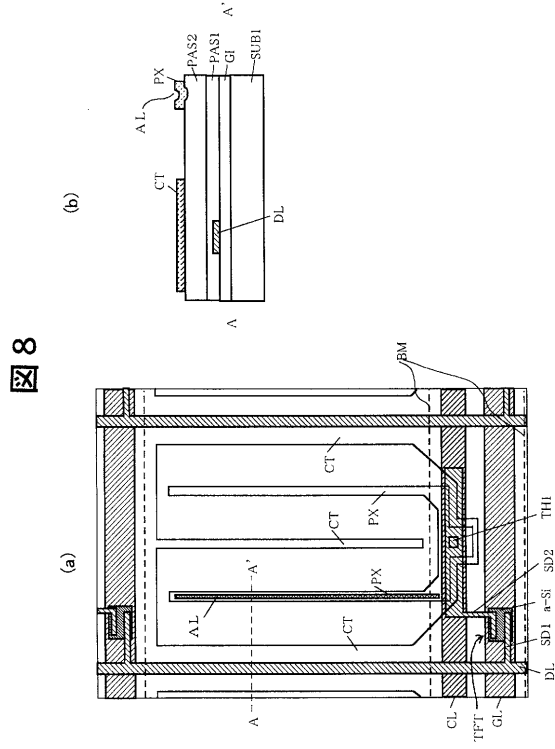
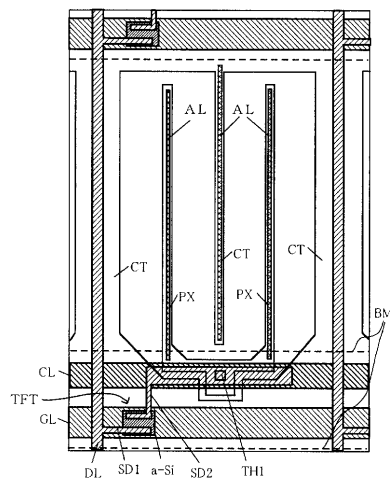


図 7

図 8

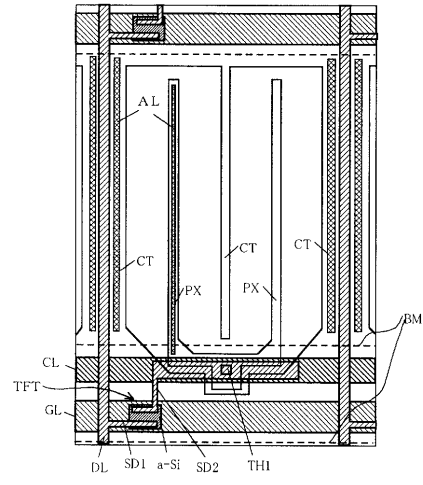
【図 9】

図9



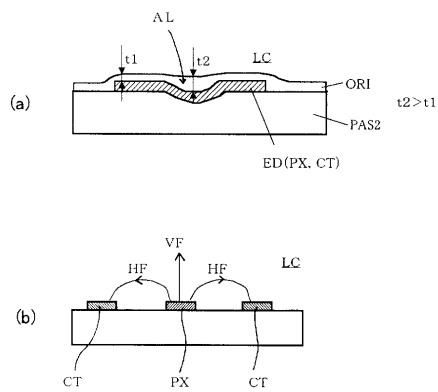
【図 10】

図10



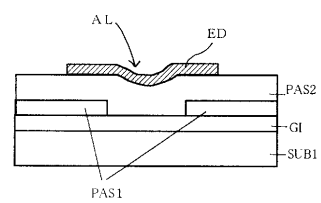
【図 11】

図11



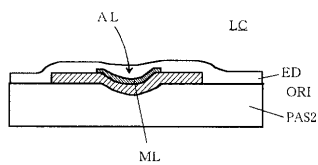
【図 13】

図13



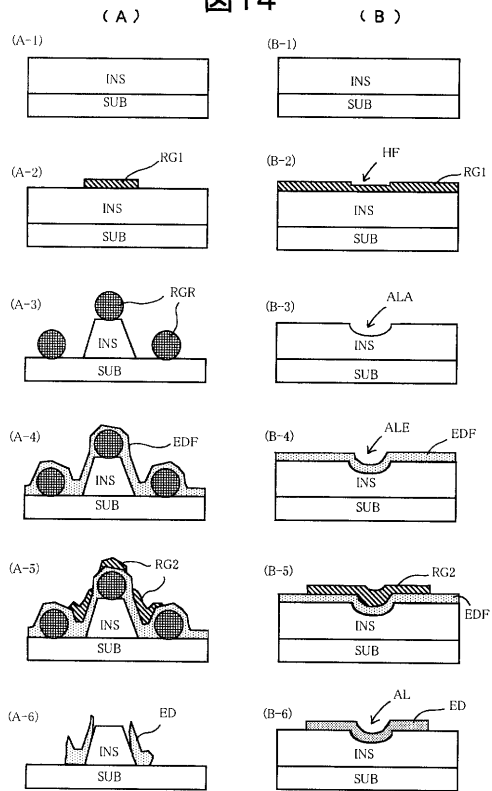
【図 12】

図12



【 図 14 】

図14



专利名称(译)	液晶表示装置		
公开(公告)号	JP2004271784A	公开(公告)日	2004-09-30
申请号	JP2003060971	申请日	2003-03-07
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	桶隆太郎 小野記久雄 落合孝洋		
发明人	桶 隆太郎 小野 記久雄 落合 孝洋		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/136286 G02F1/134363 G02F1/136227		
FI分类号	G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JB13 2H092/JB57 2H092/MA17 2H092/NA01 2H092/NA16 2H192/AA24 2H192/BB03 2H192/BB42 2H192/BB73 2H192/CC04 2H192/EA04 2H192/EA22 2H192/GA03 2H192/JA33		
代理人(译)	小野寺杨枝		
其他公开文献	JP4299025B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制由于排泄线泄漏的电场引起的显示缺陷。 解决方案：使对置电极CT在漏极线DL上方的宽度比在漏极排布DL的宽度宽，并且对置电极CT经由绝缘层PAS1和PAS2与漏极线DL重叠，以形成对置电极。 在CT的边缘与排水线DL之间，沿着其延伸方向形成有凹槽AL。

[选型图]图1

