

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-4244

(P2004-4244A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int.Cl.⁷

G09G 3/36

G02F 1/133

G09G 3/20

F I

G09G 3/36

G02F 1/133 550

G09G 3/20 611B

G09G 3/20 612F

G09G 3/20 621M

テーマコード(参考)

2H093

5C006

5C080

審査請求 未請求 請求項の数 6 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願2002-159032(P2002-159032)

(22) 出願日 平成14年5月31日(2002.5.31)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人 100086298

弁理士 船橋 國則

(72) 発明者 木田 芳利

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

(72) 発明者 仲島 義晴

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

(72) 発明者 前川 敏一

東京都品川区北品川6丁目7番35号 ソ

ニー株式会社内

最終頁に続く

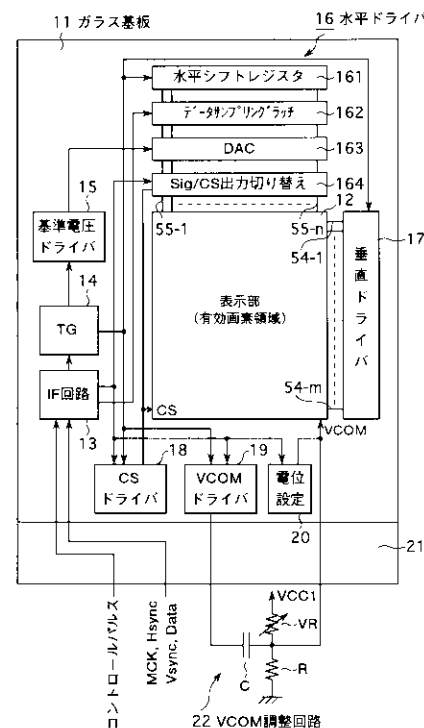
(54) 【発明の名称】 液晶表示装置およびその制御方法、ならびに携帯端末

(57) 【要約】

【課題】 パネル外に外部基板や外部駆動ICが存在すると、システム全体の小型化および低コスト化の妨げになる。

【解決手段】 表示部12と同一のガラス基板11上に、水平ドライバ16および垂直ドライバ17に加えて、インターフェース回路13、タイミングジェネレータ14、基準電圧ドライバ15、CSドライバ18、VCOMドライバ19および電位設定回路20などの周辺の駆動回路を搭載し、外部から表示リセットコントロールパルスPCIが与えられたときは、画素に所定の電位を書き込むと同時に、CS電位およびVCOM電位を画素電位と同電位に設定し、当該同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行い、電源ON/OFF時の画像の乱れを防止する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、
前記表示部の各画素に対して表示信号を供給するとともに、電源 ON / OFF 時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、
前記透明絶縁基板上に前記表示部と共に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源 ON / OFF 時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段と
を備えたことを特徴とする液晶表示装置。

【請求項 2】

前記切り替え手段は、電源 ON / OFF 時には前記電位生成手段の出力電位を選択することを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記電位生成手段の出力電位は、前記画素の液晶セルの対向電極に与える電位または保持容量の対向電極側の電極に与える電位である
ことを特徴とする請求項 2 記載の液晶表示装置。

【請求項 4】

画素がマトリクス状に配置されてなる表示部と、前記画素の対向電極側に各画素共通にコモン電位を与える電位生成手段とを同一の透明絶縁基板上に搭載してなる液晶表示装置において、

電源 ON に際して、先ず電源を投入し、続いて前記透明絶縁基板上の回路の状態を初期化し、その後一定期間前記表示部の各画素に対して所定の電位を書き込むとともに、前記所定の電位と同電位を前記画素の対向電極側に与え、

電源 OFF に際して、先ず一定期間前記表示部の各画素に対して所定の電位を書き込むとともに、前記所定の電位と同電位を前記画素の対向電極側に与え、その後に電源を遮断する

ことを特徴とする液晶表示装置の制御方法。

【請求項 5】

透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、
前記表示部の各画素に対して表示信号を供給するとともに、電源 ON / OFF 時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、

前記透明絶縁基板上に前記表示部と共に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源 ON / OFF 時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段とを備えた液晶表示装置を画面表示部として搭載した

ことを特徴とする携帯端末。

【請求項 6】

スタンバイモードを有する携帯端末において、

スタンバイモードに入るとき / 解除するとき、前記切換手段は前記表示部の各画素に対して前記所定の電位を供給し、前記電位生成手段は前記所定の電位と同電位を前記画素の対向電極側に与える

ことを特徴とする請求項 5 記載の携帯端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置およびその制御方法、ならびに携帯端末に関し、特に同じ透明絶縁基板上に表示部と共にその周辺の駆動回路が一体的に形成されてなる駆動回路一体型液晶表示装置およびその電源 ON / OFF 時の制御方法、ならびに当該液晶表示装置を画面表示部として搭載した携帯端末に関する。

【0002】

【従来の技術】

液晶表示装置においては、電源ON（投入）/OFF（遮断）時の画像の乱れを防ぐ対策として、電源ON/OFF時にノーマリホワイト型では白データ（ノーマリブラック型では黒データ）を画素に書き込むことで、白表示（ノーマリブラック型では黒表示）を行う構成を採っている。具体的には、電源ON時は先ず白表示（または、黒表示）を行うことによって画像の乱れをなくした後表示データに応じた画表示を行い、また電源OFF時は白表示（または、黒表示）を行うことによって残像をなくした後表示を消すようにする。

【0003】

このように、白データ（または、黒データ）を書き込むに当たり、従来例に係る液晶表示装置では、外部より白データ（または、黒データ）を入力するとともに、画素の液晶容量の対向電極に与えるVCOM電位および保持容量の対向電極側の電極に与えるCS電位を“L”レベルにするドライバを外部基板上もしくは外部駆動IC上に搭載する構成を採っていた。

【0004】

すなわち、図7において、ガラス基板101上には、画素がマトリクス状に配置されてなる表示部102が形成され、さらにその下側には表示部102の各画素に表示データを書き込む水平ドライバ103が形成されている。なお、図示していないが、表示部102の横には垂直ドライバが配置されることになる。このガラス基板101に対し、フレキシブルケーブル（基板）104を介して外部基板105が電氣的に接続されている。

【0005】

外部基板105には、タイミングジェネレータ（TG）106、VCOMドライバ107、CSドライバ108等が搭載されている。タイミングジェネレータ106は、セット側グラフィックコントローラから与えられるマスタークロックMCK、垂直同期信号Vsync、水平同期信号Hsync等の基準信号に基づいて各種のタイミング信号を発生し、フレキシブルケーブル104を介して水平ドライバ103や垂直ドライバに供給するとともに、電源ON/OFF時には白データ（または、黒データ）を発生して水平ドライバ103に供給する。

【0006】

VCOMドライバ107は、タイミングジェネレータ106から与えられるタイミング信号に同期してVCOM電位を発生し、フレキシブルケーブル104を介して画素の液晶容量の対向電極に対して全画素共通に印加する。CSドライバ108は、タイミングジェネレータ106から与えられるタイミング信号に同期してCS電位を発生し、フレキシブルケーブル104を介して画素の保持容量の対向電極側端子に対して全画素共通に印加する。VCOMドライバ107およびCSドライバ108は、電源ON/OFF時にはVCOM電位およびCS電位を低レベルに設定する。

【0007】**【発明が解決しようとする課題】**

上述したように、従来例に係る液晶表示装置では、電源ON/OFF時の画像の乱れを防止するに当たって、セットとの間に白データ（または、黒データ）を出力するための回路と、VCOM電位およびCS電位を低レベルにするための回路とを外部基板105（もしくは、外部駆動IC）上に搭載していた。したがって、表示システムとしては、ガラス基板101の他に外部基板105を設けるとともに、当該外部基板105上にタイミングジェネレータ106、VCOMドライバ107、CSドライバ108等を作り込む工程が必要になるため、システム全体の小型化および低コスト化の妨げになっていた。

【0008】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、システム全体の小型化および低コスト化を可能とした上で、電源ON時に画像の乱れなく表示開始できるとともに、電源OFF時に残像なしで表示を消すことが可能な液晶表示装置およびその制御方法、ならびに当該液晶表示装置を画面表示部として搭載した携帯端末を提供することにある。

10

20

30

40

50

【 0 0 0 9 】

【課題を解決するための手段】

本発明による液晶表示装置は、透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、この表示部の各画素に対して表示信号を選択して供給するとともに、電源ON/OFF時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、前記表示部と同じ透明絶縁基板上に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源ON/OFF時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段とを備えた構成となっている。なお、コモン電位とは、液晶セルの対向電極に与える電位および保持容量の対向電極側の電極に与える電位を言うものとする。この液晶表示装置は、PDA (Personal Digital Assistants) や携帯電話機に代表される携帯端末に、その画面表示部として搭載される。 10

【 0 0 1 0 】

上記構成の液晶表示装置またはこれを画面表示部として搭載した携帯端末において、電源ONに際して、先ず電源を投入し、続いて透明絶縁基板上の回路の状態を初期化し、その後一定期間表示部の各画素に対して所定の電位を書き込むとともに、当該所定の電位と同電位を画素の対向電極側に与えることで、電源投入後一定期間に亘ってノーマリホワイト型では白表示 (ノーマリブラック型では黒表示) が行われる。これにより、電源ON時に画像の乱れなく表示開始を行うことができる。また、電源OFFに際して、先ず一定期間表示部の各画素に対して所定の電位を書き込むとともに、当該所定の電位と同電位を画素の対向電極側に与えることで、電源遮断前に一定期間に亘って白表示 (または、黒表示) が行われる。これにより、電源OFF時に残像なしで表示を消すことができる。 20

【 0 0 1 1 】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【 0 0 1 2 】

[第 1 実施形態]

図 1 は、本発明の第 1 実施形態に係る液晶表示装置の構成例を示すブロック図である。図 1 において、透明絶縁基板、例えばガラス基板 11 上には、画素がマトリクス状に配置されてなる表示部 (画素部) 12 が形成されている。ガラス基板 11 は、もう一枚のガラス基板と所定の間隙を持って対向配置され、両基板間に液晶材料を封止することで表示パネル (LCD パネル) を構成している。 30

【 0 0 1 3 】

表示部 12 における各画素の構成の一例を図 2 に示す。マトリクス状に配置された画素 50 の各々は、画素トランジスタである TFT (Thin Film Transistor; 薄膜トランジスタ) 51 と、この TFT 51 のドレイン電極に画素電極が接続された液晶セル 52 と、TFT 51 のドレイン電極に一方の電極が接続された保持容量 53 とを有する構成となっている。ここで、液晶セル 52 は、画素電極とこれに対向して形成される対向電極との間で発生する液晶容量を意味する。

【 0 0 1 4 】

この画素構造において、TFT 51 はゲート電極がゲート線 (走査線) 54 に接続され、ソース電極がデータ線 (信号線) 55 に接続されている。液晶セル 52 は対向電極が VCOM 線 56 に対して各画素共通に接続されている。そして、液晶セル 52 の対向電極には、VCOM 線 56 を介してコモン電圧 VCOM (VCOM 電位) が各画素共通に与えられる。保持容量 53 は他方の電極 (対向電極側の端子) が CS 線 57 に対して各画素共通に接続されている。 40

【 0 0 1 5 】

ここで、IH (H は水平期間) 反転駆動または 1F (F はフィールド期間) 反転駆動を行う場合は、各画素に書き込まれる表示信号は、VCOM 電位を基準として極性反転を行うことになる。また、VCOM 電位の極性を 1H 周期または 1F 周期で反転させる VCOM 50

反転駆動をIH反転駆動または1F反転駆動と併用する場合は、CS線57に与えられるCS電位の極性もVCOM電位に同期して反転する。ただし、本実施形態に係る液晶表示装置は、VCOM反転駆動に限られるものではない。なお、VCOM電位とCS電位はほぼ同電位であるため、本明細書においては、これらをコモン電位と総称するものとする。

【0016】

再び図1において、表示部12と同じガラス基板11上には、例えば、表示部12の左側にインターフェース(IF)回路13、タイミングジェネレータ(TG)14および基準電圧ドライバ15が、表示部12の上側に水平ドライバ16が、表示部12の右側に垂直ドライバ17が、表示部12の下側に電位設定手段であるCSドライバ18、VCOMドライバ19および電位設定回路20がそれぞれ搭載されている。これらの回路は、表示部12の画素トランジスタと共に、低温ポリシリコンあるいはCG(Continuous Grain; 連続粒界結晶)シリコンを用いて作製される。

10

【0017】

上記構成の液晶表示装置において、ガラス基板11に対して、低電圧振幅(例えば、3.3V振幅)のマスタークロックMCK、水平同期パルスHsync、垂直同期パルスVsync、R(赤)G(緑)B(青)パラレル入力の表示データDataおよび表示リセットコントロールパルスPCIがフレキシブルケーブル(基板)21を介して外部から入力され、インターフェース回路13において高電圧振幅(例えば、6.5V)にレベルシフト(レベル変換)される。

【0018】

レベルシフトされたマスタークロックMCK、水平同期パルスHsyncおよび垂直同期パルスVsyncは、タイミングジェネレータ14に供給される。タイミングジェネレータ14は、マスタークロックMCK、水平同期パルスHsyncおよび垂直同期パルスVsyncに基づいて基準電圧ドライバ15、水平ドライバ16および垂直ドライバ17の駆動に必要な各種のタイミングパルスを生成する。レベルシフトされた表示データDataは、水平ドライバ16に供給される。レベルシフトされた表示リセットコントロールパルスPCIは、水平ドライバ16、CSドライバ18、VCOMドライバ19および電位設定回路20にそれぞれ供給される。

20

【0019】

水平ドライバ16は、例えば、水平シフトレジスタ161、データサンプリングラッチ回路162、DA(デジタル-アナログ)変換回路(DAC)163およびSig/CS出力切り替え回路164を有する構成となっている。水平シフトレジスタ161は、タイミングジェネレータ14から供給される水平スタートパルスHSTにตอบสนองしてシフト動作を開始し、同じくタイミングジェネレータ14から供給される水平クロックパルスHCKに同期して1水平期間に順次転送していくサンプリングパルスを生成する。

30

【0020】

データサンプリングラッチ回路162は、水平シフトレジスタ161で生成されたサンプリングパルスに同期して、インターフェース回路13から出力される表示データDataを1水平期間で順次サンプリングしラッチする。このラッチされた1ライン分のデジタルデータはさらに、水平ブランキング期間にラインメモリ(図示せず)に移される。そして、この1ライン分のデジタルデータは、DA変換回路163でアナログ表示信号に変換される。DA変換回路163は、例えば、基準電圧ドライバ15から与えられる階調数分の基準電圧の中から、デジタルデータに対応した基準電圧を選択してアナログ表示信号として出力する基準電圧選択型DA変換回路の構成となっている。

40

【0021】

DA変換回路163から出力される1ライン分のアナログ表示信号Sigは、Sig/CS出力切り替え回路164に与えられる。Sig/CS出力切り替え回路164にはさらに、CSドライバ18で生成されるCS電位が与えられる。Sig/CS出力切り替え回路164は、インターフェース回路13から出力される表示リセットコントロールパルスPCIが高レベルであるか低レベルであるかに応じて、アナログ表示信号SigおよびC

50

S 電位のいずれか一方を選択して出力する。S i g / C S 出力切り替え回路 1 6 4 から出力されるアナログ表示信号 S i g または C S 電位は、表示部 1 2 の水平方向画素数 n に対応して配線されたデータ線 5 5 - 1 ~ 5 5 - n に出力される。

【 0 0 2 2 】

垂直ドライバ 1 7 は、垂直シフトレジスタおよびゲートバッファによって構成される。この垂直ドライバ 1 7 において、垂直シフトレジスタは、タイミングジェネレータ 1 4 から供給される垂直スタートパルス V S T に応答してシフト動作を開始し、同じくタイミングジェネレータ 1 4 から供給される垂直クロックパルス V C K に同期して 1 垂直期間に順次転送していく走査パルス生成する。この生成された走査パルスは、表示部 1 2 の垂直方向画素数 m に対応して配線されたゲート線 5 4 - 1 ~ 5 4 - m にゲートバッファを通して順次出力される。 10

【 0 0 2 3 】

この垂直ドライバ 1 7 による垂直走査により、走査パルスがゲート線 5 4 - 1 ~ 5 4 - m に順次出力されると、表示部 1 2 の各画素が行 (ライン) 単位で順に選択される。そして、この選択された 1 ライン分の画素に対して、S i g / C S 出力切り替え回路 1 6 4 から出力される 1 ライン分のアナログ表示信号 S i g がデータ線 5 5 - 1 ~ 5 5 - n を経由して一斉に書き込まれる。このライン単位の書き込み動作が繰り返されることにより、1 画面分の画表示が行われる。

【 0 0 2 4 】

C S ドライバ 1 8 は、先述した C S 電位を生成し、図 2 の C S 線 5 7 を介して保持容量 5 3 の他方の電極に対して各画素共通に与えるとともに、S i g / C S 出力切り替え回路 1 6 4 に供給し、インターフェース回路 1 3 から出力される表示リセットコントロールパルス P C I が低レベルのときは、当該 C S 電位を所定の電位、例えば低レベル (0 V) に設定する。ここで、表示信号の振幅を例えば 0 - 3 . 3 V とすると、V C O M 反転駆動を採用する場合には、C S 電位は低レベルを 0 V (グラウンドレベル) 、高レベルを 3 . 3 V 間として交流反転を繰り返すことになる。 20

【 0 0 2 5 】

V C O M ドライバ 1 9 は、先述した V C O M 電位を生成するとともに、インターフェース回路 1 3 から出力される表示リセットコントロールパルス P C I が低レベルのときは、当該 V C O M 電位を低レベル (0 V) に設定する。V C O M ドライバ 1 9 から出力される V C O M 電位は、フレキシブルケーブル 2 1 を介して一度ガラス基板 1 1 の外部に出力される。この基板外に出力された V C O M 電位は V C O M 調整回路 2 2 を経由した後、フレキシブルケーブル 2 1 を介して再びガラス基板 1 1 内に入力され、図 2 の V C O M 線 5 6 を介して液晶セル 5 2 の対向電極に対して各画素共通に与えられる。 30

【 0 0 2 6 】

ここで、V C O M 電位としては、C S 電位とほぼ同じ振幅の交流電圧が用いられる。ただし、実際には、図 2 において、データ線 5 4 から T F T 5 1 を通して液晶セル 5 2 の画素電極に信号を書き込む際に、寄生容量などに起因して T F T 5 1 で電圧降下が生じることから、V C O M 電位としては、その電圧降下分だけ D C シフトした交流電圧を用いる必要がある。この V C O M 電位の D C シフトを V C O M 調整回路 2 2 が担う。 40

【 0 0 2 7 】

V C O M 調整回路 2 2 は、V C O M 電位を入力とするコンデンサ C と、このコンデンサ C の出力端と外部電源 V C C 1 との間に接続された可変抵抗 V R と、コンデンサ C の出力端とグラウンドとの間に接続された抵抗 R とから構成され、液晶セル 5 2 の対向電極に与える V C O M 電位の D C レベルを調整する、即ち V C O M 電位に対して D C オフセットをかける。電位設定回路 2 0 は、インターフェース回路 1 3 から出力される表示リセットコントロールパルス P C I が低レベルとなることで、V C O M 調整回路 2 2 から基板内に入力された V C O M 電位を強制的に低レベル (0 V) にする。

【 0 0 2 8 】

上記構成の液晶表示装置において、外部から与えられる表示リセットコントロールパルス 50

P C I が低レベルのときは、C S ドライバ 1 8 が C S 電位を所定の電位、例えば低レベル (0 V) に設定するとともに、電位設定回路 2 0 が V C O M 電位を強制的に低レベル (0 V) にする一方、S i g / C S 出力切り替え回路 1 6 4 が C S 電位を選択してデータ線 5 5 - 1 ~ 5 5 - n に出力することで、表示リセット動作を行うようにする。

【 0 0 2 9 】

この表示リセット動作により、垂直ドライバ 1 7 による垂直走査によって選択された行の各画素については、図 2 において、C S 電位 (本例では、0 V) が T F T 5 1 を介して液晶セル 5 2 および保持容量 5 3 の画素電極側に印加されると同時に、対向電極側には V C O M 線 5 6 および C S 線 5 7 を介して C S 電位および V C O M 電位 (共に 0 V) がそれぞれ印加されるため、液晶セル 5 2 には電圧が印加されず、したがってノーマリホワイト型では白表示、ノーマリブラック型では黒表示が行われる。 10

【 0 0 3 0 】

上述したように、第 1 実施形態に係る液晶表示装置では、表示部 1 2 と同一のパネル (ガラス基板 1 1) 上に、水平ドライバ 1 6 および垂直ドライバ 1 7 に加えて、インターフェース回路 1 3、タイミングジェネレータ 1 4、基準電圧ドライバ 1 5、C S ドライバ 1 8、V C O M ドライバ 1 9 および電位設定回路 2 0 などの周辺の駆動回路を搭載したことにより、全駆動回路一体型の表示パネルを構成でき、外部に別の基板や I C、トランジスタ回路を設ける必要がないため、システム全体の小型化および低コスト化が可能になる。

【 0 0 3 1 】

また、外部から表示リセットコントロールパルス P C I が与えられたときは、画素に所定の電位を書き込むと同時に、C S 電位および V C O M 電位を画素電位と同電位に設定し、当該同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができるため、システム全体の小型化および低コスト化を可能とした上で、電源 O N / O F F 時の画像の乱れを防止することができる。 20

【 0 0 3 2 】

次に、上記構成の液晶表示装置において、電源 O N / O F F 時の画像の乱れを防ぐために、表示リセット動作を行う際の制御方法について説明する。

【 0 0 3 3 】

先ず、電源 O N 時の表示リセット動作について、図 3 のタイミングチャートを用いて説明する。電源 O N に際して、先ず電源 V C C 1 (例えば、3 . 3 V) および電源 V D D (例えば、6 . 5 V) を投入する。電源 V C C 1 が 9 0 % 程度立ち上がってから一定期間 T 1 1 (例えば、1 m s e c 程度) が経過すると、マスタークロック M C K、水平同期パルス H s y n c、垂直同期パルス V s y n c、表示データ D a t a および表示リセットコントロールパルス P C I がフレキシブルケーブル 2 1 を介して外部から入力され始める。 30

【 0 0 3 4 】

その後、一定期間 T 1 2 (例えば、1 m s e c 程度) が経過すると、パネル内のシステムリセットパルス R S T を高レベルとする。これにより、パネル内におけるフリップフロップ等のロジック回路の初期状態が確定 (初期化) される。その後、表示リセットコントロールパルス P C I の低レベル期間を一定期間 T 1 3 (例えば、1 ~ 2 フィールド期間) だけ設ける。 40

【 0 0 3 5 】

この期間 T 1 3 では、C S ドライバ 1 8 が C S 電位を所定の電位、例えば低レベルに設定するとともに、電位設定回路 2 0 が V C O M 電位を強制的に低レベルにする一方、S i g / C S 出力切り替え回路 1 6 4 が C S 電位を選択してデータ線 5 5 - 1 ~ 5 5 - n に出力する。これにより、表示リセット動作、即ちノーマリホワイト型では白表示、ノーマリブラック型では黒表示が行われる。期間 T 1 3 が経過した後は、表示リセットコントロールパルス P C I を高レベルとすることで、S i g / C S 出力切り替え回路 1 6 4 は C S 電位に代えて表示信号を選択してデータ線 5 5 - 1 ~ 5 5 - n に出力する。これにより、表示信号に応じた実際の画表示が開始される。

【 0 0 3 6 】

このように、液晶表示装置において、電源ＯＮに際して、先ず電源を投入し、続いてパネル上の回路の状態を初期化し、その後一定期間表示リセット動作を行って電源投入後数フィールド期間に亘って白表示（または、黒表示）を行うことにより、電源ＯＮ時に画像の乱れなく表示開始を行うことができる。

【００３７】

続いて、電源ＯＦＦ時の表示リセット動作について、図４のタイミングチャートを用いて説明する。電源ＯＦＦに際して、先ず表示リセットコントロールパルスＰＣＩを一定期間Ｔ２１（例えば、１～２フィールド期間）だけ低レベルにする。これにより、ＣＳドライバ１８がＣＳ電位を低レベルに設定するとともに、電位設定回路２０がＶＣＯＭ電位を強制的に低レベルにする一方、Ｓｉｇ／ＣＳ出力切り替え回路１６４がＣＳ電位を選択してデータ線５５－１～５５－ｎに出力することで、表示リセット動作が行われる。

【００３８】

すなわち、表示リセット動作により、数フィールド期間に亘って白表示（または、黒表示）が行われる。期間Ｔ２１の経過後、システムリセットパルスＲＳＴを低レベルとする。その後、期間Ｔ２２（例えば、１ｍｓｅｃ程度）が経過すると、マスタークロックＭＣＫ、水平同期パルスＨｓｙｎｃ、垂直同期パルスＶｓｙｎｃ、表示データＤａｔａおよび表示リセットコントロールパルスＰＣＩがフレキシブルケーブル２１の入力を停止する。その後、期間Ｔ２３（例えば、１ｍｓｅｃ程度）が経過すると、電源ＶＣＣ１および電源ＶＤＤを遮断する。

【００３９】

このように、液晶表示装置において、電源ＯＦＦに際して、先ず一定期間表示リセット動作を行って電源遮断前に数フィールド期間に亘って白表示（または、黒表示）を行い、その後に電源を遮断することにより、電源ＯＦＦ時に残像なしで表示を消すことができる。

【００４０】

なお、本制御例では、電源ＯＮ／ＯＦＦ時の画像の乱れを防止する場合を例に挙げて説明したが、液晶表示装置が例えば省電力化を目的としたスタンバイモードを持つ場合において、スタンバイモードに入るときは電源ＯＮ時と同様の制御を行い、スタンバイモードから復帰するときには電源ＯＦＦ時と同様の制御を行うことにより、スタンバイモードに入るとき／復帰するときの画像の乱れを防止することができる。

【００４１】

〔第２実施形態〕

図５は、本発明の第２実施形態に係る液晶表示装置の構成例を示すブロック図であり、図中、図１と同等部分には同一符号を付して示している。

【００４２】

第１実施形態に係る液晶表示装置では、ＶＣＯＭ調整回路２２を全てパネル外部（ガラス基板１１の外部）で構成したのに対して、本実施形態に係る液晶表示装置では、ＶＣＯＭ調整回路２２'を構成する回路素子の一部をガラス基板１１上に作製した構成を採っている。

【００４３】

具体的には、図５において、ガラス基板１１上に搭載することが難しいコンデンサＣと、外部調整が必要な可変抵抗ＶＲについてはガラス基板１１の外部に設けている。可変抵抗ＶＲは、コンデンサＣの出力端とグランドとの間に接続されている。一方、ガラス基板１１上には、コンデンサＣの出力端に電気的につながるラインＬと内部電源ＶＣＣ２との間に直列に接続された分圧抵抗Ｒ１１およびスイッチＳＷと、ラインＬとグランドとの間に接続された分圧抵抗Ｒ１２とが設けられている。スイッチＳＷは、インターフェース回路１３から出力される表示リセットコントロールパルスＰＣＩが低レベルのときにＯＦＦ（開放）状態となる。

【００４４】

ところで、ＶＣＯＭ調整回路２２を全てパネル外部で構成した場合、電源ＯＦＦ時に表示リセットコントロールパルスＰＣＩが不安定になり、そのときに外部電源ＶＣＣ１がまだ

残っている（３．３Ｖ近傍の電位にある）と、 V_{COM} 電位が上昇する可能性がある。これに対して、本実施形態に係る液晶表示装置においては、 V_{COM} 調整回路２２'を構成する回路素子の一部、具体的には分圧抵抗 R_{11} 、 R_{12} およびそれを ON/OFF するスイッチ SW をガラス基板１１上に作製し、表示リセットコントロールパルス PCI が低レベルのときにスイッチ SW を OFF とすることで、ライン L の電位がグラウンドレベルに引っ張られるために、 V_{COM} 電位の上昇を確実に抑え、グラウンドレベルに維持することができる。

【００４５】

なお、上記各実施形態では、表示リセットコントロールパルス PCI が与えられたときに、 Sig/CS 出力切り替え回路１６４が表示信号に代えて CS 電位を選択してデータ線５５－１～５５－ n に出力するとしたが、 V_{COM} 電位も CS 電位と同じ電位に設定されるため、 V_{COM} 電位を選択してデータ線５５－１～５５－ n に出力する構成を採っても同様の作用効果を得ることができる。

10

【００４６】

さらに、 CS 電位または V_{COM} 電位を選択する構成ではなく、所定の電位を選択する一方、 CS 電位および V_{COM} 電位を同電位に設定する構成を採ることも可能である。また、データ線５５－１～５５－ n を通して画素に書き込む電位（画素電位）としては、０Ｖ（グラウンドレベル）に限られるものではなく、 CS 電位および V_{COM} 電位を画素電位と同電位に設定する条件を満足すれば、液晶セル５２には電圧が印加されないため、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができる。ただし、画素電位を０Ｖとした方が、データ線５５－１～５５－ n を通して画素に書き込む際に電力を消費しなくて済むため、低消費電力化の観点からすると有利である。

20

【００４７】

以上説明した第１，第２実施形態に係る液晶表示装置は、携帯電話機や PDA （ $Personal Digital Assistants$ ；携帯情報端末）に代表される小型・軽量の携帯端末の画面表示部として用いて好適なものである。

【００４８】

図６は、本発明に係る携帯端末、例えば PDA の構成の概略を示す外観図である。

【００４９】

本例に係る PDA は、例えば、装置本体６１に対して蓋体６２が開閉自在に設けられた折り畳み式の構成となっている。装置本体６１の上面には、キーボードなどの各種のキーが配置されてなる操作部６３が配置されている。一方、蓋体６２には、画面表示部６４が配置されている。この画面表示部６４として、先述した第１，第２実施形態に係る液晶表示装置が用いられる。

30

【００５０】

これら実施形態に係る液晶表示装置は、先述したように、システム全体の小型化および低コスト化を可能とした上で、電源 ON/OFF 時の画像の乱れを防止することが可能であるため、当該液晶表示装置を画面表示部６４として搭載することで、 PDA の小型化に大きく寄与できるとともに、画面表示部６４の電源 ON/OFF 時の画像の乱れを確実に防止できる。

40

【００５１】

また、この種の PDA に代表される携帯端末には、省電力化を図るためにスタンバイモードが備えられているのが一般的である。このスタンバイモードに入るとき／復帰するときにも、先述したように、電源 ON/OFF 時と同様に表示リセット動作を行わせることで、スタンバイモードに入るとき／復帰するときの画像の乱れについても確実に防止することができる。

【００５２】

なお、ここでは、 PDA に適用した場合を例に採って説明したが、この適用例に限られるものではなく、本発明に係る液晶表示装置は、特に携帯電話機など小型・軽量の携帯端末全般に用いて好適なものである。

50

【 0 0 5 3 】

【 発明の効果 】

以上説明したように、本発明によれば、表示部と同一の透明絶縁基板上に周辺の駆動回路を搭載したことにより、全駆動回路一体型の表示パネルを構成でき、外部に別の基板やＩＣ、トランジスタ回路を設ける必要がないため、システム全体の小型化および低コスト化が可能になる。また、電源ＯＮ／ＯＦＦ時は画素に所定の電位を書き込むと同時に、当該所定の電位と同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができるため、システム全体の小型化および低コスト化を可能とした上で、電源ＯＮ／ＯＦＦ時の画像の乱れを防止することができる。

【 図面の簡単な説明 】

【 図 １ 】 本発明の第 １ 実施形態に係る液晶表示装置の構成例を示すブロック図である。

【 図 ２ 】 画素の構成の一例を示す回路図である。

【 図 ３ 】 電源ＯＮ時の表示リセット動作の説明に供するタイミングチャートである。

【 図 ４ 】 電源ＯＦＦ時の表示リセット動作の説明に供するタイミングチャートである。

【 図 ５ 】 本発明の第 ２ 実施形態に係る液晶表示装置の構成例を示すブロック図である。

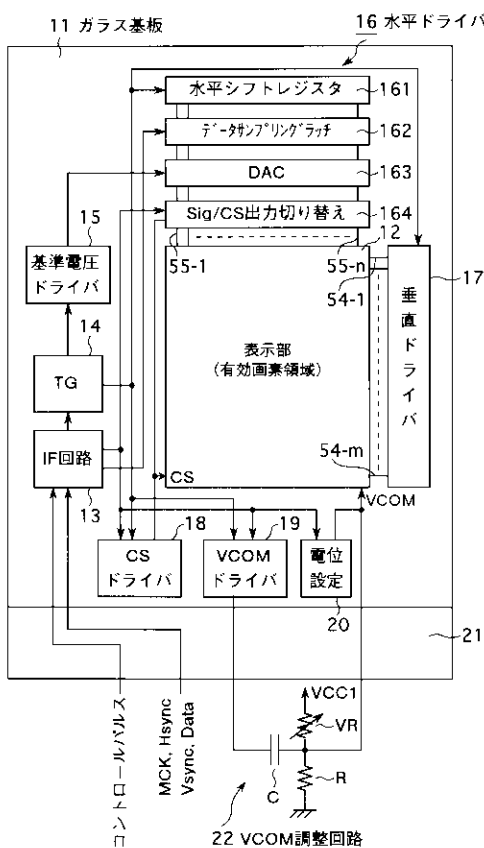
【 図 ６ 】 本発明に係る Ｐ Ｄ Ａ の 構成の概略を示す外観図である。

【 図 ７ 】 従来例に係る液晶表示装置の構成の一例を示すブロック図である。

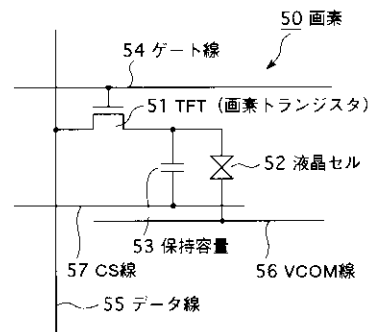
【 符号の説明 】

１１…ガラス基板、１２…表示部、１３…インターフェース（ＩＦ）回路、１４…タイミングジェネレータ（ＴＧ）、１６…水平ドライバ、１７…垂直ドライバ、１８…ＣＳドライバ、１９…ＶＣＯＭドライバ、２２，２２'…ＶＣＯＭ調整回路、５０…画素、５１…ＴＦＴ（画素トランジスタ）、５２…液晶セル、５３…保持容量、１６４…Ｓｉｇ／ＣＳ出力切り替え回路

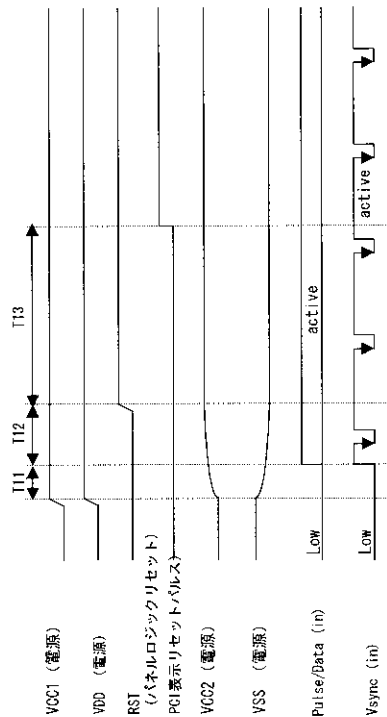
【 図 １ 】



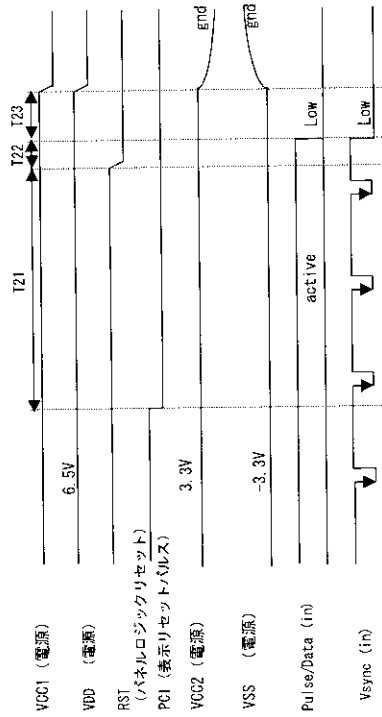
【 図 ２ 】



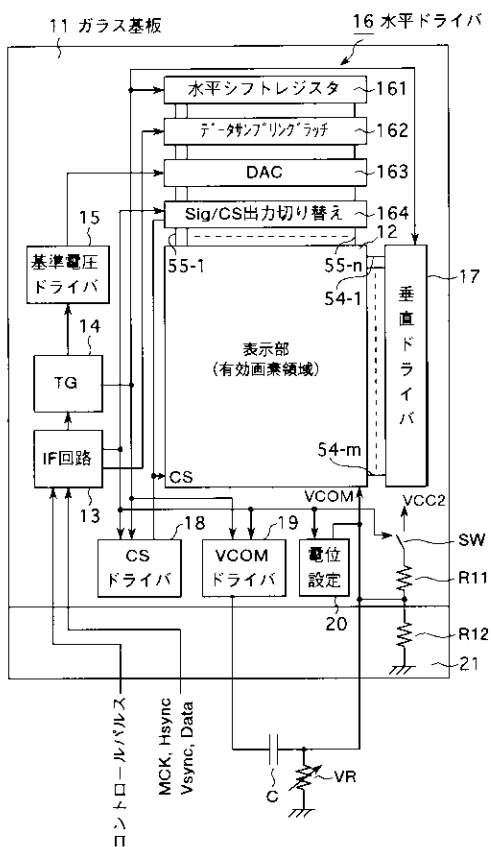
【図 3】



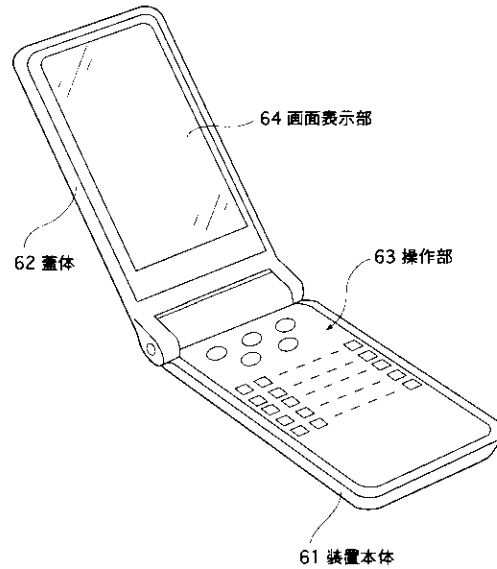
【図 4】



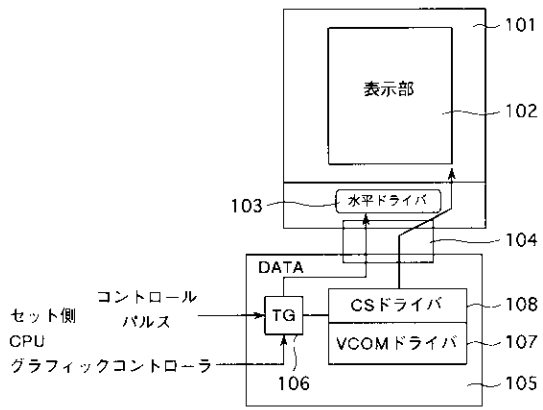
【図 5】



【図 6】



【 図 7 】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 7 0 D

G 0 9 G 3/20 6 8 0 T

F ターム(参考) 2H093 NA16 NA80 NC00 NC02 NC34 ND39 ND42 ND49 ND52 NE07
5C006 AC21 AC25 AF59 AF67 AF69 AF83 BB16 BC06 BC12 BC20
BF43 FA34
5C080 AA10 BB05 DD09 DD26 DD29 EE26 FF03 FF11 GG09 JJ02
JJ04 JJ06 KK07 KK47

专利名称(译)	液晶显示装置及其控制方法，便携式终端		
公开(公告)号	JP2004004244A	公开(公告)日	2004-01-08
申请号	JP2002159032	申请日	2002-05-31
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	木田芳利 仲島義晴 前川敏一		
发明人	木田 芳利 仲島 義晴 前川 敏一		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3648 G09G3/3655 G09G3/3688 G09G2300/0876 G09G2310/0245 G09G2310/027 G09G2310/06 G09G2310/063 G09G2320/0204 G09G2320/0219 G09G2320/0257 G09G2330/026 G09G2330/027		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.B G09G3/20.612.F G09G3/20.621.M G09G3/20.670.D G09G3/20.680.T G09G3/20.612.E G09G3/20.624.D G09G3/20.624.E		
F-TERM分类号	2H093/NA16 2H093/NA80 2H093/NC00 2H093/NC02 2H093/NC34 2H093/ND39 2H093/ND42 2H093/ND49 2H093/ND52 2H093/NE07 5C006/AC21 5C006/AC25 5C006/AF59 5C006/AF67 5C006/AF69 5C006/AF83 5C006/BB16 5C006/BC06 5C006/BC12 5C006/BC20 5C006/BF43 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD09 5C080/DD26 5C080/DD29 5C080/EE26 5C080/FF03 5C080/FF11 5C080/GG09 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/KK07 5C080/KK47 2H193/ZA04 2H193/ZA07 2H193/ZB08 2H193/ZB14 2H193/ZE31 2H193/ZE32 2H193/ZE38 2H193/ZF02		
代理人(译)	船桥 国则		
其他公开文献	JP4269582B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决在面板外部存在外部基板和外部驱动IC的情况下防止整个系统小型化并且防止降低成本的问题。ŽSOLUTION：除了水平驱动器16和垂直驱动器17之外，以下安装在与显示部分12相同的玻璃基板11上：接口电路13；定时发生器14；参考电压驱动器15；CS驱动器18；外围驱动电路，包括VCOM驱动器19和电位设置电路20。当外部提供显示复位控制脉冲PCI时，在像素上写入指定电位，同时将CS电位和VCOM电位设置为与像素电位相同的电位，以向对电极侧提供相同的电位。因此，在正常白色类型的情况下应用白色显示，并且在正常黑色类型的情况下应用黑色显示，从而防止电源中的图像的干扰开/关。Ž

