

(19)日本国特許庁 (J P)

(12) 公表特許公報 (A) (11)特許出願公表番号

特表2003 - 529102

(P2003 - 529102A)

(43)公表日 平成15年9月30日(2003.9.30)

(51) Int. Cl ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	505	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	611 A
			611 D
	612		612 F

審査請求 未請求 予備審査請求 (全 19数) 最終頁に続く

(21)出願番号 特願2001 - 571380(P2001 - 571380)

(86) (22)出願日 平成13年3月15日(2001.3.15)

(85)翻訳文提出日 平成13年11月27日(2001.11.27)

(86)国際出願番号 PCT/EP01/02918

(87)国際公開番号 W001/073741

(87)国際公開日 平成13年10月4日(2001.10.4)

(31)優先権主張番号 09/537,825

(32)優先日 平成12年3月29日(2000.3.29)

(33)優先権主張国 米国(US)

(71)出願人 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ

KONINKLIJKE PHILIP

S ELECTRONICS N.V.

オランダ国 5621 ベーアー アイन्दー

フェン フル-ネヴァウツウェッハ 1

(72)発明者 ルシアン エル アルブ

オランダ国 5656 ア-ア- アイन्दー

フェン プロフ ホルストラ-ン 6

(72)発明者 ピーター ヤンセン

オランダ国 5656 ア-ア- アイन्दー

フェン プロフ ホルストラ-ン 6

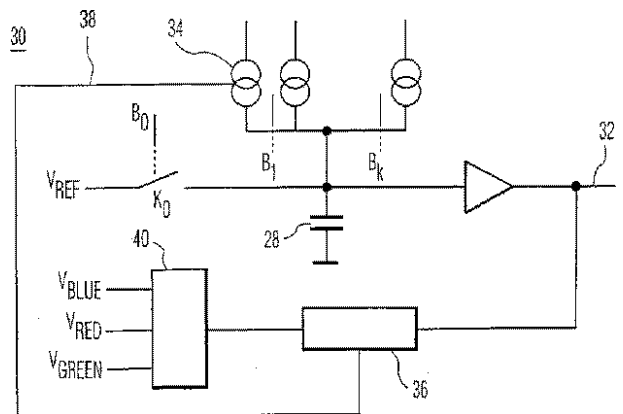
(74)代理人 弁理士 杉村 興作

最終頁に続く

(54)【発明の名称】 反射液晶ディスプレイ用のデジタル制御された電流積分器

(57)【要約】

R L C Dに画像を発生させるシステムは、電圧源の代わりに電流源を用いて、雑音及び電力消費を減少させる。電流は、複数のR A M駆動I D A Cから発生する。各I D A Cは、複数のO T Aのうちの1個に関連して駆動する。各R A Mのルックアップテーブルは、ガンマ集積曲線に含まれる値の時間微分に対応する複数の6ビットデジタル値を保持する。L U T値は、自動補正によって各表示サイクルの終了時に自動的に補正される。



【特許請求の範囲】

【請求項1】 反射LCDの画像処理装置であって、

デジタル値に応答してアナログ電流出力を発生する1個以上の積分デジタル - アナログコンバータに前記デジタル値を供給するデジタルデータ発生手段を具え、

前記反射LCDが、複数の水平方向の列及び複数の垂直方向の行と、

反射LCD列選択手段と、

反射LCD行選択手段と、

行時間の終了時に複数の列の各々の電圧を基準電圧に戻す放電手段と、

前記アナログ電流出力のガンマ補正を実現する自動補正手段とを具えることを特徴とする画像処理装置。

【請求項2】 前記デジタルデータ発生手段が、

ランダムアクセスメモリにアドレスを供給するデジタルカウンタと、

前記反射LCDの複数のガンマ明るさレベルのうちの1個に対応する複数の時間微分したデジタル値を格納するルックアップテーブルを有するランダムアクセスメモリとを具えることを特徴とするセイキケを項1記載の画像処理装置。

【請求項3】 前記ルックアップテーブルが、各々が最大で8ビットの2値ワード長を有する256デジタル値を具えることを特徴とする請求項2記載の画像処理装置。

【請求項4】 前記ルックアップテーブル値を、自動補正手段によって発生した補正信号に応答して動的に変更することを特徴とする請求項2記載の画像処理装置。

【請求項5】 前記ルックアップテーブルに格納したデジタル値 $b_m(j)$ を、式

【数1】

$$\left| \Gamma_k - \frac{I_o}{C_{col}} \tau \sum_{j=0}^k \sum_{m=0}^7 2^m b_m(j) \right| \leq \epsilon$$

を用いて取得することを特徴とする請求項2記載の画像処理装置。

【請求項6】 前記画像処理装置が、複数の統合されたデジタル - アナログコンバータ及びランダムアクセスメモリを有し、前記反射LCDの各列を、前記複数の統合されたデジタル - アナログコンバータ及びランダムアクセスメモリの1個のに関連させたことを特徴とする請求項2記載の画像処理装置。

【請求項7】 前記列選択手段が、複数の差動相互コンダクタンス増幅器を具え、これら複数の差動相互コンダクタンス増幅器の各々を、前記複数の列の各々に直列接続したことを特徴とする請求項1記載の画像処理装置。

【請求項8】 前記差動相互コンダクタンス増幅器を導通状態にすることによって、行時間間隔を開始し、前記複数の列の特定のものに対する所望の画素電圧に対応する格納されたデータ値とデジタルカウンタの出力値との間のデジタル的な比較の結果として発生したラッチ入力信号に応答して、前記行時間間隔を終了することを特徴とする請求項7記載の画像処理装置。

【請求項9】 前記放電手段をMOSスイッチとしたことを特徴とする画像思慮装置。

【請求項10】 反射LCDの自動補正装置であって、
複数の基準カラー電圧を補正回路に供給するマルチプレクサと、
前記反射LCDの出力電圧レベルを検出するセンサと、
前記反射LCD及び基準カラー電圧の相対的な電圧を決定するアナログコンパレータと、
次の励振サイクルで使用するために、制御信号を、複数のデジタルデータ発生手段のうちの1個の入力部に供給する補正手段とを具えることを特徴とする自動補正装置。

【請求項11】 前記補正手段によって、印加される列電圧に対するガンマ補正関係に基づいて列電圧の上昇を補正するのに要求される値に対応する値に対して、新たなデジタル微分値のローディングを行い、前記値を、次のサイクル中に波形を発生させるのに使用することを特徴とする請求項10記載の自動補正装置。

【請求項12】 式

【数2】

$$\left| \Gamma_k - \frac{I_o}{C_{col}} \tau \sum_{j=0}^k \sum_{m=0}^j 2^m b_m(j) \right| \leq \epsilon$$

を用いて、ルックアップテーブル値を取得することを特徴とする請求項10記載の自動補正装置。

【請求項13】 複数の画素位置の互いに相違するものにそれぞれ統合した行スイッチと、

複数の垂直方向の列及び複数の水平方向の行を具えるマトリックス構造と、
 複数のランダムアクセスメモリ及び複数の積分デジタル - アナログコンバータとを具え、

前記複数のランダムアクセスメモリの各々及び前記複数の積分デジタル - アナログメモリを、前記複数の垂直列の各々に関連させ、

論理入力信号に応答して、複数の列の各々に流れる電流を開始し及び終了する列選択手段を更に具えることを特徴とする反射LCD。

【請求項14】 前記マトリックス構造が、1280列及び1024行を具えることを特徴とする請求項13記載の反射LCD。

【請求項15】 複数の列の各々に対するランダムアクセスメモリが、前記列に対する出力電流のガンマ補正に要求されるデジタル微分値を保持することを特徴とする請求項13記載の反射LCD。

【請求項16】 複数の積分デジタル - アナログコンバータの各々が電流出力を発生することを特徴とする請求項13記載の反射LCD。

【請求項17】 前記列選択手段が、差動相互コンダクタンス増幅器を具えることを特徴とする請求項13記載の反射LCD。

【請求項18】 反射LCDの画像を発生させる方法であって、

a) ルックアップテーブル内の複数のデジタル値のうちの最初のものを順次取得するステップと、

b) 前記デジタル値を時間積分するステップと、

c) 時間積分したデジタル値をアナログ電流値に変換するステップと、

d) 前記アナログ電流値を時間積分するステップと、

e) 予め設定された最終のデジタル値に到達するまで、前記ルックアップテーブル内の複数のデジタル値のうちの最初のもの以外について、前記ステップ a) - d) を繰り返すステップと、

g) 前記複数の列のうちの任意のものによって達成した最高アナログ電圧レベルと、前記ルックアップテーブル内のデジタル値を補正するための基準電圧とを比較するステップとを具えることを特徴とする方法。

【請求項 19】 前記ルックアップテーブル内に格納された複数のデジタル値を、前記 LCD の固有の列キャパシタンスに統合したときにガンマ明るさ補正を行うのに必要な複数の電流値を時間微分することを特徴とする請求項 18 記載の方法。

【請求項 20】 前記ルックアップテーブル内に含まれるデジタル値を、式

【数 3】

$$\left| \Gamma_k - \frac{I_o}{C_{col}} \tau \sum_{j=0}^k \sum_{m=0}^7 2^m b_m(j) \right| \leq \epsilon$$

を用いて取得することを特徴とする請求項 19 記載の方法。

【発明の詳細な説明】**【0001】****技術の分野**

本発明は、反射LCDの画像処理装置に関する。

また、本発明は、反射LCDに関する。

さらに、本発明は、反射LCDに画像を発生させる方法に関する。

【0002】**背景技術**

水平方向のm個の行及び垂直方向のn個の列のマトリックスを有するRLCDにおいて、m - n交差の各々は、セルすなわち画像素子(画素)を形成する。電位差すなわち電圧を印加することによって、セル位置の結晶構造に位相変化が発生し、位相変化によって、入射光の偏光ベクトルの方向が変化し、これによって、電気 - 光学系から出現する光が遮断される。画素間の電圧を除去すると、画素構造の液晶が最初の「明」状態に戻る。印加電圧レベルの変動によって、明リミット(light limit)と暗リミット(dark limit)との間で互いに相違する複数のグレーシェード(gray shade)が生じる。

【0003】

RLCDが任意の駆動回路に対して十分な容量性負荷を示すので、そのような容量性負荷の駆動に関連した大きな電流スパイクを回避するために、典型的にはパルス電圧ランプが用いられている。各列が、全体的な電圧ランプに沿った独自のレベルで終了するので、特定のグレースケールを発生させるのに必要な予め設定された電圧レベルに列キャパシタンスを変更する際に個別の列電圧の上昇を終了するコンパレータ及びトラック - ホールドゲーティングスイッチが個別の列に存在し、したがって、個別の列に対して個別のパルス長変調信号が発生する。

【0004】

予め設定された行時間間隔の終了時に、固有の列キャパシタンスに格納された列電荷は、基準電圧まで放電され、手順が次の行に対して繰り返される。このプロセスは、単一フレームを完了するためにm個全ての行に対して繰り返される。フレーム動作を繰り返すことによって、表示された情報を連続的に更新すること

ができる。上記プロセスを更に理解するために、Gillette等による米国特許番号第4,766,430号を参照するのが有用であり、これは、参照することによってここに組み込まれる。

【0005】

さらに、パネル全体に亘って必要な色分布を行うのに必要な非線形ガンマ補正信号は、傾斜した電圧波形に重ね合わされる。このようなガンマ補正は、典型的には、電圧ランプデータと組み合わせたときにランプ信号発生器に対する13ビット解像度データワードに対する要求を満足する8ビットのデジタルビット解像度を必要とする。そのような実現の原理的な欠点は、そのような高ビットの解像度が低解像度の解決に比べて積分が困難であるとともに消費電力が高くなるという点である。

【0006】

しかしながら、この従来技術の同様に重大な欠点は、LCDの容量性負荷の電圧切替及びゲートによる個別の列の充電の終了に関連する雑音である。この雑音は、隣接する画素に容量的に結合し、正確な画素データの表示を妨害する。

【0007】

発明の開示

本発明の目的は、瞬時的な列切替電流及び関連のクロストークの妨害を減少するとともに、駆動回路の解像度の要求を低減する反射LCDの画像処理装置を提供することである。

【0008】

この目的は、請求項1で規定した発明による画像処理装置によって達成される。

画像処理装置は、電圧パルス出力ではなく電流パルス出力を有する積分デジタル-アナログコンバータ(IDAC)からRLCDに画像を発生させる。電流パルス出力は、RLCDパネル列の固有のキャパシタンスによって積分し及びフィルタ処理して、RLCDの雑音及び消費電力を減少する。

【0009】

このIDACは、非線形ガンマ補正曲線の時間微分したデジタル値を格納する

のに使用されるランダムアクセスメモリ（RAM）内のルックアップテーブル（LUT）によって駆動される。これらデジタル値は、結果的に得られる積分列電圧と各色に対する固定された基準電圧との間の比較に基づく自動補正モジュールによって連続的に調整される。

【0010】

本発明の他の好適例を従属項に規定する。

本発明の他の目的は、瞬時的な列切替電流及び関連のクロストークの妨害を減少するとともに、駆動回路の解像度の要求を低減する反射LCDを提供することである。

この目的は、請求項1で規定した本発明による画像処理装置によって達成される。

本発明の他の目的は、反射LCDの画像を発生させる方法を提供することである。

この目的は、請求項17で規定した本発明による反射LCDの像を発生させる方法によって達成される。

【0011】

発明を実施するための最良の形態

図1は、従来のアナログ電圧励振の制御回路10を示す。本発明は回路10の素子を有するので、その動作の詳細な説明は、本発明の教示の理解を助ける。

アナログ励振電圧は、（図示しない）精密な計時手段によりトリガがかけられるカウンタ12によってデジタル的に開始される時間的に連続する比較的小さいステップ状の電圧となる。本例では256個の連続的なデジタル値を有するカウンタ12の出力は、予め設定されたステップ状の列励電圧波形を表す複数のデジタルデータ値を格納するランダムアクセスメモリ（RAM）14のルックアップテーブル（LUT）のアドレスを提供する。各デジタルデータ値は、13ビット（8192個のあり得る値）の解像度(resolution)を有する。デジタルデータ値は、デジタル-アナログコンバータ（DAC）16の入力部に順次供給され、DAC16は、これらデジタルデータ値を離散的なステップ状のアナログ電圧に変換し、そのアナログ電圧は列ドライバ18の群に提供される。

【0012】

このように制御された励振電圧は、RLCDの1個以上の列20に対する充電源を提供する。本例では、640列が単一の波形ドライバから供給される。

列電圧が、データバッファ22に設けられた予め設定した値まで上昇すると、各列に対するコンパレータ24によって、列ゲート26の出力部をターンオフし、これによって、列キャパシタンス28の各々に対する充電電流を停止する。この際、画素は、行時間間隔の残りの間に表示される。他の行は、予め設定された独自の値に到達するまで充電を続け、予め設定された独自の値に到達すると、他の行がターンオフされ、画素は、行時間の残りの間に表示される。

【0013】

電荷及び表示時間の終了時に「フライトバック」モードに入り、これによって、高電流切替装置は、約50ナノ秒の範囲内で予め設定された基準レベルまで急速に列キャパシタンスを放電する。この装置の電流は、放電中に2アンペアに近づく。代表的なRLCDは、1280列及び1024行の構造を有し、画素キャパシタンスと列との間に配置されたワンパネルに統合した画素スイッチを有し、そのスイッチは、行電圧信号によって制御される。

【0014】

図2は、本発明による自動補正機能を有するモノトニック電流乗算積分器(monotonic current multiplier integrator)を用いるアナログ電流励振回路の好適な実施の形態を示す。バックグラウンドタイミング制御及びLUTデジタル値発生用の回路は、1)DAC16を、電流出力部を有する統合された複数のDAC(IDAC)に置換し、2)RAM14を、最大で8ビットのビット解像度を有する複数のRAMに置換し、かつ、3)複数の列ゲート26の各々を、個別の列電流に切り替えるための各列に対する差動相互コンダクタンス増幅器(operational transconductance amplifier)(OTA)に置換した点を除いて、回路10と同一である。

【0015】

さらに、本発明の上記複数のRAM及びIDACの各々を、RLCDの単一系列29に専ら関連させる。さらに、IDACの積分特性のために、回路10のLU

T内のデジタル電圧値は、ガンマ補正を行うのに要求される電流の時間微分値に置換される。したがって、出力電圧32は、図2において電流源34として記号的に表した上記制御回路から発生した積分されたアナログ励振電流によって充電された列キャパシタンス29の結果として、ガンマ補正曲線の形状に従う。

各行時間の終了時に、自動補正回路36は、出力電圧32のピーク値とマルチプレクサ40の出力とを比較することによってデジタル値38の補正されたセットを形成し、マルチプレクサ40は、画素の色に応じて3原色基準電圧の最大電圧レベルを順次ゲートで制御する。これら補正された値38は、次の積分サイクル中に電流源34を制御するために、対応する列20に独自のLUTにロードされる。

【0016】

図3は、カラーRLCDの代表的なBV曲線を示す。図3において、第1曲線60は、赤色画素の電圧 - 明るさ特性を表し、第2曲線62は、緑色画素の電圧 - 明るさ特性を表し、第3曲線64は、青色画素の電圧 - 明るさ特性を表す。これら曲線によって、RLCDの明るさに対して256のうちの1ステップの変化を発生させる最小電圧ステップ V_{min} を決定して、IDAC解像度を取得できるようにする。したがって、DACに要求される解像度は、式

【数4】

$$N_{dac} = \left\{ \log_2 \frac{V_{max} - V_{min}}{\Delta V_{min}} \right\} + 1 = 11 \text{ bits} \quad (1)$$

によって与えられる。

【0017】

IDACが時間に対して一定の電流積分を行うので、IDAC出力部の電圧は、式

【数5】

$$\Delta V_{idac} = \Delta t \frac{I}{C_{col}} \quad (2)$$

に従って、パネルキャパシタンスノードに供給される電流の和に比例する勾配とともに線形的に増大する。この場合、 I を、 C_{col} を通じた電流とし、 t を積分時間とし、その間、 I は一定値に保持される。

【0018】

したがって、IDACによって要求される解像度は、上記電流を発生するのに必要な最小ビット数となり、式(1)によって決定され、この場合、BV曲線の最大電圧ステップ及び最小電圧ステップは、RLCDにおける1ステップの明るさの変化を形成する。この解像度は、式

【数6】

$$N_{idac} = \left\{ \log_2 \frac{\Delta V_{\max}}{\Delta V_{\min}} \right\} + 1 = 6 \text{ bits} \quad (3)$$

によって表現される。

【0019】

IDACの解像度がこのように減少することによって、積分の複雑さが減少するとともに電力消費が減少する。

【0020】

IDACによって、2値重み付けされた電流が発生するので、LUTに格納された値は、式

【数7】

$$V_{out}(t) = \int_0^t \frac{I_{idac}(t) dt}{C_{col}} - V_{ref} \quad (4)$$

による図3のBV値とRLCDの列キャパシタンスとの間の関係から計算される。なお、

【数8】

$$I_{idac}(t) = \sum_{k=0}^7 2^k b_k(t) I_0 \quad (5)$$

である。ここで、 V_{ref} を、ランプの開始時に設定される初期電圧とし、 I_0 を、一定の基準電流とし、 $b_k(t)$ は、 $k = 0 \dots 7$ に対する入力データワ

ードの2値係数を表す。

【0021】

さらに、 $k = 0 \dots 255$ のときの所定のガンマ補正データセット Γ_k に対して、 $b_k(t)$ の値を解く式の系は、式

【数9】

$$\left| \Gamma_k - \frac{I_o}{C_{col}} \tau \sum_{j=0}^k \sum_{m=0}^7 2^m b_m(j) \right| \leq \epsilon \quad (6)$$

によって付与される。この場合、 τ は、互いに隣接する2個のサンプル間の積分時間(クロック周期)を表し、 ϵ を、RLCDの単一のグレーレベルに対応する最小電圧未満にする必要がある許容し得る誤差とする。

【0022】

したがって、系は、モノトニックであるとともに多項式環に属するガンマ集積曲線の独自の解を提供し、その多項式環は、8ビットの256個の系のLUTノマッピングを提供し、そのような低解像度のデータ値によって、積分領域が減少するとともに消費電力が低減する。

【0023】

図4は、本発明によるカラーRLCDを駆動する際に発生した典型的な波形を示す。本発明の相互コンダクタンス電流源から発生した低く制御された電流は、列に制御電圧を出現させるためにパネルキャパシタンスによって積分されて、かつ、電流の瞬時の急激なスパイクの発生を回避する。

【0024】

波形42は、行周期中の典型的な結果的に得られる傾斜した電圧波形を表す。波形44は、充電OTAに供給される第1ラッチ信号を示し、波形46は、波形44に起因する個別の列電圧の結果的に得られるエンベロープを示す。波形46が一定の振幅電流パルスを含む間、供給される充電電流の実際の波形は、複数の波形のうちの任意のものとなり、RAM14内のLUTによって専ら制御される。自動補正は時間48で行われ、列放電は時間50で行われる。

【0025】

本発明は、上記実施の形態に限定されるものではなく、幾多の変更及び変形が可能である。

【図面の簡単な説明】

【図1】 従来のアナログ電圧励振を行う制御回路を示す。

【図2】 本発明による自動補正期間ループを有するRLCD列のアナログ電流励振経路の好適な実施の形態を示す。

【図3】 カラーRLCDにおけるガンマ補正した明るさに対する電圧(BV)の代表的な曲線を示す。

【図4】 本発明によるカラーRLCDを駆動する典型的な波形を示す。

【図1】

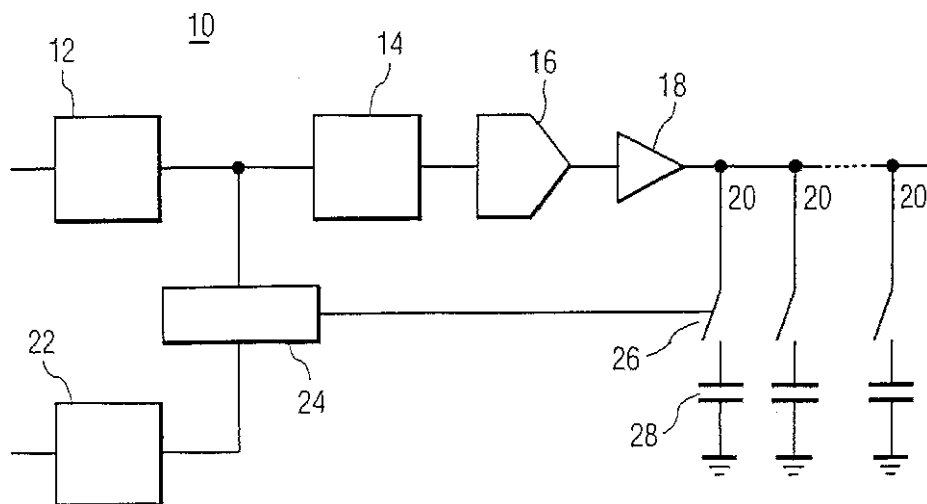


FIG. 1

【図2】

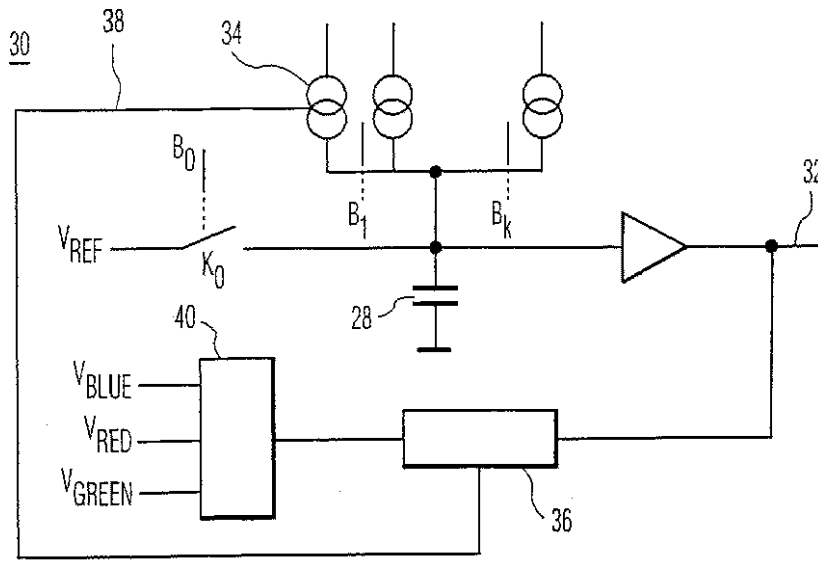


FIG. 2

【図3】

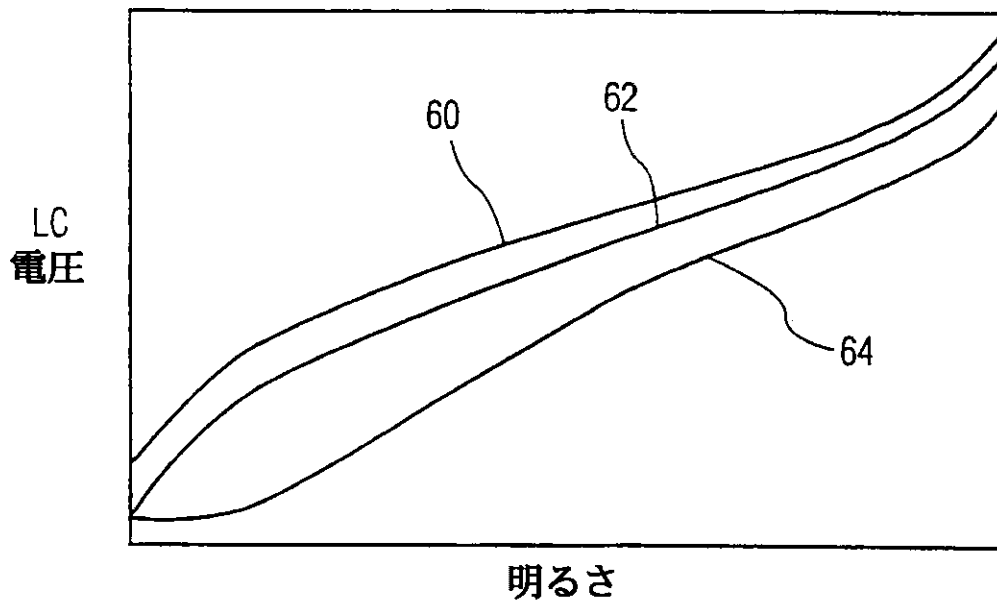


FIG. 3

【図4】

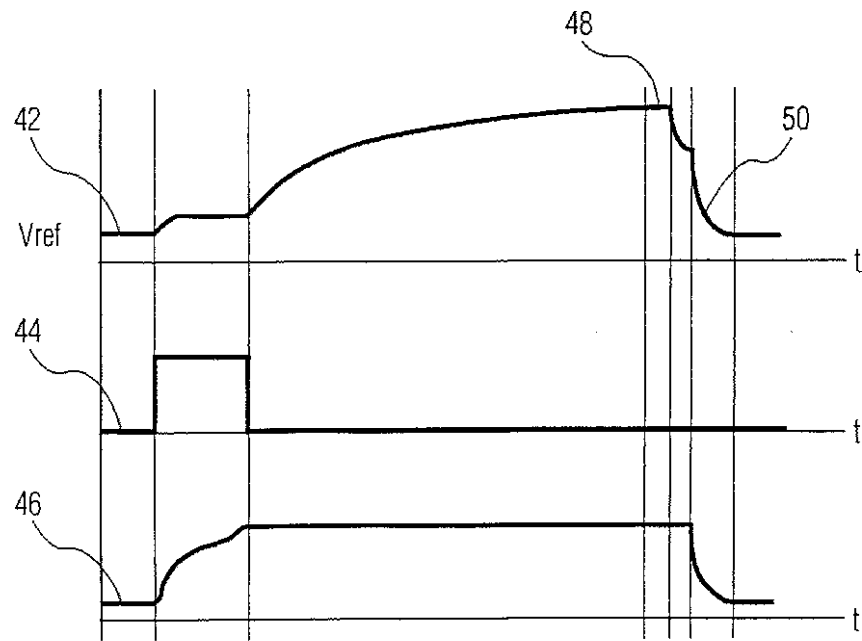


FIG. 4

【国際調査報告】

INTERNATIONAL SEARCH REPORT

		International Application No. PCT/EP 01/02918
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G09G3/36		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5 724 036 A (SAKAGUCHI YOSHITAMI ET AL) 3 March 1998 (1998-03-03) see abstract column 1, line 7 - line 9 column 1, line 32 - line 39 column 2, line 8 - line 28 column 3, line 60 - column 5, line 3; figure 1 --- -/--	1-3, 13-16, 18,19
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
* Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *Z* document member of the same patent family
Date of the actual completion of the international search 1 August 2001		Date of mailing of the international search report 13/08/2001
Name and mailing address of the ISA European Patent Office, P.B. 5816 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Corst, F

Form: PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International Application No PCT/EP 01/02918

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>US 5 648 791 A (TAKESHITA SHOICHI ET AL) 15 July 1997 (1997-07-15)</p> <p>see abstract column 1, line 12 -column 2, line 24; figure 20 column 2, line 52 - line 58 column 3, line 20 - line 51 column 4, line 52 -column 5, line 42; figure 1</p>	1-3, 13-16, 18,19
A	<p>PATENT ABSTRACTS OF JAPAN vol. 1997, no. 11, 28 November 1997 (1997-11-28) -& JP 09 179530 A (FUJITSU LTD), 11 July 1997 (1997-07-11) abstract</p>	1-3, 13-16, 18,19
A	<p>EP 0 634 737 A (PHILIPS ELECTRONICS UK LTD ;PHILIPS ELECTRONICS NV (NL)) 18 January 1995 (1995-01-18) see abstract column 4, line 34 - line 54; figures 1,2 column 6, line 30 - line 49</p>	10

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/EP 01/02918

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5724036 A	03-03-1998	JP 2708380 B JP 8084307 A	04-02-1998 26-03-1996
US 5648791 A	15-07-1997	US 5453757 A DE 69214872 D DE 69214872 T EP 0510696 A JP 2743683 B JP 5094159 A KR 9610729 B	26-09-1995 05-12-1996 13-03-1997 28-10-1992 22-04-1998 16-04-1993 07-08-1996
JP 09179530 A	11-07-1997	NONE	
EP 0634737 A	18-01-1995	DE 69410543 D DE 69410543 T JP 7079396 A US 5459483 A	02-07-1998 24-12-1998 20-03-1995 17-10-1995

フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト' (参考)
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 F
	6 3 1		6 2 3 R
	6 4 1		6 3 1 V
			6 4 1 Q
(72)発明者 ピーター ヤンセン			
オランダ国 5656 ア-ア- アインドー			
フェン プロフ ホルストラーン 6			
Fターム(参考) 2H093 NA06 NC02 NC24 NC28 NC65			
	ND15 ND39 ND40		
	5C006 AA16 AA22 AF03 AF13 AF46		
	AF47 AF51 AF53 AF54 AF64		
	AF81 AF82 AF84 BB16 BB28		
	BC12 BC13 BC16 BF02 BF04		
	BF09 BF11 BF14 BF21 BF22		
	BF24 BF25 BF29 BF34 BF37		
	BF38 BF42 BF49 FA22 FA25		
	FA31 FA47 FA56 GA02		
	5C080 AA10 BB05 CC03 DD05 DD10		
	DD26 EE29 EE30 FF11 GG12		
	GG15 GG17 JJ02 JJ03 JJ04		
	JJ05		

专利名称(译)	用于反射液晶显示器的数字控制电流积分器		
公开(公告)号	JP2003529102A	公开(公告)日	2003-09-30
申请号	JP2001571380	申请日	2001-03-15
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ルシアンエルアルブ ピーターヤンセン		
发明人	ルシアン エル アルブ ピーター ヤンセン		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3685 G09G2310/027 G09G2320/0209 G09G2320/0276		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.611.A G09G3/20.611.D G09G3/20.612.F G09G3/20.623.F G09G3/20.623.R G09G3/20.631.V G09G3/20.641.Q		
F-TERM分类号	2H093/NA06 2H093/NC02 2H093/NC24 2H093/NC28 2H093/NC65 2H093/ND15 2H093/ND39 2H093/ND40 5C006/AA16 5C006/AA22 5C006/AF03 5C006/AF13 5C006/AF46 5C006/AF47 5C006/AF51 5C006/AF53 5C006/AF54 5C006/AF64 5C006/AF81 5C006/AF82 5C006/AF84 5C006/BB16 5C006/BB28 5C006/BC12 5C006/BC13 5C006/BC16 5C006/BF02 5C006/BF04 5C006/BF09 5C006/BF11 5C006/BF14 5C006/BF21 5C006/BF22 5C006/BF24 5C006/BF25 5C006/BF29 5C006/BF34 5C006/BF37 5C006/BF38 5C006/BF42 5C006/BF49 5C006/FA22 5C006/FA25 5C006/FA31 5C006/FA47 5C006/FA56 5C006/GA02 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD10 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05		
优先权	09/537825 2000-03-29 US		
外部链接	Espacenet		

摘要(译)

在RLCD上生成图像的系统使用电流源而不是电压源来减少噪声和功耗。电流由多个RAM驱动的理想数模转换器(IDAC)产生。每个IDAC与多个OTA之一关联驱动。每个RAM的查询表保存有多个6位数字值，这些数字值对应于伽玛积分曲线中包含的值的的时间导数。在每个显示周期结束时，将通过自动校正来自动校正LUT值。

