(19)日本国特許庁（ＪＰ）　(12) **公開特許公報**（Ａ）　(11)特許出願公開番号

特開2003－114647

(P2003－114647A)

(43)公開日 平成15年4月18日(2003.4.18)

(51)Int.Cl[7]	識別記号	ＦＩ		テーマコード（参考）
Ｇ０９Ｇ 3/36		Ｇ０９Ｇ 3/36		２Ｈ０９３
Ｇ０２Ｆ 1/133	550	Ｇ０２Ｆ 1/133	550	５Ｃ００６
Ｇ０９Ｇ 3/20	611	Ｇ０９Ｇ 3/20	611 Ａ	５Ｃ０８０
	621		621 Ａ	
			621 Ｂ	

審査請求　未請求　請求項の数 11ＯＬ（全 11数）　最終頁に続く

(21)出願番号　特願2001－302580(P2001－302580)

(22)出願日　平成13年9月28日(2001.9.28)

(71)出願人　590000248
コーニンクレッカ　フィリップス　エレクトロニクス　エヌ　ヴィ
ＫＯＮＩＮＫＬＩＪＫＥ　ＰＨＩＬＩＰＳ　ＥＬＥＣＴＲＯＮＩＣＳ　Ｎ．Ｖ．
オランダ国　5621　ベーアー　アインドーフェン　フルーネヴァウツウェッハ　1

(72)発明者　山下　正勝
兵庫県神戸市西区高塚台4丁目3番1号　フィリップスモバイルディスプレイシステムズ神戸株式会社内

(74)代理人　100087789
弁理士　津軽　進　（外１名）

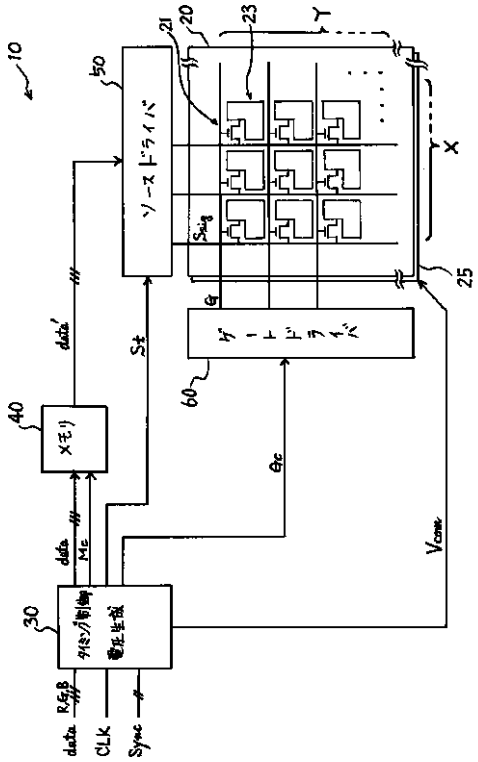
最終頁に続く

(54)【発明の名称】　マトリクス駆動方法及び回路並びに液晶表示装置

(57)【要約】

【課題】　従来の交流駆動法の利点を犠牲にすることなく消費電力を削減する。

【解決手段】　表示すべき画像の水平走査期間毎に画面の水平方向に延びる複数の行電極を選択的にアクティブにし、同画面の垂直方向に延びる複数の列電極に前記画像のフレーム期間毎に極性を反転させて前記画像に応じかつ当該水平走査期間に対応する画素電圧をそれぞれ供給するとともに、それら画素電圧が、当該フレーム期間内の画面において空間的に、当該垂直方向において交番する極性を呈するようにして、マトリクス状に配される画素を交流駆動するために構成されたマトリクス駆動回路。この回路は、１の行電極に対応する画素電圧群とこれと同一の極性を呈させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる時系列操作手段（３０，４０）と、当該１の行電極及び他の行電極についての各供給タイミングに応答してその対応する行電極をアクティブにする行駆動手段（３０，６０）とを有する。



1

【特許請求の範囲】

【請求項１】　表示すべき画像の水平走査期間毎に画面の水平方向に延びる複数の行電極を選択的にアクティブにし、同画面の垂直方向に延びる複数の列電極に前記画像のフレーム期間毎に極性を反転させて前記画像に応じかつ当該水平走査期間に対応する画素電圧をそれぞれ供給するとともに、それら画素電圧が、当該フレーム期間内の画面において空間的に、当該垂直方向において交番する極性を呈するようにして、マトリクス状に配される画素を交流駆動するマトリクス駆動方法であって、

１の行電極に対応する画素電圧群とこれと同一の極性を呈させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させるとともに、当該１の行電極及び他の行電極についての画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにする、マトリクス駆動方法。

【請求項２】　請求項１に記載の駆動方法であって、

第１の極性を付与させるべき１の行電極に対応する画素電圧群と当該第１の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる第１の時系列操作処理と、前記第１の極性とは異なる第２の極性を付与させるべき１の行電極に対応する画素電圧群と当該第２の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる第２の時系列操作処理とを少なくとも各１回行うとともに、

これら行電極に対する画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにする、ことを特徴とするマトリクス駆動方法。

【請求項３】　請求項１又は２に記載の駆動方法であって、前記画素電圧は、当該フレーム期間内の画面において空間的に、少なくとも１つの行電極からなる単位で当該垂直方向において交番する極性を呈するようにしたことを特徴とするマトリクス駆動方法。

【請求項４】　請求項１，２又は３に記載の駆動方法であって、前記画素電圧は、当該フレーム期間内の画面において空間的に、少なくとも１つの列電極からなる単位で当該水平方向において交番する極性を呈するようにしたことを特徴とするマトリクス駆動方法。

【請求項５】　請求項２に記載の駆動方法であって、前記第１及び第２の時系列操作処理においては、１の極性を付与させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に上方に隣接する行電極に対応する画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法。

【請求項６】　請求項２に記載の駆動方法であって、前記第１及び第２の時系列操作処理においては、１の極性を付与させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に下方に隣接する行電極に対応する画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法。

【請求項７】　請求項２に記載の駆動方法であって、前記第１及び第２の時系列操作処理においては、１の極性を呈させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に隣接する行電極に対応する画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法。

【請求項８】　表示すべき画像の水平走査期間毎に画面の水平方向に延びる複数の行電極を選択的にアクティブにし、同画面の垂直方向に延びる複数の列電極に前記画像のフレーム期間毎に極性を反転させて前記画像に応じかつ当該水平走査期間に対応する画素電圧をそれぞれ供給するとともに、それら画素電圧が、当該フレーム期間内の画面において空間的に、当該垂直方向において交番する極性を呈するようにして、マトリクス状に配される画素を交流駆動するために構成されたマトリクス駆動回路であって、

１の行電極に対応する画素電圧群とこれと同一の極性を呈させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる時系列操作手段と、

当該１の行電極及び他の行電極についての各供給タイミングに応答してその対応する行電極をアクティブにする行駆動手段と、を有するマトリクス駆動回路。

【請求項９】　請求項８に記載の駆動回路であって、

前記時系列操作手段は、１の行電極に対応する画素情報ブロック毎に、対応する画素電圧群を表すためのデータ列信号を記憶するメモリと、このメモリの読み出し制御を行う制御回路とを有し、前記制御回路は、前記メモリに記憶されたデータ列信号から、１の行電極に対応する画素電圧群とこれと同一の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングが時系列上連続させた形式の改変データ列信号を生成するよう前記メモリを読み出し制御し、

前記行駆動手段は、前記改変データ列信号と調和して、当該１の行電極及び他の行電極への画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにするための行駆動信号を発生する、ことを特徴とする駆動回路。

【請求項１０】　請求項８又は９に記載の駆動回路であって、当該駆動回路は、

画素に対応して設けられ前記行電極を制御入力とし前記列電極を信号入力とする画素駆動素子とこれに接続された画素電極に対向して配された共通電極とを有するアクティブマトリクス型の表示装置を駆動するために構成さ

れ、
当該１の行電極及び他の行電極についての画素電圧群の各供給タイミングに応答してその対応する画素電圧群に付与すべき極性に適合して極性反転をなすような前記共通電極に供給すべき駆動電圧信号を発生する電圧生成手段をさらに有する、ことを特徴とする駆動回路。
【請求項１１】　請求項８ないし１０のうちいずれか１つに記載のマトリクス駆動回路を用いた液晶表示装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】本発明は、液晶表示装置等において行列配置又はこれに等価な配置をなす状態（単にマトリクス状と表する）に配された画素を表示すべき画像に応じて駆動するマトリクス駆動方法及び回路に関する。本発明は特に、マトリクス表示装置のいわゆる交流駆動方法に関する。
【０００２】
【従来の技術】従来より、アクティブマトリクス型液晶表示装置の多くには、いわゆる交流駆動法が適用されている。この手法は、液晶を直流電圧で長時間駆動すると当該液晶の材料物性が変化しその抵抗率が減少するなどの劣化現象への対抗策であり、液晶に印加する駆動電圧の極性をフレーム毎に反転させるものである。より詳しい基本的な動作は、書籍「液晶ディスプレイ技術－アクティブマトリクスＬＣＤ－」（松本正一著，１９９７年１１月１４日第２刷・産業図書株式会社発行）の第６９頁ないし第７４頁などに開示されている。
【０００３】かかる交流駆動法においては、その駆動電圧の極性反転周波数がフレーム周波数の１／２になることで基本的にはフリッカが生じるところ、極性反転を画面内で空間的にかつ時間的に平均化することで、その光学応答リップルの基本波成分をフレーム周波数相当以上のものとし、フリッカ（可視性フリッカ）が生じないようにしている。より具体的には、任意の１画素に対してその隣接画素（又は隣接の画素行若しくは画素列）の駆動電圧極性を異ならせ、さらにフレーム毎にそれらの極性を反転することが行われている。
【０００４】
【発明が解決しようとする課題】本発明者は、かかる従来の技術においては、駆動電圧の極性反転レートが高く、これに起因して、駆動回路は消費電力を多大に要する傾向があることを見い出した。
【０００５】本発明は、上述した点に鑑みてなされたものであり、その目的とするところは、消費電力を削減することのできるマトリクス駆動方法及び回路並びに液晶表示装置を提供することにある。
【０００６】本発明の他の目的は、従来の交流駆動法の利点を犠牲にすることなく消費電力を削減することの可能なマトリクス駆動方法及び回路並びにこれを用いた液晶表示装置を提供することである。

【０００７】本発明のさらに他の目的は、メモリ等の電子回路技術を活用して消費電力を削減し得る交流駆動法の多様化に寄与することのできるマトリクス駆動方法及び回路並びにこれを用いた液晶表示装置を提供することである。
【０００８】
【課題を解決するための手段】上記目的を達成するために、本発明の一態様による駆動方法は、表示すべき画像の水平走査期間毎に画面の水平方向に延びる複数の行電極を選択的にアクティブにし、同画面の垂直方向に延びる複数の列電極に前記画像のフレーム期間毎に極性を反転させて前記画像に応じかつ当該水平走査期間に対応する画素電圧をそれぞれ供給するとともに、それら画素電圧が、当該フレーム期間内の画面において空間的に、当該垂直方向において交番する極性を呈するようにして、マトリクス状に配される画素を交流駆動するマトリクス駆動方法であって、１の行電極に対応する画素電圧群とこれと同一の極性を呈させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させるとともに、当該１の行電極及び他の行電極についての画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにする、マトリクス駆動方法としている。
【０００９】この駆動方法において、第１の極性を付与させるべき１の行電極に対応する画素電圧群と当該第１の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる第１の時系列操作処理と、前記第１の極性とは異なる第２の極性を付与させるべき１の行電極に対応する画素電圧群と当該第２の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる第２の時系列操作処理とを少なくとも各１回行うとともに、これら行電極に対する画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにする、ことを特徴とすることができる。
【００１０】また、前記画素電圧は、当該フレーム期間内の画面において空間的に、少なくとも１つの行電極からなる単位で当該垂直方向において交番する極性を呈するようにしたことを特徴とするマトリクス駆動方法としてもよい。
【００１１】また、前記画素電圧は、当該フレーム期間内の画面において空間的に、少なくとも１つの列電極からなる単位で当該水平方向において交番する極性を呈するようにしたことを特徴とするマトリクス駆動方法としてもよい。
【００１２】さらに前記第１及び第２の時系列操作処理においては、１の極性を付与させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に上方に隣接する行電極に対応す

る画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法としてもよい。

【００１３】他に、前記第１及び第２の時系列操作処理においては、１の極性を付与させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に下方に隣接する行電極に対応する画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法としたり、前記第１及び第２の時系列操作処理においては、１の極性を呈させるべき先行の行電極に対応する画素電圧群と、当該他の極性を付与させるべき行電極であって当該先行の行電極に当該フレーム期間内における画面の空間的に隣接する行電極に対応する画素電圧群との供給タイミングは、互いに時系列上離間させる、ことを特徴とするマトリクス駆動方法としたりすることができる。

【００１４】こうすることによって、時間軸上の画素電圧の極性反転レートを低下させることができるとともに、画面における空間的な画素電圧の極性の反転形態は、従来通りの交流化を維持することができる。したがって、当該極性反転レートが高くて大なる消費電力を要していた現状を打破し、時間軸上のその極性反転レートを下げることで消費電力の削減を達成するとともに、交流駆動方式の本来的な効果をも同時に奏することができる。

【００１５】また、上記目的を達成するために、本発明の他の態様による駆動装置は、表示すべき画像の水平走査期間毎に画面の水平方向に延びる複数の行電極を選択的にアクティブにし、同画面の垂直方向に延びる複数の列電極に前記画像のフレーム期間毎に極性を反転させて前記画像に応じかつ当該水平走査期間に対応する画素電圧をそれぞれ供給するとともに、それら画素電圧が、当該フレーム期間内の画面において空間的に、当該垂直方向において交番する極性を呈するようにして、マトリクス状に配される画素を交流駆動するために構成されたマトリクス駆動回路であって、１の行電極に対応する画素電圧群とこれと同一の極性を呈させるべき他の行電極に対応する画素電圧群との供給タイミングを時系列上連続させる時系列操作手段と、当該１の行電極及び他の行電極についての各供給タイミングに応答してその対応する行電極をアクティブにする行駆動手段と、を有するマトリクス駆動回路としている。

【００１６】この駆動回路において、前記時系列操作手段は、１の行電極に対応する画素情報ブロック毎に、対応する画素電圧群を表すためのデータ列信号を記憶するメモリと、このメモリの読み出し制御を行う制御回路とを有し、前記制御回路は、前記メモリに記憶されたデータ列信号から、１の行電極に対応する画素電圧群とこれと同一の極性を付与させるべき他の行電極に対応する画素電圧群との供給タイミングが時系列上連続させた形式の改変データ列信号を生成するよう前記メモリを読み出し制御し、前記行駆動手段は、前記改変データ列信号と調和して、当該１の行電極及び他の行電極への画素電圧群の各供給タイミングに応答してその対応する行電極をアクティブにするための行駆動信号を発生する、ことを特徴としている。

【００１７】また、当該駆動回路は、画素に対応して設けられ前記行電極を制御入力とし前記列電極を信号入力とする画素駆動素子とこれに接続された画素電極に対向して配された共通電極とを有するアクティブマトリクス型の表示装置を駆動するために構成され、当該１の行電極及び他の行電極についての画素電圧群の各供給タイミングに応答してその対応する画素電圧群に付与すべき極性に適合して極性反転をなすような前記共通電極に供給すべき駆動電圧信号を発生する電圧生成手段をさらに有する、ことを特徴とする駆動回路としてもよい。

【００１８】本発明はまた、このような駆動装置を用いた液晶表示装置を提供するものでもある。

【００１９】

【発明の実施の形態】以下、本発明の実施例を、添付図面を参照して詳細に説明する。

【００２０】図１は、本発明の一実施例による液晶表示装置におけるマトリクス駆動回路の概略的構成を示している。

【００２１】図において、このマトリクス駆動回路１０は、所定の表示領域内に画素駆動用能動素子として例えば電界効果型の薄膜トランジスタ（ＴＦＴ）２１が各画素に対応して配置されたアクティブマトリクス型液晶表示（ＬＣＤ）装置の表示パネル２０を駆動するように構成されている。

【００２２】表示パネル２０において、ＴＦＴ２１はＹ行Ｘ列のマトリクス状に配列され、ＴＦＴ２１のゲート電極は、行毎に当該表示領域を水平方向に平行に走るゲートバスラインに接続され、ＴＦＴ２１のソース電極は、列毎に当該表示領域を垂直方向に平行に走るソースバスラインに接続される。ＴＦＴ２１のドレイン電極は、個々に画素電極２３に接続され、基本的にはこの画素電極によって個々の画素領域が画定される。

【００２３】表示パネル２０はさらに、当該画素電極に対向し間隙をもって配される共通電極２５を備えている。かかる間隙には、図示せぬ液晶媒体が封入されており、共通電極２５は、ここでは当該表示領域の全域にわたり延在している。ＴＦＴ２１は、ゲートバスラインを通じて供給されるゲート制御信号により行毎に選択的にオンとなる一方、オンとされたＴＦＴに対してソースゲートバスラインを通じて供給される画素電圧又は画素信号たるソース信号のレベルにより当該画素情報に応じた駆動状態にさせられる。画素電極２３には、かかる駆動状態に応じた電位がそのドレイン電極により与えられ

る。この画素電極電位と共通電極２５に供給される電圧レベルとの差によって定まる強度の電界により、液晶媒体の配向が画素電極毎に制御される。よって液晶媒体は、画素毎にその画素情報に応じて図示せぬバックライトシステムからの背面照射光や正面側からの外光を変調することができる。かかる液晶表示パネルの詳細は、種々様々な文献で周知であるので、ここではこれ以上の説明はしない。

【００２４】駆動回路１０は、その前段回路であるタイミング制御及び電圧生成回路３０と、画像データ記憶用メモリ４０と、列駆動手段としてのソースドライバ５０と、行駆動手段としてのゲートドライバ６０とを備える基本構成を有する。

【００２５】タイミング制御及び電圧生成回路３０は、図示せぬ信号供給手段からの赤（Ｒ），緑（Ｇ）及び青（Ｂ）用の各画像データ信号“data”、ドットクロック信号ＣＬＫ及び水平及び垂直同期信号を含む同期信号ＳＹＮＣを受信し、当該画像データ信号をメモリ４０に転送するとともに、クロック信号ＣＬＫ及び同期信号ＳＹＮＣに基づいて、メモリ４０を制御するためのメモリ制御信号Ｍｃと、ソースドライバ５０を同期動作させるラッチ信号Ｓｔと、ゲートドライバ６０を制御するための制御信号Ｇｃとを生成する。この回路３０はまた、表示パネル２０における共通電極２５に供給するための電圧信号Ｖcomを生成する。回路３０は他にも、ソースドライバ５０及びゲートドライバ６０において用いられる基準電圧等を生成し供給するが、本例では簡明とするために説明を省略する。

【００２６】メモリ４０は、回路３０からのＲ，Ｇ，Ｂの画像データ信号を受信しそれらを水平走査期間毎に順次各々の色について記憶するとともに、回路３０からのメモリ制御信号に基づいて、後述する本発明特有のデータ処理（時系列操作処理）を施す。かかるデータ処理の施された画像データ信号“data′”は、ソースドライバ５０に転送される。

【００２７】ソースドライバ５０は、Ｒ，Ｇ，Ｂの画像データ信号各々についてのディジタル－アナログ変換器を有しており、各色の画像データ信号は水平走査期間毎にアナログ変換され、１つの水平走査期間において表示すべき画素情報片群（すなわち１ライン分の画素情報）を担う画素信号群が各色につき生成される。これら画素信号は、次の水平走査期間が到来するまで保持されるとともに、対応するソースバスラインに供給される。なお、ソースドライバ５０に供給されるラッチ信号Ｓｔが、アナログ変換やソースバスラインへの電圧供給等の表示動作における水平走査期間を提示することになる。

【００２８】ゲートドライバ６０は、回路３０からの制御信号Ｇｃに応じた形態にて、表示パネル２０におけるゲートバスラインを選択的にアクティブにし、例えば所定の高電圧をバスラインに選択的に供給する。アクティブにされたゲートバスラインは、対応する各ＴＦＴをオン状態にしこれらＴＦＴに供給されるソース信号による当該１ライン分のＴＦＴの同時駆動を可能とする。これにより、アクティブにされたゲートバスラインに対応する行の画素が同時に上記１ライン分の画素情報に応じて光学変調されることになる。なお、回路３０からの制御信号Ｇｃによるゲートドライバ６０の制御形態の詳細は後述される。

【００２９】次に、駆動装置１０の動作を説明する。

【００３０】図２は、駆動装置１０の動作をタイムチャートにて概略的に示している。

【００３１】図２に示されるように、画像データ信号“data”は、表示パネル２０の表示領域における上の行から下の行へとライン番号がインクリメントされる場合に、ｎ－１番目のラインの画素データ，ｎ番目のラインの画素データ，ｎ＋１番目のラインの画素データ，…という順序でメモリ４０に転送されて来る。このような線順次の画像データ列信号は、メモリ４０において、その転送されて来る順番で（すなわち線順次のまま）ライン毎に記憶する。

【００３２】メモリ４０は、このように記憶された画像データ信号を回路３０からの制御信号Ｍｃに基づいて時系列走査処理を施しつつ読み出す。この処理につき図３を用いてより詳しく説明する。

【００３３】先ず本実施例では、図３に示されるような、いわゆる行間交流駆動を指向するものである。この駆動においては、この図の（ａ）に示されるように、画像の１フレーム期間における画面内では、ｎ－１番目のライン（行）の画素については第１の極性すなわち正極性に駆動し、ｎ番目のラインの画素については第２の極性すなわち負極性に駆動し、ｎ＋１番目のラインの画素については正極性に駆動し、…という形で、１行毎に交番する極性分布を呈するようにしたものである。また、次のフレーム期間においては、同図（ｂ）に示されるように、ｎ－１番目のラインの画素については負極性に駆動し、ｎ番目のラインの画素については正極性に駆動し、ｎ＋１番目のラインの画素については負極性に駆動し、…という形で、同じく１行毎に交番する極性分布を呈するようにしているが、それぞれの行は前のフレームとは異なる極性で駆動するようにしている。そしてこの（ａ）の駆動パターンと（ｂ）の駆動パターンとの交互の繰り返しの形態によって行間交流駆動が達成するのである。図３に示される画面内の空間的極性反転分布自体は、従来のものと何ら変わりはない。

【００３４】従来は、このような画面内における各画素の空間的な極性反転態様を実現するのに、当該画面の上から下に順番に各行を選択しつつ、その選択した行に対応する画素データをソースドライバに供給し当該行の画素を駆動するものであった。

【００３５】これに対して本実施例では、画面の上から

下に順番に各行を選択するのではなく、同一極性とすべき画素行を時系列的に連続させて選択し、ソースドライバ５０はその選択された行及びその行に課された極性に従って対応の画素データからアナログのソース信号への変換をなすようにしている。そして電圧生成回路３０も、かかる課された極性に適合するような極性で共通電極２５の印加電圧Ｖcomを生成している。

【００３６】図３から分かるように、ｎ－１番目のラインの画素とｎ＋１番目のラインの画素は、フレームが替わっても互いに同極性に駆動されるべきものであり、同様に、ｎ番目のラインの画素とｎ＋２番目のラインの画素も、フレーム期間が替わっても互いに同極性に駆動されるべきものである。そこで本実施例では、図２に示されるように、“data”系列におけるｎ番目のラインの画素データとｎ＋１番目のラインの画素データとを時間軸上で交換している（破線矢印参照）。これにより、“data′”系列のように、どちらも一方の極性（例えば＋）に駆動されるｎ－１番目のラインの画素データとｎ＋１番目のラインの画素データとを時系列上連続させ、どちらも他方の極性（－）に駆動されるｎ番目のラインの画素データとｎ＋２番目のラインの画素データとを時系列上連続させてソースドライバ５０に供給するようにしている。

【００３７】また、“data”系列におけるｎ＋４番目のラインの画素のデータとｎ＋５番目のラインの画素のデータとを時間軸上交換して、どちらも一方の極性（＋）に駆動されるｎ＋３番目のラインの画素データとｎ＋５番目のラインの画素データとを時系列上連続させ、どちらも他方の極性（－）に駆動されるｎ＋４番目のラインの画素データとｎ＋６番目のラインの画素データとを時系列上連続させてソースドライバ５０に供給するようにしている。

【００３８】このような操作を以降の画素データに対しても行い、結果的に図２のようなｎ－１（＋），ｎ＋１（＋），ｎ（－），ｎ＋２（－），…というライン順の画像データ“data′”を得ることになる。これから分かるように、画素電圧に同極性を付与させるべき画素データが２ラインずつまとめられて出力されることになる。

【００３９】かかる時系列操作をなすために、メモリ４０は、各ラインの画素データを上述したように時系列上配置換えするようにその読出制御がなされることとなる。ソースドライバ５０は、ラッチ信号Ｓｔすなわちここでは水平走査期間の周期で有意になるレベルを呈するラッチ信号に基づき、その有意レベルへの変化に応答してメモリ４０からの１ライン分の画素データの更新出力をなす。

【００４０】図２に示されるソース信号Ｓsigは、かかる配置換え後の画素データに基づいたものであってソースバスラインの任意の１つにおいて観測されるものである。ここでは例として画面全体で同じ黒表示をなす際におけるレベルが、ソース信号Ｓsigのレベルとして示されている。これから分かるように、ソース信号Ｓsigは、極性を同じくする２ラインの画素データの組（ｎ－１番目ラインとｎ＋１番目ラインとの組等）に基づいているために、２水平走査周期（２Ｈ）毎に反転する。なお、上記共通電極２５に供給される電圧Ｖcomも、本例では駆動すべき極性に応じて反転させるようにしており、ソース信号Ｓsigはこのような交流電圧に適合する黒レベルを呈するようソースドライバ５０により生成されることになる。したがって、この共通電極電圧Ｖcomも、回路３０により２水平走査周期毎に反転させられる。

【００４１】ゲートドライバ６０は、ソースドライバ５０から出力される各ラインのソース信号すなわち画素電圧群に対応したスキャンを行う。すなわち、ゲートドライバ６０は、タイミング制御回路３０からの制御信号Ｇｃに基づき、ｎ－１番目のラインをアクティブとするためのゲート制御信号Ｇｎ－１を発生した後は、空間的に隣接するｎ番目のラインではなくｎ＋１番目のラインをアクティブとするためのゲート制御信号Ｇｎ＋１を発生し、次いでｎ番目のラインをアクティブとするためのゲート制御信号Ｇｎを発生した後はｎ＋２番目のラインをアクティブとするためのゲート制御信号Ｇｎ＋２を発生する。ゲートドライバ６０は、これらゲート制御信号Ｇｘにより、ソースドライバ５０から供給される各行の画素電圧群に適合するゲートバスラインに所定のアクティブ駆動電圧を供給するのである。

【００４２】かくして、さらに図３を参照すればよく分かるように、画面内においてｎ－１（＋），ｎ＋１（＋），ｎ（－），ｎ＋２（－），…という、線順次とは異なるいわばライン飛びのある態様でスキャンが行われることになる。

【００４３】以上説明した本実施例の構成及び動作によれば、同極性とすべき各ラインについての画素情報供給及びスキャンを時間軸上連続させる時系列操作処理を行っているので、ソース信号Ｓsig及び共通電極に印加される電圧Ｖcomの反転周期を長くすることができる。なお、図２における矢印Ｉは、正極性駆動ための第１時系列操作を、矢印ＩＩは、負極性駆動のための第２時系列操作を指している。かかる時系列操作及びこれに適合するスキャン動作によって、ソース信号Ｓsig及び共通電極に印加される電圧Ｖcomの周波数が低くなり、消費電力の削減が可能となる。しかも、画面内における画素駆動の極性反転分布を変えないので、先述した従来の交流駆動本来の効果をそのまま期待することができる。

【００４４】次に、ソース信号及び共通電極に印加される電圧の周波数を低くしたことによる消費電力の削減効果につき詳しく説明する。

【００４５】ソースバスラインを充放電するための電流Ｉs′は、次式で表される。

11

【００４６】Ｉｓ′＝Ｃｓ・Ｖｓｉｇ・ｆ′　　…(1)

【００４７】ここで、Ｃｓはソースバスラインの等価キャパシタンスであり、Ｖｓｉｇはソースバスラインに供給される電圧の振幅値であり、ｆ′はソースバスラインを充放電する周波数である。

【００４８】また、共通電極を充放電する電流は、次式で表される。

【００４９】Ｉｃ′＝Ｃｃ・Ｖｃ・ｆ′　　…(2)

【００５０】ここで、Ｃｃは共通電極の等価キャパシタンスであり、Ｖｃは共通電極に印加される電圧の振幅値であり、ｆ′は共通電極を充放電する周波数である。

【００５１】上記実施例の交流方式は、従来技術と同じく１行間交流となっているが、ｆ′は水平走査周波数f_Hの半分となっている。

【００５２】対比するために、従来の行間交流動作によるタイムチャートを図４に示す。これから分かるように、“data”系列を直接アナログ変換してソースバスラインに供給する形態なので、水平走査周期毎にソース信号Ｓｓｉｇも共通電極電圧Ｖｃｏｍも反転することが分かる。また、線順次にてゲート制御信号Ｇｘが生成されていることも分かる。

【００５３】よって、次の関係がある。

【００５４】

$f' = f_H / 2$　　…(3)

【００５５】Ｖｓｉｇを供給電圧の固定値Ｖ１、Ｖｃを供給電圧の固定値Ｖ２とすれば、ソースバスラインを充放電する電力Ｐｓ′、共通電極を充放電する電力Ｐｃ′は、次の式で表される。

【００５６】

$Ps' = V1 \cdot Is'$

$= V1 \cdot Cs \cdot Vsig \cdot f'$　　…(4)

【００５７】

$Pc' = V2 \cdot Ic'$

$= V2 \cdot Cc \cdot Vc \cdot f'$　　…(5)

【００５８】上記（３）式から分かるように、本実施例では従来のものに比し当該周波数が１／２になっているので、上記（４）及び（５）により導かれる電力もそれぞれ従来と比べ半分になることが分かる。

【００５９】なお、上記実施例においては、連続させる同一極性ラインの数を２としたが、これより多くの数にしてもよい。この場合、連続させる数をＮとすると、従来の連続させない形態（図４参照）に比べ、ソースバスライン及び共通電極における消費電力はそれぞれ１／Ｎになる。

【００６０】同一極性ラインの連続させ方及びスキャンする行の順序については色々の形態が考えられる。

【００６１】いま、説明を簡明とするため、画面内の行に上から下へ向かって１，２，３，…と付番し、１行間交流駆動をする場合を例に挙げる。この場合、図２に示した実施例では、１，３，２，４，５，７，６，８，…*

12

*といったライン順となる。これは、比較的単純に、空間的により近い同一極性ラインを２つずつ連続させていくという趣旨のものである。

【００６２】これに対し、図５に示されるように、１，３，４，２，５，７，８，６，…といったライン順も可能である。これは、空間的により近い同一極性ラインを２つずつ連続させていくことに加え、１の極性を付与させるべき先行の行と、当該他の極性を付与させるべき行であって当該先行の行に画面において空間的に上方に隣接する行とは、連続させずに互いに時系列上離間させてスキャンする、という条件が加えられている。

【００６３】また、図６に示されるように、１，３，２，４，７，５，８，６，…といったライン順も可能である。これは、空間的により近い同一極性ラインを２つずつ連続させていくことに加え、１の極性を付与させるべき先行の行と、当該他の極性を付与させるべき行であって当該先行の行に画面において空間的に下方に隣接する行とは、連続させずに互いに時系列上離間させてスキャンする、という条件が加えられている。

【００６４】また他にも、図７に示されるように、２，４，１，３，６，８，５，７，…といったライン順も可能である。これは、空間的により近い同一極性ラインを２つずつ連続させていくことに加え、１の極性を呈させるべき先行の行とは、当該他の極性を付与させるべき行であって当該先行の行に画面において空間的に上方に隣接する行も下方に隣接する行も、連続させず互いに時系列上離間させてスキャンする、という条件が加えられている。

【００６５】上記各形態を比較すると、図２よりも図５，図６の形態が、図５及び図６よりも図７の形態が、画質の面で良好な結果を得ている。

【００６６】以上、代表的実施例及びその変形例を説明したが、本発明は、これだけに限定されることなく種々改変した実施例が見い出されることは勿論である。例えば１行間交流以外にも２行以上の行数で交流化をなす形態にも本発明は適用可能であるし、画面において空間的に四方に隣接する画素どうし極性反転させるいわゆるドット間交流においても、本発明は適用可能である。図８に、かかるドット間交流形態を示すが、この場合でも、図２に示した動作を行うことによって時間軸上の極性反転レートが減り、上記実施例と同等の作用効果を奏し得るのである。

【００６７】他にも本発明は、請求項に記載の保護範囲に逸脱することなく当業者が適宜改変例を創作することのできるものである。

【図面の簡単な説明】

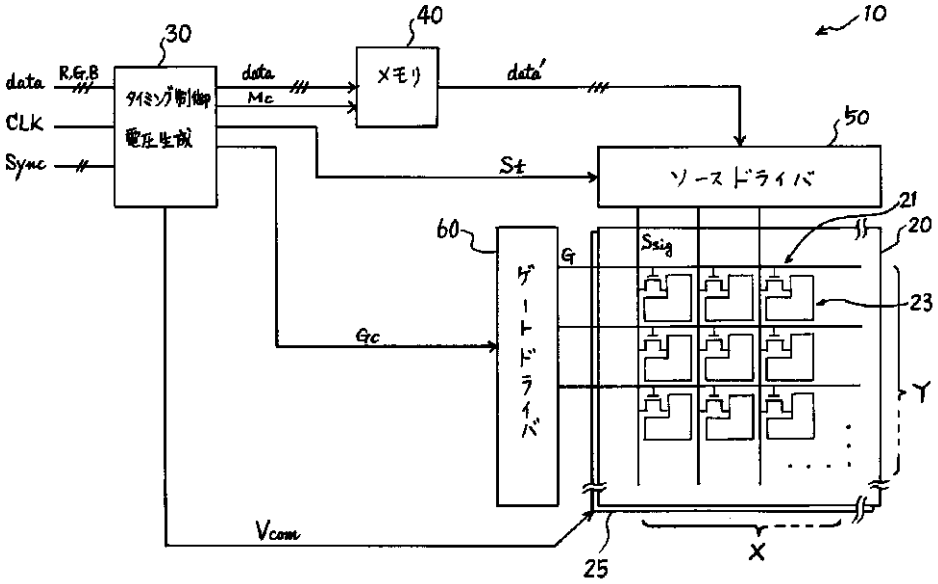
【図１】　本発明による一実施例のマトリクス駆動回路の概略的構成を示すブロック図。

【図２】　図１の駆動回路の動作態様を示すタイムチャート。

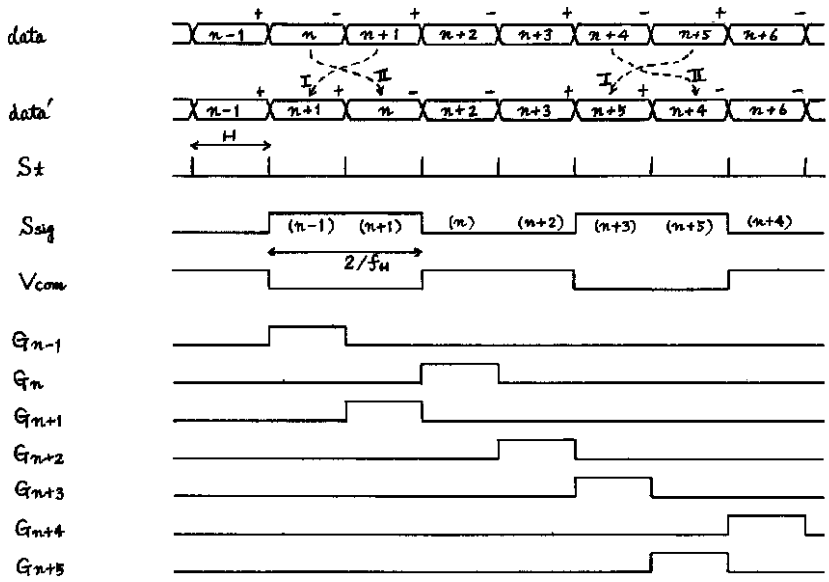
【図３】　１行間交流駆動方式の形態を示す２つのフレームにおける画面内画素の駆動極性分布を示す模式図。
【図４】　本発明の効果を説明するための従来技術におけるマトリクス駆動回路の動作態様を示すタイムチャート。
【図５】　図２の実施例の一変形例を説明するためのタイムチャート。
【図６】　図２の実施例の他の変形例を説明するためのタイムチャート。
【図７】　図２の実施例のさらに他の変形例を説明するためのタイムチャート。
【図８】　ドット間交流駆動方式の形態を示す２つのフ*レームにおける画面内画素の駆動極性分布を示す模式図。

【符号の説明】
１０…マトリクス駆動回路
２０…液晶表示パネル
２１…ＴＦＴ
２３…画素電極
２５…共通電極
３０…タイミング制御及び電圧生成回路
４０…メモリ
５０…ソースドライバ
６０…ゲートドライバ

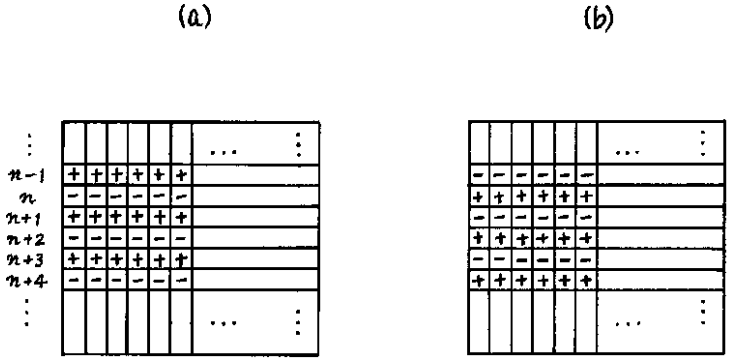
【図１】



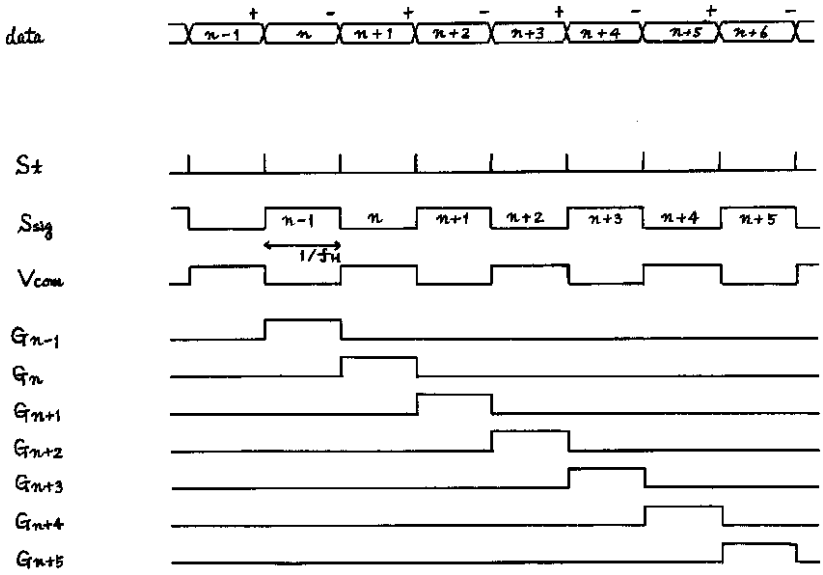
【図２】



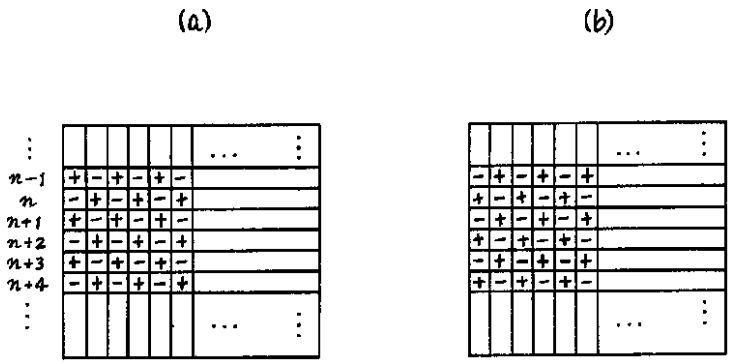
【図３】


(a)
(b)
n-1
n
n+1
n+2
n+3
n+4

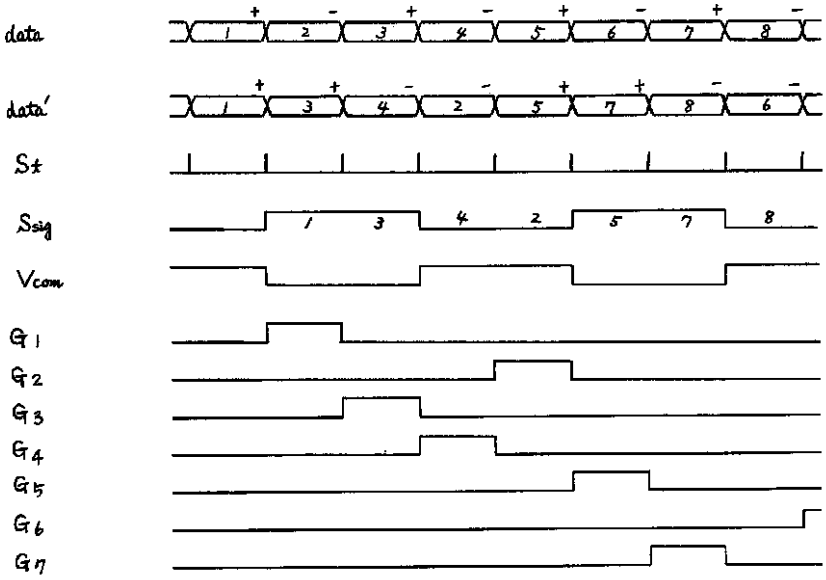
【図４】


data
n-1
n
n+1
n+2
n+3
n+4
n+5
n+6
St
Ssig
Vcom
1/fH
Gn-1
Gn
Gn+1
Gn+2
Gn+3
Gn+4
Gn+5

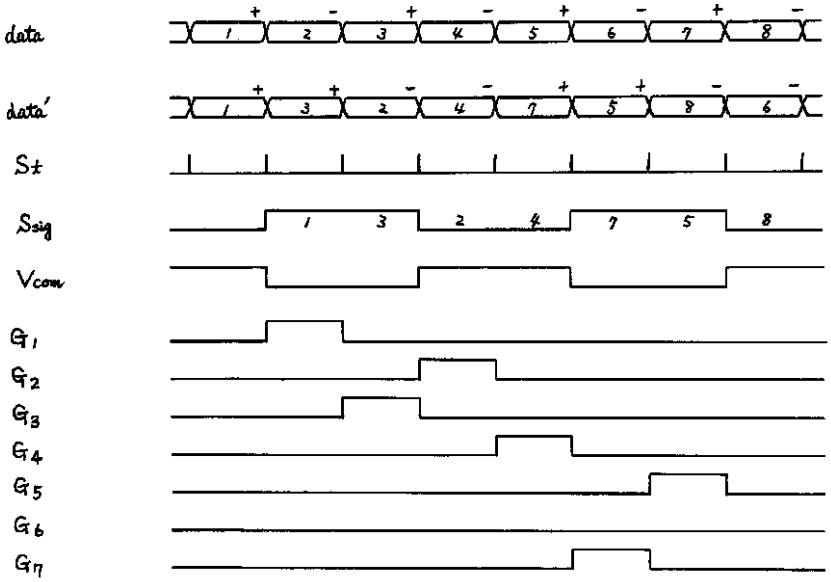
【図８】


(a)
(b)
n-1
n
n+1
n+2
n+3
n+4

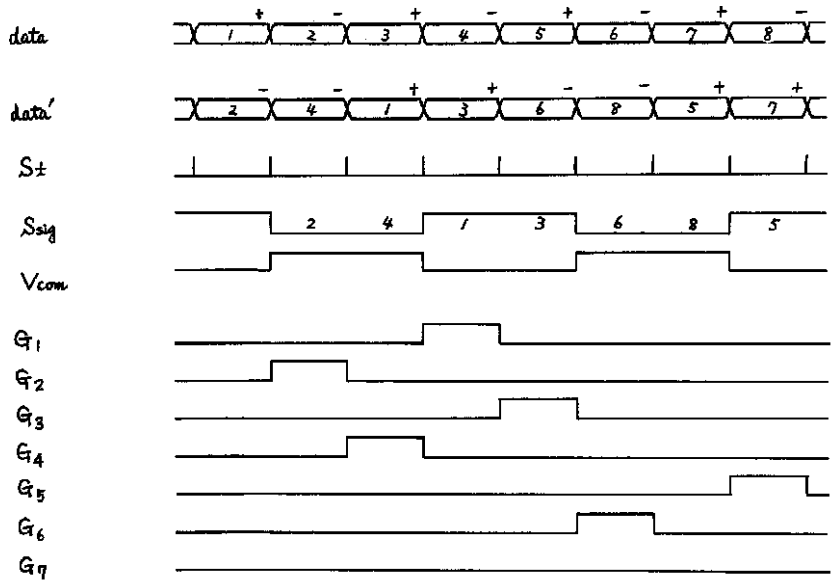
【図５】


data
data'
St
Ssig
Vcom
G1
G2
G3
G4
G5
G6
Gη

【図６】


data
data'
St
Ssig
Vcom
G1
G2
G3
G4
G5
G6
Gη

【図７】



フロントページの続き

(51)Int.Cl.[7]	識別記号	ＦＩ	ﾃｰﾏｺｰﾄﾞ(参考)
Ｇ０９Ｇ　3/20	６２２	Ｇ０９Ｇ　3/20	６２２Ｑ

(72)発明者　山下　正勝
兵庫県神戸市西区高塚台４丁目３番１号
フィリップスモバイルディスプレイシステムズ神戸株式会社内
(72)発明者　池原　雅幸
兵庫県神戸市西区高塚台４丁目３番１号
フィリップスモバイルディスプレイシステムズ神戸株式会社内

Ｆターム(参考)　2H093 NA16 NA33 NC02 NC16 NC26 NC29 NC34 ND10
5C006 AC22 AC27 AC28 AF22 AF42 AF44 AF51 AF53 AF61 AF69 AF71 BB16 BC03 BC16 BF02 FA47
5C080 AA10 BB05 DD06 DD26 FF11 JJ02 JJ04 JJ05

专利名称(译)	矩阵驱动方法和电路以及液晶显示装置		
公开(公告)号	JP2003114647A	公开(公告)日	2003-04-18
申请号	JP2001302580	申请日	2001-09-28
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	山下正勝 池原雅幸		
发明人	山下 正勝 池原 雅幸		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3614 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.621.A G09G3/20.621.B G09G3/20.622.Q		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NC02 2H093/NC16 2H093/NC26 2H093/NC29 2H093/NC34 2H093/ND10 5C006/AC22 5C006/AC27 5C006/AC28 5C006/AF22 5C006/AF42 5C006/AF44 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC16 5C006/BF02 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H193/ZA04 2H193/ZC04 2H193/ZC13 2H193/ZC15 2H193/ZF02		
外部链接	Espacenet		

摘要(译)

在不牺牲传统交流驱动方法的优点的情况下降低功耗。 在要显示的图像的每个水平扫描周期中，选择性地激活在屏幕的水平方向上延伸的多个行电极，并且在图像的每个帧周期中，提供在同一屏幕的垂直方向上延伸的多个列电极。 通过反转其极性来提供与图像相对应并且与水平扫描时段相对应的像素电压，并且在帧时段中，像素电压在垂直方向上在屏幕上在空间上交替。 因此，矩阵驱动电路被配置为利用交流电来驱动布置在矩阵中的像素。 该电路是时序操作装置（30），其使应当具有相同极性的与一个行电极相对应的像素电压组和与应当具有相同极性的其他行电极相对应的像素电压组的供应时序按时间序列连续。 ，40）和行驱动装置（30、60），其响应于一个行电极和另一行电极的每个供应定时来激活相应的行电极。