

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 244585

(P2002 - 244585A)

(43)公開日 平成14年8月30日(2002.8.30)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 F 9/30	330	G 0 9 F 9/30	330 Z 2 H 0 9 2
	338		338 5 C 0 8 0
	349		349 D 5 C 0 9 4
G 0 2 F 1/1368		G 0 2 F 1/1368	
G 0 9 G 3/20	680	G 0 9 G 3/20	680 G
審査請求 未請求 請求項の数 6 O L (全 11数)			

(21)出願番号 特願2001 - 27509(P2001 - 27509)

(22)出願日 平成13年2月2日(2001.2.2)

(71)出願人 590000248

コーニンクレッカ フィリップス エレク
トロニクス エヌ ヴィ
KONINKLIJKE PHILIP
S ELECTRONICS N.V.
オランダ国 5621 ペーアー アイन्दー
フェン フルーネヴァウツウェッハ 1

(72)発明者 稲田 利弥

兵庫県神戸市西区高塚台4丁目3番1 フィリ
ップスモバイルディスプレイシステムズ神
戸株式会社内

(74)代理人 100087789

弁理士 津軽 進 (外 1 名)

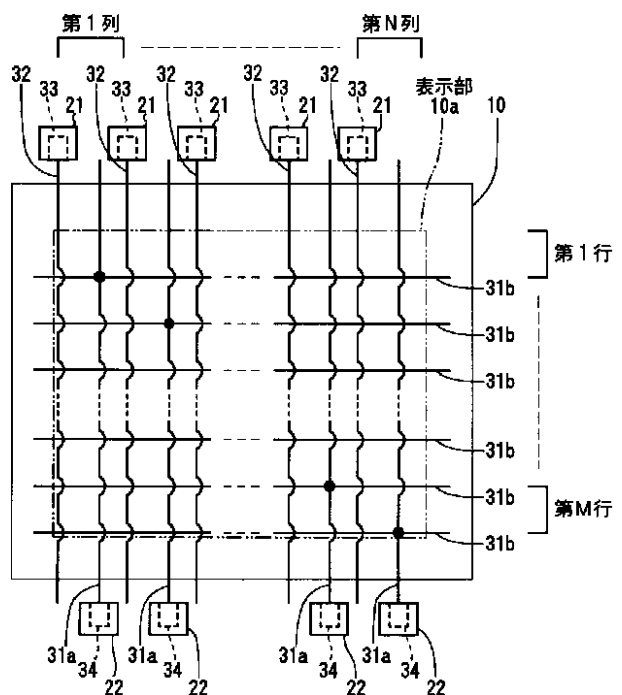
最終頁に続く

(54)【発明の名称】 画像表示装置

(57)【要約】

【課題】 表示領域を小さくすることなく小型化を図ることが可能な画像表示装置を提供する。

【解決手段】 アクティブ・マトリクス駆動方式の液晶ディスプレイにおいて、ゲート線が、互いに電氣的に接続された入力用配線31aと駆動用配線31bとにより構成されている。入力用配線31aはデータ線32と同一の垂直方向に延在し、駆動用配線31bは水平方向に延在する。これにより、データ線32とデータ線用ICチップ21との電氣的な接続部と、ゲート線31a、31bとゲート線用ICチップ22との電氣的な接続部とが、液晶パネル10を介して上側と下側にそれぞれ設けられている。従って、従来よりも水平方向の幅の狭い装置を実現可能である。



【特許請求の範囲】

【請求項 1】 互いに対向する少なくとも一対の端部を有すると共に、行及び列のマトリクス状に配された画素アレイを有する表示部と、

前記画素アレイの各行に対応してそれぞれ形成され、前記画素アレイのうち対応する行の画素の電極に第 1 の電圧を供給する第 1 の配線と、

前記画素アレイの各列に対応してそれぞれ形成され、前記画素アレイのうち対応する列の画素の電極に第 2 の電圧を供給する第 2 の配線と、

前記第 1 の配線と電氣的に接続され、前記第 1 の電圧の供給を可能とする第 1 の電圧供給手段と、

前記第 2 の配線と電氣的に接続され、前記第 2 の電圧の供給を可能とする第 2 の電圧供給手段とを備えた画像表示装置であって、

前記第 1 の配線と前記第 1 の電圧供給手段との電氣的な接続部、及び前記第 2 の配線と前記第 2 の電圧供給手段との電氣的な接続部が、前記表示部の互いに対向する一対の端部の一方又は両方の側のみにそれぞれ設けられたことを特徴とする画像表示装置。

【請求項 2】 前記第 1 の配線及び前記第 2 の配線のうちの一方の配線が、対応する電圧供給手段との電氣的な接続部を有する入力用配線と、この入力用配線を介して前記電圧供給手段と電氣的に接続された駆動用配線とを含んで構成されると共に、前記入力用配線と他方の配線とが同一の方向に配設され、前記駆動用配線が前記入力用配線と直交する方向に配設されたことを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】 前記入力用配線の一端が対応する電圧供給手段との電氣的な接続部であり、他端が前記駆動用配線との電氣的な接続部であると共に、前記画素アレイを構成する各画素のうち前記入力用配線が存在する画素以外の他の画素に、各画素の電気容量を調整するためのダミー配線が形成されたことを特徴とする請求項 2 記載の画像表示装置。

【請求項 4】 前記ダミー配線が、ダミー配線に電圧を供給する機能を有する他の配線に接続されたことを特徴とする請求項 3 記載の画像表示装置。

【請求項 5】 前記ダミー配線が、所定の前記駆動用配線に接続されたことを特徴とする請求項 3 記載の画像表示装置。

【請求項 6】 前記画素の電極の少なくとも一部が入射した光を反射する機能を有すると共に、この電極からの反射光により画像が形成されることを特徴とする請求項 1 ないし 5 のいずれか 1 項に記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、互いに対向する少なくとも一対の端部を有すると共に、行及び列のマトリクス状に配された画素アレイを有する表示部と、画素ア

レイの各行に対応してそれぞれ形成され、画素アレイのうち対応する行の画素の電極に第 1 の電圧を供給する第 1 の配線と、画素アレイの各列に対応してそれぞれ形成され、画素アレイのうち対応する列の画素の電極に第 2 の電圧を供給する第 2 の配線と、第 1 の配線と電氣的に接続され、第 1 の電圧の供給を可能とする第 1 の電圧供給手段と、第 2 の配線と電氣的に接続され、第 2 の電圧の供給を可能とする第 2 の電圧供給手段とを備えた画像表示装置に関する。

10 【0002】

【従来の技術】近年、画像表示装置として液晶ディスプレイ（LCD；liquid crystal display）、プラズマディスプレイ（PDP；plasma display panel）、電界放出型ディスプレイ（FED；field emission display）又は有機 EL（electroluminescence）ディスプレイなどのフラットパネルディスプレイを備えた電子機器が急速に普及している。中でも、液晶ディスプレイを備えた電子機器の普及は著しく、その用途は多岐にわたっている。

20 【0003】液晶ディスプレイとしては、従来、パネルの背面に配設された光源（バックライト）からの光をフィルタを通して表示する透過型のパネルを備えたものが主流であったが、最近では、バックライトを必要とせず、パネルの表面から入射した光を反射電極によって反射させ、その反射光をフィルタを通して表示する反射型のパネルを備えたものが注目されている。この反射型液晶パネルは、高解像度かつ高輝度であると共に、低消費電力であり、外光によるフラッシュアウトが少ないという利点を有している。そのため、携帯電話機や PDA（personal digital assistants）など屋外で使用する用途向けの市場の拡大が期待されており、小型軽量化の要求が高まっている。

【0004】図 11 は、従来の液晶ディスプレイの構造の一例を模式的に表すものであり、図 12 は、この液晶ディスプレイの駆動回路の構成を拡大して表すものである。この液晶ディスプレイは、表示部 110a を有する液晶パネル 110 と、液晶パネル 110 の周囲に配設された駆動部 120 とを備えている。

【0005】液晶パネル 110 は、M 行 N 列のマトリクス状に設けられた複数の画素電極 113 及び各画素電極 113 を制御する薄膜トランジスタ（以下、TFT（thin film transistor）という。）117 などが形成された駆動基板と、駆動基板に対向して配設され、カラーフィルタ及び共通電極などが形成された対向基板とを備えており、これら基板の間に液晶層が保持されている。駆動基板には、また、M 行 N 列の画素電極 113 に対応して、一般に水平方向に延在する M 本のゲート線（走査線）131 と、一般に垂直方向に延在する N 本のデータ線（ソース線）132 とが形成されている。各ゲート線 131 には所定の TFT 117 のゲート電極が電氣的に

接続されており、ゲート線 131 の一端部には端子 134 がそれぞれ設けられている。各データ線 132 には所定の TFT 117 のソース電極がそれぞれ電氣的に接続されており、ゲート線 131 と同様にその一端部には端子 133 がそれぞれ設けられている。

【0006】駆動部 120 は、ゲート線 131 を駆動するためのゲート線用 IC (integrated circuit) チップを有しており、ゲート線用 IC チップの端子 122 はゲート線 131 の端子 134 と電氣的に接続されている。駆動部 120 は、また、データ線 132 を駆動するため

のデータ線用 IC チップを有しており、データ線用 IC チップの端子 121 はデータ線 132 の端子 133 と電氣的に接続されている。

【0007】このような構成を有する液晶ディスプレイでは、ゲート線用 IC チップの端子 122 からゲート線 131 の端子 134 に、循環的に順次走査電圧が供給される。一方、データ線用 IC チップの端子 121 からデータ線 132 の端子 133 に、画像信号に応じて信号電圧が選択的に供給される。また、共通電極には、所定の電圧が常時供給される。従って、信号電圧は、順次走査電圧が供給されてオン状態となった TFT を介して画素電極 113 に供給され、これにより共通電極と信号電圧が供給された画素電極 113 との間の液晶層に電圧が印加され、所望の画像表示がなされる。

【0008】

【発明が解決しようとする課題】しかしながら、上述したような構成では、画像表示が正しく見えるように装置を配置すると、既に述べたように、ゲート線は水平方向に、データ線は垂直方向にそれぞれ延在することが多い。その場合、ゲート線の端子に供給される電圧は表示パネルの左側又は右側から入力され、データ線の端子に供給される電圧は表示パネルの上側又は下側から入力されることとなる。従って、ゲート線及びゲート線用 IC チップの端子が存在するゲート端子領域が表示パネルの左側又は右側に、データ線及びデータ線用 IC チップの端子が存在するデータ端子領域が表示パネルの上側又は下側にそれぞれ設けられていた。すなわち、ゲート端子領域とデータ端子領域とが互いに直交する方向に設けられていた。そのため、装置が大型化してしまうという問題があった。特に、一般的な画像表示装置は垂直（上下）方向よりも水平（左右）方向に長く構成されており、水平方向に端子領域が存在するために、装置を小型化し、かつ表示部の水平方向の幅を大きくするという要求に十分に應えることができなかった。

【0009】本発明はかかる問題点を鑑みてなされたもので、その目的は、表示領域を小さくすることなく小型化を図ることが可能な画像表示装置を提供することにある。

【0010】

【発明を解決するための手段】本発明による画像表示装

置は、第 1 の配線と第 1 の電圧供給手段、及び第 2 の配線と第 2 の電圧供給手段との電氣的な接続部が、表示部の互に対向する一対の端部の一方又は両方の側のみにそれぞれ設けられたことを特徴としている。

【0011】本発明による画像表示装置では、表示部の対向する一対の端部の一方の側において第 1 の電圧供給手段から第 1 の配線に所定の電圧が供給され、これに基づいて、第 1 の配線から画素アレイの各行を構成する各画素に第 1 の電圧が供給される。また、表示部の対向する一対の端部の一方又は他方の側において第 2 の電圧供給手段から第 2 の配線に所定の電圧が供給され、これに基づいて、第 2 の配線から画素アレイの各列を構成する各画素に第 2 の電圧が供給される。

【0012】また、本発明の画像表示装置では、第 1 の配線及び第 2 の配線のうちの一方の配線が、対応する電圧供給手段との電氣的な接続部を有する入力用配線と、この入力用配線を介して電圧供給手段と電氣的に接続された駆動用配線とを含んで構成されると共に、入力用配線と他方の配線とが同一の方向に配設され、駆動用配線が入力用配線と直交する方向に配設されていることが好ましい。その場合には、入力用配線を有する配線に対応する電圧供給手段から入力用配線に所定の電圧が供給され、入力用配線から駆動用配線に電圧が供給される。

【0013】更に、本発明の画像表示装置では、入力用配線の一端が対応する電圧供給手段との電氣的な接続部であり、他端が駆動用配線との電氣的な接続部であると共に、画素アレイを構成する各画素のうち入力用配線が存在する画素以外の他の画素に、各画素の電気容量を調整するためのダミー配線が形成されていることが好ましい。このダミー配線により、各画素における容量が略均一化される。

【0014】ダミー配線は、例えば、ダミー配線に電圧を供給する機能を有する他の配線に接続されている。また、所定の駆動用配線に接続されていてもよい。

【0015】更に、上述した電極の少なくとも一部が入射した光を反射する機能を有し、電極からの反射光により画像が形成されることが好ましい。これにより、高解像度かつ高輝度の画像表示装置が実現される。

【0016】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0017】[第 1 の実施の形態] 図 1 は、本発明の第 1 の実施の形態に係る画像表示装置としての液晶ディスプレイ（具体的には、後述する液晶パネル 10）の断面構成を模式的に表すものであり、図 2 は、本実施の形態に係る液晶ディスプレイの特徴部分である配線の要部構成を表すものである。また、図 3 は、本実施の形態に係る液晶ディスプレイの駆動回路の要部構成を表すものである。この液晶ディスプレイは、表示部を 10a を有する液晶パネル 10 と、この液晶パネル 10 の周囲の配設

された電圧供給手段としての IC チップ 21, 22 (図 2) とを備えている。

【0018】液晶パネル 10 (表示部 10a) は、絶縁層 12 を介して複数の画素電極 13 が形成された駆動基板 11 と、この駆動基板 11 に対して所定の間隔をもって対向配置されると共に、駆動基板 11 側に共通電極 15 及び図示しないカラーフィルタが形成された対向基板 16 とを備えており、これら駆動基板 11 と対向基板 16 との間には液晶層 14 が保持されている。なお、これは表示部 10a が互いに対向する少なくとも一対の端部を有している構造である。画素電極 13 は、例えばアルミニウム (Al) などの反射機能を有する材料により構成されており、単位画素 (サブピクセル) 毎に例えば M 行 N 列のマトリクス状に配置され、各画素電極 13 に対応して絶縁層 12 の内部に形成されたスイッチング素子としての TFT 17 の例えばドレイン電極に電気的に接続されている。すなわち、この液晶パネル 10 は反射型の構造となっている。なお、TFT 17 としては、所謂トップゲート型及びボトムゲート型のいずれを用いることも可能である。

【0019】画素電極 13 に対応してマトリクス状に配置された TFT 17 のゲート電極は、各行毎に第 1 の配線としてのゲート線、具体的には後述する駆動用配線 31b に電気的に接続されている。また、TFT 17 のソース電極は、各列毎に第 2 の配線としてのデータ線 32 に電気的に接続されている。

【0020】ここでは、既に述べたように画素電極 13 が M 行 N 列のマトリクス状に配置されているので、N 本のデータ線 32 が列方向 (垂直方向) に延在しており、これら N 本のデータ線 32 は、絶縁層 12 の内部に形成されている。各データ線 32 の一方の端部、ここでは図 2 及び図 3 における上側の端部には、データ線端子 33 が設けられている。データ線端子 33 は、液晶パネル 10 (表示部 10a) のデータ線端子 33 形成位置と同じ側に各データ線端子 33 に対応してそれぞれ形成されたデータ線用 IC チップ (第 1 の電圧供給手段) の出力端子 21 に、例えば異方性導電材料を介して電気的に接続されている。すなわち、ここでは、データ線 32 とデータ線用 IC チップとの電気的な接続部は、図 2 及び図 3 における垂直方向上側に設けられている。

【0021】ゲート線は、画素電極 13 に対応して M 本の入力用配線 31a と駆動用配線 31b とを有している。各入力用配線 31a は、データ線 32 と同一の方向、ここでは垂直方向に延在している。一方、各駆動用配線 31b は、入力用配線 31a と直交する列方向 (水平方向) に延在している。なお、ここで入力用配線 31a と直交する方向とは、実質的に直交する方向についても含んでいる。これら入力用配線 31a 及び駆動用配線 31b は共に、絶縁層 12 の内部に形成されている。入力用配線 31a と駆動用配線 31b とは、それぞれ 1 本

ずつが対応しており、対応する一対の配線は、導電性材料が充填された図示しないコンタクトホール (スルーホール) により電気的に接続されている。また、対応していない入力用配線 31a と駆動用配線 31b とは、電気的に絶縁されている。ちなみに、本実施の形態では、入力用配線 31a, 駆動用配線 31b, コンタクトホール及びデータ線 32 が全て画素電極 13 と駆動基板 11 との間に設けられているので、開口率が低下することがなく、光学特性に優れている。

【0022】なお、この液晶ディスプレイでは、隣接する駆動用配線 31b 及びデータ線 32 により囲まれた領域が単位画素に対応しており、これが集まって画素、画素アレイを構成し、表示部をなしている。また、本発明における「画素」は、単位画素も含んでいる。

【0023】各入力用配線 31a の、データ線端子 33 が設けられた側と反対側 (ここでは図 2 及び図 3 における下側) の端部には、ゲート線端子 34 が設けられている。ゲート線端子 34 は、液晶パネル 10 (表示部 10a) の入力用配線 31a 形成位置と同じ側に各入力用配線に対応してそれぞれ形成されたゲート線用 IC チップ (第 2 の電圧供給手段) の出力端子 22 に、例えば異方性導電材料を介して電気的に接続されている。すなわち、ここでは、ゲート線 31a, 31b とゲート線用 IC チップとの電気的な接続部は、図 2 及び図 3 における垂直方向下側に設けられている。このように、本実施の形態の液晶ディスプレイでは、データ線 32 とデータ線用 IC チップとの電気的な接続部と、ゲート線 31a, 31b とゲート線用 IC チップとの電気的な接続部とが、液晶パネル 10 の表示部 10a の対向する一対の端部の両方の側に設けられている。より具体的には、ゲート線端子 34 とデータ線端子 33 とが、液晶パネル 10 を介して上側と下側にそれぞれ設けられている。従って、従来よりも液晶ディスプレイの水平方向の幅が狭くなっている。

【0024】このような構成を有する液晶ディスプレイは、次のように動作する。

【0025】この液晶ディスプレイでは、図示しない電圧回路から共通電極 15 に常時所定の電圧が印加される。ゲート線用 IC チップは、ゲート線端子 34 との電気的な接続部において所定の電圧を入力用配線 31a に供給する。この電圧は、スルーホール内部を介して駆動用配線 31b に供給される。これにより、ゲート線 31a, 31b は電圧の供給が可能となり、スルーホール内部、駆動用配線 31b を経て TFT 17 のゲート電極に電圧が供給される。より具体的には、1 走査選択期間を 1 周期として、その 1 周期毎に 1 つの走査パルスがゲート電圧 (第 1 の電圧) として対応する行の TFT 17 のゲート電極に供給される。TFT 17 のゲート電極にオンレベルの電圧が供給されている間は、TFT 17 がオン状態となり、TFT のソース電極とドレイン電極と

の間が導通状態となる。

【0026】また、データ線用 IC チップは、図示しない電圧回路から画像信号を受け取り、受け取った画像信号に応じた電圧に変換する。そのうち、この電圧をデータ線端子 33 との電気的な接続部においてデータ線 32 に供給する。これにより、データ線 32 は電圧の供給が可能となり、TFT17 のソース電極に信号電圧（第 2 の電圧）を供給する。この信号電圧は、TFT17 がオン状態になると、この TFT17 を経て対応する画素電極 13 に供給される。その結果、共通電極 15 と信号電

圧が供給された画素電極 13 との間の液晶層 14 に電圧が印加され、液晶層 14 が駆動し、表示部 10a に画像が表示される。

【0027】このように本実施の形態に係る液晶ディスプレイによれば、データ線 32 とデータ線用 IC チップとの電気的な接続部と、ゲート線 31a, 31b とゲート線用 IC チップとの電気的な接続部とを、液晶パネル 10 の表示部 10a を介して対向する垂直上下方向にそれぞれ設けるようにしたので、水平方向における端子形成領域が不要であり、これら電気的な接続部が互いに直

交する方向に存在する場合に比べて、表示領域を小さくすることなく一方の方向について寸法を小さくすることができる。

【0028】[第 2 の実施の形態] 図 4 は、本発明の第 2 の実施の形態に係る画像表示装置としての液晶ディスプレイの駆動回路の要部構成を表すものである。この液晶ディスプレイは、入力用配線 31a の構成が異なることを除き、他は第 1 の実施の形態に係る液晶ディスプレイと同一の構成を有している。よって、ここでは入力用

配線 31a についてのみ詳細に説明する。

【0029】入力用配線 31a は、絶縁層 12 の内部においてデータ線 32 と同一の方向に画素電極に対応して N 本設けられており、そのデータ線端子 33 が設けられた側と反対側の一端部には、ゲート線端子 34 が設けられている。この入力用配線 31a は、駆動用配線 31b とそれぞれ 1 本ずつが対応しており、これらの対応する一対の配線は電気的に接続され、それ以外は絶縁されている。なお、図 4 においては、第 2 行及び第 3 行に対応する入力用配線 31a を取り出して示している。

【0030】一方、本実施の形態の入力用配線 31a が第 1 の実施の形態と大きく異なる点は、その長さ（パターンニング）である。具体的には、入力用配線 31a の他端部（ゲート線端子 34 が設けられた端部と反対側の端部）が、対応する入力用配線 31a と駆動用配線 31b との電気的な接続部であり、第 1 の実施の形態の入力用配線 31a における駆動用配線 31b との電気的な接続部以降の部分が切断された形となっている。なお、ここでは、入力用配線 31a の駆動用配線 31b との電気的な接続部とは、コンタクトホールを介して物理的に入力用配線 31a と駆動用配線 31b とが接続されている部

分を指す。

【0031】このように本実施の形態によれば、第 1 の実施の形態と同様に、表示領域を小さくすることなく一方の方向について液晶ディスプレイの寸法を小さくすることができる。また、入力用配線 31a の他端部を、対応する駆動用配線 31b との電気的な接続部とするようにしたので、表示部全体として入力用配線 31a と駆動用配線 31b とが交差する箇所を少なくすることができる。よって、液晶パネル 10 の消費電力を低減することができる。

【0032】ところで、各単位画素にはゲート線 31a, 31b やデータ線 32 や電極などが形成されているため、電気容量が存在する。図 5 及び図 6 は、第 1 の実施の形態及び第 2 の実施の形態に係る液晶ディスプレイにおける等価回路についてそれぞれ表すものである。電気容量としては、画素電極 13 と共通電極 15 との間の画素容量 C_{LC} （図示せず）の他に、例えば、付加容量 C_s （付加容量 C_{s1} は、画素電極 13 と駆動用配線 31b との間に形成される容量）及び TFT17 のゲート電極とドレイン電極との間の寄生容量 C_{gd} （寄生容量 C_{gd1} は、TFT17 のゲート電極とこのゲート電極が電気的に接続された駆動用配線 31b との間に形成される容量）が形成される。なお、これらの容量は、各単位画素の明るさを互いに等しくする場合には、各単位画素においてほぼ同じ値である。ちなみに、隣接する画素電極間のカップリング容量が存在する場合もあるが、このカップリング容量は、後述するキックバック電圧には影響を及ぼさないものである。

【0033】図 5 から分かるように、第 1 の実施の形態においては、第 2 行第 3 列及び第 3 行第 2 列の画素では、画素電極と入力用配線 31a との間に付加容量 C_{s2} が形成される。この付加容量 C_{s2} は、当該画素内に存在する入力用配線 31a に供給される電圧と TFT17 のゲート電極に供給されるゲート電圧とが異なる場合に形成されるものである。すなわち、例えば第 2 行第 3 列の画素では、ゲート電圧は、第 2 列の領域に設けられている入力用配線 31a からゲート電極に供給されるので、第 3 列の領域に設けられた入力用配線 31a に供給される電圧とゲート電圧とが異なり、付加容量 C_{s2} が形成される。

【0034】また、第 2 行第 2 列及び第 3 行第 3 列の画素では、画素電極と入力用配線 31a との間に寄生容量 C_{gd2} が形成される。この寄生容量 C_{gd2} は、当該画素内に存在する入力用配線 31a に供給される電圧と TFT17 のゲート電極に供給されるゲート電圧とが等しい場合に形成されるものである。すなわち、例えば第 2 行第 2 列の画素では、ゲート電圧は、第 2 列の領域に設けられている入力用配線 31a から供給されるので、画素内に存在する入力用配線 31a に供給される電圧とゲート電圧とが等しく、寄生容量 C_{gd2} が形成され

る。

【0035】液晶ディスプレイの動作時に、TFT17がオフ状態であれば、理想的には画素電極13はTFTから電氣的に絶縁されているが、実際には、寄生容量 C_{gd1} 、 C_{gd2} に起因してゲート電極に電圧が印加されるために影響を受けてしまう。具体的には、TFT17がオン状態からオフ状態に変化すると、画素電極の電

$$\Delta V_c = C_{gd} / (C_{gd} + C_s + C_{LC}) \times \Delta V_G \quad \dots (1)$$

ここで、 ΔV_G はゲート電圧のオンレベルとオフレベルとの差であり、 $C_s = C_{s1} + C_{s2}$ 、 $C_{gd} = C_{gd1} + C_{gd2}$ である。

【0036】また、第2の実施の形態(図6)では、入力用配線31aに駆動用配線31bとの接続ポイント以降の部分が存在しないので寄生容量 C_{gd2} は形成されないが、入力用配線31aが存在しない単位画素においては付加容量 C_{s2} が形成されない。従って、単位画素によって付加容量 C_s が異なってしまい、キックオフ電圧 ΔV_c に差が発生してしまう。

【0037】そこで、以下に、各単位画素におけるキックオフ電圧 ΔV_c の差の発生を防止することができる配線方法について説明する。

【0038】[第3の実施の形態]図7は、本発明の第3の実施の形態に係る画像表示装置としての液晶ディスプレイの駆動回路の要部構成を表すものである。この液晶ディスプレイは、更にダミー配線41とこのダミー配線41に電圧を供給するためのダミー入力用配線42とを備えたことを除き、他は第2の実施の形態に係る液晶ディスプレイと同一の構成を有している。よって、ここでは同一構成部分の詳細な説明を省略する。

【0039】ダミー配線41は、上述した各単位画素におけるキックオフ電圧 ΔV_c の差の発生を防止することを目的として各単位画素の電気容量を調整するために形成されている。ダミー配線のパターンとしては種々のパターンが考えられるが、図7に示した例では、ダミー配線41は、入力用配線31aが存在しない単位画素、すなわちゲート線端子側からみて入力用配線31aと駆動用配線31bとの電氣的な接続部以降において、例えば入力用配線31aと一直線をなすように、各列に1本ずつ設けられている。各ダミー配線41は、例えば表示部の外側において駆動用配線31bと同一方向に延在するダミー入力用配線42に電氣的に接続されている。ちなみに、各ダミー配線41と対応する入力用配線31aとは、電氣的に絶縁されている。

【0040】ダミー入力用配線42の一端部には端子43が設けられており、この端子43を介して、共通電極に供給される電圧、又はTFT17のゲート電極に供給されるオフレベルの電圧などの所定の電圧がダミー入力用配線42に供給されるようになっている。ダミー入力用配線42に供給される電圧は特に限定されるものではないが、後述する付加容量 C_{s2} を精確に形成するた

圧は、下記の数式(1)に示す電圧分(以下、キックオフ電圧という。) ΔV_c だけ変化する(突き抜け現象又はフィールドスルー現象)。この画素電極の電圧の変化が表示部10a内で異なると、画質の低下を招くこととなるので、キックオフ電圧 ΔV_c の表示部10aにおける差の発生を防止することが好ましい。

めには、ダミー入力用配線42が新規の電圧源ではなく既存の何らかの電圧源に接続されていることが必要である。従って、液晶パネルに必ず供給される電圧であるという点で、上述した共通電極に供給される電圧や、TFT17のゲート電極に供給されるオフレベルの電圧などが適当である。なお、ここでは端子43が水平方向右側に設けられているが、この端子を垂直方向上側又は下側に配設することも勿論可能である。

【0041】この配線パターンでは、第3行第2列の単位画素には、第2の実施の形態と同様に、画素電極と入力用配線31aとの間に付加容量 C_{s2} が形成される。

また、他の3つの画素には、画素電極とダミー配線41とが対向配置されたことにより、画素電極とダミー配線41との間に第3行第2列の単位画素と同じ容量の付加容量 C_{s2}' が形成される。上述した付加容量 C_{s2} 、 C_{s2}' の形成は、ここで説明した4つの画素以外の他の単位画素についても同様であり、このようにダミー配線41をバタニングすることにより、各画素のキックオフ電圧 ΔV_c が実質的に等しくなる。

【0042】このように本実施の形態に係る液晶ディスプレイによれば、ダミー配線41を設けることにより、付加容量 C_{s2} が形成されない単位画素に付加容量 C_{s2}' を形成して各単位画素の電気容量を調整するようにしたので、第1の実施の形態で述べた効果に加えて、各単位画素のキックオフ電圧 ΔV_c を実質的に等しくすることができる。よって、液晶パネルにおけるちらつき(フリッカ)や焼き付きなどの画質の低下を防止することができる。

【0043】[第4の実施の形態]図8は、本発明の第4の実施の形態に係る画像表示装置としての液晶ディスプレイの駆動回路の要部構成を表すものである。本実施の形態は、第3の実施の形態と同様に、ダミー配線を用いて各画素の容量を調整する場合における配線方法に関するものである。

【0044】本実施の形態では、ダミー配線41は、ゲート線端子側からみて入力用配線31aと駆動用配線31bとの電氣的な接続部以降において、例えば入力用配線31aと一直線をなすように各単位画素毎に設けられている。各ダミー配線41は、当該単位画素の対応する行(TFTが接続された行)の駆動用配線31bよりも1行上の駆動用配線31bに電氣的に接続されている。

【0045】この配線パターンでは、第3の実施の形態

と同様に、第 3 行第 2 列の単位画素については、画素電極と入力用配線 3 1 a との間に付加容量 C_{s2} が形成され、他の 3 つの単位画素について、画素電極とダミー配線 4 1 との間に第 3 行第 2 列の単位画素と同じ容量 C_{s2} が形成される。

【0046】このように本実施の形態に係る液晶ディスプレイによれば、第 3 の実施の形態と同様に、第 1 の実施の形態で述べた効果に加えて、画質の低下を防止することができる。また、第 3 の実施の形態のように、ダミー配線に電圧を供給するための入力用配線を別途設ける必要がないので、より簡易な構成とすることができる。更に、ダミー配線 4 1 が駆動用配線 3 1 b と交差することがないので、絶縁層 1 2 (図 1) が破壊されて欠陥が発生するおそれがなく、信頼性の高い液晶ディスプレイを実現することができる。

【0047】なお、上記第 4 の実施の形態では、ゲート線端子 3 4 を垂直方向下側に設けて、ダミー配線 4 1 を、当該画素の対応する行の駆動用配線 3 1 b よりも 1 行上の駆動用配線 3 1 b に電氣的に接続するようにしたが、ゲート線端子を垂直方向上側に設けて、ダミー配線を、当該画素の対応する行の駆動用配線よりも 1 行下の駆動用配線に電氣的に接続するようにしてもよい。その場合、駆動回路の構成は、図 8 に示した回路の天地を逆にした構成となる。

【0048】[第 5 の実施の形態] 図 9 は、本発明の第 5 の実施の形態に係る画像表示装置としての液晶ディスプレイの駆動回路の要部構成を表すものである。本実施の形態は、第 3 及び第 4 の実施の形態と同様に、ダミー配線を用いて各画素の容量を調整する場合における配線方法に関するものである。

【0049】上述した第 1 ~ 第 4 の実施の形態では、TFT 17 のゲート電極の上に付加容量を重畳させる所謂 C_s オンゲート構造により付加容量 C_{s1} が形成されていたが、本実施の形態では、付加容量 C_{s1} は、専用の配線 (付加容量線 4 4) が別途設けられた所謂 C_s 独立構造により形成される。この付加容量線 4 4 は、画素アレイの各行毎に駆動用配線 3 1 b と同一の方向に形成されており、共通電極に供給される電圧、又は TFT 17 のゲート電極に供給されるオフレベルの電圧などの所定の電圧が供給されるようになっている。

【0050】ダミー配線 4 1 は、ゲート線端子側からみて入力用配線 3 1 a と駆動用配線 3 1 b との電氣的な接続部以降において、例えば入力用配線 3 1 a と一直線をなすように各単位画素毎に設けられている。各ダミー配線 4 1 は、対応する行の付加容量線 4 4 に電氣的に接続されている。

【0051】この配線パターンでは、各単位画素において、画素電極と付加容量線 4 4 との間に付加容量 C_{s3} が形成される。また、第 3 行第 2 列の単位画素については、入力用配線 3 1 a と画素電極 1 3 との間に付加容量

C_{s2} が形成され、他の 3 つの単位画素について、ダミー配線 4 1 と画素電極 1 3 との間に第 3 行第 2 列の画素と同一の容量 C_{s2} が形成される。

【0052】このように本実施の形態によれば、第 3 及び第 4 の実施の形態と同様に、第 1 の実施の形態で述べた効果に加えて、画質の低下を防止することができる。また、第 4 の実施の形態と同様に、信頼性の高い液晶ディスプレイを実現することができる。

【0053】以上、実施の形態を挙げて本発明を説明したが、本発明は上記実施の形態に限定されるものではなく、種々変形可能である。例えば、上記実施の形態では、データ線 3 2 とデータ線用 IC チップとの電氣的な接続部と、ゲート線 3 1 a, 3 1 b とゲート線用 IC チップとの電氣的な接続部とを、液晶パネル 10 の表示部 10 a を介して対向する垂直上下方向にそれぞれ設ける場合について説明したが、液晶パネル 10 の表示部 10 a を介して対向する水平 (左右) 方向にそれぞれ設けるようにしてもよい。

【0054】また、上記実施の形態では、ゲート線が入力用配線 3 1 a と駆動用配線 3 1 b とを有している場合について説明したが、必ずしも 2 本の配線を有している必要はない。例えば、図 10 に模式的に示したように、表示部 10 a においてゲート線 3 1 が水平方向に延在する場合に、ゲート線 3 1 とゲート線用 IC チップとの電氣的な接続部を表示パネル 10 の垂直方向上側に設け、表示パネル 10 の表示部 10 a 以外のシール領域 10 b などを利用して表示部 10 a 内でゲート線 3 1 が水平方向に延在する構成とすることもできる。

【0055】更に、上記実施の形態では、ゲート線についての電氣的な接続部と、データ線についての電氣的な接続部とを、表示部 10 a を介して対向する位置にそれぞれ設ける場合について説明したが、これらは、表示部 10 a の対向する一対の端部の一方の側のみに設けるようにしてもよい。

【0056】更に、上記実施の形態では、第 1 の配線がゲート線であり、第 2 の配線がデータ線である場合について説明したが、第 1 の配線がデータ線であり、第 2 の配線がゲート線である場合についても同様に適用することができる。

【0057】更に、上記実施の形態では、スイッチング素子として TFT を用いるようにしたが、MOSFET (metal oxide semiconductor-field effect transistor) などの他のスイッチング素子を用いるようにしてもよい。また、上記第 1 ~ 第 4 の実施の形態では、所謂 C_s オンゲート構造により付加容量 C_{s1} が形成されるようにしたが、付加容量 C_{s1} は、上記第 5 の実施の形態において説明した所謂 C_s 独立構造により形成されるようにしてもよい。また、上記実施の形態では、スイッチング素子を利用した所謂アクティブ・マトリクス駆動方式の装置について説明したが、スイッチング素子を利用

しない所謂パッシブ・マトリクス駆動方式の装置についても適用することができる。

【0058】更に、上記実施の形態では、画素電極が反射機能を有する反射型の液晶パネル10を用いるようにしたが、透過型など他の構造の液晶パネルを用いるようにしてもよい。また、反射型の部分と透過型の部分とが混在した構造（半透過型）の液晶パネルを用いるようにしてもよい。

【0059】更に、上記実施の形態では、対向基板16に図示しないカラーフィルタが形成された場合について10 説明したが、カラーフィルタは必ずしも形成されている必要はない。

【0060】加えて、上記実施の形態では、画像表示装置の一例として液晶ディスプレイを挙げて説明したが、本発明は、マトリクス状に配置された画素アレイを有する表示部を備えた他の画像表示装置に広く適用することができる。このような画像表示装置としては、例えば、プラズマディスプレイ、電界放出型ディスプレイ及び有機ELディスプレイが挙げられる。

【0061】

【発明の効果】以上説明したように請求項1ないし6のいずれか1項に記載の画像表示装置によれば、第1の配線と第1の電圧供給手段との電気的な接続部、及び第2の配線と第2の電圧供給手段との電気的な接続部を、表示部の対向する一対の端部の一方又は両方の側のみにそれぞれ設けるようにしたので、これら電気的な接続部が互いに直交する方向に存在する場合に比べて、表示領域を小さくすることなく一方の方向について寸法を小さくすることができるという効果を奏する。

【0062】特に、請求項3ないし5のいずれか1項に30 記載の画像表示装置によれば、画素アレイを構成する各画素のうち入力用配線が存在する画素以外の他の画素に、各画素の電気容量を調整するためのダミー配線を形成するようにしたので、各画素における容量を略均一化することができ、画質の低下を防止することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る画像表示装置の構成を表す断面図である。

【図2】図1に示した画像表示装置の配線の要部を表す構成図である。

【図3】図1に示した画像表示装置の駆動回路の要部を表す構成図である。

【図4】本発明の第2の実施の形態に係る画像表示装置の駆動回路の要部を表す構成図である。

【図5】本発明の第1の実施の形態に係る画像表示装置の等価回路を表す回路図である。

【図6】本発明の第2の実施の形態に係る画像表示装置の等価回路を表す回路図である。

【図7】本発明の第3の実施の形態に係る画像表示装置の等価回路を表す回路図である。

【図8】本発明の第4の実施の形態に係る画像表示装置の等価回路を表す回路図である。

【図9】本発明の第5の実施の形態に係る画像表示装置の等価回路を表す回路図である。

【図10】本発明に係る他の画像表示装置の配線の要部を表す概念図である。

【図11】従来の画像表示装置の配線の要部を表す構成図である。

【図12】従来の画像表示装置の駆動回路の要部を表す構成図である。

【符号の説明】

10...液晶パネル

11...駆動基板

12...絶縁層

13...画素電極

14...液晶層

15...共通電極

16...対向基板

17...TFT

21...データ線用ICチップの出力端子

22...ゲート線用ICチップの出力端子

31a...入力用配線

31b...駆動用配線

32...データ線

33...データ線端子

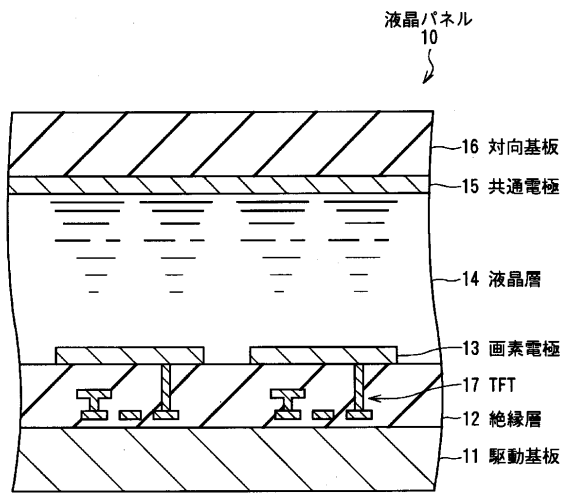
34...ゲート線端子

41...ダミー配線

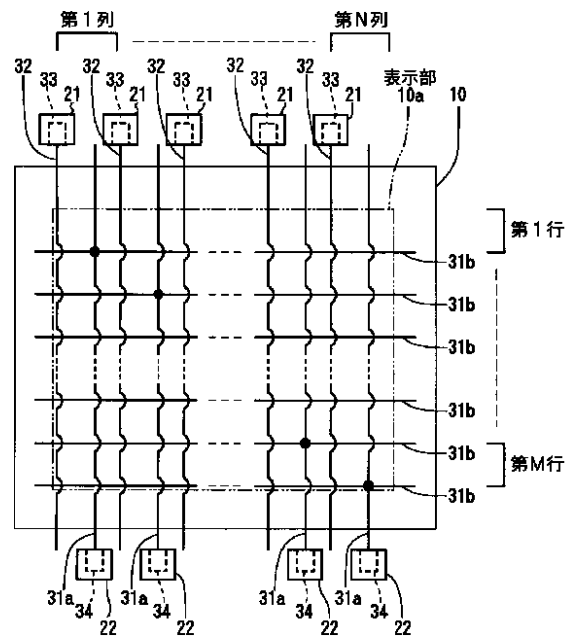
42...ダミー入力用配線

44...付加容量線

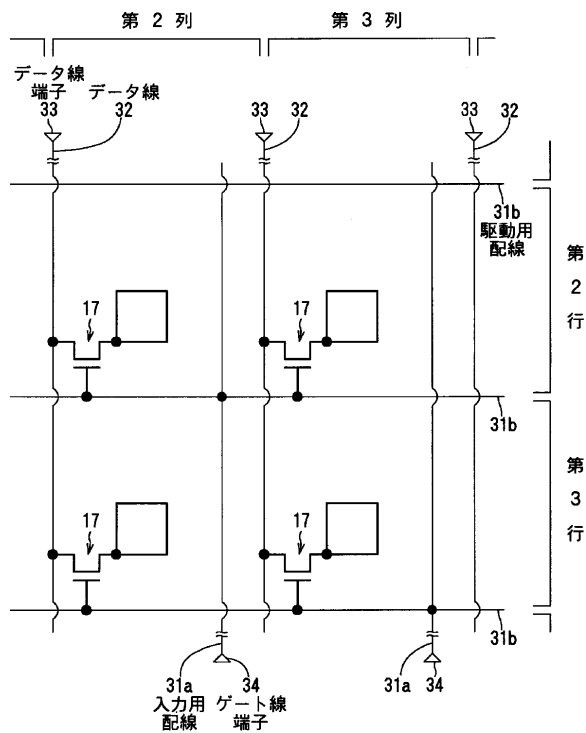
【図1】



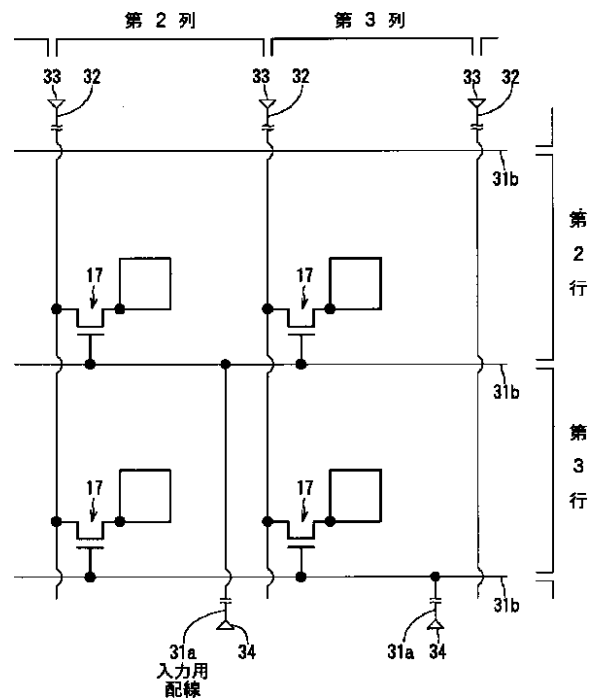
【図2】



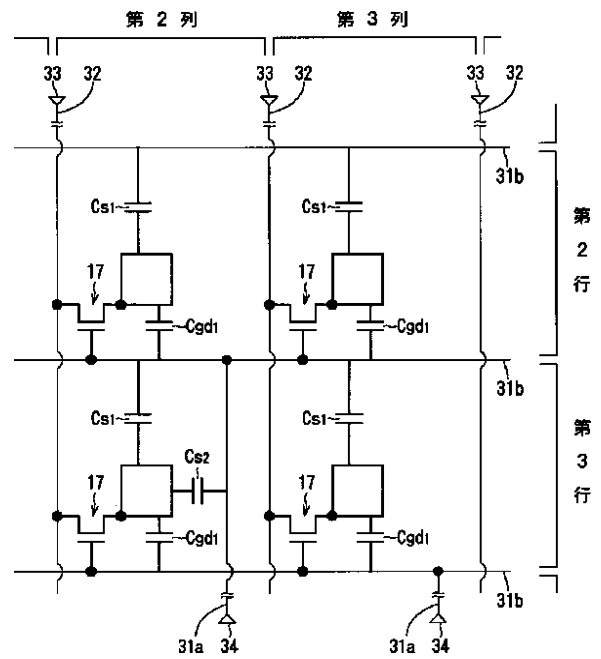
【図3】



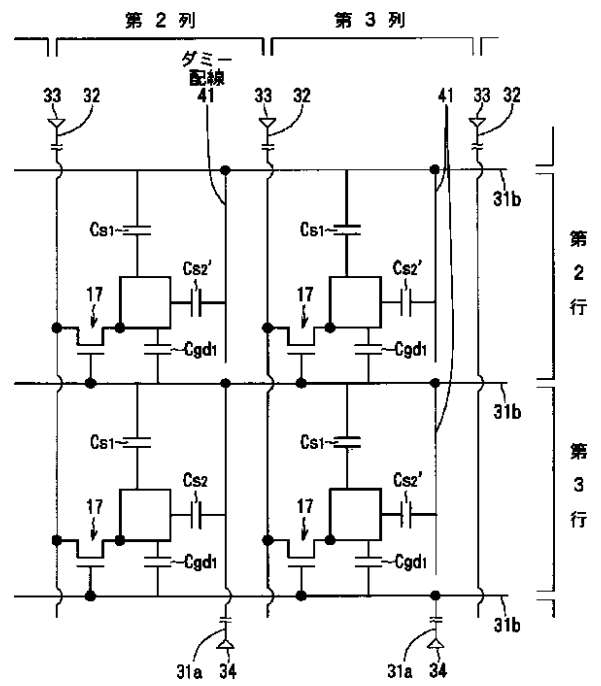
【図4】



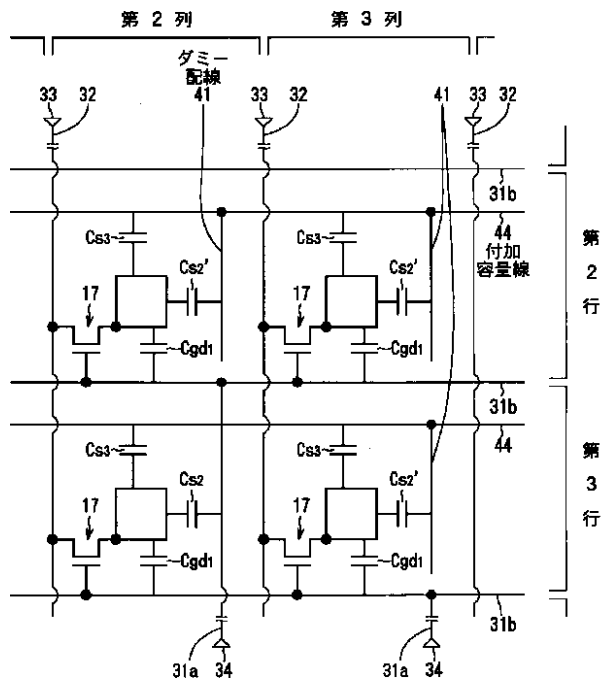
【図 6】



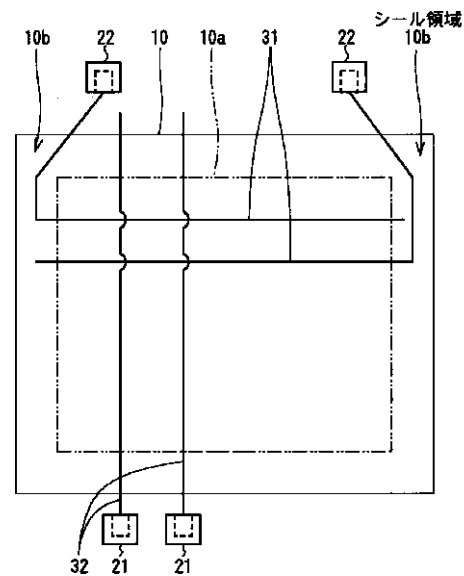
【圖 8】



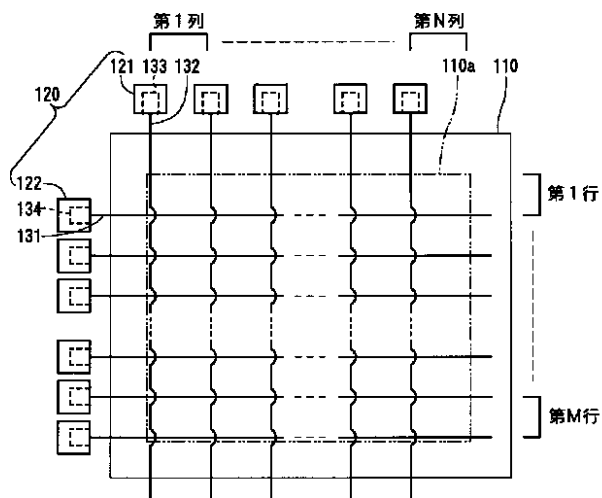
【図9】



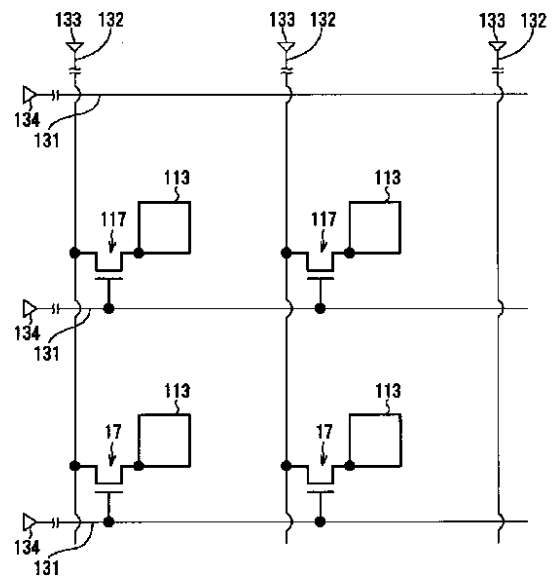
【図10】



【図11】



【図12】



フロントページの続き

(71)出願人 590000248
Groenewoudseweg 1,
5621 BA Eindhoven, Th
e Netherlands

Fターム(参考) 2H092 GA05 GA17 GA24 GA46 JA24
JA46 JB64 NA01 NA12 NA23
NA25 NA26 PA08
5C080 AA05 AA06 AA10 AA18 BB05
DD22 JJ02 JJ03 JJ06
5C094 AA02 AA15 BA03 BA43 CA19
CA24 DB02 DB04 EA01 EA04
EA06 EA07 EB02 ED11

专利名称(译)	画像表示装置		
公开(公告)号	JP2002244585A	公开(公告)日	2002-08-30
申请号	JP2001027509	申请日	2001-02-02
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	稻田利弥		
发明人	稻田 利弥		
IPC分类号	G02F1/1368 G02F1/13 G02F1/1362 G09F9/30 G09G3/20 G09G3/36		
CPC分类号	G02F1/13452 G02F1/136286 G09G3/3648 G09G3/3677 G09G2300/043 G09G2300/0876 G09G2310/0281 G09G2320/0219		
FI分类号	G09F9/30.330.Z G09F9/30.338 G09F9/30.349.D G02F1/1368 G09G3/20.680.G G09F9/30.330		
F-TERM分类号	2H092/GA05 2H092/GA17 2H092/GA24 2H092/GA46 2H092/JA24 2H092/JA46 2H092/JB64 2H092/NA01 2H092/NA12 2H092/NA23 2H092/NA25 2H092/NA26 2H092/PA08 5C080/AA05 5C080/AA06 5C080/AA10 5C080/AA18 5C080/BB05 5C080/DD22 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C094/AA02 5C094/AA15 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DB02 5C094/DB04 5C094/EA01 5C094/EA04 5C094/EA06 5C094/EA07 5C094/EB02 5C094/ED11 2H192/AA24 2H192/BC72 2H192/DA12 2H192/DA74 2H192/EA43 2H192/FA35		
外部链接	Espacenet		

摘要(译)

提供了一种可以减小尺寸而不减小显示面积的图像显示装置。在有源矩阵驱动型液晶显示器中，栅极线包括彼此电连接的输入布线31a和驱动布线31b。输入配线31a在与数据线32相同的上下方向上延伸，驱动配线31b在水平方向上延伸。结果，经由液晶面板10提供数据线32与数据线IC芯片21之间的电连接以及栅极线31a和31b与栅极线IC芯片22之间的电连接。它们分别设置在上侧和下侧。因此，可以实现在水平方向上的宽度比传统装置窄的装置。

