

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4271414号
(P4271414)

(45) 発行日 平成21年6月3日(2009.6.3)

(24) 登録日 平成21年3月6日(2009.3.6)

(51) Int.Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 550
G09G 3/20 (2006.01)	G09G 3/20 611A
	G09G 3/20 621B
	G09G 3/20 623C

請求項の数 4 (全 18 頁) 最終頁に続く

(21) 出願番号	特願2002-202978 (P2002-202978)	(73) 特許権者	000005049
(22) 出願日	平成14年7月11日(2002.7.11)		シャープ株式会社
(65) 公開番号	特開2003-173175 (P2003-173175A)		大阪府大阪市阿倍野区長池町2番2号
(43) 公開日	平成15年6月20日(2003.6.20)	(74) 代理人	110000338
審査請求日	平成17年5月25日(2005.5.25)		特許業務法人原謙三国際特許事務所
(31) 優先権主張番号	特願2001-292262 (P2001-292262)	(74) 代理人	100080034
(32) 優先日	平成13年9月25日(2001.9.25)		弁理士 原 謙三
(33) 優先権主張国	日本国(JP)	(74) 代理人	100113701
			弁理士 木島 隆一
		(74) 代理人	100115026
			弁理士 圓谷 徹
		(74) 代理人	100116241
			弁理士 金子 一郎

最終頁に続く

(54) 【発明の名称】 画像表示装置および表示駆動方法

(57) 【特許請求の範囲】

【請求項1】

相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光学素子を表示駆動するようにした画像表示装置において、

非走査期間を走査期間よりも長く設定することが可能であり、

前記走査信号線の非走査期間に、前記データ信号線の駆動回路への映像信号線を介することなく、前記データ信号線をそのフレームにおけるデータ信号の略中間電位に充電する充電手段を含み、

前記データ信号線の駆動回路に映像信号を供給する映像信号源は、前記充電手段に対する充電電位も出力し、前記走査信号線の非走査期間には、前記映像信号線も、前記略中間電位に充電することを特徴とする画像表示装置。

【請求項2】

前記データ信号線の駆動回路は、ライン反転駆動またはドット反転駆動を行い、前記略中間電位は、対向電極の電位であることを特徴とする請求項1に記載の画像表示装置。

【請求項3】

相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光

学素子を表示駆動するようにした表示駆動方法において、

非走査期間を走査期間よりも長く設定することが可能であり、

前記走査信号線の非走査期間に、前記データ信号線の駆動回路への映像信号線を介することなく、前記データ信号線とそのフレームにおけるデータ信号の略中間電位に充電し、前記走査信号線の非走査期間には、前記映像信号線も、前記略中間電位に充電することを特徴とする表示駆動方法。

【請求項 4】

前記データ信号線の駆動回路は、ライン反転駆動またはドット反転駆動を行い、前記略中間電位は、対向電極の電位であることを特徴とする請求項 3 に記載の表示駆動方法。

【発明の詳細な説明】

10

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置などとして好適に実施され、相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備えるアクティブマトリクス方式の画像表示装置およびその駆動方法に関し、特に待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化するようにしたものに関する。

【0002】

【従来の技術】

図 8 は、前記アクティブマトリクス方式の典型的な従来技術の画像表示装置である液晶表示装置 1 の電気的構成を示すブロック図である。この液晶表示装置 1 は、大略的に、表示部 2 と、走査信号線駆動回路 $g d$ と、データ信号線駆動回路 $s d$ と、制御信号発生回路 $c t 1$ とを備えて構成されている。表示部 2 では、前述のように、相互に交差する複数の走査信号線 $g 1, g 2, \dots, g m$ (総称するときには、以下参照符 g で示す) およびデータ信号線 $s 1, s 2, \dots, s n$ (総称するときには、以下参照符 s で示す) によってマトリクス状に区画された各領域に、画素 $P I X$ が配置される。

20

【0003】

前記各画素 $P I X$ は、図 9 で示されるように、アクティブ素子 $S W$ および画素容量 $C p$ を備えて構成される。前記走査信号線 g が選択走査されると、アクティブ素子 $S W$ はデータ信号線 s の映像信号 $D A T$ を前記画素容量 $C p$ に取込み、非選択期間にもその映像信号 $D A T$ を保持して継続して表示を行う。前記画素容量 $C p$ は、液晶容量 $C L$ と、補助容量 $C s$ とによって形成されている。

30

【0004】

前記データ信号線駆動回路 $s d$ は、シフトレジスタ 3 およびサンプリング回路 4 から構成され、シフトレジスタ 3 が前記制御信号発生回路 $c t 1$ からのクロック信号 $C K S$ 、その反転信号 $C K S B$ およびデータ走査スタート信号 $S P S$ 等のタイミング信号に同期して、サンプリング回路 4 のアナログスイッチに入力された映像信号 $D A T$ をサンプリングさせ、必要に応じて各データ信号線 s に書込む働きをする。

【0005】

前記走査信号線駆動回路 $g d$ は、シフトレジスタ 5 から成り、前記制御信号発生回路 $c t 1$ からのクロック信号 $C K G$ 、走査スタート信号 $S P G$ 等のタイミング信号に同期して、各走査信号線 g を順次選択走査し、画素 $P I X$ 内にあるアクティブ素子 $S W$ の $O N / O F F$ を制御することによって、各データ信号線 s に書込まれた映像信号 $D A T$ を前述のように各画素 $P I X$ に書込み、各画素 $P I X$ 内の画素容量 $C p$ に保持させる。以上のような動作を繰返し行うことによって、表示部 2 に画像を表示することができる。

40

【0006】

図 10 は、上述の書込み動作のための駆動波形の一例を示す波形図である。この駆動例では、水平ライン反転方式の駆動方法を採用している。前記制御信号発生回路 $c t 1$ から、データ信号線駆動回路 $s d$ へ、クロック信号 $C K S$ 、 $C K S B$ およびデータ走査スタート信号 $S P S$ に同期して映像信号 $D A T$ が入力される。前記クロック信号 $C K S$ 、 $C K S B$

50

およびデータ走査スタート信号SPSにตอบสนองして、奇数番目の走査信号線 g_j (g_1, g_3, \dots)および偶数番目の走査信号線 g_{j+1} (g_2, g_4, \dots)に、順に選択パルスが出力され、前記映像信号DATが各データ信号線 s_i (s_1, s_2, \dots)の画素に順に書込まれてゆく。この例では、奇数番目の走査信号線 g_j (g_1, g_3, \dots)の画素には正極性の映像信号が、偶数番目の走査信号線 g_{j+1} (g_2, g_4, \dots)の画素には負極性の映像信号が書込まれている。

【0007】

ところで、近年では、画像表示装置の低消費電力化に対する要望が強くなり、その一方策として、前記待機画面などで静止画像の表示や低いリフレッシュレートの動画像を表示する場合、画像を或る1フレームで上述のようにして画素PIXに書込み、数(2~8)フレームの間、走査を停止させることで、前述のように非走査期間を走査期間よりも充分長く設定し、低消費電力化を実現する低フレーム周波数駆動法が考案されている。この低フレーム周波数駆動法によるデータ信号線駆動回路sdの動作を、図11に示す。

10

【0008】

走査期間では、前記走査信号線 g_1, g_2, \dots には、順に選択パルスが導出される。これに対応して、前記水平ライン反転方式の駆動方法のために、1水平走査期間毎に極性が反転する映像信号DATが前記制御信号発生回路ctlから入力され、任意のデータ信号線 s_i には、前記サンプリング回路4によって i 番目のデータ信号線 s_i に対応したレベルが出力され、各画素PIX1, PIX2, ...には、前記選択パルスの後端エッジでの前記データ信号線 s_i のレベルが書込まれ、以降、前記1フレーム期間以上の非走査期間に亘

20

【0009】

【発明が解決しようとする課題】

ここで、図12に示すように、前記任意のデータ信号線 s_i および走査信号線 g_1, g_2 に対応する画素PIX1, PIX2に着目すると、前記低フレーム周波数駆動を行った場合、走査期間を終えて画素PIX1, PIX2の前記画素容量 C_p で走査期間中に保持された電荷は、前記アクティブ素子SWによってデータ信号線 s_i から切離されているけれども、実際には、前記アクティブ素子SWのソース-ドレイン間電圧VDSが印加されている。そして、データ信号線 s_i の容量は、画素容量 C_p に比べて非常に大きい。

30

【0010】

したがって、走査期間が終了して、データ信号線 s_i を、その走査が終了した時点の電位で放置すると、前記ソース-ドレイン間電圧VDS、すなわち画素容量 C_p の電位と、データ信号線 s_i の電位との差が大きくなる程、リーク電流が発生し、画素容量 C_p に保持されている電荷が流出する恐れがある。この点に関しては、前記補助容量 C_s を大きくするなど、前記リーク電流の表示に対する影響を極力小さくするような方法が採られている。

【0011】

しかしながら、前記リーク電流は、前記のようにソース-ドレイン間電圧VDSに応じて変化してしまい、また通常、各画素PIXには、表示画像に応じてそれぞれ異なった電荷量(電位)が保持されており、前記ソース-ドレイン間電圧VDSが異なってしまう。したがって、各画素PIX毎のリーク電流が異なることになり、表示品位が損なわれてしまう恐れがある。

40

【0012】

特に、液晶表示装置では、交流駆動を必要とするので、たとえば前述の水平ライン反転駆動方式では、上下に隣接する画素には正極性と負極性との相互に極性の異なる電荷が保持されている。したがって、図13で示すように、前記走査期間を終えて非走査期間に移った時点で、データ信号線 s_i の帯電電位が、たとえば負極性の場合には、負極性の電荷を保持している画素PIX2では前記ソース-ドレイン間電圧VDS2が小さく、リーク電流が小さいのに対して、正極性の電荷を保持している画素PIX1では前記ソース-ドレイン間電圧VDS1が大きく、リーク電流は大きくなり、非走査期間に該正極性の電荷の

50

画素の表示濃度が薄くなってゆく（ノーマリーホワイトの場合）という問題がある。

【0013】

本発明の目的は、待機画面などでフレーム周波数を低くし、低消費電力化しても、非走査期間における表示品位を向上することができる画像表示装置および表示駆動方法を提供することである。

【0014】

【課題を解決するための手段】

本発明の画像表示装置は、相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光学素子を表示駆動するようにした画像表示装置において、前記走査信号線の非走査期間に、前記データ信号線を、そのフレームにおけるデータ信号の略中間電位に充電する充電手段を含むことを特徴とする。

10

【0015】

上記の構成によれば、相互に交差する複数の走査信号線およびデータ信号線の交点にアクティブ素子が設けられ、走査信号線の走査期間に該アクティブ素子がデータ信号を画素容量に取込み、その取込まれたデータ信号の電荷によって電気光学素子を表示駆動することで、走査信号線の非走査期間にも表示を維持するようにしたアクティブマトリクス方式の画像表示装置において、前記非走査期間にはデータ信号線駆動回路からの出力がハイインピーダンスとなってフローティング状態となっていたデータ信号線の電位を、充電手段によって、そのフレームの走査期間における前記データ信号の略中間電位に充電する。充電が終了し、少なくとも次の走査期間が開始される直前には、充電手段はハイインピーダンスとなってデータ信号線はフローティング状態となっている。

20

【0016】

したがって、非走査期間におけるデータ信号線の電位を、たとえば前記走査期間における前記データ信号の最大電位または最小電位で放置した場合には、各画素容量の電位によっては、該データ信号線の電位と各画素容量の電位との間で極端に大きなばらつきを生じる可能性があるのに対して、データ信号の略中間電位とすることで、データ信号線の電位に対する各画素容量の電位に極端に大きなばらつきを生じることはなく、アクティブ素子を介するリーク電流のばらつきを抑えることができる。これによって、待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化しても、画素の電位変動を低減し、前記非走査期間における表示品位を向上することができる。

30

【0017】

また、本発明の画像表示装置では、前記データ信号線の駆動回路に映像信号を供給する映像信号源は、前記充電手段に対する充電電位も出力し、前記走査信号線の非走査期間には、前記データ信号線の駆動回路への映像信号線も、前記略中間電位に充電することを特徴とする。

【0018】

上記の構成によれば、前記走査信号線の非走査期間に、前記データ信号線の電位を、そのフレームの走査期間における該データ信号の略中間電位に充電する充電手段には、映像信号を供給する映像信号源から前記略中間電位の充電電位が与えられるようになっており、この映像信号源は、前記走査信号線の非走査期間には、データ信号線の駆動回路への映像信号線も、前記略中間電位に充電する。

40

【0019】

したがって、データ信号線の駆動回路において、データ信号線へデータ信号を出力するアクティブ素子にリークがあっても、データ信号線の電位と映像信号線の電位とは前記略中間電位で等しくなり、リーク電流の発生を抑えることができる。これによって、前記略中間電位としたデータ信号線の電位と各画素容量の電位との間で差があっても、その差によるリーク電流の発生を抑え、画素の電位変動をより一層低減し、前記非走査期間における表示品位をさらに向上することができる。

50

【0020】

さらにまた、本発明の画像表示装置では、前記データ信号線の駆動回路は、ライン反転駆動またはドット反転駆動を行い、前記略中間電位は、対向電極の電位であることを特徴とする。

【0021】

上記の構成によれば、液晶の劣化防止などのために前記交流駆動を行うにあたって、フレーム反転駆動では全画素が同じ極性になり、前記略中間電位は任意の電位となるけれども、ライン反転駆動またはドット反転駆動では隣接ラインまたは隣接ドットの極性が相互に逆極性となるので、前記略中間電位は、対向電極の電位となる。

【0022】

したがって、前記ライン反転駆動またはドット反転駆動では、前記略中間電位に対向電極の電位を使用して、該略中間電位を容易に作成することができる。

【0023】

また、本発明の画像表示装置は、相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光学素子を表示駆動するようにした画像表示装置において、前記走査信号線の非走査期間に、前記データ信号線の電位を変動する電位変動手段を含むことを特徴とする。

【0024】

上記の構成によれば、相互に交差する複数の走査信号線およびデータ信号線の交点にアクティブ素子が設けられ、走査信号線の走査期間に該アクティブ素子がデータ信号を画素容量に取込み、その取込まれたデータ信号の電荷によって電気光学素子を表示駆動することで、走査信号線の非走査期間にも表示を維持するようにしたアクティブマトリクス方式の画像表示装置において、前記非走査期間にはデータ信号線駆動回路からの出力がハイインピーダンスとなってフローティング状態となっていたデータ信号線の電位を、電位変動手段によって変動する。少なくとも次の走査期間が開始される直前には、電位変動手段はハイインピーダンスとなってデータ信号線はフローティング状態となっている。

【0025】

したがって、たとえばデータ信号線の電位を固定とした場合には、各画素容量の電位によっては、該データ信号線の電位と各画素容量の電位との間で極端に大きなばらつきを生じる可能性があるのに対して、データ信号線の電位を変動、好ましくは中間電位付近を掃引することで、データ信号線の電位に対する各画素容量の電位に極端に大きなばらつきを生じることはなく、アクティブ素子を介するリーク電流のばらつきを抑えることができる。これによって、待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化しても、画素の電位変動を低減し、前記非走査期間における表示品位を向上することができる。

【0026】

さらにまた、本発明の表示駆動方法は、相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光学素子を表示駆動するようにした表示駆動方法において、前記走査信号線の非走査期間に、前記データ信号線を、そのフレームにおけるデータ信号の略中間電位に充電することを特徴とする。

【0027】

また、本発明の表示駆動方法は、前記走査信号線の非走査期間には、映像信号源から前記データ信号線の駆動回路へ映像信号を出力する映像信号線も、前記略中間電位に充電することを特徴とする。

【0028】

さらにまた、本発明の表示駆動方法では、前記データ信号線の駆動回路は、ライン反転駆

10

20

30

40

50

動またはドット反転駆動を行い、前記略中間電位は、対向電極の電位であることを特徴とする。

【 0 0 2 9 】

また、本発明の表示駆動方法は、相互に交差する複数の走査信号線およびデータ信号線によって区画された各領域に電気光学素子ならびにそれに対を成すアクティブ素子および画素容量を備え、前記走査信号線の走査期間に前記アクティブ素子によって前記画素容量に取込まれた電荷によって電気光学素子を表示駆動するようにした表示駆動方法において、前記走査信号線の非走査期間に、前記データ信号線の電位を変動することを特徴とする。

【 0 0 3 0 】

【発明の実施の形態】

本発明の実施の一形態について、図 1 ~ 図 3 に基づいて説明すれば、以下のとおりである。

【 0 0 3 1 】

図 1 は、本発明の実施の一形態の画像表示装置である液晶表示装置 11 の電氣的構成を示すブロック図である。この液晶表示装置 11 は、前記アクティブマトリクス方式の液晶表示装置であり、大略的に、表示部 12 と、走査信号線駆動回路 GD と、データ信号線駆動回路 SD と、充電回路 10 と、制御信号発生回路 CTL とを備えて構成されている。前記データ信号線駆動回路 SD は、シフトレジスタ 13 およびサンプリング回路 14 から構成され、走査信号線駆動回路 GD はシフトレジスタ 15 から構成され、それぞれ前述の液晶表示装置 1 のデータ信号線駆動回路 sd および走査信号線駆動回路 gd と等しく構成されるので、ここではその説明は省略する。

【 0 0 3 2 】

また、表示部 12 では、前述のように、相互に交差する複数の走査信号線 G1, G2, ..., Gm (総称するときには、以下参照符 G で示す) およびデータ信号線 S1, S2, ..., Sn (総称するときには、以下参照符 S で示す) によってマトリクス状に区画された各領域に画素 PIX が配置され、データ信号線 S がデータ信号線駆動回路 SD に接続される点は前述の液晶表示装置 1 と同様であるけれども、本発明では、データ信号線 S に関連して、さらに充電回路 10 が設けられている。この図 1 の例では、データ信号線 S の一端にデータ信号線駆動回路 SD が設けられ、他端に充電回路 10 が設けられているけれども、これらの回路が表示部 12 の同じ側に設けられていても同様の効果を発揮することができる。

【 0 0 3 3 】

制御信号発生回路 CTL も、前述の制御信号発生回路 ct1 と同様の信号 CKS, CKSB, SPS, DAT, CKG, SPG 等を出力するとともに、さらに前記充電回路 10 のための制御信号 PCC, PCCB および後述する充電電位 PCV を出力する。各画素 PIX は、前記図 6 で示される画素 PIX と同様に構成される。

【 0 0 3 4 】

前記充電回路 10 は、正負両極の充電電位 PCV を出力可能なように、P 型と N 型との一対のスイッチング素子から成るアナログスイッチ ASW1 ~ ASWn が各データ信号線 S 毎に設けられて構成されている。これらのアナログスイッチ ASW1 ~ ASWn に前記制御信号 PCC, PCCB が共通に入力されることで、前記各データ信号線 S に前記充電電位 PCV が出力される。

【 0 0 3 5 】

図 2 は、上述のように構成される液晶表示装置 11 の駆動波形の一例を示す波形図である。この駆動例では、水平ライン反転方式の駆動方法を採用している。走査期間では、前記走査信号線 G1, G2, ... には、順に選択パルスが導出される。これに対応して、前記水平ライン反転方式の駆動方法のために、1 水平走査期間毎に極性が反転する映像信号 DAT が前記制御信号発生回路 CTL から入力され、任意のデータ信号線 Si には、前記サンプリング回路 14 によって i 番目のデータ信号線 Si に対応したレベルが出力され、各画素 PIX の画素容量 Cp には、そのデータ信号線 Si のレベルがアクティブ素子 SW を介

10

20

30

40

50

して書込まれ、以降、前記1フレーム期間以上の非走査期間に亘って保持される点は、従来例と同じである。

【0036】

注目すべきは、本発明では、前記制御信号発生回路CTLは、非走査期間となると、制御信号PCC, PCCBを変化し、充電回路10によってデータ信号線Sの電位を充電電位PCVに充電することである。この非走査期間における充電電位PCVは、該非走査期間と1フレームを構成する走査期間におけるデータ信号線Sの電位、すなわちデータ信号の略中間電位に設定されている。前記水平ライン反転方式では、各走査信号線Gに対応した画素には、正極性の電位と負極性の電位とが交互に与えられてゆくので、前記非走査期間における充電電位PCVは、正極性の電位の最大値と負極性の電位の最大値との中間値、すなわち対向電極の電位VCOMとなる。なお、アクティブ素子SWやデータ信号線駆動回路SDのサンプリング回路14のアナログスイッチの寄生容量等によって、必ずしも正確に前記中間値とはならないので、本件明細書では、これを略中間値とする。

10

【0037】

このように本発明では、非走査期間にはデータ信号線駆動回路SDからの出力がハイインピーダンスとなってフローティング状態となっていたデータ信号線Sの電位を、充電回路10によって、そのフレームの走査期間における前記データ信号の略中間電位に充電し、少なくとも次の走査期間が開始される直前には、充電回路10はハイインピーダンスとなってデータ信号線Sをフローティング状態に復帰させることで、データ信号線Sの電位に対する各画素容量Cpの電位に極端に大きなばらつきを生じることがなく、アクティブ素子SWを介するリーク電流のばらつきを抑えることができる。これによって、待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化しても、画素PIXの電位変動を低減し、前記非走査期間における表示品位を向上することができる。

20

【0038】

また、図2で示すように、前記制御回路CTLは、各水平周期において、走査信号線Gに選択パルスを出力する前に、前記制御信号PCC, PCCBを変化し、充電回路10によってデータ信号線Sの電位を、充電電位PCVに予備充電する。この走査期間における充電電位PCVは、その走査信号線Gに対応した画素に正極性の電位が与えられるときには正極性の予め定める電位であり、負極性の電位が与えられるときには負極性の予め定める電位であり、たとえばそれぞれの極性で最大値と最小値との中間値に選ばれる。

30

【0039】

したがって、先のラインの映像信号DATを書込んだままとなっているデータ信号線Sの電位を、次のラインの走査に先立って、その次のラインの映像信号DATの極性の予め定める電位に予備充電しておくので、データ信号線駆動回路SDは容易に所望の映像信号DATの電位を書込むことができ、このデータ信号線駆動回路SDの電流容量を小さくすることができる。

【0040】

このように本発明の充電回路10は、データ信号線Sに前記予備充電を行う回路で実現できるので、従来のプリチャージ回路を共用することができる。この場合には、構成の増加を招くことなく、制御信号発生回路CTLのシーケンスを見直すだけでよい。一方、データ信号線駆動回路SDを用いて本発明を実現することが考えられるけれども、データ信号線駆動回路SDは映像信号DATのサンプリングを行うという複雑な構成を有しているのに対して、前記充電回路10はより簡単な回路構成であり、データ信号線駆動回路SDを用いる場合に比べて、低消費電力化することができる。

40

【0041】

また、本発明の液晶表示装置11では、データ信号線駆動回路SD、走査信号線駆動回路GDおよびアクティブ素子SWは多結晶シリコン薄膜トランジスタから成り、それらが同一の基板に形成されている。したがって、多結晶シリコン薄膜は、単結晶シリコンに比べて、面積を拡大し易いので、前記の回路および素子を多結晶シリコン薄膜トランジスタで

50

形成し、かつそれらを同一の基板にモノリシック形成することで、大面積化することができる。

【 0 0 4 2 】

さらにまた、本発明の液晶表示装置 1 1 では、前記データ信号線駆動回路 S D、走査信号線駆動回路 G D および各画素回路は、6 0 0 以下のプロセス温度で製造されるアクティブ素子を含んでいる。このようにアクティブ素子のプロセス温度を 6 0 0 以下に設定すると、各アクティブ素子の基板として、通常ガラス基板（歪み点が 6 0 0 以下のガラス基板）を使用しても、歪み点以上のプロセスに起因する反りやたわみが発生しないので、実装が更に容易で、さらに大面積化することができる。

【 0 0 4 3 】

なお、本発明の前記非走査期間におけるデータ信号線 S の充電は、図 2 の制御信号 P C C で示すように 1 回に限らず、複数回行われてもよい。また、図 3 の制御信号 P C C で示すように、非走査期間の殆どの期間に亘って、連続して行われてもよい。充電期間が長くなる程、前記表示品位を安定させることができ、また非走査期間となると、できるだけ速いタイミングから充電を開始する方が効果が大きい。

【 0 0 4 4 】

また、ドット反転方式、すなわち垂直ライン反転方式でも、前述の水平ライン反転方式と同様に、そのフレームの走査期間におけるデータ信号の略中間電位に充電することで、本発明を適用することができる。さらにまた、フレーム反転方式でも、非走査期間となると、そのフレームの走査期間におけるデータ信号の最大値と最小値との略中間電位に充電することで、本発明を適用することができる。ただし、前記水平ライン反転方式およびドット反転方式では、1 フレーム内に、正極性のデータと負極性のデータとが均等に混じっており、映像信号 D A T のダイナミックレンジに変化がなければ、前記充電電位 P C V は総てのフレームで略等しくなり、該充電電位 P C V に前記対向電極の電位 V C O M を使用することができる、容易に作成することができる。これに対して、フレーム反転方式では、1 フレーム内は総ての画素 P I X が同じ極性に充電されるので、前記充電電位 P C V の極性が、フレーム毎に、正極性の略中間電位と、負極性の略中間電位とに変化することになる。

【 0 0 4 5 】

さらにまた、制御信号発生回路 C T L は、前記非走査期間における充電電位 P C V を変化するように構成しても、同様の効果を得ることができる。すなわち、上述のように充電電位 P C V を何らかの電位に固定する場合には、そのフレームの走査期間におけるデータ信号の最大値と最小値との略中間電位としないと、各画素 P I X の電位とデータ信号線 S の充電電位 P C V との間で極端に大きなばらつきを生じる可能性があるのに対して、電位を変動、好ましくは中間電位付近を掃引することで、データ信号線 S の電位に対する各画素 P I X の電位に極端に大きなばらつきを生じることはなく、このようにしてもまた、アクティブ素子 S W を介するリーク電流のばらつきを抑えることができる。

【 0 0 4 6 】

本発明の実施の他の形態について、図 4 に基づいて説明すれば、以下のとおりである。

【 0 0 4 7 】

図 4 は、本発明の実施の他の形態の画像表示装置である液晶表示装置 2 1 の電氣的構成を示すブロック図である。この液晶表示装置 2 1 は、前述の液晶表示装置 1 1 に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この液晶表示装置 2 1 では、充電手段として、2 値データ信号線駆動回路 B D が共用されることである。すなわち、前記データ信号線駆動回路 S D は多階調の映像信号 D A T をデータ信号線 S に出力し、この 2 値データ信号線駆動回路 B D は 2 階調の映像信号 R G B をデータ信号線 S に出力するものであり、この液晶表示装置 2 1 は、携帯電話の表示装置などのように、使用時には高い表示性能を要求されるけれども、待機時には必要最小限の表示を比較的低い表示性能で表示するような用途に用いられる。

【 0 0 4 8 】

前記2値データ信号線駆動回路BDは、大略的に、シフトレジスタ22と、ラッチ回路23と、セクタ24とを備えて構成される。前記シフトレジスタ22は、前記データ信号線駆動回路sd, SDのシフトレジスタ3, 13と同様に、多段に縦続接続されたフリップフロップから成り、制御信号発生回路CTL aからクロック信号CKS, CKS Bおよびデータ走査スタート信号SPSが入力されると、相互に隣接する前記各フリップフロップ間から前記データ走査スタート信号SPSが出力されてラッチパルスとなり、これに回答してラッチ回路23は、制御信号発生回路CTL aから入力される表示用の2値の映像信号RGBを順にラッチしてゆく。セクタ24は、前記制御信号発生回路CTL aから入力される制御信号TRFに回答して、前記制御信号発生回路CTL aから入力される液晶印加電圧VBとVWとの何れかを、前記映像信号RGBに応じて選択し、各データ信号線Sに出力する。これに合わせて前記走査信号線Gを選択走査することで、2階調での駆動が可能になる。

10

【0049】

上述のように構成される2値データ信号線駆動回路BDにおいて、前記制御信号PCCをセクタ24に入力し、これに回答して、一方の液晶印加電圧、たとえばノーマリーホワイト液晶の場合にはVWを各データ信号線Sに出力することによって、前述の充電回路10と同様の動作を実現することができる。これによって、電位保持手段として専用の回路を設けることなく、低消費電力動作を実現する2値データ信号線駆動回路BDを本発明のために兼用することができる。

【0050】

20

なお、前記制御信号TRFのシーケンスを変更するとともに、ラッチ回路23にリセット信号を入力することで、前記制御信号PCCを用いなくても、同様の動作を実現することができる。すなわち、ラッチ回路23がリセットされると、前記一方の液晶印加電圧(VW)を選択し、前記予備充電のタイミングおよび非走査期間になると、総ての走査信号線Gを非選択走査状態とし、前記制御信号TRFによってセクタ24からその液晶印加電圧(VW)を出力させればよい。

【0051】

本発明の実施のさらに他の形態について、図5および図6に基づいて説明すれば、以下のとおりである。

【0052】

30

図5は、本発明の実施のさらに他の形態の画像表示装置である液晶表示装置31の電氣的構成を示すブロック図である。この液晶表示装置31は、前述の液晶表示装置11に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、この液晶表示装置31では、制御信号発生回路CTL bが、非走査期間となると、制御信号PCC, PCC Bを変化し、充電回路10によってデータ信号線Sの電位を充電電位PCVに充電するとともに、該制御信号発生回路CTL bからサンプリング回路14へ映像信号DATを出力する信号線32も、前記充電電位PCVに充電することである。

【0053】

図6は、前記制御信号発生回路CTL bにおいて、前記充電電位PCVの出力部分を具体的に示す図である。この制御信号発生回路CTL bは、デジタル回路から成るタイミングジェネレータ33と、アナログブロック34と、アナログスイッチSWV1, SWV2; SWP1, SWP2とを備えて構成される。

40

【0054】

前記タイミングジェネレータ33は、外部からの映像信号に対応して、前記信号CKS, CKS B, SPS, CKG, SPG、PWCを作成するとともに、さらに前記制御信号PCC, PCC Bを作成する。これに対して、前記アナログブロック34は、映像信号VDATおよび充電電位PCVを作成するとともに、前記対向電極の電位VCOMを作成する。

【0055】

しかしながら、この前記制御信号発生回路CTL bでは、前記対向電極の電位VCOMが

50

対向電極に直接出力されるだけで、前記映像信号V D A Tおよび充電電位V P C VはアナログスイッチS W V 1, S W P 1をそれぞれ介して出力される。これらのアナログスイッチS W V 1, S W P 1に対しては、アナログスイッチS W V 2, S W P 2がそれぞれ対を成して出力が共通に接続されており、アナログスイッチS W V 1, S W P 1とアナログスイッチS W V 2, S W P 2とは、前記タイミングジェネレータ33によって相反動作を行うように制御される。前記アナログスイッチS W V 2, S W P 2には、共通に前記対向電極の電位V C O Mが入力される。

【0056】

前記タイミングジェネレータ33は、前記制御信号P C C, P C C Bに应答して、前記映像信号D A Tおよび充電電位P C Vとして、走査期間にはアナログスイッチS W V 1, S W P 1をo nし、アナログスイッチS W V 2, S W P 2をo f fして、前記映像信号V D A Tおよび充電電位V P C Vをそれぞれ出力させ、非走査期間にはアナログスイッチS W V 2, S W P 2をo nし、アナログスイッチS W V 1, S W P 1をo f fして、前記対向電極の電位V C O Mを共通に出力させる。

10

【0057】

再び図5を参照して、この図5はサンプリング回路14を具体的に示しており、このサンプリング回路14は、前記シフトレジスタ13の各段のフリップフロップ、したがって各データ信号線S 1 ~ S nにそれぞれ対応したインバータI N V 1 ~ I N V nおよびアナログスイッチV S W 1 ~ V S W nから構成されている。アナログスイッチV S W 1 ~ V S W nは、前記充電回路10のアナログスイッチA S W 1 ~ A S W nと同様に、正負両極性の映像信号D A Tおよび前記充電電位P C Vを出力可能なように、P型とN型との一对のスイッチング素子から構成されている。このため、前記インバータI N V 1 ~ I N V nが設けられ、前記各段のフリップフロップからのサンプリング信号S R 1 ~ S R nが、直接および該インバータI N V 1 ~ I N V nで反転されて、各アナログスイッチV S W 1 ~ V S W nの一对のスイッチング素子にそれぞれ与えられる。

20

【0058】

前記走査期間には、前記各段のフリップフロップからは、前記クロック信号C K S, C K S Bに应答して、前記データ走査スタート信号S P Sが、サンプリング信号S R 1 ~ S R nとして、順次出力されてゆく。これによって、前記各アナログスイッチV S W 1 ~ V S W nが順次o nし、前記映像信号D A Tがデータ信号線Sに出力され、各画素P I Xの画素容量C pに取込まれてゆく。

30

【0059】

一方、非走査期間には、各アナログスイッチV S W 1 ~ V S W nはo f fしているけれども、前述のように映像信号D A Tの信号線32をデータ信号線Sとともに前記充電電位P C V(対向電極の電位V C O M)に充電することで、ソース-ドレイン間電圧V D Sが略等しくなり、該アナログスイッチV S W 1 ~ V S W nにおけるリーク電流の発生を抑えることができる。これによって、前記略中間電位の充電電位P C Vとしたデータ信号線Sの電位と、各画素容量C pの電位との間で差があっても、その差による該アナログスイッチV S W 1 ~ V S W nを介するリーク電流の供給を抑え、画素P I Xの電位変動をより一層低減し、前記非走査期間における表示品位をさらに向上することができる。

40

【0060】

なお、上述の説明では、非走査期間にはアナログスイッチV S W 1 ~ V S W nはo f fしているように説明したけれども、映像信号D A Tの信号線32の電位がデータ信号線Sの電位と等しくなれば、該アナログスイッチV S W 1 ~ V S W nを通過する電流は0となるので、o nしていても構わない。

【0061】

本発明の実施の他の形態について、図7に基づいて説明すれば、以下のとおりである。

【0062】

図7は、本発明の実施の他の形態の画像表示装置である液晶表示装置41の電氣的構成を示すブロック図である。この液晶表示装置41は、前述の液晶表示装置21, 31に類似

50

し、対応する部分には同一の参照符号を付して、その説明を省略する。この液晶表示装置 41では、前記図4で示す液晶表示装置21に、前記図6で示す制御信号発生回路CTLbと同様の制御信号発生回路CTLcを用いている。

【0063】

この図7は、セレクトア24を具体的に示しており、このセレクトア24は、前記シフトレジスタ23の各段のフリップフロップ、したがって各データ信号線S1～Snにそれぞれ対応して、一対のアナログスイッチASWB1～ASWBn；ASWW1～ASWWnおよびそれらのアナログスイッチASWB1～ASWBn；ASWW1～ASWWnのためのインバータINVB1～INVBn；INVW1～INVWnならびにORゲートOR1～ORnを備えて構成されている。アナログスイッチASWB1～ASWBn；ASWW1～ASWWnは、前記アナログスイッチASW1～ASWn；VSW1～VSWnと同様に、P型とN型との一対のスイッチング素子から構成されている。

10

【0064】

前記アナログスイッチASWB1～ASWBnおよびそれに対応するインバータINVB1～INVBnは前記液晶印加電圧VBをデータ信号線S1～Snに印加するために設けられており、前記アナログスイッチASWW1～ASWWnおよびそれに対応するインバータINVW1～INVWnは前記液晶印加電圧VWをデータ信号線S1～Snに印加するために設けられている。そして、前記制御信号TRFおよび映像信号RGBに基づいて、図示しない論理回路で作成される選択信号SELB1～SELBnと選択信号SELW1～SELWnとの何れか一方がアクティブ（ハイレベル）になることで、前述のように液晶印加電圧VBと液晶印加電圧VWとの何れか一方が、前記アナログスイッチASWB1～ASWBnまたはアナログスイッチASWW1～ASWWnを介して前記データ信号線S1～Snに出力される。

20

【0065】

また、この図7のセレクトア24では、前記制御信号PCCにตอบสนองして、前記液晶印加電圧VB，VWの内、液晶印加電圧VWを出力するようになっており、このため前記アナログスイッチASWW1～ASWWnおよびインバータINVW1～INVWnには、前記選択信号SELW1～SELWnが、それぞれORゲートOR1～ORnを介して、選択信号SELW'1～SELW'nとして入力される。前記各ORゲートOR1～ORnにはまた、共通に前記制御信号PCCが与えられており、したがって前記選択信号SELW1～SELWnと制御信号PCCとの何れかがアクティブ（ハイレベル）となると、この選択信号SELW'1～SELW'nもアクティブ（ハイレベル）となり、データ信号線Sには液晶印加電圧VWが印加される。

30

【0066】

さらにまた、制御信号発生回路CTLcは、非走査期間で、制御信号PCCをアクティブ（ハイレベル）とする場合は、前記映像信号DATの信号線32を液晶印加電圧VWにするとともに、液晶印加電圧VBも液晶印加電圧VWとする。この場合の液晶印加電圧VWは、前記対向電極の電位VCOMである。

【0067】

したがって、前記制御信号PCCがアクティブ（ハイレベル）となる際にoffしているアナログスイッチASWB1～ASWBnを介するリーク電流も抑制することができる。

40

【0068】

なお、上記の説明では、データ信号線Sの電位の変化に着目して説明したけれども、表示機能を司る画素に関してはアクティブ素子SWによって、データ信号線Sから切離されているので、従来の通りの機能を果たし、表示に何らの異常をきたすことなく動作可能であることは言うまでもない。

【0069】

本発明は、液晶表示装置に限らず、他のアクティブマトリクス方式の画像表示装置にも好適に実施することができる。

【0070】

50

【発明の効果】

本発明の画像表示装置は、以上のように、アクティブマトリクス方式の画像表示装置において、待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化するにあたって、非走査期間にはデータ信号線駆動回路からの出力がハイインピーダンスとなってフローティング状態となっていたデータ信号線の電位を、そのフレームにおけるデータ信号の略中間電位に充電する。

【0071】

それゆえ、データ信号線の電位に対する各画素容量の電位に極端に大きなばらつきを生じることなく、アクティブ素子を介するリーク電流のばらつきを抑えることができる。これによって、画素の電位変動を低減し、前記非走査期間における表示品位を向上することができる。

10

【0072】

また、本発明の画像表示装置は、以上のように、前記データ信号線の駆動回路に映像信号を供給する映像信号源を、前記充電手段に対する充電電位も出力するようにし、前記走査信号線の非走査期間には、前記データ信号線の駆動回路への映像信号線も前記略中間電位に充電させる。

【0073】

それゆえ、データ信号線の駆動回路において、データ信号線へデータ信号を出力するアクティブ素子にリークがあっても、データ信号線の電位と映像信号線の電位とは前記略中間電位で等しくなり、リーク電流の発生を抑えることができる。これによって、前記略中間電位としたデータ信号線の電位と各画素容量の電位との間で差があっても、その差によるリーク電流の発生を抑え、画素の電位変動をより一層低減し、前記非走査期間における表示品位をさらに向上することができる。

20

【0074】

さらにまた、本発明の画像表示装置は、以上のように、前記データ信号線の駆動回路がライン反転駆動またはドット反転駆動を行い、前記略中間電位を対向電極の電位とする。

【0075】

それゆえ、前記略中間電位に対向電極の電位を使用して、該略中間電位を容易に作成することができる。

【0076】

また、本発明の画像表示装置は、以上のように、アクティブマトリクス方式の画像表示装置において、待機画面などで非走査期間を走査期間よりも充分長く設定してフレーム周波数を低くし、低消費電力化するにあたって、非走査期間にはデータ信号線駆動回路からの出力がハイインピーダンスとなってフローティング状態となっていたデータ信号線の電位を変動する。

30

【0077】

それゆえ、データ信号線の電位に対する各画素容量の電位に極端に大きなばらつきを生じることなく、アクティブ素子を介するリーク電流のばらつきを抑えることができる。これによって、画素の電位変動を低減し、前記非走査期間における表示品位を向上することができる。

40

【図面の簡単な説明】

【図1】本発明の実施の一形態の画像表示装置である液晶表示装置の電気的構成を示すブロック図である。

【図2】前記液晶表示装置の駆動波形の一例を示す波形図である。

【図3】前記液晶表示装置の駆動波形の他の例を示す波形図である。

【図4】本発明の実施の他の形態の画像表示装置である液晶表示装置の電気的構成を示すブロック図である。

【図5】本発明の実施のさらに他の形態の画像表示装置である液晶表示装置の電気的構成を示すブロック図である。

【図6】図5で示す制御信号発生回路における充電電位の出力部分を具体的に示す図であ

50

る。

【図 7】本発明の実施の他の形態の画像表示装置である液晶表示装置の電氣的構成を示すブロック図である。

【図 8】アクティブマトリクス方式の典型的な従来技術の画像表示装置である液晶表示装置の電氣的構成を示すブロック図である。

【図 9】前記液晶表示装置の各画素の等価回路図である。

【図 10】図 8 で示す液晶表示装置の書き込み動作のための駆動波形の一例を示す波形図である。

【図 11】図 8 で示す従来の液晶表示装置の駆動波形の一例を示す波形図である。

【図 12】着目画素を説明するための図である。

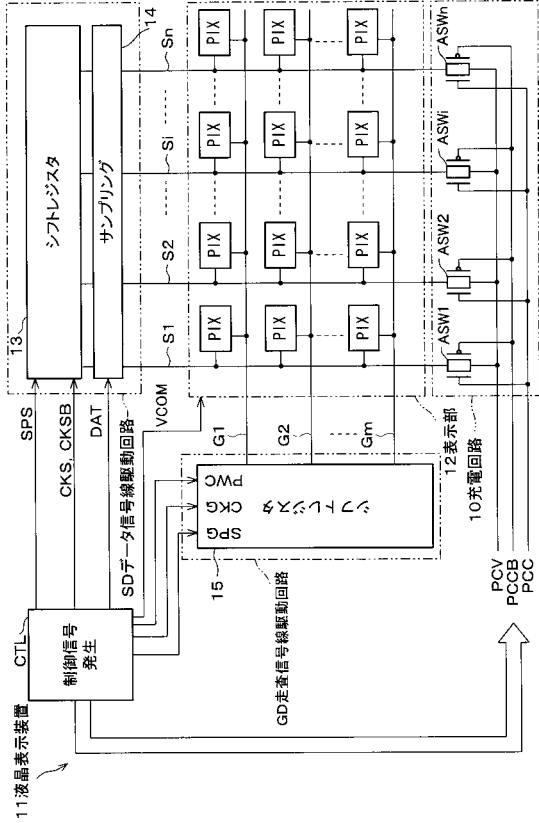
10

【図 13】図 11 の動作を詳細に説明するための波形図である。

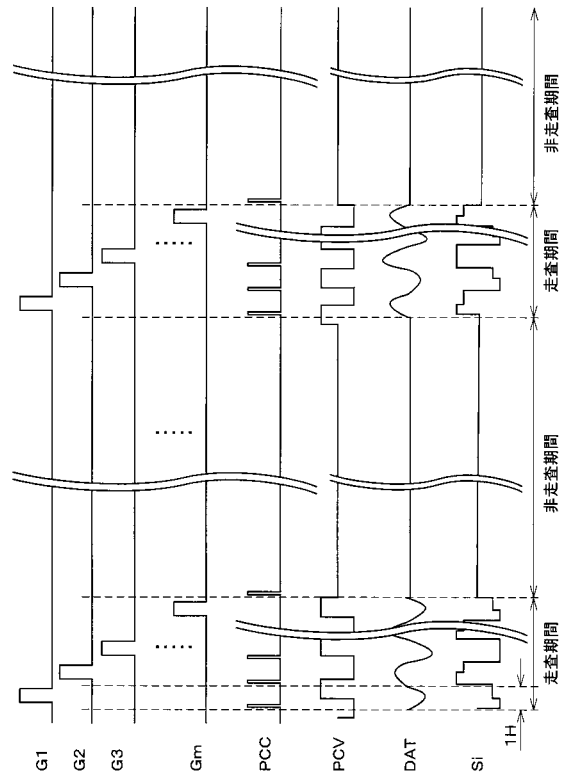
【符号の説明】

1 0	電位保持回路（充電手段）	
1 1 , 2 1 , 3 1 , 4 1	液晶表示装置	
1 2	表示部	
1 3 , 1 5 , 2 2	シフトレジスタ	
1 4	サンプリング回路	
2 3	ラッチ回路	
2 4	セレクタ	
3 2	信号線（映像信号の信号線）	20
3 3	タイミングジェネレータ	
3 4	アナログブロック	
A S W 1 ~ A S W n	アナログスイッチ	
A S W B 1 ~ A S W B n ; A S W W 1 ~ A S W W n	アナログスイッチ	
B D	2 値データ信号線駆動回路（充電手段）	
C L	液晶容量	
C p	画素容量	
C s	補助容量	
C T L , C T L a , C T L b , C T L c	制御信号発生回路	
G 1 ~ G m	走査信号線	30
G D	走査信号線駆動回路	
I N V 1 ~ I N V n	インバータ	
I N V B 1 ~ I N V B n ; I N V W 1 ~ I N V W n	インバータ	
O R 1 ~ O R n	ORゲート	
P I X	画素	
S 1 ~ S n	データ信号線	
S D	データ信号線駆動回路	
S W	アクティブ素子	
S W V 1 , S W V 2 ; S W P 1 , S W P 2	アナログスイッチ	
V S W 1 ~ V S W n	アナログスイッチ	40

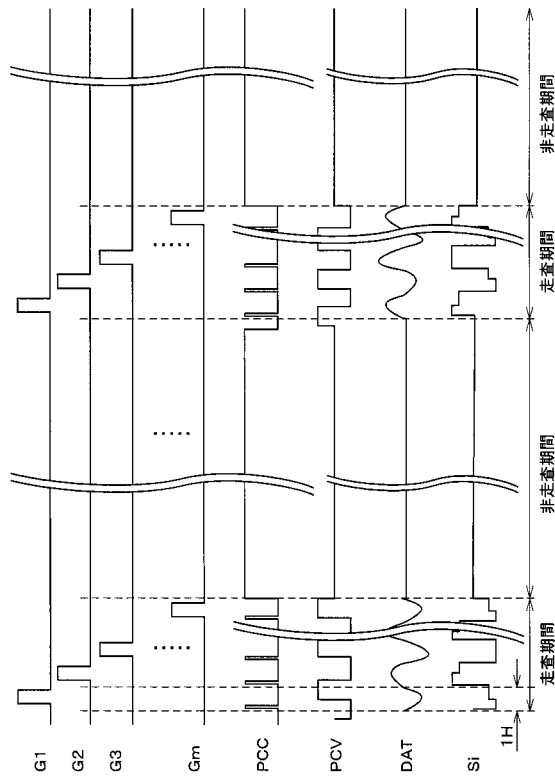
【図1】



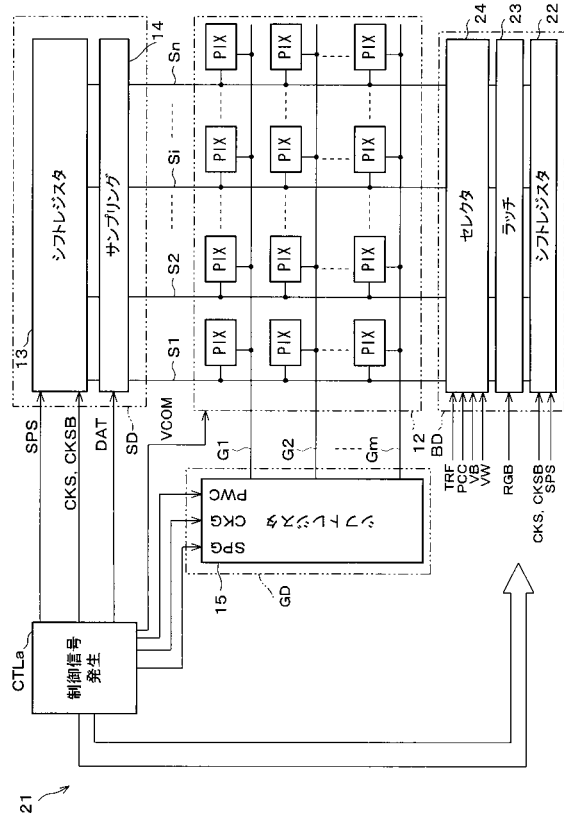
【図2】



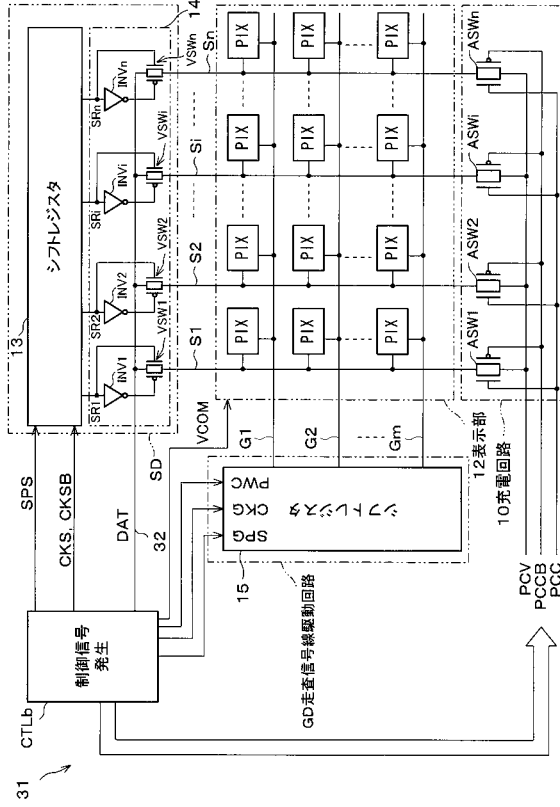
【図3】



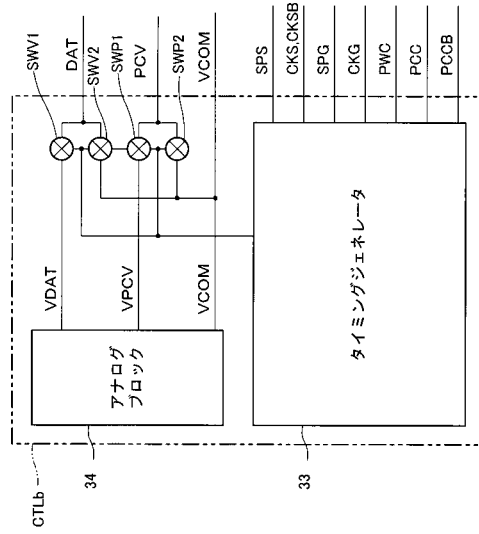
【図4】



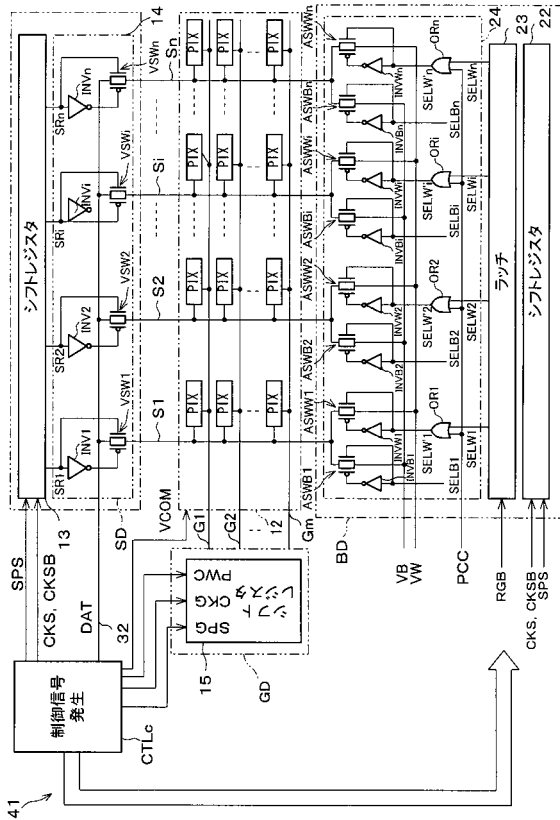
【図 5】



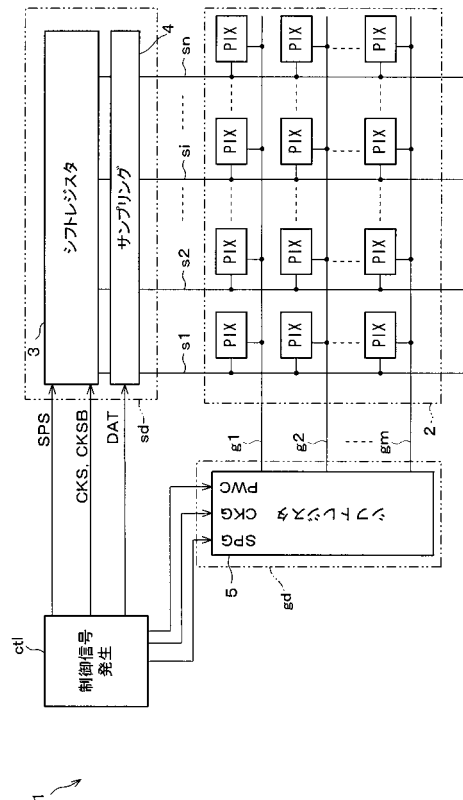
【図 6】



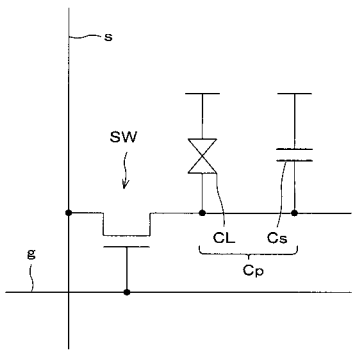
【図 7】



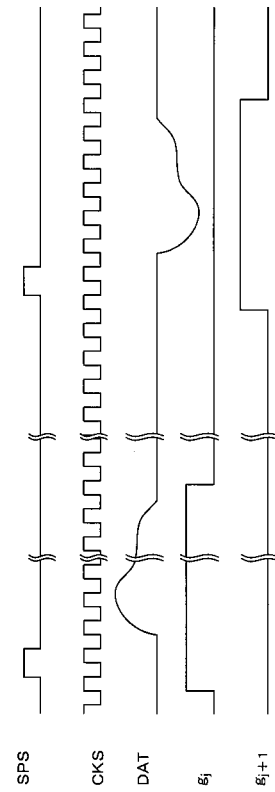
【図 8】



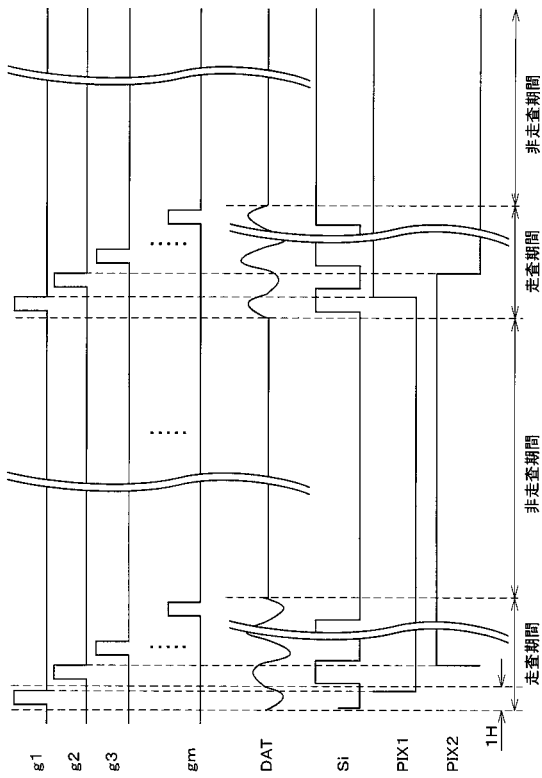
【図 9】



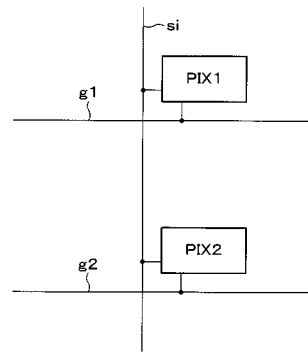
【図 10】



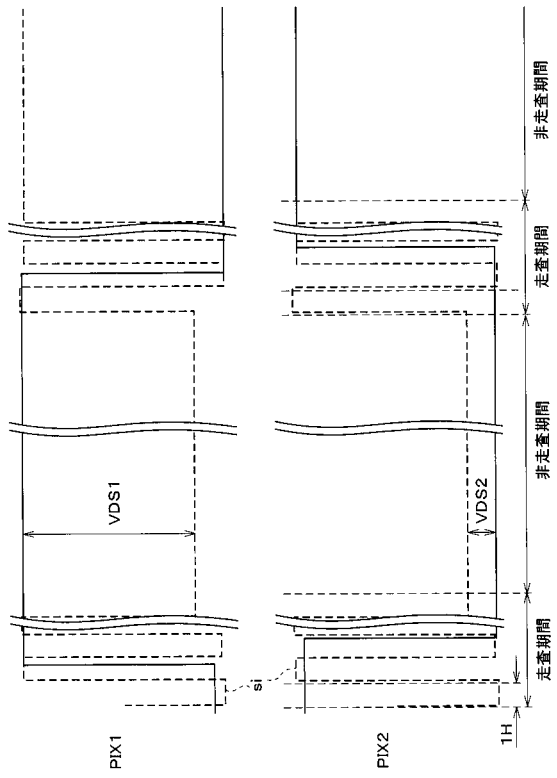
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 2 3 R

- (72)発明者 鷺尾 一
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 海瀬 泰佳
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 前田 和宏
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内
- (72)発明者 久保田 靖
大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

審査官 一宮 誠

- (56)参考文献 特開平06-337657(JP,A)
特開平02-204718(JP,A)
特開2000-162577(JP,A)
特開2000-039870(JP,A)
特開2002-169138(JP,A)
特開平11-337910(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G09G 3/00 - 3/38
G02F 1/133

专利名称(译)	图像显示装置和显示驱动方法		
公开(公告)号	JP4271414B2	公开(公告)日	2009-06-03
申请号	JP2002202978	申请日	2002-07-11
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	鷺尾一 海瀬泰佳 前田和宏 久保田靖		
发明人	鷺尾一 海瀬泰佳 前田和宏 久保田靖		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3648 G09G3/3688 G09G2310/0248 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.621.B G09G3/20.623.C G09G3/20.623.R		
F-TERM分类号	2H093/NA32 2H093/NB07 2H093/NC09 2H093/NC16 2H093/NC22 2H093/NC23 2H093/NC34 2H093/ND39 2H193/ZA04 2H193/ZC02 5C006/AA01 5C006/AC21 5C006/AC27 5C006/AF44 5C006/AF51 5C006/AF53 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC13 5C006/BF03 5C006/BF11 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11		
代理人(译)	木岛隆一 金子一郎		
审查员(译)	一宫诚		
优先权	2001292262 2001-09-25 JP		
其他公开文献	JP2003173175A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了在降低功耗的情况下提高显示质量，通过将非扫描周期设置为比待机屏幕等中的扫描周期足够长并且降低帧频率，在液体中有源矩阵系统的晶体显示器件11。ŽSOLUTION：由于数据信号线驱动电路SD在非扫描周期输出的高阻抗而处于浮动状态的数据信号线S的电位被充电到相应数据信号的近似中间电位。因此，相对于数据信号线S的电位，在每个像素电容的电位中不会产生极大的色散，从而流过每个像素电容的有源元件的漏电流的分散。像素可以被抑制。因此，可以减小像素PIX的电位变化，并且可以提高非扫描时段的显示质量。Ž

