

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3707055号
(P3707055)

(45) 発行日 平成17年10月19日(2005.10.19)

(24) 登録日 平成17年8月12日(2005.8.12)

(51) Int.Cl.⁷

F I

G09G 3/36
G02F 1/133
G09G 3/20
H03F 3/68G09G 3/36
G02F 1/133 550
G02F 1/133 575
G09G 3/20 612L
G09G 3/20 621F

請求項の数 3 (全 22 頁) 最終頁に続く

(21) 出願番号 特願2002-349431 (P2002-349431)
(22) 出願日 平成14年12月2日(2002.12.2)
(65) 公開番号 特開2004-184570 (P2004-184570A)
(43) 公開日 平成16年7月2日(2004.7.2)
審査請求日 平成15年5月30日(2003.5.30)(73) 特許権者 000000295
沖電気工業株式会社
東京都港区虎ノ門1丁目7番12号
(74) 代理人 100082050
弁理士 佐藤 幸男
(72) 発明者 本田 隆
東京都港区虎ノ門1丁目7番12号 沖電
気工業株式会社内
審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 液晶ディスプレイ用駆動回路

(57) 【特許請求の範囲】

【請求項1】

所定の基準電圧から正の方向に向かって増減する正極性の入力電圧を受け入れて、接続される正極信号線に前記正極性の入力電圧に等しい値の電圧を出力する正極性帰還増幅器を有する正極性動作回路と、

前記所定の基準電圧から負の方向に向かって増減する負極性の入力電圧を受け入れて、接続される負極信号線に前記負極性の入力電圧に等しい電圧を出力する負極性帰還増幅器を有する負極性動作回路と、を含む液晶ディスプレイ用駆動回路であって、

ポジティブな制御信号に基づいて、前記正極性帰還増幅器の出力ノードと帰還ノードとの間の正帰還遮断制御を行う正極性制御スイッチを有し、前記正帰還遮断制御の期間、前記正極信号線の容量性負荷の正極性電圧を前記正極性帰還増幅器の帰還ノードへ帰還し、該容量性負荷の正極性電圧と前記正極性入力電圧とを比較し、前記正極性入力電圧の増減を検出する正極性入力電圧増減検出部と、

前記正極性入力電圧増減検出部で前記正極性入力電圧の減少を検出し、該検出を示す出力を前記正極性帰還増幅器の出力ノードから受けると、前記正極信号線の容量性負荷の放電を加速させる放電加速部と、

ポジティブな制御信号に基づいて、前記負極性帰還増幅器の出力ノードと帰還ノードとの間の負帰還遮断制御を行う負極性制御スイッチを有し、前記負帰還遮断制御の期間、前記負極信号線の容量性負荷の負極性電圧を前記負極性帰還増幅器の帰還ノードへ帰還し、該容量性負荷の負極性電圧と前記負極性入力電圧とを比較し、前記負極性入力電圧の増減

10

20

を検出する負極性入力電圧増減検出部と、

前記負極性入力電圧増減検出部で前記負極性入力電圧の減少を検出し、該検出を示す出力を前記負極性帰還増幅器の出力ノードから受けると、前記負極信号線の容量性負荷の充電を加速させる充電加速部と、を備えることを特徴とする液晶ディスプレイ用駆動回路。

【請求項 2】

請求項 1 に記載の液晶ディスプレイ用駆動回路において、

前記充電加速部は、P 型トランジスタからなり、該 P 型トランジスタのゲートは前記正極性帰還増幅器の出力ノードの正極性出力電圧を、該 P 型トランジスタのドレインは前記正極信号線の容量性負荷の正極性電圧を受け入れて、該 P 型トランジスタのソースは前記所定の基準電圧に維持され、前記正極性入力電圧増減検出部が、前記正極性入力電圧の減少を検出するとオンして前記正極信号線の容量性負荷を放電させ、

10

前記充電加速部は、N 型トランジスタからなり、該 N 型トランジスタのゲートは前記負極性帰還増幅器の出力ノードの負極性出力電圧を、該 N 型トランジスタのドレインは前記負極信号線の容量性負荷の負極性電圧を受け入れて、該 N 型トランジスタのソースは前記所定の基準電圧に維持され、前記負極性入力電圧増減検出部が、前記負極性入力電圧の減少を検出するとオンして前記負極信号線の容量性負荷に充電させることを特徴とする液晶ディスプレイ用駆動回路。

【請求項 3】

請求項 2 に記載の液晶ディスプレイ用駆動回路において、

前記容量性負荷への充放電を補償すべく前記 P 型トランジスタのソースと前記 N 型トランジスタのソースは相互に接続されることを特徴とする液晶ディスプレイ用駆動回路。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶ディスプレイ用の駆動回路に関する。

【0002】

【従来の技術】

図 5 は、従来の液晶駆動回路の回路図である。

図の上から順番に (a) 正極性動作回路、(b) 負極性動作回路、(c) 各動作回路の動作のタイムチャートを表している。

30

図より、従来の液晶ディスプレイ用の駆動回路は、正極性帰還増幅器 AMP (P) と、負極性帰還増幅器 AMP (N) とを備える。正極性帰還増幅器 AMP (P) の (+) 端子に正極性入力階調電圧 DAC (P) が入力され、その正極性出力階調電圧 OUT (P) は、制御スイッチ SW 3 を介して信号線の寄生容量 C 1 へ供給される。

【0003】

更に、負極性帰還増幅器 AMP (N) の (+) 端子に負極性入力階調電圧 DAC (N) が入力され、その負極性出力階調電圧 OUT (N) は、制御スイッチ SW 3 を介して信号線の寄生容量 C 2 へ供給される。この正極性帰還増幅器 AMP (P) と、負極性帰還増幅器 AMP (N) は一対になって 2 本の信号線に接続される。通常この 2 本の信号線は液晶ディスプレイ装置上に隣接して並ぶ 2 個の液晶ドットに接続される場合が多い。更に、正極性帰還増幅器 AMP (P) 及び負極性帰還増幅器 AMP (N) の接続は、信号線間で所定の時間間隔毎に相互に切換られる。これは、液晶ディスプレイ装置を長寿命化させるためである。

40

【0004】

正極性帰還増幅器 AMP (P) 及び負極性帰還増幅器 AMP (N) は、負荷 (ここでは信号線の寄生容量 C 1、C 2) の大小に関係なく入力電圧に等しい電圧を出力するボルテージフォロアである。ここで、電源電圧 VDD の 1/2 の電圧を中間電圧 VM と定める。

【0005】

この中間電圧 VM を基準電圧にして電源電圧 VDD の方向に向かって増減する入力電圧を正極性入力階調電圧 DAC (P) と定め、中間電圧 VM を基準電圧にしてグランド電圧 V

50

SSの方向に向かって増減する入力電圧を負極性入力階調電圧DAC(N)と定める。同様に、この中間電圧VMを基準電圧にして電源電圧VDDの方向に向かって増減する出力電圧を正極性出力階調電圧OUT(P)と定め、この中間電圧VMを基準電圧にしてグラウンド電圧VSSの方向に向かって増減する出力電圧を負極性出力階調電圧OUT(N)と定める。即ち、正極性階調電圧は、中間電圧VMを基準として電源電圧VDDへ向かってVU1、VU2、VU3、と増大する階調電圧であり、負極性階調電圧は、中間電圧VMを基準としてグラウンド電圧VSSへ向かってVD1、VD2、VD3、と増大する階調電圧である。

【0006】

通常、例えばネマチック液晶を用いる場合には、図示していない他の構成によって、中間電圧VMで液晶に印加される電界強度が0となり、光が透過し難い状態になる。一方、正極性出力階調電圧OUT(P)、又は、負極性出力階調電圧OUT(N)が大きくなるほど液晶に印加される電界強度が大きくなり光が透過しやすい状態になる。従って、上記のように2本の信号線の間で所定の経過時間毎に正極性帰還増幅器AMP(P)及び負極性帰還増幅器AMP(N)の接続切換を実行しても再現画像に影響を与えることはなくなる。

10

【0007】

一例として、中間電圧VMを中心にして線対称になっている正極性入力階調電圧DAC(P)と負極性入力階調電圧DAC(N)とが、それぞれ正極性帰還増幅器AMP(P)及び負極性帰還増幅器AMP(N)に入力された場合について説明する。通常、隣り合うドット間での輝度の差は等しい場合が多いので、かかる状態が多く出現する。この状態での各電圧の変化を表した図が(c)である。

20

【0008】

(c)では、一例として、時刻P1でVU1からVU3に増加し、時刻P2でVU3からVU2に減少し、時刻P5でVU2からVU3に増加する正極性入力階調電圧DAC(P)が正極性帰還増幅器AMP(P)に inputs され、時刻P1でVD1からVD3に増加し、時刻P2でVD3からVD2に減少し、時刻P5でVD2からVD3に増加する負極性入力階調電圧DAC(N)が負極性帰還増幅器AMP(N)に inputs された場合のタイムチャートを表している。

【0009】

このとき、正極性帰還増幅器AMP(P)では、正極性入力階調電圧DAC(P)が時刻P1でVU1からVU3に増加する場合には、正極性出力階調電圧OUT(P)が、迅速にVU3に追従している。しかし、正極性入力階調電圧DAC(P)が、時刻P2でVU3からVU2に減少する場合には、本来、正極性出力階調電圧OUT(P)が時刻P3でVU2まで減少すべき筈であるが、追従できずに時刻P4で、やっとVU2に減少している。又、負極性帰還増幅器AMP(N)が、時刻P1でVD1からVD3に減少する場合には、負極性出力階調電圧OUT(N)が、迅速にVD3に追従しているが、時刻P2でVD3からVD2に減少する場合には、本来、時刻P3でVD2まで減少すべき筈であるが、追従できずに時刻P4で、やっとVD2に減少している。

30

【0010】

この現象は、容量性負荷が接続される正極性帰還増幅器AMP(P)、又は負極性帰還増幅器AMP(N)として用いられているボルテージフォロアに共通する現象である。即ち、正極性帰還増幅器AMP(P)では、正極性出力階調電圧OUT(P)を増加させる動作は迅速であるが、正極性出力階調電圧OUT(P)を減少させる動作は、緩慢である。この事実は一般に良く知られている。又、負極性帰還増幅器AMP(N)でも、負極性出力階調電圧OUT(N)を増加させる動作は迅速であるが、負極性出力階調電圧OUT(N)を減少させる動作は、緩慢である。この事実も一般に良く知られている。この状態のままでは液晶表示装置の画面上に画像を正確に再現することができない。

40

【0011】

そこで、上記のように2本の信号線の間で所定の時間間隔毎に正極性帰還増幅器AMP(P)

50

P) 及び負極性帰還増幅器AMP(N)の接続切換を実行する際に制御スイッチSW3を短絡して寄生容量C1と、寄生容量C2に充電されている電荷を一旦中間電圧VMに戻した後、動作を開始させることとしている。この制御スイッチSW3の周辺構成については後に具体例の中で詳細に説明する。

あるいは又、かかる問題の発生を未然に防止するための構成も公開されている(例えば、特許文献1、特許文献2参照)。

【0012】

【特許文献1】

特開平11-95729号公報(第5頁、図1)

【特許文献2】

特開2002-229525号公報(要約)

【0013】

【発明が解決しようとする課題】

上記のように、所定の時間間隔で正極性帰還増幅器AMP(P)及び負極性帰還増幅器AMP(N)の接続切換を実行する毎に制御スイッチSW3を短絡して寄生容量C1と、寄生容量C2に充電されている電荷を一旦中間電圧VMに戻した後、動作を開始させる方法には、以下に記すような解決すべき課題が残されている。即ち、上記接続切換が上記所定の時間間隔毎に実行される場合には効果的に作用するが、上記所定の時間間隔の2倍の間隔毎、3倍の間隔毎、・・・と切換周期が長くなると、同一周期内で信号レベルが減少する場合も発生してくる。このような場合には信号レベルが減少しても接続切換が実行されないの、依然として上記不都合が発生するので効果が小さくなる。接続切換が実行されない限り寄生容量C1と、寄生容量C2の電圧は中間電圧VMに戻らないからである。

【0014】

又、所定の時間間隔毎に実行される場合であっても、隣接して並ぶドット間で輝度が異なる場合には、寄生容量C1と、寄生容量C2に蓄えられている電荷量が等しくないの、中間電圧VMに戻りにくくなる。更には、上記特許文献1、特許文献2の場合では、回路規模が大きくなってチップ面積の増大及びコストアップに繋がるという解決すべき課題が残されている。本発明の目的は、かかる課題を解決し、コストアップに繋がらず、且つ、効果の大きい液晶ディスプレイ用駆動回路の実現にある。

【0015】

【課題を解決するための手段】

本発明は以上の点を解決するため次の構成を採用する。

構成1

所定の基準電圧から正の方向に向かって増減する正極性の入力電圧を受け入れて、接続される正極信号線に前記正極性の入力電圧に等しい値の電圧を出力する正極性帰還増幅器を有する正極性動作回路と、上記所定の基準電圧から負の方向に向かって増減する負極性の入力電圧を受け入れて、接続される負極信号線に上記負極性の入力電圧に等しい電圧を出力する負極性帰還増幅器を有する負極性動作回路とを含む液晶ディスプレイ用駆動回路であって、ポジティブな制御信号に基づいて、正極性帰還増幅器の出力ノードと帰還ノードとの間の正帰還遮断制御を行う正極性制御スイッチを有し、正帰還遮断制御の期間、正極信号線の容量性負荷の正極性電圧を正極性帰還増幅器の帰還ノードへ帰還し、該容量性負荷の正極性電圧と前記正極性入力電圧とを比較し、正極性入力電圧の増減を検出する正極性入力電圧増減検出部と、正極性入力電圧増減検出部で正極性入力電圧の減少を検出し、該検出を示す出力を正極性帰還増幅器の出力ノードから受けると、正極信号線の容量性負荷の放電を加速させる放電加速部と、ポジティブな制御信号に基づいて、負極性帰還増幅器の出力ノードと帰還ノードとの間の負帰還遮断制御を行う負極性制御スイッチを有し、負帰還遮断制御の期間、負極信号線の容量性負荷の負極性電圧を負極性帰還増幅器の帰還ノードへ帰還し、該容量性負荷の負極性電圧と前記負極性入力電圧とを比較し、負極性入力電圧の増減を検出する負極性入力電圧増減検出部と、負極性入力電圧増減検出部で負極性入力電圧の減少を検出し、該検出を示す出力を負極性帰還増幅器の出力ノードから受

10

20

30

40

50

けると、負極信号線の容量性負荷の充電を加速させる充電加速部と、を備えることを特徴とする。

【 0 0 1 7 】

構成 2

構成 1 に記載の液晶ディスプレイ用駆動回路において、放電加速部は、P 型トランジスタからなり、該 P 型トランジスタのゲートは正極性帰還増幅器の出力ノードの正極性出力電圧を、該 P 型トランジスタのドレインは正極信号線の容量性負荷の正極性電圧を受け入れて、該 P 型トランジスタのソースは所定の基準電圧に維持され、正極性入力電圧増減検出部が、正極性入力電圧の減少を検出するとオンして正極信号線の容量性負荷を放電させ、充電加速部は、N 型トランジスタからなり、該 N 型トランジスタのゲートは負極性帰還増幅器の出力ノードの負極性出力電圧を、該 N 型トランジスタのドレインは負極信号線の容量性負荷の負極性電圧を受け入れて、該 N 型トランジスタのソースは所定の基準電圧に維持され、負極性入力電圧増減検出部が、負極性入力電圧の減少を検出するとオンして負極信号線の容量性負荷に充電させることを特徴とする液晶ディスプレイ用駆動回路。

10

【 0 0 1 8 】

構成 3

構成 2 に記載の液晶ディスプレイ用駆動回路において、容量性負荷への充放電を補償すべく P 型トランジスタのソースと N 型トランジスタのソースは相互に接続されることを特徴とする。

【 0 0 1 9 】

20

【 発明の実施の形態 】

正極性帰還増幅器 AMP (P) が、正極性出力階調電圧 OUT (P) を減少させる動作の緩慢さを解決するために、本発明では、正極性動作回路に、容量性負荷の放電を加速させる放電加速部を備える。又、負極性帰還増幅器 AMP (N) が、負極性出力階調電圧 OUT (N) を減少させる動作の緩慢さを解決するために、容量性負荷の充電を加速させる充電加速部を負極性動作回路に備える。更に、正極性出力階調電圧 OUT (P) の減少を検出するための、正極性入力電圧増減検出部を正極性動作回路に、及び、負極性出力階調電圧 OUT (N) の減少を検出するための、負極性入力電圧増減検出部を負極性動作回路に備える。

【 0 0 2 0 】

30

このようにして、切換周期に関係なく、且つ、隣接するドットの輝度レベルに関係なく良好な特性を得ることができる。かかる目的を達成するための具体例について以下に説明する。

以下、本発明の実施の形態について説明する。

本発明による液晶ディスプレイ用駆動回路は、二つの大きな基本構成部分から構成されているので、最初にこれら基本構成部分それぞれの内容について説明し、その後全体としての構成及び動作について説明する。

【 0 0 2 1 】

図 1 は、本発明の基本構成部分のブロック図である。

(a) は、正極性動作回路の回路図を (b) は、負極性動作回路の回路図を表している。図より、本発明による液晶ディスプレイ用駆動回路は、正極性動作回路 1 と負極性動作回路 2 とを備える。

40

【 0 0 2 2 】

正極性動作回路 1 は、所定の基準電圧に対して正の方向に向かって増減する正極性の入力電圧を受け入れて、接続される容量性負荷の大小に関わらず正極性入力電圧に等しい値の電圧を出力する部分である。ここで所定の電圧は、通常電源電圧 VDD の 1 / 2 の電圧に設定される。この電圧を以後中間電圧 VM と記す。又正極性入力電圧は、通常、画像の輝度に応じた正極性入力階調電圧 DAC (P) で表される。

【 0 0 2 3 】

即ち、正極性動作回路 1 は、正極性帰還増幅器 AMP (P) を有する。この正極性帰還増

50

幅器AMP(P)は、上記正極性入力階調電圧DAC(P)を受け入れて、接続されている容量性負荷の寄生容量C1の大小に関わらず正極性入力階調電圧DAC(P)に等しい出力電圧を出力するボルテージフォロア型の帰還増幅器である。この出力電圧を以後正極性出力階調電圧OUT(P)と記す。

【0024】

この正極性帰還増幅器AMP(P)は、入力側の(+)ノードに正極性入力階調電圧DAC(P)を入力し、その出力ノードから正極性出力階調電圧OUT(P)を入力側の(-)ノードに帰還させている。又、この正極性帰還増幅器AMP(P)の出力ノードは正極性制御スイッチSW(P)を経て、液晶ディスプレイ用信号線の寄生容量C1に繋がるパッドPAD(P)に接続される。

10

【0025】

正極性制御スイッチSW(P)は、正極性帰還増幅器AMP(P)の出力ノードと正極性出力階調電圧OUT(P)を入力側の(-)ノードに帰還させる帰還ノードとの間に配置される。この正極性制御スイッチSW(P)と、インバータINV1と、正極性帰還増幅器AMP(P)とで、正極性入力電圧増減検出部11を構成している。

この正極性入力電圧増減検出部11は、制御信号TPを受け入れると、制御信号TPがハイレベルの間正極性制御スイッチSW(P)をオフし、容量性負荷(ここでは寄生容量C1)の端子電圧(正極性電圧)を正極性帰還増幅器AMP(P)の入力側(-)ノードへ帰還し、該端子電圧と、そのとき入力される正極性入力階調電圧DAC(P)とを比較して、該正極性入力階調電圧DAC(P)の増減を検出する部分である。

20

【0026】

即ち、正極性制御スイッチSW(P)がオフされている場合には正極性入力階調電圧DAC(P)が、寄生容量C1の端子電圧よりも大きいと、正極性出力階調電圧OUT(P)が電源電圧VDDまで急激に増加する。又、正極性入力階調電圧DAC(P)が、寄生容量C1の端子電圧よりも小さいと正極性出力階調電圧OUT(P)が中間電圧VMまで急激に減少する。この電圧変動から正極性入力階調電圧DAC(P)の絶対値の増減を容易に検出することができる。

【0027】

又、上記、正極性出力階調電圧OUT(P)を入力側の(-)ノードに帰還させる帰還ノードには、正極性入力階調電圧DAC(P)が減少すると容量性負荷(寄生容量C1)の放電を加速させる放電加速部13(トランジスタP)が接続されている。

30

この放電加速部13はP型のトランジスタからなり、正極性出力階調電圧OUT(P)が増加するとオフさせ、正極性出力階調電圧OUT(P)が減少するとオンさせるべく、正極性制御スイッチSW(P)を跨ぐようにして、トランジスタPのゲートは正極性出力階調電圧OUT(P)を、トランジスタPのドレインは寄生容量C1の端子電圧を受け入れ、トランジスタPのソースは上記中間電圧VMに維持される。

【0028】

負極性動作回路2は、所定の基準電圧に対して負の方向に向かって増減する負極性の入力電圧を受け入れて、接続される容量性負荷の大小に関わらず負極性入力電圧に等しい値の電圧を出力する部分である。ここで所定の電圧は、通常電源電圧VDDの1/2の電圧に設定される。この電圧を以後中間電圧VMと記す。又負極性入力電圧は、通常、画像の輝度に応じた負極性入力階調電圧DAC(N)で表される。

40

【0029】

即ち、負極性動作回路2は負極性帰還増幅器AMP(N)を有する。この負極性帰還増幅器AMP(N)は、上記負極性入力階調電圧DAC(N)を受け入れて、接続されている容量性負荷の寄生容量C2の大小に関わらず負極性入力階調電圧DAC(N)に等しい出力電圧を出力するボルテージフォロア型の帰還増幅器である。この出力電圧を以後負極性出力階調電圧OUT(N)と記す。

【0030】

この負極性帰還増幅器AMP(N)は、入力側の(+)ノードに負極性入力階調電圧DA

50

C(N)を入力し、その出力ノードから負極性出力階調電圧OUT(N)を入力側の(-)ノードに帰還させている。又、この負極性帰還増幅器AMP(N)の出力ノードは負極性制御スイッチSW(N)を経て、液晶ディスプレイ用信号線の寄生容量C2に繋がるパッドPAD(N)に接続される。

【0031】

負極性制御スイッチSW(N)は、負極性帰還増幅器AMP(N)の出力ノードと、負極性出力階調電圧OUT(N)を入力側の(-)ノードに帰還させる帰還ノードとの間に配置される。この負極性制御スイッチSW(N)と、インバータINV1と、負極性帰還増幅器AMP(N)とで、負極性入力電圧増減検出部12を構成している。

この負極性入力電圧増減検出部12は、制御信号TPを受け入れると、制御信号TPがハイレベルの間、負極性制御スイッチSW(N)をオフし、容量性負荷(ここでは寄生容量C2)の端子電圧(負極性電圧)を負極性帰還増幅器AMP(N)へ帰還し、該端子電圧と、そのとき入力される負極性入力階調電圧DAC(N)とを比較して、該負極性入力階調電圧DAC(N)の増減を検出する部分である。

【0032】

即ち、負極性制御スイッチSW(N)をオフされている場合には、負極性入力階調電圧DAC(N)が、寄生容量C2の端子電圧(負極性電圧)よりも大きいと、負極性出力階調電圧OUT(N)がグランド電圧VSSまで急激に増加する。又、負極性入力階調電圧DAC(N)が、寄生容量C2の端子電圧よりも小さいと負極性出力階調電圧OUT(N)が中間電圧VMまで急激に減少する。この電圧変動から負極性入力階調電圧DAC(N)の絶対値の増減を容易に検出することができる。

【0033】

又、上記、負極性出力階調電圧OUT(N)を入力側の(-)ノードに帰還させる帰還ノードには、負極性入力階調電圧DAC(N)が減少すると容量性負荷(寄生容量C2)の充電を加速させる充電加速部14(トランジスタN)が接続されている。

この充電加速部14はN型のトランジスタからなり、負極性出力階調電圧OUT(N)が増加するとオフさせ、負極性出力階調電圧OUT(N)が減少するとオンさせるべく、負極性制御スイッチSW(N)を跨ぐようにして、トランジスタNのゲートは負極性出力階調電圧OUT(N)を、トランジスタNのドレインは寄生容量C2の端子電圧を受け入れ、トランジスタNのソースは上記中間電圧VMに維持される。

【0034】

次に、基本構成部分の動作について説明する。

図2は、基本構成部分の動作のタイムチャートである。

図の上から順番に、(a)は、制御信号TPを、(b)は、正極性入力階調電圧DAC(P)、及び、負極性入力階調電圧DAC(N)を、(c)は、正極性出力階調電圧OUT(P)、及び、負極性出力階調電圧OUT(N)を、(d)は、パッドPAD(P)での正極性階調電圧、及び、パッドPAD(N)での負極性階調電圧を、(e)は、全てに共通の時刻を表している。ここで、VDDは、電源電圧を、VSSは、グランド電圧を、VMは、上記中間電圧を各々表し、VU1~VU3は、正極性階調電圧レベルを、VD1~VD3は、負極性階調電圧レベルを表している。

【0035】

各時刻に従って、図1を参照しながら説明する。

・時刻T1

制御信号TPがハイレベルに変化し、それまでオンしていた正極性制御スイッチSW(P)はオフし、正極性帰還増幅器AMP(P)の入力側(-)ノードへの帰還電圧は、正極性出力階調電圧OUT(P)からパッドPAD(P)の正極性階調電圧(寄生容量C1の電圧)に接続切換される。

【0036】

このとき、それまでVU1に維持されていた正極性入力階調電圧DAC(P)が増加を始めると、正極性帰還増幅器AMP(P)は、この正極性入力階調電圧DAC(P)とパッ

10

20

30

40

50

ドPAD(P)の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(P)の正極性階調電圧は、VU1に維持されたままなので正極性出力階調電圧OUT(P)は急激に増加して電源電圧VDDに達してしまう。このときトランジスタPはオフされたままなのでパッドPAD(P)の正極性階調電圧は、それまでのVU1に維持され続ける。

【0037】

同様にして、制御信号TPがハイレベルに変化すると、それまでオンしていた負極性制御スイッチSW(N)もオフし、負極性帰還増幅器AMP(N)の入力側(-)ノードへの帰還電圧は、負極性出力階調電圧OUT(N)からパッドPAD(N)の負極性階調電圧に接続切換される。

10

【0038】

このとき、それまでVD1に維持されていた負極性入力階調電圧DAC(N)が増加を始めると、負極性帰還増幅器AMP(N)は、この負極性入力階調電圧DAC(N)とパッドPAD(N)の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(N)の負極性階調電圧は、VD1に維持されたままなので負極性出力階調電圧OUT(N)は急激に増加しグランド電圧VSSに達してしまう。このときトランジスタNはオフされたままなのでパッドPAD(N)の電圧は、それまでのVD1に維持され続ける。

【0039】

・時刻T2

20

正極性入力階調電圧DAC(P)が、VU3に達すると、これに追従して正極性出力階調電圧OUT(P)も電源電圧VDDに達する。

同様にして、負極性入力階調電圧DAC(N)が、VD3に達すると、これに追従して負極性出力階調電圧OUT(N)もグランド電圧VSSに達する。このときパッドPAD(P)の正極性階調電圧は、VU1に維持され続け、パッドPAD(N)の負極性階調電圧も、VD1に維持され続ける。

【0040】

・時刻T3

制御信号TPがローレベルに変化し、それまでオフしていた正極性制御スイッチSW(P)はオンし、正極性帰還増幅器AMP(P)の入力側(-)ノードへの帰還電圧は、パッドPAD(P)の正極性階調電圧から正極性出力階調電圧OUT(P)に接続切換される。正極性帰還増幅器AMP(P)は、接続されている容量性負荷の寄生容量C1の大小に関わらず正極性入力階調電圧DAC(P)に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

30

【0041】

同様にして、制御信号TPがローレベルに変化すると、それまでオフしていた負極性制御スイッチSW(N)はオンし、負極性帰還増幅器AMP(N)の入力側(-)ノードへの帰還電圧は、パッドPAD(N)の負極性階調電圧から負極性出力階調電圧OUT(N)に接続切換される。負極性帰還増幅器AMP(N)は、接続されている容量性負荷の寄生容量C2の大小に関わらず負極性入力階調電圧DAC(N)に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

40

【0042】

・時刻T4

正極性帰還増幅器AMP(P)の帰還制御によって正極性出力階調電圧OUT(P)は、正極性入力階調電圧DAC(P)の変化後の値VU3に等しくなる。同様に負極性帰還増幅器AMP(N)の帰還制御によって負極性出力階調電圧OUT(N)は、負極性入力階調電圧DAC(N)の変化後の値VD3に等しくなる。

【0043】

・時刻T5

パッドPAD(P)の正極性階調電圧は、正極性出力階調電圧OUT(P)よりも少し遅

50

れて正極性入力階調電圧DAC(P)の変化後の値VU3に等しくなる。ここで、時刻T3～時刻T5に至る間でのパッドPAD(P)の正極性階調電圧と正極性出力階調電圧OUT(P)間での電位差は、正極性制御スイッチSW(P)の導通抵抗やパッドPAD(P)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【0044】

同様にして、パッドPAD(N)の負極性階調電圧は、負極性出力階調電圧OUT(N)よりも少し遅れて負極性入力階調電圧DAC(N)の変化後の値VD3に等しくなる。ここで、時刻T3～時刻T5に至る間でのパッドPAD(N)の負極性階調電圧と負極性出力階調電圧OUT(N)間での電位差は、負極性制御スイッチSW(N)の導通抵抗やパッドPAD(N)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えら

10

【0045】

・時刻T6

制御信号TPがハイレベルに変化し、それまでオンしていた正極性制御スイッチSW(P)はオフし、正極性帰還増幅器AMP(P)の入力側(-)ノードへの帰還電圧は、正極性出力階調電圧OUT(P)からパッドPAD(P)の正極性階調電圧に接続切換される。

【0046】

このとき、それまでVU3に維持されていた正極性入力階調電圧DAC(P)が減少を始めると、正極性帰還増幅器AMP(P)は、この正極性入力階調電圧DAC(P)とパッドPAD(P)の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(P)の正極性階調電圧よりも正極性入力階調電圧DAC(P)が小さくなるので正極性出力階調電圧OUT(P)は急激に減少を開始する。同時にトランジスタPはオンされるのでパッドPAD(P)の正極性階調電圧も減少を開始する。

20

【0047】

同様にして、制御信号TPがハイレベルに変化すると、それまでオンしていた負極性制御スイッチSW(N)もオフし、負極性帰還増幅器AMP(N)の入力側(-)ノードへの帰還電圧は、負極性出力階調電圧OUT(N)からパッドPAD(N)の負極性階調電圧に接続切換される。

【0048】

このとき、それまでVD3に維持されていた負極性入力階調電圧DAC(N)が減少を始めると、負極性帰還増幅器AMP(N)は、この負極性入力階調電圧DAC(N)とパッドPAD(N)の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(N)の負極性階調電圧よりも負極性入力階調電圧DAC(N)が小さくなるので負極性出力階調電圧OUT(N)は急激に減少を開始する。同時にトランジスタNはオンされるのでパッドPAD(N)の負極性階調電圧も減少を開始する。

30

【0049】

・時刻T7

正極性入力階調電圧DAC(P)が、VU2に達すると、これに追従して正極性出力階調電圧OUT(P)も中間電圧VMに達する。このときパッドPAD(P)での正極性階調電圧も、トランジスタPがオンしているので減少を続けている。

40

同様にして、負極性入力階調電圧DAC(N)が、VD2に達すると、これに追従して負極性出力階調電圧OUT(N)も中間電圧VMに達する。このときパッドPAD(N)での負極性階調電圧も、トランジスタNがオンしているので減少を続けている。

【0050】

・時刻T8

パッドPAD(P)での正極性階調電圧がこの時刻でVU2となり正極性入力階調電圧DAC(P)とパッドPAD(P)の正極性階調電圧との差が0になり、正極性出力階調電圧OUT(P)は正極性入力階調電圧DAC(P)と等しくなる。従ってトランジスタPはオフされる。その結果パッドPAD(P)での電圧の減少も停止する。

50

【 0 0 5 1 】

同様にして、パッド P A D (N) での負極性階調電圧がこの時刻で V D 2 となり負極性入力階調電圧 D A C (N) とパッド P A D (N) の負極性階調電圧との差が 0 になり、負極性出力階調電圧 O U T (N) は負極性入力階調電圧 D A C (N) と等しくなる。従ってトランジスタ N はオフされる。その結果パッド P A D (N) での電圧の減少も停止する。

【 0 0 5 2 】

・時刻 T 9

制御信号 T P がローレベルに変化し、それまでオフしていた正極性制御スイッチ S W (P) はオンし、正極性帰還増幅器 A M P (P) の入力側 (-) ノードへの帰還電圧は、パッド P A D (P) の正極性階調電圧から正極性出力階調電圧 O U T (P) に接続切換される。正極性帰還増幅器 A M P (P) は、接続されている容量性負荷の寄生容量 C 1 の大小に関わらず正極性入力階調電圧 D A C (P) に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

10

【 0 0 5 3 】

同様にして、制御信号 T P がローレベルに変化すると、それまでオフしていた負極性制御スイッチ S W (N) はオンし、負極性帰還増幅器 A M P (N) の入力側 (-) ノードへの帰還電圧は、パッド P A D (N) の負極性階調電圧から負極性出力階調電圧 O U T (N) に接続切換される。負極性帰還増幅器 A M P (N) は、接続されている容量性負荷の寄生容量 C 2 の大小に関わらず負極性入力階調電圧 D A C (N) に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

20

以下同様の動作を繰り返すことになる。

【 0 0 5 4 】

以上の動作説明の中で留意すべき点は以下の通りである。

・留意点 1

正極性動作回路 1 では、正極性入力階調電圧 D A C (P) が減る方向に変化する場合には、制御信号 T P がハイレベルのときにトランジスタ P (放電加速部 1 3) が信号線等の寄生容量 C 1 に蓄えられているプラス電荷を一旦放出 (放電) させている。

同様に、負極性動作回路 2 では、負極性入力階調電圧 D A C (N) が減る方向に変化する場合には、制御信号 T P がハイレベルのときにトランジスタ N (充電加速部 1 4) が信号線等の寄生容量 C 1 に蓄えられているマイナス電荷を一旦放出 (充電) させている。

30

【 0 0 5 5 】

・留意点 2

正極性動作回路 1 では、正極性制御スイッチ S W (P) を備え、制御信号 T P がハイレベルの間、正極性帰還増幅器 A M P (P) の帰還電圧を正極性出力階調電圧 O U T (P) からパッド P A D (P) の正極性階調電圧に変更し、パッド P A D (P) の正極性階調電圧と正極性入力階調電圧 D A C (P) とを比較し、正極性入力階調電圧 D A C (P) の絶対値が小さい場合には、正極性出力階調電圧 O U T (P) が急激に減少するのでトランジスタ P (放電加速部 1 3) がオンされる。

【 0 0 5 6 】

同様にして、負極性動作回路 2 では、負極性制御スイッチ S W (N) を備え、制御信号 T P がハイレベルの間、負極性帰還増幅器 A M P (N) の帰還電圧を負極性出力階調電圧 O U T (N) からパッド P A D (N) の負極性階調電圧に変更し、パッド P A D (N) の負極性階調電圧と負極性入力階調電圧 D A C (N) とを比較し、負極性入力階調電圧 D A C (N) が小さい場合には、負極性出力階調電圧 O U T (N) が急激に減少するのでトランジスタ N (充電加速部 1 4) がオンされる。

40

【 0 0 5 7 】

以上で、本発明による液晶ディスプレイ用駆動回路の基本構成部分の内容説明を終了し、次に、本発明による液晶ディスプレイ用駆動回路の全体構成とその動作について説明する。

図 3 は、本発明の構成のブロック図である。

50

図より、本発明による液晶ディスプレイ用駆動回路は、正極性動作回路 1、負極性動作回路 2、充放電相殺部 3、信号線切換部 4、中間電位生成部 5 とを備える。

【 0 0 5 8 】

正極性動作回路 1 は、既に説明したように中間電圧 V_M から正の方向に向かって増減する正極性入力階調電圧 $DAC(P)$ を受け入れて、接続される信号線の容量性負荷の大小に関わらず正極性入力階調電圧 $DAC(P)$ に等しい値の正極性出力階調電圧 $OUT(P)$ を出力する部分である。ここで中間電圧 V_M は、上記の通り通常、電源電圧 V_{DD} の $1/2$ の電圧に設定される。正極性入力階調電圧 $DAC(P)$ は、通常、画像の輝度に応じた階調電圧である。

【 0 0 5 9 】

10

負極性動作回路 2 は、既に説明したように中間電圧 V_M から負の方向に向かって増減する負極性入力階調電圧 $DAC(N)$ を受け入れて、接続される信号線の容量性負荷の大小に関わらず負極性入力階調電圧 $DAC(N)$ に等しい値の負極性出力階調電圧 $OUT(N)$ を出力する部分である。ここで中間電圧 V_M は、上記の通り通常、電源電圧 V_{DD} の $1/2$ の電圧に設定される。負極性入力階調電圧 $DAC(N)$ は、通常、画像の輝度に応じた階調電圧である。

【 0 0 6 0 】

充放電相殺部 3 は、接続される信号線の容量性負荷への充放電を補償すべく P 型トランジスタのソースと N 型トランジスタのソースを浮動状態に相互に接続する部分である。このように構成することによって正極性動作回路 1 のトランジスタ P を介する充放電と、負極性動作回路 2 のトランジスタ N を介する充放電とを相互に補償して、回路全体としての消費電流を低減させる部分である。

20

【 0 0 6 1 】

信号線切換部 4 は、2 本の信号線の間で所定の継続時間毎に正極性動作回路 1 及び負極性動作回路 2 の接続切換を実行する部分である。図中の反転信号 REV がローレベルのときインバータ $INV2$ の両端に接続されているトランジスタ $P33$ とトランジスタ $N32$ がオンし、正極性動作回路 1 の出力がパッド $PAD(N)$ に、負極性動作回路 2 の出力がパッド $PAD(P)$ に、それぞれ供給される。このときトランジスタ $P32$ とトランジスタ $N33$ はオフしている。

【 0 0 6 2 】

30

同様に、信号線切換部 4 は、図中の反転信号 REV がハイレベルのときインバータ $INV2$ の両端に接続されているトランジスタ $P32$ とトランジスタ $N33$ がオンし、正極性動作回路 1 の出力がパッド $PAD(P)$ に、負極性動作回路 2 の出力がパッド $PAD(N)$ に、それぞれ供給される。このときトランジスタ $P33$ とトランジスタ $N32$ はオフしている。

【 0 0 6 3 】

中間電位生成部 5 は、2 本の信号線の間で所定の継続時間毎に正極性動作回路 1 及び負極性動作回路 2 の接続切換を実行すると制御スイッチ $SW3$ を短絡し、信号線の寄生容量 $C1$ 及び寄生容量 $C2$ に充電されている電荷を一旦、中間電圧 V_M に戻す部分である。

図中のプリチャージ信号 SH をハイレベルに変化させるとスイッチ $SW3$ がオンされ、スイッチ $SW3 \rightarrow$ パッド $PAD(P) \rightarrow$ 寄生容量 $C1 \rightarrow$ 寄生容量 $C2 \rightarrow$ パッド $PAD(N) \rightarrow$ スwitch $SW3$ へのループが構成され寄生容量 $C1$ と寄生容量 $C2$ に蓄えられている電荷が一旦放出される。寄生容量 $C1$ と寄生容量 $C2$ の共通接続点は、中間電圧 V_M に保持されている。

40

【 0 0 6 4 】

次に、本発明による液晶ディスプレイ用駆動回路の動作について説明する。

図 4 は、本発明による液晶駆動回路の動作のタイムチャートである。

図の上から順番に、(a) は、制御信号 TP を、(b) は、反転信号 REV を (c) は、プリチャージ信号 SH を、(d) は、正極性入力階調電圧 $DAC(P)$ 、及び、負極性入力階調電圧 $DAC(N)$ を、(e) は、正極性出力階調電圧 $OUT(P)$ 、及び、負極性

50

出力階調電圧 $OUT(N)$ を、 (f) は、パッド $PAD(P)$ での正極性及び負極性階調電圧を、 (g) は、パッド $PAD(N)$ での負極性及び正極性階調電圧を、 (h) は、全てに共通の時刻を表している。ここで、 VDD は、電源電圧を、 VSS は、グランド電圧を、 VM は、上記中間電圧を各々表し、 $VU1 \sim VU3$ は、正極性階調電圧レベルを、 $VD1 \sim VD3$ は、負極性階調電圧レベルを表している。

【0065】

各時刻に従って、図3を参照しながら説明する。

・時刻 t_1

制御信号 TP がハイレベルに変化し、それまでオンしていた正極性制御スイッチ $SW(P)$ はオフし、正極性帰還増幅器 $AMP(P)$ の入力側 $(-)$ ノードへの帰還電圧は、正極性出力階調電圧 $OUT(P)$ からパッド $PAD(N)$ の正極性階調電圧に接続切換される。反転信号 REV はローレベルなので正極性動作回路1はパッド $PAD(N)$ に接続され、負極性動作回路2はパッド $PAD(P)$ に接続されているからである。

10

【0066】

このとき、それまで $VU2$ に維持されていた正極性入力階調電圧 $DAC(P)$ の絶対値が増加を始めると、正極性帰還増幅器 $AMP(P)$ は、この正極性入力階調電圧 $DAC(P)$ とパッド $PAD(N)$ の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(N)$ の電圧は、 $VU2$ に維持されたままなので正極性出力階調電圧 $OUT(P)$ の絶対値は急激に増加して電源電圧 VDD に達してしまう。このときトランジスタ P はオフされたままなのでパッド $PAD(N)$ の正極性階調電圧は、それまでの $VU2$ に維持され続ける。

20

【0067】

同様にして、制御信号 TP がハイレベルに変化すると、それまでオンしていた負極性制御スイッチ $SW(N)$ もオフし、負極性帰還増幅器 $AMP(N)$ の入力側 $(-)$ ノードへの帰還電圧は、負極性出力階調電圧 $OUT(N)$ からパッド $PAD(P)$ の負極性階調電圧に接続切換される。

【0068】

このとき、それまで $VD2$ に維持されていた負極性入力階調電圧 $DAC(N)$ が増加を始めると、負極性帰還増幅器 $AMP(N)$ は、この負極性入力階調電圧 $DAC(N)$ とパッド $PAD(P)$ の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(P)$ の負極性階調電圧は、 $VD2$ に維持されたままなので負極性出力階調電圧 $OUT(N)$ は急激に増加されグランド電圧 VSS に達してしまう。このとき充放電相殺部3のトランジスタ N はオフされたままなのでパッド $PAD(P)$ の負極性階調電圧は、それまでの $VD2$ に維持され続ける。

30

【0069】

・時刻 t_2

正極性入力階調電圧 $DAC(P)$ が、 $VU3$ に達すると、これに追従して正極性出力階調電圧 $OUT(P)$ も電源電圧 VDD に達する。

同様にして、負極性入力階調電圧 $DAC(N)$ が、 $VD3$ に達すると、これに追従して負極性出力階調電圧 $OUT(N)$ もグランド電圧 VSS に達する。このときパッド $PAD(N)$ の電圧は、 $VU2$ に維持され続け、パッド $PAD(P)$ の電圧も、 $VD2$ に維持され続ける。

40

【0070】

・時刻 t_3

制御信号 TP がローレベルに変化し、それまでオフしていた正極性制御スイッチ $SW(P)$ はオンし、正極性帰還増幅器 $AMP(P)$ の入力側 $(-)$ ノードへの帰還電圧はパッド $PAD(N)$ の正極性階調電圧から正極性出力階調電圧 $OUT(P)$ に接続切換される。正極性帰還増幅器 $AMP(P)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(P)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

50

【 0 0 7 1 】

同様にして、制御信号 TP がローレベルに変化すると、それまでオフしていた負極性制御スイッチ $SW(N)$ はオンし、負極性帰還増幅器 $AMP(N)$ の入力側 (-) ノードへの帰還電圧は、パッド $PAD(P)$ の負極性階調電圧から負極性出力階調電圧 $OUT(N)$ に接続切換される。負極性帰還増幅器 $AMP(N)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(N)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

【 0 0 7 2 】

・時刻 t_4

正極性帰還増幅器 $AMP(P)$ の帰還制御によって正極性出力階調電圧 $OUT(P)$ は、正極性入力階調電圧 $DAC(P)$ の変化後の値 V_{U3} に等しくなる。同様に負極性帰還増幅器 $AMP(N)$ の帰還制御によって負極性出力階調電圧 $OUT(N)$ は、負極性入力階調電圧 $DAC(N)$ の変化後の値 V_{D3} に等しくなる。

10

【 0 0 7 3 】

・時刻 t_5

パッド $PAD(N)$ の正極性階調電圧は、正極性出力階調電圧 $OUT(P)$ よりも少し遅れて正極性入力階調電圧 $DAC(P)$ の変化後の値 V_{U3} に等しくなる。ここで、時刻 $t_3 \sim$ 時刻 t_5 に至る間でのパッド $PAD(N)$ の正極性階調電圧と正極性出力階調電圧 $OUT(P)$ 間での電位差は、正極性制御スイッチ $SW(P)$ の導通抵抗やパッド $PAD(N)$ に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

20

【 0 0 7 4 】

同様にして、パッド $PAD(P)$ の負極性階調電圧は、負極性出力階調電圧 $OUT(N)$ よりも少し遅れて負極性入力階調電圧 $DAC(N)$ の変化後の値 V_{D3} に等しくなる。ここで、時刻 $t_3 \sim$ 時刻 t_5 に至る間でのパッド $PAD(P)$ の負極性階調電圧と負極性出力階調電圧 $OUT(N)$ 間での電位差は、負極性制御スイッチ $SW(N)$ の導通抵抗やパッド $PAD(P)$ に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【 0 0 7 5 】

・時刻 t_6

制御信号 TP がハイレベルに変化し、それまでオンしていた正極性制御スイッチ $SW(P)$ はオフし、正極性帰還増幅器 $AMP(P)$ の入力側 (-) ノードへの帰還電圧は、正極性出力階調電圧 $OUT(P)$ からパッド $PAD(P)$ の負極性階調電圧に接続切換される。反転信号 REV がハイレベルに変化しているので正極性動作回路 1 はパッド $PAD(P)$ に接続され、負極性動作回路 2 はパッド $PAD(N)$ に接続されるからである。このとき、プリチャージ信号 SH がハイレベルになるのでパッド $PAD(P)$ の負極性階調電圧は、一旦、中間電圧 VM に向かって減少し始める。

30

【 0 0 7 6 】

このとき、それまで V_{U3} に維持されていた正極性入力階調電圧 $DAC(P)$ が、減少を始めると、正極性帰還増幅器 $AMP(P)$ は、この正極性入力階調電圧 $DAC(P)$ とパッド $PAD(P)$ の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(P)$ の正極性階調電圧は、中間電圧 VM に向かって変化中なので正極性出力階調電圧 $OUT(P)$ は急激に電源電圧 V_{DD} に向かって増加する。

40

【 0 0 7 7 】

同様にして、制御信号 TP がハイレベルに変化すると、それまでオンしていた負極性制御スイッチ $SW(N)$ もオフし、負極性帰還増幅器 $AMP(N)$ の入力側 (-) ノードへの帰還電圧は、負極性出力階調電圧 $OUT(N)$ からパッド $PAD(N)$ の正極性階調電圧に接続切換される。反転信号 REV がハイレベルに変化しているので正極性動作回路 1 はパッド $PAD(P)$ に接続され、負極性動作回路 2 はパッド $PAD(N)$ に接続されるからである。このとき、プリチャージ信号 SH がハイレベルになるのでパッド $PAD(N)$ の正極性階調電圧は、一旦、中間電圧 VM に向かって減少し始める。

50

【 0 0 7 8 】

このとき、それまで V_{D3} に維持されていた負極性入力階調電圧 $DAC(N)$ が、減少を始めると、負極性帰還増幅器 $AMP(N)$ は、この負極性入力階調電圧 $DAC(N)$ とパッド $PAD(N)$ の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(N)$ の負極性階調電圧は、中間電圧 V_M に向かって変化中なので正極性出力階調電圧 $OUT(P)$ は急激に電源電圧 V_{DD} に向かって増加する。

【 0 0 7 9 】

・時刻 t_7

正極性入力階調電圧 $DAC(P)$ が、 V_{U1} に達すると、これに追従して正極性出力階調電圧 $OUT(P)$ も電源電圧 V_{DD} に達する。このときパッド $PAD(P)$ の負極性階調電圧は、一旦、中間電圧 V_M に戻される。

10

同様に、負極性入力階調電圧 $DAC(N)$ が、 V_{D1} に達すると、これに追従して負極性出力階調電圧 $OUT(N)$ もグランド電圧 V_{SS} に達する。このときパッド $PAD(N)$ の正極性階調電圧は、一旦、中間電圧 V_M に戻される。

【 0 0 8 0 】

・時刻 t_8

制御信号 TP がローレベルに変化し、それまでオフしていた正極性制御スイッチ $SW(P)$ はオンし、正極性帰還増幅器 $AMP(P)$ の入力側(-)ノードへの帰還電圧はパッド $PAD(P)$ の中間電圧 V_M から正極性出力階調電圧 $OUT(P)$ に接続切換される。正極性帰還増幅器 $AMP(P)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(P)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

20

【 0 0 8 1 】

同様に、制御信号 TP がローレベルに変化すると、それまでオフしていた負極性制御スイッチ $SW(N)$ はオンし、負極性帰還増幅器 $AMP(N)$ の入力側(-)ノードへの帰還電圧は、パッド $PAD(N)$ の中間電圧 V_M から負極性出力階調電圧 $OUT(N)$ に接続切換される。負極性帰還増幅器 $AMP(N)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(N)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

【 0 0 8 2 】

30

・時刻 t_9

正極性帰還増幅器 $AMP(P)$ の帰還制御によって正極性出力階調電圧 $OUT(P)$ は、正極性入力階調電圧 $DAC(P)$ の変化後の値 V_{U1} に等しくなる。同様に負極性帰還増幅器 $AMP(N)$ の帰還制御によって負極性出力階調電圧 $OUT(N)$ は、負極性入力階調電圧 $DAC(N)$ の変化後の値 V_{D1} に等しくなる。

【 0 0 8 3 】

・時刻 t_{10}

パッド $PAD(P)$ の正極性階調電圧は、正極性出力階調電圧 $OUT(P)$ よりも少し遅れて正極性入力階調電圧 $DAC(P)$ の変化後の値 V_{U1} に等しくなる。ここで、時刻 $t_8 \sim$ 時刻 t_{10} に至る間でのパッド $PAD(P)$ の正極性階調電圧と正極性出力階調電圧 $OUT(P)$ 間での電位差は、正極性制御スイッチ $SW(P)$ の導通抵抗やパッド $PAD(P)$ に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

40

【 0 0 8 4 】

同様に、パッド $PAD(N)$ の電圧は、負極性出力階調電圧 $OUT(N)$ よりも少し遅れて負極性入力階調電圧 $DAC(N)$ の変化後の値 V_{D1} に等しくなる。ここで、時刻 $t_8 \sim$ 時刻 t_{10} に至る間でのパッド $PAD(N)$ の負極性階調電圧と負極性出力階調電圧 $OUT(N)$ 間での電位差は、負極性制御スイッチ $SW(N)$ の導通抵抗やパッド $PAD(N)$ に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【 0 0 8 5 】

・時刻 t_{11}

50

制御信号 TP がハイレベルに変化し、それまでオンしていた正極性制御スイッチ $SW(P)$ はオフし、正極性帰還増幅器 $AMP(P)$ の入力側 (-) ノードへの帰還電圧は、正極性出力階調電圧 $OUT(P)$ からパッド $PAD(P)$ の正極性階調電圧に接続切換される。

【 0086 】

このとき、それまで $VU1$ に維持されていた正極性入力階調電圧 $DAC(P)$ が増加を始めると、正極性帰還増幅器 $AMP(P)$ は、この正極性入力階調電圧 $DAC(P)$ とパッド $PAD(P)$ の電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(P)$ の電圧は、 $VU1$ に維持されたままなので正極性出力階調電圧 $OUT(P)$ は急激に増加して電源電圧 VDD に向かう。このときトランジスタ P はオフされたままなのでパッド $PAD(P)$ の電圧は、それまでの $VU1$ に維持され続ける。

10

【 0087 】

同様に、制御信号 TP がハイレベルに変化すると、それまでオンしていた負極性制御スイッチ $SW(N)$ もオフし、負極性帰還増幅器 $AMP(N)$ の入力側 (-) ノードへの帰還電圧は、負極性出力階調電圧 $OUT(N)$ からパッド $PAD(N)$ の負極性階調電圧に接続切換される。

【 0088 】

このとき、それまで $VD1$ に維持されていた負極性入力階調電圧 $DAC(N)$ が増加を始めると、負極性帰還増幅器 $AMP(N)$ は、この負極性入力階調電圧 $DAC(N)$ とパッド $PAD(N)$ の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド $PAD(N)$ の負極性階調電圧は、 $VD1$ に維持されたままなので負極性出力階調電圧 $OUT(N)$ は急激に増加してグランド電圧 VSS に向かう。このときトランジスタ N はオフされたままなのでパッド $PAD(N)$ の電圧は、それまでの $VD1$ に維持され続ける。

20

【 0089 】

・時刻 $t12$

正極性入力階調電圧 $DAC(P)$ が、 $VU2$ に達すると、これに追従して正極性出力階調電圧 $OUT(P)$ も電源電圧 VDD に達する。

同様に、負極性入力階調電圧 $DAC(N)$ が、 $VD2$ に達すると、これに追従して負極性出力階調電圧 $OUT(N)$ もグランド電圧 VSS に達する。このときパッド $PAD(P)$ の電圧は、 $VU1$ に維持され続け、パッド $PAD(N)$ の電圧も、 $VD1$ に維持され続ける。

30

【 0090 】

・時刻 $t13$

制御信号 TP がローレベルに変化し、それまでオフしていた正極性制御スイッチ $SW(P)$ はオンし、正極性帰還増幅器 $AMP(P)$ の入力側 (-) ノードへの帰還電圧はパッド $PAD(P)$ の正極性電圧から正極性出力階調電圧 $OUT(P)$ に接続切換される。正極性帰還増幅器 $AMP(P)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(P)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

【 0091 】

40

同様に、制御信号 TP がローレベルに変化すると、それまでオフしていた負極性制御スイッチ $SW(N)$ はオンし、負極性帰還増幅器 $AMP(N)$ の入力側 (-) ノードへの帰還電圧は、パッド $PAD(N)$ の負極性電圧から負極性出力階調電圧 $OUT(N)$ に接続切換される。負極性帰還増幅器 $AMP(N)$ は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧 $DAC(N)$ に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

【 0092 】

・時刻 $t14$

正極性帰還増幅器 $AMP(P)$ の帰還制御によって正極性出力階調電圧 $OUT(P)$ は、正極性入力階調電圧 $DAC(P)$ の変化後の値 $VU2$ に等しくなる。同様に負極性帰還増

50

幅器AMP(N)の帰還制御によって負極性出力階調電圧OUT(N)は、負極性入力階調電圧DAC(N)の変化後の値VD2に等しくなる。

【0093】

・時刻t15

パッドPAD(P)の電圧は、正極性出力階調電圧OUT(P)よりも少し遅れて正極性入力階調電圧DAC(P)の変化後の値VU2に等しくなる。ここで、時刻t13～時刻t15に至る間でのパッドPAD(P)の正極性階調電圧と正極性出力階調電圧OUT(P)間での電位差は、正極性制御スイッチSW(P)の導通抵抗やパッドPAD(P)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【0094】

10

同様にして、パッドPAD(N)の負極性階調電圧は、負極性出力階調電圧OUT(N)よりも少し遅れて負極性入力階調電圧DAC(N)の変化後の値VD2に等しくなる。ここで、時刻t13～時刻t15に至る間でのパッドPAD(P)の負極性階調電圧と負極性出力階調電圧OUT(N)間での電位差は、負極性制御スイッチSW(N)の導通抵抗やパッドPAD(N)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【0095】

・時刻t16

制御信号TPがハイレベルに変化し、それまでオンしていた正極性制御スイッチSW(P)はオフし、正極性帰還増幅器AMP(P)の入力側(-)ノードへの帰還電圧は、正極性出力階調電圧OUT(P)からパッドPAD(N)の負極性階調電圧に接続切換される。反転信号REVがローレベルに変化したので正極性動作回路1はパッドPAD(N)に接続され、負極性動作回路2はパッドPAD(P)に接続されるからである。このとき、プリチャージ信号SHがハイレベルになるのでパッドPAD(N)の負極性階調電圧は、一旦、中間電圧VMに向かって減少し始める。

20

【0096】

このとき、それまでVU2に維持されていた正極性入力階調電圧DAC(P)が増加を始めると、正極性帰還増幅器AMP(P)は、この正極性入力階調電圧DAC(P)とパッドPAD(N)の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(N)の負極性階調電圧は、中間電圧VMに向かって変化中なので正極性出力階調電圧OUT(P)は急激に増加を開始する。

30

【0097】

同様にして、制御信号TPがハイレベルに変化すると、それまでオンしていた負極性制御スイッチSW(N)もオフし、負極性帰還増幅器AMP(N)の入力側(-)ノードへの帰還電圧は、負極性出力階調電圧OUT(N)からパッドPAD(P)の正極性階調電圧に接続切換される。反転信号REVがハイレベルに変化しているので正極性動作回路1はパッドPAD(N)に接続され、負極性動作回路2はパッドPAD(P)に接続されるからである。このとき、プリチャージ信号SHがハイレベルになるのでパッドPAD(P)の正極性階調電圧は、一旦、中間電圧VMに向かって減少し始める。

【0098】

40

このとき、それまでVD2に維持されていた負極性入力階調電圧DAC(N)が増加を始めると、負極性帰還増幅器AMP(P)は、この負極性入力階調電圧DAC(N)とパッドPAD(P)の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(N)の正極性階調電圧は、中間電圧VMに向かって変化中なので負極性出力階調電圧OUT(N)は急激に増加を開始する。

【0099】

・時刻t17

正極性入力階調電圧DAC(P)が、VU3に達すると、これに追従して正極性出力階調電圧OUT(P)も電源電圧VDDに達する。このときパッドPAD(N)の電圧は、一旦中間電圧VMに戻される。

50

同様にして、負極性入力階調電圧DAC(N)が、VD3に達すると、これに追従して負極性出力階調電圧OUT(N)もグランド電圧VSSに達する。このときパッドPAD(P)の電圧は、一旦中間電圧VMに戻される。

【0100】

・時刻t18

制御信号TPがローレベルに変化し、それまでオフしていた正極性制御スイッチSW(P)はオンし、正極性帰還増幅器AMP(P)入力側の(-)ノードへの帰還電圧はパッドPAD(N)の電圧から正極性出力階調電圧OUT(P)に接続切換される。正極性帰還増幅器AMP(P)は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧DAC(P)に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

10

【0101】

同様にして、制御信号TPがローレベルに変化すると、それまでオフしていた負極性制御スイッチSW(N)はオンし、負極性帰還増幅器AMP(N)の入力側(-)ノードへの帰還電圧は、パッドPAD(P)の電圧から負極性出力階調電圧OUT(N)に接続切換される。負極性帰還増幅器AMP(N)は、接続されている容量性負荷の寄生容量の大小に関わらず正極性入力階調電圧DAC(P)に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

【0102】

・時刻t19

正極性帰還増幅器AMP(P)の帰還制御によって正極性出力階調電圧OUT(P)は、正極性入力階調電圧DAC(P)の変化後の値VU3に等しくなる。同様に負極性帰還増幅器AMP(N)の帰還制御によって負極性出力階調電圧OUT(N)は、負極性入力階調電圧DAC(N)の変化後の値VD3に等しくなる。

20

【0103】

・時刻t20

パッドPAD(N)の正極性階調電圧は、正極性出力階調電圧OUT(P)よりも少し遅れて正極性入力階調電圧DAC(P)の変化後の値VU3に等しくなる。ここで、時刻t18～時刻t20に至る間でのパッドPAD(N)の正極性階調電圧と正極性出力階調電圧OUT(P)間での電位差は、正極性制御スイッチSW(P)の導通抵抗やパッドPAD(N)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

30

【0104】

同様にして、パッドPAD(P)の負極性階調電圧は、負極性出力階調電圧OUT(N)よりも少し遅れて負極性入力階調電圧DAC(N)の変化後の値VD3に等しくなる。ここで、時刻t18～時刻t20に至る間でのパッドPAD(P)の負極性階調電圧と負極性出力階調電圧OUT(N)間での電位差は、負極性制御スイッチSW(N)の導通抵抗やパッドPAD(P)に至る線路の浮遊容量等によって過渡的に吸収されているものと考えられる。

【0105】

・時刻t21

制御信号TPがハイレベルに変化し、それまでオンしていた正極性制御スイッチSW(P)はオフし、正極性帰還増幅器AMP(P)の入力側(-)ノードへの帰還電圧は、正極性出力階調電圧OUT(P)からパッドPAD(N)の電圧に接続切換される。

40

【0106】

このとき、それまでVU3に維持されていた正極性入力階調電圧DAC(P)が減少を始めると、正極性帰還増幅器AMP(P)は、この正極性入力階調電圧DAC(P)とパッドPAD(N)の正極性階調電圧とを比較し、その差を増幅して出力する。ここでパッドPAD(N)の正極性階調電圧よりも正極性入力階調電圧DAC(P)が小さくなるので正極性出力階調電圧OUT(P)は急激に減少を開始する。同時にトランジスタPはオンされるのでパッドPAD(N)の正極性階調電圧も減少を開始する。

50

【 0 1 0 7 】

同様にして、制御信号 TP がハイレベルに変化すると、それまでオンしていた負極性制御スイッチ SW (N) もオフし、負極性帰還増幅器 AMP (N) の入力側 (-) ノードへの帰還電圧は、負極性出力階調電圧 OUT (N) からパッド PAD (P) の負極性階調電圧に接続切換される。

【 0 1 0 8 】

このとき、それまで VD 3 に維持されていた負極性入力階調電圧 DAC (N) が減少を始めると、負極性帰還増幅器 AMP (N) は、この負極性入力階調電圧 DAC (N) とパッド PAD (P) の負極性階調電圧とを比較し、その差を増幅して出力する。ここでパッド PAD (P) の負極性階調電圧よりも負極性入力階調電圧 DAC (N) が小さくなるので負極性出力階調電圧 OUT (N) は急激に減少を開始する。同時にトランジスタ N はオンされるのでパッド PAD (P) の負極性階調電圧も減少を開始する。

10

【 0 1 0 9 】

・時刻 t 2 2

正極性入力階調電圧 DAC (P) が、V U 2 に達すると、これに追従して正極性出力階調電圧 OUT (P) も中間電圧 VM に達する。このときパッド PAD (N) での正極性階調電圧も、トランジスタ P がオンしているので減少を続けている。

同様にして、負極性入力階調電圧 DAC (N) が、VD 2 に達すると、これに追従して負極性出力階調電圧 OUT (N) も中間電圧 VM に達する。このときパッド PAD (P) での正極性階調電圧も、トランジスタ N がオンしているので減少を続けている。

20

【 0 1 1 0 】

・時刻 t 2 3

パッド PAD (N) での正極性階調電圧がこの時刻で V U 2 となり正極性入力階調電圧 DAC (P) とパッド PAD (N) の正極性階調電圧との差が 0 になり、正極性出力階調電圧 OUT (P) は正極性入力階調電圧 DAC (P) と等しくなる。従ってトランジスタ P はオフされる。その結果パッド PAD (N) での正極性階調電圧の減少も停止する。

【 0 1 1 1 】

同様にして、パッド PAD (P) での負極性階調電圧がこの時刻で VD 2 となり負極性入力階調電圧 DAC (N) とパッド PAD (P) の負極性階調電圧との差が 0 になり、負極性出力階調電圧 OUT (N) は負極性入力階調電圧 DAC (N) と等しくなる。従ってトランジスタ N はオフされる。その結果パッド PAD (P) での負極性階調電圧の減少も停止する。

30

【 0 1 1 2 】

・時刻 t 2 4

制御信号 TP がローレベルに変化し、それまでオフしていた正極性制御スイッチ SW (P) はオンし、正極性帰還増幅器 AMP (P) の入力側 (-) ノードへの帰還電圧は、パッド PAD (N) の正極性階調電圧から正極性出力階調電圧 OUT (P) に接続切換される。正極性帰還増幅器 AMP (P) は、接続されている容量性負荷の寄生容量 C 1 の大小に関わらず正極性入力階調電圧 DAC (P) に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

40

【 0 1 1 3 】

同様にして、制御信号 TP がローレベルに変化すると、それまでオフしていた負極性制御スイッチ SW (N) はオンし、負極性帰還増幅器 AMP (N) の入力側 (-) ノードへの帰還電圧は、パッド PAD (P) の負極性階調電圧から負極性出力階調電圧 OUT (N) に接続切換される。負極性帰還増幅器 AMP (N) は、接続されている容量性負荷の寄生容量 C 2 の大小に関わらず負極性入力階調電圧 DAC (N) に等しい出力電圧を出力する帰還増幅器本来の制御動作を開始する。

以下同様の動作を繰り返すことになる。

【 0 1 1 4 】

以上の説明では、放電加速部又は充電加速部は、ゲートが正極性帰還増幅器の正極性出力

50

電圧を、ドレインが容量性負荷の正極性電圧を受け入れて、ソースが前記所定の基準電圧に維持される電界効果トランジスタから成る場合に限定して説明したが、本発明はこの例に限定されるものではない。即ち、オン・オフ切替できるスイッチング素子であれば如何なる種類の素子であっても良い。

又、制御スイッチとしては、P型トランジスタとN型トランジスタとを一对にしたトランジスタスイッチに限定して説明したが、本発明はこの例に限定されるものではない。即ち、制御信号を受け入れてオン・オフできるスイッチであれば如何なる種類のものであっても良い。

【0115】

【発明の効果】

10

以上説明したように、容量性負荷の放電を加速させる放電加速部と正極性出力階調電圧OUT(P)の減少を検出するための正極性入力電圧増減検出部を正極性動作回路に、容量性負荷の充電を加速させる充電加速部と負極性出力階調電圧OUT(N)の減少を検出するための負極性入力電圧増減検出部を負極性動作回路に備えることによって以下の効果を得る。

1、正極性動作回路と負極性動作回路の切替周期に関係なく、且つ、隣接するドットの輝度レベルに関係なく良好な画像再現特性を得ることができる。

2、本発明によって追加される素子の数が少ないのでコストアップを最小限に抑えることができる。

3、更に、充電加速部と放電加速部とを浮動状態に相互に接続する充放電相殺部を備えることによって回路全体としての消費電流を低減させることもできる。

20

【図面の簡単な説明】

【図1】本発明の基本構成部分のブロック図である。

【図2】基本構成部分の動作のタイムチャートである。

【図3】本発明の構成のブロック図である。

【図4】本発明による液晶駆動回路の動作のタイムチャートである。

【図5】従来の液晶駆動回路の回路図である。

【符号の説明】

1 正極性動作回路

2 負極性動作回路

30

11 正極性入力電圧増減検出部

12 負極性入力電圧増減検出部

13 放電加速部

14 充電加速部

AMP(P) 正極性帰還増幅器

AMP(N) 負極性帰還増幅器

DAC(P) 正極性入力階調電圧

DAC(N) 負極性入力階調電圧

OUT(P) 正極性出力階調電圧

OUT(N) 負極性出力階調電圧

40

SW(P) 正極性制御スイッチ

SW(N) 負極性制御スイッチ

TP 制御信号

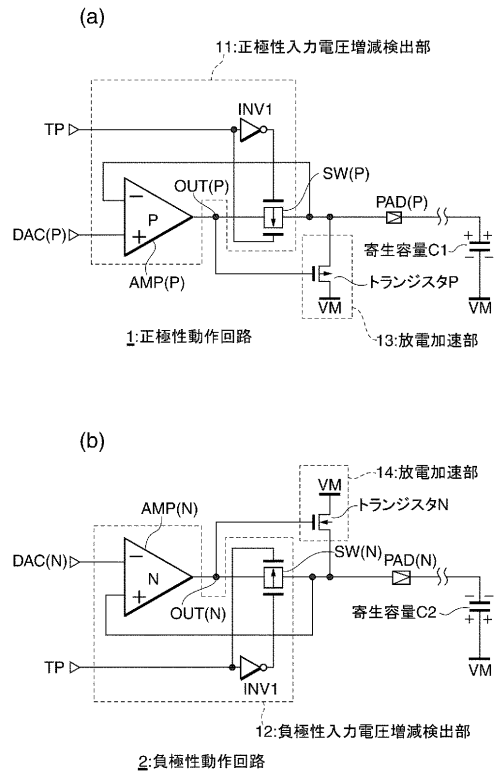
VM 中間電圧

INV1 インバータ

PAD(P), PAD(N) パッド

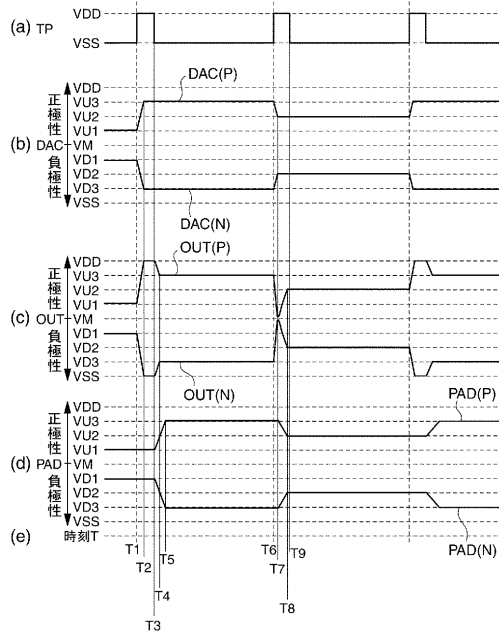
C1、C2 寄生容量

【図 1】



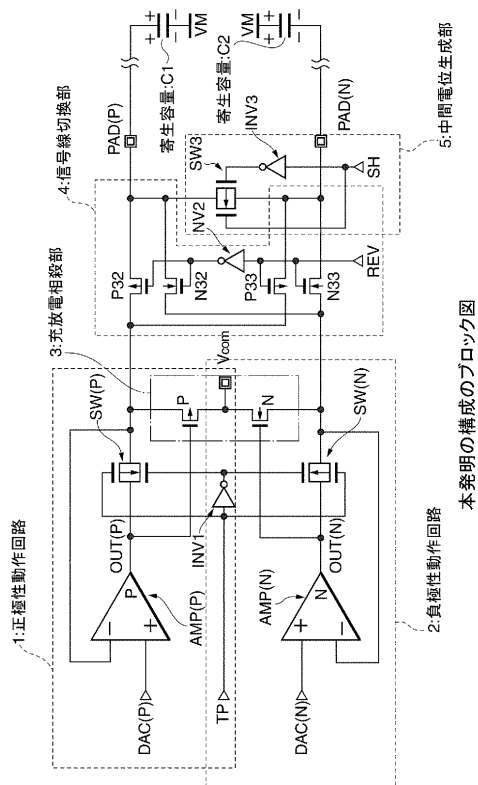
本発明の基本構成部分のブロック図

【図 2】

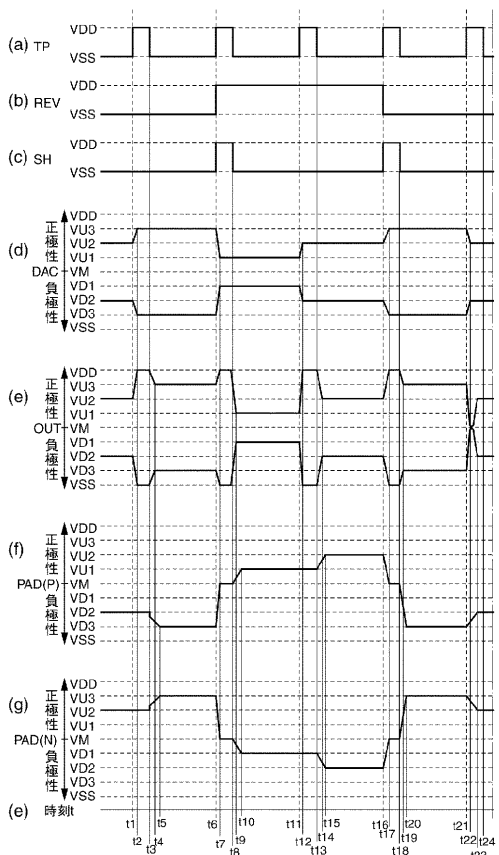


基本構成部分の動作のタイムチャート

【図 3】

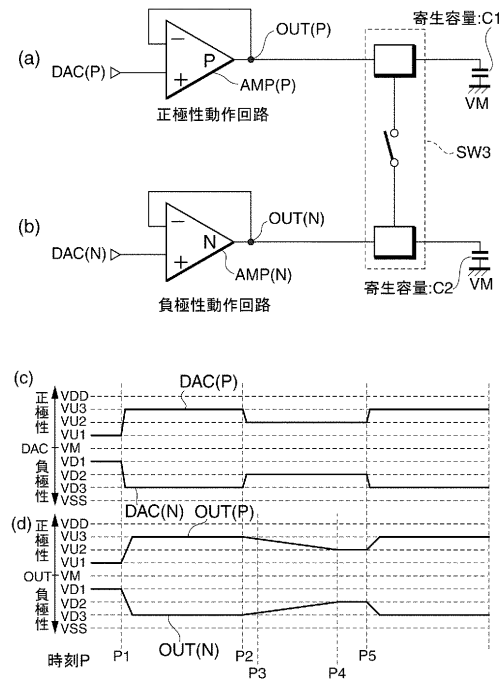


【図 4】



本発明による液晶駆動回路の動作のタイムチャート

【図 5】



従来の液晶駆動回路の回路図

 フロントページの続き
(51) Int.Cl.⁷

F I

G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 8 0 G
H 0 3 F	3/68	B

(56)参考文献 特開平 0 5 - 0 4 1 6 5 1 (J P , A)
 特開平 1 1 - 1 0 9 9 2 2 (J P , A)
 特開 2 0 0 2 - 1 7 5 0 5 2 (J P , A)
 特開 2 0 0 2 - 2 5 8 8 2 1 (J P , A)

(58)調査した分野(Int.Cl.⁷, D B名)

G09G	3/36	
G02F	1/133	550
G02F	1/133	575
G09G	3/20	612
G09G	3/20	621
G09G	3/20	623
G09G	3/20	680

专利名称(译)	用于液晶显示器的驱动电路		
公开(公告)号	JP3707055B2	公开(公告)日	2005-10-19
申请号	JP2002349431	申请日	2002-12-02
申请(专利权)人(译)	冲电气工业株式会社		
当前申请(专利权)人(译)	冲电气工业株式会社		
[标]发明人	本田 隆		
发明人	本田 隆		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H03F3/68		
CPC分类号	G09G3/3685 G09G3/3614 G09G2310/0248 G09G2330/023		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.612.L G09G3/20.621.F G09G3/20.621.M G09G3/20.623.B G09G3/20.680.G H03F3/68.B H03F3/68.220		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA53 2H093/NC03 2H093/NC12 2H093/NC34 2H093/ND05 2H093/ND09 2H093/ND33 2H093/ND36 2H093/ND49 2H093/ND54 2H193/ZA04 2H193/ZD23 2H193/ZD32 2H193/ZD34 2H193/ZF03 2H193/ZF36 5C006/AC21 5C006/AF43 5C006/AF50 5C006/AF54 5C006/AF69 5C006/AF75 5C006/BB16 5C006/BC02 5C006/BC11 5C006/BF25 5C006/BF33 5C006/BF34 5C006/EB05 5C006/FA26 5C006/FA43 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD26 5C080/DD27 5C080/EE29 5C080/FF01 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5J069/AA01 5J069/AA21 5J069/AA47 5J069/AA51 5J069/CA16 5J069/FA18 5J069/HA09 5J069/HA17 5J069/HA29 5J069/HA39 5J069/KA00 5J069/MA11 5J069/SA08 5J069/TA01 5J069/TA06 5J500/AA01 5J500/AA21 5J500/AA47 5J500/AA51 5J500/AC16 5J500/AF18 5J500/AH09 5J500/AH17 5J500/AH29 5J500/AH39 5J500/AK00 5J500/AM11 5J500/AS08 5J500/AT01 5J500/AT06		
代理人(译)	佐藤幸男		
审查员(译)	Naoaki桥本		
其他公开文献	JP2004184570A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种驱动电路，该驱动电路可以获得优异的特性，而无需参考正极性操作电路1和负极性操作电路2之间的切换循环，也不需要参考相邻点的亮度级别，并且最小化数量添加元素。

ŽSOLUTION：用于液晶显示器的驱动电路，正极性操作电路1配备有放电加速部分13，其加速信号线的电容性负载（浮动电容C1）的放电作为正极性输入灰度电压DAC（P）下降并且负极性操作电路2配备有充电加速部分14，当负极性输入灰度电压DAC（N）下降时，该充电加速部分14加速信号线的电容性负载（浮动电容C2）的充电。Ž

【 図 3 】

