

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3689003号
(P3689003)

(45) 発行日 平成17年8月31日(2005.8.31)

(24) 登録日 平成17年6月17日(2005.6.17)

(51) Int. Cl.⁷

F I

GO2F	1/1343	GO2F	1/1343
GO2F	1/1345	GO2F	1/1345
GO2F	1/1368	GO2F	1/1368
GO9F	9/30	GO9F	9/30 338
		GO9F	9/30 341

請求項の数 5 (全 17 頁)

(21) 出願番号	特願2001-6789 (P2001-6789)	(73) 特許権者	000005049 シャープ株式会社
(22) 出願日	平成13年1月15日 (2001.1.15)		大阪府大阪市阿倍野区長池町22番22号
(65) 公開番号	特開2001-343666 (P2001-343666A)	(74) 代理人	100075557 弁理士 西教 圭一郎
(43) 公開日	平成13年12月14日 (2001.12.14)		
審査請求日	平成16年9月9日 (2004.9.9)	(72) 発明者	永田 尚志 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(31) 優先権主張番号	特願2000-95113 (P2000-95113)	(72) 発明者	野口 登 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32) 優先日	平成12年3月30日 (2000.3.30)	(72) 発明者	吉村 洋二 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の信号線と複数の走査線との交差位置にスイッチング素子と画素電極とが配置されるアクティブマトリクス基板と、該画素電極と相對峙する領域に共通電極が配置される対向基板との間に液晶層を挟持して、複数のラインを形成してマトリクス状に配置される画素によって画像を表示するアクティブマトリクス型液晶表示装置において、

該アクティブマトリクス基板上には、該共通電極に対する信号入力部と、該信号入力部に接続される導電性パターンとが形成され、

該対向基板の共通電極は、該マトリクスで画素が配置される複数のラインに対応するように、透明導電膜からなり、該複数の分けられる部分を有し、

各共通電極の部分は、対応するラインを形成する複数の画素にまたがって線状に形成され、

各線状の部分の端部と該アクティブマトリクス基板の導電性パターンとの間を、電氣的に接続するように配置される導電性物質を含み、

該導電性パターンは、各線状の共通電極の部分に、該対応する画素のラインが奇数番目が偶数番目かに応じて相互に逆極性となる信号を、該線状の部分の両端部から該導電性物質を介してそれぞれ入力する形状に形成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】

前記共通電極の透明導電膜は、ITOを材料として形成されていることを特徴とする請

求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 3】

前記導電性物質は、線状であることを特徴とする請求項 1 または 2 記載のアクティブマトリクス型液晶表示装置。

【請求項 4】

前記アクティブマトリクス基板の導電性パターンは、前記画素電極との間で補助容量を有するように設けられる補助容量配線であることを特徴とする請求項 1 ~ 3 のいずれかに記載のアクティブマトリクス型液晶表示装置。

【請求項 5】

前記導電性物質は、異方性導電物質であることを特徴とする請求項 1 ~ 4 のいずれかに記載のアクティブマトリクス型液晶表示装置。 10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、アクティブマトリクス基板と対向基板との間に液晶層を挟んで画像表示を行うアクティブマトリクス型液晶表示装置、特に対向基板上に形成する共通電極を複数の群に分けて、各群に印加される電圧の極性を互いに反対にして駆動するための構成に関する。

【0002】

【従来の技術】

従来から、パーソナルコンピュータやテレビジョンなどの画像表示のために、アクティブマトリクス型の液晶表示装置が用いられている。基本的なアクティブマトリクス型液晶表示装置では、液晶層を挟持するアクティブマトリクス基板と対向基板とのうち、アクティブマトリクス基板には、表示領域全体にわたってマトリクス状に画素電極が微細にパターンニングされて形成されるけれども、対向基板側では、表示領域全体にわたって透明導電膜が成膜された形態の対向電極が形成されているだけである。アクティブマトリクス基板上の画素電極は、複数の信号線と複数の走査線との交差位置近傍に形成され、走査線に与えられる走査信号に従って導通あるいは遮断するスイッチング素子を介して信号線に接続される。液晶表示装置では、同一の極性の表示を続けることは好ましくはないので、たとえば信号線が走査線 1 ライン毎に極性反転されるいわゆるライン反転駆動などが行われる。ライン反転駆動においては、対向電極には信号線の反転周期に合わせて、逆位相の反転信号を供給することが一般的に行われている。これは、ソースドライバからアクティブマトリクス基板に供給する信号の振幅を小さくして、耐圧の小さい半導体集積回路 (IC) での駆動を可能にする目的のほかに、信号線駆動にかかる消費電力を低減する目的もある。しかしながら、液晶パネルの大きさや規格によっては、対向電極は数十 nF と非常に大きな負荷容量となるため、これを高周波で反転駆動するのは、消費電力を低減するうえでは、不利と言わざるを得ない。また、信号線反転に加えて、近接する信号線間の極性を逆にするいわゆるドット反転駆動を行うことも考えられるけれども、表示領域全体にわたって形成されている対向電極では、ドット反転駆動用の反転駆動を行うことはできない。

【0003】

これらを解決するために、対向電極を複数の群に分割して形成し、各群の極性を逆にし、対向電極の極性反転をフレーム周期毎とすることによって、前述のような課題を解決する方法が考えられている。たとえば、特開平 6 - 149174 号公報には、このような考え方が詳しく記載されており、消費電力を小さくし、かつフリッカを防止することができる指摘されている。 40

【0004】

図 8 は、特開平 6 - 149174 号公報の図 1 を示す。ただし、説明の便宜上、参照符号は変更してある。(a) は部分的な平面配置の構造を示し、(b) は部分的な断面配置の構造を示す。マトリクス状に配置される各画素には、スイッチング素子 1、画素電極 2 および共通電極 3 がそれぞれ設けられる。スイッチング素子 1 および画素電極 2 は、液晶層を挟むガラス基板 4、5 のうちの一方のガラス基板 5 上で、他方のガラス基板 4 に対向 50

する表面上に形成される。共通電極 3 は、他方のガラス基板 4 でガラス基板 5 に対向する表面上に形成される。ガラス基板 5 の共通電極 3 は、複数の群に分割されるように複数のコモンライン 6 に接続される。ガラス基板 5 上のスイッチング素子 1 は、たとえば薄膜トランジスタ (TFT) であり、そのゲート電極は走査信号線であるゲートライン 7 に接続される。スイッチング素子 1 のソース電極は、信号線であるデータライン 8 に接続される。画素電極 2 と共通電極 3 との間には、画素容量が形成され、ゲートライン 7 に与えられる走査信号でスイッチング素子 1 が導通するときに、データライン 8 からの信号で充電され、ゲートライン 7 がスイッチング素子 1 を遮断させても、画素容量に充電された電圧によって画素としての表示は継続して行われる。

【0005】

コモンライン 6 は、データライン 8 と平行に形成され、データライン 8 に沿って配置される画素容量に対向する領域の共通電極 3 に接続されて群を形成する。ただし、コモンライン 6 に接続される共通電極 3 は、隣接するデータライン 8 からスイッチング素子 1 を介して接続される画素電極 2 に対応する領域の共通電極 3 を交互に接続する。すなわち、1 本のコモンライン 6 を中心として見れば、データライン 8 に沿って、一方側に隣接するデータラインと他方側に隣接するデータラインにそれぞれスイッチング素子 1 を介して接続される画素電極 2 と対向する共通電極 3 が交互に接続される。また、このようなコモンライン 6 は、1 本おきに共通接合され、全体として 2 つの群を形成する。2 つの群に反対極性の信号を与えることによって、ドット反転駆動を実現することができる。

【0006】

図 9 は、特開平 6 - 149174 号公報に開示されている方法を応用して、ゲートライン 7 の方向にコモンライン 6 を形成する構成を示す。本構成で、図 8 に示す構成に対応する部分には同一の参照符を付し、重複する説明を省略する。図 9 (a) は部分的な平面配置を示し、図 9 (b) はデータライン 8 の信号 S1, S2, S3 と、ゲートライン 7 に与えるゲート信号 G1, G2, G3 と、コモンライン 6 に与える共通信号 COM1, COM2 の波形を示す。1 つおきのデータライン 8 に与える信号 S1, S3 と S2 とは極性を反転させ、コモンライン 6 に与える信号 COM1, COM2 も極性を反転させる。これによって、ドット反転駆動を行うことができ、しかもコモンライン 6 を駆動する信号は 1 フレーム期間毎に反転駆動すればよく、消費電力を低減することができる。

【0007】

図 8 と図 9 とで異なる点は、共通電極 3 が複数画素分連結されているのが走査線であるゲートライン 7 の方向であるか信号線であるデータライン 8 の方向であるかの違いである。反転周期を長く取ることで、消費電力を抑えるという効果についてはいずれも同様となる。

【0008】

図 10 は、特開平 6 - 149174 号公報に図 4 として示されている図を示す。この構成は、信号線の極性反転も低周期化して、さらに消費電力を低減するために考えられている。この構成では、データライン 8 からスイッチング素子 1 を介して信号を与える画素電極 2 が隣接して配置される曲線状に交互に位置するように、データライン 8 が屈曲している。共通電極 3 とコモンライン 6 との接続状態は、図 8 と同様である。

【0009】

図 11 は、図 10 に示す画素電極 2 とデータライン 8 との関係を同等にして、データライン 8 を直線状に直し、共通電極 3 とコモンライン 6 との関係については、図 9 と同様にゲートライン 7 の方向に変えた構成を (a) で示し、(b) では各部の駆動波形を示す。

【0010】

図 10 と図 11 とで異なる点は、図 11 では対向電極である共通電極 3 が走査線方向であるゲートライン 7 の方向に複数画素分連結されていること、および信号線であるデータライン 8 を屈曲させるのではなく、直線状に配置した上で、データライン 8 に対して画素電極 2 がスイッチング素子 1 を介して接続される方向を、ゲートライン 7 の 1 ライン毎に左右に振り分けた点にある。いずれの構成でも、信号線であるデータライン 8 の極性反転も

10

20

30

40

50

低周期化して、さらに消費電力を低減することができる。

【 0 0 1 1 】

【 発明が解決しようとする課題 】

特開平 6 - 1 4 9 1 7 4 号公報に開示されている先行技術、およびこれに基づいて考えられる構成は、消費電力の低減については有用な技術であると期待されるけれども、これを実現するには次のような問題点がある。たとえば、前述のライン反転駆動において、共通電極 3 の低周波化によって消費電力低減を図ろうとすれば、図 1 2 (a) に示すような構成とすることが考えられる。コモンライン 6 は、ゲートライン 7 と平行に配置し、1 ラインおきに結線して 2 系統とし、そのそれぞれは互いに逆極性で、かつフレーム反転周期で極性が反転するように駆動する。共通電極 3 が群に分かれていないときには、全体的な共通電極に、1 ラインである 1 H 期間毎に極性が反転する信号を与える必要があった。図 1 2 (b) に示すように、1 ライン毎に群を形成し、1 ラインおきに結線して 2 系統として、そのそれぞれに逆極性の信号を与えて駆動するようにすれば、2 系統の共通信号 COM 1 , COM 2 は、1 フレーム期間毎に極性を反転させればよいので、消費電力を低く抑えることができる。10

【 0 0 1 2 】

しかしながら、アクティブマトリクス基板に対向する対向基板上の共通電極 3 は、画像が見えるように、透明導電膜で形成する必要がある。このため、インジウム酸化錫（以下、「ITO」と略称する）などの比較的比抵抗が高い材料で構成せざるを得ない。一方、或る特定のゲートライン 7 が選択された瞬間には、ゲートライン 7 の方向の多数の画素に相当する容量分の負荷が対向基板上の共通電極 3 にかかり、これがパターンングされて長尺状となっている ITO 製の共通電極 3 全体にわたって発生する。このため、図 1 2 (b) に a として示すような電圧変化が生じるおそれがある。この電圧変化は、容量成分によって対向基板上の共通電極 3 の電位が画素容量に書込まれる電圧の極性方向に引込まれる形となり、充電不足や横クロストークといった問題が発生する。また、一般に電圧が書込まれる画素容量 9 は、画素電極 2 と液晶層を介して対向する共通電極 3 との間に形成される容量だけでは不十分であり、また温度依存性や信頼性などの問題からも、各画素にはアクティブマトリクス基板内で別途補助容量が設けられることが普通である。補助容量に接続される補助容量配線は、比較的低い抵抗の金属薄膜で形成されることが多く、したがって前述の引込まれ量は共通電極と補助容量電極との間で異なってくる。この結果、非選択期間での共通電極 3 と補助容量電極との波形の違いによって、液晶に印加される電圧が実効値的に大きく変化させられ、表示に不具合を与えかねない。これを防ぐために、対向基板上の共通電極 3 にさらに低抵抗の金属パターンを付加することは、製造コストを抑える観点からは得策ではない。20

【 0 0 1 3 】

また、ドット反転駆動において、共通電極および補助容量配線を信号線に引き取って長尺状にパターンングした例を、図 1 3 に示す。図 1 3 (a) に示すようにデータライン 8 方向にコモンライン 6 をパターンングし、コモンライン 6 を 1 ラインおきに結線して 2 系統とし、そのそれぞれには互いに逆極性となるように駆動し、かつ 1 水平期間毎に反転させれば、ドット反転駆動を行うことができる。すなわち、図 1 3 (b) に示すように、駆動すればよい。ただし、コモンライン 6 は、1 水平期間毎に極性を反転して駆動しなければならないので、特開平 6 - 1 4 9 1 7 4 号公報に示されているような低周波化による低消費電力化は期待することができない。ただし、従来のドット反転駆動のように、共通電極には直流電圧を与えておいて、信号線に振幅の大きい交流波形を加えるのと異なり、データライン 8 に供給する信号の振幅を小さくすることができるので、耐圧の低い半導体集積回路 (IC) での駆動が可能となる。また、低電圧化によってデータラインへの駆動にかかる消費電力を低減することもできる。しかしながら、高周波で対向基板上の共通電極を反転駆動することは、抵抗の高い ITO を長尺化したパターンでは、信号波形になまりが避けられず、前述のような充電不足やクロストーク、補助容量電極との波形の違いによる表示上の不具合がより顕著になるという問題がある。30

【0014】

本発明の目的は、対向基板上に抵抗の比較的大きな透明導電材料で長尺化した共通電極を形成しても、信号波形のなまりを避けることができるアクティブマトリクス型液晶表示装置を提供することである。

【0015】

【課題を解決するための手段】

本発明は、複数の信号線と複数の走査線との交差位置にスイッチング素子と画素電極とが配置されるアクティブマトリクス基板と、該画素電極と相對峙する領域に共通電極が配置される対向基板との間に液晶層を挟持して、複数のラインを形成してマトリクス状に配置される画素によって画像を表示するアクティブマトリクス型液晶表示装置において、

10

該アクティブマトリクス基板上には、該共通電極に対する信号入力部と、該信号入力部に接続される導電性パターンとが形成され、

該対向基板の共通電極は、該マトリクスで画素が配置される複数のラインに対応するように、透明導電膜からなり、該複数に分けられる部分を有し、

各共通電極の部分は、対応するラインを形成する複数の画素にまたがって線状に形成され、

各線状の部分の端部と該アクティブマトリクス基板の導電性パターンとの間を、電氣的に接続するように配置される導電性物質を含み、

該導電性パターンは、各線状の共通電極の部分に、該対応する画素のラインが奇数番目が偶数番目かに応じて相互に逆極性となる信号を、該線状の部分の両端部から該導電性物質を介してそれぞれ入力する形状に形成されていることを特徴とするアクティブマトリクス型液晶表示装置である。

20

【0016】

本発明に従えば、複数の信号線および複数の走査線と、信号線および走査線の交差位置に配置され、走査線の信号によって駆動されるスイッチング素子を介して信号線に接続される画素電極を有するアクティブマトリクス基板と、画素電極と相對峙する領域に共通電極が形成される対向基板とが中間に液晶層を挟持してアクティブマトリクス型液晶表示装置を形成する。対向基板上の共通電極は、複数に分割して、画素のマトリクスの複数のラインにそれぞれ対応するように、透明導電膜で線状に形成され、各共通電極の線状の部分の端部が、アクティブマトリクス基板上の信号入力部に接続される導電性パターンと、導電性物質によって電氣的に接続される。導電性物質は、各共通電極の線状の両端部でそれぞれ導電性パターンと接続する。導電性パターンは、各線状の共通電極に、対応する画素のラインが奇数番目が偶数番目かに応じて相互に逆極性となる信号を入力する形状に形成されている。

30

【0017】

この構造によって、ITOなどの高抵抗材料から成る共通電極を長尺状にパターンニングした形態においても、容量成分によって共通電極の電位が引込まれる現象が軽減し、充電不足や横クロストークといった問題を解決することができる。また、アクティブマトリクス基板上に形成される補助容量配線が、低抵抗材料である金属薄膜で設けられる場合において、引込まれ量が共通電極と補助容量電極との間で異なることに起因する表示上の不具合は発生しない。したがって、共通電極にさらに低い抵抗の金属パターンを付加するなどの製造コスト上昇を伴う対策を講ずる必要がなく、従来どおりのプロセスで画質を改善したアクティブマトリクス型液晶表示装置を製造することができる。

40

【0020】

また本発明で前記共通電極の透明導電膜は、ITOを材料として形成されていることを特徴とする。

【0021】

本発明に従えば、ITOから成る高抵抗材料の透明導電膜を共通電極の線状の部分にパターンニングしても、共通電極の長手方向の両端部で信号波形が異なり、輝度傾斜や縞模様が見えてしまうなどの不具合を防止することができる。

50

【 0 0 2 4 】

また本発明で前記導電性物質は、線状であることを特徴とする。
本発明に従えば、共通電極短絡部とアクティブマトリクス基板の導電性パターンとの間の電気的接続を、線状の導電性物質で確実に行うことができる。

【 0 0 2 5 】

また本発明で前記アクティブマトリクス基板の導電性パターンは、前記画素電極との間で補助容量を有するように設けられる補助容量配線であることを特徴とする。

【 0 0 2 6 】

本発明に従えば、対向基板側の共通電極は、アクティブマトリクス基板側の補助容量配線に複数箇所で電気的に接続されるので、引込まれ量が共通電極と補助容量電極との間で異なることによる表示上の不具合を防止することができる。しかも、単層で形成されることが多い対向基板側で、複数の群を形成するために共通電極を結線する必要もなくなるので、対向基板側のパターンがより容易となり、結線の系統によるインピーダンスの違いが生じにくくなって縞模様や輝度傾斜のない均一な表示特性を得ることができる。

10

【 0 0 2 7 】

また本発明で前記導電性物質は、異方性導電物質であることを特徴とする。
本発明に従えば、対向基板側の共通電極とアクティブマトリクス基板側の導電性パターンとの電気的接続を異方性導電物質を介して行うので、より精彩度の高い接続パターンの形成が可能となる。特に複数の共通電極の一端が複数の群を成すべく接続されており、他端がアクティブマトリクス基板側の導電性パターンと接続する構造のときや、対向基板側では複数の群を成すべく接続を行わずアクティブマトリクス基板側の導電性パターンと接続してそれぞれの共通電極に信号を供給する場合には、2枚の基板を狭いピッチで横方向にリークすることなく接続する必要がある。異方性導電性物質を用いることによって、このことが可能となる。

20

【 0 0 2 8 】

【 発明の実施の形態 】

図1は、本発明の基礎となる第1形態としてのアクティブマトリクス型液晶表示装置10の概略的な構成を示す。図1(a)は、実線で対向基板11側の構成を示し、仮想線でアクティブマトリクス基板12側の構成を示す。図1(b)および(c)は、対向基板11とアクティブマトリクス基板12との間の接続部分について、図1(a)の切断面線B-BおよびC-Cから見た断面構成を示す。アクティブマトリクス基板11側の画素部分や信号線および走査線部分は、従来のアクティブマトリクス基板と基本的に同等であり、駆動方法や等価回路は図10について既に説明したものと同等である。したがって、アクティブマトリクス基板12の構成は、簡略化して示す。

30

【 0 0 2 9 】

本基礎形態のアクティブマトリクス基板12の製造プロセスは従来と同様に行う。すなわち、ガラスなどの透明絶縁性基板13上に元素記号がTaであるタンタルなどの導電性金属を成膜した後、フォトリソグラフィと、ドライエッチングもしくはウエットエッチングを用いて、図示を省略している走査線およびトランジスタのゲート電極や、補助容量配線14を形成しておく。補助容量配線14は、走査線と平行に、図1では横方向に形成される。補助容量配線14で上から奇数番目のラインは、走査線の非入力側である図の左側で、同一レイヤーに形成される第1幹配線15に接続される。また、補助容量配線14の偶数番目のラインは、走査線の入力側である図の右側で、後述するTFTのソース電極を形成するレイヤーと同一のレイヤーに形成される第2幹配線16に接続される。

40

【 0 0 3 0 】

補助容量配線14の形成の次には、ゲート絶縁膜17を形成し、以下図示を省略している半導体層とソース電極およびドレイン電極となるn+型のシリコン(Si)層を連続して積層し、パターンニングする。その方法は、先ず積層された膜のうち、半導体層およびn+型シリコン層を同時に半導体層の残るべきパターンに応じて形成する。すなわち、薄膜トランジスタのチャンネル部となる部分のn+型シリコン層のギャップはまだ形成しない。次

50

にゲート絶縁膜 17 のパターニングを行う。これは端子近傍の走査線へのコンタクト部分を設けるためでもあり、また補助容量配線 14 の偶数ラインが走査線の入力側でソース電極と同一レイヤーに構成される第 2 幹配線 16 によって結線される際に、コンタクト部となるべき部分を形成するためである。

【0031】

次にソース信号線となる透明導電膜 18 と金属層 19 とを連続積層した後、先ず金属層 19 をパターニングする。このとき形成するのは、ソース信号線と、トランジスタのソース電極およびドレイン電極と、補助容量配線 14 の偶数ラインを走査線の入力側で結線する第 2 幹配線 16 である。第 2 幹配線 16 は、走査線と交差するため、走査線と同一のレイヤーに形成することができず、したがってソース電極と同一のレイヤーに形成してコンタクトホールを介して電氣的に接続する。次に、透明導電膜 18 のパターンを形成して、画素電極および対向電極接続部 20 を形成する。信号線は、透明導電膜 18 と金属層 19 との 2 層の積層構造で形成される。信号線を 2 層の積層構造にしているのは、積層時のダストなどによる断線に対して冗長性を持たせることや、上側の金属層 19 のパターニング時の下地へのダメージの防止などを目的としており、従来から用いられている手法である。透明導電膜 18 は、ITO を用いて形成するのが一般的である。また、金属層 19 の方が上側の場合もあれば、透明導電膜 18 の方が上側の場合もあり、本実施形態の場合も、透明導電膜 18 の方を金属層 19 よりも上層とすることもできる。

【0032】

次に TFT の部分で、先に形成した金属層 19 および透明導電膜 18 をマスクとして、n⁺型シリコン層をエッチングし、トランジスタのチャンネルを形成する。そして、むき出しになっている半導体層を保護するため、保護膜 21 を成膜した後、画素電極の上部および対向電極接続部 20 および端子部の保護膜 21 をエッチングによって選択的に除去する。

【0033】

一方、対向基板 11 となるガラスなどの絶縁性基板には、予めカラーフィルタやブラックマトリクスなどを形成しておく。その上に、ITO などの透明導電膜を成膜した後、図 1 (a) に斜線を施して示すようにパターニングする。このパターニングの形状は、アクティブマトリクス基板 12 上に形成される画素電極に対向する領域が走査線方向に連続して群を形成するように、かつ隣接する走査線に対応する群に対して逆極性の駆動が可能ないように電氣的に分離して形成する。線状に延びる共通電極 22 の配置は、アクティブマトリクス基板 12 と組合わせてアクティブマトリクス型液晶表示装置 10 を形成する際に、アクティブマトリクス基板 12 側の補助容量配線 14 と重なるようにしておく。すなわち、対向基板 11 は、ガラスなどの透明絶縁性基板 23 の表面で、アクティブマトリクス基板 12 に対向する面に共通電極 22 が形成される。

【0034】

アクティブマトリクス型液晶表示装置 10 は、対向基板 11 とアクティブマトリクス基板 12 とを一定の間隔を保って貼合わせ、間隙に液晶を封入して形成する。対向基板 11 上の共通電極 22 は、図 1 (a) に斜線を施して示すように、アクティブマトリクス基板 12 と貼合わせるときに、アクティブマトリクス基板 12 側の補助容量配線 14 と重なるような位置に配置する。対向基板 11 とアクティブマトリクス基板 12 とを貼合わせ際には、対向基板 11 側では、アクティブマトリクス基板 12 側の対向電極接続部 20 に相当する部分に、カーボンペーストや銀ペーストなどの導電性物質による導電部材 24 を付着させておく。一方、アクティブマトリクス基板 12 側では、画像表示領域の周囲に図示を省略しているシール材を、一部開口部を設けて塗布し、液晶層を一定の厚みにするために図示を省略しているスペーサを散布した後、対向基板 11 と貼合わせ、加熱してシール材を硬化させる。次に、シール材の開口部から液晶を注入して、開口部を封止材によって塞ぐことによって、アクティブマトリクス型液晶表示装置 10 が完成する。

【0035】

このようにして完成したアクティブマトリクス型液晶表示装置 10 は、ITO による共通電極 22 が長尺状にパターニングされ、これがさらに左右で比較的高抵抗な材料である I

10

20

30

40

50

ITOによって形成される第1幹配線15および第2幹配線16に接続される。線状の共通電極22は、共通電極短絡部である第1幹配線25または第2幹配線26に交互に接続され、偶数ラインおよび奇数ラインでそれぞれ群を形成する。第1幹配線25および第2幹配線26には、多数の共通電極22が1極集中的に接続されているため、第1幹配線25および第2幹配線26が比較的抵抗が高いITO膜で形成されていることによって、前述のような容量成分による共通電極22の電位が引込まれる現象が発生し、充電不足や横クロストークといった問題が生じる。また、アクティブマトリクス基板12側の補助容量配線14が抵抗が低い金属薄膜で形成されているため、引込まれ量が共通電極22と補助容量との間で異なって、表示上の不具合が発生しやすい。

【0036】

本基礎形態では、アクティブマトリクス基板12側に設ける補助容量配線14に複数の対向電極接続部20を形成し、対向電極接続部20と対向基板11の第1幹配線25および第2幹配線26との間に導電性物質による導電部材24を配置して電氣的接続を行うので、共通電極22の抵抗値が高いことによる問題は発生しにくくなる。補助容量配線14側の第1幹配線15および第2幹配線16は、アクティブマトリクス基板12の周縁に設けられる入力端子28, 29にそれぞれ接続される。なお、本基礎形態では、補助容量配線14と共通電極22とを複数箇所接続する構造を形成しているけれども、表示上の不具合を回避する目的に対しては、これにこだわる必要はなく、対向基板11側の共通電極22あるいは第1幹配線25および第2幹配線26への信号入力用のパターンを、補助容量配線14とは別にアクティブマトリクス基板12側に配置するようにするようによい。本基礎形態によれば、対向基板11側にさらに低抵抗の金属パターンを付加するなどの製造コスト上昇を伴う対策を講ずる必要がないため、従来どおりのプロセスでアクティブマトリクス型液晶表示装置10を安価に製造することができる。

【0037】

図2は、本発明の基礎となる第2形態としてのアクティブマトリクス型表示装置30の概略的な構成を示す。本基礎形態で、図1に示すアクティブマトリクス型液晶表示装置10と対応する部分には同一の参照符を付し、重複する説明を省略する。図2(a)は、アクティブマトリクス型液晶表示装置30の概略的な平面構成を示し、実線で対向基板31側の構成を示し、仮想線でアクティブマトリクス基板32側の構成を示す。図2(b)および(c)は、図2(a)の切断面線B-B'およびC-C'から見た断面構成をそれぞれ示す。本基礎形態では、図1の基礎形態とは同様に走査線方向に共通電極22を長尺状に形成し、アクティブマトリクス基板32側の補助容量配線34と重ねる位置に配置する。補助容量配線34の両側には、第1幹配線35および第2幹配線36が設けられ、導電部材44が接続用に用いられる。共通電極22に対しても第1幹配線35および第2幹配線36に対応する位置に第1幹配線45および第2幹配線46が形成される。アクティブマトリクス基板32側の第2幹配線36は、ソース電極と同一のレイヤーに形成される導電パターンと、透明導電膜との積層構造になっている。これによって、第2幹配線36の低抵抗化を図ることができる。本基礎形態の導電部材44は、図1に示す導電部材24と同様の導電性物質を、第1および第2幹配線45, 46に沿って長尺状に塗布しておく。また、導電部材44が長尺状であることに注目して、前述のシール材の一部を導電部材44に置き換えるようにしてもよい。

【0038】

図3は、本発明の実施の第1形態としてのアクティブマトリクス液晶表示装置50の概略的な構成を示す。図3(a)は概略的な平面構成を示し、図3(b)は図3(a)の切断面線B-B'から見た断面構成を示す。本実施形態の対向基板31およびアクティブマトリクス基板32の構成は、図2に示すアクティブマトリクス型液晶表示装置30と基本的に同等である。本実施形態では、対向基板31側の第1幹配線45および第2幹配線46と、アクティブマトリクス基板32側の第1幹配線35および第2幹配線36との間での両基板間の電氣的接続に加え、各共通電極22について、第1幹配線45または第2幹配線46に接続されていない方の端部においても、アクティブマトリクス基板32側の補

10

20

30

40

50

助容量配線 3 4 と導電部材 5 4 によって接続するようにしている。この構造によって、共通電極 2 2 のうち複数の群を成すべく第 1 幹配線 4 5 または第 2 幹配線 4 6 に接続される方の端部と、接続されていない方の端部とで信号波形が異なり、輝度傾斜や縞模様が見えてしまうなどの不具合を防止することができる。ところで、このような構造では、信号線方向の補助容量配線 3 4 のピッチに合わせて、それぞれに別系統で上下基板間を電氣的に接続しなければならず、実施の第 1 形態や第 2 形態のようなカーボンペーストなどの導電性物質による導電部材 2 4 , 4 4 を用いて接続することは困難となる。したがって、狭いピッチで上下基板を横方向にリークさせることなく接続可能な方法として、異方性導電物質を用いる。異方性導電物質を導電部材 5 4 として用いることによって、狭いピッチでも上下基板間を横方向にリークさせることなく、電氣的に接続することが可能なことは、S T N 液晶を用いるパッシブマトリクス方式の液晶表示装置などで実際に用いられている。たとえば特開平 1 1 - 3 2 6 9 3 4 号公報には、金、銀、銅などの導電粒子を接着剤に混入し、シール材としての機能を兼ねて導通させる方法が開示されている。

10

【 0 0 3 9 】

図 4 は、本発明の実施の第 2 形態としてのアクティブマトリクス型液晶表示装置 6 0 の概略的な平面構成を示す。本実施形態で、実線で示す対向基板 6 1 上には、複数の画素にまたがって線状に共通電極 2 2 が形成されており、仮想線で示すアクティブマトリクス基板 6 2 側の補助容量配線 6 4 と異方性導電材料による導電部材 6 5 を介して接続されている。アクティブマトリクス基板 6 2 側では、補助容量配線 6 4 はそれぞれ両端側に設けられる幹配線 6 6 , 6 7 を介して入力端子 6 8 , 6 9 に接続されている。このような構造は、電位が引込まれる量が共通電極 2 2 と補助容量配線 6 4 による補助容量電極との間で異なることによる表示上の不具合を防止するうえで、特に効果がある。しかも、共通電極 2 2 は対向基板 6 1 側に単層で形成することができ、複数の群とするために幹配線などの共通電極を結線する必要がないため、対向基板 6 1 側のパターン形成がより容易となる。また、対向基板 6 1 側では結線の系統によるインピーダンスの違いが生じないので、縞模様や輝度傾斜のない均一な表示特性を得ることができる。また、対向基板 6 1 側に幹配線となるべきパターン形成の必要がないため、図 1 ~ 図 3 の各形態では必要である幹配線形成のスペースが不要となり、図の左右方向には領域的な余裕が生じる。この結果、図 3 (a) で各共通電極 2 2 が第 1 幹配線 4 5 や第 2 幹配線 4 6 に接続されていない側の端部を導電部材 5 4 によってアクティブマトリクス基板 3 2 側に電氣的に接続するよりも、大きな面積で接続を行うことができる。これによって、接続抵抗のバラツキを抑えることができる。したがって、縞模様が生じるなどの不具合に対して、より有利な構造と言える。

20

30

【 0 0 4 0 】

図 5 は、本発明の実施の第 3 形態としてのアクティブマトリクス型液晶表示装置 7 0 の概略的な平面構成を示す。本実施形態では、対向基板 6 1 側は、図 4 に示すアクティブマトリクス型液晶表示装置 6 0 と基本的に同等であるけれども、アクティブマトリクス基板 7 2 側で、補助容量配線 7 4 を、補助容量配線 7 4 の一端側に集めるように形成される幹配線 7 6 , 7 7 を介して入力端子 7 8 , 7 9 にそれぞれ接続するようにしている。これによって、補助容量配線 7 4 も、偶数ラインと奇数ラインでの入力端子 7 8 , 7 9 から電氣的接続を行う部分までの抵抗値をほぼ合わせることができ、さらに良好な表示を行うことができる。このような構造は、特に充電時間が短くマージンが少ない場合や、充電率に応じて画素電位を決定するタイプの液晶表示装置において、対向基板側の共通電極のみならず補助容量配線の遅延や揺動が問題となる場合に、特に有効である。

40

【 0 0 4 1 】

図 6 は、本発明の実施の第 4 形態としてのアクティブマトリクス型液晶表示装置 8 0 の概略的な平面構成を示す。本実施形態のアクティブマトリクス型液晶表示装置 8 0 は、図 5 の実施形態のアクティブマトリクス型液晶表示装置 7 0 をさらに改良した構成を有し、対応する部分には同一の参照符を付して重複する説明を省略する。本実施形態で、幹配線 7 6 , 7 7 は、補助容量配線 7 4 の両側に配置されており、各補助容量配線 7 4 はいずれも両側から信号が入力されるようになっている。このことによって信号遅延の影響はさら

50

に小さくなる。図5と異なり図6では、幹配線76, 77は異方性導電材料からなるシールである異方性導電部材65より内側に配置される。補助容量配線74が幹配線76, 77より外側まで延伸されて形成されたコンタクト部81において、対向基板側の共通電極22に信号を供給している。図5と同様に、幹配線76, 77よりも内側で補助容量配線74と直接導通する形態でもかまわない。

【0042】

なお、図6では補助容量配線74の幹配線76, 77と異方性導電部材65によるシールが重ならないようにしている。保護膜などによって電気絶縁性が保たれておれば、立体的な配置としては、重なっていても問題ない。多くの場合、省スペースの都合により、シール下に配線等は配置されている。また、図6では、導電性物質が機能する部分を明確にするために、導電性材料は線状に示してある。シール材を異方性導電部材65で形成して、シール機能と導電機能とを兼ねる場合には、当然通常のシール材の配置と同じように、液晶を封入すべく、表示エリアの周囲を囲むようにシール材である異方性導電部材65が描かれる構造となる。

10

【0043】

図7は、本発明の実施の第5形態としてのアクティブマトリクス型液晶表示装置90の概略的な平面構成を示す。本実施形態で、図5または図6の実施形態に対応する部分には同一の参照符を付して重複する説明を省略する。本実施形態のアクティブマトリクス型液晶表示装置90は、対向基板側の共通電極22に入力する信号が、補助容量配線74に入力する信号とは異なる場合に対応した構造である。すなわち、補助容量配線74およびその幹配線76, 77とは関係なく、別の対向電極入力配線91, 92を備え、信号入力部93, 94から補助容量配線74への入力とは独立して信号を供給する。そして、異方性導電部材65からなるシール材の下層には、2本の異なる系統の配線が併走することになる。しかし、対向電極入力配線91, 92は保護膜に覆われているため、互いにリークすることはない。2系統の配線は、保護膜に設けられたコンタクト部81を介してのみ、対向電極に導通され、それぞれの電極に適正な信号が供給される。

20

【0044】

図7の構造の利点は、次の点にある。すなわち、対向基板側の共通電極および補助容量配線74を交流駆動する場合、この2つは同振幅で駆動するのが一般的である。しかし、前者は液晶にかかる電圧を直接決定付けるため、DC値も含めて最適に制御する必要があるのに対し、後者は交流成分による実効電圧の嵩上げのみが求められており、DC値は問われない。したがって、前者の駆動には最適な電圧値を生成して供給する必要があるが、後者は既存の電源電圧や接地電位などを用いて効率よく供給することができる。このため、双方がパネル内部で接続されている場合よりも、トータルで低消費電力になる場合がある。さらに、対向基板の共通電極と補助容量配線74のいずれかが著しく遅延し、クロストークやフリッカなどの表示上の不具合が発生する場合には、双方の波形がほぼ同じになるように、外部で信号に所定の処理を行うことが希に行われる。具体的には、遅延している方の波形にオーバシュートを与えたり、入力側に差動増幅器を設けて位相差を縮めたりする。その際には、パネル内で対向基板側の共通電極と補助容量配線74とが繋がっていないことが前提となる。したがって、このような場合に、図7のような構造が必要となるのである。

30

40

【0045】

また、図示はしないが、補助容量配線を設けずに、隣接画素を駆動すべき走査線を補助容量配線代りとし、その走査線の非選択時に補助容量配線の場合と同じように、対向基板の共通電極と同振幅で交流駆動する方法がしばしば用いられている。このとき、補助容量配線に相当する走査線は、DC値としてはスイッチング素子を非導通にするに足る十分な電圧(nチャンネルMOS電界効果トランジスタの場合には-10V程度)が印加されているので、当然、図6などのようにこれを対向基板の共通電極に供給して駆動することはできない。また、液晶の信頼性が十分に得られる場合には、補助容量そのものが無い場合もあり、この場合には対向基板の共通電極に信号を供給すべき配線が別途必要であることは

50

当然である。

【0046】

以上の説明の各実施形態では、補助容量配線および共通電極は、走査線と平行方向に共通化させている例について説明しているけれども、これに限らず先行技術として示した各構造と同様に、たとえば信号線と平行方向であったり、ジグザグに接続された形態であってもかまわない。このような構成であっても、前述のような低周波駆動を行うことによって消費電力を低減することができることに変わりはなく、これに加えて上述のように表示品位を向上させることもできる。特にドット反転方式の駆動において、信号振幅を抑えるために信号線と平行に補助容量配線を配置するとともに、対向基板側の共通電極も信号線方向にパターンングし、対向基板側で結線もしくは各ライン毎に補助容量配線と異方性導電材料などを用いて接続する構成では、対向基板側の共通電極を高周波で駆動する点から、補助容量配線の抵抗値の低さを利用し、かつ遅延の差をなくすという点で、本発明の効果がきわめて大きく得られる。

10

【0047】

【発明の効果】

以上のように本発明によれば、対向基板上の共通電極を複数の部分に分け、それぞれ画素のラインに対応する線状としても、アクティブマトリクス基板上の導電性パターンと導電性物質によって電氣的に接続するので、共通電極の線状の部分を高抵抗の透明導電膜によって形成しても、電位の引込まれによる画質の低下を低減することができる。

【0049】

20

また線状の共通電極の部分は両端を導電性物質によってアクティブマトリクス基板上の導電性パターンに電氣的に接続するので、線状の部分の位置による引込まれの程度の違いが生じにくくなり、縞模様や輝度傾斜のない良好な画質を得ることができる。

【0050】

また本発明によれば、共通電極の透明導電膜の材料として高抵抗のITOを使用しても、電位の引き込まれによる画質の低下を低減し、低抵抗の金属パターンを付加する必要を生じさせない。

【0051】

また本発明によれば、共通電極短絡部と導電性パターンとの間の電氣的接続を、線状の導電性物質を用いて確実に行うことができる。

30

【0052】

また本発明によれば、補助容量配線を導電性パターンとして利用し、引込まれ量の違いによる表示上の不具合を防止することができる。

【0053】

また本発明によれば、導電性物質として異方性導電物質を用いるので、細かいパターンで共通電極や導電性パターンを形成しても、横クロストークのない良好な画質を得ることができる。

【図面の簡単な説明】

【図1】 本発明の基礎となる第1形態としてのアクティブマトリクス型液晶表示装置10の概略的な構成を示す平面図、およびその部分的な断面図である。

40

【図2】 本発明の基礎となる第2形態としてのアクティブマトリクス型液晶表示装置30の概略的な構成を示す平面図、およびその部分的な断面図である。

【図3】 本発明の実施の第1形態としてのアクティブマトリクス型液晶表示装置50の平面図、およびその部分的な断面図である。

【図4】 本発明の実施の第2形態としてのアクティブマトリクス型液晶表示装置60の簡略化した平面図である。

【図5】 本発明の実施の第3形態としてのアクティブマトリクス型液晶表示装置70の簡略化した平面図である。

【図6】 本発明の実施の第4形態としてのアクティブマトリクス型液晶表示装置80の簡略化した平面図である。

50

【図7】 本発明の実施の第5形態としてのアクティブマトリクス型液晶表示装置90の簡略化した平面図である。

【図8】 先行技術のアクティブマトリクス型液晶表示装置の部分的な平面図および断面図である。

【図9】 図8の先行技術の考え方を、方向を変えて適用したアクティブマトリクス型液晶表示装置の部分的な電氣的構成を示す等価回路図とその駆動信号波形図である。

【図10】 先行技術によるアクティブマトリクス型液晶表示装置の他の構成を示す部分的な電氣回路図である。

【図11】 先行技術の考え方を応用したアクティブマトリクス型液晶表示装置の部分的な構成を示す等価回路図およびその駆動信号波形図である。

10

【図12】 先行技術の考え方を応用したアクティブマトリクス型液晶表示装置の部分的な電氣的構成を示す等価回路図およびその駆動信号波形図である。

【図13】 先行技術の考え方を応用したアクティブマトリクス型液晶表示装置の部分的な電氣的構成を示す等価回路図およびその駆動信号波形図である。

【符号の説明】

10, 30, 50, 60, 70, 80, 90 アクティブマトリクス型液晶表示装置

11, 31, 61 対向基板

12, 32, 62, 72 アクティブマトリクス基板

13, 23 透明絶縁性基板

14, 34, 64, 74 補助容量配線

20

15, 35, 45 第1幹配線

16, 36, 46 第2幹配線

20 対向電極接続部

22 共通電極

24, 44, 54, 65 導電性物質

28, 29, 68, 69, 78, 79 入力端子

66, 67, 76, 77 幹配線

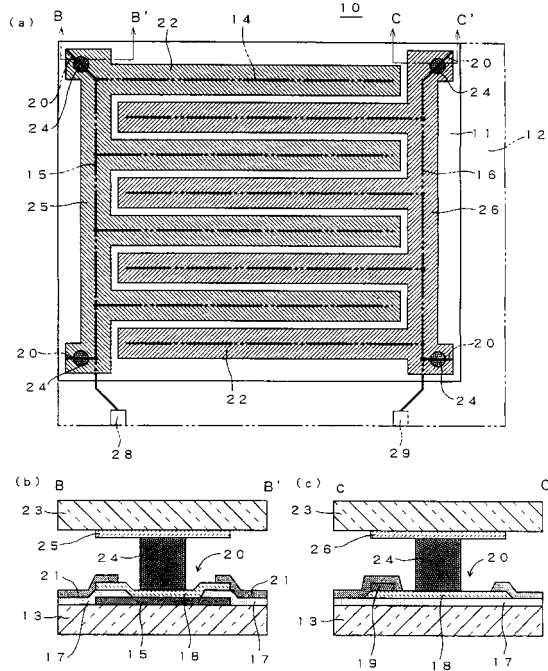
81 コンタクト部

91, 92 対向電極入力配線

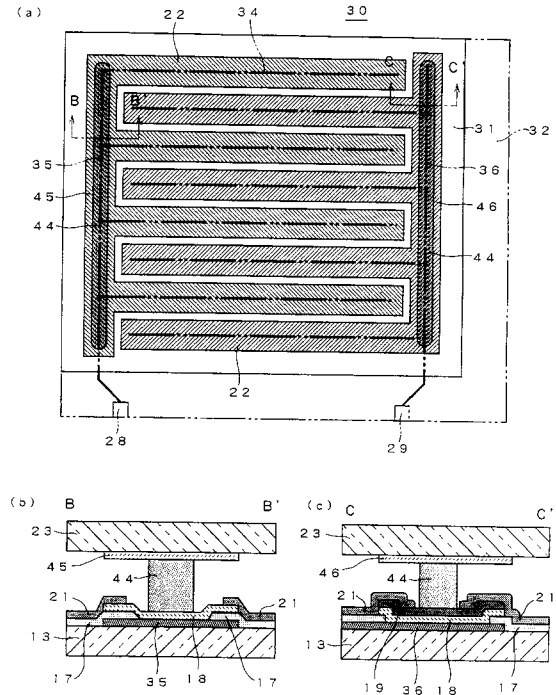
93, 94 信号入力部

30

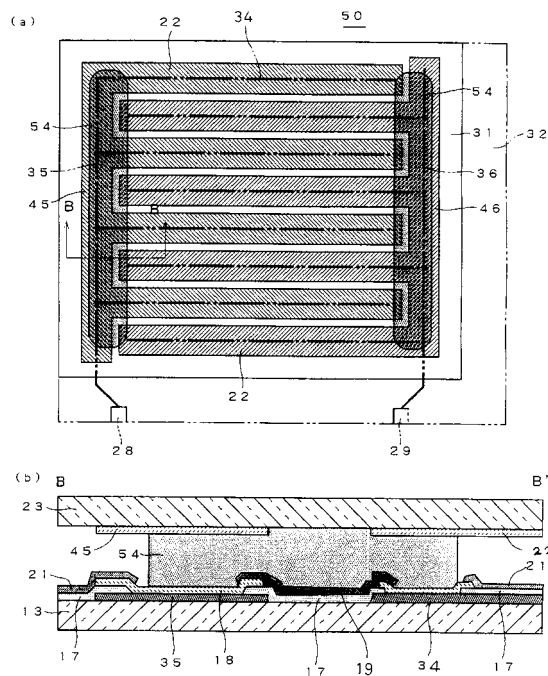
【 図 1 】



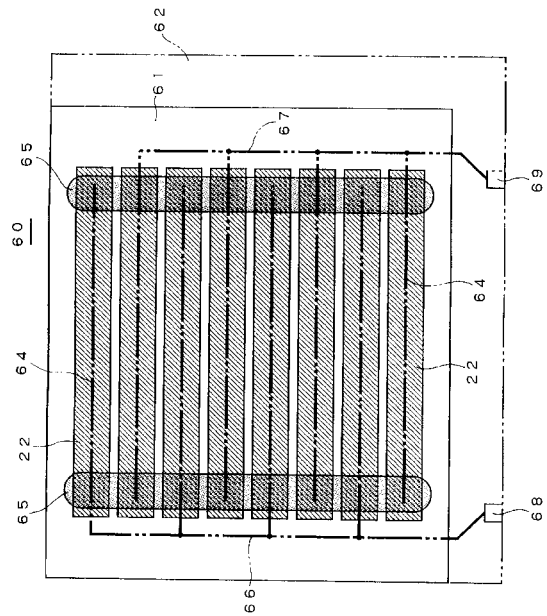
【 図 2 】



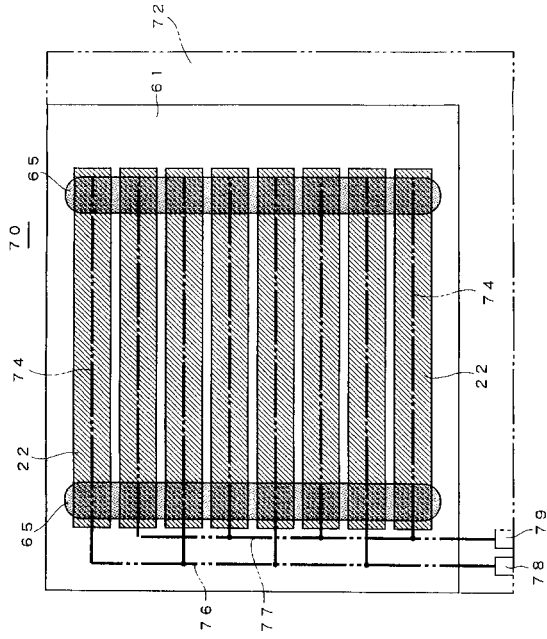
【 図 3 】



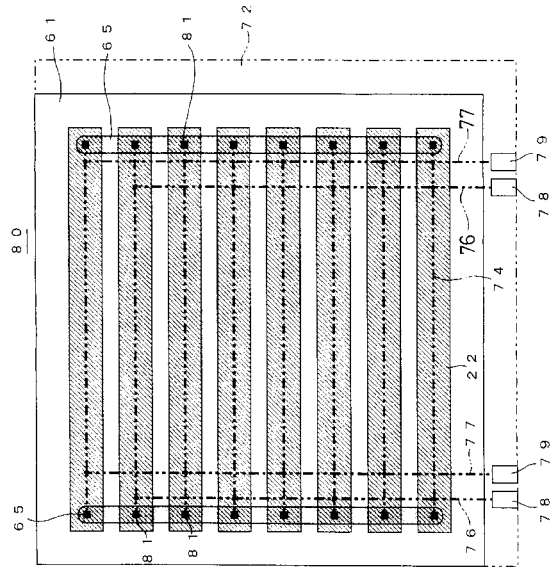
【 図 4 】



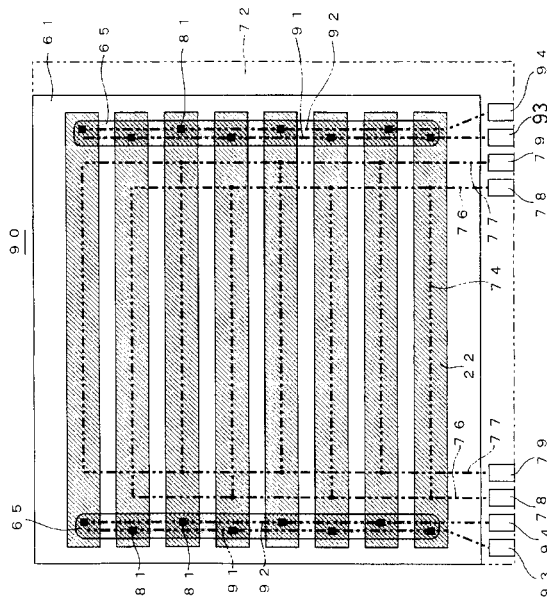
【 図 5 】



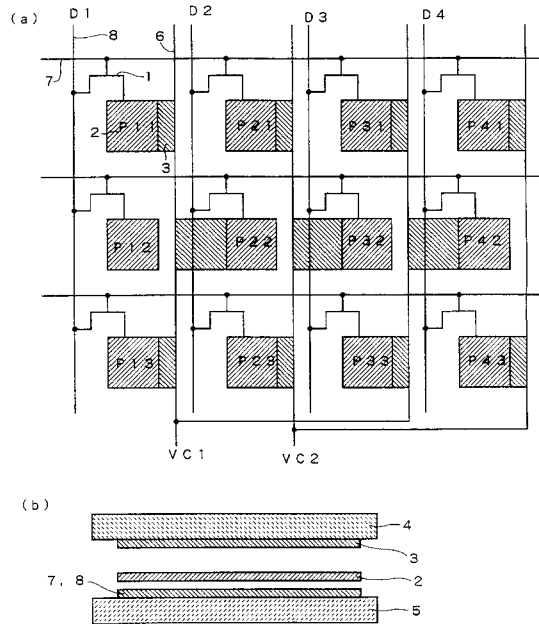
【 図 6 】



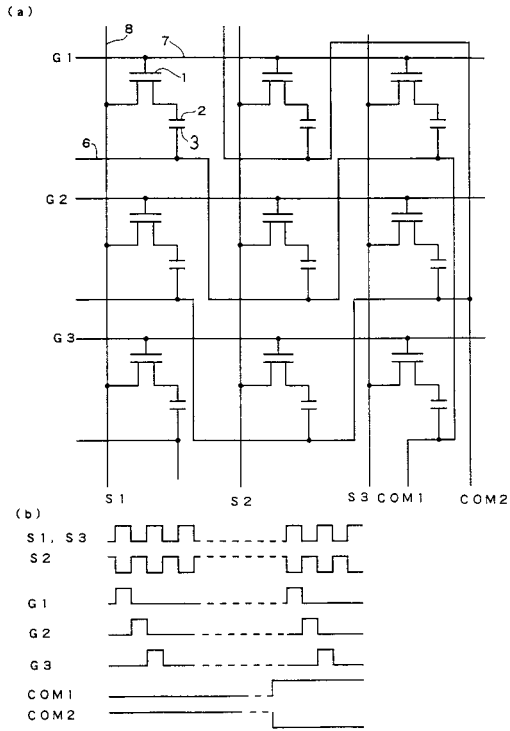
【 図 7 】



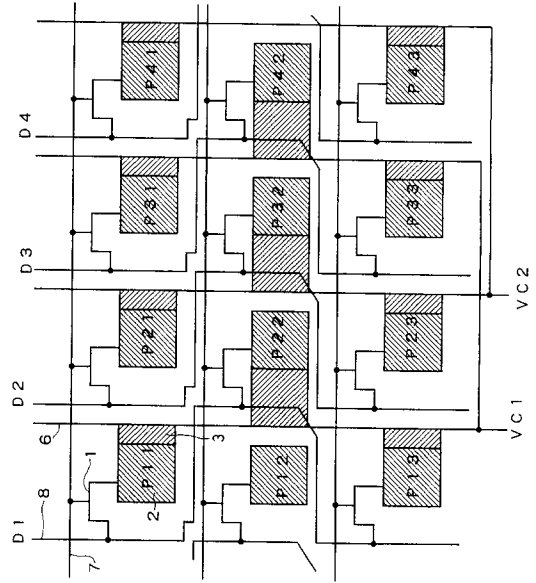
【 図 8 】



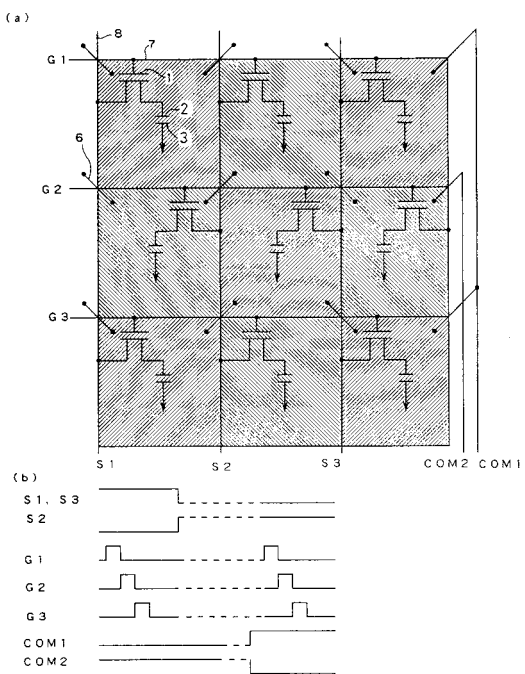
【 9 】



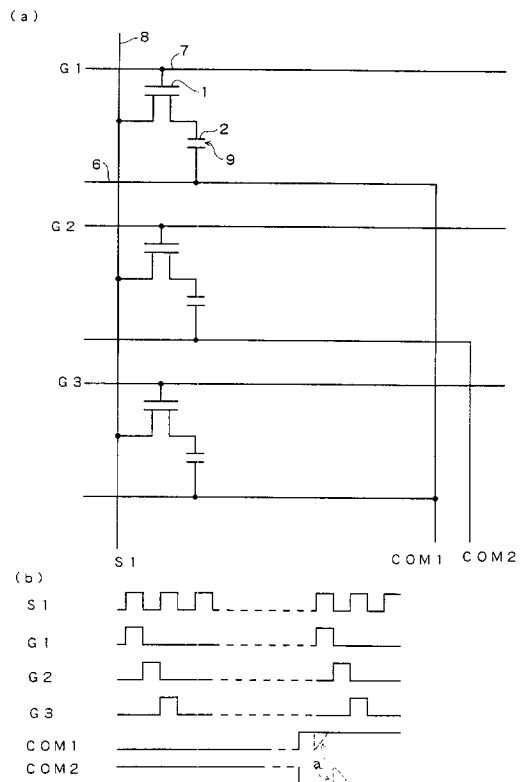
【 10 】



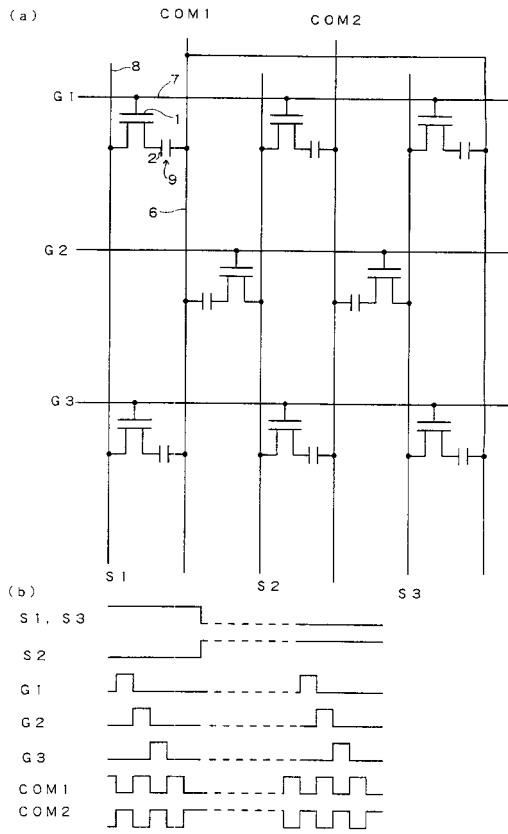
【 11 】



【 12 】



【 図 13 】



フロントページの続き

審査官 藤田 都志行

- (56)参考文献 特開平10 - 010553 (JP, A)
特開平09 - 325348 (JP, A)
特開平08 - 248929 (JP, A)
特開平02 - 053031 (JP, A)
特開平10 - 239710 (JP, A)
特開平08 - 248930 (JP, A)
特開平07 - 160228 (JP, A)
特開平07 - 064510 (JP, A)
特開平04 - 359226 (JP, A)
特開平04 - 120514 (JP, A)
特公平04 - 073929 (JP, B2)

- (58)調査した分野(Int.Cl.⁷, DB名)

G02F 1/1343
G02F 1/1345
G02F 1/1368
G09F 9/30 338
G09F 9/30 341

专利名称(译)	有源矩阵型液晶显示装置		
公开(公告)号	JP3689003B2	公开(公告)日	2005-08-31
申请号	JP2001006789	申请日	2001-01-15
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	永田尚志 野口登 吉村洋二		
发明人	永田 尚志 野口 登 吉村 洋二		
IPC分类号	G02F1/1345 G02F1/1343 G02F1/1362 G02F1/1368 G09F9/30		
CPC分类号	G02F1/134309 G02F1/134336 G02F1/1345 G02F1/136213 G02F2201/121 G02F2201/124		
FI分类号	G02F1/1343 G02F1/1345 G02F1/1368 G09F9/30.338 G09F9/30.341		
F-TERM分类号	2H092/GA13 2H092/GA38 2H092/GA39 2H092/HA15 2H092/JA24 2H092/JB14 2H092/JB33 2H092/JB52 2H092/JB69 2H092/MA18 2H092/NA01 2H092/NA25 2H092/NA28 2H092/PA09 2H192/AA24 2H192/BA17 2H192/CB05 2H192/CC72 2H192/CC75 2H192/EA22 2H192/EA43 2H192/FA22 2H192/FA24 5C094/AA13 5C094/AA22 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA07		
优先权	2000095113 2000-03-30 JP		
其他公开文献	JP2001343666A		
外部链接	Espacenet		

摘要(译)

要解决的问题：当形成对向基板上的公共电极以具有长尺寸图案并且执行点反转驱动和线反转驱动时，减少由信号波形的圆化引起的缺陷显示。解决方案：在对向基板11上，公共电极22沿着有源矩阵基板12上的信号线的排列方向形成为长尺寸形状，并且偶数电极和奇数电极连接到有源矩阵基板12上。第一主干配线25和第二主干配线26交替地设置在两侧。第一主干配线25和第二主干配线26通过导电构件25连接到在有源矩阵基板12侧的辅助电容配线14中的两个或更多个位置处的对电极连接部分20。图14所示的结构可以由金属层等形成，以具有低电阻。通过在两个或更多个位置处将干线布线连接到辅助电容布线14，可以减小由公共电极22的引出电位引起的图像质量的劣化，或者通过在辅助电极之间引入不同的电位量来降低图像质量。

