

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2009-116203
(P2009-116203A)

(43) 公開日 平成21年5月28日(2009.5.28)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G O 9 G 3/36	2 H O 9 2
G02F 1/1343 (2006.01)	G O 2 F 1/1343	2 H O 9 3
G02F 1/133 (2006.01)	G O 2 F 1/133 5 O 5	5 C O O 6
G09G 3/20 (2006.01)	G O 2 F 1/133 5 7 5	5 C O 8 0
	G O 9 G 3/20 6 4 1 P	
審査請求 未請求 請求項の数 8 O L (全 9 頁) 最終頁に続く		

(21) 出願番号	特願2007-291446 (P2007-291446)	(71) 出願人	304053854
(22) 出願日	平成19年11月9日 (2007. 11. 9)		エプソンイメージングデバイス株式会社
			長野県安曇野市豊科田沢6925
		(74) 代理人	100095728
			弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	奥田 彰彦
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
		(72) 発明者	松田 誠司
			長野県安曇野市豊科田沢6925 エプソ
			ンイメージングデバイス株式会社内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

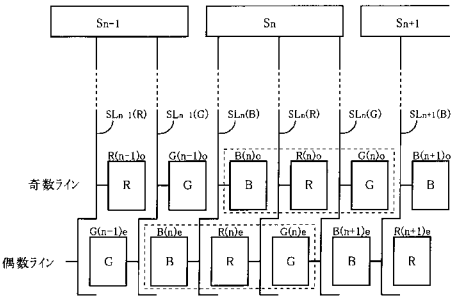
(57) 【要約】

【課題】デルタ配列を用いた液晶表示装置において、筋状の輝度むらを無くして、画質を向上する。

【解決手段】ソースラインS L n(B)に印加される映像信号電圧をV B (n)o、補正後の映像信号電圧をV ' B (n)oとする。補正後の映像信号電圧をV ' B (n)oは、以下の数式で与えられる。V ' B (n)o = V B (n)o - ηBo (V G (n-1)o - V B (n)o)

ここで、ηBoは表示色 (青) に対応した補正係数、 (V G (n-1)o - V B (n)o) はソースラインS L n(B)とソースラインS L n-1(G)との電位差であり、この電位差に補正係数を掛けた値が補正値となる。画素電極1 1 に書き込まれる映像信号電圧は、前記電位差に影響を受けるとことを前提として、その影響を打ち消すために、映像信号電圧から補正値を差し引くことにより補正を行うようにした。

【選択図】 図 4



【特許請求の範囲】**【請求項 1】**

マトリクス状に配置された赤、緑、青の 3 原色に対応した複数の画素と、列方向に延びて前記複数の画素に対応する映像信号電圧を供給する複数のソースラインと、を備え、前記ソースラインに隣接する画素の色が奇数行と偶数行とで異なる液晶表示装置であって、

前記ソースラインに印加される第 1 の映像信号電圧を、前記ソースラインに隣接する画素に接続された他のソースラインに印加される第 2 の映像信号電圧との差に基づいて補正する補正回路を設けたことを特徴する液晶表示装置。

【請求項 2】

前記補正回路は、前記第 1 の映像信号電圧と前記第 2 の映像信号電圧との差電圧に補正係数を掛けた値だけ前記第 1 の映像信号電圧を補正することを特徴する請求項 1 に記載の液晶表示装置。

10

【請求項 3】

前記補正回路は、緑の画素に対応したソースラインに印加される映像信号電圧のみを補正することを特徴する請求項 1 又は請求項 2 に記載の液晶表示装置。

【請求項 4】

前記補正回路は、赤、青、緑の画素に対応した各ソースラインに印加される映像信号電圧を補正することを特徴する請求項 1 又は請求項 2 に記載の液晶表示装置。

【請求項 5】

前記補正回路は、緑の画素に対応したソースラインに、非点灯の映像信号電圧を印加する場合には、対応する前記補正係数をゼロに設定することを特徴する請求項 2 に記載の液晶表示装置。

20

【請求項 6】

前記補正回路は、表示色によって前記補正係数を切り替えることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 7】

前記補正回路は、マゼンタとマゼンタ以外の表示色とで前記補正係数を異ならせることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 8】

前記補正回路は、グラデーション表示の場合に補正することを特徴する請求項 1 又は請求項 2 に記載の液晶表示装置。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、赤（R）、緑（G）、青（B）の 3 原色にそれぞれ対応した画素 R、画素 G、画素 B がマトリクス状に配置された液晶表示装置に関する。

【背景技術】**【0002】**

従来より、高精細化のためにデルタ配列のレイアウト構造を用いた液晶パネルが知られている。デルタ配列においては、奇数行と偶数行とでは、同色の画素が 1.5 画素ピッチだけずれた位置に配置されている。このようなデルタ配列においては、あるソースライン（画素に映像信号電圧を供給するための列方向に延びるライン）に着目すると、奇数行と偶数行とでは、当該ソースラインに隣接する画素の色が異なるという特殊性が生じる。例えば、画素 B に接続されたソースラインに着目すると、奇数行では画素 G がこれに隣接するが、隣接する偶数行では画素 R がこれに隣接することになる。

40

【0003】

このようなデルタ配列の液晶パネルにおいて、奇数行の画素と偶数行の画素との間で輝度むらが生じ、これが横筋として視認されるという問題があった。これは上述したデルタ配列のレイアウト構造の特殊性が起因していると考えられている。尚、この問題とレイアウト的な解決方法については、特許文献 1 に記載されている。

50

【特許文献１】特開２０００－１０１２３号公報

【発明の開示】

【発明が解決しようとする課題】

【０００４】

上述の問題を解決するために、奇数行と偶数行の輝度むら無くするために、ソースラインに印加される映像信号電圧を信号処理により補正する回路を設けることが考えられる。しかしながら、輝度むらの補正に関する正確なシミュレーションは難しく、回路の設計が困難であった。例えば、液晶パネルの列方向（垂直方向）の画素の配列情報、ソースラインの電圧情報を用いる方法では、ラインメモリ等が必要となり、回路設計が複雑になる。

【課題を解決するための手段】

【０００５】

本発明の液晶表示装置は、マトリクス状に配置された赤、緑、青の３原色に対応した複数の画素と、列方向に延びて前記複数の画素に対応する映像信号電圧を供給する複数のソースラインと、を備え、前記ソースラインに隣接する画素の色が奇数行と偶数行とで異なる液晶表示装置であって、前記ソースラインに印加される第１の映像信号電圧を、前記ソースラインに隣接する画素に接続された他のソースラインに印加される第２の映像信号電圧との差に基づいて補正する補正回路を設けたことを特徴とする。

【発明の効果】

【０００６】

本発明の液晶表示装置によれば、水平方向（行方向）の画素の配列情報を用いて、ソースラインに印加される映像信号電圧を補正するようにしたので、ラインメモリ等を必要とせず筋状の輝度むら無くして、画質を向上することができる。

【発明を実施するための最良の形態】

【０００７】

次に、本発明の実施形態による液晶表示装置の構成について説明する。図１に示すように、行方向に延びるゲートラインと列方向に延びるソースラインの交差部に、赤、緑、青の３原色の画素Ｒ，Ｇ，Ｂがマトリクス状に配置されて画素領域を形成している。また、画素領域とソースドライバの間には、複数のダミー画素ＤＭを含んだダミーラインＬ１が設けられている。図示していないが、画素領域のソースドライバが配置される反対側にもダミーラインが設けられている。また、最初の数列についてもダミー画素ＤＭが設けられている。

【０００８】

画素の配置方法としては、デルタ配列であり、奇数行と偶数行の画素Ｂ，Ｒ，Ｇは、互いに１．５画素ピッチだけずらして配置されている。図２に画素Ｂ，Ｒ，Ｇの構成を示す。ここでは、一例として、行１の中の３つの画素Ｂ，Ｒ，Ｇを示している。

【０００９】

画素Ｂ，Ｒ，Ｇは、それぞれゲートラインＧＬ１とソースラインＳＬ３（Ｂ），ＳＬ３（Ｒ），ＳＬ３（Ｇ）の交差点に対応して配置されている。画素トランジスタ１０は、Ｎチャンネル型の薄膜トランジスタからなり、そのソースは対応するソースラインＳＬ３（Ｂ），ＳＬ３（Ｒ），ＳＬ３（Ｇ）に接続されている。画素トランジスタ１０のドレインには画素電極１１が接続されている。画素電極１１と共通電極１２の間に液晶１３が設けられている。共通電極１２には共通電極信号ＶＣＯＭが供給される。また、画素電極１１と共通電極１２の間には、画素電極１１の電圧を保持するための保持容量１４が設けられている。

【００１０】

ソースラインＳＬ３（Ｂ），ＳＬ３（Ｒ），ＳＬ３（Ｇ）には、対応するソースドライバＳ３から映像信号電圧が出力される。ソースドライバＳ３には、不図示の水平スイッチが内蔵されており、水平走査信号に応じて水平スイッチがオンすることで、映像信号が出力されるように構成されている。残りのソースドライバＳ１，Ｓ２，Ｓ４，Ｓ５も同様に構成されている。尚、図１においては、５つのソースドライバだけを示しているが、ドッ

10

20

30

40

50

ト数に応じた個数のソースドライバが設けられる。

【 0 0 1 1 】

そして、ゲートライン GL_1 にゲートドライバ 20 から H レベルのパルス信号の垂直走査信号が出力されると、画素トランジスタ 10 がオンする。すると、ソースライン SL_3 (B), SL_3 (R), SL_3 (G) に出力された映像信号電圧が画素トランジスタ 10 を通して画素電極 11 に書き込まれるようになっている。

【 0 0 1 2 】

ゲートドライバ 20 は、垂直クロックに基づいてスタートパルス STV を転送するシフトレジスタ $SR_1 \sim SR_6$ と、隣り合う 2 つのシフトレジスタの出力信号の論理積をとる AND 回路 1 ~ 6 を備えている。尚、図 1 においては、一部のシフトレジスタ、 AND 回路だけを示している。

【 0 0 1 3 】

図 3 に示すように、シフトレジスタ $SR_1, SR_2, SR_3, SR_4 \dots$ の出力は、隣接シフトレジスタ間で $1/2$ パルス幅ずつオーバーラップしている。 AND 回路 1 は 2 つのシフトレジスタ SR_1, SR_2 の出力信号の論理積をとり、 AND 回路 2 は 2 つのシフトレジスタ SR_2, SR_3 の出力信号の論理積をとり、 AND 回路 3 は 2 つのシフトレジスタ SR_3, SR_4 の出力信号の論理積をとる。この結果、 AND 回路 1 から垂直走査信号 VS_1 が出力され、 AND 回路 2 から垂直走査信号 VS_2 が出力され、 AND 回路 3 から垂直走査信号 VS_3 が出力される。他の AND 回路 4 ~ 6 から同様に垂直走査信号 $VS_4 \sim VS_6$ が出力される。

【 0 0 1 4 】

尚、 AND 回路 1 ~ 6 は必ずしも必要ではなく、シフトレジスタ $SR_1, SR_2, SR_3 \dots$ から直接、垂直走査信号 $VS_1, VS_2, VS_3 \dots$ を出力するような構成に変更することもできる。

【 0 0 1 5 】

そして、奇数行の画素と偶数行の画素との間で輝度むらを無くすために、ソースラインに印加される映像信号電圧を補正する補正回路 30 が設けられている。補正回路 30 は、コントラスト調整、輝度調整、ガンマ補正等の各種の映像信号処理を行う映像信号処理回路 40 の後段に設けられることが好ましい。補正回路 30 は、映像信号処理がなされた映像信号電圧に対して補正を行い、補正された映像信号電圧がソースドライバ $S_1 \sim S_5$ を介して、対応するソースラインに出力されるように構成されている。

【 0 0 1 6 】

以下、補正回路 30 によって行われる信号処理について図 4 を参照して説明する。図 4 は、図 1 の画素領域から 2 行 $\times$ 6 列の画素列を抜き出して示した図である。いま、奇数行の B, R, G 3 原色に対応した、画素 $B(n)o$ 、画素 $R(n)o$ 、画素 $G(n)o$ と、偶数行の B, R, G 3 原色に対応した、画素 $B(n)e$ 、画素 $R(n)e$ 、画素 $G(n)e$ に着目する。(図 4 の中で、破線で囲まれた画素群を参照)

【 0 0 1 7 】

奇数行と偶数行とで同色の画素は、デルタ配列により、1 . 5 画素ピッチずらして配置されている。そして、ソースライン $SL_n(B)$ は、列方向に延びて画素 $B(n)o$ と画素 $B(n)e$ に接続され、ソースライン $SL_n(R)$ は、列方向に延びて画素 $R(n)o$ と画素 $R(n)e$ に接続され、ソースライン $SL_n(G)$ は、列方向に延びて画素 $G(n)o$ と画素 $G(n)e$ に接続されている。

【 0 0 1 8 】

ソースライン $SL_n(B)$ に着目すると、このソースライン $SL_n(B)$ は、奇数行では画素 $G(n-1)o$ に隣接し、偶数行では画素 $R(n)e$ に隣接している。また、ソースライン $SL_n(R)$ に着目すると、これは奇数行では画素 $B(n)o$ に隣接し、偶数行では画素 $G(n)e$ に隣接している。また、ソースライン $SL_n(G)$ に着目すると、これは奇数行では画素 $R(n)o$ に隣接し、偶数行では画素 $B(n+1)e$ に隣接している。このようなレイアウト構造において、映像信号電圧の補正は、奇数行、偶数行に対応して異なる補正を行うので、以下では奇数行の補正

と、偶数行の補正に分けて説明する。

【 0 0 1 9 】

(1) 奇数行の補正

まず、ソースライン $S L_n(B)$ に印加される映像信号電圧の補正について説明する。ソースライン $S L_n(B)$ に印加される映像信号電圧を $V B(n)_o$ 、補正後の映像信号電圧を $V' B(n)_o$ とする。ソースライン $S L_n(B)$ に隣接する画素は、画素 $G(n-1)_o$ である。画素 $G(n-1)_o$ に接続されたソースライン $S L_{n-1}(G)$ に印加される映像信号電圧を $V G(n-1)_o$ とすると、補正後の映像信号電圧 $V' B(n)_o$ は、以下の数式で与えられる。

$$V' B(n)_o = V B(n)_o - \eta B_o (V G(n-1)_o - V B(n)_o) \quad \cdots (1)$$

ここで、 ηB_o は表示色 (青) に対応した補正係数、 $(V G(n-1)_o - V B(n)_o)$ はソースライン $S L_n(B)$ とソースライン $S L_{n-1}(G)$ との電位差であり、この電位差に補正係数を掛けた値が補正值となる。画素電極 1 1 に書き込まれる映像信号電圧は、前記電位差に影響を受けるとことを前提として、その影響を打ち消すために、映像信号電圧から補正值を差し引くことにより補正を行っている。

【 0 0 2 0 】

そうすると、垂直走査信号により対応する奇数行が選択されると、ソースドライバ S_n より、補正後の映像信号電圧を $V' B(n)_o$ が画素 $B(n)_o$ に書き込まれることになる。

【 0 0 2 1 】

次に、ソースライン $S L_n(R)$ に印加される映像信号電圧についても同じ考え方で補正する。ソースライン $S L_n(R)$ に印加される映像信号電圧を $V R(n)_o$ 、補正後の映像信号電圧を $V' R(n)_o$ とする。ソースライン $S L_n(R)$ に隣接する画素は、画素 $B(n)_o$ である。画素 $B(n)_o$ に接続されたソースライン $S L_n(B)$ に印加される映像信号電圧を $V B(n)_o$ とすると、補正後の映像信号電圧 $V' R(n)_o$ は、以下の数式で与えられる。

$$V' R(n)_o = V R(n)_o - \eta R_o (V B(n)_o - V R(n)_o) \quad \cdots (2)$$

ηR_o は表示色 (赤) に対応した補正係数である。

【 0 0 2 2 】

また、ソースライン $S L_n(G)$ に印加される映像信号電圧についても同じ考え方で補正する。ソースライン $S L_n(G)$ に印加される映像信号電圧を $V G(n)_o$ 、補正後の映像信号電圧を $V' G(n)_o$ とする。ソースライン $S L_n(G)$ に隣接する画素は、画素 $R(n)_o$ である。画素 $R(n)_o$ に接続されたソースライン $S L_n(R)$ に印加される映像信号電圧を $V R(n)_o$ とすると、補正後の映像信号電圧 $V' G(n)_o$ は、以下の数式で与えられる。

$$V' G(n)_o = V G(n)_o - \eta G_o (V R(n)_o - V G(n)_o) \quad \cdots (3)$$

ηG_o は表示色 (緑) に対応した補正係数である。

【 0 0 2 3 】

(2) 偶数行の補正

まず、ソースライン $S L_n(B)$ に印加される映像信号電圧の補正について説明する。偶数行においては、ソースライン $S L_n(B)$ に隣接する画素は、画素 $R(n)_e$ である。ソースライン $S L_n(B)$ に印加される映像信号電圧を $V B(n)_e$ 、補正後の映像信号電圧を $V' B(n)_e$ とする。画素 $R(n)_e$ に接続されたソースライン $S L_n(R)$ に印加される映像信号電圧を $V R(n)_e$ とすると、補正後の映像信号電圧 $V' B(n)_e$ は、以下の数式で与えられる。

$$V' B(n)_e = V B(n)_e - \eta B_e (V R(n)_e - V B(n)_e) \quad \cdots (4)$$

ここで、 ηB_e は表示色 (青) に対応した補正係数であるが、これは偶数行に対応した係数であり、奇数行の補正係数 ηB_o とは異なる補正係数に設定されている。そうすると、垂直走査信号により対応する偶数行が選択されると、ソースドライバ S_n より、補正後の映像信号電圧を $V' B(n)_e$ が画素 $B(n)_e$ に書き込まれることになる。

【 0 0 2 4 】

次に、ソースライン $S L_n(R)$ に印加される映像信号電圧の補正を説明する。ソースライン $S L_n(R)$ に印加される映像信号電圧を $V R(n)_e$ 、補正後の映像信号電圧を $V' R(n)_e$ とする。ソースライン $S L_n(R)$ に隣接する画素は、画素 $G(n)_e$ である。画素 $G(n)_e$ に接続されたソースライン $S L_n(G)$ に印加される映像信号電圧を $V G(n)_e$ とすると、補正後の映像

10

20

30

40

50

信号電圧 $V' R(n)e$ は、以下の数式で与えられる。

$$V' R(n)e = V R(n)e - \eta Re (V G(n)e - V R(n)e) \quad \cdots (5)$$

ηRe は表示色 (赤) に対応した補正係数である。

【0025】

また、同様にして、ソースライン $SL_n(G)$ に印加される映像信号電圧の補正については以下の通りである。ソースライン $SL_n(G)$ に印加される映像信号電圧を $V G(n)e$ 、補正後の映像信号電圧を $V' G(n)e$ とする。ソースライン $SL_n(G)$ に隣接する画素は、画素 $B(n+1)e$ である。画素 $B(n+1)e$ に接続されたソースライン $SL_{n+1}(B)$ に印加される映像信号電圧を $V B(n+1)e$ とすると、補正後の映像信号電圧 $V' G(n)e$ は、以下の数式で与えられる。

10

$$V' G(n)e = V G(n)e - \eta Ge (V B(n+1)e - V G(n)e) \quad \cdots (6)$$

ηGe は表示色 (緑) に対応した補正係数である。

【0026】

上述の映像信号電圧の補正は、特に、補色系である、シアン、マゼンダ、イエロー (オレンジ) を表示する場合であって、左右隣接する画素間で色変化があまりないグラデーション表示の場合に有効であることが実験で確認された。シアンは、赤の画素 R の発光がなく、マゼンダは、緑の画素 G の発光がなく、イエローは、青の画素 B の発光がない表示色で、それぞれ赤、緑、青の補色である。

【0027】

また、視覚特性上、緑の筋状の輝度むらは、見えやすい傾向があり、かつ、ソースドライバの構成上、例えば、ソースドライバが正スキャンの場合 (ソースドライバ S_n , S_{n+1} の順番でスキャンする場合)、ソースドライバ S_n に接続されるソースライン $SL_n(B)$, $SL_n(R)$, $SL_n(G)$ には、この単位で映像信号が供給され、次の単位に隣接するソースライン $SL_n(G)$ は、次のソースドライバ S_{n+1} の影響を受ける。つまり、緑の映像信号電圧は、次のソースドライバの寄生容量の影響を強く受ける。そのため、基本的には緑の映像信号電圧についての補正は行うが、その場合は、マゼンダ系 (緑の画素の発光はなし) の補正はできない。そこで、マゼンダ系と、マゼンダ系以外の色に分け、それぞれ異なる補正係数を用いることが好ましい。以下、具体例を示して説明する。

20

【0028】

A) マゼンダ系以外のグラデーションの場合の補正例

左右隣接する画素間の色変化はないとする。奇数行については、補正係数 (ηRo , ηGo , ηBo) = (0.01, 0.02, 0.01) である場合、(1) ~ (3) 式より、RGB の各色について、補正された映像信号電圧は以下になる。

30

$$V' B(n)o = 2.6V - 0.01 \times (4V - 2.6V) = 2.586V$$

$$V' R(n)o = 1V - 0.01 \times (2.6V - 1V) = 0.984V$$

$$V' G(n)o = 4V - 0.02 \times (1V - 4V) = 4.06V$$

ここで、 $V B(n)o = 2.6V$ 、 $V R(n)o = 1V$ 、 $V G(n)o = V G(n-1)o = 4V$ であるとした。

【0029】

また、偶数行については、補正係数 (ηRe , ηGe , ηBe) = (0.01, 0.02, 0.01) である場合、(4) ~ (6) 式より、補正された映像信号電圧は以下になる。

40

$$V' B(n)e = 2.6V - 0.01 \times (1V - 2.6V) = 2.6016V$$

$$V' R(n)e = 1V - 0.01 \times (4V - 1V) = 0.970V$$

$$V' G(n)e = 4V - 0.02 \times (2.6V - 4V) = 4.028V$$

ここで、 $V B(n)e = V B(n+1)e = 2.6V$ 、 $V R(n)e = 1V$ 、 $V G(n)e = 4V$ であるとした。上記の映像信号電圧の補正を図5に図示した。図5は、図4の奇数行の画素 $B(n)o$ 、画素 $R(n)o$ 、画素 $G(n)o$ と、偶数行の画素 $B(n)e$ 、画素 $R(n)e$ 、画素 $G(n)e$ 、画素 $B(n+1)e$ に対応しており、斜線部分の電圧が補正後の映像信号電圧であることを示している。

50

尚、この例では、液晶パネルはノーマリーホワイトであり、映像信号電圧が 0 V の時は、白表示（点灯）、映像信号電圧が高くなると黒表示（非点灯）になる。

【 0 0 3 0 】

B) マゼンダ系のグラデーションの場合の補正例

左右隣接する画素間の色変化はないとする。この場合、緑の映像信号電圧の補正を行わないため、それに対応する補正係数（ η_{Go} 、 η_{Ge} ）はゼロとする。奇数行については、補正係数（ η_{Ro} 、 η_{Go} 、 η_{Bo} ）=（0.01, 0.00, 0.01）である場合、（1）～（3）式より、RGB の各色について、補正された映像信号電圧は以下ようになる。

$$V' B(n)o = 2V - 0.01 \times (0V - 2V) = 2.02V$$

$$V' R(n)o = 4V - 0.01 \times (2V - 4V) = 4.02V$$

$$V' G(n)o = 0V - 0.00 \times (2V - 0V) = 0V$$

ここで、 $V B(n)o = 2V$ 、 $V R(n)o = 4V$ 、 $V G(n)o = V G(n-1)o = 0V$ であるとした。

【 0 0 3 1 】

また、偶数行については、補正係数（ η_{Re} 、 η_{Ge} 、 η_{Be} ）=（0.01, 0.00, 0.01）である場合、（4）～（6）式より、補正された映像信号電圧は以下ようになる。

$$V' B(n)e = 2V - 0.01 \times (4V - 2V) = 1.98V$$

$$V' R(n)e = 4V - 0.01 \times (0V - 4V) = 4.04V$$

$$V' G(n)e = 0V - 0.00 \times (2V - 0V) = 0V$$

ここで、 $V B(n)e = V B(n+1)e = 2V$ 、 $V R(n)e = 4V$ 、 $V G(n)e = 0V$ であるとした。

【 0 0 3 2 】

以上のように、マゼンダ系と、マゼンダ系以外の色に分け、それぞれ異なる補正係数を用いることで、筋状の輝度むらを視覚上無くすることができることを実験上で確認された。

【 0 0 3 3 】

また、視覚特性上、緑の筋状の輝度むらは、見えやすい傾向があることから、緑の映像信号電圧についてのみ、上記の補正を行うようにしても良い。このような緑色に限定した補正処理は、筋状の輝度むら対策として有効であることが実験上で確認された。この場合は、上記の式（3）、（6）を用いて、映像信号電圧の補正を行うことになる。

【図面の簡単な説明】

【 0 0 3 4 】

【図 1】本発明の実施形態による液晶表示装置の構成を示す図である。

【図 2】画素の構成を示す図である。

【図 3】ゲートドライバの動作を説明するタイミング図である。

【図 4】本発明の実施形態による液晶表示装置の構成を示す図である。

【図 5】映像信号電圧の補正の様子を示した図である。

【符号の説明】

【 0 0 3 5 】

10 画素トランジスタ 11 画素電極 共通電極
13 液晶 14 保持容量 20 ゲートドライバ
30 補正回路 40 映像信号処理回路
AND1～AND6 AND回路
SR1～SR6 シフトレジスタ
S1～S5 ソースドライバ

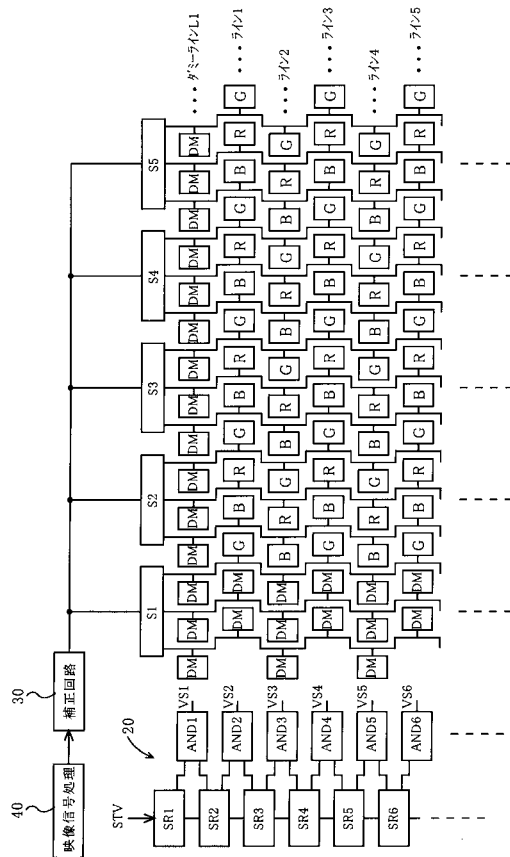
10

20

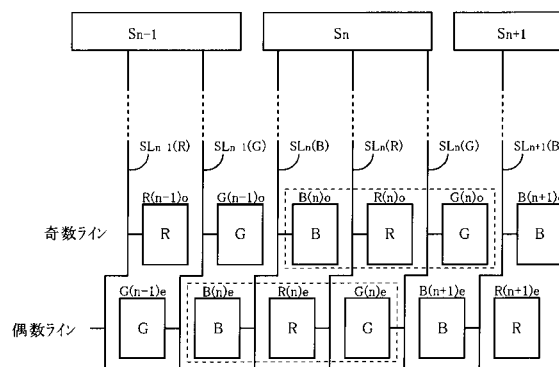
30

40

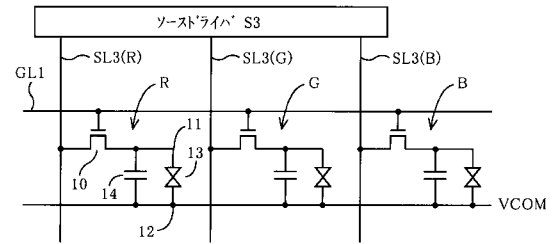
【図 1】



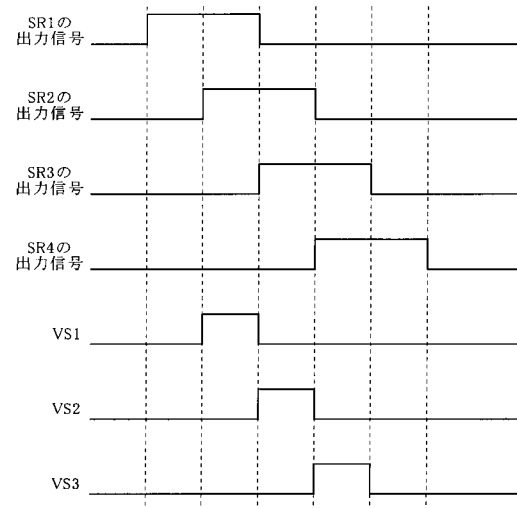
【図 4】



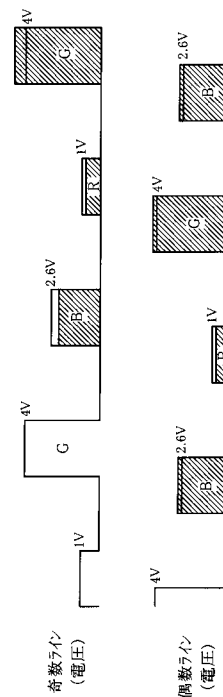
【図 2】



【図 3】



【図 5】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 2 A

F ターム(参考) 2H092 GA22 JA24 JB61 NA01 PA06
2H093 NA16 NC11 NC13 NC14 NC22 NC34 NC35 ND09 ND49 NE03
NH18
5C006 AC11 AC21 AF42 AF43 AF46 BB16 BB21 FA04 FA22 FA25
5C080 AA10 BB05 CC03 DD05 DD10 EE29 FF11 GG09 JJ03 JJ04
JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2009116203A	公开(公告)日	2009-05-28
申请号	JP2007291446	申请日	2007-11-09
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	奥田彰彦 松田誠司		
发明人	奥田 彰彦 松田 誠司		
IPC分类号	G09G3/36 G02F1/1343 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/1343 G02F1/133.505 G02F1/133.575 G09G3/20.641.P G09G3/20.642.A		
F-TERM分类号	2H092/GA22 2H092/JA24 2H092/JB61 2H092/NA01 2H092/PA06 2H093/NA16 2H093/NC11 2H093/NC13 2H093/NC14 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND09 2H093/ND49 2H093/NE03 2H093/NH18 5C006/AC11 5C006/AC21 5C006/AF42 5C006/AF43 5C006/AF46 5C006/BB16 5C006/BB21 5C006/FA04 5C006/FA22 5C006/FA25 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD10 5C080/EE29 5C080/FF11 5C080/GG09 5C080/JJ03 5C080/JJ04 5C080/JJ06 2H193/ZA04 2H193/ZA05 2H193/ZA08 2H193/ZD14 2H193/ZD32 2H193/ZF12 2H193/ZF13 2H193/ZF14 2H193/ZH25 2H193/ZH53 2H193/ZP03		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供使用三角形排列的液晶显示单元，并且通过消除条纹状的亮度不均匀性能够改善图像质量。
SOLUTION：当在源极线 SL_n (B)上施加的图像信号电压为 $V_B(n)$ ，并且校正后的图像信号电压为 $V_B(n)$ 时，校正后的图像信号电压为 $V_B(n)$ 通过以下表达式得到： $V_B(n) = V_B(n) - \eta B_o (V_G(n-1) - V_B(n))$ (其中， ηB_o 是对应于显示的颜色 (蓝色)， $(V_G(n-1) - V_B(n))$ 表示源极线 SL_n (B)和源极线 SL_{n-1} (G)之间的电位差，以及通过相乘得到的值通过校正因子的电位差是校正值)。通过从图像信号电压中减去校正值来校正要写入像素电极11的图像信号电压，以消除对图像信号电压受电位差影响的假设的影响。

