

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-292932

(P2008-292932A)

(43) 公開日 平成20年12月4日(2008.12.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	5C006
H04N 5/66 (2006.01)	H04N 5/66 102B	5C058
G09G 3/20 (2006.01)	G09G 3/20 641E	5C080
	G09G 3/20 632Z	
	G09G 3/20 650C	
審査請求 未請求 請求項の数 4 O L (全 16 頁)		

(21) 出願番号	特願2007-140612 (P2007-140612)	(71) 出願人	000201113
(22) 出願日	平成19年5月28日 (2007. 5. 28)		船井電機株式会社
			大阪府大東市中垣内7丁目7番1号
		(74) 代理人	100096703
			弁理士 横井 俊之
		(72) 発明者	遠藤 譲一
			大阪府大東市中垣内7丁目7番1号 船井電機株式会社内
		Fターム(参考)	5C006 AA14 AF44 AF47 FA52
			5C058 AA06 BA01 BA25
			5C080 AA10 BB05 DD27 EE29 JJ02
			JJ05 JJ07

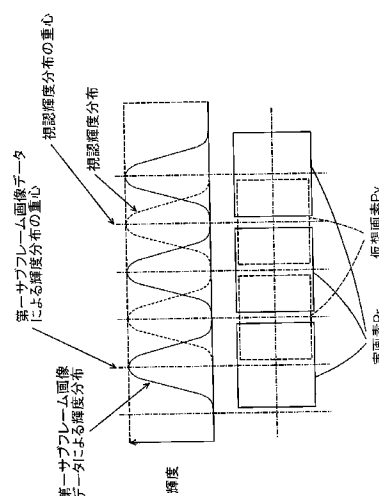
(54) 【発明の名称】 画像表示装置および液晶テレビジョン

(57) 【要約】

【課題】高画質表示を実現するためには多くのコストを要していた。

【解決手段】一画面分の画像を表したフレーム画像データから生成した複数のサブフレーム画像データに基づいて表示パネルを駆動して画像表示を行う画像表示装置において、上記フレーム画像データを複数のサブフレーム画像データに分割する分割手段と、分割された複数のサブフレーム画像データのうち、一のサブフレーム画像データを構成する各画素データを表示パネルの各画素に一对一で対応させて表示パネルの各画素を駆動させるとともに、他のサブフレーム画像データを構成する各画素データを、表示パネル中において隣接する複数の画素に所定の比率で分配することにより表示パネルの各画素を駆動させるパネル駆動制御手段を備える構成とした。

【選択図】図5



【特許請求の範囲】**【請求項 1】**

一画面分の画像を表したフレーム画像データから生成した複数のサブフレーム画像データに基づいて表示パネルを駆動して画像表示を行う画像表示装置において、

上記フレーム画像データを複数のサブフレーム画像データに分割する分割手段と、

分割された複数のサブフレーム画像データのうち、一のサブフレーム画像データを構成する各画素データを表示パネルの各画素に一对一で対応させて表示パネルの各画素を駆動させるとともに、他のサブフレーム画像データを構成する各画素データを、表示パネル中において隣接する複数の画素に所定の比率で分配することにより表示パネルの各画素を駆動させるパネル駆動制御手段を備えることを特徴とする画像表示装置。

10

【請求項 2】

上記分割手段は、上記フレーム画像データを、奇数列の各画素データからなる第一サブフレーム画像データと偶数列の各画素データからなる第二サブフレーム画像データとに分割し、上記パネル駆動制御手段は、第一サブフレーム画像データの各画素データを表示パネルの各画素に一对一で対応させ、第二サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する 2 画素に略等分に分配することを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

上記分割手段は、上記フレーム画像データを、隣接する 3 列からなる各領域における各左列の各画素データからなる第一サブフレーム画像データと、上記各領域における各中央列の各画素データからなる第二サブフレーム画像データと、上記各領域における各右列の各画素データからなる第三サブフレーム画像データとに分割し、上記パネル駆動制御手段は、第一サブフレーム画像データの各画素データを表示パネルの各画素に一对一で対応させ、第二サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する 2 画素に対し右側画素よりも左側画素に高い比率にて分配し、第三サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する 2 画素に対し左側画素よりも右側画素に高い比率にて分配することを特徴とする請求項 1 に記載の画像表示装置。

20

【請求項 4】

受信した放送信号から映像信号を復調し、この映像信号内の一画面分の画像を表したフレーム画像データから複数のサブフレーム画像データを生成し、各サブフレーム画像データに基づいて、液晶パネルの各画素を駆動するドライバを制御することにより当該液晶パネル上に画像表示を実現する液晶テレビジョンにおいて、

30

上記フレーム画像データを入力し、このフレーム画像データを奇数列の各画素データからなる第一サブフレーム画像データと偶数列の各画素データからなる第二サブフレーム画像データとに分割し、

第一サブフレーム画像データの表示期間においては、第一サブフレーム画像データの各画素データを液晶パネルの各画素に一对一で対応させて上記ドライバに送出することによりドライバに液晶パネルの各画素を駆動させるとともに、第二サブフレーム画像データの表示期間においては、第二サブフレーム画像データの各画素データをそれぞれ、液晶パネル中において行方向に隣接する 2 画素に略等分に分配して上記ドライバに送出することによりドライバに液晶パネルの各画素を駆動させる、タイミングコントローラを備えることを特徴とする液晶テレビジョン。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、画像表示装置および液晶テレビジョンに関する。

【背景技術】**【0002】**

近年、映像の高画質化、高解像度化が進められており、例えば、Full HD などのハ

50

イビジョンのフォーマットによる画像データに基づいて画像表示を行うテレビジョン等が存在する。

【 0 0 0 3 】

また従来技術として、画像を構成する各フレーム画像のデータから複数のサブフレーム画像のデータを生成し、表示パネルによって複数のサブフレーム画像を時分割で表示する投影型画像表示装置が知られている（特許文献 1 参照。）。

同様に、一フレームの出力画像データを複数のサブフレームに分割し、サブフレームの単位で時分割に線形補間法による解像度変換処理を行なう画像処理装置が知られている（特許文献 2 参照。）。

また、フレームメモリ 1 0 3 から読み出した画像データに対して、冗長画素埋込部 1 0 4 がダミーデータを埋め込んで映像出力信号 1 0 5 としてディスプレイパネルに与えることにより、異なる解像度の各ディスプレイパネルに対してデータドライバを共用可能する技術が知られている（特許文献 3 参照。）。

【特許文献 1】特開 2 0 0 2 - 3 3 5 4 7 1 号公報

【特許文献 2】特開 2 0 0 5 - 2 0 8 4 1 3 号公報

【特許文献 3】特開 2 0 0 4 - 2 9 4 9 7 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

上述したハイビジョン等の画素数の多い画像データによる高画質表示を実現するには、基本的に、画像表示に用いる表示パネルについても画素数の多い高級なモデルを用いる必要がある。しかし、そのような表示パネルは当然に製造コストも高いという課題がある。

一方、画素数の少ない製造コストの低い表示パネルを用いて、上記画素数の多い画像データに基づく表示を行う場合は、スケーラと呼ばれる解像度変換手段を用いて、画像データの画素数を表示パネルの画素数に合わせて変換する（減らす）必要がある。しかしながら、このような解像度変換は画像の品質を劣化させてしまうため、結果、元の画像データが持つ緻密な表現を実現することができないという課題が発生する。

【 0 0 0 5 】

ここで、製造コストが低い低解像度の表示パネルを用いて、高画素数の映像をその品質を維持したまま表示することができれば、上記課題はいずれも解決すると言える。しかし上記文献はいずれも、ある画素数の画像データをその画素数よりも少ない画素数の表示パネルによって表示する際に画質を維持することを可能にするものではない。

【 0 0 0 6 】

本発明は上記課題に鑑みてなされたもので、少ないコストにて高画質な画像表示を実現することが可能な画像表示装置および液晶テレビジョンを提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 7 】

上記目的を達成するために、本発明の画像表示装置は、一画面分の画像を表したフレーム画像データから生成した複数のサブフレーム画像データに基づいて表示パネルを駆動して画像表示を行う。分割手段は、上記フレーム画像データを複数のサブフレーム画像データに分割する。パネル駆動制御手段は、分割された複数のサブフレーム画像データのうち、一のサブフレーム画像データを構成する各画素データを表示パネルの各画素に一对一で対応させて表示パネルの各画素を駆動させるとともに、他のサブフレーム画像データを構成する各画素データを、表示パネル中において隣接する複数の画素に所定の比率で分配することにより表示パネルの各画素を駆動させる。

【 0 0 0 8 】

上記他のサブフレーム画像データに基づく表示を行う期間においては、各画素データが表示パネル中の隣接する複数の画素に所定の比率で分配されるので、視聴者（ユーザ）には、表示パネルの画素（表示パネルの画素を適宜、実画素と呼ぶ。）間にも輝度の重心が位置するように見え、その結果、ユーザは実画素と実画素との間に仮想的な画素を視認す

10

20

30

40

50

る。すなわち本発明によれば、表示パネルの実画素に加え、実画素間に仮想的な画素が視認される。そのため、ある画素数の画像データをその画素数よりも少ない画素数の表示パネルによって表示する際に、上記のようにフレーム画像を複数のサブフレームに分割して表示することにより、元の画像データの画素数を減らさずに画質を維持したまま表示することができる。

【 0 0 0 9 】

具体的な構成の一例として、上記分割手段は、上記フレーム画像データを、奇数列の各画素データからなる第一サブフレーム画像データと偶数列の各画素データからなる第二サブフレーム画像データとに分割する。そして、上記パネル駆動制御手段は、第一サブフレーム画像データの各画素データを表示パネルの各画素に一对一で対応させ、第二サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する2画素に略等分に分配する。かかる構成によれば、実画素数が画像データの画素数の半分しかない表示パネルにおいても、画像データによる映像を、画像データの画素数を減らすことなく表示できる。

10

【 0 0 1 0 】

具体的な構成の他の例として、上記分割手段は、上記フレーム画像データを、隣接する3列からなる各領域における各左列の各画素データからなる第一サブフレーム画像データと、上記各領域における各中央列の各画素データからなる第二サブフレーム画像データと、上記各領域における各右列の各画素データからなる第三サブフレーム画像データとに分割する。そして、上記パネル駆動制御手段は、第一サブフレーム画像データの各画素データを表示パネルの各画素に一对一で対応させ、第二サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する2画素に対し右側画素よりも左側画素に高い比率にて分配し、第三サブフレーム画像データの各画素データをそれぞれ、表示パネル中において行方向に隣接する2画素に対し左側画素よりも右側画素に高い比率にて分配する。かかる構成によれば、実画素数が画像データの画素数の1/3しかない表示パネルにおいても、画像データによる映像を、画像データの画素数を減らすことなく表示できる。

20

【 0 0 1 1 】

さらに本発明の技術的思想は、液晶テレビジョンというより具体的な製品によっても体现できる。つまり、受信した放送信号から映像信号を復調し、この映像信号内の一画面分の画像を表したフレーム画像データから複数のサブフレーム画像データを生成し、各サブフレーム画像データに基づいて、液晶パネルの各画素を駆動するドライバを制御することにより当該液晶パネル上に画像表示を実現する液晶テレビジョンにおいて、

30

上記フレーム画像データを入力し、このフレーム画像データを奇数列の各画素データからなる第一サブフレーム画像データと偶数列の各画素データからなる第二サブフレーム画像データとに分割し、第一サブフレーム画像データの表示期間においては、第一サブフレーム画像データの各画素データを液晶パネルの各画素に一对一で対応させて上記ドライバに送出することによりドライバに液晶パネルの各画素を駆動させるとともに、第二サブフレーム画像データの表示期間においては、第二サブフレーム画像データの各画素データをそれぞれ、液晶パネル中において行方向に隣接する2画素に略等分に分配して上記ドライバに送出することによりドライバに液晶パネルの各画素を駆動させる、タイミングコントローラを備える構成を把握することができる。

40

【 0 0 1 2 】

かかるより具体的な構成によっても、上記画像表示装置と同様の作用・効果を発揮する。また上記では、画像表示装置やテレビジョンという物のカテゴリーによって本発明の技術的思想を説明した。これに加え、上記画像表示装置やテレビジョンが備える各手段や構成に対応した処理工程からなる画像処理方法の発明や、上記画像表示装置やテレビジョンが備える各手段や構成に対応した処理機能をコンピュータに実行させるプログラムの発明も把握可能であることは言うまでも無い。

【 発明を実施するための最良の形態 】

50

【 0 0 1 3 】

以下の順序に従って、本発明の実施形態を説明する。

- (1) テレビジョンの概略構成
- (2) 第一実施例
- (3) 第二実施例
- (4) まとめ

【 0 0 1 4 】

- (1) テレビジョンの概略構成

図 1 は、本実施形態にかかるテレビジョンの概略構成をブロック図で示している。

同図においてはテレビジョン（以下、TVと略す。）100の構成の一部として、アンテナ10と、チューナ部20と、信号処理部30と、画像処理部40と、タイミングコントローラ50と、液晶モジュール60とを示している。この意味で、TV100は液晶TVであると言える。むろんTV100は、液晶モジュールの他に、PDP（プラズマディスプレイパネル）やCRT等、他種のディスプレイを採用してもよい。

10

【 0 0 1 5 】

液晶モジュール60は、所定数の画素（実画素）を有した液晶パネル（表示パネル）61と、液晶パネル61の各走査線を駆動するゲートドライバ62と、液晶パネル61の各信号線を駆動するソースドライバ63とを有している。ゲートドライバ62、ソースドライバ63は、それぞれ複数のゲートドライバIC62a、ソースドライバIC63aからなる。一つ一つのゲートドライバIC62aからは縦方向（列方向）の所定数（例えば、数百）の画素に対応した走査線が延出しており、一つ一つのソースドライバIC63aからは、横方向（行方向）の所定数の画素に対応した信号線が延出している。液晶パネル61の各画素は、例えば、R（レッド）、G（グリーン）、B（ブルー）の3つのセルから構成されている。図示は省略しているが、液晶モジュール60は他にも液晶パネル61を照射するバックライト等、必要な各構成を備えている。ここでは、液晶モジュール60はアクティブマトリクス型の駆動方式を採用している。

20

【 0 0 1 6 】

TV100においては、チューナ部20がアンテナ10を介して放送信号を受信する。チューナ部20は、放送信号を中間周波信号に周波数変換するとともに、アナログ信号としての中間周波信号をデジタル信号に変換し、当該デジタル信号からトランスポートストリーム（TS）を抽出する。チューナ部20は、TSを信号処理部30に出力する。信号処理部30は、デスクランブル回路と、デマルチプレックス回路と、デコード回路とを備えており、デスクランブル回路によってTSのスクランブルを解除する処理を行なう。スクランブルが解除されたTSは、複数のトランスポートパケットからなり、各トランスポートパケットには映像信号や音声信号や各種データが格納されている。デマルチプレックス回路は、選局対象のチャンネルにかかる映像信号（および音声信号）をTSから抽出する。

30

【 0 0 1 7 】

TSから抽出された映像信号（および音声信号）はMPEG規格に従って符号化（エンコード）された状態であるため、デコード回路は映像信号（および音声信号）をMPEG規格に従って復号化（デコード）する。信号処理部30は、復号化した映像信号を画像処理部40に出力する。画像処理部40は、入力された映像信号に対して、液晶パネル61の画素数に応じたスケーリング処理（解像度変換処理）や、色補正処理、エッジ強調処理などの各種画像処理を必要に応じて実行可能であり、1画面分の画像を表したフレーム画像データを生成する。ただし本実施形態ではスケーリング処理は不要である。フレーム画像データは、タイミングコントローラ（以下、TCと略す。）50に出力される。

40

【 0 0 1 8 】

TC50は、フレーム画像データを複数のサブフレーム画像データに分割するとともに、所定のタイミングで各サブフレーム画像データを液晶モジュール60の上記ドライバに出力することにより、上記ドライバに液晶パネル61の各画素を駆動させる。その結果、

50

上記選局対象のチャンネルに対応した映像が液晶パネル 61 に表示される。TC50 の働きについては後述する。

図示は省略しているが、TV100 は他にも、上記デコードされた音声信号に基づく音声出力を行うための音声信号回路やスピーカ、TV100 の各部に駆動用電源を供給するための電源回路等、TV としての一般的な各構成を備える。

【0019】

(2) 第一実施例

TV100 の構成を利用して行う第一実施例を説明する。

本実施例においては、ある画素数で表された画像データに基づいた表示を、画像データの画素数よりも実画素数が少ない表示パネルを用いて行う。一例として、TV100 は放送信号から Full HD 規格の映像信号を抽出し、横縦 1920×1080 の画素数からなるフレーム画像データを得るものとする。液晶パネル 61 の実画素数は、横縦 960×1080 であるとする。つまり本実施例では、液晶パネル 61 は横方向の実画素数がフレーム画像データの $1/2$ である。

このような前提において、TV100 は以下の処理を実行する。

【0020】

図 2 は、第一実施例にかかる処理であって、主に TC50 が実行する処理の内容をフローチャートにより示している。

ステップ S (以下、ステップの表記を省略。) 200 では、TC50 は、画像処理部 40 からフレーム画像データを入力する。画像処理部 40 からは、所定のフレーム周波数 (例えば、 60Hz) に従って、フレーム画像データが入力される。

S210 では、TC50 は、入力したフレーム画像データを所定のバッファに一時的に保存する。

【0021】

S220 では、TC50 は、フレーム画像データを複数のサブフレーム画像データに分割する。本実施例では、フレーム画像データを奇数列の各画素データからなる第一サブフレーム画像データと、偶数列の各画素データからなる第二サブフレーム画像データとに分ける。各画素はそれぞれに RGB の各階調値を持つが、以下では画素毎の RGB 値を一まとまりとしてその画素の画素データと呼ぶ。

【0022】

図 3 は、第一・第二サブフレーム画像データにそれぞれ対応する各画素を示している。同図では、フレーム画像データ D の一部を示しており、ハッチングを記した奇数列の各画素の画素データの集合が第一サブフレーム画像データとなり、ハッチングを記していない偶数列の各画素の画素データの集合が第二サブフレーム画像データとなる。

【0023】

S230 では、TC50 は、第一サブフレーム画像データを液晶モジュール 60 に出力する。このとき TC50 は、第一サブフレーム画像データの各画素データが、液晶パネル 61 の各実画素に一对一に対応するように、ソースドライバ 63 に対して各画素データを出力するとともにゲートドライバ 62 を制御する。上記から明らかなように、本実施例では、第一サブフレーム画像データの縦横の画素数と、液晶パネル 61 の縦横の実画素数は同数である。ここで、第一サブフレーム画像データを構成する画素データ $D(2n-1)$ と、液晶パネル 61 の実画素に与えられるデータとの関係は以下ようになる。

$$Cr(n) = D(2n-1) \quad \dots (1)$$

$Cr(n)$ は、液晶パネル 61 の m 行目における n 番目の実画素に与えられるデータであり、 $D(2n-1)$ は、フレーム画像データの m 行目における $2n-1$ 番目の画素の画素データである。ただし、 $n = 1 \sim 960$ である。

【0024】

この関係を図で説明すると図 4 のようになる。フレーム画像データ D における m 行目の奇数番目の各画素の画素データが、液晶パネル 61 の m 行目の各実画素 Pr に対して左から順番に一对一に対応して出力される。この結果、液晶パネル 61 の全実画素が、第一サ

10

20

30

40

50

ブフレーム画像データによって駆動される。第一サブフレーム画像データによって液晶パネル 6 1 が駆動される期間（第一サブフレーム期間）は、一つのフレーム期間が $1 / 60$ 秒 = 約 16.66 msec であるから、その半分の約 8.33 msec である。

【0025】

図 5 は、液晶パネル 6 1 の各画素における発光輝度の分布を簡易的に示している。

同図の下段には、 m 行目において隣接する 3 つの実画素 P_r を実線で示しており、同図の上段には、第一サブフレーム期間における各実画素 P_r の発光輝度分布を実線で示している。第一サブフレーム期間では、第一サブフレーム画像データの各画素データによって各実画素 P_r が一対一の関係で発光させられるため、発光輝度分布の山の位置も各実画素 P_r の位置と一対一で対応し、各発光輝度分布の重心も、各実画素 P_r の中心と略一致するようになる。

10

【0026】

次に S 2 4 0 では、TC 5 0 は、第二サブフレーム画像データを液晶モジュール 6 0 に出力する。このとき TC 5 0 は、第二サブフレーム画像データの各画素データがそれぞれ、液晶パネル 6 1 の横方向に隣接する 2 つの実画素に略等分に分配されるように、ソースドライバ 6 3 に対して各画素データを出力するとともにゲートドライバ 6 2 を制御する。画素データを分配するとは、その画素の RGB の各階調値をそれぞれある比率で分け、分けた後の RGB の階調値の各組を各実画素に振り分けることを言う。

ここで、第二サブフレーム画像データを構成する画素データ $D(2n)$ と、液晶パネル 6 1 の仮想画素 P_v に与えられるデータとの関係は以下になる。

20

$$C_v(n) = D(2n) \quad \dots (2)$$

【0027】

$C_v(n)$ は、液晶パネル 6 1 の m 行目における n 番目の仮想画素に与えられるデータであり、 $D(2n)$ は、フレーム画像データの m 行目における $2n$ 番目の画素の画素データである。ここで、仮想画素 P_v とは、液晶パネル 6 1 上における仮想的な画素であり、本実施例では、横方向に隣接する実画素と実画素との間に在るものと想定している。つまり本実施例では、この仮想画素 P_v を発光させることにより、液晶パネル 6 1 の画素数を見かけ上、実画素数の略倍にするのである。

しかしながら、仮想画素 P_v はあくまで仮想的な存在であり実在する訳ではない。第二サブフレーム画像データによって発光させるのはあくまで液晶パネル 6 1 の実画素となる。

30

【0028】

そこで、第二サブフレーム画像データを構成する画素データと、液晶パネル 6 1 の実画素に与えられるデータとの関係は以下になる。

$$C_r(n)' = k_1 \cdot D(2n-2) + k_2 \cdot D(2n) \quad \dots (3)$$

【0029】

$C_r(n)'$ は、液晶パネル 6 1 の m 行目における n 番目の実画素に与えられるデータである。むしろ $D(2n-2)$ は、フレーム画像データの m 行目における $2n-2$ 番目（ただし、1 番目以上の画素のみ存在する。）の画素の画素データであり、第二サブフレーム画像データの一部である。 k_1 は、画素データ $D(2n-2)$ を上記 n 番目の実画素に対して分配するときの分配比率であり、 k_2 は、画素データ $D(2n)$ を上記 n 番目の実画素に対して分配するときの分配比率である。本実施例では基本的に、 $k_1 = k_2 = 0.5$ としている。

40

【0030】

この関係を図で説明すると図 6 のようになる。フレーム画像データ D の偶数番目の各画素の画素データをそれぞれ仮想画素用のデータであるとし、仮想画素の液晶パネル 6 1 上での仮想の存在位置において実在する 2 つの隣接する実画素 P_r に対して、仮想画素用のデータ（フレーム画像データ D における偶数番目の画素の画素データ）を略等分に分配して出力する。この結果、液晶パネル 6 1 が第二サブフレーム画像データによって駆動されて発光する。第二サブフレーム画像データによって液晶パネル 6 1 が駆動される期間（第

50

二サブフレーム期間)も約8.33msである。

【0031】

図2のフローチャートは、1つのフレーム画像データを対象とした処理を示しているため、TC50は当該処理をフレーム画像データを入力する度に繰り返し実行する。

上記S200～S240の処理を実行する点で、TC50は、分割手段およびパネル駆動制御手段を実現していると言える。また、TC50および液晶モジュール60を含む構成によって、画像表示装置が実現されていると言える。

【0032】

図7は、第二サブフレーム画像データによる、液晶パネル61上での発光輝度分布を簡易的に示している。同図では、第二サブフレーム画像データの一画素分の画素データを、隣接する2つの実画素Prに分配した場合を示している。同図では図5と同様に、下段に実画素Prを実線で示しており、上段に、各実画素Prの発光輝度分布を実線で示している。分配前の画素データによる輝度を1とした場合、当該輝度1に対する分配後の各実画素Prの発光輝度(発光輝度分布における最高輝度)は0.5となる。

また、同図の上段には、第二サブフレーム画像データに基づいてユーザに視認される輝度分布(適宜、視認輝度分布と呼ぶ。)を、鎖線1～3によって示している。

【0033】

ユーザは、液晶パネル61を同液晶パネル61から徐々に離れて観察すると、仮想画素用の画素データが略半分ずつ振り分けられてそれぞれ発光する2つの実画素Prの輝度分布を分離して見るのが困難になっていき、2つの実画素Prによる幅も認識できなくなる。そしてついには、ユーザには、あたかも1つの画素が発光しているように認識されるようになる。このとき、視認輝度分布は、観察位置が液晶パネル61から徐々に離れて最適な視聴位置へ推移する過程で、同図の鎖線1、2、3のように変化する。つまり、液晶パネル61を最適な観察位置から見た場合、仮想画素用の画素データが振り分けられてそれぞれ発光する2つの実画素Prに基づく視認輝度分布は、2つの実画素Prの発光輝度分布が合成されたものとなり、かつその視認輝度分布の重心は2つの実画素Prの略中間位置に来る。その結果、ユーザには、2つの実画素Prの略中間位置に1つの画素が存在するように視認され、この視認される画素が仮想画素となる。同図の下段には、仮想画素Pvのおよその位置を鎖線にて示している。

【0034】

再度、図5を参照して説明を続ける。同図上段には、上述したように第一サブフレーム画像データによる発光輝度分布を実線で示しており、かかる輝度分布がユーザに視認される。また同図上段には、第二サブフレーム画像データに基づく視認輝度分布も鎖線で示している。上述したように、この視認輝度分布の重心は、各実画素Prの略中間位置に来る。そのため、TC50による図2の処理が繰り返されることにより、図5の下段に示すように、実画素Prと、実画素Prと略同数の仮想画素Pv(鎖線)とによって映像表示がされているように視認される。すなわち本実施例によれば、ある実画素数(横縦960×1080)の液晶パネル61に、画素数が倍(縦横1920×1080)の画像データを、その画素数を減らすことなく表示することが可能となる。

【0035】

本実施例による効果を、液晶パネル61に、1本の縦線が画面上を横方向に移動していくテスト映像を表示させる場合を例に説明する。

具体的なテスト映像としては、例えば、図8に示すような、黒の背景上を白線WLが画面の左端から右端へと移動する映像Gが考えられる。このテスト映像Gを構成する各フレーム画像データは、ある1つの画素列にかかる各画素によって白線WLを表し、それ以外の画素によって黒の背景を表したものであるとする。ここで、白線WLがフレーム画像データの奇数列の画素(第一サブフレーム画像データ)によって表されている場合は、白線WLは、液晶パネル61のある1列を構成する実画素のみの発光によって表示され、一方、白線WLがフレーム画像データの偶数列の画素(第二サブフレーム画像データ)によって表されている場合は、白線WLは、液晶パネル61のある隣接する2列にかかる実画素

10

20

30

40

50

の発光によって表示される。白線WLが2列の発光にて表示される場合、離れた位置から液晶パネル61を観察するユーザには、当該2列分の幅を認識することは困難となり、当該2列の略中間位置に白線WLが存在するように視認する。

【0036】

従って、上記テスト映像Gの表示を行った場合、白線WLが各瞬間毎に存在する位置は液晶パネル61の横方向の実画素数の略倍となる。すなわち、本実施例によれば、液晶パネル61よりも横方向の解像度が略倍の表示パネルを用いて上記テスト画像Gの表示を行った場合と同様の、非常に滑らかな動きの表示を、液晶パネル61上で実現することが可能となる。むしろ、従来のように液晶パネル61の画素数に合わせてフレーム画像データの画素数を減らして表示を行う場合には、本実施例のような、液晶パネル61の解像度を

10

【0037】

(3) 第二実施例

次に、TV100の構成を利用して行う第二実施例を説明する。

本実施例においても、ある画素数で表された画像データに基づいた表示を、画像データの画素数よりも実画素数が少ない表示パネルを用いて行う。第一実施例と同様に、TV100は放送信号からFullHD規格の映像信号を抽出し、横縦1920×1080の画素数からなるフレーム画像データを得る。一方、液晶パネル61の実画素数は、横縦640×1080であるとする。つまり本実施例では、液晶パネル61は横方向の実画素数がフレーム画像データの1/3である。

20

このような前提において、TV100は以下の処理を実行する。

【0038】

図9は、第二実施例にかかる処理であって、主にTC50が実行する処理の内容をフローチャートにより示している。同図のS300およびS310は、上記S200およびS210と同じであるため、説明を省略する。以下では、第一実施例と異なる点について説明する。

S320では、TC50は、フレーム画像データを複数のサブフレーム画像データに分割する。本実施例では、フレーム画像データを、隣接する3列からなる各領域における各左列の各画素データからなる第一サブフレーム画像データと、上記各領域における各中央列の各画素データからなる第二サブフレーム画像データと、上記各領域における各右列の各画素データからなる第三サブフレーム画像データとに分割する。

30

【0039】

図10は、第一・第二・第三サブフレーム画像データにそれぞれ対応する各画素を示している。同図では、フレーム画像データDの一部を示しており、各領域Rにおいて線密度の薄いハッチングを記した左列の画素(左列画素)の画素データの集合が第一サブフレーム画像データとなり、各領域Rにおいて線密度の濃いハッチングを記した中央列の画素(中央列画素)の画素データの集合が第二サブフレーム画像データとなり、各領域Rにおける白四角で表した右列の画素(右列画素)の画素データの集合が第三サブフレーム画像データとなる。

【0040】

S330では、TC50は、第一サブフレーム画像データを液晶モジュール60に出力する。このときTC50は、第一サブフレーム画像データの各画素データが、液晶パネル61の各実画素に一対一で対応するように、ソースドライバ63に対して各画素データを出力するとともにゲートドライバ62を制御する。第一サブフレーム画像データの縦横の画素数と、液晶パネル61の縦横の実画素数は同数である。ここで、第一サブフレーム画像データを構成する左列画素の画素データD(3n-2)と、液晶パネル61の実画素に与えられるデータとの関係は以下になる。

$$Cr(n) = D(3n - 2) \quad \dots (4)$$

Cr(n)は、液晶パネル61のm行目におけるn番目の実画素に与えられるデータであり、D(3n-2)は、フレーム画像データのm行目における3n-2番目の画素の画

40

50

素データである。本実施例においては $n = 1 \sim 640$ である。

【0041】

この関係を図で説明すると図11のようになる。フレーム画像データDにおけるm行目の左列画素の各画素データが、液晶パネル61のm行目の各実画素Prに対して左から順番に一对一に対応して出力される。この結果、液晶パネル61の全実画素が、第一サブフレーム画像データによって駆動される。第一サブフレーム期間は、一つのフレーム期間が $1/60$ 秒 = 約 16.66 msec であるから、その $1/3$ の約 5.55 msec である。

【0042】

S340では、TC50は、第二サブフレーム画像データを液晶モジュール60に出力する。このときTC50は、第二サブフレーム画像データの各画素データがそれぞれ、液晶パネル61の横方向に隣接する2つの実画素に所定の比率で分配されるように、ソースドライバ63に対して各画素データを出力するとともにゲートドライバ62を制御する。

ここで、第二サブフレーム画像データを構成する中央列画素の画素データD(3n-1)と、液晶パネル61の仮想画素Pvaに与えられるデータとの関係は以下のようになる。

$$Cva(n) = D(3n-1) \quad \dots (5)$$

【0043】

Cva(n)は、液晶パネル61のm行目における仮想画素Pvaの中でn番目の仮想画素Pvaに与えられるデータであり、D(3n-1)は、フレーム画像データのm行目における3n-1番目の画素の画素データである。仮想画素Pvaとは、横方向に隣接する実画素と実画素との間であって、両実画素の中間位置よりも左側の実画素に寄った位置に在るものと想定している。ただし、第二サブフレーム画像データによって発光させるのは第一実施例と同様に、あくまで液晶パネル61の実画素である。

【0044】

第二サブフレーム画像データを構成する画素データと、液晶パネル61の実画素に与えられるデータとの関係は以下のようになる。

$$Cr(n)' = k_3 \cdot D(3n-4) + k_4 \cdot D(3n-1) \quad \dots (6)$$

Cr(n)'は、液晶パネル61のm行目におけるn番目の実画素に与えられるデータである。むしろD(3n-4)は、フレーム画像データのm行目における3n-4番目の画素の画素データであり、第二サブフレーム画像データの一部である。k3は、画素データD(3n-4)を上記n番目の実画素に対して分配するときの分配比率であり、k4は、画素データD(3n-1)を上記n番目の実画素に対して分配するときの分配比率であり、本実施例では基本的に、 $k_3 = 1/3$ 、 $k_4 = 2/3$ としている。

【0045】

この関係を図で説明すると図12のようになる。フレーム画像データDのm行目の中央列画素の各画素データを、それぞれ仮想画素Pva用のデータであるとし、仮想画素Pvaの液晶パネル61上での仮想の存在位置において実在する2つの隣接する実画素Prのうち左側の実画素Prに対し、仮想画素Pva用のデータの2/3を分配し、当該2つの実画素Prのうち右側の実画素Prに対し、仮想画素Pva用のデータの1/3を分配して出力する。この結果、液晶パネル61が第二サブフレーム画像データによって駆動されて発光する。第二サブフレーム期間および、後述の第三サブフレーム画像データによって液晶パネル61が駆動される期間(第三サブフレーム期間)も約 5.55 msec である。

【0046】

S350では、TC50は、第三サブフレーム画像データの各画素データがそれぞれ、液晶パネル61の横方向に隣接する2つの実画素に所定の比率で分配されるように、ソースドライバ63に対して各画素データを出力するとともにゲートドライバ62を制御する。第三サブフレーム画像データを構成する右列画素の画素データD(3n)と、液晶パネル61の仮想画素Pvbに与えられるデータとの関係は以下のようになる。

$$C v b (n) = D (3 n) \quad \dots (7)$$

【 0 0 4 7 】

$C v b (n)$ は、液晶パネル 6 1 の m 行目における仮想画素 $P v b$ の中で n 番目の仮想画素 $P v b$ に与えられるデータであり、 $D (3 n)$ は、フレーム画像データの m 行目における $3 n$ 番目の画素の画素データである。仮想画素 $P v b$ は、横方向に隣接する実画素と実画素との間であって、両実画素の中間位置よりも右側の実画素に寄った位置に在るものと想定している。ただし、第三サブフレーム画像データによって発光させるのは液晶パネル 6 1 の実画素である。

【 0 0 4 8 】

第三サブフレーム画像データを構成する画素データと、液晶パネル 6 1 の実画素に与えられるデータとの関係は以下になる。

$$C r (n) = k 5 \cdot D (3 n - 3) + k 6 \cdot D (3 n) \quad \dots (8)$$

$C r (n)$ は、液晶パネル 6 1 の m 行目における n 番目の実画素に与えられるデータである。むしろ $D (3 n - 3)$ は、フレーム画像データの m 行目における $3 n - 3$ 番目の画素の画素データであり、第三サブフレーム画像データの一部である。 $k 5$ は、画素データ $D (3 n - 3)$ を上記 n 番目の実画素に対して分配するときの分配比率であり、 $k 6$ は、画素データ $D (3 n)$ を上記 n 番目の実画素に対して分配するときの分配比率であり、本実施例では基本的に、 $k 5 = 2 / 3$ 、 $k 6 = 1 / 3$ としている。

【 0 0 4 9 】

この関係を図で説明すると図 1 3 のようになる。フレーム画像データ D の m 行目の右列画素の各画素データを、それぞれ仮想画素 $P v b$ 用のデータであるとし、仮想画素 $P v b$ の液晶パネル 6 1 上での仮想の存在位置において実在する 2 つの隣接する実画素 $P r$ のうち左側の実画素 $P r$ に対し、仮想画素 $P v b$ 用のデータの $1 / 3$ を分配し、当該 2 つの実画素 $P r$ のうち右側の実画素 $P r$ に対し、仮想画素 $P v b$ 用のデータの $2 / 3$ を分配して出力する。この結果、液晶パネル 6 1 が第三サブフレーム画像データによって駆動されて発光する。

【 0 0 5 0 】

図 1 4 は、液晶パネル 6 1 の各画素における発光輝度の分布を簡易的に示している。

同図の上段には、第一サブフレーム期間における実画素 $P r$ の発光輝度分布を実線で示している。第一サブフレーム期間では、第一サブフレーム画像データの各画素データによって各実画素 $P r$ が一対一の関係で発光させられるため、発光輝度分布の山の位置も各実画素 $P r$ の位置と一対一で対応し、各発光輝度分布の重心も、各実画素 $P r$ の中心と略一致する。ユーザはかかる発光輝度分布を視認する。また、同図の上段には、第二サブフレーム画像データに基づく視認輝度分布を鎖線 1 で示し、第三サブフレーム画像データに基づく視認輝度分布を鎖線 2 で示している。

【 0 0 5 1 】

本実施例では、第二サブフレーム画像データの一画素分の画素データを、隣接する 2 つの実画素 $P r$ に分配するときに、右側の実画素よりも左側の実画素の方に高い比率で分配している。つまり、液晶パネル 6 1 を最適な観察位置から見た場合、仮想画素 $P v a$ 用の画素データ（中央列画素の画素データ）が振り分けられてそれぞれ発光する 2 つの実画素 $P r$ に基づく視認輝度分布は、2 つの実画素 $P r$ の発光輝度分布が合成されたものとなり、かつその視認輝度分布の重心は 2 つの実画素 $P r$ の中間位置よりも左側に寄った位置に来る。その結果ユーザには、2 つの実画素 $P r$ の中間位置よりも左側に寄った位置に 1 つの画素が存在するように視認され、この視認される画素が仮想画素 $P v a$ となる。

【 0 0 5 2 】

また本実施例では、第三サブフレーム画像データの一画素分の画素データを、隣接する 2 つの実画素 $P r$ に分配するときに、左側の実画素よりも右側の実画素の方に高い比率で分配している。つまり、液晶パネル 6 1 を最適な観察位置から見た場合、仮想画素 $P v b$ 用の画素データ（右列画素の画素データ）が振り分けられてそれぞれ発光する 2 つの実画素 $P r$ に基づく視認輝度分布は、2 つの実画素 $P r$ の発光輝度分布が合成されたものとな

10

20

30

40

50

り、かつその視認輝度分布の重心は2つの実画素Prの中間位置よりも右側に寄った位置に来る。その結果ユーザには、2つの実画素Prの中間位置よりも右側に寄った位置に1つの画素が存在するように視認され、この視認される画素が仮想画素Pvbとなる。

【0053】

そのため、TC50による図9の処理が繰り返されることにより、図14の下段に示すように、実画素Prと、実画素Prと略同数の仮想画素Pvaと、実画素Prと略同数の仮想画素Pvbとによって映像表示がされているように視認される。すなわち本実施例によれば、ある実画素数(横縦640×1080)の液晶パネル61に、画素数が3倍(縦横1920×1080)の画像データを、その画素数を減らすことなく表示することが可能となる。

10

【0054】

(4) まとめ

このように本実施形態によれば、1画面分の画像を表すフレーム画像データを、奇数列と偶数列とに分ける等の所定の分割規則に従って、第一サブフレーム画像データと第二サブフレーム画像データ等に分割し、第一サブフレーム画像データについては、各画素のデータを表示パネルの実画素に一对一で対応させて映像表示を行い、第一サブフレーム画像データ以外の第二サブフレーム画像データなどについては、各画素のデータを、表示パネルの隣接する2つの実画素に対して所定の比率で分配して映像表示を行うとしたため、表示パネル上の実画素に加え、実画素間の所定位置に仮想画素が視認されるようになった。そのため、フレーム画像データの画素数よりも少ない実画素数しかない表示パネルにおいて、フレーム画像データにかかる画像をその画素数を減じることなく表示することが可能となった。

20

【0055】

この結果、TV100においては、ハイビジョン放送などの画素数の多い画像データを表示するためであっても、当該画像データに合わせた高解像度の表示パネルを製造、採用する必要がなくなり、当該TV100の製造コストが大幅に削減できる。特に、液晶パネル61の画素数の増加に応じて増加する上記ソースドライバIC63aやゲートドライバIC62a等の部品点数を減らすことができるため、TV100製造のコスト削減効果は非常に高い。また上述したように、液晶パネル61の実画素数自体が少なくても、ハイビジョン放送などの画素数の多い画像データをそのままの画素数で表示できるため、表示される画質は、高解像度のモデルの表示パネルを用いて表示を行った場合と同様に高いままである。

30

【0056】

なお第一および第二実施例においては、表示パネルの横方向の画素数が画像データの横方向の画素数よりも少ない場合を例に説明を行ったが、表示パネルの縦方向の画素数が画像データの縦方向の画素数より少ない場合に対しても、むしろ本発明を適用可能である。この場合例えば、フレーム画像データの奇数行を第一サブフレーム画像データに、偶数行を第二サブフレーム画像データに分割する等し、第二サブフレーム画像データ等の各画素データを、表示パネル内において縦方向に隣接する2つの実画素に所定の比率で分配する。その結果、表示パネルの見かけ上の解像度を、縦方向に2倍、3倍等に増やすことができる。

40

また、フレーム画像データを分割して得るサブフレーム画像データの数や、第二サブフレーム画像データ等の各画素データを実画素に分配する際の比率は、上述したものに限られず、種々の数値を採用可能である。

【図面の簡単な説明】

【0057】

【図1】テレビジョンの概略構成の一例を示したブロック図。

【図2】第一実施例にかかる処理内容を示したフローチャート。

【図3】フレーム画像データの一部を示した図。

【図4】第一サブフレーム画像データと実画素との対応関係を示した図。

50

- 【図 5】第一実施例における実画素と仮想画素との位置関係等を示した図。
 【図 6】第二サブフレーム画像データと実画素との対応関係を示した図。
 【図 7】第二サブフレーム画像データに基づく視認輝度分布の様子を示した図。
 【図 8】テスト映像の例を示した図。
 【図 9】第二実施例にかかる処理内容を示したフローチャート。
 【図 10】フレーム画像データの一部を示した図。
 【図 11】第一サブフレーム画像データと実画素との対応関係を示した図。
 【図 12】第二サブフレーム画像データと実画素との対応関係を示した図。
 【図 13】第三サブフレーム画像データと実画素との対応関係を示した図。
 【図 14】第二実施例における実画素と仮想画素との位置関係等を示した図。

10

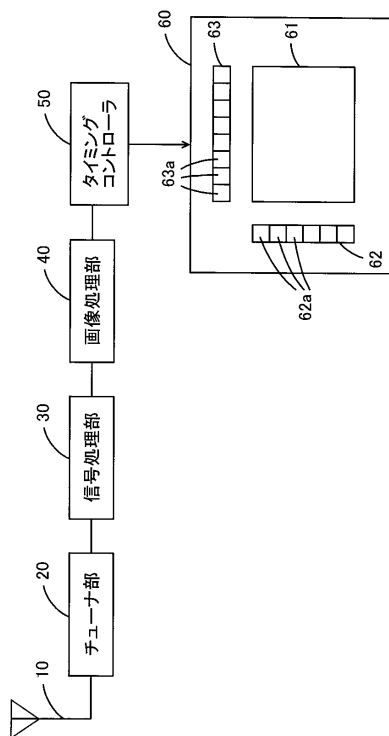
【符号の説明】

【0058】

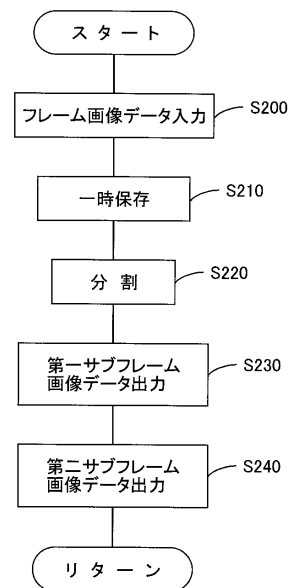
- 10 ... アンテナ
 20 ... チューナ部
 30 ... 信号処理部
 40 ... 画像処理部
 50 ... タイミングコントローラ
 60 ... 液晶モジュール
 61 ... 液晶パネル
 62 ... ゲートドライバ
 63 ... ソースドライバ
 100 ... テレビジョン

20

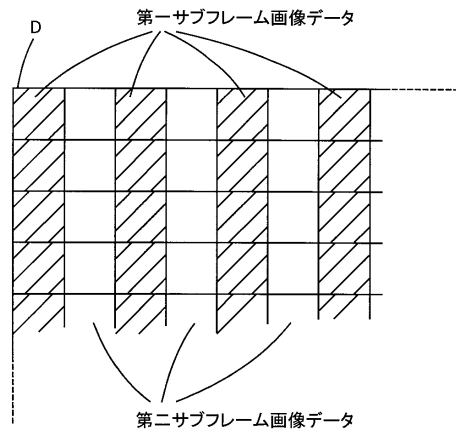
【図 1】



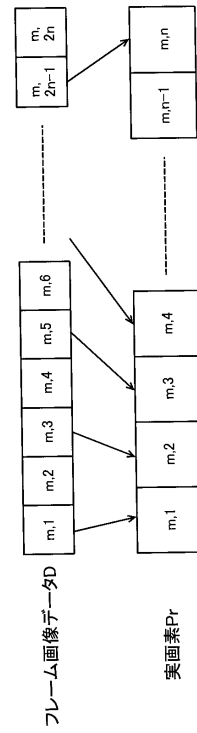
【図 2】



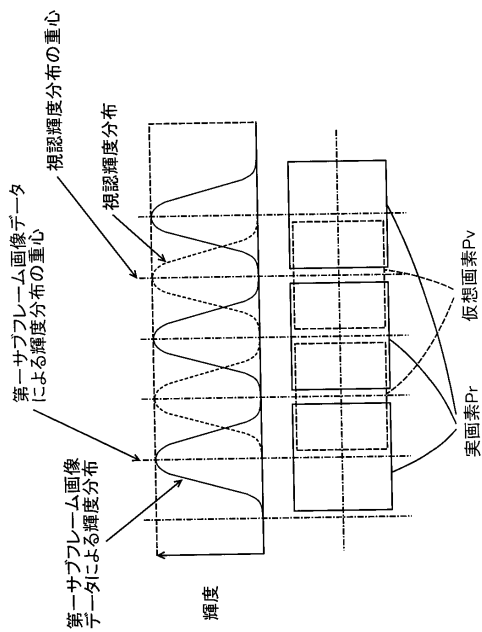
【図 3】



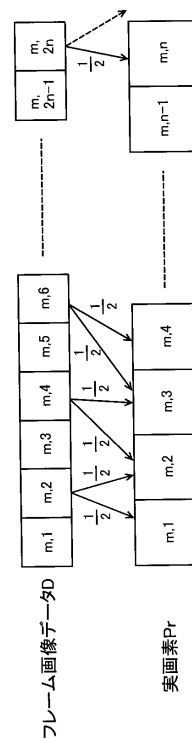
【図 4】



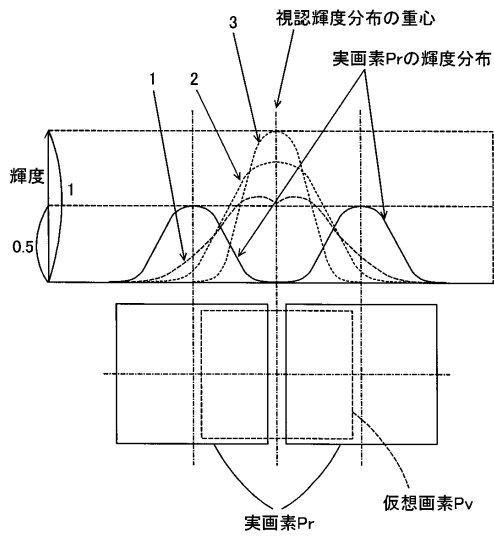
【図 5】



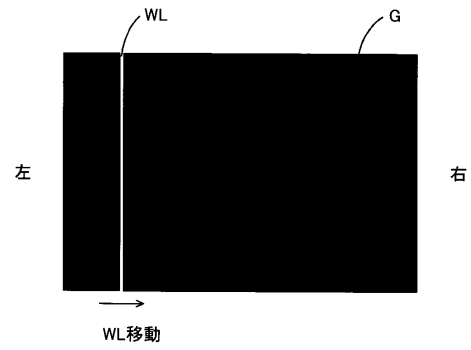
【図 6】



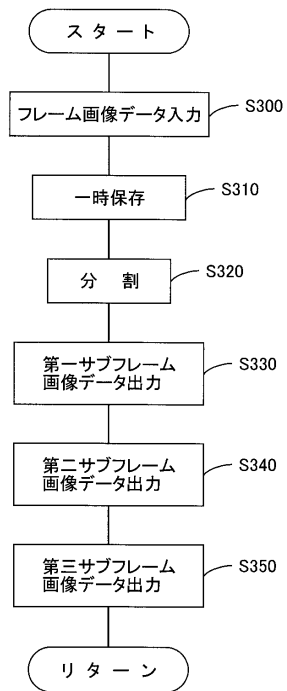
【図 7】



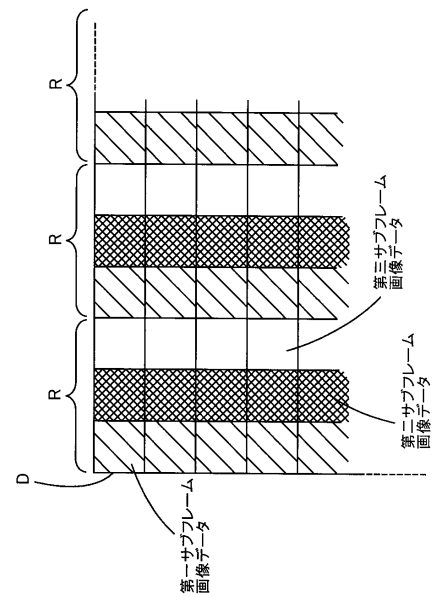
【図 8】



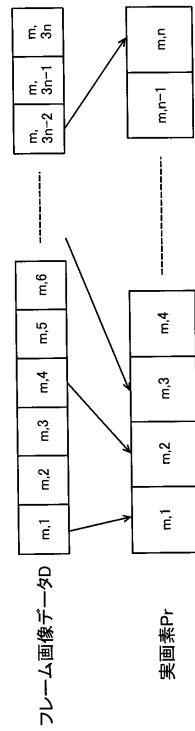
【図 9】



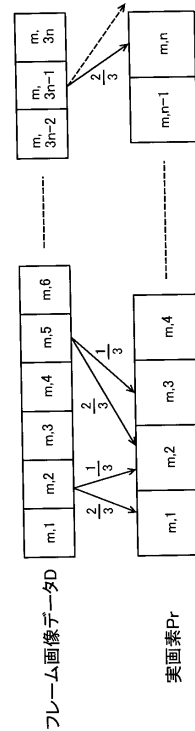
【図 10】



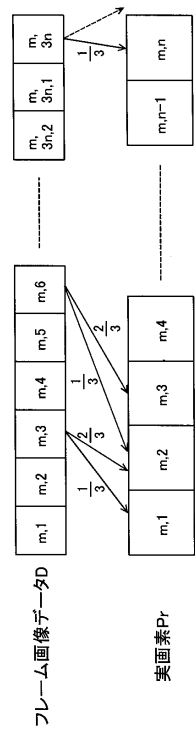
【図 1 1】



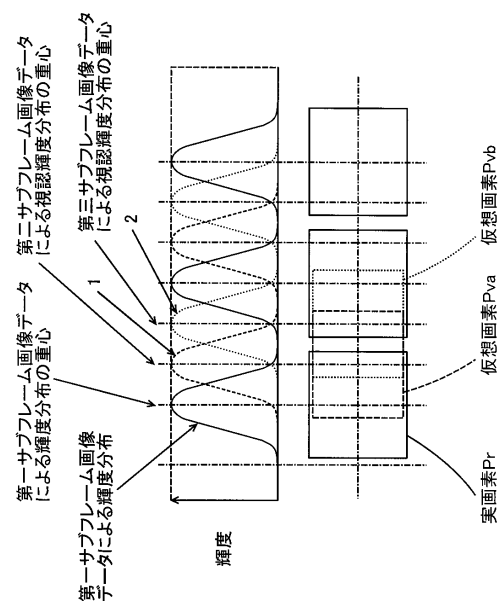
【図 1 2】



【図 1 3】



【図 1 4】



专利名称(译)	图像显示装置和液晶电视		
公开(公告)号	JP2008292932A	公开(公告)日	2008-12-04
申请号	JP2007140612	申请日	2007-05-28
[标]申请(专利权)人(译)	船井电机株式会社		
申请(专利权)人(译)	船井电机株式会社		
[标]发明人	遠藤 譲一		
发明人	遠藤 譲一		
IPC分类号	G09G3/36 H04N5/66 G09G3/20		
CPC分类号	G09G3/2022 G09G2340/0407 G09G2340/0414 G09G2340/0421 G09G2340/0435		
FI分类号	G09G3/36 H04N5/66.102.B G09G3/20.641.E G09G3/20.632.Z G09G3/20.650.C		
F-TERM分类号	5C006/AA14 5C006/AF44 5C006/AF47 5C006/FA52 5C058/AA06 5C058/BA01 5C058/BA25 5C080/AA10 5C080/BB05 5C080/DD27 5C080/EE29 5C080/JJ02 5C080/JJ05 5C080/JJ07		
代理人(译)	横井俊之		
外部链接	Espacenet		

摘要(译)

要解决的问题要获得高图像质量的显示器，需要很多成本。阿通过基于多个从表示在图像显示装置中的一个屏幕的图像，用于显示图像，该帧图像数据的多个子的帧图像数据生成的子帧图像数据驱动显示面板划分装置，用于将子帧图像数据的像素数据划分为帧图像数据;多个划分的子帧图像数据中的一个子帧图像数据的像素数据，与驱动每个像素中，构成另一子帧的图像数据，用于通过在显示面板划分的多个以预定的比率的相邻像素的驱动显示面板的每个像素的面板驱动控制每个像素数据提供了手段。点域5

