

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-212591

(P2007-212591A)

(43) 公開日 平成19年8月23日(2007.8.23)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 575	5C006
G09G 3/30 (2006.01)	G02F 1/133 505	5C058
G09G 3/20 (2006.01)	G09G 3/30 K	5C080
H04N 5/66 (2006.01)	G09G 3/20 660V	
審査請求 未請求 請求項の数 20 O L (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2006-30416 (P2006-30416)

(22) 出願日 平成18年2月8日(2006.2.8)

(71) 出願人 502356528

株式会社 日立ディスプレイズ
千葉県茂原市早野3300番地

(74) 代理人 100100310

弁理士 井上 学

(72) 発明者 片山 ゆかり

神奈川県横浜市戸塚区吉田町292番地
株式会社日立製作所組み込みシステム基盤研
究所ディスプレイ戦略プロジェクト内

(72) 発明者 工藤 泰幸

神奈川県横浜市戸塚区吉田町292番地
株式会社日立製作所組み込みシステム基盤研
究所ディスプレイ戦略プロジェクト内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

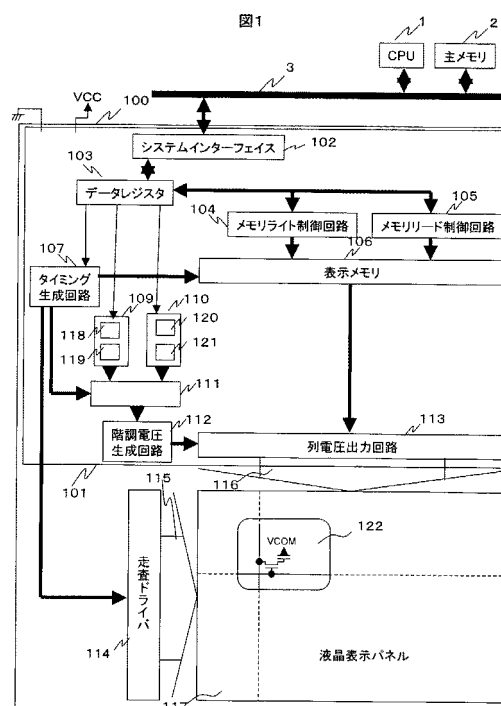
【課題】

本発明の目的は、輝度の低下やコントラストの低下、発光に要する電力の増加を抑制しつつ、小型液晶向けに小さな回路規模で動画ぼやけを低減することである。

【解決手段】

本発明は、1フレーム期間を複数のフィールド期間に分け、フィールド期間に応じた複数種類の階調電圧群を設定できるようにし、階調電圧生成回路112にフィールド期間に応じて異なる種類の階調電圧群を生成し出力する機能を持たせる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

1フレーム期間、階調の表示を保持するホールド型の表示装置において、
複数の画素を有する表示パネルと、
外部システムから、少なくとも1つの画素で表示すべき輝度を示す表示データを入力し、
前記表示データを、前記画素へ印加すべき階調電圧に変換する駆動回路とを備え、
前記1フレーム期間は、複数のフィールド期間に分割され、
前記駆動回路は、複数の階調電圧を生成する電圧生成回路と、前記複数の階調電圧から
前記表示データに応じた階調電圧を選択し出力する出力回路とを備え、
前記電圧生成回路は、フィールドごとに異なる前記複数の階調電圧を生成することを特
徴とする表示装置。 10

【請求項 2】

請求項1の表示装置において、
前記フィールド期間ごとに異なる階調電圧は、前記階調電圧によって前記画素が表示す
る輝度の各フレーム内での平均値が、前記外部システムから与えられた表示データが示す
輝度と等しくなるように設定されることを特徴とする表示装置。

【請求項 3】

請求項1の表示装置において、
前記画素に接続される対向電極の電位は、1フレーム期間同じであり、フレームごとに
逆相となることを特徴とする表示装置。 20

【請求項 4】

請求項1の表示装置において、
前記1フレーム期間は、2つのフィールド期間に分割され、
前記1フレーム期間内の第1フィールド期間で与えられる階調電圧は、すべての表示デー
タにおいて前記表示データが示す表示すべき動的輝度を与える階調電圧よりも高く設定さ
れ、
前記1フレーム期間内の第2フィールド期間で与えられる階調電圧は、すべての表示デー
タにおいて前記表示データが示す表示すべき動的輝度を与える階調電圧よりも低く設定
されることを特徴とする表示装置。

【請求項 5】

請求項1の表示装置において、
前記1フレーム期間は、2つのフィールド期間に分割され、
前記1フレーム期間内の第1フィールド期間で与えられる階調電圧は、すべての表示デー
タにおいて前記表示データが示す表示すべき動的輝度を与える階調電圧よりも低く設定さ
れ、
前記1フレーム期間内の第2フィールド期間で与えられる階調電圧は、すべての表示デー
タにおいて前記表示データが示す表示すべき動的輝度を与える電圧値よりも高く設定さ
れることを特徴とする表示装置。 30

【請求項 6】

請求項4または請求項5の表示装置において、
前記1フレーム期間内の前記第1フィールド期間で与えられる階調電圧により得られる動
的輝度と前記表示データが示す表示すべき輝度の差は、前記第2フィールド期間で与えら
れる階調電圧により得られる動的輝度と前記表示データが示す表示すべき輝度の差に等し
いことを特徴とする表示装置。 40

【請求項 7】

請求項4または5の表示装置において、
各画素を黒表示から白表示に切り替えた時に、黒表示に相当する輝度から白表示に相当
する輝度に達する時間が、白表示から黒表示に切り替えた時に、白表示に相当する輝度か
ら黒表示に相当する輝度に達する時間よりも長く、前記各フィールド期間時間よりも長い
場合には、低輝度を与えるフィールド期間の階調電圧により得られる動的輝度と前記表示 50

データが示す表示すべき輝度の差は、高輝度を与えるフィールド期間の階調電圧により得られる動的輝度と前記表示データが示す表示すべき輝度の差よりも大きいことを特徴とする表示装置。

【請求項 8】

請求項 4 または 5 の表示装置において、

各画素を白表示から黒表示に切り替えた時に、白表示に相当する輝度から黒表示に相当する輝度に達する時間が、黒表示から白表示に切り替えた時に、黒表示に相当する輝度から白表示に相当する輝度に達する時間よりも長く、前記各フィールド期間よりも長い場合には、低輝度を与えるフィールド期間の階調電圧により得られる動的輝度と前記表示データが示す表示すべき輝度の差は、高輝度を与えるフィールド期間の階調電圧により得られる動的輝度と前記表示データが示す表示すべき輝度の差よりも大きいことを特徴とする表示装置。

10

【請求項 9】

複数の画素を有する表示パネルと、基準電圧を分割することによって、N 種類（N は、2 以上の整数）の表示データに対応する N レベルの階調電圧を生成する電圧生成回路と、外部から入力された表示データを格納するメモリと、前記メモリのライト及びリードを制御する制御回路と、前記電圧生成回路によって生成された前記 N レベルの階調電圧の中から前記メモリからリードされた表示データに応じた階調電圧を選択し前記画素へ出力する出力回路と、前記階調電圧を出力されるべき画素を走査する走査回路とを備え、前記 1 フレーム期間内に M 種類（M は、2 以上の整数）の輝度を前記画素に表示させることにより前記外部から入力された表示データに応じた輝度を実現する表示装置において、

20

1 フレーム期間は、M 個の期間に分割され、

前記電圧生成回路が前記基準電圧を分割することによって前記 N レベルの階調電圧を生成するための M 個の制御データを保持する保持回路と、

M 個の各分割期間に対応して、前記 M 個の制御データを切り替えて、前記電圧生成回路へ出力する切替回路とを備え、

前記走査回路は、前記 M 個の各分割期間に対応して 1 フレーム期間内に M 回、前記画素を走査し、

前記制御回路は、1 フレーム期間内に 1 回、前記外部から入力された表示データを前記メモリにライトし、M 個の各分割期間に対応して 1 フレーム期間内に M 回（M は、2 以上の整数）、前記メモリから前記表示データをリードし、

30

前記電圧生成回路は、前記 M 個の各分割期間に対応して、前記 1 フレーム期間内に前記 M 個の制御データに従った M 種類の前記 N レベルの階調電圧を生成し、

前記出力回路は、前記 M 個の各分割期間に対応して、前記 1 フレーム期間内に前記 M 種類の階調電圧を前記画素へ出力することを特徴とする表示装置。

【請求項 10】

請求項 9 の表示装置において、

前記保持回路は、前記 M 個の制御データを外部から設定するためのレジスタを備えることを特徴とする表示装置。

【請求項 11】

40

請求項 9 または 10 の表示装置において、

フレーム周期で、前記画素での電圧の極性が反転し、

前記保持回路は、正極用の前記 M 個の制御データ及び負極用の前記 M 個の制御データを保持し、

前記切替回路は、同一画素について、前記保持回路から前記正極用の M 個の制御データと前記負極用の M 個の制御データをフレーム周期で交互に読み出し、前記電圧生成回路へ出力することを特徴とする表示装置。

【請求項 12】

請求項 11 の表示装置において、

前記画素のラインごとに、前記画素での電圧の極性が反転し、

50

前記切替回路は、隣接する画素間で、前記保持回路から前記正極用の M 個の制御データと前記負極用の M 個の制御データを交互に読み出し、前記電圧生成回路へ出力することを特徴とする表示装置。

【請求項 13】

複数の画素を有する表示パネルと、N 種類（N は、2 以上の整数）の表示データに対応する N レベルの階調電圧を生成する電圧生成回路と、外部から入力された表示データに応じた階調電圧を選択し前記画素へ出力する出力回路と、前記階調電圧を出力されるべき画素を走査する走査回路とを備えた表示装置において、

1 フレーム期間は、M 個（M は、2 以上の整数）の期間に分割され、

前記電圧生成回路は、M 個の分割期間ごとに異なる前記 N レベルの階調電圧を生成することを特徴とする表示装置。 10

【請求項 14】

請求項 13 の表示装置において、

前記電圧生成回路は、前記画素の RGB に関係なく、前記 M 個の分割期間ごとに異なる前記 N レベルの階調電圧を生成することを特徴とする表示装置。

【請求項 15】

請求項 13 または 14 の表示装置において、

前記電圧生成回路は、前記 M 個の分割期間ごとに前記 N レベルの階調電圧のうちの間レベルの階調電圧をシフトして、前記 M 個の分割期間ごとに異なる前記 N レベルの階調電圧を生成することを特徴とする表示装置。 20

【請求項 16】

請求項 15 の表示装置において、

前記電圧生成回路は、前記画素での電圧が正極性である場合に、前記 M 個の分割期間ごとに前記中間レベルの階調電圧を高くなる方向にシフトし、前記画素での電圧が負極性である場合に、前記 M 個の分割期間ごとに前記中間レベルの階調電圧を低くなる方向にシフトすることを特徴とする表示装置。

【請求項 17】

請求項 13 から 16 の何れかの表示装置において、

1 つの画素に対応する外部から入力された 1 つの表示データは、1 フレーム期間中、変化しないことを特徴とする表示装置。 30

【請求項 18】

請求項 13 から 17 の何れかの表示装置は、前記 1 フレーム期間内に M 種類（M は、2 以上の整数）の輝度を前記画素に表示させることにより前記外部から入力された表示データに応じた輝度を実現することを特徴とする表示装置。

【請求項 19】

複数の画素を有する表示パネルと、N 種類（N は、2 以上の整数）の表示データに対応する N レベルの階調電圧を生成する電圧生成回路と、外部から入力された表示データに応じた階調電圧を選択し前記画素へ出力する出力回路と、前記階調電圧を出力されるべき画素を走査する走査回路とを備えた表示装置において、

前記電圧生成回路によって生成される前記 N レベルの階調電圧は、前記画素部での電圧の極性に関係なく、前記画素の RGB に関係なく、1 フレーム期間内で変化することを特徴とする表示装置。 40

【請求項 20】

複数の画素を有する表示パネルと、N 種類（N は、2 以上の整数）の表示データに対応する N レベルの階調電圧を生成する電圧生成回路と、外部から入力された表示データに応じた階調電圧を選択し前記画素へ出力する出力回路と、前記階調電圧を出力されるべき画素を走査する走査回路とを備えた表示装置において、

前記電圧生成回路によって生成される前記 N レベルの階調電圧の γ 特性は、前記画素部での電圧の極性に関係なく、前記画素の RGB に関係なく、1 フレーム期間内で変化することを特徴とする表示装置。 50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置、有機EL(Electro Luminescence)ディスプレイやLCOS(Liquid Crystal On Silicon)ディスプレイのようなホールド型の表示装置に係り、特に動画の表示に適した表示装置に関する。

【背景技術】

【0002】

表示ディスプレイを特に動画表示の観点で分類した場合、インパルス応答型ディスプレイとホールド応答型ディスプレイに大別される。インパルス応答型ディスプレイとは、ブラウン管の残光特性のように、輝度応答が走査直後から低下するタイプであり、ホールド応答型ディスプレイとは、液晶ディスプレイのように、表示データに基づく輝度を次の走査まで保持し続けるタイプである。 10

【0003】

ホールド応答型ディスプレイの特徴としては、静止画の場合はちらつきのない良好な表示品質を得ることができるが、動画の場合には移動する物体の周囲がぼやけて見える、所謂動画ぼやけが発生し、著しく表示品質が低下するという課題がある。この動画ぼやけの発生要因は、物体の移動に伴い視線を移動する際、輝度のホールドされた表示画像に対して移動前後の表示イメージを観測者が補間する、所謂網膜残像に起因するため、表示ディスプレイの応答速度をどれだけ向上させても動画ぼやけは完全に解消しない。これを解決 20
するためには、より短い周波数で表示画像を更新するか、黒画面などの挿入によって一旦網膜残像をキャンセルすることで、インパルス応答型ディスプレイに近づける方法が有効である。

【0004】

一方、動画が求められるディスプレイとしてはテレビ受像機が代表的なものであり、その走査周波数は例えばNTSC信号では60Hzの飛び越し走査、PAL信号では50Hzの順次走査といったように規格化された信号であり、この周波数に基づき生成した表示画像のフレーム周波数を60Hz乃至50Hzとした場合、周波数は高くないために動画ぼやけを生じてしまう。

【0005】

この動画ぼやけを改善するための手段として、上記のより短い周波数で画像を更新する 30
技術としては、走査周波数を高めると共に、フレーム間の表示データに基づき補間フレームの表示データを生成し、画像の更新速度を高める手法（以下、補間フレーム生成方法と略す）がある（特許文献1参照）。

【0006】

黒フレーム（黒画像）を挿入する技術としては、特許文献2に記される表示データの間で黒表示データを挿入する技術（以下、黒表示データ挿入方式と略す）や特許文献3に記されるようにバックライトの点灯および消灯の繰返しを行う技術（以下、ブリンクバックライト方式と略す）がある。

【0007】

前記黒表示データ挿入方式は、動画ぼやけを改善するための方式として優れた方式であるが、黒表示データを挿入するため、画面全体の輝度が落ちるという問題がある。それを改善するために、特許文献4で記されているように輝度の高い画像の時は、黒表示データの挿入を行わず、輝度の低い画像にのみ黒表示データの挿入を行う方法や、特許文献5に記されているように、1フレーム期間を2つのフィールド期間に分け、画素データの値を2倍とし、2つのフィールド期間のうち、1つめのフィールド期間に前記2倍した画素データを書き込み、2倍した画素データが表示可能レンジを超えた場合のみ、2つ目のフィールドに残余の画素データを書き込むという方式がある。 40

【0008】

【特許文献1】特開2005-6275号公報

【特許文献2】特開2003-280599号公報

【特許文献3】特開2003-50569号公報

【特許文献4】特開2003-315765号公報

【特許文献5】特開2004-240317号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

上記技術を適用することで、動画ぼやけを改善できるものの、それに伴い次の課題を含有することが知られている。

【0010】

補間フレーム生成方法に関しては、本来存在しない表示データを生成することになるため、より正確なデータを生成しようとする回路規模が増大してしまい、逆に回路規模を抑えると補間生成ミスが発生し、表示品質の点では著しく低下する恐れがある。

【0011】

一方、黒フレームを挿入する手法では、原理的に補間生成ミスは発生せず、又、回路規模の点でも補間フレーム生成方法と比較して有利である。しかしながら、黒表示データ挿入方式とブリンクバックライト方式は何れにおいても黒フレームの分だけ全階調における表示輝度が低下してしまう。この輝度低下分を補償するために、黒表示データ挿入方式に対してバックライトの輝度を上昇させると、その分だけ消費電力の増大を招くと共に、発熱対策に多大な労力を必要とする。更に、黒表示における光漏れの絶対値が増大することによってコントラストの低下を招いてしまう。一方ブリンクバックライト方式では、非点灯状態から点灯状態に移行するために大電流を要したり、蛍光材料の違いによって可視光の応答速度が波長毎に異なることによる着色が生じる。

【0012】

また、低輝度の画像にのみ黒を挿入する方式に関しても、低輝度画像において極端にコントラストが低下したり、黒を挿入したり、しなかったりする輝度の境界において、急に輝度が下がる不自然さなどがある。

【0013】

また、1フレームを2つのフィールド期間に分け、2倍した画素データを書き込む方式においては、液晶の特性などにより、必ずしも与えられた画素データに対応する目視輝度が得られるとは限らないという問題がある。該公知例の方式で液晶の特性を考慮しようすると、結局、高輝度フレームと、低輝度フレームの両方のデータを生成する必要があり、データ生成回路規模が大きくなるという問題がある。近年携帯電話、携帯ゲーム機など小型の液晶表示装置においても、動画を扱う需要が増大しつつあり、小型の液晶ドライバに搭載するには、該データ生成に要する回路規模は大きすぎるという問題がある。

【0014】

本発明の目的は、輝度の低下やコントラストの低下、発光に要する電力の増加を抑制しつつ、小さい回路規模で動画ぼやけを低減した表示装置を提供することである。

【課題を解決するための手段】

【0015】

本発明は、電圧生成回路に複数種類の階調電圧を設定できるようにし、1フレームを複数のフィールドに分割し、フィールド毎に複数種類の階調電圧を切り替えて使うことにより、外部システムから要求された階調を擬似的に表示する。ここで、複数種類の階調電圧のうち、少なくとも1種類は、切り替えて使わない場合の階調電圧に対し、高輝度を与える階調電圧とし、少なくとも他の種類は切り替えて使わない場合の階調電圧に対し、低輝度を与える階調電圧とするものである。

【0016】

本発明はさらに、電圧生成回路にフィールド毎に異なる階調電圧を設定できるようにし、1フレーム毎にその異なる階調電圧を切り替えて使うことにより、外部システムから要求された階調を擬似的に表示する。ここで、異なる階調電圧のうち、1種類は、切り替えて使わない場合の階調電圧に対し、高輝度を与える階調電圧とし、他の1種類は切り替え

10

20

30

40

50

て使わない場合の階調電圧に対し、低輝度を与える階調電圧とし、高輝度を与える階調電圧が与える輝度と切り替えて使わない場合の該表示装置が与える輝度の差は、低輝度を与える階調電圧が与える輝度と切り替えて使わない場合の該表示装置が与える輝度の差に等しいものとする。

【発明の効果】

【0017】

本発明によれば、1フレーム期間内のフィールド期間に応じて電圧生成回路が異なる階調電圧を生成し、フィールド期間に応じてその異なる階調電圧を切り替えて使うことにより1フレーム期間内で高輝度表示と低輝度表示を切り替えて表示できるので、輝度の低下やコントラストの低下を抑制しつつ、動画ぼやけを低減できる。

10

【0018】

また、本発明によれば、電圧生成回路を切り替えて使うだけで実現可能であるので、回路規模を小さくできる。

【発明を実施するための最良の形態】

【0019】

以下、本明細書においては、外部システムから入力する1画面分の期間を1フレーム期間とし、表示パネルに対して全ての走査ラインを選択する期間を1フィールド期間と定義する。従って一般的な表示装置では1フレーム期間と1フィールド期間は等しくなる。

【0020】

表示装置において、表示データが一定の状態を繰り返すことで得られる輝度を静的輝度、1フィールド期間での平均輝度を動的輝度、観測者が視認する輝度を目視輝度とする。従って一般的なホールド型の表示装置では表示データが変化しない場合、静的輝度と動的輝度と目視輝度はほぼ等しくなる。

20

【0021】

本発明では、外部システムから入力される1フレーム期間に対して複数フィールド期間（例えば、2フィールド期間、3フィールド期間）を割り当てると共に、外部システムから入力された表示データを各フィールド毎に異なる電圧値に変換する。この場合、結果として各フィールド毎に動的輝度は異なる値となる。各フィールド毎に与えられる電圧値は、目視輝度が複数フィールド期間における動的輝度の平均値とほぼ一致するように与えられる。1フレーム期間に対して、各フィールド期間は等分されるのが好ましいが、等分されなくてもよい。

30

【0022】

上記における電圧値への変換は、一方のフィールドの動的輝度が他方のフィールドの動的輝度と比較して全ての階調において高いか若しくは等しくなるよう変換を行う。以下ではこのように変換した場合、他方と比較して輝度が高いフィールドを明フィールドと呼び、輝度が低いフィールドを暗フィールドと呼ぶ。低輝度領域では、暗フィールドの輝度を最低輝度とし明フィールドの輝度を中間輝度にするのが好ましい。つまり、明フィールドの輝度の大小に依存して、目視輝度が変化する。一方、高輝度領域では、明フィールドの輝度を最高輝度とし暗フィールドの輝度を中間輝度にするのが好ましい。つまり、暗フィールドの輝度の大小に依存して、目視輝度が変化する。

40

【0023】

図10は、上記本発明の概念を示した図である。外部システムから入力された1フレーム分の表示データは、液晶ドライバ1001内の表示RAM1006に蓄えられる。表示RAM1006に蓄えられた1フレーム分のデータは倍速化回路1007により、2倍の速度で、2回読み出される。設定パラメータ回路1005は、明フィールド用と暗フィールド用の2種類のγ曲線設定用設定パラメータを保存することができ、γ調整回路1002では、2回読み出されたうちの1回を明フィールド用パラメータを用いて階調電圧に変換し、液晶パネルに出力する。もう1回は暗フィールド用パラメータを用いて階調電圧に変換し、液晶パネル1003に出力する。このように動作することにより、小さな回路規模で、動画ぼやけを改善することができる。

50

【 0 0 2 4 】

第1フィールド期間で与えられる階調電圧は、すべての表示データにおいて表示データが示す表示すべき動的輝度を与える階調電圧よりも高く設定し、第2フィールド期間で与えられる階調電圧は、すべての表示データにおいて表示データが示す表示すべき動的輝度を与える階調電圧よりも低く設定する。逆に、第1フィールド期間で与えられる階調電圧は、すべての表示データにおいて表示データが示す表示すべき動的輝度を与える階調電圧よりも低く設定し、第2フィールド期間で与えられる階調電圧は、すべての表示データにおいて表示データが示す表示すべき動的輝度を与える電圧値よりも高く設定してもよい。

【 0 0 2 5 】

第1フィールド期間で与えられる階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差は、第2フィールド期間で与えられる階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差に等しくするのが好ましい。黒表示から白表示に切り替えた時に、黒表示に相当する輝度から白表示に相当する輝度に達する時間が、白表示から黒表示に切り替えた時に、白表示に相当する輝度から黒表示に相当する輝度に達する時間よりも長く、フィールド期間時間よりも長い場合には、低輝度を与えるフィールド期間の階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差は、高輝度を与えるフィールド期間の階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差よりも大きい。逆に、各画素を白表示から黒表示に切り替えた時に、白表示に相当する輝度から黒表示に相当する輝度に達する時間が、黒表示から白表示に切り替えた時に、黒表示に相当する輝度から白表示に相当する輝度に達する時間よりも長く、各フィールド期間よりも長い場合には、低輝度を与えるフィールド期間の階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差は、高輝度を与えるフィールド期間の階調電圧により得られる動的輝度と表示データが示す表示すべき輝度の差よりも大きくてもよい。

【 実施例 1 】

【 0 0 2 6 】

以下、本発明の最良の実施形態の1つである第1の実施形態について説明する。

【 0 0 2 7 】

図1は、第1の実施形態の表示装置のブロック図である。図1において、100は表示装置、101は階調を示す表示データに応じた階調電圧を出力する列駆動回路（データドライバ）、117は液晶表示パネル、114は液晶表示パネル117の画素のラインを例えば1水平期間ごとに順次走査する走査ドライバである。列駆動回路101において、102は外部システム（CPU1及び主メモリ2）からシステムバス3を介して表示データや制御信号（例えば、同期信号）、制御データ（例えば、γ値）を受信するシステムインターフェイス、103は制御データを設定するデータレジスタ、107はタイミング信号（例えば、水平同期信号、垂直同期信号）を生成するタイミング生成回路、104は表示メモリ106へのライト動作を制御するメモリライト制御回路、105は表示メモリ106からのリード動作を制御するメモリリード制御回路、109は第1の階調電圧変換値を記憶する第1の階調電圧変換値記憶メモリ、110は第2の階調電圧変換値を記憶する第2の階調電圧変換値記憶メモリ、111は第1の階調電圧変換値と第2の階調電圧変換値とを切り替える階調電圧切り替え回路、112は複数の表示データに応じて複数の電圧を生成する階調電圧生成回路、108は時分割回路、113は階調電圧生成回路112からの複数レベルの階調電圧から表示データに応じた階調電圧を選択し出力する列電圧出力回路（デジタル/アナログ変換回路）、119は少なくとも1フレーム分（1画面分）の表示データを格納する可能な表示メモリである。

【 0 0 2 8 】

液晶表示パネル117は、列電圧出力回路113により駆動される列駆動ライン116および走査ドライバ114により駆動される行駆動ライン115により、駆動される。また液晶表示パネル117において、122は画素部であり、例えば低温ポリシリコンTFT素子で、ガラス基板上に形成されているものとする。また、画素部122が駆動する表

示素子は、例えばTN型の液晶であり、所定の電圧レベルを印加することで、多色表示を行うものとする。また、表示装置に入力する表示データは、R（赤）G（緑）B（青）各8ビットのデジタルデータとする。ただし、各色のビット数はこれに限定されない。列駆動ラインは信号線、行駆動ラインは走査線などと呼ぶ場合もあるが、本実施形態では列駆動、行駆動という言葉を用いるものとする。尚、システムインターフェイス102は、列駆動回路101内部に配置されてもよいし、列駆動回路101外部に配置されてもよい。画素部122での極性は、対向電極の電圧に対して階調電圧が高い場合に、正極性として、対向電極の電圧に対して階調電圧が低い場合に、負極性とする。

【0029】

次に、第1の実施形態の表示装置の動作について説明する。

10

【0030】

列駆動回路101の動作について説明する。列駆動回路101へは、CPU1から表示装置の動作を制御する制御データがシステムバス3を介して与えられる。制御データには表示データの表示位置、駆動ライン数、フレーム周波数などに関するデータが含まれている。

【0031】

システムインターフェイス102は、上記制御データをデータレジスタ103内の、CPU1によって指定されたアドレスに書き込む。そして、データレジスタ103に格納された各種制御データは各ブロックへ出力される。例えば、表示データは表示メモリ106へ、表示位置データはメモリライト制御回路104へ、駆動ライン数、フレーム周波数などに関するデータはタイミング生成回路107へ出力される。表示メモリへの書き込みタイミングは、表示メモリ106が1フレーム分しかない場合は、フレーム周波数に同期して行われる。2フレーム分以上ある場合は、奇数フレームと偶数フレームで異なるアドレスに、書き込まれる。

20

【0032】

メモリライト制御回路104は、表示位置データをデコードし、これに相当する表示メモリ106内のビット線とワード線を選択する。これと同時にデータレジスタ103から表示データを表示メモリ106へ出力し、書き込み動作を完了する。

【0033】

図12にタイミング制御回路107の詳細なブロック図を示す。タイミング制御回路107は、内部クロック生成回路1201で生成される、(フレーム周波数×2×パネルのライン数)以上の周波数を持つ図示せざる内部クロックにより駆動され、データレジスタ103から与えられる駆動データに基づき、図4に示すタイミング信号群を自ら生成し、メモリリード制御回路105、時分割回路108、列電圧出力回路113へ出力する。

30

【0034】

本実施形態では内部クロックは、図4に示すライン信号の波形であり、(フレーム周波数×2×(パネルのライン数+α))の周波数であるとする。ここでαは最終ライン書き込みから最初のライン書き込みまでの時間(例えば、帰線期間)を与える適当な数であり、例えば16ぐらいであるとする。ライン信号生成回路1202は、図4に示すライン信号を内部クロックより生成する。本実施形態では、内部クロックがそのまま、ライン信号となる。フィールド信号生成回路は、ライン信号によりカウントアップされるカウンタにより構成される。該カウンタは、カウント値が(ライン数+α)になるとフィールド信号を出力し“0”に戻る。その結果、(ライン数+α)ラインごとにフィールド信号が生成される。フレーム信号生成回路1205は、フィールド信号によりカウントアップされるカウンタにより構成されており、カウンタ値が2になるとフレーム信号を出力し、“0”に戻る。その結果図4に示すように、2フィールドごとにフレーム信号が生成される。また、奇偶フレーム信号生成回路1207は、フレーム信号によりカウントアップされる1ビットカウンタであり、フレーム信号が入力されるたびに出力は“Hi”“Low”“Hi”“Low”と変化する。これにより、図4に示す奇偶フレーム信号が生成される。γ設定値切り替え信号生成回路1206は、フレーム信号でセットされ、フィールド信号でカ

40

50

ウントアップされる 1 ビットカウンタにより構成され、1 フレームの中の 1 フィールド目は “ H i ”、2 フィールド目は “ L o w ” となる γ 設定値切り替え信号を出力する。また、交流化信号生成回路 1 2 0 3 は、フィールド信号でリセットされ、ライン信号でカウントアップする 1 ビットカウンタにより構成され、1 ラインごとにレベルが “ ハイ ” と “ ロー ” とが切り替わるように生成される。交流化信号は、該カウンタの出力値と奇偶フレーム信号の排他的論理和出力とする。したがって図 4 に示すように、1 フレーム期間中は、同じラインでは交流化信号の極性が同じになるように、次のフレームでは極性が逆になるように生成される。例えば、第 1 フレーム期間においては、第 1 フィールド期間も第 2 フィールド期間も第 1 ライン目は “ ハイ ”、第 2 ライン目は “ ロー ”、第 2 フレーム期間においては、第 1 フィールド期間も第 2 フィールド期間も第 1 ライン目は “ ロー ”、第 2 ライン目は “ ハイ ”、第 3 フレーム期間においては、第 1 フィールド期間も第 2 フィールド期間も第 1 ライン目は “ ハイ ”、第 2 ライン目は “ ロー ” となるように生成される。 γ 設定値切り替え信号は、フィールド毎に “ ハイ ” と “ ロー ” とで極性が切り替わるように生成される。

【 0 0 3 5 】

メモリリード制御回路 1 1 5 は、タイミング制御回路 1 0 7 が出力する信号をデコードし、該当する表示メモリ 1 0 6 内のワード線を選択する。この動作は、例えば画面の先頭行の表示データが格納されているワード線から順に 1 行ずつ選択し、最終行の次は、再び先頭行に戻ってこの動作を繰り返す。そして、ワード線を選択動作と同時に表示メモリ 1 0 6 のデータ線から 1 行分の表示データが順次一括して出力される。ここで、ワード線の切り替えタイミングは、タイミング生成回路 1 0 7 から与えられるライン信号に同期し、先頭行のワード線を選択するタイミングは、タイミング生成回路 1 0 7 から与えられるフィールド信号に同期するものとする。表示メモリが 2 フレーム分以上ある場合は、フレーム信号に同期して、読み出し先頭アドレスを変更する。

【 0 0 3 6 】

例えば、図 5 に示すように、メモリライト制御回路は奇数フレーム先頭アドレスから、奇数フレーム終了アドレスに奇数フレームの表示データを書き込む。次に、フレーム信号に同期して、偶数フレーム先頭アドレスから偶数フレーム終了アドレスに偶数フレームの表示データを書き込む。偶数フレームの表示データ書き込みが終了したら、フレーム信号に同期して、奇数フレーム先頭アドレスに戻り、奇数フレームの先頭アドレスから奇数フレーム終了アドレスに奇数フレームの表示データを書き込む。

【 0 0 3 7 】

メモリリード制御回路 1 0 5 は、1 フレーム期間あたり、同一表示データを 2 回表示メモリから読み出す。つまり、メモリリード制御回路 1 0 5 は、フレーム信号を受け取ると、奇偶フレーム信号が “ H i ” の場合には、奇数フレーム先頭アドレスから 1 行分の表示データを取り出し、列電圧出力回路 1 1 3 へ出力する。ライン信号に同期して、1 行分ずつ順次表示データを読み出す。奇数フレーム終了アドレスまでのデータを読み出したら、奇偶フレーム信号が “ H i ” なので、フィールド信号に同期して奇数フレーム先頭アドレスに戻り、再度奇数フレームのデータを列電圧出力回路 1 1 3 へ出力する。次に、フィールド信号、フレーム信号が入力され、奇偶フレーム信号が “ L o w ” になっていると、偶数フレーム先頭アドレスへ移動する。さらにライン信号に同期して、1 行分ずつ表示データを取り出す。偶数フレーム終了アドレスまでのデータを読み出したら、奇偶フレーム信号が “ L o w ” なので、フィールド信号に同期して偶数フレーム先頭アドレスに戻り、再度偶数フレームのデータを列電圧出力回路へ出力する。次に、偶数フレーム終了アドレスまでのデータを読み出したら、奇偶フレーム信号が “ H i ” となるので、フィールド信号、フレーム信号に同期して奇数フレーム先頭アドレスへ移動する。階調電圧生成回路 1 1 2 は、表示データを階調電圧へ変換する際に必要な複数レベルの階調電圧を生成し、出力する。例えば、表示データが 8 ビットである場合は、表示データは 2 5 6 種類であるので、2 5 6 レベルの階調電圧を生成する。階調電圧生成回路 1 1 2 では、例えば、電源回路（図示なし）からの基準電圧を抵抗により分圧し、V 0 から V 2 5 5 の 2 5 6 レベルの階調電圧を作り出す。ここで、V 0 はデータ 0 に対応する階調電圧であり、V 2 5 5 はデ

ータ 2 5 5 に対応する階調電圧である。尚、階調電圧とデータの関係は逆であってもよい。

【 0 0 3 8 】

タイミング生成回路 1 0 7 で生成され、フィールド信号に同期して切り替えられる γ 設定値切り替え信号により、階調電圧変換値切り替え回路 1 1 1 で第 1 の階調電圧変換値記憶メモリ 1 0 9 と第 2 の階調電圧変換値記憶メモリ 1 1 0 の値が切り替えられ、階調電圧生成回路 1 1 2 に入力される。

【 0 0 3 9 】

第 1 の階調電圧変換値記憶メモリ 1 0 9 は、正極用の第 1 の階調電圧変換値を記憶する正極用設定値記憶メモリ 1 1 8 と、負極用の第 1 の階調電圧変換値を記憶する負極用設定値記憶メモリ 1 1 9 とを有する。正極用の第 1 の階調電圧変換値は、階調電圧生成回路 1 1 2 が γ 調整後の正極の明フィールド用の複数レベルの階調電圧を生成するような値である。負極用の第 1 の階調電圧変換値は、階調電圧生成回路 1 1 2 が γ 調整後の負極の明フィールド用の複数レベルの階調電圧を生成するような値である。第 2 の階調電圧変換値記憶メモリ 1 1 0 は、正極用の第 2 の階調電圧変換値を記憶する正極用設定値記憶メモリ 1 2 0 と、負極用の第 2 の階調電圧変換値を記憶する負極用設定値記憶メモリ 1 2 1 とを有する。正極用の第 2 の階調電圧変換値は、階調電圧生成回路 1 1 2 が γ 調整後の正極の暗フィールド用の複数レベルの階調電圧を生成するような値である。負極用の第 2 の階調電圧変換値は、階調電圧生成回路 1 1 2 が γ 調整後の負極の暗フィールド用の複数レベルの階調電圧を生成するような値である。尚、 γ 調整は、必須ではない。階調電圧変換値は、R G B の各色ごとに異なる値でもよいし、同一の値でもよい。また、R G B に関係なく、第 1 の階調電圧変換値と第 2 の階調電圧変換値は異なる。階調電圧生成回路 1 1 2 が可変抵抗にて基準電圧を分圧している場合は、階調電圧変換値はその可変抵抗値であるのが好ましく、階調電圧生成回路 1 1 2 が選択回路にて基準電圧を分圧している場合は、階調電圧変換値はその選択回路の選択位置であるのが好ましい。

【 0 0 4 0 】

図 3 (a) は、画素部 1 2 2 の電圧が正極性の場合の階調番号に対する出力階調電圧の特性を示し、図 (b) は、画素部 1 2 2 の電圧が負極性の場合の階調番号に対する出力階調電圧の特性を示し、図 3 (c) は、階調番号に対する輝度の特性 (γ 特性) を示す。階調番号は、表示データにより定まる。階調番号に対する出力階調電圧の特性とは、列駆動回路 1 0 1 の入出力特性である。

【 0 0 4 1 】

階調電圧生成回路 1 1 2 では、第 1 の階調電圧変換値記憶メモリ 1 0 9 内の正極用設定値記憶メモリ 1 1 8 と負極用設定値記憶メモリ 1 1 9 に格納された値、第 2 の階調電圧変換値記憶メモリ 1 1 0 内の正極用設定値記憶メモリ 1 2 0 と負極用設定値記憶メモリ 1 2 1 に格納された値に対応して、基準電圧に対する抵抗による分圧比や分圧位置などを変更することにより、図 3 の (a) (c) のグラフに示すように、1 つの表示データに対して 4 種類の階調電圧を出力する。すなわち、階調電圧生成回路 1 1 2 は、特性曲線 3 0 1 に沿った正極の明フィールドの階調電圧群と特性曲線 3 0 9 に沿った負極の明フィールドの階調電圧群、特性曲線 3 0 3 に沿った正極の暗フィールドの階調電圧群と特性曲線 3 0 7 に沿った負極の暗フィールドの階調電圧群を生成し、出力する。図 3 (a) は図 4 に示す交流化信号が正極のときの階調電圧特性であり、図 4 (c) は図 4 に示す交流化信号が負極のときの階調電圧特性である。交流化信号は、各画素 1 2 2 の対抗電極 (V C O M) に接続され、交流化信号を交流化させることにより、各画素 1 2 2 のトランジスタのドレイン端子に大きな電圧を与えなくても、液晶に与える電圧を正極性、負極性と振ることができ、液晶の劣化を防ぐことができる。従って、交流化信号が正極の時、特性曲線 3 0 1 に沿った階調電圧群と特性曲線 3 0 3 に沿った階調電圧群とをフィールドごとに切り替えて生成し、出力し、負極の時、特性曲線 3 0 7 に沿った階調電圧群と特性曲線 3 0 9 に沿った階調電圧群とを切り換えて生成し、出力する。特性曲線 3 0 2 と特性曲線 3 0 8 は、切り替えを行わない時の特性曲線である。よって、正極用の第 1 の階調電圧変換値により、特

性曲線 301 が実現され、負極用の第 1 の階調電圧変換値により、特性曲線 309 が実現され、正極用の第 2 の階調電圧変換値により、特性曲線 303 が実現され、負極用の第 2 の階調電圧変換値により、特性曲線 307 が実現される。

【0042】

図 3 (a) に示すように、正極の場合、明フィールドの特性曲線 301 は、表示データにそのまま対応する特性曲線 302 及び暗フィールドの特性曲線 303 に対し、両端点をほぼ同じにして、中間部分が全体的に高い。よって、同一階調番号、つまり、同一表示データでは、明フィールドの階調電圧は、表示データにそのまま対応する階調電圧及び暗フィールドの階調電圧よりも高い。逆に、暗フィールドの特性曲線 303 は、表示データにそのまま対応する特性曲線 302 及び明フィールドの特性曲線 301 に対し、両端点をほぼ同じにして、中間部分が全体的に低い。よって、同一表示データでは、暗フィールドの階調電圧は、表示データにそのまま対応する階調電圧及び明フィールドの階調電圧よりも低い。図 3 (c) に示すように、負極の場合、明フィールドの特性曲線 309 は、表示データにそのまま対応する特性曲線 308 及び暗フィールドの特性曲線 307 に対し、両端点をほぼ同じにして、中間部分が全体的に低い。よって、同一表示データでは、明フィールドの階調電圧は、表示データにそのまま対応する階調電圧及び暗フィールドの階調電圧よりも低い。逆に、暗フィールドの特性曲線 307 は、表示データにそのまま対応する特性曲線 308 及び明フィールドの特性曲線 309 に対し、両端点をほぼ同じにして、中間部分が全体的に高い。よって、同一表示データでは、暗フィールドの階調電圧は、表示データにそのまま対応する階調電圧及び明フィールドの階調電圧よりも高い。

【0043】

列電圧出力回路 113 は、表示データに対応する階調電圧を選択し、液晶表示パネル 117 へ出力する。つまり、列電圧出力回路 113 は、1 つの画素に対応する 1 つの表示データに対応して、第 1 フィールド期間で 1 つの階調電圧（明フィールド用の階調電圧）を画素部 122 へ出力し、第 2 フィールド期間で 1 つの階調電圧（暗フィールド用の階調電圧）を同一画素部 122 へ出力する。

【0044】

図 4 は、ライン交流動作を示しており、液晶の 1 ラインごとに液晶へ印加される電圧の極性が正極と負極で切り替わる。1 フレーム期間は、同じラインは同じ極性であり、フレームが変わると（次の 1 フレーム期間では）、同じラインは逆極性となる。例えば、図 4 に示すように、第 1 フレーム期間、第 1 フィールド期間の第 1 列目は“H”すなわち負極性とする、第 1 フレーム期間、第 2 フィールド期間の第 1 列目は“H”すなわち負極性、第 2 フレーム期間、第 1 フィールド期間の第 1 列目は“L”すなわち正極性、第 2 フレーム期間、第 2 フィールド期間の第 1 列目は“L”すなわち正極性、第 3 フレーム期間、第 1 フィールド期間の第 1 列目は“H”すなわち負極性となる。正極の特性曲線 301、特性曲線 302、特性曲線 303 のそれぞれ、または負極の特性曲線 309、特性曲線 308、特性曲線 307 のそれぞれに沿った階調電圧を画素部 122 に与えられた時、画素部 122 の各階調に対する動的輝度は、特性曲線 304、特性曲線 305、特性曲線 306 のそれぞれのようになる。すなわち、1 フィールド期間ごとに、各階調データに対応する階調電圧が正極性のラインでは、特性曲線 301 と特性曲線 303 とが切り替わる。負極性のラインでは、特性曲線 309 と特性曲線 307 とが切り替わる。このように動作することにより、図 2 の上の図で与えられた階調信号が、周波数 2 倍化され、ある画素において、第 1 フィールド (α) の時間には、A だけ高い動的輝度で表示され、第 2 フィールド (β) の時間には、A だけ低い動的輝度で表示され、結果として目視輝度は A' となる。次のフレームでは最大階調が与えられたとすると、第 1 フィールド (α)、第 2 フィールド (β) の時間ともに最大輝度で表示され、結果として目視輝度は最大輝度となる。第 1 フィールド (α) の時間には、B だけ高い動的輝度で表示され、第 2 フィールド (β) の時間には、B だけ低い動的輝度で表示され、結果として目視輝度は B' となる。

【0045】

よって、同一画素に関して、第 1 フレーム期間の第 1 フィールド期間では、階調電圧切

り替え回路 111 は、第 1 の階調電圧変換値記憶メモリ 109 を選択し、負極用設定値記憶メモリ 119 内の負極用の第 1 の階調電圧変換値が、階調電圧生成回路 112 に入力され、特性曲線 309 に沿った複数レベルの階調電圧が、階調電圧生成回路 112 から列電圧出力回路 113 へ出力される。第 1 フレーム期間の第 2 フィールド期間では、階調電圧切り替え回路 111 は、第 2 の階調電圧変換値記憶メモリ 110 を選択し、負極用設定値記憶メモリ 121 内の負極用の第 2 の階調電圧変換値が、階調電圧生成回路 112 に入力され、特性曲線 307 に沿った複数レベルの階調電圧が、階調電圧生成回路 112 から列電圧出力回路 113 へ出力される。第 2 フレーム期間の第 1 フィールド期間では、階調電圧切り替え回路 111 は、第 1 の階調電圧変換値記憶メモリ 109 を選択し、正極用設定値記憶メモリ 118 内の正極用の第 1 の階調電圧変換値が、階調電圧生成回路 112 に入力され、特性曲線 301 に沿った複数レベルの階調電圧が、階調電圧生成回路 112 から列電圧出力回路 113 へ出力される。第 2 フレーム期間の第 2 フィールド期間では、階調電圧切り替え回路 111 は、第 2 の階調電圧変換値記憶メモリ 110 を選択し、正極用設定値記憶メモリ 120 内の正極用の第 2 の階調電圧変換値が、階調電圧生成回路 112 に入力され、特性曲線 303 に沿った複数レベルの階調電圧が、階調電圧生成回路 112 から列電圧出力回路 113 へ出力される。ライン交流動作ではラインごとに画素部 122 の電圧の極性が反転するので、隣接するライン（隣接する走査線）の画素間で、正極用設定値記憶メモリと負極用設定値記憶メモリの選択が反転する。ドット反転動作では列ごとに画素部 122 の電圧の極性が反転するので、隣接する列（隣接する信号線）の画素間で、正極用設定値記憶メモリと負極用設定値記憶メモリの選択が反転する。尚、本発明によっ

10

20

【0046】

このように動作することにより、外部システムから与えられた目視輝度を表示することができ、また暗い（低輝度の）画像が高輝度の画像の間に挿入されることにより、ぼやけ感を少なくすることができる。またこのように、交流化信号をフレーム単位で交流させ、フィールド間は固定とすることにより、直流成分をなくすことができ、液晶の劣化を抑えることができる。なお、本実施形態においては、明フィールドを先に、暗フィールドを後に表示したが、順番は逆でも同じ効果を得ることができ、本発明は明フィールド、暗フィールドの順番には寄らない。

30

【実施例 2】

【0047】

次に、第 2 の実施形態を図 1、図 6、図 7、図 8 を参照して説明する。図 1 は、第 1 の実施形態でも用いた図であるが、第 2 の実施形態においても、共通して用いる。図 1 において、各ブロックの役割は第 1 の実施形態と同じであり、タイミング生成回路で作られる信号のみが第 1 の実施形態と異なる。本第 2 の実施形態は、1 フレーム期間を 3 つのフィールド期間に分割する点で第 1 の実施形態と異なる。

【0048】

図 6 を参照して、本第 2 の実施形態の動作について説明する。

【0049】

図 6 に置いて、フィールド信号はフレーム信号に対し、3 倍の周波数で出力される。

40

【0050】

図 6 もライン交流動作を示しており、液晶の 1 ラインごとに正極、負極が切り替わる。1 フレーム期間は、同じラインは同じ極性であり、フレームが変わると、同じラインは逆極性となる。例えば、図 4 に示すように、第 1 フレーム期間、第 1 フィールド期間の第 1 列目は“H”すなわち負極性とする、第 1 フレーム期間、第 2 フィールド期間の第 1 列目は“H”すなわち負極性、第 1 フレーム期間、第 3 フィールド期間の第 1 列目は“H”すなわち負極性、第 2 フレーム期間、第 1 フィールド期間の第 1 列目は“L”すなわち正極性、第 2 フレーム期間、第 2 フィールド期間の第 1 列目は“L”すなわち正極性、第 2 フレーム期間、第 3 フィールド期間の第 1 列目は“L”すなわち正極性、第 3 フレーム期間、第 1 フィールド期間の第 1 列目は“H”すなわち負極性となる。

50

【0051】

図7は、本第2の実施形態の階調データに対する出力階調電圧及び輝度を示す図である。(a)は、正極性のラインに与える出力階調電圧を示す図であり、(c)は負極性のラインに与える出力階調電圧を示す図であり、(b)は(a)と(c)の変換特性を用いた場合の、階調に対する動的輝度を示す図である。正極性のラインにおいては701, 702, 703を与えることにより、液晶の各階調に対する動的輝度は、704, 705, 706のようになる。また、正極性のラインにおいては709, 708, 707の階調電圧を与えることにより、液晶の各階調に対する動的輝度は、704, 705, 706のようになる。本第2の実施例において、動的輝度704と705の差は、動的輝度706と705の差の2分の1になるように設定されている。

10

【0052】

タイミング生成回路107により生成される γ 設定値切り替え信号は、図6に示すように、各フレームにおいて最初の2フィールドの間“Hi”、最後の1フィールド期間中“Low”に制御される。すなわち最初の2フィールド期間は各階調データに対応する階調電圧は701と709、最後の1フィールドは703と707の曲線に切り替え制御される。

【0053】

また、表示メモリからの読み出しは、第1の実施例と同じように動作し、フィールド信号とフレーム信号が入力されたときは、次のフレームに読み出し先頭アドレスを更新し、フィールド信号のみが入力されたとき、今まで読んでいたフレームが格納されている領域の先頭アドレスに戻る。このように動作することにより、外部システムから与えられた階調信号が、周波数3倍化され、図8に示すようにある画素において、第1フィールド(α)、第2フィールド(β)の時間には、 $A/2$ だけ高い動的輝度で表示され、第3フィールド(δ)の時間には、 A だけ低い動的輝度で表示され、結果として目視輝度は A' となる。次のフレームでは最大階調が与えられたとすると、第1フィールド(α)、第2フィールド(β)、第3フィールド(δ)の時間ともに最大輝度で表示され、結果として目視輝度は最大輝度となる。第1フィールド(α)、第2フィールド(β)の時間には、 $B/2$ だけ高い動的輝度で表示され、第3フィールド(δ)の時間には、 B だけ低い動的輝度で表示され、結果として目視輝度は B' となる。

20

【0054】

このように動作することにより、外部システムから与えられた目視輝度を表示することができ、また暗い(低輝度の)画像が高輝度の画像の間に挿入されることにより、ぼやけ感を少なくすることができる。

30

【0055】

さらに液晶によっては、電圧のステップ入力を加えた時に、輝度の応答が遅い、または立上がり、立下り特性に大きな差があるという場合もある。例えば、図9に示すように、立ち上がりが非常に遅く、立下りが早く、立ち上がりのみ1フィールド期間内で目的の輝度に達することができない場合には、あらかじめ、高輝度側の階調電圧として目的の輝度を与える階調電圧より高い電圧902を与えることにより、1フィールド期間内に、目的の輝度まで上げるように図11に示す通常の階調電圧設定値301よりも高い階調設定値304を与えることにより、さらに良好な表示特性を得ることができる。

40

【0056】

また逆に立下りが非常に遅く、立ち上がりが早く、立下りのみ1フィールド期間内で目的の輝度に達することができない場合には、あらかじめ、低輝度側の階調電圧として目的の輝度を与える階調電圧より低い電圧を与えることにより、1フィールド期間内に、目的の輝度まで下げるようにできる。通常の階調電圧設定値303よりも低い階調設定値を与えることにより、さらに良好な表示特性を得ることができる。

【0057】

このように、高輝度側の階調電圧と低輝度側の階調電圧の大きさを液晶の特性に合わせて変えることにより、さらに良好な表示特性を得ることができる。

50

【産業上の利用可能性】

【0058】

本発明は、動画を表示するテレビやパーソナルコンピュータ、携帯電話に適用可能である。

【図面の簡単な説明】

【0059】

【図1】第1、第2の実施形態における液晶表示装置の構成を示す図である。

【図2】本発明の基本概念を説明する図である。

【図3】第1の実施形態における階調データと階調電圧、階調データと階調輝度の関係を示す図である。

10

【図4】第1の実施形態における液晶駆動波形を示す図である。

【図5】表示メモリのデータ格納方法の1例を示す図である。

【図6】第2の実施形態における液晶駆動波形を示す図である

【図7】第2の実施形態における階調データと階調電圧、階調データと階調輝度の関係を示す図である。

【図8】第2の実施形態における動作概念図を示す図である。

【図9】液晶の電圧輝度特性において、立上がり波形と立下り波形の特性に大きな差があるときの階調電圧設定方法を説明する図である。

【図10】本発明の概念を示す図である。

【図11】液晶の電圧輝度特性において、立上がり波形と立下り波形の特性に大きな差があるときの階調電圧設定方法を説明する図である。

20

【図12】第1、第2の実施形態における液晶表示装置のタイミング生成回路の構成を示す図である。

【符号の説明】

【0060】

1：CPU

2：主メモリ

3：システムバス

100：表示装置

101：列駆動回路

102：システムインターフェイス

103：データレジスタ

104：メモリライト制御回路

105：メモリリード制御回路

106：表示メモリ

107：タイミング生成回路

109：第1の階調電圧変換値記憶メモリ

110：第2の階調電圧変換値記憶メモリ

111：階調電圧切り替え回路

112：階調電圧生成回路

113：列電圧出力回路

114：走査ドライバ

115：行駆動ライン

116：列駆動ライン

117：液晶表示パネル

122：画素部

1001：液晶ドライバ

1002：γ調整回路

1003：液晶パネル

1005：設定パラメータ回路

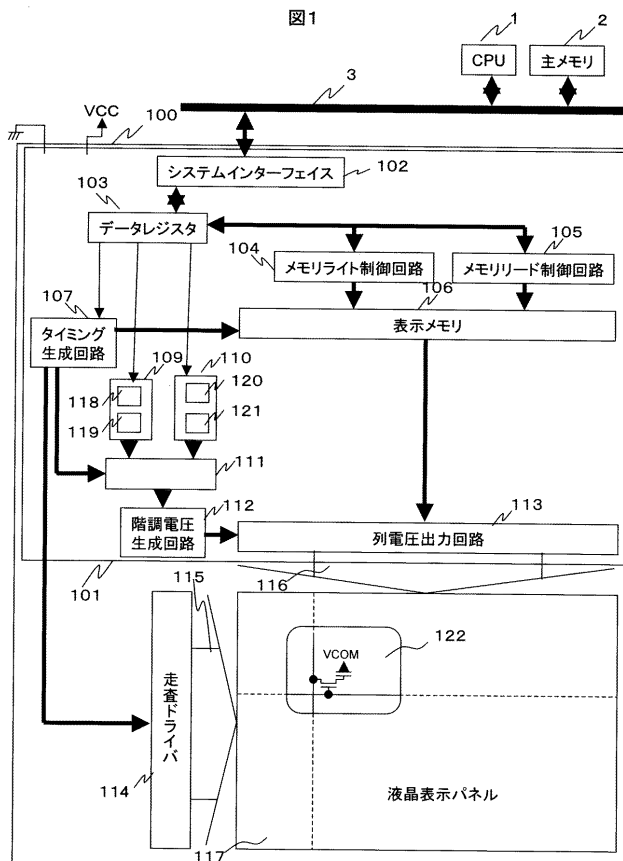
30

40

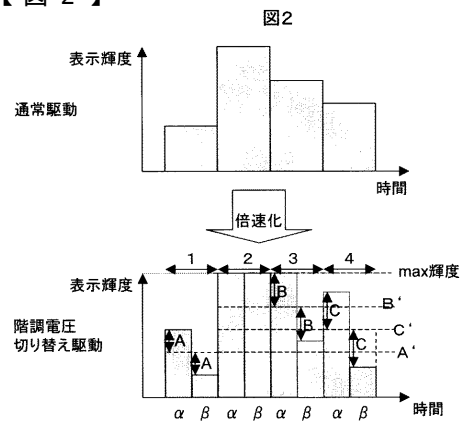
50

1006 : 表示RAM
1007 : 倍速化回路

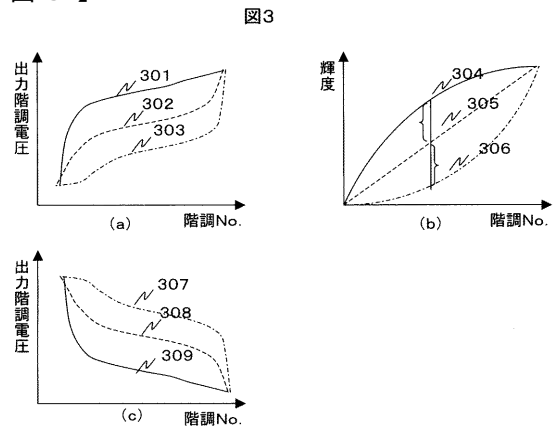
【図1】



【図2】

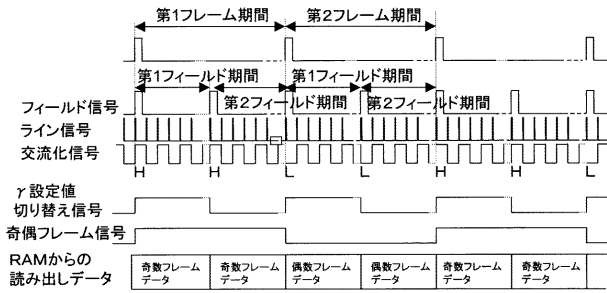


【図3】



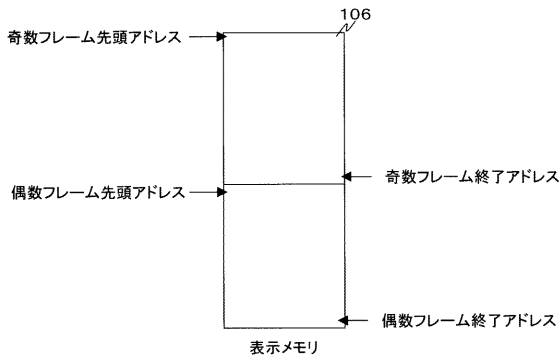
【図4】

図4



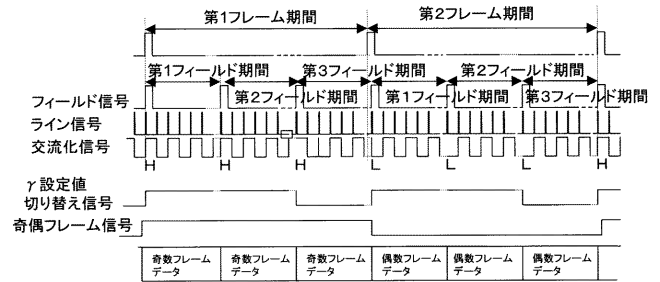
【図5】

図5



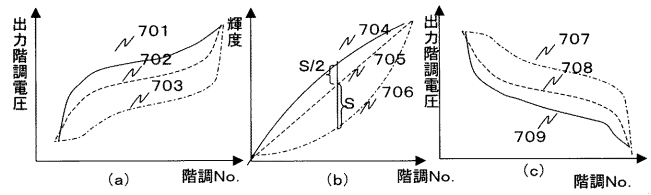
【図6】

図6



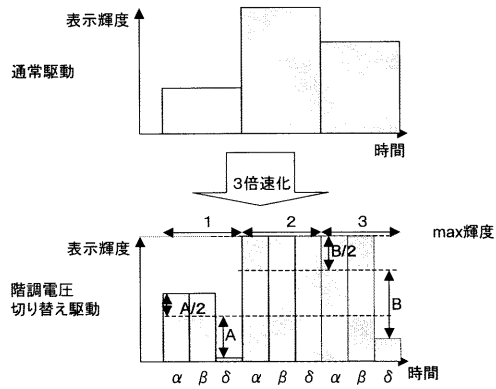
【図7】

図7



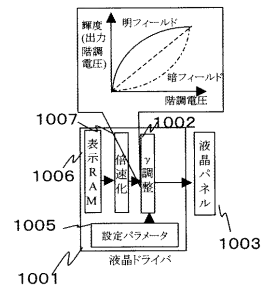
【図8】

図8



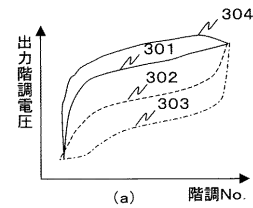
【図10】

図10



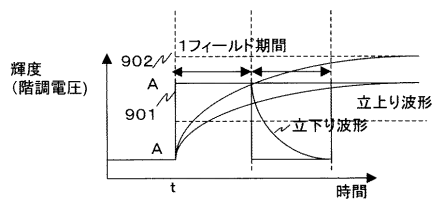
【図11】

図11

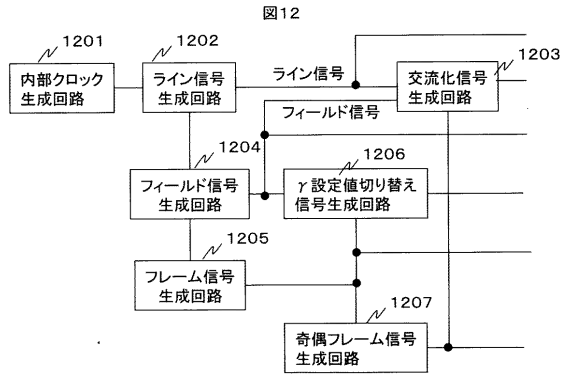


【図9】

図9



【図 12】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
H 0 4 N 5/70 (2006.01)	G 0 9 G 3/20 6 4 1 R	
	G 0 9 G 3/20 6 1 1 A	
	G 0 9 G 3/20 6 4 1 E	
	G 0 9 G 3/20 6 2 1 F	
	G 0 9 G 3/20 6 4 1 K	
	G 0 9 G 3/20 6 2 4 D	
	H 0 4 N 5/66 1 0 2 B	
	H 0 4 N 5/70 A	

(72)発明者 松戸 利充

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H093 NA33 NA51 NC03 NC16 NC27 NC50 ND01 ND06 ND07 ND49
 5C006 AA14 AA16 AA17 AC11 AC24 AC25 AC26 AF04 AF44 AF45
 AF46 BB16 BC12 BF02 BF43 FA12 FA29
 5C058 AA06 AA12 BA13 BA35 BB13
 5C080 AA06 AA10 BB05 DD02 DD08 DD26 EE19 EE29 FF07 FF11
 GG11 GG12 GG15 GG17 JJ02 JJ04 JJ05

专利名称(译)	表示装置		
公开(公告)号	JP2007212591A	公开(公告)日	2007-08-23
申请号	JP2006030416	申请日	2006-02-08
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	片山ゆかり 工藤泰幸 松戸利充		
发明人	片山 ゆかり 工藤 泰幸 松戸 利充		
IPC分类号	G09G3/36 G02F1/133 G09G3/30 G09G3/20 H04N5/66 H04N5/70		
CPC分类号	G09G3/3648 G09G3/2011 G09G3/2025 G09G3/2077 G09G2320/0261		
FI分类号	G09G3/36 G02F1/133.575 G02F1/133.505 G09G3/30.K G09G3/20.660.V G09G3/20.641.R G09G3/20.611.A G09G3/20.641.E G09G3/20.621.F G09G3/20.641.K G09G3/20.624.D H04N5/66.102.B H04N5/70.A G09G3/3225 G09G3/3275 G09G3/3291		
F-TERM分类号	2H093/NA33 2H093/NA51 2H093/NC03 2H093/NC16 2H093/NC27 2H093/NC50 2H093/ND01 2H093/ND06 2H093/ND07 2H093/ND49 5C006/AA14 5C006/AA16 5C006/AA17 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC26 5C006/AF04 5C006/AF44 5C006/AF45 5C006/AF46 5C006/BB16 5C006/BC12 5C006/BF02 5C006/BF43 5C006/FA12 5C006/FA29 5C058/AA06 5C058/AA12 5C058/BA13 5C058/BA35 5C058/BB13 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD02 5C080/DD08 5C080/DD26 5C080/EE19 5C080/EE29 5C080/FF07 5C080/FF11 5C080/GG11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H193/ZC15 2H193/ZD21 2H193/ZF03 5C380/AA01 5C380/AB06 5C380/AB24 5C380/AB34 5C380/AC07 5C380/AC08 5C380/AC11 5C380/BA11 5C380/BA24 5C380/BA25 5C380/BA46 5C380/BB09 5C380/BB22 5C380/BB23 5C380/BE01 5C380/BE03 5C380/BE07 5C380/CA12 5C380/CA33 5C380/CE04 5C380/CE05 5C380/CE07 5C380/CE08 5C380/CE19 5C380/CF02 5C380/CF06 5C380/CF13 5C380/CF41 5C380/CF42 5C380/CF56 5C380/DA06 5C380/DA09 5C380/DA16 5C380/DA35 5C380/DA42 5C380/DA56 5C380/EA01 5C380/EA18 5C380/FA09		
代理人(译)	井上 学		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了抑制亮度或对比度的降低以及增加发光所需的电力，减小小型液晶装置的小电路规模的运动图像的模糊。解决方案：将一个帧周期划分为多个场周期，以便根据场周期设置多种灰度电压组。灰度电压发生器电路112具有根据场周期产生和输出各种灰度电压组的功能。 Ž

