

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-235056

(P2006-235056A)

(43) 公開日 平成18年9月7日(2006.9.7)

(51) Int.Cl.		F I		テーマコード (参考)
GO2F	1/1345	(2006.01)	GO2F 1/1345	2H089
GO2F	1/1339	(2006.01)	GO2F 1/1339 505	2H092

審査請求 未請求 請求項の数 4 O L (全 13 頁)

(21) 出願番号 特願2005-47119 (P2005-47119)
 (22) 出願日 平成17年2月23日 (2005.2.23)

(71) 出願人 591182824
 甲府カシオ株式会社
 山梨県中央市一町畑217番地
 (71) 出願人 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100074099
 弁理士 大菅 義之
 (72) 発明者 富田 昌也
 東京都八王子市石川町2951番地の5
 カシオ計算機株式会社八王子技術センター
 内

最終頁に続く

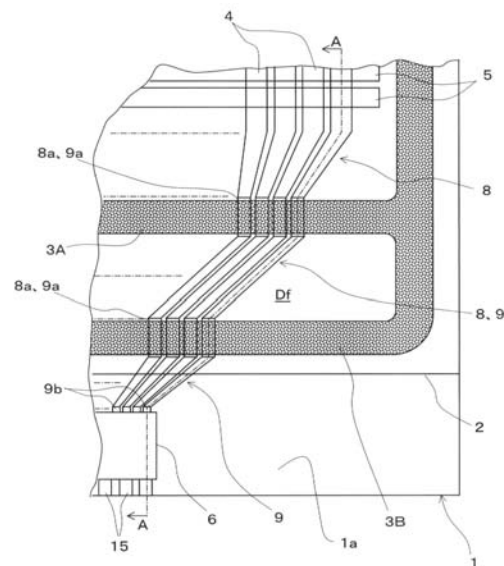
(54) 【発明の名称】 液晶表示素子

(57) 【要約】

【課題】 精細化により配線密度が高くなっても電気抵抗値のバラツキが少なく信頼性に優れた基板間導通が得られると共に配線の電食等による劣化が顕著に抑えられ、高度な表示品質を長期にわたり安定して得ることができる片側基板端子型液晶表示素子を提供する

【解決手段】 ガラス基板1の各走査電極4から引き出された前側走査配線8の第1シール部3Aと第2シール部3Bに交差する各部分にそれぞれ接続パッド8a、8aを形成し、対向側のガラス基板1に配設されている上記前側走査配線8に対応する後側走査配線9には、上記接続パッド8a、8aに対応させて被接続パッド9a、9aを形成し、これら一対の接続パッド8a、8aと被接続パッド9a、9aを各シール材3A、3B中の導電性粒子により導通接続させることにより両ガラス基板1、2に跨る並列回路が形成されている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の第1の電極、これらの第1の電極にそれぞれ接続され、前記複数の第1の電極に電圧を供給するための複数の前側第1配線、及びこれらの前側第1配線にそれぞれ設けられた第1接続パッドが形成された第1の基板と、

複数の第2の電極、これらの第2の電極にそれぞれ接続され、前記複数の第2の電極に電圧を供給するための複数の第2配線、前記第1接続パッドにそれぞれ対応させて設けられた複数の第1被接続パッド、及びこれらの第1被接続パッドにそれぞれ電圧を供給する複数の後側第1配線が形成された第2の基板と、

絶縁樹脂基材中に導電性粒子を含有させてなり、前記第1の基板及び前記第2の基板をそれぞれの電極形成面を対向させて所定の間隙を保ち接合する接合部材と、 10

前記第1の基板及び前記第2の基板の対向する各内面と前記接合部材とで囲まれる空間に封入された液晶とからなる液晶表示素子であって、

前記接合部材は、前記第1の電極と前記第2の電極とが前記液晶を介して対向する領域毎に形成された複数の画素からなる表示領域を内側に囲む枠状の第1シール部と、該第1シール部の外側の所定の領域を囲む第2シール部とを備え、

前記第1接続パッドとこれに対応する前記第1被接続パッドとは、前記第1シール部と前記第2シール部のうちの少なくとも一方のシール部に対応させて配設され、前記導電性粒子を介し導通接続されていることを特徴とする液晶表示素子。

【請求項 2】

20

前記第1接続パッドと前記第1被接続パッドとは、前記前側第1配線と前記後側第1配線にそれぞれ一対づつ形成され、前記第1シール部と前記第2シール部の双方で導通接続されていることを特徴とする請求項1に記載の液晶表示素子。

【請求項 3】

前記第1接続パッドと前記第1被接続パッドとは前記前側第1配線と前記後側第1配線にそれぞれ1個づつ形成され、隣り合う前記第1接続パッドと前記第1被接続パッドとの導通接続部は互いに前記第1シール部と前記第2シール部のうちの異なるシール部に形成されていることを特徴とする請求項1に記載の液晶表示素子。

【請求項 4】

前記第2配線にそれぞれ対応させて前記第1の基板に複数の補助第2配線が配設され、 30
前記第2配線と前記補助第2配線にそれぞれ第2接続パッドとこれに対応する第2被接続パッドが一対づつ形成され、一対の前記第2接続パッドと一対の前記第2被接続パッドは前記第1シール部と前記第2シール部の双方でそれぞれ導通接続されていることを特徴とする請求項1乃至請求項3の何れかの請求項に記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、一対の基板にそれぞれ設けた各電極の端子を一方の基板にまとめた片側基板端子型の液晶表示素子に関する。

【背景技術】

40

【0002】

従来の液晶表示素子に、一対の基板にそれぞれ複数の電極を設け、これら電極に電圧を供給するための配線の各端子を一方の基板にまとめて設置した、片側基板端子型の液晶表示素子がある。この片側基板端子型の液晶表示素子は、外部電気回路との接続が容易で実装構造が簡素化されるという利点を備えている。

【0003】

しかし、この片側基板端子型液晶表示素子においては、一方の基板に設けられた電極と、他方の基板に設けられた前記電極に電圧を供給するための引き回し配線とを導電接続する必要があり、そのための構造や工程がコストアップを引き起こす。すなわち、一方の基板に前記電極から配線を引き出して接続パッドを形成し、他方の基板の引き回し配線に設 50

けられた被接続パッドとを導通部材により導通接続(以下、基板間導通という)するから、導通部材の材料費とこれを配置し基板間導通するための工数が増加する。

【0004】

特に、一方の基板に複数の表示電極を設け、他方の基板にそれらの表示電極に直交させて複数の走査電極を配設する単純マトリクス型液晶表示素子においては、片側基板端子化することにより構造や製造工程がより複雑化してしまう。

【0005】

上述のような片側基板端子構造の単純マトリクス型液晶表示素子であっても、基板間導通を作業性良く実施できる従来の方法として、一对の基板を接合するために設けられるシール材中に導電性粒子を含有させ、その導電性粒子を介して対応する接続パッドと被接続パッドを導電接続する方法が知られている。(例えば特許文献1参照) 10

しかるに、近年はユーザーのディスプレイに対する高精細化の要望が強く、これに対応すべく液晶表示素子も高精細化が求められている。高精細化液晶表示素子においては、画素密度が高くなるのに応じて各画素に信号電圧を供給する配線も高密度化する。従って、片側基板端子構造の単純マトリクス型液晶表示素子においては、高密度化した配線に対応して接続パッドと被接続パッドも高密度化して個々のパッド面積が小さくなり、基板間導通における信頼性が低下すると共に電気抵抗値がばらつく。配線の電気抵抗値のバラツキは、表示ムラを引き起こす原因となる。

【0006】

また、配線の高密度化に対応するために、個々の配線が最低限必要な線幅を確保できるように引き回しパターンが最適化され、その結果、配線の引き回しエリアが増大する。この場合、液晶表示素子の小型化を促進するには額縁部の幅を可及的に小さくする必要があるため、配線の引き回しエリアは、特許文献2に示されるように両基板を接合するシール材の外側に沿った広い範囲に設定される。 20

【特許文献1】特開昭63-29729号公報

【特許文献2】特開平9-101535号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、特許文献2に示した液晶表示素子では、シール材の外側に沿った配線の引き回しエリアは、両基板の縁部が対向する隙間になっているために、液晶注入時における余剰液晶や種々の狭雑物が入り込みやすく且つ除去し難いため、これらにより配線が電食される虞がある。配線の電食を防止するために保護膜をオーバーコートする場合、そのための材料費や工数がアップする。 30

【0008】

本発明の目的は、高精細化により配線密度が高くなっても電気抵抗値のバラツキが少なく信頼性に優れた基板間導通が得られると共に配線の電食等による劣化が顕著に抑えられ、高度な表示品質を長期にわたり安定して得ることができる片側基板端子型液晶表示素子を提供することである。

【課題を解決するための手段】 40

【0009】

本発明の液晶表示素子は、複数の第1の電極、これらの第1の電極にそれぞれ接続され、前記複数の第1の電極に電圧を供給するための複数の前側第1配線、及びこれらの前側第1配線にそれぞれ設けられた第1接続パッドが形成された第1の基板と、複数の第2の電極、これらの第2の電極にそれぞれ接続され、前記複数の第2の電極に電圧を供給するための複数の第2配線、前記第1接続パッドにそれぞれ対応させて設けられた複数の第1被接続パッド、及びこれらの第1被接続パッドにそれぞれ電圧を供給する複数の後側第1配線が形成された第2の基板と、絶縁樹脂基材中に導電性粒子を含有させてなり、前記第1の基板及び前記第2の基板をそれぞれの電極形成面を対向させて所定の間隙を保ち接合する接合部材と、前記第1の基板及び前記第2の基板の対向する各内面と前記接合部材と 50

で囲まれる空間に封入された液晶とからなる液晶表示素子であって、前記接合部材は、前記第 1 の電極と前記第 2 の電極とが前記液晶を介して対向する領域毎に形成された複数の画素からなる表示領域を内側に囲む枠状の第 1 シール部と、該第 1 シール部の外側の所定の領域を囲む第 2 シール部とを備え、前記第 1 接続パッドとこれに対応する前記第 1 被接続パッドとは、前記第 1 シール部と前記第 2 シール部のうちの少なくとも一方のシール部に対応させて配設され、前記導電性粒子を介し導通接続されていることを特徴とするものである。

【発明の効果】

【0010】

本発明の液晶表示素子によれば、高精細化により配線密度が増加しても、基板間導通部における接続パッドと被接続パッドの面積を大きく確保できるから、電気抵抗値のバラツキの少ない信頼性に富む基板間導通が得られると共に、引き回し配線の電食等による劣化が顕著に抑制され、良好な表示品質を長期にわたり安定して得ることができる。

【0011】

本発明の液晶表示素子においては、第 1 接続パッドと第 1 被接続パッドとがそれぞれ前側第 1 配線と後側第 1 配線に一对づつ形成され、第 1 シール部と第 2 シール部の双方でそれぞれ導通接続されていることが好ましく、これにより、第 1 接続パッドと第 1 被接続パッドのそれぞれの総面積が大きく確保されると共に並列配線回路が形成され、基板間導通部における電気抵抗値の絶対値を低下させ且つそのバラツキを抑えることができ、より信頼性に優れると共に表示品質が良好な高精細化が促進された片側基板端子型の液晶表示素子が得られる。

【0012】

また、本発明の液晶表示素子においては、第 1 接続パッドと第 1 被接続パッドとはそれぞれ前側第 1 配線と後側第 1 配線に 1 個づつ形成され、隣り合う第 1 接続パッドと第 1 被接続パッドとの導通接続部は互いに第 1 シール部と第 2 シール部のうちの異なるシール部に形成されていることが好ましく、これにより、第 1 接続パッドと第 1 被接続パッドの面積を大きく確保でき、第 1 の基板と第 2 の基板との接合時における第 1 接続パッドと第 2 被接続パッドとの位置合わせが容易となる。

【0013】

さらに、本発明の液晶表示素子においては、第 2 配線にそれぞれ対応させて第 1 の基板に複数の補助第 2 配線が配設され、これら第 2 配線と補助第 2 配線にそれぞれ第 2 接続パッドとこれに対応する第 2 被接続パッドが一对づつ形成され、一对の第 2 接続パッドと一对の第 2 被接続パッドは第 1 シール部と第 2 シール部の双方でそれぞれ導通接続されている構成とすることが好ましく、これにより、第 1 配線だけでなく第 2 配線においても並列回路が形成されて電気抵抗値を低減することができる。

【発明を実施するための最良の形態】

【0014】

(第 1 実施形態)

図 1 は本発明の実施形態としての液晶表示素子を示す平面図で、図 2 はその要部 Q を拡大して示す部分平面図、図 3 (a)、(b) はそれぞれ図 2 における A - A 線の模式的部分断面図と、これと同様に切断した他の部分の模式的部分断面図である。

【0015】

本実施形態の液晶表示素子は、単純マトリクス型液晶表示素子であり、図 1 に示されるように、平面外形が細長い長方形をなす一对のガラス基板 1、2 が、シール材 3 により所定の間隙を保ち接合されている。これら一对のガラス基板 1、2 は大きさが異なっており、一方の大ガラス基板 1 の隣り合う 2 辺の端部 1 a、1 b を他方の小ガラス基板 2 の対応する各端面よりもそれぞれ適長突出させて、接合されている。

【0016】

接合された一对のガラス基板 1、2 の各対向面(内面)には、それぞれ、複数のストライプ電極 4、5 が互いに直交する方向に平行に延在させて配設されている。本実施形態にお

いては、ガラス基板 2 の内面に複数の走査電極 4 が基板長手方向へ平行に延在させて配設され、ガラス基板 1 の内面には複数の表示電極 5 が基板短手方向へ平行に延在させて配設されている。

【0017】

上述の走査電極 4 と表示電極 5 が対向する領域が画素 p となり、従って、それら複数の画素 p がドットマトリクス配置された表示領域 Dd が形成されている。

本実施形態の液晶表示素子は、液晶を駆動するためのドライバチップがガラス基板 1 に直接搭載された COG (Chip On Glass) 実装方式の液晶表示素子である。すなわち、走査電極 4 に走査駆動電圧を供給する走査ドライバチップ 6 が突出部 1 a に、表示電極 5 に表示駆動電圧を供給する表示ドライバチップ 7 が突出部 1 b に、それぞれ COG 方式により搭載されている。

【0018】

そして、上記表示領域 Dd を囲む略枠形状をなすシール材 3 が両ガラス基板 1、2 間に配置され、両基板 1、2 が接合されている。シール材 3 は、図 3 に示されるように絶縁樹脂基材 3 a 中に導電性粒子 3 b が分散混合されてなる。本例の導電性粒子 3 b は樹脂粒子の表面に金をメッキ処理により被着して形成されている。基板接合時においては、この絶縁樹脂基材 3 a 中に導電性粒子 3 b が分散混合された材料が、例えばガラス基板 1 の内面に図 1 に示されるパターンに印刷法により塗布される。

【0019】

ここで、シール材 3 は、図 1 に示されるように、表示領域 Dd を内側に囲む矩形枠状をなす第 1 シール部 3 A と、この第 1 シール部 3 A の外側で、基板突出部 1 a、1 b に対応するガラス基板 2 の隣り合う 2 辺に沿った、外縁領域 Df を囲む第 2 シール部 3 B とからなる。第 1 シール部 3 A には、液晶を注入するための液晶注入穴 3 c が形成されている。なお、本実施形態では、第 2 シール部 3 B により囲まれる外縁領域 Df に液晶が封入されないため、第 2 シール部 3 B には液晶注入穴が設けられていないが、液晶注入側とは反対側の適所に内部気圧を安定させるための微小な空気逃がし穴 (不図示) が設けられている。

【0020】

ガラス基板 2 の内面に配設された各走査電極 4 の一方の端部を延出させて前側走査配線 8 が形成されている。これら前側走査配線 8 は、ガラス基板 2 の突出部 1 a に対応する端部の中央に向けて収斂するパターンに引き回されている。そして、それら各前側走査配線 8 には、図 2 に示されるように、第 1 シール部 3 A と第 2 シール部 3 B の配設部に対応させて一対の基板間導通用接続パッド 8 a、8 a がそれぞれ形成されている。これら接続パッド 8 a は、対応する各シール部 3 A、3 B の延在方向に沿って所定の狭ピッチで並設されている。

【0021】

一方、ガラス基板 1 側には、上述の前側走査配線 8 に対応させて後側走査配線 9 が配設されている。これら後側走査配線 9 には、それぞれ、前側走査配線 8 の一対の接続パッド 8 a に対応させて一対の被接続パッド 9 a、9 a が対向する位置に同じ大きさで形成されている。各後側走査配線 9 は、走査ドライバチップ 6 の配設エリアに向けて収斂するパターンに形成され、そのうちの一対の被接続パッド 9 a、9 a 間のパターンは、前側走査配線 8 の対応する部分と略同じパターンに形成されている。

【0022】

上述のように配設された前側走査配線 8 と後側走査配線 9 は、ガラス基板 1、2 をシール材 3 によって接合することにより、シール材 3 中の導電性粒子を介して導通接続される。この場合、図 3 (a) に示すように、前側走査配線 8 とこれに対応する後側走査配線 9 とは、一対の接続パッド 8 a、8 a と被接続パッド 9 a、9 a が第 1 シール部 3 A の導電性粒子 3 b と第 2 シール部 3 B 中の導電性粒子 3 b を介してそれぞれ導通接続され、並列回路を形成する。従って、各接続パッド 8 a 及び各被接続パッド 9 a の面積は、1箇所導通接続する従来の場合に比べてその略半分程度に小さくできると共に、一対の接続パッド 8 a、8 a と被接続パッド 9 a、9 a 間の各走査配線 8、9 もより幅狭に形成できる。そ

10

20

30

40

50

の結果、液晶表示素子の高精細化による配線の狭ピッチ化にも容易に対応することができる。

【0023】

また、第1シール部3Aの外側の第2シール部3Bで囲まれた外縁領域Dfに配設されている前側走査配線8と後側走査配線9は、幅狭に形成できるためにその分引き回し自由度が増してパターン設計が容易になると共に、第1、第2シール部3A、3Bで囲まれた略閉空間内に配設されるから、保護膜等で被覆しなくても電食等による劣化が有効に防止される。

【0024】

後側走査配線9の走査ドライバチップ6の配設エリアに向けて延出された各先端部には接続端子9bが形成され、これら接続端子9bは走査ドライバチップ6の出力端子電極6a(図3(a)参照)に対応する位置に所定のピッチで並設されている。 10

【0025】

一方、図1に示されるように、各表示電極5に表示信号電圧を供給するための表示配線10は、各表示電極5の端部から引き出された複数の表示配線10が表示ドライバチップ7の配設エリアに向けて収斂するパターンでガラス基板1の内面上を引き回し配設されている。この場合、各表示配線10は、各表示電極5の端部から第1シール部3A外側の第2シール部3Bで囲まれた外縁領域Dfを通過させた後、表示ドライバチップ7の配設エリアに向けて引き回し配設されている。各表示配線10の第1シール部3Aと第2シール部3Bとの各交差位置には、図3(b)に示すように、接続パッド10aがそれぞれ形成されている。各表示配線10に一对づつ形成された接続パッド10a、10aは、各シール部3A、3Bの延在方向に沿って所定の狭ピッチで並設されている。 20

【0026】

そして、上記外縁領域Dfにおけるガラス基板2の内面には、複数の表示配線10に対応させて複数の迂回配線11が配設されている。これら各迂回配線11は、対応する表示配線10における一对の接続パッド10a、10a間の配線部に重なるように略同じ線幅で略同じパターンにそれぞれ形成されている。各迂回配線11の両端には、表示配線10の接続パッド10a、10aに対向させて被接続パッド11a、11aがそれぞれ形成されている。

【0027】

上述のように配設された表示配線10と迂回配線11は、ガラス基板1、2をシール材3によって接合することにより、シール材3中の導電性粒子を介して導通接続される。この場合、図3(b)に示すように、表示配線10とこれに対応する迂回配線11とは、一对の接続パッド10a、10aと被接続パッド11a、11aが第1シール部3Aの導電性粒子3bと第2シール部3B中の導電性粒子3bを介してそれぞれ導通接続され、並列回路を形成する。従って、並列回路部の表示配線10と迂回配線11の各線幅をより幅狭に形成できる。その結果、液晶表示素子の高精細化による配線の狭ピッチ化にも容易に対応することができる。 30

【0028】

また、上記外縁領域Dfの表示配線10と迂回配線11は、第1、第2シール部3A、3Bで囲まれた閉空間内に配設されるから、保護膜等で被覆しなくても電食等による劣化が有効に防止される。 40

【0029】

ガラス基板1、2間の第1シール部3Aで囲まれた空間には、図3(a)、(b)で示されるように、液晶12が封入されている。液晶12は、周知の真空注入法により図1に示される液晶注入穴3cから注入される。液晶注入穴3cは、液晶注入後に封止材13が充填され封止されている。

【0030】

走査ドライバチップ6は、図3(a)に示されるように、異方性導電接着材14を介して、後側走査配線9の接続端子9bと走査信号電圧を入力するための入力配線端子15が並 50

設された配設エリアに導通設置されている。異方性導電接着材 14 は、シール材 3 と同様に熱硬化性の絶縁樹脂基材 14 a 中に導電性粒子 14 b が分散混合されてなる。走査ドライバチップ 6 を COG 搭載する際は、まず、走査ドライバチップ 6 を異方性導電接着材 14 を介してその出力端子電極 6 a 及び入力端子電極 6 b が対応する接続端子 9 b 及び入力配線端子 15 上に重なる位置に正確に位置決めして載置し、次に、走査ドライバチップ 6 に熱圧着ツールを圧接させて異方性導電接着材 14 を加熱しつつ押圧し、導電性粒子 14 b を出力端子電極 6 a 及び入力端子電極 6 b と対応する接続端子 9 b 及び入力配線端子 15 とで挟持した状態で絶縁樹脂基材 14 a を硬化させる。これにより、走査ドライバチップ 6 が的確に所定の配設エリアへ導通設置される。

【0031】

表示ドライバチップ 7 も、図 3 (b) に示されるように、走査ドライバチップ 6 と同様に、異方性導電接着材 14 を介して、表示配線 10 の接続端子 10 b と表示信号電圧を入力するための入力配線端子 16 が並設された配設エリアに COG 方式で導通設置されている。

【0032】

以上のように、本実施形態の液晶表示素子においては、走査電極 4 と対向基板側に設置された走査ドライバチップ 6 とを電気接続するための基板間導通回路を、両ガラス基板 1、2 の前側走査配線 8 と後側走査配線 9 にそれぞれ形成された各一对の接続パッド 8 a、8 a と被接続パッド 9 a、9 a とを第 1 シール部 3 A と第 2 シール部 3 B を介して導通接続する並列回路に構成したから、従来の 1 箇所での基板間導通構造に比べて接続パッド 8 a 及び被接続パッド 9 a の各々の面積を小さくできるとともに並列回路をなす基板間導通部の各配線 8、9 を幅狭に形成でき、液晶表示素子の高精細化に伴う配線の狭ピッチ化に充分に対応可能となる。

【0033】

また、並列回路を構成する基板間導通部の配線 8、9 がシール材 3 の第 1 シール部 3 A と第 2 シール部 3 B で囲まれた外縁領域 D f 内に配設されるから、それら配線 8、9 は保護膜が被覆されなくても電食等による劣化が有効に防止され、その結果、液晶表示素子の信頼性が向上する。

(第 2 実施形態)

次に、本発明の第 2 実施形態について、図 4 に基づき説明する。なお、上記第 1 実施形態と同一の構成要素については同一の符号を付して、その説明を省略する。

【0034】

本実施形態では、前側走査配線 21 と後側走査配線 22 にそれぞれ接続パッド 21 a と被接続パッド 22 a が 1 個ずつ形成され、接続パッド 21 a と被接続パッド 22 a による基板間導通部が隣接する配線同士で互いに異なるシール部に形成されている。

【0035】

すなわち、ガラス基板 2 における隣り合う一对の前側走査配線 21、21 のうちの、一方の前側走査配線 21 には接続パッド 21 a が第 1 シール部 3 A と交差する部分に形成され、他方の前側走査配線 21 には接続パッド 21 a が第 2 シール部 3 B と交差する部分(先端部)に形成され、この構成が繰り返されて複数の接続パッド 21 a が千鳥配置で形成されている。対向側のガラス基板 1 においても、各後側走査配線 22 に被接続パッド 22 a が上述の接続パッド 21 a に対応して同様に千鳥配置で形成されている。

【0036】

そして、千鳥配置で形成されたこれら接続パッド 21 a と被接続パッド 22 a とは、第 1 シール部 3 A 或いは第 2 シール部 3 B 中の導電性粒子(不図示)を介して導通接続される。その他の構成は、上記第 1 実施形態と同様である。

【0037】

上述のように構成された本実施形態の液晶表示素子によれば、各走査配線に設けられる基板間導通部が 1 箇所であるから、接続パッド 21 a と被接続パッド 22 a の各面積を上記第 1 実施形態のように小さくすることは難しいが、基板間導通部が千鳥に配設されてい

10

20

30

40

50

るから、配線ピッチが上記第 1 実施形態と同様に狭ピッチである高精細液晶表示素子の場合も、接続パッド 2 1 a と被接続パッド 2 2 a の個々の面積を上記第 1 実施形態の場合よりも大きく確保することができる。その結果、狭ピッチ配線であっても接続パッド 2 1 a と被接続パッド 2 2 a を容易に位置合わせして確実に導通接続でき、基板間導通部での接続不良の発生が顕著に抑制されて製品歩留りが向上する。

【0038】

なお、本発明は、上記の実施形態に限定されるものではない。例えば、本発明は、上記実施形態のように走査電極の配線を基板間導通させる液晶表示素子に限らず、表示電極の配線を基板間導通させる液晶表示素子にも有効に適用される。

【0039】

また、上記第 1 実施形態では表示電極の配線にも配線幅を狭くするために両ガラス基板に跨る並列回路部を設けたが、このように電極とそれにそれに電圧を供給するドライバチップが同一基板上に設けられている電極の配線は、敢えて両基板に跨る並列回路部を設けずに一方の基板だけでストレートに配設してもよい。

【0040】

さらに、上記実施形態では第 2 シール部で囲まれた第 1 シール部の外縁領域 D f は空洞としたが、この外縁領域 D f にも液晶を封入してもよい。これにより、外縁領域 D f に配設されている各配線の電食等による劣化がより確実に防止される。

【図面の簡単な説明】

【0041】

【図 1】本発明の第 1 実施形態としての液晶表示素子を示す平面図である。

【図 2】上記液晶表示素子の要部 Q を拡大して示す部分平面図である。

【図 3】(a) は図 2 における走査配線部を A - A 線で切断して示す模式的部分断面図で、(b) は表示配線部を (a) と同様に切断して示す模式的部分断面図である。

【図 4】本発明の第 2 実施形態としての液晶表示素子を示す図 2 に対応する部分拡大平面図である。

【符号の説明】

【0042】

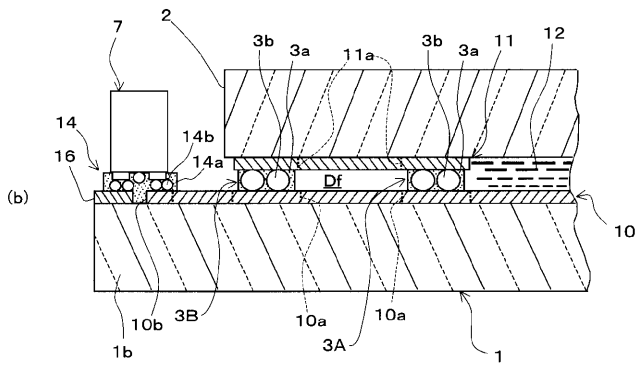
1、2	ガラス基板
3	シール材
3 A	第 1 シール部
3 B	第 2 シール部
4	走査電極
5	表示電極
6	走査ドライバチップ
7	表示ドライバチップ
8、2 1	前側走査配線
8 a、1 0 a、2 1 a	接続パッド
9、2 2	後側走査配線
9 a、1 1 a、2 2 a	被接続パッド
1 0	表示配線
1 1	迂回配線
1 2	液晶
1 3	封止材
1 4	異方性導電接着材
1 5、1 6	入力配線端子

10

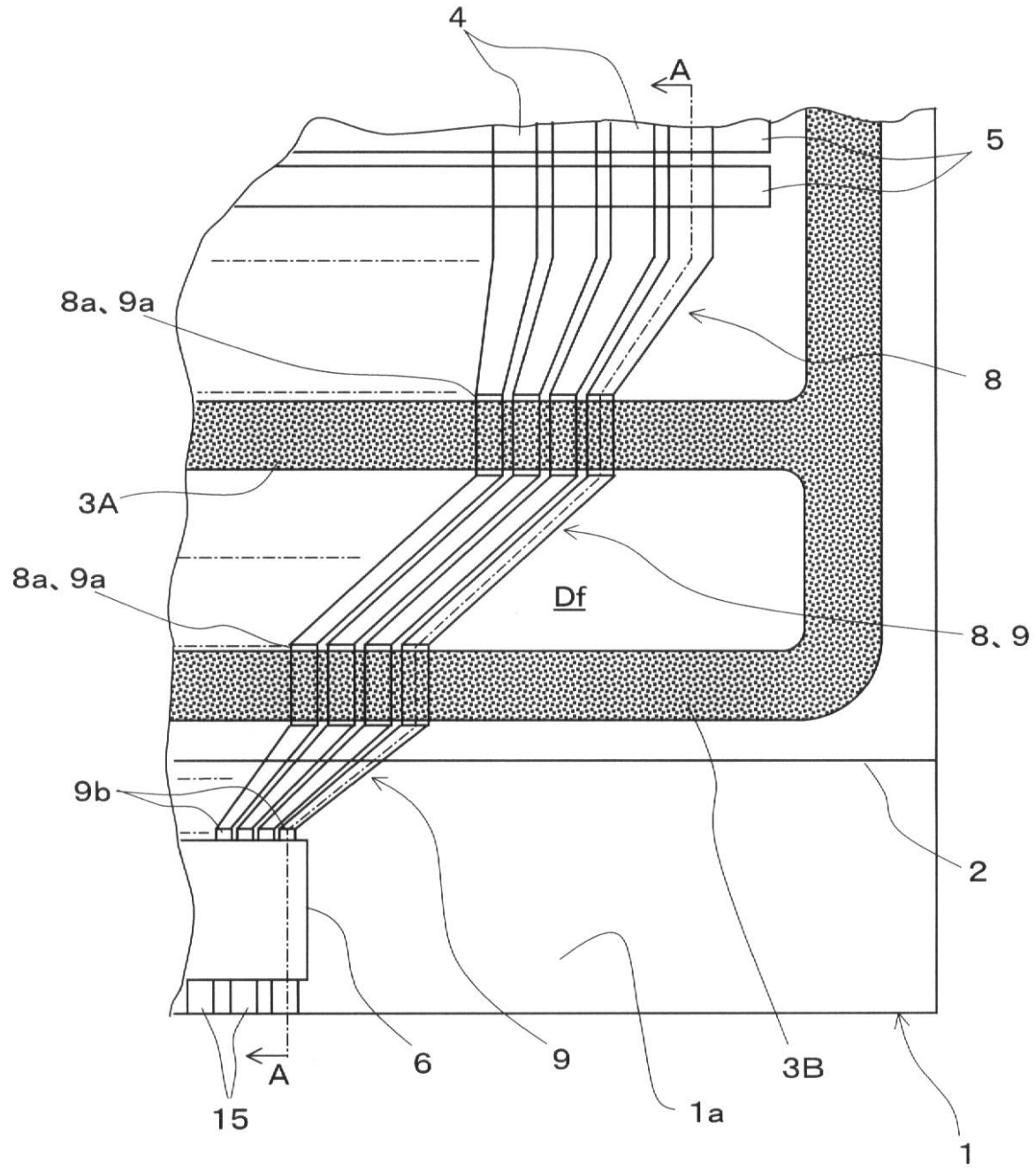
20

30

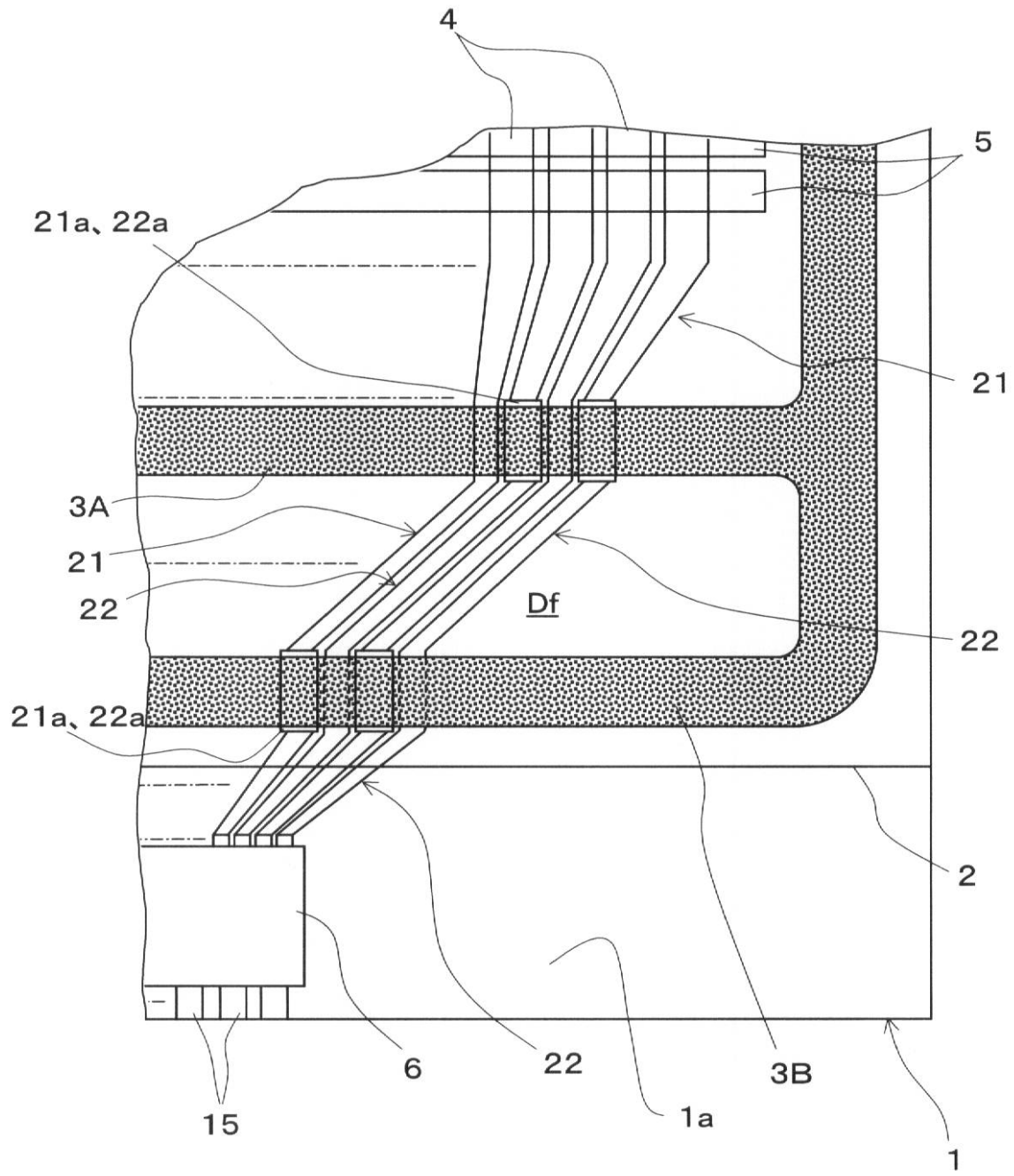
40



【図 2】



【 図 4 】



フロントページの続き

(72)発明者 寺木 健二

東京都八王子市石川町 2 9 5 1 番地の 5 カシオ計算機株式会社八王子技術センター内

F ターム(参考) 2H089 LA41 NA37 QA16

2H092 GA29 GA32 GA36 GA40 NA11 NA28 PA01 PA04

专利名称(译)	液晶显示元件		
公开(公告)号	JP2006235056A	公开(公告)日	2006-09-07
申请号	JP2005047119	申请日	2005-02-23
[标]申请(专利权)人(译)	SHINOZAKI, AKIHIKO?translate_a/single?client=t 卡西欧计算机株式会社		
申请(专利权)人(译)	甲府力シオ株式会社 卡西欧计算机有限公司		
[标]发明人	富田昌也 寺木健二		
发明人	富田 昌也 寺木 健二		
IPC分类号	G02F1/1345 G02F1/1339		
FI分类号	G02F1/1345 G02F1/1339.505		
F-TERM分类号	2H089/LA41 2H089/NA37 2H089/QA16 2H092/GA29 2H092/GA32 2H092/GA36 2H092/GA40 2H092/NA11 2H092/NA28 2H092/PA01 2H092/PA04 2H189/DA73 2H189/EA03Y 2H189/EA12Y 2H189/FA31 2H189/FA45 2H189/FA56 2H189/GA43 2H189/HA01 2H189/HA12 2H189/LA04 2H189/LA08		
其他公开文献	JP4714480B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种单侧基板端子型液晶显示元件，即使当布线密度因布线更细而变得更高时，也能获得电阻变化小且可靠性优异的基板之间的导电，导致布线劣化由于电解腐蚀等的显著抑制，并且可以长时间稳定地获得高显示质量。ŽSOLUTION：连接垫8a，8b形成在从具有第一密封部分3A和第二密封部分3B的玻璃基板1的各扫描电极4提取的前侧扫描线8的各个交叉点上，并且连接垫9a，9b对应于前侧扫描线8的后侧扫描线9上的连接垫8a，8b形成对应于相对侧的玻璃基板1上的连接垫8a，8b。横跨两个玻璃基板1,2的并联电路通过将相应的一对连接垫8a，8b通过相应的密封材料3A，3B中的导电颗粒导电连接到待连接的焊盘9a，9b而形成。Ž

