

(19)日本国特許庁 (J P)

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2003－263138

(P2003－263138A)

(43)公開日 平成15年9月19日(2003.9.19)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	520	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	611 A 5 C 0 8 0
	612		611 D 5 H 4 1 0
			612 E

審査請求 未請求 請求項の数 14 O L (全 7 数) 最終頁に続く

(21)出願番号 特願2002－367029(P2002－367029)

(22)出願日 平成14年12月18日(2002.12.18)

(31)優先権主張番号 10162766.1

(32)優先日 平成13年12月20日(2001.12.20)

(33)優先権主張国 ドイツ(DE)

(71)出願人 590000248

コーニンクレッカ フィリップス エレク
トロニクス エヌ ヴィ

KONINKLIJKE PHILIP
S ELECTRONICS N.V.

オランダ国 5621 ペーアー アイन्दー
フェン フルーネヴァウツウェッハ 1

(72)発明者 ウォルフガング、ファロー - ブルクハルト
スイス国チューリッヒ、アイヒシュトラ
ーセ、18

(74)代理人 100075812

弁理士 吉武 賢次 (外 4 名)

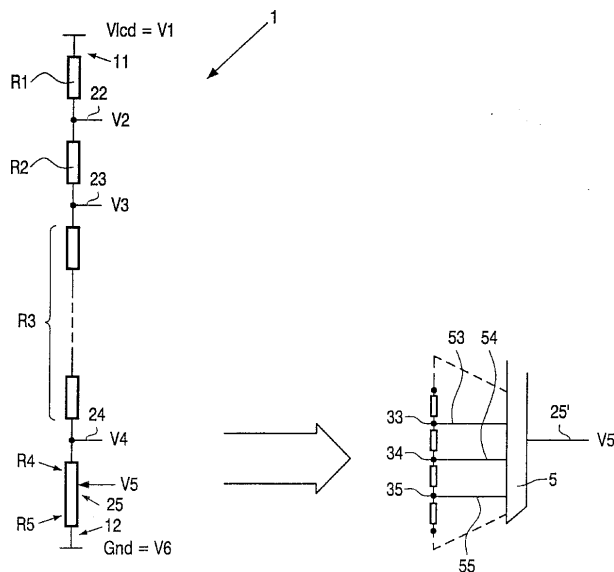
最終頁に続く

(54)【発明の名称】 液晶表示装置の電圧供給回路およびこの回路の較正方法

(57)【要約】

【課題】 この回路構成は、液晶表示装置のロウおよびカラムドライバへの電圧供給に役立つものである。この回路構成の長所は、特にグレー段階表示またはカラー表示を伴う液晶表示装置に用いられたときに、それら自身の状態となる。

【解決手段】 この回路は、複数の直列接続された抵抗を有すると共に、異なる電圧レベルを取り出すために複数の抵抗の間に配置された電圧取出し部を有している。電圧取出し部の単一の1つは、そこで取り出される電圧レベルの微同調のための手段に設けられている。各個別の回路構成を1度個別に較正することにより、1つの電圧レベルが微同調されるので、電圧レベルの非対称を原因とするクロストーク、すなわち画素の内容の相互影響が低減される。



【特許請求の範囲】

【請求項 1】 液晶表示装置のロウドライバとカラムドライバへの電圧供給回路であって、直列接続された複数の抵抗を有すると共に、異なる電圧レベルを取り出すために前記複数の抵抗間に配置された複数の電圧取出し部を有する電圧デバイダを備え、前記複数の電圧取出し部のうちの 1 つの電圧取出し部は、この取出し部により取り出された電圧レベルを精密に同調させるための微同調手段に設けられていることを特徴とする液晶表示装置の電圧供給回路。

【請求項 2】 前記微同調手段は、複数の取出し部接点と、1 つの取出し部接点を選択する選択手段と、を備える請求項 1 に記載の液晶表示装置の電圧供給回路。

【請求項 3】 前記選択手段は、前記複数の取出し部接点に接続された複数の入力を有するアナログマルチプレクサの構成を備える請求項 2 に記載の液晶表示装置の電圧供給回路。

【請求項 4】 前記マルチプレクサを制御するために 1 回または反復的にプログラム可能な読出し専用メモリを備えている請求項 3 に記載の液晶表示装置の電圧供給回路。

【請求項 5】 前記微同調手段に設けられた前記電圧取出し部は、前記電圧デバイダの 2 つの端部に対して最も近接する 2 つの電圧取出し部のうちの 1 つである請求項 1 ないし請求項 4 の何れかに記載の液晶表示装置の電圧供給回路。

【請求項 6】 前記電圧デバイダは、正確に 4 つの電圧取出し部である請求項 1 ないし請求項 5 の何れかに記載の液晶表示装置の電圧供給回路。

【請求項 7】 回路構成の全ての素子は、共通基板上に設けられている請求項 1 ないし請求項 6 の何れかに記載の液晶表示装置の電圧供給回路。

【請求項 8】 第 2 の導電型の半導体材料の中に設けられた第 1 の導電型の半導体材料よりなる複数の埋め込みストリップを用いて前記複数の抵抗が生成されている請求項 7 に記載の液晶表示装置の電圧供給回路。

【請求項 9】 液晶層と、ロウドライバと、カラムドライバと、このロウドライバおよびカラムドライバに電圧を供給する電圧供給回路と、を備える液晶表示装置に設けられている請求項 1 ないし請求項 9 の何れかに記載の電圧供給回路。

【請求項 10】 請求項 1 ないし請求項 8 の何れかに記載の電圧供給回路の較正方法であって、(a) 初期の微同調を選択するステップと、(b) 全体としての電圧レベルを特徴づける品質パラメータの値を計測するステップと、(c) 計測された品質パラメータが特定の品質間隔の範囲内にあるか否かを確立するステップと、(d) ステップ (c) の結果が否定されたとき、新たな微同調を帰納的に決定すると共に、ステップ (b) および (c) を反復するステップと、(e) ステップ (c) の結果が*

*肯定されたとき、最新の微同調を格納するステップと、を備える電圧供給回路の較正方法。

【請求項 11】 第 1 の駆動電圧 V1 が電圧デバイダの一端に供給され、第 2 の駆動電圧 V6 が前記電圧デバイダの他端に供給され、電圧デバイダが 4 つの電圧レベル V2, V3, V4, V5 と取り出すための 4 つの電圧取出し部を備え、品質パラメータ D が前記ステップ (b) において、

【数 1】

10

$$D = \frac{V1 - 2V2 + V3 - V4 + 2V5 - V6}{2}.$$

により定義される請求項 10 に記載の電圧供給回路の較正方法。

【請求項 12】 前記微同調は、前記電圧レベル V2 または V5 に関連している請求項 11 に記載の電圧供給回路の較正方法。

【請求項 13】 前記ステップ (c) における品質間隔は、この品質間隔の範囲内に存在する複数の品質パラメータ値のために、公称透過率を有する 2 つのピクセルの実際の透過率が多くても 2 % は異なるように選択される請求項 10 ないし請求項 12 の何れかに記載の電圧供給回路の較正方法。

【請求項 14】 前記微同調を設定することは、1 回または繰り返しのプログラム可能読み出し専用メモリ内に格納されている請求項 10 ないし請求項 13 の何れかに記載の電圧供給回路の較正方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、液晶表示装置の電圧供給装置に係り、液晶表示装置はこの電圧供給装置を含み、この電圧供給装置を較正（校正）する方法に関する。

【0002】

【従来の技術】 従来、液晶表示装置（LCD—Liquid Crystal Display device—）は、その間に液晶層が配置された互いに並行する 2 枚のガラス板を備えている。2 枚のガラス板は、それぞれの板の液晶層に対面する側にそれぞれ電極を有し、電極間に配置された液晶の光学特性を変化させるために、これらの電極は異なる電圧に晒されても良い。これらの光学特性は、本質的にはこれらが光の放射容量に影響を及ぼすものである。ドットマトリックス液晶表示装置の場合、電極は、網点（ドット—dot—）状の領域（画素、ピクセル—picture elements / pixels—）を形成しており、これらの領域は、液晶層の一方の側ではロウ（row—列—）方向に互いに接続され、他方の側ではカラム（column—行—）方向に互いに接続されている。これらの画素は、ロウドライバおよびカラムドライバを備える適切な電気回路により駆動される。このようなロウドライバおよびカラムドライバは、異なる極性の異なる電圧により周期的に駆動（活性化）

される。このため、複数の異なる中間的な電圧、例えば6つの電圧が求められる。従来、これらの中間的な複数の電圧は、適切な電圧駆動回路により生成され、この回路の複数の出力はロウドライバおよびカラムドライバに接続されている。電圧駆動回路は、具体的には、直列接続された複数の抵抗素子を備えており、これらの抵抗素子の間には、異なる電圧レベルが、その都度、検出されても良い。

【0003】この発明により解決されるべき問題は、6つの電圧レベルV1～V6を含む概略図である図1に示されている。電圧レベルV1は、従来からのLCD駆動電圧Vlcdと同一であり、電圧レベルV6は、接地レベルと同一であっても良い。商用として有用な液晶表示装置に良く見受けられるロウ電圧波形103およびカラム電圧波形104が概略的に示されている。電極が周期的に活性化されたときに、2つの半周期101、102間で区別することができる。

【0004】“偶数の”半周期101の間は、カラム電圧104が（“選択されていない”）レベルV2に保持*

$$V1 - V2 = V2 - V3; V4 - V5 = V5 - V6 \quad (1)$$

さらに、理想的な場合には、電圧レベルは以下の式のよ

$$V1 - V2 = V2 - V3 = V4 - V5 = V5 - V6 = Vd \quad (2)$$

ここで、Vdは一定の差電圧（等距離）である。6つの電圧レベルのうちのただ1つが、例えば製品のばらつきの結果として、理想値から逸脱して、等距離の条件

（1）または（2）を乱すならば、非対称が発生することになり、この非対称は、オンへの切り換えおよびオフへの切り換えから相違する寄与をもたらすことになる。このことは、望ましくない画像の歪みを導き、この歪みは肉眼でも容易に視認可能であり画質の低下となる。このタイプの歪みは“クロストーク”として知られており、これはピクセルの内容の相互干渉に依存していることが理由である。

【0007】グレー段階を伴う液晶表示装置またはカラー液晶表示装置は、このタイプのクロストークに対して特に高感度である。これらにおいては、グレー段階は、液晶の特性曲線（VT曲線）が急傾斜となった部分に存在している。この場合、等距離条件（1）または（2）からのわずかなミリボルトの歪みは、肉眼でも視認可能であり、外乱として知覚される。

【0008】較正を用いてクロストークに起因する全てのエラーを完全に補正するために、例えば接地レベルのような参照電圧に関連して全ての電圧レベルを独立して設定することを許容された回路が必要となるであろう。しかしながら、このような回路は極めて高価であるし、大きな面積を占めることになるであろうし、相対的に大きな量の電力を消費するであろう。したがって、実用的な実施に対しては不向きであろう。

【0009】特許文献1は、クロストークを除去するように設計された液晶表示装置用の回路を開示している。

*され、または（“選択された”）レベルV6に設定される。オンに切り換えられた（例えば黒）画素のためには、ロウドライバが電圧V1を生成し、オフに切り換えられた（例えば白）画素のためには電圧V3を生成している。電圧V1～V2またはV3～V2、またはV1～V6またはV3～V6がそれぞれ対応する液晶に対して供給される。

【0005】“奇数の”半周期102の間は、電圧が（V1～V6）／2に配置された対称軸105に関して鏡反射（ミラー化）されている以外には、同様の条件が与えられている。したがって、電圧V6～V5またはV4～V5、または、V6～V1またはV4～V1が対応する液晶に供給される。

【0006】全く同じになるべき1つのカラムの全てのピクセルにおける時間平均のためには、カラム方向でオンに切り換えられまたはオフに切り換えられた多数のピクセルがあるにも拘わらず、1つの半周期に励起された電圧は対称となるべきであって、すなわち以下の式が与えられる：

$$V1 - V2 = V2 - V3; V4 - V5 = V5 - V6 \quad (1)$$

うに等距離となるべきである：

$$V1 - V2 = V2 - V3 = V4 - V5 = V5 - V6 = Vd \quad (2)$$

この回路は、このように設計されているので、2つの電圧レベルは常に同時に変更することができる。これは2つの実施形態を用いて達成される。第1の実施形態において、複数の直列接続された抵抗からなる2つの抵抗器が変更される。これは、ハードウェアへの出費の増大、および／または、抵抗チェーンの摘出（pick-off）とを必要とする。第2の実施形態においては、1つの抵抗が2つの並列接続された抵抗チェーンのそれぞれから変更される。これは電力消費の増大、および／または、空間的な要求の増大を必然的に引き起こしている。

【0010】

【特許文献1】特開平10-062743号公報

【0011】

【発明が解決しようとする課題】この発明は、液晶表示装置の電圧供給のための回路構成を提供することと、クロストークを許容される程度にまで低減させ、それと同時に、簡単な構成であり、さらに、空間と電力を節約する液晶表示装置を提供することを目的とする。この発明はさらに、このような回路構成を較正する方法を提供することをも目的とする。これらの目的は、独立請求項に定義された回路構成、液晶表示装置、および較正方法によって達成される。長所のある実施形態は従属請求項に表示されている。

【0012】

【課題を解決するための手段】この発明に係る液晶表示装置の電圧供給回路は、液晶表示装置のロウドライバとカラムドライバへ電圧を供給するために、直列接続された複数の抵抗を有すると共に、異なる電圧レベルを取り

出すために前記複数の抵抗間に配置された複数の電圧取出し部を有する電圧デバイダを備えている。前記複数の電圧取出し部のうちの1つの電圧取出し部は、この取出し部により取り出された電圧レベルを精密に同調させるための微同調手段に設けられている。

【0013】この発明に係る液晶表示装置は、液晶層と、ロウドライバと、カラムドライバと、これらのロウドライバおよびカラムドライバに電圧を供給する電圧供給回路と、を備えている。この電圧供給回路は、この場合、上述したこの発明による回路構成である。

【0014】この発明に係る電圧供給回路の較正方法は：

(a) 初期の微同調を選択するステップと、(b) 全体としての電圧レベルを特徴づける品質パラメータの値を計測するステップと、(c) 計測された品質パラメータが特定の品質間隔の範囲内にあるか否かを確立するステップと、(d) ステップ(c)の結果が否定されたとき、新たな微同調を帰納的に決定すると共に、ステップ(b)および(c)を反復するステップと、(e) ステップ(c)の結果が肯定されたとき、最新の微同調を格納するステップと、を備えている。

【0015】較正は、1度で、電圧供給回路の各立証例のそれぞれについて個別に行なわれている。

【0016】この発明は、電圧レベルの正確さと異なる影響との詳細な解析と、この正確さに影響を及ぼすパラメータとに基づいている。この解析の結果として、系統のかつ無作為のエラーが電圧レベルの正確さを損なうことは注目されても良い。無作為の機能的障害(欠陥)の例として、ここでは抵抗チェーンにおける接点抵抗の無作為の変動について説明がなされ、この無作為の変動は、抵抗チェーンから取り出される電圧レベルにおける直接の効果を有している。

【0017】このような洞察力に基づいて、エラーの演算法則にしたがって、電圧レベルの不正確さを原因として生じる黒画素および／または白画素の平均の電圧値における差に関する上限を表示する試みがなされている。この結果は下記のいわゆるDに関する式である：

$$\text{【数2】} \quad D = \frac{V1 - 2V2 + V3 - V4 + 2V5 - V6}{2} \quad (3)$$

量Dは、電圧レベル全体の品質を特徴づける“品質パラメータ”として理解されても良い。この発明によれば、絶対値|D|を最小化するために、電圧レベルV2、V3、V4またはV5のうちの1つを変化させるか、または微同調させることにより、クロストークが低減させられる。換言すれば、電圧レベルの1つが、測定された品質パラメータ値Dが特定の品質インターバル： $|D| < D_0$ の範囲内にあるまで変更される。ある1つの電圧レベルの同調手段として、好ましくはアナログマルチプレクサが用いられ、このアナログマルチプレクサは、単に

一連のNチャンネルMOSスイッチより構成され、したがって、特に簡略で、かつ、小型である。抵抗チェーンの結果としての抵抗値は、電圧レベルのこのような変化によっては変更されない。電圧レベルV5またはV2は、好ましくは変化させられて；Dに関する式(3)は、電圧V2、V5に関連して左右対称(逆対称)となっている。V2またはV5の変化は、品質パラメータDにおける最も大きな効果を有しており、その理由は、これらの電圧が2の因数によりDに関する式(3)内で乗算され；さらに、V2またはV5の変化はまた、回路の設計が関係している限りは実用的な長所を有している。

【0018】

【発明の実施の形態】この発明のこれらおよび更なるアスペクトは、以下に説明される実施形態により明かとされるであろう。

【0019】この発明は、図面に示されるが、しかしながら、この発明を限定するものではない実施形態を用いて更に説明される。

【0020】図2には、この発明による電圧供給回路の構成の一部分、すなわち電圧デバイダ1の概略回路図が示されている。電圧デバイダ1は、例えば直列接続された抵抗R1～R5のチェーンを備えている。抵抗チェーンの第1の端部11に対しては電圧V1が供給され、第2の端部12に対しては電圧V6が供給され、この第2の端部は好ましくは接地GND(すなわち接地されてV6=0)に接続され、またV1は液晶表示装置の駆動電圧V1cdと同じである。

【0021】抵抗R1～R5間には、異なる電圧レベルV2～V5を取り出すために、電圧取出し部22～25が設けられている。したがって、電圧レベルV2<V1は、抵抗R1とR2との間の電圧取出し部22で取り出され、電圧レベルV3<V2は、抵抗R2とR3の間の電圧取出し部23で取り出され、以下同様にそれぞれの抵抗間の電圧が取り出される。電圧取出し部22～25のうちの単一の電圧取出し部25は、そこから取り出された電圧レベル、この例ではV5、が微同調を可能とするように設計されている。

【0022】1つの電圧レベルV5を微同調するための手段3は、例えば、抵抗パス45上の複数の取出し部接点の形式を取っている。図3は、抵抗パス45上で、等距離のところにある8つの取出し部接点31～38を備える実施形態を示している。電圧レベルシステムが選択されることに依存して、抵抗パス45上の8つの取出し部接点31～38のこの手段3の位置が変化しても良い。電圧レベルシステムは比V5/V1により特徴づけられており、この比は、具体的には、数値1/4、1/5、…、1/11等を推定しても良い。複数のグループの取出し部接点はまた、抵抗パス45内に設けることも可能であり、各グループは電圧レベルシステムに結合させられているので、個々の電圧レベルシステムは、個々のグ

ループを選択することにより選択されても良い。

【0023】電圧供給回路の全ての素子は、好ましくは共通基板上に設けられているので、この回路構成は集積回路である。抵抗 $R_1 \sim R_5$ は、例えば、 n 型の第2の導電型の半導体材料内に、例えば p^+ 型の第1の半導体材料が注入された、例えば、ストリップ41~45を用いて製造しても良く；他の例としては、 p^- 型または多結晶シリコン Si 内に n^+ 型または n^- 型が注入されたストリップである。この場合、1つの抵抗が対応するまさに1つのストリップを必要とするのではなく；むしろ10ここではその範囲を定める2つの取出し部により定義されるという意味であることが注目されるべきである。したがって、図3の例における可変抵抗 R_5 は、一方では取出し部接点31~38のうちの1つによって範囲を定められ、他方ではエッチ用の接点12によって範囲を定められているので、この抵抗はストリップ45の一部分とストリップ46の全体とを含んでいる。

【0024】実施例を用いて、取出し部接点31~38の数および間隔（spacing）がどのようにして選択されているのかについて以下に説明する。液晶表示装置は、200mVの幅の遷移領域を有する液晶であると考えられる。簡略化することを目的として、特性曲線は遷移領域の全体にわたって線形に延びており、すなわち、その勾配は「 $-1 / (200\text{mV})$ 」の一定の傾きを有するものと仮定する。およそ20%以上の2つの画素間の透過率の差は、肉眼で視認可能であることは公知である。

【0025】したがって、同一の公称透過率を有する2つの画素の実際の透過率は、多くとも2%は相違すべきであり、これは多くとも4mV（200mVの2%）または $D_0 = 4\text{mV}$ を有する品質間隔（ $-D_0, +D_0$ ）の電圧差である。品質パラメータが品質間隔（ $-D_0, +D_0$ ）の範囲内に存在するようになることを保証するために、取出し部接点31~38の間隔の設け方は、電圧差 $\Delta V = 2D_0 = 8\text{mV}$ が2つの取出し部接点の間に供給されるような方法によりこのようにして選択されるべきである。

【0026】8つの取出し部接点31~38の場合、品質パラメータ D はこのように $7\Delta V = 56\text{mV}$ カラの範囲内で変化させられても良く、この範囲は最も実用的なものとして十分である。8つの取出し部接点31~38を備えるこの実施形態においては、最適な微同調を記憶させるために3ビットが必要である。もちろん、他の構成も可能であり、例えば16の取出し部接点を伴う4ビットでの較正でも良く、この場合の電圧差は $\Delta V = 4\text{mV}$ で現れる。

【0027】図2の右手にシンボル化して示すように、それぞれの取出し部接点31~38は、静的アナログマルチプレクサ5の各入力51~58に接続されており、このマルチプレクサは、例えば、 N チャンネルMOS

（Metal Oxide Semiconductor）の一連のスイッチから構成され、したがって、比較的簡単な構成である。マルチプレクサ5は好ましくは、1回または繰り返しプログラム可能な読み出し専用メモリ（例えば、1回プログラム可能な読み出し専用メモリであるOTPや；プログラム可能な読み出し専用メモリであるPROMや；消去可能プログラム可能な読み出し専用メモリEPROMや；電氣的に消去可能プログラム可能なEEPROMなどのようなもの）により制御されている。これは、電圧レベル V_5 のための最適な微同調を記憶する仕事を有し、ひとたび見出されると、すなわち V_5 用の電圧取出し部25の出力 $25'$ に対してそれぞれ最適な取出し部接点を接続している。

【0028】図4は、この発明による較正方法のフローチャートを示している。まずはじめに、最適な電圧レベルシステム91（図3に関連する説明と比較のこと）および例えば $V_1 = 9\text{V}$ の最適な駆動電圧 $V_1, 92$ が選択される。較正パラメータ P は初期値 $P(0)$ 、93に設定される。較正パラメータ P は、現在の微同調の可変電圧レベル V_5 を特徴づけている。図3の実施形態において、 P はこのようにして、0と7との間の数であっても良く、これは取出し部接点31~38のどれが電圧 V_5 用の電圧取出し部25の出力電圧 $25'$ に現在接続されているのかを表示しており、この数は好ましくは2進数または16進数で表現されている。初期値 $P(0)$ としては、理想な場合では等距離条件（2）が充足されることになるこの値が好ましくは選択される。（純粹に内部的に連続するループ95~98のために用いられる）直線状に連続する変数 n （ $n=0, 1, 2, \dots$ ）

は、ステップ94で、初めはゼロに設定される。

【0029】ここで、繰り返しループ95~98は1回またはそれ以上使い尽くされ、較正パラメータ P は、品質パラメータ D にしたがって再帰的（帰納的）に最適化されている。この目的を達成するために、品質パラメータ D の現在の値 $D(n)$ は、現在の電圧 $V_1 \sim V_6$ を測定してこれらの値を D に関する式（3）に代入することによりまず最初に決定される。現在の値 $D(n)$ は、それが、例えば $D_0 = 2\text{mV}$ が選択されても良いような範囲である、特定の品質間隔（ $-D_0, +D_0$ ）の範囲内にあるか否かについて、ブロック96で判断される。もしも現在の値がこの品質間隔内にある場合ならば、現在の較正パラメータ $P(n)$ は、例えばOTP-ROM内に格納されるように、ブロック99で、較正レジスタに書き込まれる。もしも現在の値が品質間隔内にないのであれば、ブロック97のように、新たな較正パラメータ $P(n+1)$ が古い較正パラメータ $P(n)$ から再帰的に演算される。これは、例えば下記の式にしたがって行われても良い：

【数3】

$$P(n+1) := P(n) - \text{rnd} \left[D(n) \cdot V1_{\text{nom}} / (\Delta V \cdot V1) \right] \quad (4)$$

ここで、 ΔV は、公称駆動電圧 $V1_{\text{nom}}$ での電圧間隔の幅、例えば $V1_{\text{nom}} = 9\text{V}$ で $\Delta V = 4\text{mV}$ 、演算子 $\text{rnd}[X]$ は演算数 X を次の全体数へと切り上げる効果がある。式(4)における角括弧内の演算数 X は、微同調を設定することが繰り返しステップ内で変更されるべきであることにより、取出し部接点の数を本質的に表示している。これは因数 $D(n) / \Delta V$ および $V1_{\text{nom}} / V1$ から構成されており、後の因数は、 $V1$ を伴う電圧間隔の幅 ΔV に倍率を掛けることを意味することによる修正である。ステップ97での新たな校正パラメータ $P(n+1)$ の演算の後に、実行中の変数 n はステップ98のように1つだけ増加し、さらに繰り返しループ95～98が再び繰り返される。これは、現在の品質パラメータの値 $D(n)$ が特定の品質間隔 $(-D_Q, +D_Q)$ 内に存在するようになるまで、繰り返される。

【0030】上述した校正は、この回路の製造者により、または液晶表示装置の製造者により個々の回路のそれぞれについて1回は行なわれる。後者の場合、ガラス板上の電極に接触するための特別なプローブ（探り針）を用いることができ、または、異なる電圧レベル $V1 \sim V6$ を個々の出力接点に次々と接続することができる。校正に求められる電圧測定の全ては、測定された値を偽ることがないように、最も高い可能性のある負荷インピ

*ーダンスを越えて測定されるべきである。

【0031】この発明による回路構成およびこの発明による校正方法は、画素のクロストークを受け入れ可能な程度にまで低減させている。これらの長所は、特にグレースケールの表示を伴う表示装置またはカラー表示装置の場合に、それら自身の状態となる。この回路は簡単な構成であり、空間的にまた電力的にも節約できる。

【図面の簡単な説明】

【図1】6つの電圧レベル $V1$ ないし $V6$ と、商用液晶表示装置に典型的なカラム電圧波形との概略図である。

【図2】この発明の実施形態による電圧供給回路の構成の一部分を概略的に示す回路図である。

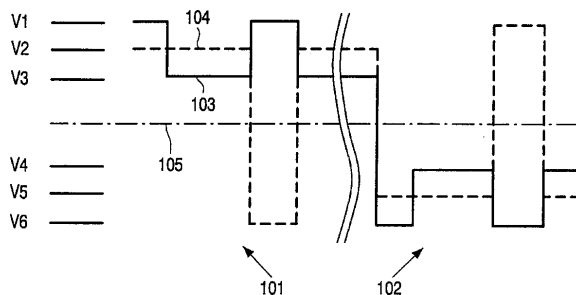
【図3】この発明の実施形態による回路構成の配置の一部分を概略的に示す平面図である。

【図4】この発明の実施形態による回路の校正方法を示すフローチャートである。

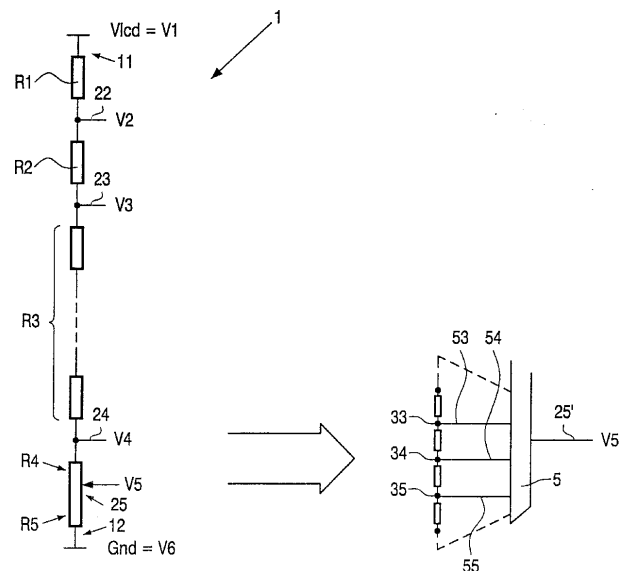
【符号の説明】

- 1 電圧デバイダ
- 3 微同調手段
- 22～25 電圧取出し部
- R1～R5 直列接続された抵抗
- V1～V5 異なる電圧レベル

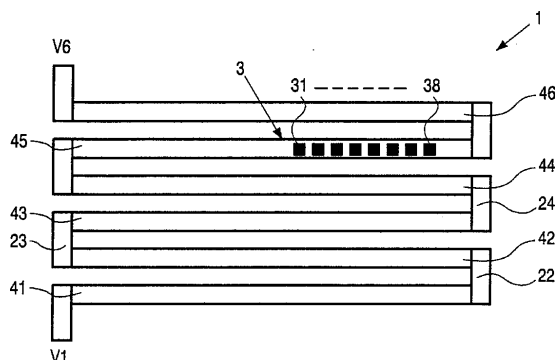
【図1】



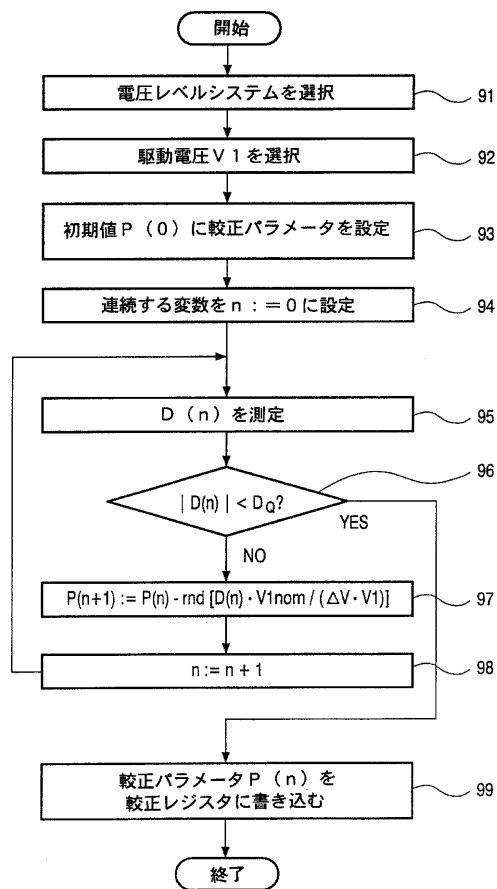
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 M
	6 2 2		6 2 2 B
	6 2 3		6 2 3 B
	6 3 1		6 3 1 U
	6 7 0		6 7 0 Q
	6 8 0		6 8 0 G
// G 0 5 F 1/00		G 0 5 F 1/00	G

(72)発明者	ウォルフガング、ファロー - ブルクハルト スイス国チューリッヒ、アイヒシュトラ セ、18	F ターム(参考)	2H093 NA10 NC03 ND15 ND49 5C006 AF13 AF51 AF52 AF53 AF61 AF84 BB12 BC03 BC11 BC20 BF14 BF24 BF25 BF43 EB01 EB04 FA22 FA47
(72)発明者	ハラルト、ホーヘンウォーター スイス国プフェフィーコン、リートブル ネン、57		5C080 AA10 BB05 DD10 DD26 DD28 EE28 FF03 JJ02 JJ04 JJ07 5H410 BB04 CC02 DD02 EA11 EA13 EA32 FF03 GG07 HH05

专利名称(译)	液晶显示装置的电压供给电路及该电路的校准方法		
公开(公告)号	JP2003263138A	公开(公告)日	2003-09-19
申请号	JP2002367029	申请日	2002-12-18
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ウォルフガングファローブルクハルト ハラルトホーヘンウォーター		
发明人	ウォルフガング、ファロー-ブルクハルト ハラルト、ホーヘンウォーター		
IPC分类号	G02F1/133 G05F1/00 G09G3/20 G09G3/36		
CPC分类号	G09G3/3696 G09G2320/0209		
FI分类号	G09G3/36 G02F1/133.520 G09G3/20.611.A G09G3/20.611.D G09G3/20.612.E G09G3/20.621.M G09G3/20.622.B G09G3/20.623.B G09G3/20.631.U G09G3/20.670.Q G09G3/20.680.G G05F1/00.G		
F-TERM分类号	2H093/NA10 2H093/NC03 2H093/ND15 2H093/ND49 5C006/AF13 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF84 5C006/BB12 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF14 5C006/BF24 5C006/BF25 5C006/BF43 5C006/EB01 5C006/EB04 5C006/FA22 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD10 5C080/DD26 5C080/DD28 5C080/EE28 5C080/FF03 5C080/JJ02 5C080/JJ04 5C080/JJ07 5H410/BB04 5H410/CC02 5H410/DD02 5H410/EA11 5H410/EA13 5H410/EA32 5H410/FF03 5H410/GG07 5H410/HH05 2H193/ZB44 2H193/ZF03		
优先权	10162766 2001-12-20 DE		
外部链接	Espacenet		

摘要(译)

该电路配置对于向液晶显示装置的行和列驱动器供应电压是有用的。该电路配置的优点在于其自身的状态，特别是当其用于具有灰度显示或彩色显示的液晶显示装置中时。该电路具有串联连接的多个电阻器和布置在多个电阻器之间以取出不同电压电平的电压取出部。提供一个电压抽头作为用于微调在那里抽头的电压电平的装置。通过一次单独校准每个单独的电路配置，可以微调一个电压电平，从而减少由于电压电平不对称或像素内容的相互影响而引起的串扰。

