

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003 - 248236

(P2003 - 248236A)

(43)公開日 平成15年9月5日(2003.9.5)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 9 2
	1/133 545	1/133 545	2 H 0 9 3
G 0 9 F 9/30	330	G 0 9 F 9/30 330 Z	5 C 0 9 4
	343	343 Z	
9/35		9/35	
		審査請求 未請求 請求項の数 1 O L (全 6 数)	

(21)出願番号 特願2002 - 50027(P2002 - 50027)

(22)出願日 平成14年2月26日(2002.2.26)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 下吉 健

鹿児島県始良郡隼人町内999番地3 京セラ

株式会社鹿児島隼人工場内

(72)発明者 大高 真也

鹿児島県始良郡隼人町内999番地3 京セラ

株式会社鹿児島隼人工場内

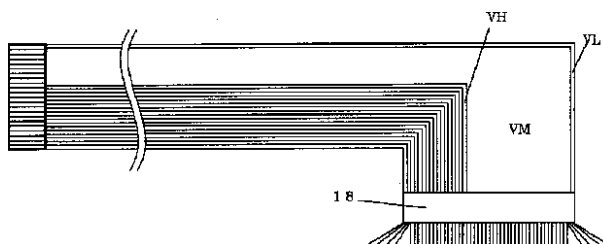
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】表示画面部分を形成すると同一のガラスまたはプラスチックなどの基板上において、画素電極を駆動するドライバICへの入力配線の配線可能領域幅が限られた条件のもと、横縞（横ラインが1ライン毎に白、黒、白、黒・・・と繰り返す）パターンのような駆動電流の変化の大きいパターン表示時のコントラストの変動とクロストーク（シャドウイング現象）を緩和し、表示性能を最適化する液晶表示装置を提供する。

【解決手段】画素電極を駆動するドライバICへの入力配線をコモン（走査）側ガラス基板上にITO（またはITOとアルミの積層）によって形成するとき、中間電位ラインのパターン幅を選択電圧ラインのパターン幅の $(n - s) / s$ 倍（ n はコモンの画素電極ライン数、 s はコモン側の走査において同時に選択する画素電極ライン数）にする。



【特許請求の範囲】

【請求項 1】一方向に配列されたコモン側透明電極パターンと配向膜とが順次積層された一方基板と、他方向に配列されたセグメント側透明電極パターンと配向膜とが順次積層された他方基板とを液晶層を介して対向配置し、双方の透明電極パターンを交差させて方形状の表示領域と成し、さらにコモン側透明電極と通電した駆動用 IC と、この駆動用 IC に対し選択電圧 V_H 、 V_L および双方の中間電圧 V_M を出力する液晶駆動用電源回路とを配設し、ライン数 n の前記コモン側透明電極パターンに対する走査にて画素ライン数 s を選択するように成した単純マトリクス型の液晶表示装置であって、前記駆動用 IC に対する入力配線群を、中間電圧 V_M 用のラインの幅を選択電圧 V_H 、 V_L のラインの幅に比べて、 $(n - s) / s$ 倍にすべく、配線形成したことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は単純マトリクス方式の液晶表示装置に関するものであり、とくに駆動用 IC に対する入力配線群に関し、この入力配線群を改良して、横縞パターン表示時におけるコントラストの変動ならびにクロストークの緩和を改善し、良好な表示を達成した液晶表示装置に関する。

【0002】

【従来の技術】図 1 は単純マトリクス方式の液晶表示装置を示し、同図 A は液晶表示装置の平面図、同図 B はその右側面図、同図 C は上側面図である。また、図 2 は図 1 A における切断面線 $a - a'$ による断面図である。

【0003】この液晶表示装置によれば、ガラス基板上に駆動用 IC (ドライバ IC) をコモン側に 1 個、セグメント側に 3 個実装した、いわゆる COG (チップオンガラス) 方式である。そして、この実装にはドライバ IC に対しフリップチップを用いる。なお、このフリップチップは、その回路面にバンパ (電極) を形成したものであり、バンパは一般的に異方性導電シートを介して表示パネルの電極にボンディングされる。

【0004】そして、この液晶表示装置によれば、シール樹脂 7 を介したガラス基板貼り合わせ構造であって、ガラス基板 1 とガラス基板 2 との対向部分により液晶 2 が介在された表示部 3 を形成する。

【0005】ガラス基板 2 上にはコモン用ドライバ IC の入力配線 6 と、コモン用ドライバ IC の出力である台形上の配線パターン 5 (配線数: n 本) とが形成され、さらにセグメント用ドライバ IC の入力配線 9 と、このセグメント用ドライバ IC の出力である台形状の配線パターン 8 (配線数: m 本) と、この配線パターン 8 を延在してなるセグメント用透明電極群 10 が形成されている。このセグメント用透明電極群 10 上に配向膜 15 を被覆している。

【0006】他方のガラス基板 2 の上には配線パターン 5 が形成され、シール樹脂 7 に含有された導電粒子 14 と通電された構成であり、そして、ガラス基板 1 上のコモン透明電極群 4 と導通されている。このコモン透明電極群 4 上に配向膜 17 を被覆している。

【0007】これら双方のガラス基板 1、2 を、液晶 12 を介してシール樹脂 7 により貼り合わせるが、これら基板間距離を所定の範囲にするためにスペーサ 16 を、液晶 12 の内部に分散させる。

【0008】13 はシール樹脂 7 に設けた液晶の注入口であり、注入後に UV 硬化樹脂 11 にて封じる。

【0009】さらに 20 はドライバ IC への電源および各種信号を外部より入力するための配線を施した基板またはフィルムである。

【0010】

【発明が解決しようとする課題】しかしながら、上記構成の液晶表示装置では、横縞パターンのような駆動電流の変化の大きい表示パターンでのコントラストの変動および縦方向と横方向のクロストークの発生が問題となる。

【0011】この問題を図 5 により説明する。同図は表示部 3 における表示状態を示す平面図である。

【0012】この図によれば、表示部 3 は、表示領域 d と表示領域 f ならびにこれら領域 d 、 f により挟まれた表示領域 e とからなる。また、一部を白く抜いた横縞パターンを表示している。

【0013】そして、図 6 にて表示部のセグメント用透明電極 c_1 ラインと、セグメント用透明電極 c_2 ラインに対する印加電圧の波形、ならびにコモン側の中間電位 (以下、このコモン側の中間電位を V_M と称す) が保つべき波形を示す。

【0014】コモン用透明電極の印加電圧は順次走査により、1 又は複数 (複数ライン同時選択方式の場合) 本の選択ラインを除いて V_M レベルの印加電圧となる。なお、図 6 では選択時印加電圧を省いて示している。

【0015】しかしながら、電源回路の出力からドライバ IC の入力端子に至るまでの配線のインピーダンスおよびドライバ IC 内部の抵抗に加え、液晶表示装置の表示部は ITO 電極と液晶層からなる RC の分布定数回路で等価的に表されることより、実際の駆動波形は歪みやなまりが生じる。

【0016】このような状態を図 7 に示す。液晶層への印加電圧はセグメント側の印加電圧と、コモン側の印加電圧の差で表される。とくに横縞パターン表示部 d の c_1 ラインによれば、切り替わる回数が多くなり、これによって、波形なまりの影響により実効電圧が減少していた。

【0017】したがって、液晶層への印加電圧が高いほどに透過率が高く、表示が明るくなる設計の表示装置においては、前記実効電圧の減少により表示領域 d 、 f は

表示領域 e と比較して暗くなる。

【0018】これが縦方向のクロストークとして見えると共に、画面全体の表示が通常のパターン（横縞および類似のパターン以外）表示時と比べると暗くなり、コントラストが低下する。

【0019】これに対し、図 8 に示すような技術が提示されている。同図に示すように、セグメント側の波形の歪み、なまり g、h に対して、補償パルス i を加える機能を備えたドライバ IC が実用化されている。このドライバ IC を用いたときのセグメント側の駆動波形を図 9

10 に示す。

【0020】しかしながら、このような技術でも、横縞パターン表示時に生じるコモン側の VM の変動に対する十分なる対策にはなっていなかった。

【0021】

【課題を解決するための手段】本発明は、一方向に配列されたコモン側透明電極パターンと配向膜とが順次積層された一方基板と、他方向に配列されたセグメント側透明電極パターンと配向膜とが順次積層された他方基板とを液晶層を介して対向配置し、双方の透明電極パターンを交差させて方形の表示領域と成し、さらにコモン側透明電極と通電した駆動用 IC と、この駆動用 IC に対し選択電圧 VH、VL および双方の中間電圧 VM を出力する液晶駆動用電源回路とを配設し、ライン数 n の前記コモン側透明電極パターンに対する走査にて画素ライン数 s を選択するように成した単純マトリクス型の液晶表示装置であって、前記駆動用 IC に対する入力配線群を、中間電圧 VM 用のラインの幅を選択電圧 VH、VL のラインの幅に比べて、 $(n - s) / s$ 倍にすべく、配線形成したことを特徴とする。

【0022】

【発明の実施の形態】以下に、本発明の液晶表示装置を説明する。本発明の装置を、図 1 と図 2 に示す前述した単純マトリクス方式の液晶表示装置でもって説明する。

【0023】この液晶表示装置によれば、ガラス基板上に駆動用 IC（ドライバ IC）をコモン側に 1 個、セグメント側に 3 個実装した、いわゆる COG（チップオンガラス）方式である。そして、このドライバ IC の実装形態にはフリップチップを用いる。

【0024】そして、この液晶表示装置によれば、シール樹脂 7 を介したガラス基板貼り合わせ構造であって、ガラス基板 1 とガラス基板 2 との対向部分により液晶 12 が介在された表示部 3 を形成する。

【0025】ガラス基板 2 上にはコモン用ドライバ IC の入力配線 6 と、コモン用ドライバ IC の出力である台形上の配線パターン 5（配線数：n 本）とが形成され、さらにセグメント用ドライバ IC の入力配線 9 と、このセグメント用ドライバ IC の出力である台形状の配線パターン 8（配線数：m 本）と、この配線パターン 8 を延在してなるセグメント用透明電極群 10 が形成されてい

る。このセグメント用透明電極群 10 上に配向膜 15 を被覆している。

【0026】他方のガラス基板 2 の上には配線パターン 5 が形成され、シール樹脂 7 に含有された導電粒子 14 と通電された構成であり、そして、ガラス基板 1 上のコモン透明電極群 4 と導通されている。このコモン透明電極群 4 上に配向膜 17 を被覆している。

【0027】これら双方のガラス基板 1、2 を、液晶 12 を介してシール樹脂 7 により貼り合わせるが、これら基板間距離を所定の範囲にするためにスペーサ 16 を、液晶 12 の内部に分散させる。13 はシール樹脂 7 に設けた液晶の注入口であり、注入後に UV 硬化樹脂 11 にて封じる。

【0028】さらに 20 はドライバ IC への電源および各種信号を外より入力するための配線を施した基板またはフィルムである。

【0029】そして、本発明によれば、駆動用 IC に対する入力配線群を、中間電圧 VM 用のラインの幅を選択電圧 VH、VL のラインの幅に比べて、 $(n - s) / s$ 倍にすべく、配線形成したことを特徴とする。

【0030】以下、この点を詳述する。本発明は、前述したような横縞パターン表示時に生じるコモン側の VM の変動に対し、VM のドライバ IC への入力配線の低抵抗化により緩和する技術であって、その最適条件を見出し、本発明を完成するに至った。

【0031】コモン側の選択電圧（以下、VH、VL と称す）についても、上述した如き同様の波形の歪みやなまりの状態が、走査するライン毎に異なることがライン毎の実効電圧の差となって、横方向のクロストークになっていた。ここで、図 10 に選択電圧を含むコモン側印加電圧の波形を示す。

【0032】これに対し、本発明によれば、VH、VL のドライバ IC への入力配線抵抗を低くすることが有効である。

【0033】すなわち、縦方向のクロストークの改善には VM ラインの配線抵抗を低くし、横方向のクロストークの改善にはコモン側の VH、VL ラインの配線抵抗を低くすることが有効である。

【0034】配線抵抗を低くするには、配線パターンを成す ITO 層（または ITO 層とアルミニウム層の積層）の膜厚を厚くすればよいが、本発明においては、配線パターンの幅を太くするように調整している。

【0035】要するに、配線パターンの膜厚および配線パターン領域幅に制限があるという条件のもと、横縞および類似パターン表示時のコントラストの変動およびクロストークを緩和し、表示性能を最適化することのできる各液晶印加電圧のドライバ IC への入力配線の幅を決定することにあり、ライン数 n のコモン側透明電極パターンに対する走査にて画素ライン数 s を選択するように成した単純マトリクス型の液晶表示装置において、駆

動用 IC に対する入力配線群のうち、VM ラインの幅を VH、VL ラインの選択電圧ラインの幅に比べて、ほぼ $(n - s) / s$ 倍に規定したことを特徴とする。ここで、周期 T 中で選択ライン数 n 本時のコモン側の駆動波形を図 11 に示す。

【0036】ただし、全体の配線可能領域幅に制約がある場合には、上記比の幅の配線において、VH、VL ラインの配線パターン幅がパターン形成に必要な最小のパターン幅より小さくなってしまふときは、VH、VL ラインのパターン幅をその最小の幅にし、出来る限り VM 10 ラインのパターン幅を大きくとってもよい。

【0037】図 3 と図 4 にて実際の配線パターンの状態を示す。図 3 は従来例であり、図 4 は本発明である。

【0038】従来の液晶表示装置における VM および各選択電圧ラインは、図 3 に示すごとく、ほぼ均等な幅で配線しており、これにより、横方向のクロストークに比べ、横縞および類似パターン表示時のコントラストの変動ならびに縦方向のクロストークが目立つ傾向にある。

【0039】これに対し、本発明によれば、図 4 に示すごとく、同配線可能幅内で配線パターン幅を分配する 20 際、VM ラインの幅を VH、VL の選択電圧ラインの $(n - s) / s$ 倍とすることで、横縞パターンのような駆動電流の変化の大きいパターン表示時のコントラストの変動と縦方向のクロストークを緩和し、しかも、横方向のクロストークを縦方向並に抑え、これによって全体として表示性能を最適化している。

【0040】なお、コモン側のひとつの電極に VM レベルを印加している期間は、VH、VL レベルの印加期間の $(n - s) / s$ 倍である。

【0041】叙上のごとく、 $(n - s) / s$ 倍に規定し 30 たが、しかしながら、全体の配線可能領域の幅に制限があるなか、VH、VL ラインの配線パターン幅を細くし、VM ラインの配線パターン幅を太くすることは、縦方向のクロストークの緩和には有効であるが、横方向のクロストークを悪くする。よって、実際には、両者をバランスさせ、全体の表示状態を最適化するように、各配線幅を決めるとよい。

【0042】本発明者は、 $n = 240$ 、 $s = 1$ の液晶表示装置を準備し、図 5 の表示を行わせたとこ、その各印加電圧波形は図 7 に示すような結果が得られた。 40

【0043】VL または VH レベルの印加期間デューティは $1 / 240$ である (VH と VL は交流反転動作により設定周期により交互にいずれかが選択される)。それに対する VM レベルの印加期間は、残りの $239 / 240$ である。そこで、配線パターン幅の比を VM : VH : VL = 239 : 1 : 1 とし、表示の確認を行った。この時のコモン側の駆動波形を図 12 に示す。その結果、同パターン表示時のコントラストの変動とクロストークが緩和され、且つ横方向のクロストークは縦方向並に抑えられ、表示性能が最適化されるという結果が得られた。 50

【0044】

【発明の効果】以上のとおり、本発明の液晶表示装置によれば、駆動用 IC に対する入力配線群を、中間電圧 VM 用のラインの幅を選択電圧 VH、VL のラインの幅に比べて、 $(n - s) / s$ 倍にすべく、配線形成したことで、限られた配線パターン可能領域内で各電源ラインの配線パターン幅の比を VM : VH : VL = $(n - s) : s : s$ とすることで、横縞パターンのような駆動電流の変化の大きいパターン表示時のコントラストの変動とクロストークを緩和し、表示性能を最適化する液晶表示装置が提供できた。

【図面の簡単な説明】

【図 1】液晶表示装置であり、A は平面図、B はその右側面図、C は上側面図である。

【図 2】図 1 における切断面線 a - a' による断面図である。

【図 3】従来の液晶表示装置における要部拡大図である。

【図 4】本発明の液晶表示装置における要部拡大図である。

【図 5】一部を白く抜いた横縞パターンを表示する概略図である。

【図 6】図 5 に対応する液晶表示装置の動作の理想波形を示した図である。

【図 7】図 5 に対応する液晶表示装置の動作の実際の波形を示した波形図である。

【図 8】セグメント側のドライバ IC によって補正をかけたときの駆動波形の拡大図である。

【図 9】セグメント側のドライバ IC によって補正をかけたときの駆動波形の波形図である。

【図 10】図 5 に対応する液晶表示装置の選択電圧を含むコモン側印加電圧の波形を示した波形図である。

【図 11】コモン側の透明電極数を n 本とした時のコモン側の選択電位の期間を示すタイミング図である。

【図 12】コモン側の透明電極数を 240 本とした時のコモン側の選択電位の期間を示すタイミング図である。

【符号の説明】

1、2・・・ガラス基板

3・・・表示部

4・・・コモン用透明電極群

5、8・・・配線パターン

6・・・コモン側ドライバ IC 入力配線

7・・・シール樹脂

9・・・セグメント側ドライバ IC 入力配線

10・・・セグメント用透明電極群

11・・・UV 硬化樹脂

12・・・液晶

13・・・注入口

14・・・導電粒子

15、17・・・配向膜

16・・・スペーサ

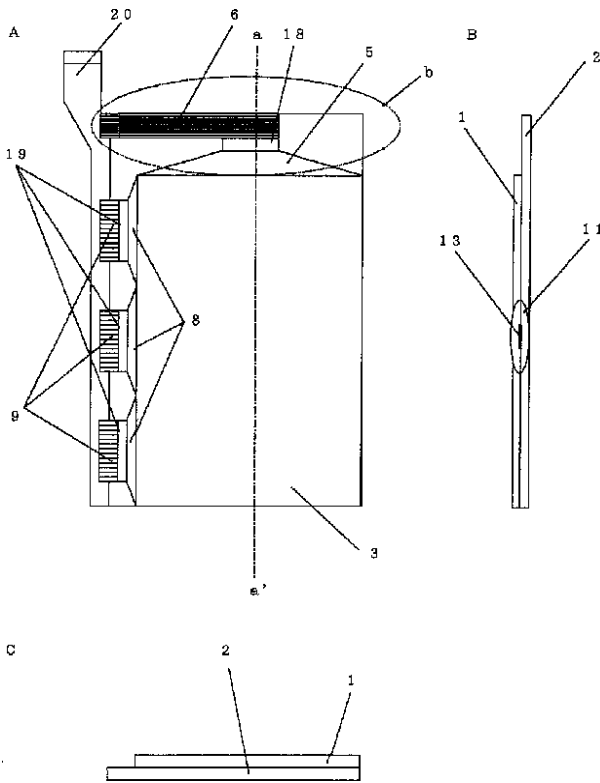
18・・・共通用ドライバIC

19・・・セグメント用ドライバIC

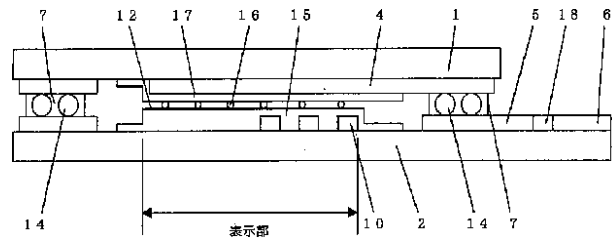
*20・・・ドライバICへの電源および各種信号を外部より入力するための配線を施した基板またはフィルム

*

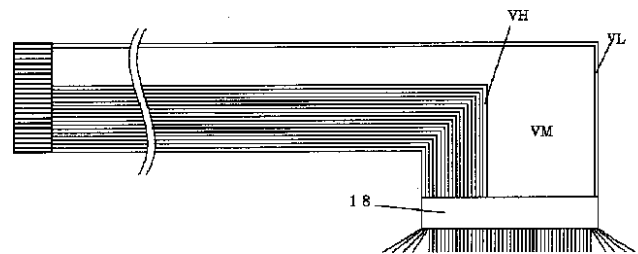
【図1】



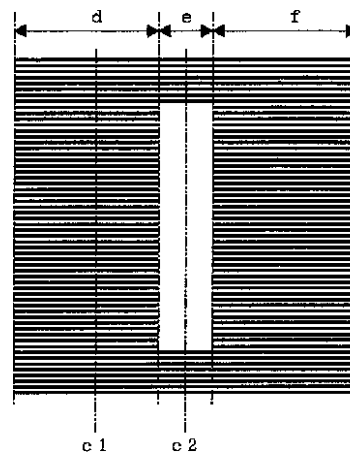
【図2】



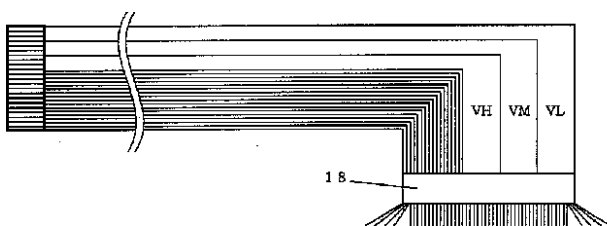
【図4】



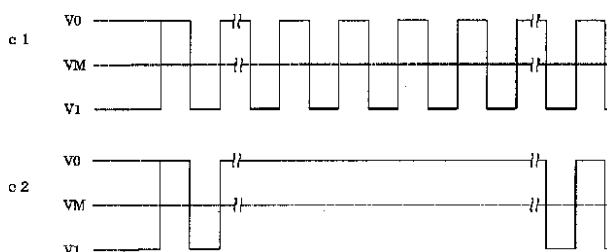
【図5】



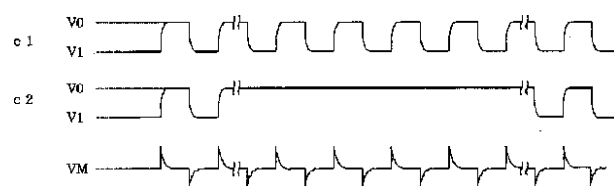
【図3】



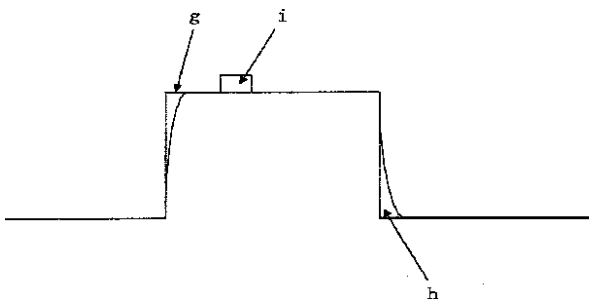
【図6】



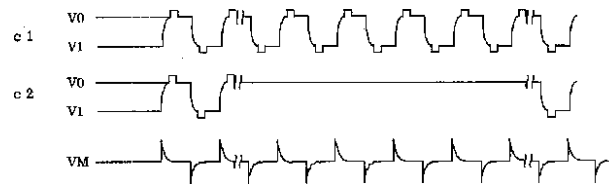
【図7】



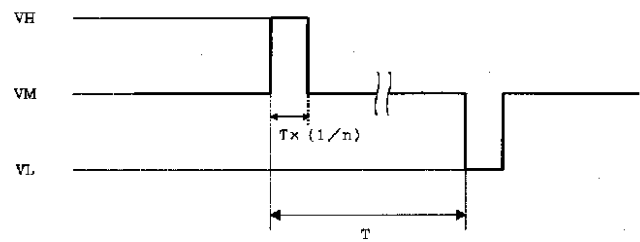
【図8】



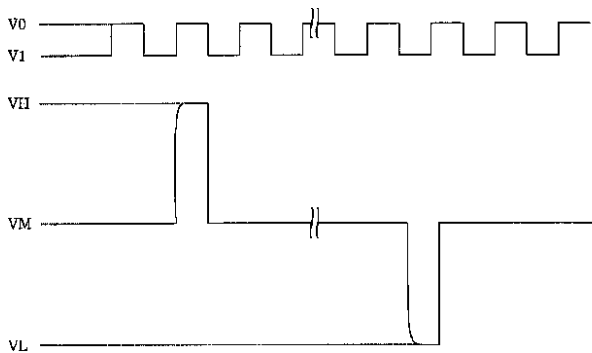
【図9】



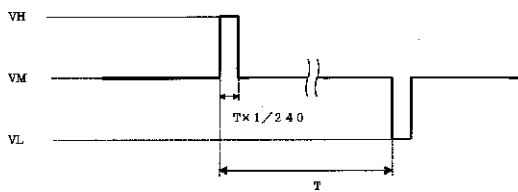
【図11】



【図10】



【図12】



フロントページの続き

Fターム(参考) 2H092 GA05 GA50 GA60 HA28 MA32
 MA35 MA37 NA01 NA29 NA30
 PA06
 2H093 NA10 NA20 NA22 NC13 NC23
 NC26 ND04 ND06 ND12 ND15
 NE03 NE07
 5C094 AA06 AA09 BA43 CA19 DA09
 EA10 HA08

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003248236A	公开(公告)日	2003-09-05
申请号	JP2002050027	申请日	2002-02-26
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
[标]发明人	下吉 健 大高 真也		
发明人	下吉 健 大高 真也		
IPC分类号	G02F1/1345 G02F1/133 G09F9/30 G09F9/35		
FI分类号	G02F1/1345 G02F1/133.545 G09F9/30.330.Z G09F9/30.343.Z G09F9/35 G09F9/30.330 G09F9/30.343		
F-TERM分类号	2H092/GA05 2H092/GA50 2H092/GA60 2H092/HA28 2H092/MA32 2H092/MA35 2H092/MA37 2H092/NA01 2H092/NA29 2H092/NA30 2H092/PA06 2H093/NA10 2H093/NA20 2H093/NA22 2H093/NC13 2H093/NC23 2H093/NC26 2H093/ND04 2H093/ND06 2H093/ND12 2H093/ND15 2H093/NE03 2H093/NE07 5C094/AA06 5C094/AA09 5C094/BA43 5C094/CA19 5C094/DA09 5C094/EA10 5C094/HA08 2H193/ZA21 2H193/ZA32 2H193/ZB42 2H193/ZB44 2H193/ZP03		
其他公开文献	JP3978047B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供水平条纹（水平线形成在玻璃或塑料之类的基板上，在用于驱动像素电极的驱动器IC的输入布线的可布线区域的宽度受到限制的情况下在其上形成显示屏部分。为每条线重复白色，黑色，白色，黑色...。）在显示驱动电流变化较大的图案（例如图案）时，可减轻对比度波动和串扰（阴影现象），并优化显示性能。提供一种液晶显示装置。SOLUTION：当驱动像素像素的驱动器IC的输入布线由ITO（或ITO和铝的堆叠）形成在公共（扫描）侧玻璃基板上时，中间电位线的图案宽度设置为选择电压线。图案宽度设置为 $(ns)/s$ 乘以（n是公共像素电极线的数量，并且s是在公共侧扫描中同时选择的像素电极线的数量）。

