

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2002 - 296616

(P2002 - 296616A)

(43)公開日 平成14年10月9日(2002.10.9)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 2 F 1/1365		G 0 2 F 1/1365	2 H 0 9 0
	1/1333 500	1/1333 500	2 H 0 9 1
	1/1335 520	1/1335 520	2 H 0 9 2
G 0 9 F 9/30	310	G 0 9 F 9/30 310	5 C 0 9 4
	338	338	

審査請求 未請求 請求項の数 12 O L (全 30数)

(21)出願番号 特願2001 - 103948(P2001 - 103948)
 (22)出願日 平成13年4月2日(2001.4.2)

(71)出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (72)発明者 青森 繁
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャ-プ株式会社内
 (72)発明者 丸山 智子
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャ-プ株式会社内
 (74)代理人 100077931
 弁理士 前田 弘 (外 2 名)

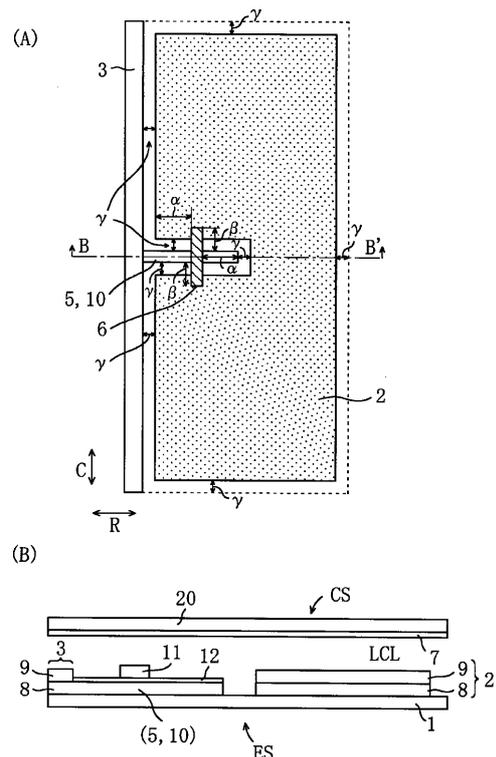
最終頁に続く

(54)【発明の名称】 表示装置およびその製造方法

(57)【要約】

【課題】 絵素電極 2 と配線 3 とのマ-ジ-ン を少なくすることによって、高開口率、高精細なプラスチック液晶表示装置を提供する。

【解決手段】 樹脂基板 1 上に、下層導電層 (T a 層) 8 および上層導電層 (A l 層) 9 を順次積層する。フォトリソグラフィ法によって、絵素電極 2 等の各外形にパターニングする。上層導電層 9 の一部をエッチング除去して、MIMの下層電極 1 0 を形成する。下層電極 1 0 上に非線形抵抗層 1 2 を形成し、さらに上層電極 1 1 を形成して、MIMを形成する。絵素電極 2 は、MIM 4 を介して、配線 3 に接続される。絵素電極 2 等の各外形が同一工程で形成されるので、絵素電極 2 と配線 3 との位置合わせを行うためのマ-ジ-ンが不要になる。また、高性能なMIMと反射性絵素電極 2 とを備えたプラスチック液晶表示装置を提供することができる。



【特許請求の範囲】

【請求項1】 基板と、

前記基板上に形成された複数の絵素電極と、
互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記絵素電極は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は、前記絵素電極が有する前記凹部内に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、

前記絵素電極と前記配線との列方向における間隔が、前記素子基板上の列方向における表示領域の長さと同様に前記基板の変形率とを乗じた値の1/2以下であり、

前記二端子素子の前記下層電極および前記配線を接続する導電層と前記絵素電極との行方向における間隔が、前記素子基板上の行方向における表示領域の長さと同様に前記基板の変形率とを乗じた値の1/2以下である、表示装置。

【請求項2】 基板と、

前記基板上に形成された複数の絵素電極と、
前記複数の絵素電極に電圧を供給するための複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記絵素電極は、タンタルを含む下層導電層と、前記下層導電層上に形成されたアルミニウムを含む上層導電層と、を有し、

前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部内に設けられている、表示装置。

【請求項3】 基板と、

前記基板上に形成された複数の絵素電極と、
互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記絵素電極は、下層導電層と、前記下層導電層上に形成された上層導電層とを有し、

前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部内に設けられており、

前記上層導電層は、列方向において前記二端子素子と重なる領域には行方向に延びる辺を有さず、それによって行方向に分断されている、表示装置。

【請求項4】 基板と、

前記基板上に形成された複数の絵素電極と、

前記複数の絵素電極に電圧を供給するための複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記絵素電極は、下層導電層と、前記下層導電層上に形成された上層導電層とを有し、

前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、

前記二端子素子は、前記絵素電極が有する前記凹部内に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、

前記二端子素子の前記下層電極の膜厚は、前記下層導電層の膜厚と同一または略等しく、

前記二端子素子の前記上層電極は、前記絵素電極の前記下層導電層上に形成された導電層によって、前記絵素電極に接続されている、表示装置。

【請求項5】 基板と、

前記基板上に形成された、下層導電層を有する複数の絵素電極と、

互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部内に設けられており、

列方向において前記二端子素子と重なる領域における前記下層導電層上には、上層導電層が形成されている、表示装置。

【請求項6】 基板と、

前記基板上に形成された、下層導電層を有する複数の絵素電極と、

前記複数の絵素電極に電圧を供給するための複数の配線と、

それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、

前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、

前記二端子素子は、前記絵素電極が有する前記凹部内に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、

前記二端子素子近傍の前記絵素電極は、前記下層導電層上に形成された上層導電層を有し、

前記二端子素子の前記下層電極の膜厚は、前記下層導電

層および前記上層導電層の総膜厚と同一または略等しく、

前記二端子素子の前記上層電極は、前記絵素電極の前記上層導電層上に形成された導電層によって、前記絵素電極に接続されている、表示装置。

【請求項7】 前記基板が樹脂基板である、請求項1から6のいずれかに記載の表示装置。

【請求項8】 基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続し、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有する複数の二端子素子と、前記複数の二端子素子のそれぞれの前記下層電極と前記配線とを接続する第1導電層と、前記複数の二端子素子のそれぞれの前記上層電極と前記絵素電極とを接続する第2導電層と、を有する素子基板を備える表示装置の製造方法であって、前記基板上に、下層導電膜および上層導電膜を順に積層する工程と、

前記下層導電膜および前記上層導電膜をフォトリソグラフィ法によって、前記配線、前記絵素電極、前記下層電極および前記第1導電層の各外形にパターニングする工程と、

パターニングされた前記下層電極の前記上層導電層と、前記配線および前記第1導電層の前記上層導電層の一部または全部と、を除去して、前記下層導電層の少なくとも一部を露出する工程と、

前記露出された少なくとも一部の前記下層導電層のうち少なくとも前記下層電極上に前記非線形抵抗層を形成する工程と、

前記非線形抵抗層上に前記上層電極を形成し、前記絵素電極上に前記第2導電層を形成する工程と、を含む、表示装置の製造方法。

【請求項9】 前記下層導電層の少なくとも一部を露出する工程は、列方向において前記下層電極と重なる領域の前記上層導電層を除去し、それによって前記上層導電層を行方向に分断する工程を包含する、請求項8に記載の表示装置の製造方法。

【請求項10】 基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続し、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有する複数の二端子素子と、前記複数の二端子素子のそれぞれの前記下層電極と前記配線とを接続する第1導電層と、前記複数の二端子素子のそれぞれの前記上層電極と前記絵素電極とを接続する第2導電層と、を有する素子基板を備える表示装置の製造方法であって、

*前記基板上に、下層導電膜および上層導電膜を順に積層する工程と、

前記下層導電膜および前記上層導電膜をフォトリソグラフィ法によって、前記配線、前記絵素電極、前記下層電極および前記第1導電層の各外形にパターニングする工程と、

パターニングされた前記絵素電極の前記上層導電層の一部または全部を除去して、前記下層導電層の少なくとも一部を露出する工程と、

少なくとも前記下層電極上に前記非線形抵抗層を形成する工程と、

前記非線形抵抗層上に前記上層電極を形成し、前記絵素電極上に前記第2導電層を形成する工程とを含む、表示装置の製造方法。

【請求項11】 前記下層導電層の少なくとも一部を露出する工程は、列方向において前記下層電極と重なる領域を除く領域の前記上層導電層を除去する工程を包含する、請求項10に記載の表示装置の製造方法。

【請求項12】 前記基板が樹脂基板である、請求項8から11のいずれかに記載の表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、OA機器やパーソナルコンピュータ、携帯情報端末、携帯電話等に好適に用いられる表示装置およびその製造法に関する。特に、本発明は二端子素子を有する素子基板を備えた表示装置およびその製造法に関する。

【0002】

【従来の技術】現在、パーソナルコンピュータ(PC)等に用いられる、解像度の高い映像を表示するための液晶表示装置としては、いわゆるアクティブマトリクス型液晶表示装置が多く用いられている。アクティブマトリクス型液晶表示装置は、ガラス基板等の絶縁性基板上に、各絵素ごとにTFT(Thin Film Transistor:薄膜トランジスタ)やMIM(Metal-Insulator-Metal)といったスイッチング素子を有する素子基板を備える。また、近年のマルチメディア社会の急速な進展の中で、場所や時を問わず情報のやりとりが行える、携帯型情報端末や携帯電話等の携帯型情報機器分野の発展に伴って、小型、軽量かつ可搬性に優れた液晶表示装置の重要性が高まってきている。携帯型情報機器の表示装置に対するこのような要求に応えるべく、近年、絶縁性樹脂基板(以下、単に樹脂基板ともいう。)を用いた液晶表示装置が開発されている。

【0003】樹脂基板を用いた液晶表示装置(以下、プラスチック液晶表示装置ともいう。)は、ガラス基板を用いた従来の液晶表示装置と比較して、基板厚が薄く、薄型化、軽量化が可能であり、運搬時の落下や衝突による衝撃に対しても約10倍の強度を有するなどの優れた特徴を有している。

【0004】

【発明が解決しようとする課題】しかしながら、プラスチック液晶表示装置においては、以下の問題点がある。プラスチック液晶表示装置の樹脂基板は、従来のガラス基板に比して耐熱性が低いので、高精細な表示用途に使用されるTFTのように、製造過程で高い温度を必要とする能動素子を搭載したアクティブマトリクス型液晶表示装置の製造に用いるのは困難である。このため、近年実用化されているプラスチック液晶表示装置としては、能動素子を搭載しない、単純マトリクス型液晶表示装置
10 が多く報告されている。また、SID'99 Digest pp.14-17に報告されているように、樹脂基板上に比較的低温で形成可能なMIMのような二端子素子を能動素子として搭載したアクティブマトリクス型液晶表示装置も報告されている。

【0005】しかしながら、樹脂基板上に二端子素子を搭載したプラスチック液晶表示装置においては、以下のような問題がある。プラスチック液晶表示装置の樹脂基板は、耐熱性が低いことに加えて、温度、湿度の変化に対して基板の伸びや収縮と言った寸法変形が発生しやすい。また、基板上に成膜される各種の薄膜から与えられる応力に対しても、基板の反りや、変形が発生する問題がある。例えば、電子技術2000.7月号pp6-8の記載によれば、プラスチック液晶表示装置に用いられる樹脂基板は、ガラス基板と比較して、約10倍の線膨張係数を有していることから、温度が1℃変化することによって、樹脂基板はガラス基板の約10倍の寸法変形を生じることとなる。このため、高度な位置合わせ工程が必要とされる薄膜二端子素子などの能動素子の製造工程
30 においては、十分な基板寸法精度を得ることは困難である。また、寸法変形を見込んで、大きな位置合わせマージンを設定した場合には、位置合わせそのものは可能になる反面、液晶表示装置の開口率の低下による表示品位の低下や、高精細表示のための微小な画素設計においては十分なマージンを確保できないと言った問題点がある。

【0006】二端子素子を有する液晶表示装置の従来の製造方法について、図34A, 34Bを参照しながら説明する。図34Aは、二端子素子を有する従来の素子基板の一絵素領域の平面図であり、図34Bは図34Aの
40 B-B'線断面図である。

【0007】まず、樹脂基板60上に、タンタル(Ta)膜を形成した後、フォトリソグラフィ法およびエッチングによって、図34に示す配線61、下層電極62および配線61と下層電極62とを接続する第1導電層63が形成される。続いて、配線61、下層電極62および第1導電層63の表面に陽極酸化処理を行って、非線形抵抗層64を形成する。次に、樹脂基板60上に、アルミニウム(Al)膜を成膜したのち、再度フォトリソグラフィ法およびエッチングによって、絵素電極65
50

を形成する。図34A, 34Bは、反射型液晶表示装置の場合の例であるが、例えば透過型液晶表示装置を製造するのであれば、Al膜に代えて、ITO(Indium Tin Oxide)のような透過性を有する導電膜を選択すれば良い。

【0008】次に、樹脂基板60上にチタン(Ti)膜を成膜した後、再度フォトリソグラフィ法およびエッチングによって、上層電極63と、上層電極63および絵素電極66を接続する第2導電層67とを形成する。このようにして、図34Bに示すように、下層電極62、非線形抵抗層64および上層電極66が二端子素子を構成し、液晶表示装置用の素子基板が製造される。この方法によれば、絵素電極65および上層電極66を形成するために、2回のフォトリソグラフィ工程において位置合わせ処理が必要とされる。

【0009】ガラス基板を用いた場合、プロセス中の基板の変形率は数ppm程度であり、位置合わせ時の変形を許容するための設計マージンは数μmの精度で設計されている。しかしながら、樹脂基板を用いた場合には、プロセス中の基板の変形率は数十~数百ppmであり、これを許容するためには数十μmオーダーでの位置合わせマージンを確保する必要がある。

【0010】例えば、パネルサイズが4cm(列方向R)×3cm(行方向C)となる対角2インチのパネルを想定した場合、プロセス中の樹脂基板の変形率を300ppmと仮定すれば、基板の寸法変形は、それぞれ列方向Rが $300(\text{ppm}) \times 410^{-2}(\text{m}) = 12(\mu\text{m})$ 、行方向Cが $300(\text{ppm}) \times 3 \times 10^{-2}(\text{m}) = 9(\mu\text{m})$ となる。図34Aにおいては、これらの位置合わせマージンを列方向Rについては矢符を、行方向Cについては矢符を用いてそれぞれ表し、1絵素領域の外形を点線で示している。

【0011】図34Aに示すように、液晶表示装置に樹脂基板を用いた場合には、ガラス基板を用いた場合に比較して、位置合わせマージンを大きく設定する必要があり、このことから、開口率の低下や基板サイズの拡大、絵素サイズの微細化が困難であるといった問題がある。

【0012】また、パネルサイズが大きくなるほど、高精細な表示ができなくなるという問題がある。例えばパネルサイズが202mm(列方向R)×152mm(行方向C)となる対角10インチのパネルで、絵素サイズが $100\mu\text{m}$ (列方向R)× $300\mu\text{m}$ (行方向C)を想定した場合、プロセス中の樹脂基板の変形率を300ppmと仮定すれば、列方向Rにおける基板の寸法変形は、 $300(\text{ppm}) \times 202 \times 10^{-3}(\text{m}) = 60.6(\mu\text{m})$ となり、列方向Rにおいて必要なマージンは $60.6(\mu\text{m}) \times 2 = 121.2(\mu\text{m})$ となるので、上記の絵素サイズでは設計ができなくなる。したがって、必要なマージンを確保できる程度に絵素サイズを大きくする必要があり、高精細な表示ができなくなる。

【0013】この問題に対して、例えば特開平3-46632号公報には、反射性の金属膜を配線電極と反射性画素電極の形状にパターン化する工程と、上部電極を形成する工程とにおいて露光工程を採用することによって、都合2回の露光工程でMIMを形成する方法が開示されている。この方法によれば、位置合わせを必要とする露光工程は、上部電極形成時の1回だけになるので、上部電極形成時においてのみ位置合わせマージンを確保すれば良いことになる。

【0014】特開平3-44632号公報の方法によれば、配線電極および反射性画素電極を形成するための金属膜としては、TaやAlのような金属膜が挙げられている。しかしながら、Taの陽極酸化膜を用いた二端子素子は、素子特性が充分であるものの、Taの反射性画素電極は、Alの約半分の反射率しかなく、充分な反射特性を得ることができない。一方、Alを用いた場合には、反射性画素電極としての性能は得られるものの、Alの陽極酸化膜を用いた二端子素子では充分な素子特性が得られず、現在、実用化されていない。このように、二端子素子および反射性画素電極それぞれに必要とされる特性を単一種の材料膜で満たすことは、現状では不可能であり、どちらかの特性を犠牲にしなければならないと言った問題がある。

【0015】上記問題に鑑み、本発明は、高開口率、高精細な表示装置およびその製造方法の提供を目的とする。また、本発明は、動作信頼性の高い表示装置の提供を目的とする。さらに、本発明は、製造効率の高い表示装置およびその製造方法の提供を目的とする。

【0016】

【課題を解決するための手段】本発明の第1の局面の表示装置は、基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記絵素電極は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は、前記絵素電極が有する前記凹部に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、前記絵素電極と前記配線との列方向における間隙が、前記素子基板の列方向における表示領域の長さと同様に前記基板の変形率とを乗じた値の1/2以下であり、前記二端子素子の前記下層電極および前記配線を接続する導電層と前記絵素電極との行方向における間隙が、前記素子基板の行方向における表示領域の長さと同様に前記基板の変形率とを乗じた値の1/2以下である。これにより、高開口率、高精細な表示装置を提供できる。

【0017】本発明の第2の局面の表示装置は、基板と、前記基板上に形成された複数の絵素電極と、前記複

数の絵素電極に電圧を供給するための複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記絵素電極は、タンタルを含む下層導電層と、前記下層導電層上に形成されたアルミニウムを含む上層導電層と、を有し、前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部に設けられている。これにより、動作信頼性の高い表示装置を提供できる。

【0018】本発明の第3の局面の表示装置は、基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記絵素電極は、下層導電層と、前記下層導電層上に形成された上層導電層とを有し、前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部に設けられており、前記上層導電層は、列方向において前記二端子素子と重なる領域には行方向に延びる辺を有さず、それによって行方向に分断されている。これにより、製造効率の高い表示装置を提供できる。

【0019】本発明の第4の局面の表示装置は、基板と、前記基板上に形成された複数の絵素電極と、前記複数の絵素電極に電圧を供給するための複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記絵素電極は、下層導電層と、前記下層導電層上に形成された上層導電層とを有し、前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は、前記絵素電極が有する前記凹部に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、前記二端子素子の前記下層電極の膜厚は、前記下層導電層の膜厚と同一または略等しく、前記二端子素子の前記上層電極は、前記絵素電極の前記下層導電層上に形成された導電層によって、前記絵素電極に接続されている。これにより、動作信頼性の高い表示装置を提供できる。

【0020】本発明の第5の局面の表示装置は、基板と、前記基板上に形成された、下層導電層を有する複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は前記凹部に設けられており、列

方向において前記二端子素子と重なる領域における前記下層導電層上には、上層導電層が形成されている。これにより、製造効率の高い表示装置を提供できる。

【0021】本発明の第6の局面の表示装置は、基板と、前記基板上に形成された、下層導電層を有する複数の絵素電極と、前記複数の絵素電極に電圧を供給するための複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続する複数の二端子素子と、を有する素子基板を備える表示装置であって、前記下層導電層は、前記絵素電極が接続されている前記配線に面する側に凹部を有し、前記二端子素子は、前記絵素電極が有する前記凹部に設けられ、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有し、前記二端子素子近傍の前記絵素電極は、前記下層導電層上に形成された上層導電層を有し、前記二端子素子の前記下層電極の膜厚は、前記下層導電層および前記上層導電層の総膜厚と同一または略等しく、前記二端子素子の前記上層電極は、前記絵素電極の前記上層導電層上に形成された導電層によって、前記絵素電極に接続されている。これにより、動作信頼性の高い表示装置を提供できる。

【0022】本発明の表示装置は、前記基板が樹脂基板であることが好ましい。これにより、本発明の表示装置の効果がより顕著になる。特に、樹脂基板の変形率が高いほど、本発明の効果はより顕著になる。

【0023】本発明の第1の局面の表示装置の製造方法は、基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続し、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有する複数の二端子素子と、前記複数の二端子素子のそれぞれの前記下層電極と前記配線とを接続する第1導電層と、前記複数の二端子素子のそれぞれの前記上層電極と前記絵素電極とを接続する第2導電層と、を有する素子基板を備える表示装置の製造方法であって、前記基板上に、下層導電膜および上層導電膜を順に積層する工程と、前記下層導電膜および前記上層導電膜をフォトリソグラフィ法によって、前記配線、前記絵素電極、前記下層電極および前記第1導電層の各外形にパターニングする工程と、パターニングされた前記下層電極の前記上層導電層と、前記配線および前記第1導電層の前記上層導電層の一部または全部と、を除去して、前記下層導電層の少なくとも一部を露出する工程と、前記露出された少なくとも一部の前記下層導電層のうち少なくとも前記下層電極上に前記非線形抵抗層を形成する工程と、前記非線形抵抗層上に前記上層電極を形成し、前記絵素電極上に前記第2導電層を形成する工程と、を含む。これにより、高開口率、高精細な表示装置の製造方法を提供できる。

【0024】本発明の第1の局面の表示装置の製造方法において、前記下層導電層の少なくとも一部を露出する工程は、列方向において前記下層電極と重なる領域の前記上層導電層を除去し、それによって前記上層導電層を行方向に分断する工程を包含することが好ましい。これにより、製造効率の高い表示装置の製造方法を提供できる。

【0025】本発明の第2の局面の表示装置の製造方法は、基板と、前記基板上に形成された複数の絵素電極と、互いに平行に列方向に沿って配列され、それぞれが行方向に延びる複数の配線と、それぞれが前記複数の絵素電極の1つを前記複数の配線の対応する1つに接続し、かつ下層電極と、上層電極と、前記下層電極と前記上層電極との間に設けられた非線形抵抗層と、を有する複数の二端子素子と、前記複数の二端子素子のそれぞれの前記下層電極と前記配線とを接続する第1導電層と、前記複数の二端子素子のそれぞれの前記上層電極と前記絵素電極とを接続する第2導電層と、を有する素子基板を備える表示装置の製造方法であって、前記基板上に、下層導電膜および上層導電膜を順に積層する工程と、前記下層導電膜および前記上層導電膜をフォトリソグラフィ法によって、前記配線、前記絵素電極、前記下層電極および前記第1導電層の各外形にパターニングする工程と、パターニングされた前記絵素電極の前記上層導電層の一部または全部を除去して、前記下層導電層の少なくとも一部を露出する工程と、少なくとも前記下層電極上に前記非線形抵抗層を形成する工程と、前記非線形抵抗層上に前記上層電極を形成し、前記絵素電極上に前記第2導電層を形成する工程とを含む。これにより、高開口率、高精細な表示装置の製造方法を提供できる。

【0026】本発明の第2の局面の表示装置の製造方法において、前記下層導電層の少なくとも一部を露出する工程は、列方向において前記下層電極と重なる領域を除く領域の前記上層導電層を除去する工程を包含することが好ましい。これにより、製造効率の高い製造方法を提供できる。

【0027】本発明の表示装置の製造方法は、前記基板が樹脂基板であることが好ましい。これにより、本発明の製造方法の効果がより顕著になる。特に、樹脂基板の変形率が大きいほど、本発明の効果はより顕著になる。

【0028】本発明の表示装置およびその製造方法において、基板は樹脂基板に限らず、ガラス基板などの変形率の小さい基板であっても良い。基板としてガラス基板を用いた場合でも、高精度な位置合わせを伴う工程が不要になり、製造工程が簡略化される。

【0029】

【発明の実施の形態】以下、図面を参照しながら、本発明の実施形態を説明する。なお、本発明は以下の実施形態に限定されるものではない。

【0030】(実施形態1) 実施形態1の液晶表示装置

を図1A, 1Bを参照しながら説明する。図1Aは実施形態1における素子基板の一部を示す平面図であり、図1Bは、図1AのB-B'線断面図である。本実施形態の表示装置は、素子基板ESと、素子基板ESに対向する対向基板CSと、素子基板ESと対向基板CSとによって挟まれた液晶層LCLとを有する液晶表示装置である。対向基板CSは、樹脂基板20上に形成された、互いに平行に延びる複数の対向絵素電極7を有する。

【0031】〔素子基板〕樹脂基板などの素子基板1上には、複数の絵素電極2と、互いに平行に列方向Rに沿って配列され、それぞれが行方向Cに延びる複数の配線3と、それぞれが複数の絵素電極2の1つを複数の配線3の対応する1つに接続する複数の二端子素子4とが形成されている。二端子素子4は、下層電極10と、上層電極11と、下層電極10と上層電極11との間に設けられた非線形抵抗層12とを有しており、絵素電極2が有する凹部内に設けられている。二端子素子4の下層電極10は、第1導電層5を介して、対応する1つの配線3に接続され、さらに二端子素子4の上層電極11は、第2導電層6を介して、絵素電極4に接続されており、これによって配線3から二端子素子4を介して絵素電極2に電圧が供給される。対向基板CS上の対向絵素電極7と、素子基板ES上の絵素電極2との間に電圧が印加されることによって、液晶層LCL中の液晶分子の配列が変化し、液晶層LCLを透過する光の透過率が変化して、表示が行われる。なお、図1Bにおいて、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0032】素子基板1上には、複数の二端子素子4が行方向Cおよび行方向Cと交わる列方向Rにマトリクス状に配置されている。本発明において行方向Cは、配線3が延びる方向であり、列方向Rは、複数の配線3が互いに平行に並ぶ方向である。図1Aにおいて行方向Cは列方向Rに直交する方向であるが、本発明において列方向Rと行方向Cとは互いに直交する場合のみならず、鈍角または鋭角をなして交わる場合もある。なお、列方向Rおよび行方向Cは、基板の長手方向や短手方向を規定するものではない。

【0033】〔表示領域〕図1Aを参照しながら、本発明における表示領域を説明する。表示領域は、マトリクス状に配列された複数の絵素領域から構成される素子基板上的領域である。1つの絵素領域の大きさは、絵素電極2のピッチによって規定される。絵素電極2の列方向RのピッチHは、列方向Rにおける絵素電極2の一方端(図1Aにおいて左端)から列方向Rに隣接する絵素電極2の一方端(図1Aにおいて左端)までの長さであり、絵素電極2の行方向CのピッチVは、絵素電極2の行方向Cの一方端(図1Aにおいて上端)から行方向Cに隣接する絵素電極2の行方向Cの一方端(図1Aにおいて上端)までの長さである。図1Aにおいて、1つの

絵素領域は、1つの絵素電極2と、この絵素電極2に対応する配線3と、絵素電極2と配線3とを接続する二端子素子4とを含む領域であって、絵素領域の列方向Rの端が配線3の列方向の端と一致している。図1A中の斜線の領域が1絵素領域である。表示領域の大きさは、1つの絵素領域の大きさと、絵素領域の数とによって表すことができ、言い換えれば、絵素電極2のピッチと数とによって表すことができる。例えば、列方向にm個、行方向にn個の絵素電極2が基板1上に設けられている場合、表示領域の列方向の長さはH×mで表され、表示領域の行方向の長さはV×nで表される。以下、表示領域の大きさをパネルサイズともいう。

【0034】〔基板の変形率〕本発明において変形率は、ある距離(例えばXm)だけ離れた2点が基板上にあり、基板の収縮や伸張によって、2点のうち一方を基準点とする他方の点がある距離だけ移動したとき(例えばXμm)、 $X\mu\text{m}/X\text{m}(\text{ppm})$ と表される。なお、変形が収縮のときは「-」の符号を付し、変形が伸張のときは「+」の符号が付される。例えば、5cm離れた2つのパターンが加熱工程などのプロセスを経た後、2つのパターン間の距離が15μm縮んだ場合、基板の変形率は $-15(\mu\text{m})/5\times 10^{-2}(\text{m})=-300\text{ppm}$ と表される。

【0035】〔基板の変形率の評価方法〕基板の変形率は、例えば位置合わせ用パターンを用いて評価することができる。図2A~2Cは、位置合わせ用パターンを用いた評価方法を説明する図である。図2Aは基板の平面図、図2Bは基板上に形成された位置合わせ用パターン、図2Cは重ね合わせ用パターンである。図2Aにおいて、基板上には、図2Bに示す4つの評価位置AM1~AM4に位置合わせ用パターンが、列方向RにXm、行方向CにYm離れて形成されている。なお、各位置合わせ用パターン間の距離は、位置合わせ用パターンを形成するためのフォトマスクの設計時に確定される。

【0036】図3は、基板上の位置合わせ用パターンに対して、重ね合わせ用パターンを重ね合わせた状態を示している。位置合わせ用パターンに対して、重ね合わせ用パターンを重ね合わせるとき、4つの位置合わせ用パターンのうち1つのパターン(例えば評価位置AM1のパターン)と、このパターンの位置に対応する重ね合わせ用パターンとを一致させる。一致したパターンを基準として、回転等のずれをなくすように位置合わせを行う。例えば、評価位置AM2の位置合わせ用パターンが行方向Cにずれないように、回転方向のずれをなくして位置合わせを行う。

【0037】4つの重ね合わせ用パターン間の距離は、基板が変形する前の4つの評価位置AM1~AM4に形成された位置合わせ用パターン間の距離と同じであるので、評価位置AM1のパターンを基準とした場合、各評価位置AM2、AM3およびAM4におけるパターンの

列方向Rにおけるずれ $X \mu\text{m}$ (それぞれ $d \times 2$ 、 $d \times 3$ および $d \times 4$ (μm)) を測定することによって、基板の列方向Rにおける変形率 $X \mu\text{m} / X\text{m}$ を求めることができる。また、同様に、評価位置AM3およびAM4におけるパターンの行方向Cにおけるずれ $Y \mu\text{m}$ (それぞれ $d y 3$ および $d y 4$ (μm)) を測定することによって、基板の行方向Cにおける変形率 $Y \mu\text{m} / Y\text{m}$ を求めることができる。なお、評価位置AM2におけるパターンの行方向Cのずれ Y が0になるように位置合わせを行っているので、評価位置AM2については変形率 $Y \mu\text{m} / Y\text{m}$ を算出しない。このようにして算出された、基板の列方向Rおよび行方向Cにおける変形率の平均を、二端子素子を形成するためのある1プロセス(例えば現像工程)後の1枚の基板の変形率とする。

【0038】図4は、同一種類の複数枚(6枚)の樹脂基板に対して同様の評価を行った場合の変形率のばらつきを示すグラフであり、従来の製造方法によりMIMを製造する場合を示している。図4において基板の変形率は、配線、第1導電層および下層電極(以下、配線等と総称することもある。)を形成するために露光した時の基板を基準にしている。各プロセス毎の変形率は、それぞれの基板における各評価位置における変形率の平均を示している。各プロセスの変形率を結ぶ線が右上がりならば、基板は伸張したことを示し、右下がりならば収縮したことを示す。

【0039】以下、1枚の基板の変形率は、基板に対してアライメントを行わない最初の露光後であって、現像工程に付す前の状態の基板を基準として、二端子素子を形成する各プロセスにおける基板の変形率の平均とする。また、基板の変形率は、同一種類の複数枚の基板のそれぞれについて算出された各基板の変形率の平均とする。

【0040】〔位置合わせ余裕(マージン)〕従来の製造方法においては、基板の変形に伴って、基板上に形成された配線等のパターンと、重ね合わせる絵素電極のパターンとの間にずれが生じる場合であっても、表示領域の全面にわたって、隣接するパターンとの重なりや、パターン間の接続不良が発生しないように、位置合わせ余裕(マージン)を確保する必要がある。例えば、パネルサイズが対角5インチ(列方向4インチ、行方向3インチ)であり、基板の変形率が300ppmとすると、パネルの右下の絵素領域を基準にしてプロセス後の左上の絵素領域は、プロセス前の位置よりも列方向に $X = 300(\text{ppm}) \times 10.16 \times 10^{-2}(\text{m}) = 30.48(\mu\text{m})$ 、行方向に $Y = 300(\text{ppm}) \times 7.62 \times 10^{-2}(\text{m}) = 22.86(\mu\text{m})$ ずれる。プロセス前の位置からずれた配線等に対して絵素電極を形成する場合、パネル基板上の全ての絵素領域において配線等と絵素電極とが接触しないように、列方向に30.48(μm)、行方向に22.86(μm)のマージンを見

込んで、絵素電極の大きさを小さく設計する必要がある。

【0041】このマージンは、基板の変形のみを考慮した最小限のマージンであり、実際の設計ではプロセス精度を含めて、より大きなマージンを設定する必要がある。具体的にどの程度のマージンを設定するかは、実際のプロセス精度等によって異なるので、一概には言えないが、例えば上記の場合であれば、列方向に35(μm)、行方向に25(μm)のマージンを設定する。上記の例では、基板が伸張する場合について述べたが、基板が収縮する場合も同様にマージンを設定する必要がある。

【0042】本発明の製造方法によれば、基板上に積層された下層導電膜および上層導電膜をフォトリソグラフィ法によって、配線、絵素電極、下層電極および第1導電層の各外形をパターンニングするので、配線、下層電極および第1導電層(配線等)と、絵素電極との位置関係を同一の工程で決定することができる。したがって、本発明の製造方法によれば、配線等と絵素電極とのマージンは、基板の変形を考慮せず、露光パターンの解像度、エッチングの精度等のみを考慮して決定することができる。具体的には数 μm 程度の精度でパターンを形成することができる。

【0043】例えば、パネルサイズが対角2インチ(約5cm、列方向約3cm、行方向約4cm)であり、基板の変形率が300ppmとすると、従来の製造方法によれば、基板の変形によるマージンを列方向に約9 μm 、行方向に約12 μm 確保する必要があり、さらにプロセス精度等によるマージンを3 μm とすれば、列方向に約12 μm 、行方向に約15 μm のマージンを確保する必要がある。これに対して、本発明によれば、基板の変形を考慮せずに、プロセス精度等を考慮してマージンを設定することができるので、配線等と絵素電極とのマージンを約3~5 μm に設定した場合には、従来の製造方法による場合に比して、マージンを約1/2以下にすることができる。

【0044】本発明の製造方法によれば、基板上に積層された下層導電膜および上層導電膜をフォトリソグラフィ法によって、配線等および絵素電極の各外形をパターンニングするので、パターンニング後の配線等および絵素電極における下層導電層の端部と上層導電層の端部との間にずれは生じない。但し、下層導電膜および上層導電膜をエッチングした場合、基板の面方向へのエッチングの広がり(サイドエッチング)の影響によって、下層導電層と上層導電層との間に端部のずれが生じることがある。この場合の端部のずれは、基板の全面に対して均一に生じるので、基板の変形を考慮して設定されたマージンとは異なり、表示領域の距離に依存するものではない。また、この場合の端部のずれは1 μm 未満程度である。例えば、下層導電層の仕上がり寸法が4.8 μm で

あり、上層導電層の仕上がり寸法が4.5 μmの場合、両導電層の端部のずれは0.3 μm程度である。

【0045】これに対して、下層導電膜をパターンングした後、パターンング後の下層導電層上に上層導電膜を積層し、さらに上層導電膜をパターンングして、配線等および絵素電極を形成する場合には、上層導電膜をパターンングする際に、基板の変形によって、配線等および絵素電極における下層導電層の端部と上層導電層の端部との間にずれが生じる。

【0046】図35は、下層導電層と上層導電層との間の端部のずれ長(μm)と、基準点からの距離(cm)との関係を示すグラフである。なお、基板の変形率は300ppmとする。下層導電膜と上層導電膜とを個別にパターンングする方法では、基準点からの距離に比例して、端部のずれが増大する。なお、この基準点では、両導電層の端部のずれが生じないようにアライメントを行う。例えば、パネルの右下の絵素電極の両導電層を端部がずれないようにアライメントを行ない、これを基準点とする。この基準点に対して3cm離れた位置での両導電層の端部のずれは9 μmとなり、基準点に対して4cm離れた位置での両導電層の端部のずれは12 μmとなる。これに対して、本発明の方法によれば、基準点からの距離に関係なく、端部のずれは1 μm未満程度である。したがって、本発明の方法によるパターンングと、個別にパターンングする方法とでは、表示領域内のパターン端部のずれの分布が異なる。

【0047】〔表示絵素面積比と容量比〕本発明によれば、配線等と絵素電極との間隙を小さくできるので、絵素領域内の絵素電極の面積が大きくなり、表示絵素面積比や容量比が増大する。表示絵素面積比とは、1絵素領域の面積に対する、表示に実質的に寄与する絵素電極の面積の比をいう。表示に実質的に寄与する絵素電極の面積とは、絵素電極の領域と、対向基板上に設けられた対向絵素電極の領域とが重なる領域の面積である。なお、液晶表示装置の性能を表す指標として開口率がある。開口率は、入射した光量に対する表示に寄与する光量の比であり、表示絵素面積比のみならず、カラーフィルタの有効部分の比率、基板の透過率等を考慮した値である。開口率と表示絵素面積比とは相関関係があり、表示絵素面積比以外の条件が同一であれば、表示絵素面積比の増大に伴って、開口率が向上し、明るい表示を実現することができる。

【0048】容量比とは、二端子素子が有する静電容量(以下、二端子素子容量(C_{MIM})ともいう。)と、二端子素子に接続される絵素電極に面する液晶層が有する静電容量(以下、液晶絵素容量(C_{LC})ともいう。)との比(C_{LC}/C_{MIM})をいう。二端子素子を用いた液晶表示装置において、容量比の値は良好な表示を得るための指標となり、容量比が10以上の値になるように設定することが望ましいと言われている。二端子素子容量お

よび液晶絵素容量は、それぞれ以下のようにして求められる。

【0049】二端子素子容量(C_{MIM}) = ε₀ × ε_{MIM} × S_{MIM} / d_{MIM}

式中、ε₀は真空の誘電率(8.854 × 10⁻¹²)、ε_{MIM}は絶縁層(非線形抵抗層)の比誘電率(2.2)、S_{MIM}は二端子素子の面積、d_{MIM}は二端子素子の絶縁層(非線形抵抗層)の膜厚をそれぞれ表す。

【0050】液晶絵素容量(C_{LC}) = ε₀ × ε_{LC} × S_{LC} / d_{LC}

式中、ε₀は真空の誘電率(8.854 × 10⁻¹²)、ε_{LC}は液晶材料の比誘電率(2.2)、S_{LC}は絵素電極の面積(対向絵素電極と重なり合う面積)、d_{LC}は液晶層の厚さをそれぞれ表す。

【0051】図5は、実施形態1の絵素領域を示す平面図であり、図6は、従来例による絵素領域を示す平面図である。図5および図6において、絵素電極2の領域と対向絵素電極7の領域とが重なる斜線部分の面積が表示に実質的に寄与する絵素電極の面積を示す。

【0052】図5(本実施形態)および図6(従来例)に示す絵素領域を有する液晶表示装置を製造した場合の表示絵素面積比および容量比をそれぞれ図7および図8に示す。図7および図8において、表示絵素面積比は黒丸で、容量比は白丸で示し、画素サイズは行方向Cの長さVを示している。図5(本実施形態)および図6(従来例)に示す液晶表示装置は以下の条件に設定した。パネルサイズは5cm × 5cm、変形率は300ppm、基板の変形を見込んだマージンは15 μm(5cm × 300ppm)、配線等の幅は5 μm、二端子素子のサイズは4 μm × 4 μm、絵素領域のサイズは行方向Cの長さV = 200 ~ 340 μm、列方向Rの長さH = V / 3、液晶比誘電率は1.24、絶縁層(非線形抵抗層)の比誘電率は2.2、プロセス精度等を考慮したマージンは5 μmとした。また、対向絵素電極と重なり合う領域の境界を、絵素領域の行方向C両端から10 μm内側に設定した。本実施形態および従来例による表示絵素面積比は、それぞれ以下のように表される。

【0053】(本実施形態)
S1 / (H × V) = ((V - 20 μm) × (H - 5 μm - 5 μm - 5 μm) - (5 μm + 4 μm + 5 μm) × (15 μm + 4 μm + 15 μm + 5 μm)) / (H × V)

【0054】(従来例)
S2 / (H × V) = ((V - 20 μm) × (H - 15 μm - 15 μm - 5 μm) - (15 μm + 4 μm + 15 μm) × (15 μm + 4 μm + 15 μm + 15 μm)) / (H × V)

【0055】図7および図8に示すように、同じ絵素サイズで本実施形態と従来例とを比較すると、本実施形態によれば表示絵素面積比が向上することが分かる。例え

ば、絵素サイズ300 μmの場合、従来例では約55%の表示絵素面積比であるのに対して、本実施形態では約78%の表示絵素面積比を得ることが可能である。したがって、本発明によれば、樹脂基板を用いた場合であっても、高い開口率を有する、明るい表示が可能な液晶表示装置を製造することができる。

【0056】また、容量比についても、本実施形態によれば向上することが分かる。例えば、画素サイズ250 μmにおいて、従来例では約7程度の容量比しか確保できないのに対して、本実施形態では約11程度の容量比を確保することができる。容量比10を確保できる最小の絵素サイズを比較した場合においても、従来例では285 μm程度であるのに対して、本実施形態では240 μm迄の微細化が可能である。したがって、本実施形態によれば、より高精細な液晶表示装置を製造することができる。以上のように、本発明によれば、樹脂基板を用いた場合であっても、高開口率かつ高精細な液晶表示装置を得ることが可能となる。

【0057】(実施形態2)実施形態2の液晶表示装置は、反射型液晶表示装置である。本実施形態の液晶表示装置を図9A、9Bを参照しながら説明する。図9Aは一絵素領域の平面図であり、図9Bは図9AのB-B'線断面図である。

【0058】本実施形態の反射型液晶表示装置は、素子基板ESと、対向基板CSと、素子基板ESと対向基板CSとに挟持された液晶層LCとを備える。素子基板ESは、樹脂基板1上に形成された反射型の絵素電極2と、互いに平行に列方向Rに沿って配列され、それぞれが行方向Cに延びる複数の配線3と、それぞれが複数の絵素電極2の1つを複数の配線3の対応する1つに接続する複数の二端子素子4とを有する。対向基板CSは、樹脂基板20上に形成された複数の対向絵素電極7を有する。複数の対向絵素電極7は、互いに平行に行方向Cに沿って配列され、それぞれが列方向Rに延びている。本実施形態において、列方向Rと行方向Cとは直交しているため、素子基板ES上の配線3と、対向基板CS上の対向絵素電極7とが直交するように、素子基板ESと対向基板CSとが対向して設けられている。

【0059】絵素電極2および配線3は、下層導電層8および上層導電層9から形成される。絵素電極2は、二端子素子4を介して配線3に接続されており、接続された配線3に面する側に凹部を有する。絵素電極2の凹部内には、二端子素子4が設けられている。二端子素子4は、下層電極10と、上層電極11と、下層電極10と上層電極11との間に設けられた非線形抵抗層12とを有する。下層電極10は、第1導電層5を介して配線3に接続され、上層電極11は、第2導電層6を介して絵素電極2に接続される。下層電極10および第1導電層5は、下層導電層8から形成される。なお、図9Bにおいて、下層電極10は第1導電層5に含まれ、第1導電

層5の一部をなしている。

【0060】本実施形態の反射型液晶表示装置の製造工程を図10A~10Gを参照しながら説明する。まず、図10Aに示すように、樹脂基板1上に、バッファ層としてのSiO₂膜を150(nm)成膜した後(図示せず)、タンタル(Ta)を含む膜厚90(nm)の下層導電膜8と、アルミニウム(Al)を含む膜厚200(nm)の上層導電膜9とを成膜する。成膜工程はスパッタ法を用いて行ない、SiO₂、Ta、Alの各膜を連続して成膜する。成膜時の基板温度は150に設定する。

【0061】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下層電極10および第1導電層5の各外形のフォトレジストを形成する。なお、図10A~10Gにおいて、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0062】フォトレジストの形成によって、絵素電極2等の配置が決定されるので、配線3、第1導電層5および下層電極10(以下、配線等3、5、10ともいう。)と絵素電極2との間隙(矢符で示す)を、フォトリソグラフィ法の精度等を考慮したマージン、例えば5 μmにすることができる。したがって、上述の通り、樹脂基板1の変形を考慮して配線等3、5、10と絵素電極2との間のマージンを設定する従来の製造方法に比して、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができる。なお、本実施形態においては、絵素電極2が隣接する絵素領域の絵素電極と接触しないように、絵素電極2の行方向C両端と隣接する絵素領域との間に、マージン(矢符で示す)を設けている。

【0063】次に、リン酸系エッチング溶液を用いたウエットエッチングによって上層導電膜9をエッチングし、CF₄ガスを用いたドライエッチングによって下層導電膜8をエッチングして、配線等3、5、10および絵素電極2の各外形にパターニングする。図10Bに示すように、配線等3、5、10および絵素電極2は、上層導電層および下層導電層の積層構造を有する。なお、本明細書においてエッチング後の上層導電膜9および下層導電膜8を、それぞれ上層導電層および下層導電層といい、分かりやすさのために、各導電膜と同じ参照符号を各導電層に付す。

【0064】フォトリソグラフィ法を用いて、第1導電層5および下層電極10以外の上層導電層9、言い換えれば絵素電極2および配線3の上層導電層9を保護するためのフォトレジスト13を形成する。この工程においては、フォトマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板1の変形量を考慮したマージンが確保できるように、絵素電極2および配線等3、5、10

の各形状が設計されている。なお、本実施形態においては、フォトレジスト13を形成して、第1導電層5および下層電極10の上層導電層9を露出させているが、第1導電層5の上層導電層9上にもフォトレジスト13を形成し、下層電極10の上層導電層9のみを露出させてもよい。

【0065】フォトレジスト13を形成した後、リン酸系エッチング溶液を用いて、フォトレジスト13に覆われていない上層導電層9を除去し、下層導電層8を露出させる(図10C参照)。これにより、絵素電極2および配線3は上層導電層9および下層導電層8から構成され、第1導電層5および下層電極10は下層導電層8で構成される。本実施形態の反射型液晶表示装置では、下層導電膜8として二端子素子に最適なTa膜を選択し、上層導電膜9として反射機能に優れたAl膜をそれぞれ選択している。したがって、本実施形態の反射型液晶表示装置では、配線等3, 5, 10および絵素電極2の配置を同時に決定することにより、樹脂基板1の寸法変形の影響をなくすることができる。また、二端子素子の一部をなす下層電極10および絵素電極2をそれぞれに最適な金属膜から形成することができる。さらに、上記エッチング工程において、同じく積層構造を有する配線3はフォトレジスト13によって保護され、Ta層8上にAl層が形成された積層構造を維持することができるので、配線3はTa層単独の場合に比較して低抵抗な配線となるメリットもある。したがって、本実施形態によれば、液晶表示装置の動作信頼性が向上する。

【0066】なお、各金属膜はこれに限定されるものではなく、例えば下層導電膜8としてはTa膜の他、Al膜やTaおよびAlを含む合金膜を使用し、上層導電膜9としてはAl膜の他、銀(Ag)膜やAlとAgとの合金膜を使用することが可能である。上層導電膜9および下層導電膜8の組み合わせは、上記の材料の中から、一方の膜をエッチングする方法に対して、他方の膜が影響を受けないか、または十分なエッチングの選択比が確保できるように選択して組み合わせることができる。例えば、下層導電膜8としてTa膜と、上層導電膜9として銀-パラジウム合金膜(この場合、塩酸系エッチャントを用いる。)との組み合わせや、下層導電膜8としてTa-Al合金膜(この場合、CF₄系ドライエッチングを行う。)と、上層導電膜9として銀膜(この場合、硝酸系エッチャントを用いる。)との組み合わせ等が考えられる。

【0067】次に、図10Dに示すように、フォトレジスト13を残したまま、非線形抵抗層12を形成するための陽極酸化工程を実施する。陽極酸化工程は、陽極酸化する金属膜が形成された基板と対向電極とを化成液中に配置し、基板側を陽極として電圧を印加することにより、金属膜上に酸化皮膜を形成する工程である。この場合、第1導電層5および下層電極10の下層導電層(T

a層)8のみが陽極酸化され、フォトレジスト13で保護されている部分は影響を受けることがない。本工程においては、上記エッチング時のフォトレジスト13を陽極酸化工程時の保護膜として使用できることから、新たな保護膜を形成する必要がなく、工程の簡略化を行うことが可能となる。本実施形態では、化成液として酒石酸アンモニウム1%溶液を用い、化成電圧36(V)、化成電流0.2(mA/cm²)として、膜厚約70(nm)の非線形抵抗層12を形成する。

【0068】フォトレジスト13を剥離した後、チタン(Ti)膜をスパッタ法により、膜厚150(nm)で成膜する。このときの成膜温度は150℃に設定する。続いて、フォトリソグラフィ法を用いて、第2導電層6および上層電極11の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、Ti膜のウェットエッチングを行って、第2導電層6および上層電極11を形成する(図10E)。第2導電層6および上層電極11の形成時には、フォトマスクの位置合せを行う必要がある。本実施形態の反射型液晶表示装置においては、図9Aに示すように、樹脂基板1の変形を考慮して、位置合せマージン(矢符、で示す)を確保して設計される。パネルサイズを4cm(行方向C)×3cm(列方向R)、樹脂基板1の変形率を300ppmとした場合、矢符で示すマージンは12μm、矢符で示すマージンは9μmになる。

【0069】以上の工程によって、本実施形態の素子基板ESが製造される。素子基板ESを製造するまでに、絵素電極2および配線3の上層導電層9上にフォトレジスト13を形成する工程と、第2導電層6および上層電極11を形成するためにTi膜上にフォトレジストを形成する工程とにおいて、位置合わせ工程が必要となり、位置合せマージンを考慮して、マスクパターンを設計する必要がある。しかし、絵素電極2および配線等3, 5, 10の配置は、樹脂基板1の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要はない。したがって、本実施形態の素子基板ESは、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0070】次に、対向基板CSの製造について説明する。樹脂基板20上にITO(Indium-Tin-Oxide)からなる透明電極膜をイオンプレーティング法により、膜厚150(nm)で成膜する。このときの基板温度を150℃以下に設定する。続いて、フォトリソグラフィ法を用いて、対向絵素電極20の外形を有するフォトレジストを形成した後、塩酸系エッチング溶液を用いてITO膜のウェットエッチングを行って、対向絵素電極7を形成する(図10F参照)。

【0071】素子基板ESおよび対向基板CS上に、対向膜(図示せず)をそれぞれ形成し、ラビング処理を行う。セル厚を確保するためのプラスチックビーズ(図示

せず)を介して、対向する位置に素子基板E Sおよび対向基板C Sを貼り合わせる。両基板E S、C S間に液晶材料を注入して液晶層L C Lを形成することによって、本実施形態の反射型液晶表示装置が製造される(図10 G参照)。

【0072】(実施形態3)実施形態3の液晶表示装置は、反射型液晶表示装置である。本実施形態の液晶表示装置を図11 A、11 Bを参照しながら説明する。図11 Aは一絵素領域の平面図であり、図11 Bは図11 AのB-B'線断面図である。

【0073】本実施形態の反射型液晶表示装置は、実施形態2と同様に、素子基板E Sと、対向基板C Sと、液晶層L C Lとを備え、素子基板E Sが実施形態2の素子基板E Sと異なる。以下、本実施形態の素子基板E Sについて説明する。

【0074】本実施形態の素子基板E Sにおいて、絵素電極2および配線3は、下層導電層8から形成される。絵素電極2は、二端子素子4を介して配線3に接続されており、接続された配線3に面する側に凹部を有する。絵素電極2の凹部内には、二端子素子4が設けられてい20る。二端子素子4は、下層電極10と、上層電極11と、下層電極10と上層電極11との間に設けられた非線形抵抗層12とを有する。下層電極10は、第1導電層5を介して配線3に接続され、上層電極11は、第2導電層6を介して絵素電極2に接続される。下層電極10および第1導電層5は、下層導電層8および上層導電層9から形成される。なお、図11 Bにおいて、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0075】本実施形態の反射型液晶表示装置の製造工30程を図12 A~12 Gを参照しながら説明する。まず、図12 Aに示すように、樹脂基板1上に、バッファ層としてのSiO₂膜を150(nm)成膜した後(図示せず)、Alを含む膜厚200(nm)の下層導電膜8と、Taを含む膜厚90(nm)の上層導電膜9とを成膜する。成膜工程はスパッタ法を用いて行ない、SiO₂、Al、Taの各膜を連続して成膜する。成膜時の基板温度は150 に設定する。

【0076】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下40層電極10および第1導電層5の各外形のフォトレジスト(不図示)を形成する。なお、図12 A~12 Gにおいて、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0077】フォトレジスト(不図示)の形成によって、絵素電極2等の配置が決定されるので、配線等3、5、10と絵素電極2との間隙(矢符 で示す)を、フォトリソグラフィ法の精度等を考慮したマージン、例えば5μmにすることができる。したがって、上述の通り、樹脂基板1の変形を考慮して配線等3、5、10と50

絵素電極2との間のマージンを設定する従来の製造方法に比して、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができる。なお、本実施形態においては、絵素電極2が隣接する絵素領域の絵素電極と接触しないように、絵素電極2の行方向C両端と隣接する絵素領域との間に、マージン(矢符 で示す)を設けている。

【0078】次に、CF₄ガスを用いたドライエッチングによって上層導電膜9をエッチングし、リン酸系エッチング溶液を用いたウエットエッチングによって下層導電膜8をエッチングして、配線等3、5、10および絵素電極2の各外形にパターンニングする。図12 Bに示すように、配線等3、5、10および絵素電極2は、上層導電層9および下層導電層8の積層構造を有する。

【0079】フォトリソグラフィ法を用いて、絵素電極2および配線3以外の上層導電層9、言い換えれば第1導電層5および下層電極10の上層導電層9を保護するためのフォトレジスト13を形成する。この工程においては、フォトマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板1の変形量を考慮したマージンが確保できるように、絵素電極2および配線等3、5、10の各形状が設計される。なお、本実施形態においては、第1導電層5および下層電極10の上層導電層9上にフォトレジスト13を形成しているが、下層電極10の上層導電層9上のみにフォトレジスト13を形成しても良い。

【0080】フォトレジスト13を形成した後、CF₄ガスを用いて、フォトレジスト13に覆われていない上層導電層9を除去し、下層導電層8を露出させる(図12 C参照)。これにより、絵素電極2および配線3は下層導電層8で構成され、第1導電層5および下層電極10は上層導電層9および下層導電層8で構成される。

【0081】次に、フォトレジスト13を除去した後、フォトリソグラフィ法によって、第1導電層5および下層電極10以外の樹脂基板1の表面にフォトレジスト(不図示)を形成する。その後、露出した第1導電層5および下層電極10上に非線形抵抗層12を形成するために、陽極酸化工程を実施する。本実施形態では、化成液として酒石酸アンモニウム1%溶液を用い、化成電圧36(V)、化成電流0.2(mA/cm²)として、膜厚約70(nm)の非線形抵抗層12を形成する。

【0082】フォトレジスト(不図示)を剥離した後、チタン(Ti)膜をスパッタ法により、膜厚150(nm)で成膜する。このときの成膜温度を150 に設定する。続いて、図12 Eに示すように、フォトリソグラフィ法を用いて、第2導電層6および上層電極11の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、Ti膜のウエットエッチングを行って、第2導電層6および上層電極11を形成する。第

2 導電層 6 上層電極 1 1 の形成時には、フォトマスクの位置合せを行う必要がある。本実施形態の反射型液晶表示装置においては、図 1 1 A に示すように、樹脂基板 1 の変形を考慮して、位置合せマージン（矢符 δ で示す）を確保して設計される。パネルサイズを 4 cm（行方向 C）× 3 cm（列方向 R）、樹脂基板 1 の変形率を 3 0 0 ppm とした場合、矢符 δ で示すマージンは 1 2 μ m、矢符 δ' で示すマージンは 9 μ m になる。

【0083】以上の工程によって、本実施形態の反射型液晶表示装置の素子基板 E S が製造される。素子基板 E S を製造するまでに、第 1 導電層 5 および下層電極 1 0 の上層導電層 9 上にフォトレジスト 1 3 を形成する工程と、第 1 導電層 5 および下層電極 1 0 以外の樹脂基板 1 の表面にフォトレジスト（不図示）を形成する工程と、第 2 導電層 6 上層電極 1 1 を形成するために T i 膜上にフォトレジストを形成する工程とにおいて、位置合わせ工程が必要となり、位置合せマージンを考慮して、マスクパターンを設計する必要がある。しかし、絵素電極 2 および配線等 3, 5, 1 0 の配置は、樹脂基板 1 の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。したがって、本実施形態の素子基板 E S は、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0084】対向基板 C S の製造は、実施形態 2 と同様であるので、その説明を省略する（図 1 2 F 参照）。さらに、実施形態 2 と同様にして、素子基板 E S および対向基板 C S を貼り合わせ、両基板 E S、C S 間に液晶材料を注入して液晶層 L C L を形成することによって、本実施形態の反射型液晶表示装置が製造される（図 1 2 G 参照）。

【0085】（実施形態 4）実施形態 4 の液晶表示装置は、透過型の液晶表示装置である。本実施形態の液晶表示装置は、実施形態 3 と同様に、素子基板 E S、対向基板 C S および液晶層 L C L を備える（図 1 1 A および図 1 1 B 参照）。但し、下層導電層 8 が I T O を含む層である点が、実施形態 3 の反射型液晶表示装置と異なる。

【0086】本実施形態の液晶表示装置は、実施形態 3 と同様にして製造することができる（図 1 2 A ~ 1 2 G 参照）。但し、以下の点が実施形態 3 と異なる。まず、樹脂基板 1 上に S i O₂ 膜、下層導電膜 8 および上層導電膜 9 を成膜する工程において、下層導電膜 8 が膜厚 1 5 0 (nm) の I T O 膜である点で、下層導電膜 8 が膜厚 2 0 0 (nm) の A l 膜である実施形態 3 と異なる。なお、成膜工程は、実施形態 3 と同様に、スパッタ法を用いて行ない、S i O₂、I T O、T a の各膜を連続して成膜する。

【0087】また、下層導電膜 8 または下層導電層 8 をエッチングするとき使用するエッチャントが塩酸系エッチング溶液である点で、エッチャントがリン酸系エッチング溶液である実施形態 3 と異なる。なお、上層導電

膜 9 または上層導電層 9 のエッチングは、実施形態 3 と同じく、C F₄ ガスを用いたドライエッチングによって行うことができる。

【0088】（実施形態 5）実施形態 5 の液晶表示装置は、反射型の液晶表示装置である。本実施形態の液晶表示装置は、実施形態 4 と同様に、素子基板 E S、対向基板 C S および液晶層 L C L を備える（図 1 1 A および図 1 1 B 参照）。但し、対向基板 C S に設けられた対向絵素電極 7 が反射機能を有する点が、実施形態 4 の反射型液晶表示装置と異なる。

【0089】本実施形態の液晶表示装置は、実施形態 4 と同様にして製造することができる（図 1 2 A ~ 1 2 G 参照）。但し、対向基板 C S の製造工程が、実施形態 4 と異なる。具体的には、次の通りである。樹脂基板 2 0 上に、反射機能を有する導電膜を形成する。反射機能を有する導電膜として、A l 膜、A g 膜またはこれらを含む合金膜が使用可能である。本実施形態においては、スパッタ法を用いて、樹脂基板 2 0 上に膜厚 1 5 0 (nm) の A l 膜を成膜する。その後、通常のフォトリソグラフィ法およびリン酸系エッチャントを用いて、対向絵素電極 7 を形成し、対向基板 C S を製造する。

【0090】（実施形態 6）実施形態 6 の液晶表示装置は、半透過型の液晶表示装置である。本実施形態の液晶表示装置を図 1 3 A、1 3 B を参照しながら説明する。図 1 3 A は一絵素領域の平面図であり、図 1 3 B は図 1 3 A の B - B' 線断面図である。

【0091】本実施形態の半透過型液晶表示装置は、実施形態 4 と同様に、素子基板 E S、対向基板 C S および液晶層 L C L を備える。但し、素子基板 E S に設けられた絵素電極 2 が実施形態 4 と異なる。以下、本実施形態の絵素電極 2 について説明する。

【0092】素子基板 E S に設けられた絵素電極 2 は、下層導電層 8 および上層導電層 9 の積層構造を有し、上層導電層 9 には、上層導電層 9 の外形に概略相似する開口 1 4 が形成され、下層導電層 8 の一部が露出している。下層導電層 8 は、I T O 層などの透過性を有する導電層層であり、上層導電層 9 は、T a 層などの反射性を有する導電層層である。本実施形態の絵素電極 2 は、反射性を有する上層導電層 9 に開口 1 4 が形成されることによって、透過性を有する下層導電層層 8 の一部が露出しているため、透過性および反射性を有する。

【0093】本実施形態の半透過型液晶表示装置の製造工程を図 1 4 A ~ 1 4 G を参照しながら説明する。まず、図 1 4 A に示すように、樹脂基板 1 上に、バッファ層としての S i O₂ 膜を 1 5 0 (nm) 成膜した後（図示せず）、I T O を含む膜厚 1 5 0 (nm) の下層導電膜 8 と、T a を含む膜厚 9 0 (nm) の上層導電膜 9 とを成膜する。成膜工程はスパッタ法を用いて行ない、S i O₂、I T O、T a の各膜を連続して成膜する。成膜時の基板温度は 1 5 0 に設定する。

【0094】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下層電極10および第1導電層5の各外形のフォトレジスト(不図示)を形成する。なお、図14A~14Gにおいて、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0095】フォトレジスト(不図示)の形成によって、絵素電極2等の配置が決定されるので、配線等3、5、10と絵素電極2との間隙(矢符で示す)を、フォトリソグラフィ法の精度等を考慮したマージン、例えば5 μm にすることができる。したがって、上述の通り、樹脂基板1の変形を考慮して配線等3、5、10と絵素電極2との間のマージンを設定する従来の製造方法に比して、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができる。なお、本実施形態においては、絵素電極2が隣接する絵素領域の絵素電極と接触しないように、絵素電極2の行方向C両端と隣接する絵素領域との間に、マージン(矢符で示す)を設けている。

【0096】次に、 CF_4 ガスを用いたドライエッチングによって上層導電膜9をエッチングし、リン酸系エッチング溶液を用いたウエットエッチングによって下層導電膜8をエッチングして、配線等3、5、10および絵素電極2の各外形にパターニングする。図14Bに示すように、配線等3、5、10および絵素電極2は、上層導電層9および下層導電層8の積層構造を有する。

【0097】フォトリソグラフィ法を用いて、絵素電極2の一部、第1導電層5および下層電極10の上層導電層9を保護するためのフォトレジスト13を形成する。この工程においては、フォトマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板1の変形量を考慮したマージンが確保できるように、絵素電極2および配線等3、5、10の各形状が設計されている。なお、第1導電層5の上層導電層9上にフォトレジスト13を形成しなくても良い。

【0098】フォトレジスト13を形成した後、 CF_4 ガスを用いて、フォトレジスト13に覆われていない上層導電層9を除去し、下層導電層8を露出させる(図14C参照)。これにより、配線3は下層導電層8で構成され、絵素電極2、第1導電層5および下層電極10は上層導電層9および下層導電層8で構成される。但し、フォトレジスト13で覆われていない絵素電極2の一部の領域では、上層導電層9がエッチングされて、下層導電層8が露出している。

【0099】次に、フォトレジスト13を除去した後、フォトリソグラフィ法によって、第1導電層5および下層電極10以外の樹脂基板1の表面にフォトレジスト(不図示)を形成する。その後、露出した第1導電層5および下層電極10上に非線形抵抗層12を形成するた

めに、陽極酸化工程を実施する。本実施形態では、化成液として酒石酸アンモニウム1%溶液を用い、化成電圧36(V)、化成電流0.2(mA/cm²)として、膜厚約70(nm)の非線形抵抗層12を形成する。

【0100】フォトレジスト(不図示)を剥離した後、チタン(Ti)膜をスパッタ法により、膜厚150(nm)で成膜する。このときの成膜温度を150に設定する。続いて、図14Eに示すように、フォトリソグラフィ法を用いて、第2導電層6および上層電極11の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、Ti膜のウエットエッチングを行って、第2導電層6および上層電極11を形成する。第2導電層6および上層電極11の形成時には、フォトマスクの位置合せを行う必要がある。本実施形態の反射型液晶表示装置においては、図13Aに示すように、樹脂基板1の変形を考慮して、位置合せマージン(矢符で示す)を確保して設計される。パネルサイズを4cm(行方向C)×3cm(列方向R)、樹脂基板1の変形率を300ppmとした場合、矢符で示すマージンは12 μm 、矢符で示すマージンは9 μm になる。

【0101】以上の工程によって、本実施形態の半透過型液晶表示装置の素子基板ESが製造される。素子基板ESを製造するまでに、絵素電極2の一部、第1導電層5および下層電極10の上層導電層9上にフォトレジスト13を形成する工程と、第1導電層5および下層電極10以外の樹脂基板1の表面にフォトレジスト(不図示)を形成する工程と、第2導電層6および上層電極11を形成するためにTi膜上にフォトレジストを形成する工程とにおいて、位置合わせ工程が必要となり、位置合せマージンを考慮して、マスクパターンを設計する必要がある。しかし、絵素電極2および配線等3、5、10の配置は、樹脂基板1の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。したがって、本実施形態の素子基板ESは、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0102】対向基板CSの製造は、実施形態2と同様であるので、その説明を省略する(図14F参照)。さらに、実施形態2と同様にして、素子基板ESおよび対向基板CSを貼り合わせ、両基板ES、CS間に液晶材料を注入して液晶層LCLを形成することによって、本実施形態の半透過型液晶表示装置が製造される(図14G参照)。

【0103】本実施形態の半透過型液晶表示装置は、図13Aに示すように、素子基板ESに設けられた絵素電極2の一部の領域(図中、斜線で示す)が透過型の絵素電極として機能するので、透過型および反射型の液晶表示装置としての表示が可能である。

【0104】(実施形態7)実施形態7の液晶表示装置は、半透過型の液晶表示装置である。本実施形態の液晶

表示装置を図15A, 15Bを参照しながら説明する。図15Aは一絵素領域の平面図であり、図15Bは図15AのB-B'線断面図である。

【0105】本実施形態の半透過型液晶表示装置は、実施形態4と同様に、素子基板ES、対向基板CSおよび液晶層LCLを備える。但し、対向基板CSが実施形態4と異なる。以下、本実施形態の対向基板CSについて説明する。

【0106】対向基板CSは、樹脂基板20上に形成された対向絵素電極7を有しており、対向絵素電極7は、反射機能を有する導電層（以下、反射層ともいう。）21と、透過機能を有する導電層（以下、透過層ともいう。）22とが順次積層された積層構造を有する。反射層21には、素子基板ESの絵素電極2の外形に概略相似する開口23が形成されている。素子基板ESと対向基板CSとを貼り合わせるとき、対向基板CSの開口23は絵素電極2の一部の領域を占めるように形成されている。図15Aに、対向基板CSの開口23が占める領域を破線で示す。したがって、対向基板CSの対向絵素電極7は、反射層21の一部の領域（開口23領域）が透過型の絵素電極として機能するので、透過性および反射性を有する。

【0107】本実施形態の対向基板CSは、例えば次の方法により製造することができる。まず、樹脂基板20上に、反射機能を有する導電膜、例えばAl膜、Ag膜またはAlとAgとを含む合金膜を成膜する。この導電膜の上に、フォトリソグラフィ法によって、上記開口23を形成するためのフォトレジストを形成する。エッチングによって、反射層21を形成するとともに、上記開口23を形成する。

【0108】次に、透過機能を有する導電膜、例えばITO膜、In-Zn-Oxide系膜などの導電膜を成膜する。フォトリソグラフィ法およびエッチングによって、反射層21の開口23を覆う透過層22を形成する。本実施形態では、膜厚100(nm)のAl膜をリン酸系エッチング溶液を用いてエッチングして、反射層21を形成し、膜厚100(nm)のITO膜を塩酸系エッチング溶液を用いてエッチングして、透過層22を形成する。これによって、透過性および反射性を有する対向絵素電極7が形成される。

【0109】なお、本実施形態では、樹脂基板20上に、反射層21および透過層22の順で形成しているが、順序を逆にして透過層22の次に反射層21が形成された態様でもよい。

【0110】本実施形態の半透過型液晶表示装置の素子基板ESは、実施形態4と同じであるので、その製造方法の説明を省略する。なお、本実施形態においても、絵素電極2および配線等3, 5, 10の配置は、樹脂基板1の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。すなわ

ち、フォトリソグラフィ法の精度を考慮したマージン（矢符, , で示す）を確保して設計することができるので、本実施形態の素子基板ESは、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0111】（実施形態8）実施形態8の液晶表示装置は、反射型の液晶表示装置である。本実施形態の反射型液晶表示装置は、実施形態2と同様に、素子基板ES、対向基板CSおよび液晶層LCLを備える。但し、素子基板ESが実施形態2と異なる。以下、本実施形態の素子基板ESについて説明する。なお、対向基板CSは実施形態2と同様であるので、説明を省略する。

【0112】図16は、本実施形態の素子基板ESの1絵素領域を示す斜視図である。素子基板ESは、樹脂基板1上に形成された反射型の絵素電極2と、互いに平行に列方向Rに沿って配列され、それぞれが行方向Cに延びる複数の配線3と、それぞれが複数の絵素電極2の1つを複数の配線3の対応する1つに接続する複数の二端子素子4とを有する。1つの絵素領域は、1つの絵素電極2と、この絵素電極2に対応する配線3と、絵素電極2と配線3とを接続する二端子素子4とを含む領域であり、樹脂基板1上には、マトリクス状に複数の絵素領域が配列されている（図17参照）。

【0113】絵素電極2および配線3は、下層導電層8（Ta層など）および上層導電層9（Al層など）から形成される。絵素電極2は、二端子素子4を介して配線3に接続されており、接続された配線3に面する側に凹部を有する。絵素電極2の凹部内には、二端子素子4が設けられている。二端子素子4は、下層電極10と、上層電極11と、下層電極10と上層電極11との間に設けられた非線形抵抗層12とを有する。下層電極10は、第1導電層5を介して配線3に接続され、上層電極11は、第2導電層6を介して絵素電極2に接続される。下層電極10および第1導電層5は、下層導電層8から形成される。なお、図16、図21~図23において、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0114】絵素電極2および配線3には、上層導電層9を有しない領域が存在する。すなわち、図16に示すように、上層導電層9は、列方向Rにおいて絵素電極2の凹部と重なる領域（以下、帯状領域ともいう。）には行方向Cに延びる辺を有さず、それによって上層導電層9が行方向Cに分断されている。図16中では、絵素電極2の上層導電層9は、201および202で示される上層導電層に分断され、配線3の上層導電層9は、301および302で示される上層導電層に分断される。

【0115】図17は、素子基板ES上の帯状領域を示す平面図であり、図中の破線の領域が帯状領域を示している。図17に示すように、帯状領域は、表示領域の列方向R両端にわたって延びており、複数の帯状領域は、

行方向Cに沿って互いに平行に並んでいる。

【0116】本実施形態では、絵素電極2の下層導電層8が一部露出するので、実施形態1よりも表示絵素面積比(反射率)が低下する。本実施形態による絵素電極2の表示絵素面積比を実施形態1(図5参照)と比較する。図18は、本実施形態の絵素領域を示す平面図であり、帯状領域に含まれる絵素電極2を散点模様で表している。比較のために、絵素領域のサイズ等の設定条件は、実施形態1と同じにした。具体的には、パネルサイズは5cm×5cm、変形率は300ppm、配線等の幅は5μm、二端子素子のサイズは4μm×4μm、絵素領域のサイズは行方向Cの長さV=200~340μm、列方向Rの長さH=V/3、液晶比誘電率は12.4、絶縁層(非線形抵抗層)の比誘電率は22とした。

【0117】帯状領域の幅は、下層電極10の行方向Cのサイズと、基板の変形を見込んだ行方向Cのマーヅンなどを考慮して設定することができる。本実施形態では、基板の変形を見込んだ行方向Cのマーヅンは15μm(5cm×300ppm)×2=30μm、下層電極10の行方向Cのサイズは4μmであり、さらに1μmの余裕を見込んで35μmとした。下層導電層8(Ta層)の反射率は上層導電層9(Al層)の1/2とした。表示絵素面積比は以下のように表される。

$$\left[\frac{S}{(H \times V)} = \left((V - 20 \mu\text{m} - 35 \mu\text{m}) \times (H - 5 \mu\text{m} - 5 \mu\text{m} - 5 \mu\text{m}) + (35 \mu\text{m} \times (100 - 5 \mu\text{m} - 5 \mu\text{m} - 5 \mu\text{m}) - (5 \mu\text{m} + 4 \mu\text{m} + 5 \mu\text{m}) \times (15 \mu\text{m} + 4 \mu\text{m} + 15 \mu\text{m} + 5 \mu\text{m}) \times 0.5) \right) / (H \times V) \right]$$

【0119】図19に、本実施形態での表示絵素面積比を示す。また、参考のために、本実施形態での容量比も合わせて図19に示す。なお、実施形態1と同じく、液晶比誘電率は12.4、絶縁層(非線形抵抗層)の比誘電率は22とした。

【0120】図19(本実施形態)と図7(実施形態1)とを対比すると、絵素サイズ300μmの場合、実施形態1では約78%の表示絵素面積比であるのに対して、本実施形態では約74%の表示絵素面積比であり、表示絵素面積比が約4~5%程度低下する。しかしながら、従来例では表示絵素面積比が約55%であることから(図8参照)、本実施形態によれば、従来例よりも高い開口率を有する、明るい表示が可能な液晶表示装置を製造することができる。なお、絵素電極2の面積(対向絵素電極と重なり合う面積)は、本実施形態と実施形態1とで変化はないので、本実施形態の容量比は実施形態1と同じである。

【0121】本実施形態では、上層電極11に接続された第2導電層6は、行方向Cに延びて、上層電極11近傍の絵素電極2の下層導電層8に接している。また、配線3の下層導電層8上には、非線形抵抗層12が形成されている。帯状領域内の絵素電極2の膜厚は、二端子素

子4の下層電極10の膜厚と同じであるので、非線形抵抗層12を介して下層電極10上に積層される上層電極11と、帯状領域内の絵素電極2の下層導電層8に接する第2導電層6との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層12の膜厚程度の差である。したがって、上層電極11に接続する第2導電層6が、厚み方向の高低差によって断線する可能性が小さいので、動作の信頼性が向上する。

【0122】本実施形態では、帯状領域内の絵素電極2の膜厚が下層電極10の膜厚と等しいが、少なくとも第2導電層6が接する箇所の絵素電極2の膜厚が下層電極10の膜厚と同一または略等しければ、第2導電層6の断線を防止する効果が得られる。

【0123】本実施形態の反射型液晶表示装置の製造工程を図20~図23を参照しながら説明する。まず、図20に示すように、樹脂基板1上に、バッファ層としてのSiO₂膜を150(nm)成膜した後(図示せず)、タンタル(Ta)を含む膜厚90(nm)の下層導電膜8と、アルミニウム(Al)を含む膜厚200(nm)の上層導電膜9とを成膜する。成膜工程はスパッタ法を用いて行ない、SiO₂、Ta、Alの各膜を連続して成膜する。成膜時の基板温度は150に設定する。

【0124】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下層電極10および第1導電層5の各外形のフォトレジスト(不図示)を形成する。フォトレジストの形成によって、絵素電極2等の配置が決定されるので、配線3、第1導電層5および下層電極10(配線等3,5,10)と絵素電極2との間隙を、フォトリソグラフィ法の精度を考慮したマーヅン、例えば5μmにすることができる。したがって、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができる。

【0125】次に、リン酸系エッチング溶液を用いたウエットエッチングによって上層導電膜9をエッチングし、CF₄ガスを用いたドライエッチングによって下層導電膜8をエッチングして、配線等3,5,10および絵素電極2の各外形にパターニングする。図21に示すように、配線等3,5,10および絵素電極2は、上層導電層8および下層導電層9の積層構造を有する。

【0126】なお、絵素電極2が隣接する絵素領域の絵素電極と接触しないように、絵素電極2の行方向C両端と隣接する絵素領域との間に、マーヅンを設けているが、簡略化のために、以下の斜視図においてはこのマーヅンの記載を省略している。

【0127】図22に示すように、フォトリソグラフィ法を用いて、帯状領域を除く領域の樹脂基板1上にフォトレジスト13を形成する。この工程においては、フォ

トマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板 1 の変形量を考慮したマージンが確保できるように、絵素電極 2 および配線等 3, 5, 10 の各形状が設計されている。

【0128】フォトマスクの位置合わせを行う際、列方向 R に延びる帯状領域を除く領域の樹脂基板 1 上にフォトレジスト 13 が形成されるように位置合わせを行う。図 17 に示すように、帯状領域は、表示領域の列方向 R 両端にわたって延びており、複数の帯状領域は、行方向 C に沿って互いに平行に並んでいる。これにより、フォ

トマスクの位置合わせを行う際に、表示領域の列方向 R の位置合わせを行う必要がない。したがって、表示領域の行方向 C のマージンのみを考慮して、フォトマスクを設計すれば良い。また、表示領域の行方向 C の位置合わせのみを行えば良いので、フォトマスクの位置合わせが容易になり、製造効率が良い。

【0129】本実施形態の帯状領域は、列方向 R において絵素電極 2 の凹部と重なる領域であるが、帯状領域はこれに限られず、列方向 R において少なくとも二端子素子 4 の下層電極 10 と重なる領域であれば良い。

【0130】フォトレジスト 13 を形成した後、リン酸系エッチング溶液を用いて、フォトレジスト 13 に覆われていない上層導電層 9 を除去し、下層導電層 8 を露出させる（図 22 参照）。これにより、帯状領域に含まれる上層導電層 9 が除去されて、第 1 導電層 5 および下層電極 10 が形成される。また、絵素電極 2 および配線 3 のそれぞれの上層導電層 9 が一部除去されて、絵素電極 2 の上層導電層 9 は、2 つの上層導電層 201, 202 に分断され、配線 3 の上層導電層 9 は、2 つの上層導電層 301, 302 に分断される。

【0131】次に、図 23 に示すように、フォトレジスト 13 を残したまま、非線形抵抗層 12 を形成するための陽極酸化工程を実施する。この場合、配線 3 の一部、第 1 導電層 5 および下層電極 10 の下層導電層 (Ta 層) 8 のみが陽極酸化され、フォトレジスト 13 で保護されている部分は影響を受けることがない。

【0132】本工程においては、上記エッチング時のフォトレジスト 13 を陽極酸化工程時の保護膜として使用できることから、新たな保護膜を形成する必要がなく、工程の簡略化を行うことが可能となる。本実施形態では、化成液として酒石酸アンモニウム 1% 溶液を用い、化成電圧 36 (V)、化成電流 0.2 (mA/cm²) として、膜厚約 70 (nm) の非線形抵抗層 12 を形成する。

【0133】フォトレジスト 13 を剥離した後、チタン (Ti) 膜をスパッタ法により、膜厚 150 (nm) で成膜する。このときの成膜温度は 150 に設定する。続いて、フォトリソグラフィ法を用いて、第 2 導電層 6 および上層電極 11 の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、Ti 膜の

ウエットエッチングを行って、第 2 導電層 6 および上層電極 11 を形成する。

【0134】本実施形態では、帯状領域内の絵素電極 2 の膜厚と、非線形抵抗層 12 および下層電極 10 の総膜厚との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層 12 の膜厚 (約 70 nm) 程度の差である。なお、エッチングなどの影響によって、帯状領域内の絵素電極 2 の膜厚と、下層電極 10 の膜厚との間に若干の差が生じることがあり得る。これに対して、実施形態 2 の場合、厚み方向の高低差は、非線形抵抗層 12 の膜厚 (約 70 nm) と絵素電極 2 の上層導電層 9 の膜厚 (200 nm) との差であり、本実施形態の場合よりも厚み方向の高低差が大きい。したがって、本実施形態では、上層電極 11 に接続する第 2 導電層 6 の断線する可能性が実施形態 2 よりも小さい。

【0135】以上の工程によって、本実施形態の反射型液晶表示装置の素子基板 E S が製造される。本実施形態では、絵素電極 2 および配線等 3, 5, 10 の配置は、樹脂基板 1 の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。したがって、本実施形態の素子基板 E S は、充分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0136】本実施形態の反射型液晶表示装置は、例えば以下の工程を経て製造することができる。まず、素子基板 E S および対向基板 C S 上に、配向膜 (図示せず) をそれぞれ形成し、ラビング処理を行う。セル厚を確保するためのプラスチックビーズ (図示せず) を介して、対向する位置に素子基板 E S および対向基板 C S を貼り合わせる。両基板 E S、C S 間に液晶材料を注入して液晶層 L C L を形成することによって、本実施形態の反射型液晶表示装置が製造される。

【0137】(実施形態 9) 実施形態 9 の液晶表示装置は、反射型の液晶表示装置である。本実施形態の反射型液晶表示装置は、実施形態 2 と同様に、素子基板 E S、対向基板 C S および液晶層 L C L を備える。但し、素子基板 E S が実施形態 2 と異なる。以下、本実施形態の素子基板 E S について説明する。なお、対向基板 C S は実施形態 2 と同様であるので、説明を省略する。

【0138】図 24 は、本実施形態の素子基板 E S の 1 絵素領域を示す斜視図である。素子基板 E S は、樹脂基板 1 上に形成された反射型の絵素電極 2 と、互いに平行に列方向 R に沿って配列され、それぞれが行方向 C に延びる複数の配線 3 と、それぞれが複数の絵素電極 2 の 1 つを複数の配線 3 の対応する 1 つに接続する複数の二端子素子 4 とを有する。1 つの絵素領域は、1 つの絵素電極 2 と、この絵素電極 2 に対応する配線 3 と、絵素電極 2 と配線 3 とを接続する二端子素子 4 とを含む領域であり、樹脂基板 1 上には、マトリクス状に複数の絵素領域が配列されている (図 17 参照)。

【0139】絵素電極2は、二端子素子4を介して配線3に接続されており、接続された配線3に面する側に凹部を有する。絵素電極2の凹部内には、二端子素子4が設けられている。二端子素子4は、下層電極10と、上層電極11と、下層電極10と上層電極11との間に設けられた非線形抵抗層12とを有する。下層電極10は、第1導電層5を介して配線3に接続され、上層電極11は、第2導電層6を介して絵素電極2に接続される。下層電極10および第1導電層5は、下層導電層8および上層導電層9から形成される。なお、図24、図26および図28において、下層電極10は第1導電層5に含まれ、第1導電層5の一部をなしている。

【0140】絵素電極2および配線3には、上層導電層9を有する領域が存在する。すなわち、図24に示すように、列方向Rにおいて絵素電極2の凹部と重なる領域（帯状領域）における下層導電層8上には、上層導電層9が形成されている。

【0141】本実施形態では、絵素電極2の下層導電層8（Al層など）の一部に上層導電層9（Ta層など）が積層されているので、実施形態1よりも表示絵素面積比（反射率）が低下する。しかしながら、実施形態8で述べたように、帯状領域の幅を35μmとすると、表示絵素面積比の低下は、実施形態1と比べて4～5%程度であり、従来例よりも高い開口率を有する、明るい表示が可能な液晶表示装置を製造することができる。

【0142】本実施形態では、上層電極11に接続された第2導電層6は、行方向Cに延びて、二端子素子近傍の絵素電極2の上層導電層9に接している。また、配線3の上層導電層9上には、非線形抵抗層12が形成されている。帯状領域内の絵素電極2の膜厚が、二端子素子4の下層電極10の膜厚と同じであるので、非線形抵抗層12を介して下層電極10上に積層される上層電極11と、帯状領域内の絵素電極2の上層導電層9に接する第2導電層6との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層12の膜厚程度の差である。したがって、上層電極11に接続する第2導電層6が、厚み方向の高低差によって断線する可能性が小さいので、動作の信頼性が向上する。

【0143】本実施形態では、帯状領域内の絵素電極2の膜厚が下層電極10の膜厚と等しいが、少なくとも第2導電層6が接する箇所の絵素電極2の膜厚が下層電極10の膜厚と同一または略等しければ、第2導電層6の断線を防止する効果が得られる。

【0144】本実施形態の反射型液晶表示装置の製造工程を図25～図28を参照しながら説明する。まず、図25に示すように、樹脂基板1上に、バッファ層としてのSiO₂膜を150（nm）成膜した後（図示せず）、アルミニウム（Al）を含む膜厚200（nm）の下層導電膜8と、タンタル（Ta）を含む膜厚90（nm）の上層導電膜8とを成膜する。成膜工程はスパ

ッタ法を用いて行ない、SiO₂、Al、Taの各膜を連続して成膜する。成膜時の基板温度は150に設定する。

【0145】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下層電極10および第1導電層5の各外形のフォトレジスト（不図示）を形成する。フォトレジストの形成によって、絵素電極2等の配置が決定されるので、配線3、第1導電層5および下層電極10（配線等3、5、10）と絵素電極2との間隙を、フォトリソグラフィ法の精度等を考慮したマージン、例えば5μmにすることができる。したがって、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができる。

【0146】次に、リン酸系エッチング溶液を用いたウエットエッチングによって上層導電膜9をエッチングし、CF₄ガスを用いたドライエッチングによって下層導電膜8をエッチングして、配線等3、5、10および絵素電極2の各外形にパターンニングする。図26に示すように、配線等3、5、10および絵素電極2は、上層導電層8および下層導電層9の積層構造を有する。

【0147】図27に示すように、フォトリソグラフィ法を用いて、帯状領域の樹脂基板1上にフォトレジスト13を形成する。この工程においては、フォトマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板1の変形量を考慮したマージンが確保できるように、絵素電極2および配線等3、5、10の各形状が設計されている。

【0148】フォトマスクの位置合わせを行う際、列方向Rに延びる帯状領域の樹脂基板1上にフォトレジスト13が形成されるように位置合わせを行う。本工程においては、フォトマスクの位置合わせを行う際に、表示領域の列方向Rの位置合わせを行う必要がない。したがって、表示領域の行方向Cのマージンのみを考慮して、フォトマスクを設計すれば良い。また、表示領域の行方向Cの位置合わせのみを行えば良いので、フォトマスクの位置合わせが容易になり、製造効率が良い。

【0149】本実施形態の帯状領域は、列方向Rにおいて絵素電極2の凹部と重なる領域であるが、帯状領域はこれに限らず、列方向Rにおいて少なくとも二端子素子4の下層電極10と重なる領域であれば良い。

【0150】フォトレジスト13を形成した後、リン酸系エッチング溶液を用いて、フォトレジスト13に覆われていない上層導電層9を除去し、下層導電層8を露出させる（図27参照）。これにより、帯状領域内の絵素電極2、配線3、第1導電層5および下層電極10は、上層導電層9が除去されずに、下層導電層8および上層導電層9の積層構造を維持する。

【0151】次に、フォトレジスト13を剥離した後、

帯状領域を除く領域の樹脂基板 1 上にフォトレジスト 1 5 を形成する。本工程においても、フォトマスクの位置合わせを行う必要があるが、表示領域の行方向 C の位置合わせのみを行えば良い。

【0152】図 2 8 に示すように、陽極酸化工程を実施して、非線形抵抗層 1 2 を形成する。この場合、配線 3 の一部、第 1 導電層 5 および下層電極 1 0 の各上層導電層 (T a 層) 9 のみが陽極酸化され、フォトレジスト 1 5 で保護されている部分は影響を受けることがない。本実施形態では、化成液として酒石酸アンモニウム 1 % 溶液を用い、化成電圧 3 6 (V)、化成電流 0 . 2 (mA / cm²) として、膜厚約 7 0 (nm) の非線形抵抗層 1 2 を形成する。

【0153】フォトレジスト 1 5 を剥離した後、チタン (T i) 膜をスパッタ法により、膜厚 1 5 0 (nm) で成膜する。このときの成膜温度は 1 5 0 に設定する。続いて、フォトリソグラフィ法を用いて、第 2 導電層 6 および上層電極 1 1 の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、 T i 膜のウエットエッチングを行って、第 2 導電層 6 および上層電極 1 1 を形成する。

【0154】本実施形態では、帯状領域内の絵素電極 2 の膜厚と、非線形抵抗層 1 2 および下層電極 1 0 の総膜厚との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層 1 2 の膜厚 (約 7 0 nm) 程度の差である。なお、エッチングなどの影響によって、帯状領域内の絵素電極 2 の膜厚と、下層電極 1 0 の膜厚との間に若干の差が生じることがあり得る。実施形態 8 で述べたように、実施形態 2 の場合の厚み方向の高低差は約 1 3 0 nm であるので、本実施形態では、上層電極 1 1 に接続する第 2 導電層 6 の断線する可能性が実施形態 2 よりも小さい。

【0155】以上の工程によって、本実施形態の反射型液晶表示装置の素子基板 E S が製造される。本実施形態では、絵素電極 2 および配線等 3 , 5 , 1 0 の配置は、樹脂基板 1 の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。したがって、本実施形態の素子基板 E S は、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0156】本実施形態の反射型液晶表示装置は、例えば以下の工程を経て製造することができる。まず、素子基板 E S および対向基板 C S 上に、配向膜 (図示せず) をそれぞれ形成し、ラビング処理を行う。セル厚を確保するためのプラスチックピース (図示せず) を介して、対向する位置に素子基板 E S および対向基板 C S を貼り合わせる。両基板 E S、C S 間に液晶材料を注入して液晶層 L C L を形成することによって、本実施形態の反射型液晶表示装置が製造される。

【0157】(実施形態 1 0) 実施形態 1 0 の液晶表示

装置は、半透過型の液晶表示装置である。本実施形態の半透過型液晶表示装置は、実施形態 2 と同様に、素子基板 E S、対向基板 C S および液晶層 L C L を備える。但し、素子基板 E S が実施形態 2 と異なる。以下、本実施形態の素子基板 E S について説明する。なお、対向基板 C S は実施形態 2 と同様であるので、説明を省略する。

【0158】図 2 9 は、本実施形態の素子基板 E S の 1 絵素領域を示す斜視図である。素子基板 E S は、樹脂基板 1 上に形成された反射型の絵素電極 2 と、互いに平行に列方向 R に沿って配列され、それぞれが行方向 C に延びる複数の配線 3 と、それぞれが複数の絵素電極 2 の 1 つを複数の配線 3 の対応する 1 つに接続する複数の二端子素子 4 とを有する。1 つの絵素領域は、1 つの絵素電極 2 と、この絵素電極 2 に対応する配線 3 と、絵素電極 2 と配線 3 とを接続する二端子素子 4 とを含む領域であり、樹脂基板 1 上には、マトリクス状に複数の絵素領域が配列されている (図 1 7 参照) 。

【0159】絵素電極 2 および配線 3 は、下層導電層 8 (I T O 層など) および上層導電層 9 (T a 層など) から形成される。絵素電極 2 は、二端子素子 4 を介して配線 3 に接続されており、接続された配線 3 に面する側に凹部を有する。絵素電極 2 の凹部内には、二端子素子 4 が設けられている。二端子素子 4 は、下層電極 1 0 と、上層電極 1 1 と、下層電極 1 0 と上層電極 1 1 との間に設けられた非線形抵抗層 1 2 とを有する。下層電極 1 0 は、第 1 導電層 5 を介して配線 3 に接続され、上層電極 1 1 は、第 2 導電層 6 を介して絵素電極 2 に接続される。下層電極 1 0 および第 1 導電層 5 は、下層導電層 8 から形成される。なお、図 2 9、図 3 1 ~ 図 3 3 において、下層電極 1 0 は第 1 導電層 5 に含まれ、第 1 導電層 5 の一部をなしている。

【0160】絵素電極 2 および配線 3 には、上層導電層 9 を有しない帯状領域が存在する。図 2 9 中では、絵素電極 2 の上層導電層 9 は、2 0 3 および 2 0 4 で示される上層導電層に分断され、配線 3 の上層導電層 9 は、3 0 1 および 3 0 2 で示される上層導電層に分断される。

【0161】絵素電極 2 の分断された両上層導電層 2 0 3 , 2 0 4 は、それぞれ矩形状の開口 1 7 を有しており、開口 1 7 から下層導電層 9 が露出している。これにより、絵素電極 2 は、一部の領域が透過型の絵素電極として機能するので、透過型および反射型の液晶表示装置としての表示が可能である。

【0162】本実施形態では、上層電極 1 1 に接続された第 2 導電層 6 は、行方向 C に延びて、上層電極 1 1 近傍の絵素電極 2 の下層導電層 8 に接している。また、配線 3 の下層導電層 8 上には、非線形抵抗層 1 2 が形成されている。帯状領域内の絵素電極 2 の膜厚は、二端子素子 4 の下層電極 1 0 の膜厚と同じであるので、非線形抵抗層 1 2 を介して下層電極 1 0 上に積層される上層電極 1 1 と、帯状領域内の絵素電極 2 の下層導電層 8 に接す

る第2導電層6との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層12の膜厚程度の差である。したがって、上層電極11に接続する第2導電層6が、厚み方向の高低差によって断線する可能性が小さいので、動作の信頼性が向上する。

【0163】本実施形態では、帯状領域内の絵素電極2の膜厚が下層電極10の膜厚と等しいが、少なくとも第2導電層6が接する箇所の絵素電極2の膜厚が下層電極10の膜厚と同一または略等しければ、第2導電層6の断線を防止する効果が得られる。

【0164】本実施形態の半透過型液晶表示装置の製造工程を図30～図33を参照しながら説明する。まず、図30に示すように、樹脂基板1上に、パツファ層としてのSiO₂膜を150(nm)成膜した後(図示せず)、ITOを含む膜厚150(nm)の下層導電膜8と、Taを含む膜厚90(nm)の上層導電膜9とを成膜する。成膜工程はスパッタ法を用いて行ない、SiO₂、ITO、Taの各膜を連続して成膜する。成膜時の基板温度は150に設定する。

【0165】フォトリソグラフィ法によって、下層導電膜8および上層導電膜9上に、絵素電極2、配線3、下層電極10および第1導電層5の各外形のフォトレジスト(不図示)を形成する。フォトレジストの形成によって、絵素電極2等の配置が決定されるので、配線3、第1導電層5および下層電極10(配線等3,5,10)と絵素電極2との間隙を、フォトリソグラフィ法の精度を考慮したマージン、例えば5μmにすることができる。したがって、本発明によれば、絵素電極2を大きく設定することができ、表示絵素面積比や容量比が増大し、高開口率かつ高精細な液晶表示装置を得ることができ30

【0166】次に、リン酸系エッチング溶液を用いたウエットエッチングによって上層導電膜9をエッチングし、CF₄ガスを用いたドライエッチングによって下層導電膜8をエッチングして、配線等3,5,10および絵素電極2の各外形にパターンニングする。図31に示すように、配線等3,5,10および絵素電極2は、上層導電層8および下層導電層9の積層構造を有する。

【0167】図32に示すように、フォトリソグラフィ法を用いて、帯状領域および絵素電極2の開口17領域40を除いて、樹脂基板1上にフォトレジスト16を形成する。この工程においては、フォトマスクの位置合せ工程が必要となるので、あらかじめ樹脂基板1の変形量を考慮したマージンが確保できるように、絵素電極2および配線等3,5,10の各形状が設計されている。

【0168】フォトレジスト16を形成した後、リン酸系エッチング溶液を用いて、フォトレジスト16に覆われていない上層導電層9を除去し、下層導電層8を露出させる(図32参照)。これにより、帯状領域に含まれる上層導電層9が除去されて、第1導電層5および下層50

電極10が形成される。また、絵素電極2および配線3のそれぞれの上層導電層9が一部除去されて、絵素電極2の上層導電層9は、2つの上層導電層203,204に分断され、配線3の上層導電層9は、2つの上層導電層301,302に分断される。また、絵素電極2の分断された両上層導電層203,204には、それぞれ矩形状の開口17が形成される。

【0169】次に、図33に示すように、フォトレジスト16を残したまま、非線形抵抗層12を形成するための陽極酸化工程を実施する。この場合、配線3の一部、第1導電層5および下層電極10の下層導電層(ITO層)8のみが陽極酸化され、フォトレジスト13で保護されている部分は影響を受けることがない。

【0170】本工程においては、上記エッチング時のフォトレジスト13を陽極酸化工程時の保護膜として使用できることから、新たな保護膜を形成する必要がなく、工程の簡略化を行うことが可能となる。本実施形態では、化成液として酒石酸アンモニウム1%溶液を用い、化成電圧36(V)、化成電流0.2(mA/cm²)として、膜厚約70(nm)の非線形抵抗層12を形成する。

【0171】フォトレジスト16を剥離した後、チタン(Ti)膜をスパッタ法により、膜厚150(nm)で成膜する。このときの成膜温度は150に設定する。続いて、フォトリソグラフィ法を用いて、第2導電層6および上層電極11の外形を有するフォトレジストを形成し、アンモニア系エッチング溶液を用いて、Ti膜のウエットエッチングを行って、第2導電層6および上層電極11を形成する。

【0172】本実施形態では、帯状領域内の絵素電極2の膜厚と、非線形抵抗層12および下層電極10の総膜厚との間で、厚み方向の高低差が小さい。具体的には、非線形抵抗層12の膜厚(約70nm)程度の差である。なお、エッチングなどの影響によって、帯状領域内の絵素電極2の膜厚と、下層電極10の膜厚との間に若干の差が生じることがあり得る。これに対して、実施形態2の場合、厚み方向の高低差は、非線形抵抗層12の膜厚(約70nm)と絵素電極2の上層導電層9の膜厚(200nm)との差であり、本実施形態の場合よりも厚み方向の高低差が大きい。したがって、本実施形態では、上層電極11に接続する第2導電層6の断線する可能性が実施形態2よりも小さい。

【0173】絵素電極2の分断された両上層導電層203,204は、それぞれ矩形状の開口17を有しており、開口17から下層導電層9が露出している。これにより、絵素電極2は、一部の領域が透過型の絵素電極として機能するので、透過型および反射型の液晶表示装置としての表示が可能である。

【0174】以上の工程によって、本実施形態の素子基板ESが製造される。本実施形態では、絵素電極2およ

び配線等3, 5, 10の配置は、樹脂基板1の変形の影響を受けることなく決定されるので、余分な位置合わせマージンを考慮する必要がない。したがって、本実施形態の素子基板ESは、十分な絵素電極面積を有し、高精細な絵素電極の配置を実現することが可能となる。

【0175】本実施形態の半透過型液晶表示装置は、例えば以下の工程を経て製造することができる。まず、素子基板ESおよび対向基板CS上に、配向膜(図示せず)をそれぞれ形成し、ラビング処理を行う。セル厚を確保するためのプラスチックビーズ(図示せず)を介して、対向する位置に素子基板ESおよび対向基板CSを貼り合わせる。両基板ES、CS間に液晶材料を注入して液晶層LCLを形成することによって、本実施形態の半透過型液晶表示装置が製造される。

【0176】本発明の表示装置は、白黒表示またはカラー表示に適應できる。例えば、上述の実施形態において、素子基板ESまたは対向基板CS上にカラーフィルタ層を設けることによって、カラー表示の液晶表示装置とすることができる。

【0177】上述の実施形態では、樹脂基板を用いた場合について説明したが、本発明では、樹脂基板以外にガラス基板などを用いることもできる。ガラス基板を用いた場合でも、高精度な位置合わせを伴う工程が不要になり、製造工程が簡略化される。

【0178】

【発明の効果】本発明によれば、高開口率、高精細な表示装置が提供される。特に、薄型化、軽量化が可能であり、かつ耐衝撃性に優れるプラスチック液晶表示装置が提供される。また、本発明によれば、動作信頼性の高い表示装置が提供される。さらに、本発明によれば、製造効率の高い表示装置およびその製造方法が提供される。

【図面の簡単な説明】

【図1A】実施形態1における素子基板の一部を示す平面図である。

【図1B】図1AのB-B'線断面図である。

【図2】位置合わせ用パターンを用いた評価方法を説明する図である。図2Aは基板の平面図、図2Bは基板上に形成された位置合わせ用パターン、図2Cは重ね合わせ用パターンである。

【図3】基板上の位置合わせ用パターンに対して、重ね合わせ用パターンを重ね合わせた状態を示す図である。

【図4】樹脂基板の変形率の各プロセス後における変化を示すグラフである。

【図5】実施形態1の絵素領域を示す平面図である。

【図6】従来例による絵素領域を示す平面図である。

【図7】実施形態1の表示絵素面積比および容量比を示すグラフである。表示絵素面積比は黒丸で、容量比は白丸で示す。

【図8】従来例の表示絵素面積比および容量比を示すグラフである。表示絵素面積比は黒丸で、容量比は白丸で

示す。

【図9】実施形態2の液晶表示装置を示す図である。図9Aは一絵素領域の平面図であり、図9Bは図9AのB-B'線断面図である。

【図10】実施形態2の液晶表示装置の製造工程を示す断面図である。

【図11】実施形態3の液晶表示装置を示す図である。図11Aは一絵素領域の平面図であり、図11Bは図11AのB-B'線断面図である。

【図12】実施形態3の液晶表示装置の製造工程を示す断面図である。

【図13】実施形態6の液晶表示装置を示す図である。図13Aは一絵素領域の平面図であり、図13Bは図13AのB-B'線断面図である。

【図14】実施形態6の液晶表示装置の製造工程を示す断面図である。

【図15】実施形態7の液晶表示装置を示す図である。図15Aは一絵素領域の平面図であり、図15Bは図15AのB-B'線断面図である。

【図16】実施形態8の素子基板ESの1絵素領域を示す斜視図である。

【図17】実施形態8の素子基板ES上の帯状領域を示す平面図である。図中の破線の領域が帯状領域を示している。

【図18】実施形態8の絵素領域を示す平面図である。

【図19】実施形態8の表示絵素面積比および容量比を示すグラフである。表示絵素面積比は黒丸で、容量比は白丸で示す。

【図20】実施形態8の反射型液晶表示装置の製造工程を示す斜視図である。

【図21】実施形態8の反射型液晶表示装置の製造工程を示す斜視図である。

【図22】実施形態8の反射型液晶表示装置の製造工程を示す斜視図である。

【図23】実施形態8の反射型液晶表示装置の製造工程を示す斜視図である。

【図24】実施形態9の素子基板ESの1絵素領域を示す斜視図である。

【図25】実施形態9の反射型液晶表示装置の製造工程を示す斜視図である。

【図26】実施形態9の反射型液晶表示装置の製造工程を示す斜視図である。

【図27】実施形態9の反射型液晶表示装置の製造工程を示す斜視図である。

【図28】実施形態9の反射型液晶表示装置の製造工程を示す斜視図である。

【図29】実施形態10の素子基板ESの1絵素領域を示す斜視図である。

【図30】実施形態10の半透過型液晶表示装置の製造工程を示す斜視図である。

【図31】実施形態10の半透過型液晶表示装置の製造工程を示す斜視図である。

【図32】実施形態10の半透過型液晶表示装置の製造工程を示す斜視図である。

【図33】実施形態10の半透過型液晶表示装置の製造工程を示す斜視図である。

【図34】二端子素子を有する従来の液晶表示装置を示す図である。図34Aは一絵素領域の平面図であり、図34Bは図34AのB-B'線断面図である。

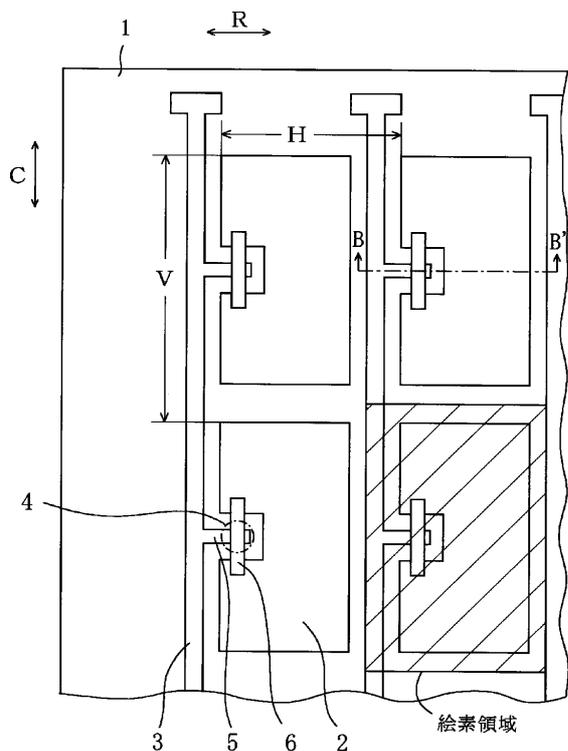
【図35】下層導電膜と上層導電膜との間の端部のずれ長(μm)と、基準点からの距離(cm)との関係を示すグラフである。

【符号の説明】

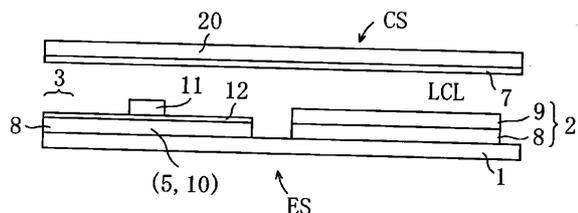
- 1 樹脂基板
- 2 絵素電極

- * 3 配線
- 4 二端子素子
- 5 第1導電層
- 6 第2導電層
- 7 対向絵素電極
- 8 下層導電層
- 9 上層導電層
- 10 下層電極
- 11 上層電極
- 12 非線形抵抗層
- 13 フォトリジスト
- R 列方向
- C 行方向
- ES 素子基板
- CS 対向基板

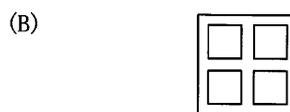
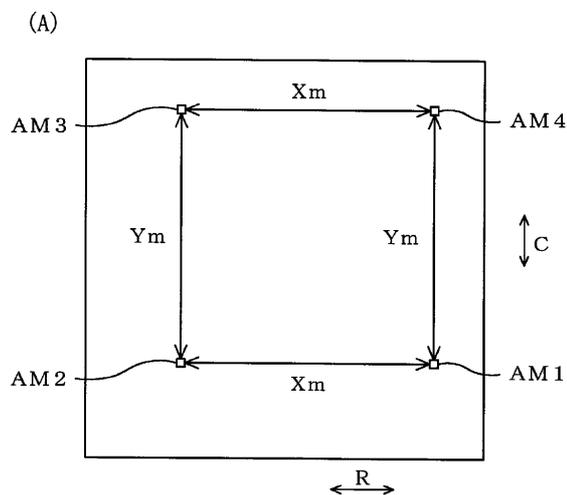
【図1A】



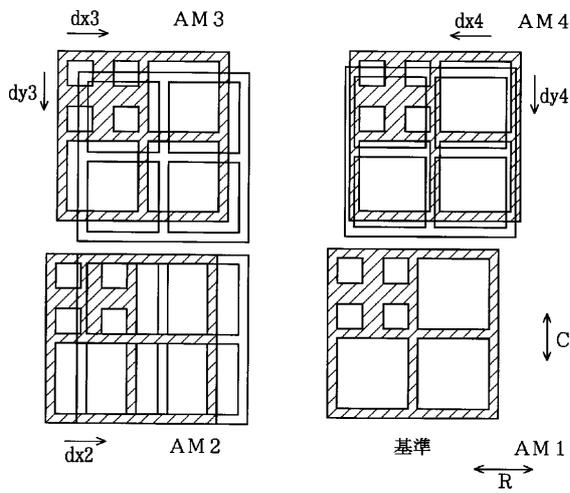
【図1B】



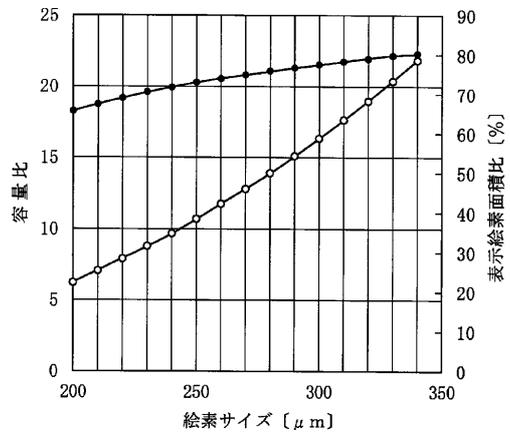
【図2】



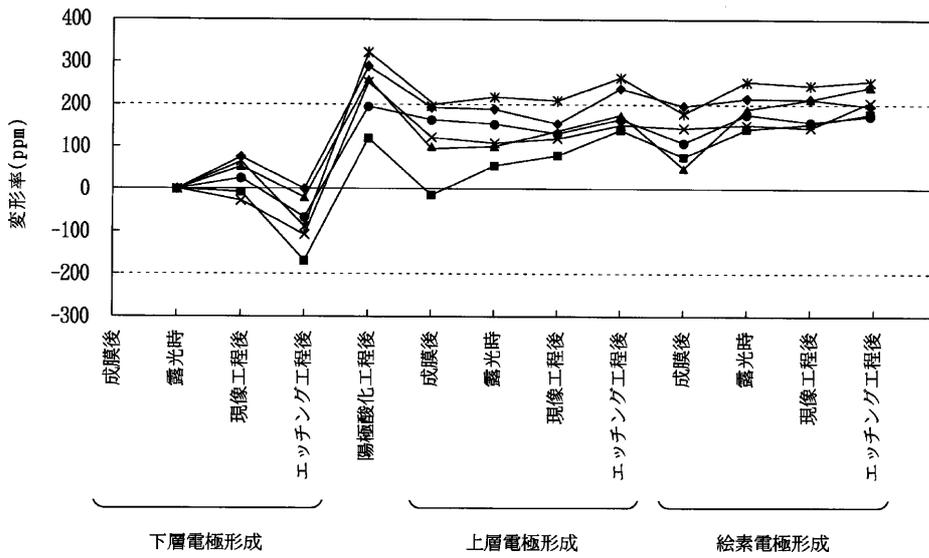
【図3】



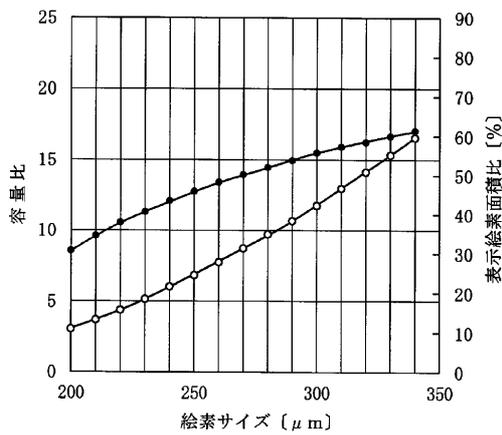
【図7】



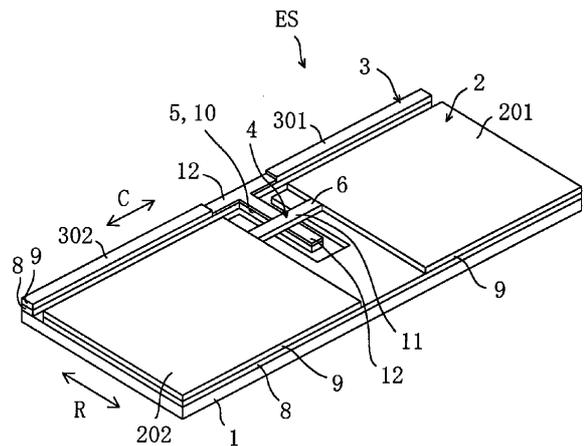
【図4】



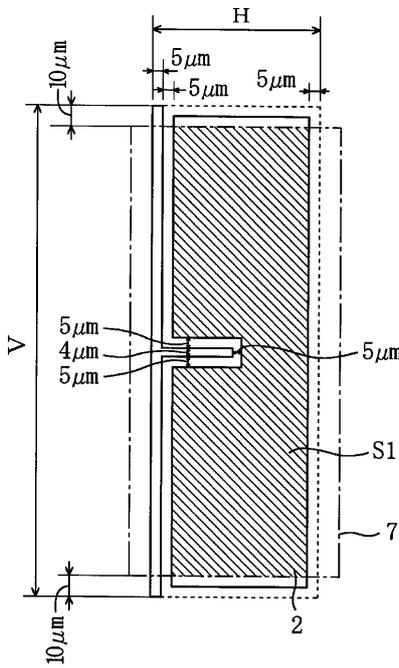
【図8】



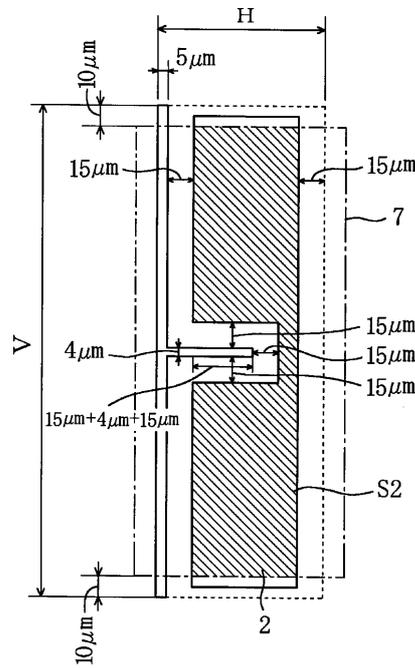
【図16】



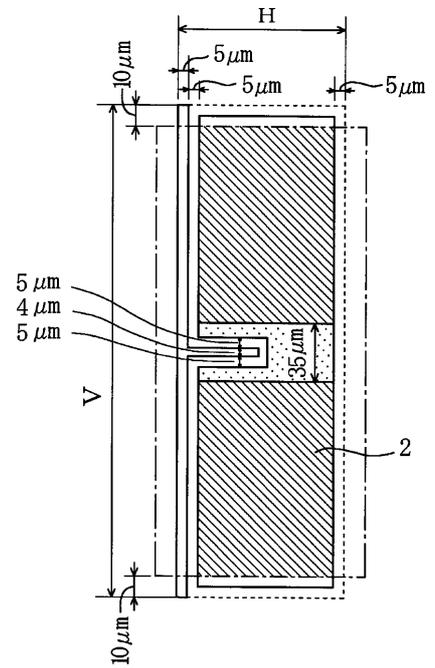
【図5】



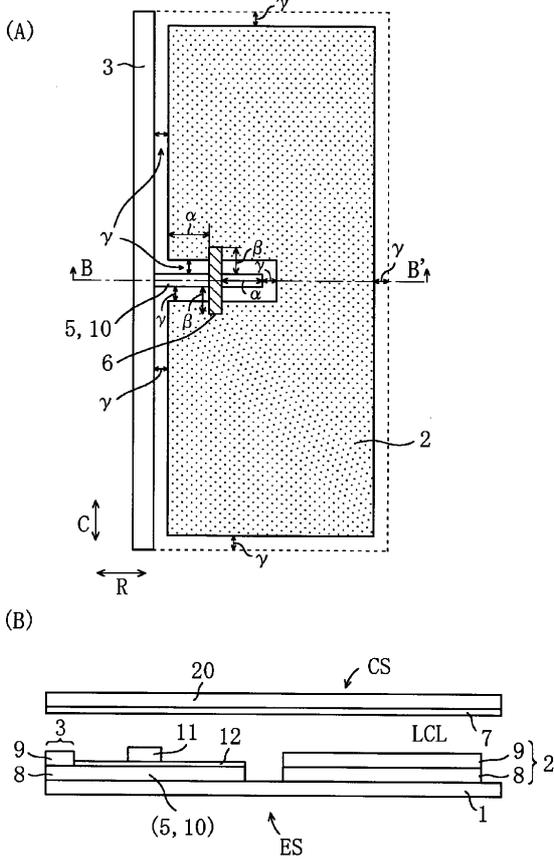
【図6】



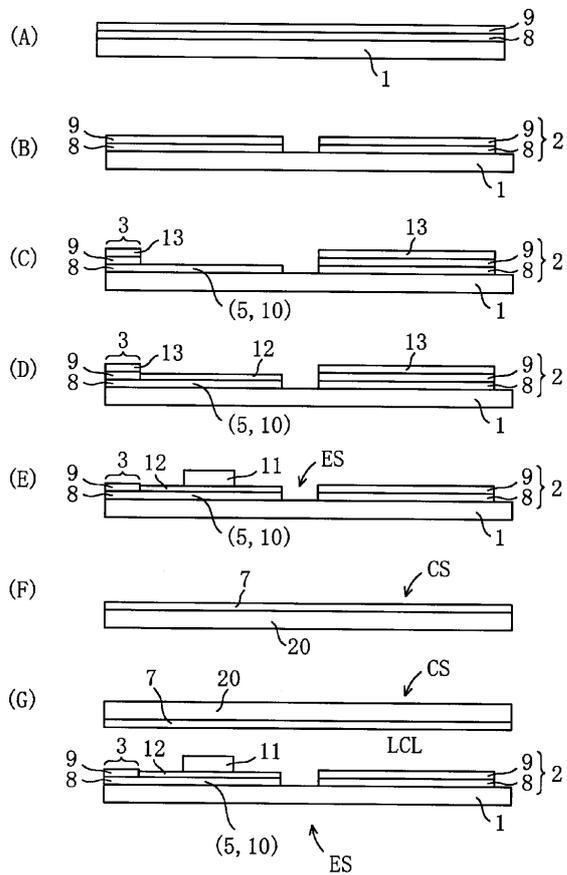
【図18】



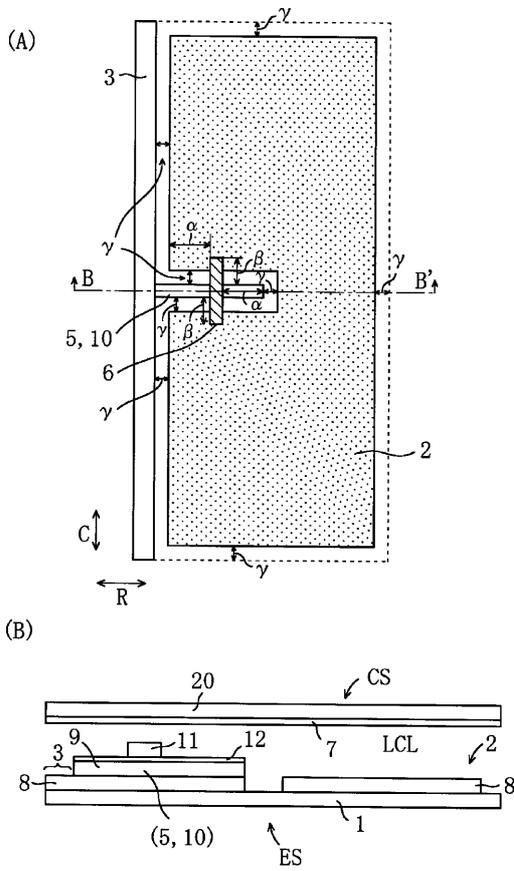
【図9】



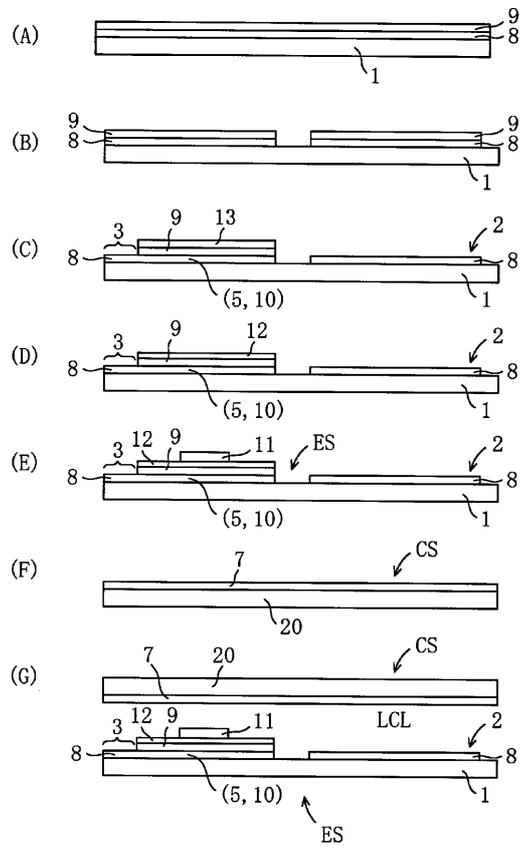
【図10】



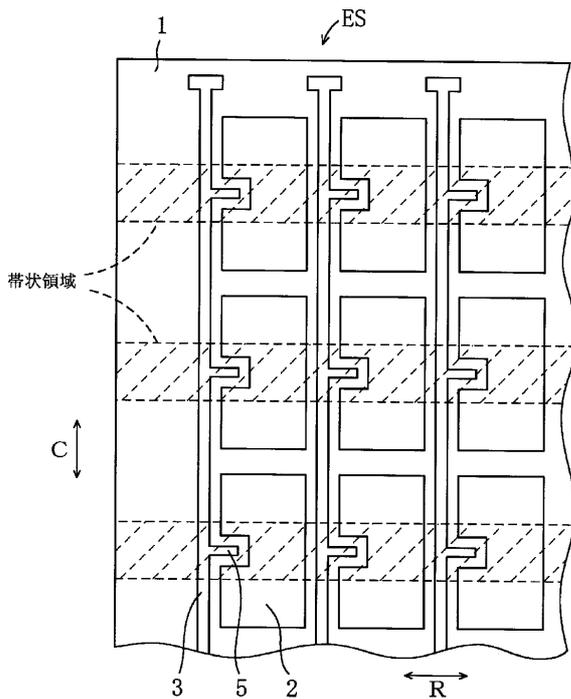
【図11】



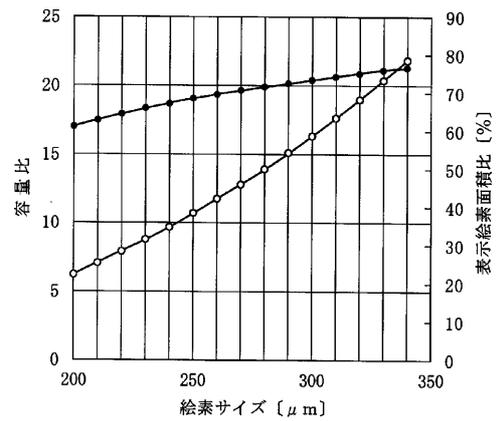
【図12】



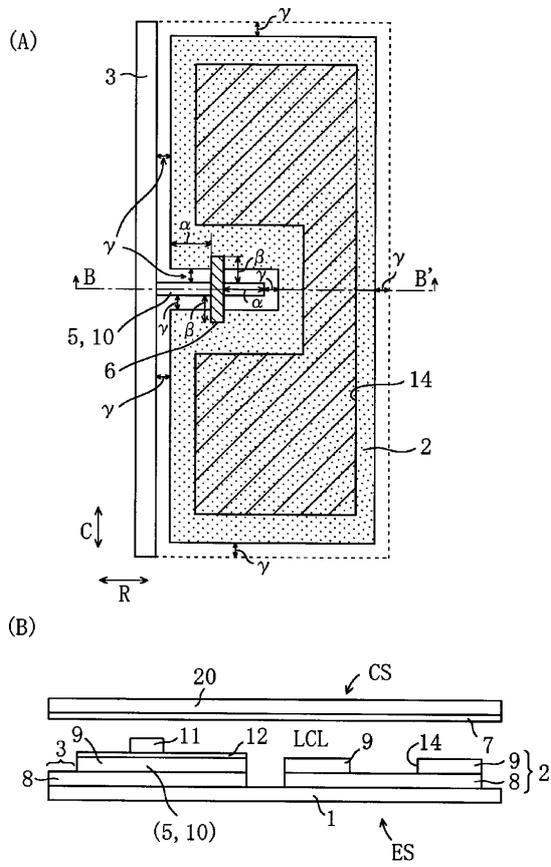
【図17】



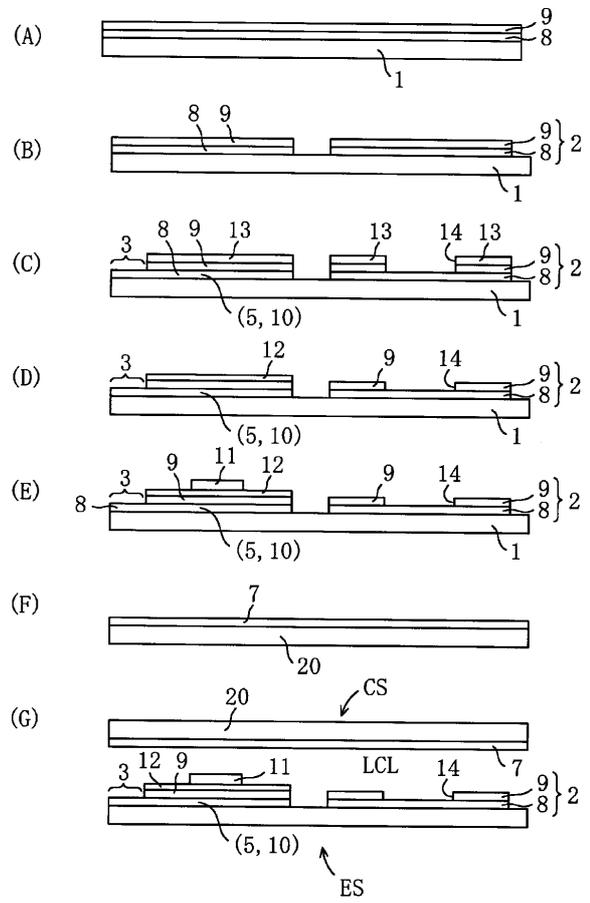
【図19】



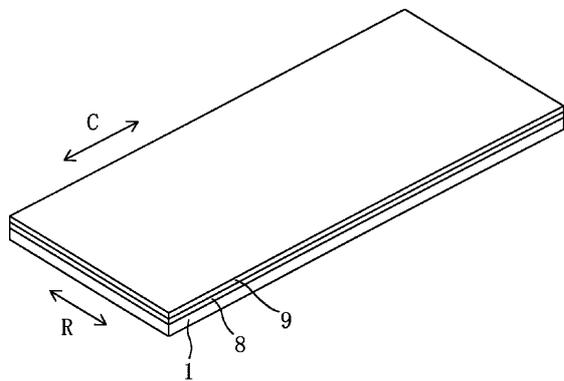
【図13】



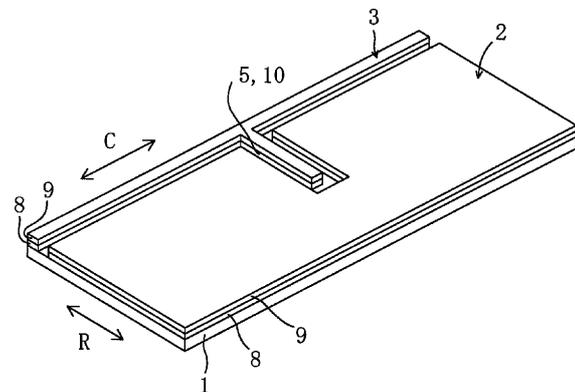
【図14】



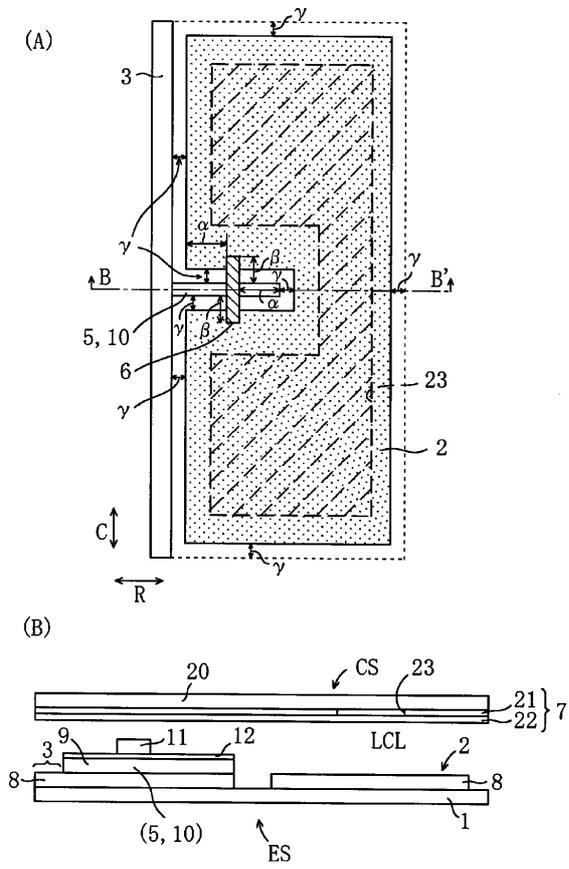
【図20】



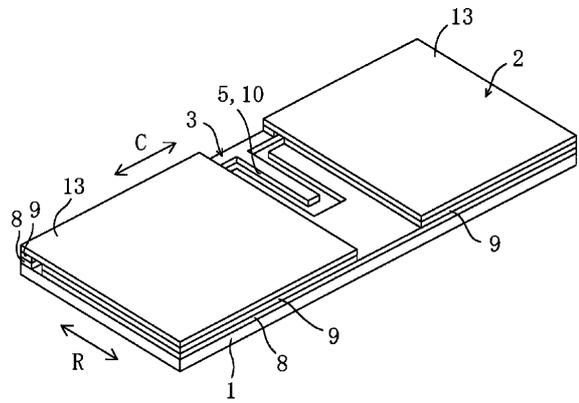
【図21】



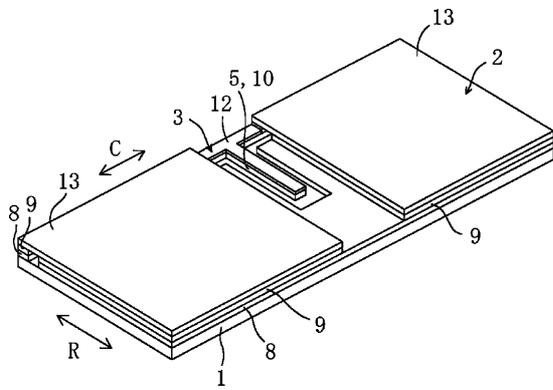
【図15】



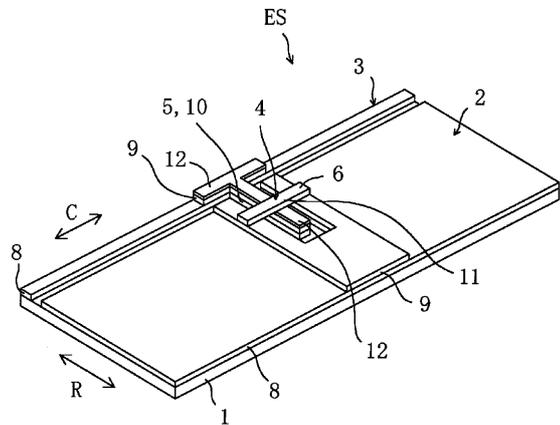
【図22】



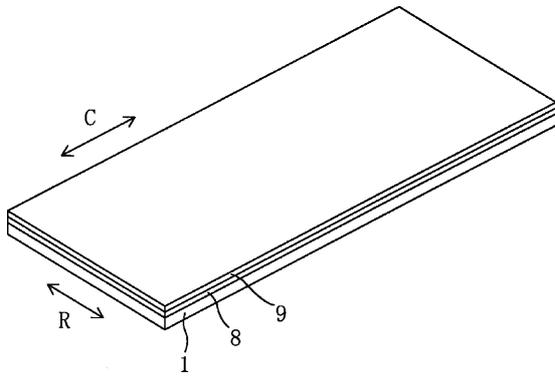
【図23】



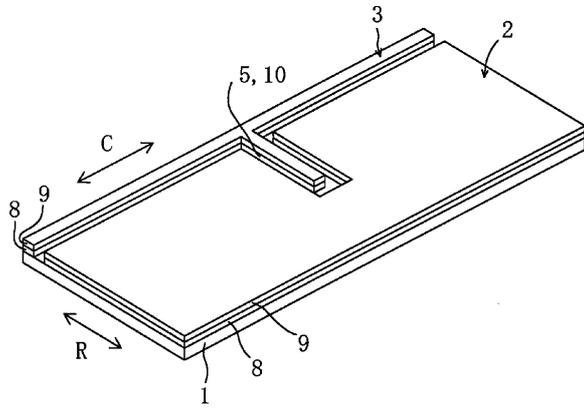
【図24】



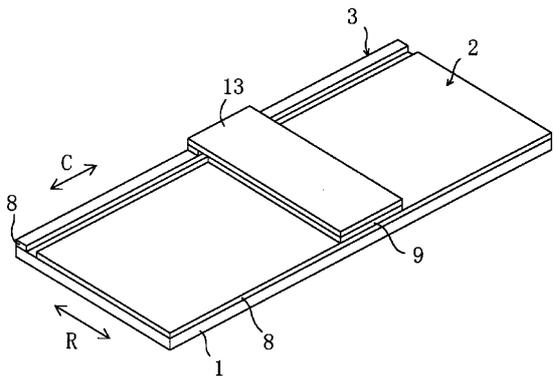
【図25】



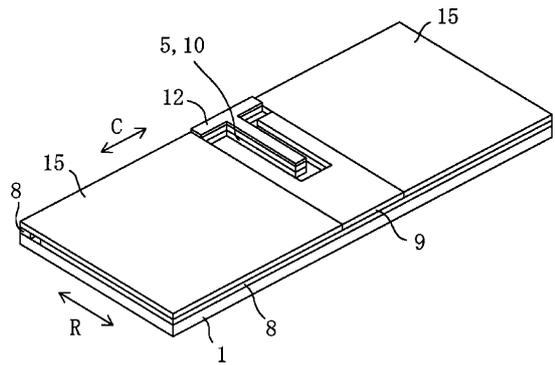
【図26】



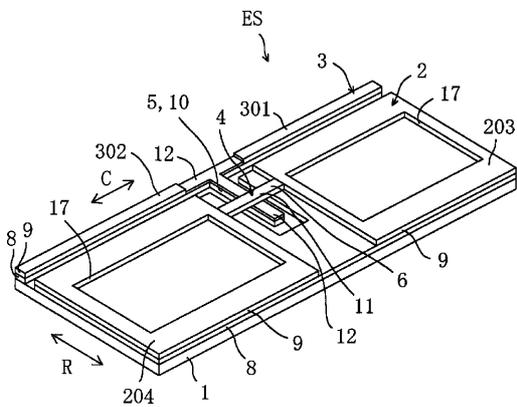
【図27】



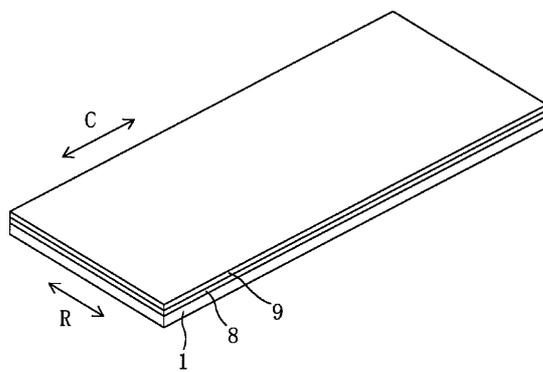
【図28】



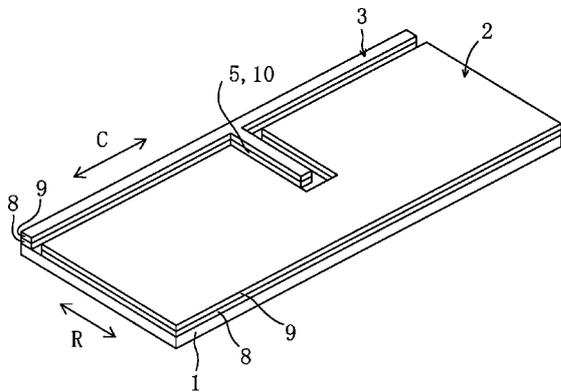
【図29】



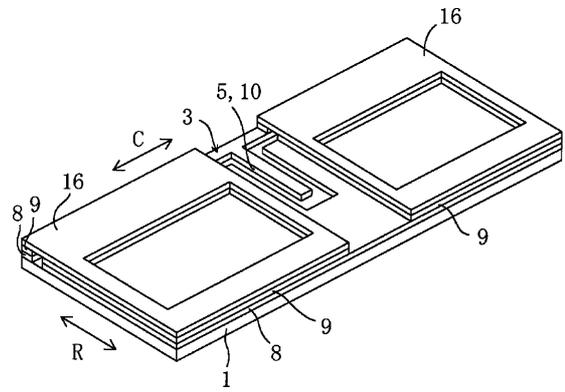
【図30】



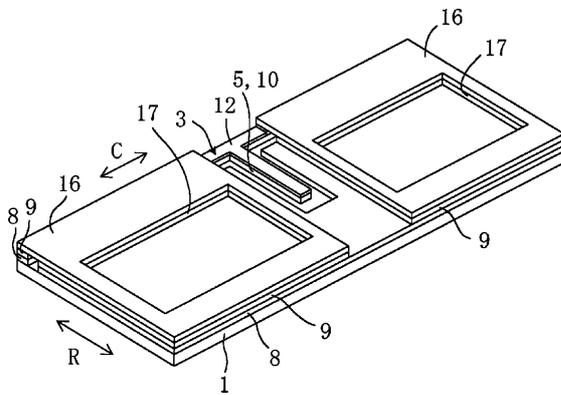
【図31】



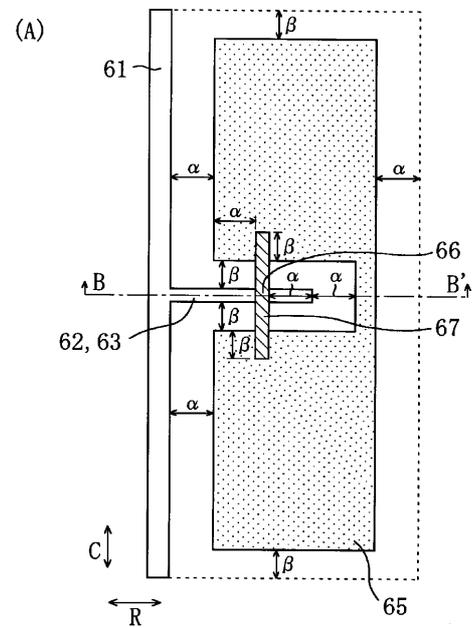
【図32】



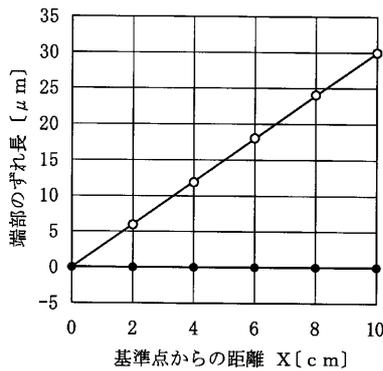
【図33】



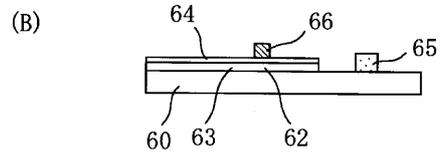
【図34】



【図35】



—○— 個別にパターニング
 —●— 本発明方法



フロントページの続き

(72)発明者 中谷 喜紀
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内

Fターム(参考) 2H090 JB03 LA01 LA04 LA20
2H091 FA14Y FB08 FD04 GA02
GA13 LA30
2H092 GA17 JA03 JB05 JB07 JB24
MA13 MA24 MA37 NA07 NA27
PA01 PA12
5C094 AA05 AA10 AA13 AA15 AA31
AA42 AA43 AA48 AA53 BA04
BA43 CA19 DA13 DA15 DB01
DB04 EA04 EA06 EB01 ED11
FA01 FA02 FB02 FB12 FB15
GB10 JA01

专利名称(译)	显示装置及其制造方法		
公开(公告)号	JP2002296616A	公开(公告)日	2002-10-09
申请号	JP2001103948	申请日	2001-04-02
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	青森繁 丸山智子 中谷喜紀		
发明人	青森 繁 丸山 智子 中谷 喜紀		
IPC分类号	G02F1/1333 G02F1/1335 G02F1/1365 G09F9/30		
FI分类号	G02F1/1365 G02F1/1333.500 G02F1/1335.520 G09F9/30.310 G09F9/30.338		
F-TERM分类号	2H090/JB03 2H090/LA01 2H090/LA04 2H090/LA20 2H091/FA14Y 2H091/FB08 2H091/FD04 2H091/GA02 2H091/GA13 2H091/LA30 2H092/GA17 2H092/JA03 2H092/JB05 2H092/JB07 2H092/JB24 2H092/MA13 2H092/MA24 2H092/MA37 2H092/NA07 2H092/NA27 2H092/PA01 2H092/PA12 5C094/AA05 5C094/AA10 5C094/AA13 5C094/AA15 5C094/AA31 5C094/AA42 5C094/AA43 5C094/AA48 5C094/AA53 5C094/BA04 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DA15 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA06 5C094/EB01 5C094/ED11 5C094/FA01 5C094/FA02 5C094/FB02 5C094/FB12 5C094/FB15 5C094/GB10 5C094/JA01 2H190/JB03 2H190/LA01 2H190/LA04 2H190/LA20 2H191/FA31Y 2H191/FB14 2H191/FC02 2H191/FC10 2H191/FC36 2H191/FD04 2H191/GA01 2H191/GA04 2H191/GA19 2H191/JA03 2H191/KA10 2H191/LA02 2H191/LA11 2H191/LA13 2H191/LA40 2H191/NA13 2H191/NA30 2H191/NA34 2H191/NA43 2H192/AA23 2H192/BC63 2H192/BC72 2H192/BC77 2H192/CA02 2H192/GA41 2H192/GD06 2H192/HA31 2H291/FA31Y 2H291/FB14 2H291/FC02 2H291/FC10 2H291/FC36 2H291/FD04 2H291/GA01 2H291/GA04 2H291/GA19 2H291/JA03 2H291/KA10 2H291/LA02 2H291/LA11 2H291/LA13 2H291/LA40 2H291/NA13 2H291/NA30 2H291/NA34 2H291/NA43		
外部链接	Espacenet		

摘要(译)

解决的问题：通过减小像素电极2和布线3之间的裕度 γ 来提供具有高开口率和高清晰度的塑料液晶显示装置。在树脂基板1上依次层叠下导电层（Ta层）8和上导电层（Al层）9。通过光刻法对像素电极2等的各外形进行构图。通过蚀刻去除上部导电层9的一部分以形成MIM的下部电极10。在下层电极10上形成非线性电阻层12，然后形成上层电极11以形成MIM。像素电极2经由MIM 4连接到布线3。由于像素电极2等的各个外形在同一步骤中形成，因此不需要使像素电极2与配线3对准的余量。此外，可以提供包括高性能MIM和反射像素电极2的塑料液晶显示装置。

