

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2001 - 282170

(P2001 - 282170A)

(43)公開日 平成13年10月12日(2001.10.12)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ド* (参考)
G 0 9 G 3/20	622	G 0 9 G 3/20	622 Q 2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	550 5 C 0 0 6
G 0 9 G 3/36		G 0 9 G 3/36	5 C 0 5 8
H 0 4 N 5/66	102	H 0 4 N 5/66	102 B 5 C 0 8 0

審査請求 未請求 請求項の数 9 O L (全 12数)

(21)出願番号 特願2000 - 98448(P2000 - 98448)

(22)出願日 平成12年3月31日(2000.3.31)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 西久保 圭志

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 川口 登史

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100080034

弁理士 原 謙三

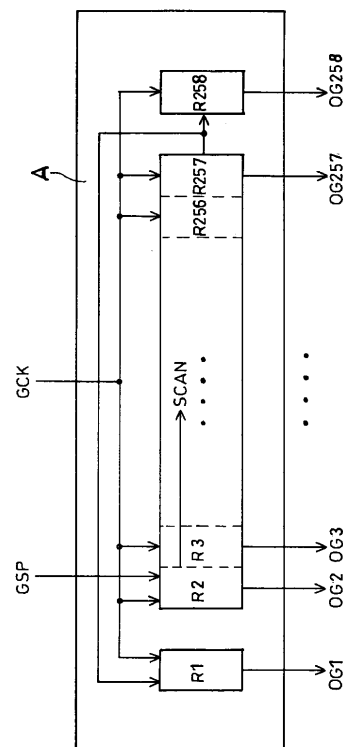
最終頁に続く

(54)【発明の名称】 画像表示装置の行電極駆動装置

(57)【要約】

【課題】 TFTアクティブマトリクス方式の液晶表示装置のゲートドライバAにおいて、有効表示領域の周縁部で生じるゲートラインと画素電極との間の寄生容量の差による印加電圧の差を補償するために形成されているダミーラインを、画像データに遅延などの特別な処理を施すことなく、また同時駆動のような他の信号ラインに影響を与えることなく駆動する。

【解決手段】 スタートパルスGSPを、端部に設けられるダミーラインに対応した出力端子OG1のレジスタR1ではなく、ゲートラインの出力端子OG2に対応した次のレジスタR2に入力する。そして、ゲート信号がOG2 - ... - OG257から順に出力された後、前記OG1から出力する。これによって、ENABモードのようなトリガ信号から直ちに第1番目のゲートラインを駆動する必要のある場合に、前記特別な処理や他の信号ラインに影響を与えることなく、対応できる。



【特許請求の範囲】

【請求項1】順次配列された複数の出力端子を有し、走査開始信号の入力に応答して、クロック信号周期で前記各出力端子に個別的に画像表示装置の行電極を駆動するための駆動信号を出力する行電極駆動装置において、端子配列順とは異なる順に連続して、前記駆動信号を出力することを特徴とする画像表示装置の行電極駆動装置。

【請求項2】順次配列された1, 2, ..., Nの順位を付したN本の出力端子を有し、走査開始信号の入力に
10 応答して、クロック信号周期で前記N本の各出力端子に選択的に画像表示装置の行電極を駆動するための駆動信号を順次出力してゆく行電極駆動装置において、前記走査開始信号の入力に
15 応答して、第2番目の出力端子から第N番目の出力端子へ順次前記駆動信号を出力してゆき、第1番目の出力端子へは最終番目に前記駆動信号を出力することを特徴とする画像表示装置の行電極駆動装置。

【請求項3】順次配列された1, 2, ..., Nの順位を付したN本の出力端子を有し、走査開始信号の入力に
20 応答して、クロック信号周期で前記N本の各出力端子に選択的に画像表示装置の行電極を駆動するための駆動信号を順次出力してゆく行電極駆動装置において、前記走査開始信号の入力に
25 応答して、第2番目の出力端子から第N-1番目の出力端子へ順次前記駆動信号を出力してゆき、第1番目および第N番目の出力端子へは最終番目に共に前記駆動信号を出力することを特徴とする画像表示装置の行電極駆動装置。

【請求項4】順次配列された1, 2, ..., Nの順位を付したN本の出力端子を有し、走査開始信号の入力に
30 応答して、クロック信号周期で、前記N本の各出力端子に選択的に、画像表示装置の行電極を駆動するための駆動信号を、正または逆の走査方向に順次出力してゆくことができる行電極駆動装置において、前記走査開始信号の入力に
35 応答して、正方向走査時には、第2番目の出力端子から第N-1番目の出力端子へ順次前記駆動信号を出力してゆき、第1番目の出力端子へは最終番目に前記駆動信号を出力し、逆方向走査時には、第N-1番目の出力端子から第1番目の出力端子へ
40 順次前記駆動信号を出力してゆき、第N番目の出力端子へは最終番目に前記駆動信号を出力することを特徴とする画像表示装置の行電極駆動装置。

【請求項5】順次配列された1, 2, ..., Nの順位を付したN本の出力端子を有し、走査開始信号の入力に
45 応答して、クロック信号周期で、前記N本の各出力端子に選択的に、画像表示装置の行電極を駆動するための駆動信号を、正または逆の走査方向に順次出力してゆくことができる行電極駆動装置において、前記走査開始信号の入力に
50 応答して、走査方向に係わりなく、第2番目の出力端子～第N-1番目の出力端子の*

*間で、指定走査方向に順次前記駆動信号を出力してゆき、第1番目および第N番目の出力端子へは最終番目に共に前記駆動信号を出力することを特徴とする画像表示装置の行電極駆動装置。

【請求項6】相互にカスケード接続され、前段側の行電極駆動装置による駆動信号の走査終了後、直ちに後段側の行電極駆動装置による駆動信号の走査を開始するように、前記前段側の行電極駆動装置から後段側の行電極駆動装置へ走査開始信号を転送してゆくようにした前記請求項1～5の何れかに記載の行電極駆動装置であって、前記最終番目の出力端子への駆動信号に同期して、後段側の行電極駆動装置へ前記走査開始信号を転送することを特徴とする画像表示装置の行電極駆動装置。

【請求項7】それぞれ複数本の相互に交差する信号ラインが形成されて、各信号ラインによってその交差領域に形成される画素が駆動され、有効表示領域外には、該有効表示領域の周縁部における画素領域と前記信号ラインとの非対称性を補償するためのダミーラインが形成された画像表示装置の行電極駆動装置において、走査開始信号に
55 応答して第1番目の信号ラインから順次出力を導出してゆき、前記ダミーラインに対する出力を最終番目とすることを特徴とする画像表示装置の行電極駆動装置。

【請求項8】前記ダミーラインに対する出力端子は、前記第1番目～最終番目の信号ラインに個別に対応して順に配列される出力端子の両外側に配置され、同時に出力を導出することを特徴とする請求項7記載の画像表示装置の行電極駆動装置。

【請求項9】前記ダミーラインに対する出力端子は、前記第1番目の信号ライン側と最終番目の信号ライン側とにそれぞれ複数設けられ、前記第1番目の信号ライン側の出力端子と最終番目の信号ライン側の出力端子とを
60 一対として駆動することを特徴とする請求項8記載の画像表示装置の行電極駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、TFTアクティブマトリクス方式の液晶表示装置のゲートドライバなどとして好適に実施される画像表示装置の行電極駆動装置に関する。

【0002】

【従来の技術】図6は、前記TFTアクティブマトリクス方式の液晶表示装置における1画素領域を示す正面図である。この図6では、第n行、第n列目の画素に着目して、以下説明する。透明な基板上には、それぞれ複数本の相互に直交するゲートライン...、 G_n 、 G_{n+1} 、... (総称するときは、以下参照符Gで示す)およびソースライン...、 S_n 、 S_{n+1} 、... (総称するときは、以下参照符Sで示す)が形成されており、これらのラインG、Sによって区分された領域に画素電極1が形成され

る。前記画素電極1は、TFT（薄膜トランジスタ）2のドレイン電極3に接続されている。前記TFTのソース電極4は第n列目のソースラインSnに接続され、ゲート電極5は第n行目のゲートラインGnに接続される。

【0003】このように各画素が形成される液晶表示装置において、ゲートラインGと画素電極1との関係に着目すると、図6の構造は、第n行目のゲートラインGnが第n行目の画素電極1の、図6において下側に配置される、いわゆる下ゲート構造の液晶表示装置である。そして、前記画素電極1とゲートラインGn、Gn-1との間には、それぞれ寄生容量Cgd1、Cgd2が形成されることになる。ここで、第1行目の画素について考えると、前記第n行目の画素におけるゲートラインGn-1に対応するゲートラインG0は形成されておらず、前記寄生容量Cgd2が形成されないことになる。

【0004】一方、図7で示すように、振幅がV_{GP.P}のゲート信号によって、TFT2のドレインレベルが変動する。すなわち、寄生容量Cgd2を介して、ゲートラインGn-1のゲート信号がTFT2のドレインレベルをV2だけ変動させ、寄生容量Cgd1を介して、ゲートラインGnのゲート信号がTFT2のドレインレベルをV1だけ変動させる。

【0005】ここで、絵素部の液晶の容量をC_{LC}で示し、補助容量をCsで示すとき、前記V2、V1は、

$$V2 = V_{GP.P} \times \{ Cgd2 / (C_{LC} + Cs + Cgd1 + Cgd2) \}$$

$$V1 = V_{GP.P} \times \{ Cgd1 / (C_{LC} + Cs + Cgd1 + Cgd2) \}$$

と表すことができる。

【0006】そして、自段のゲートラインGnのゲート信号によって起こされるV1は、TFT2のドレインレベルの振幅の中心V_{com}を、ソース信号の振幅の中心V_{sc}から該V1だけ低くするように作用し、前段のゲートラインGn-1のゲート信号によって起こされるV2は、液晶への印加電圧の実効値を増加させるように作用する。

【0007】第1行目の画素では、前述のように寄生容量Cgd2を形成する前段のゲートラインG0が存在しないので、前記V2は発生せず、該第1行目の画素のみ、他の行に比べて液晶への印加電圧の実効値が低くなる。この実効値の差が問題であり、該V2が大きい場合や、高温または低温状態等、表示装置の駆動条件が悪化すると、該第1行目の画素のみ、他の画素に比べて表示の明るさが変わって見えるという問題が生じる。たとえば、ノーマリーホワイト液晶である場合には、該第1ラインは輝線化する。

【0008】そこで、そのような問題を解決するために、たとえば特開平9-288260号公報が提案され

た。この従来技術を図8に示す。図8において、前述の説明に対応する部分には、同一の参照符号を付して、その説明を省略する。この従来技術では、下ゲート構造のパネルには、第1行目の画素に近接して、有効表示領域外には、該第1行目の画素と残余の画素との上記のような非対称性を補償するためのダミーラインG0が形成されている。これによって、第1行目の画素にも前記寄生容量Cgd2を形成し、第2行目以降の画素と前記影響分Vを等しくして輝線化の問題を解消している。

【0009】そして、この従来技術に合わせて、特開平8-43793号公報で示す従来技術のゲートドライバ10では、前記ゲートラインG1~Gmが出力端子og1~ogmからのゲート信号でそれぞれ駆動されるとともに、増加したダミーラインG0は最終m行目のゲートラインGmと並列に接続されて同時に駆動される。

【0010】しかしながら、この従来技術では、最終m行目のゲートラインGmを駆動する出力端子ogmのドライバ回路だけ負荷が略2倍になり、ゲート信号波形が鈍るという問題がある。また、ダミーラインG0とゲートラインGmとを接続するバイパスラインが必要となり、パネルやフレキシブルのプリント基板の構造が複雑になるという問題もある。

【0011】そこで、図9に示すように、前記ダミーラインG0を個別に駆動可能なように出力端子数を増加させたゲートドライバ10aが開発され、上記のような問題は解消されている。

【0012】

【発明が解決しようとする課題】図10および図11は、TFTアクティブマトリクス方式の液晶表示装置において、現在主流の行電極駆動方法を説明するための波形図である。これらの図では、液晶表示装置を、1024×768ドットの、いわゆるXGAパネルとしている。

【0013】図10は、HVモードと称される駆動方法を説明するための波形図である。HVモードでは、水平方向表示位置は水平同期信号HSを基準に設定され、図10では該水平同期信号HSからクロック信号CKが296クロック後に表示データ信号D1が入力され、このタイミングでイネーブル信号ENABがアクティブとなり、ソースドライバはデータ信号D1、D2、...、D1024の取込みを開始するように定められている。そして、図示しないラッチ信号LSが入力されると、前記ソースドライバは、総ての出力端子から、前記取込んだデータ信号D1、D2、...、D1024に対応した表示データ電圧を並列に、1ライン分のデータ電圧DHnとして一斉に出力する。

【0014】つまり、ソースドライバ入力データに対して出力データは1水平期間遅れることになる。図10では、入力データDHnをイネーブル信号ENAB部に表記し出力データDHnをDATAとして表記している。

【0015】一方、垂直方向表示位置は、垂直同期信号VSを基準に設定され、図10では該垂直同期信号VSから35水平同期信号分(以降35Hと表記)遅れたタイミングで、第1ライン目のデータ信号DH1が入力されるようになっている。

【0016】したがって、前記ダミーラインG0を有する表示パネルにおいて、正しい垂直表示の開始は、図10で示すとおり、34H目で、前記ゲートドライバ10aにスタートパルスSPを入力し、出力端子og1のドライバ回路がダミーラインG0を駆動した後、第1ラインのデータDH1が出力されるタイミングで出力端子og2のドライバ回路が第1番目のゲートラインG1を駆動することで実現される。

【0017】このように、垂直同期信号VSから、第1番目のデータ入力開始までに時間的に余裕があるHVモードにおいては、スタートパルスSPの入力後、出力端子og1から順にゲートパルスを出力してゆく従来のゲートドライバを用いて、容易に、ダミーラインG0を有する表示パネルを駆動することができる。

【0018】しかしながら、最近主流になりつつあるENABモードと称される駆動方法では、水平・垂直同期信号の要素を併せ持つデータ有効領域指定信号ENABのみを用いて、水平・垂直表示位置を決定するようになっており、上記従来のゲートドライバでは、ダミーラインG0を有する表示パネルを駆動することが困難になる。この様子を図11で示す。

【0019】このENABモードでは、水平表示位置を決定する、すなわち水平データを取込み・出力する動作は、前述のHVモードと同様であるけれども、垂直表示位置を決定するタイミングが異なっている。ENABモードでは、前記データ有効領域指定信号ENABがノンアクティブとなった期間が或る一定期間(図11では2H)以上となると、これを垂直帰線期間とみなし、その後該信号ENABがアクティブになったタイミングを垂直表示開始位置としている。

【0020】このため、該信号ENABがアクティブになったタイミングを垂直表示開始位置として直ちにスタートパルスSPを出力しても、第1ラインのデータ信号DH1の出力タイミングと出力端子og1のドライバ回路の出力タイミングとが一致してしまう。ダミーラインG0の無い表示パネルを駆動する場合には、出力端子og1からのゲート信号が第1番目のゲートラインG1を駆動するので問題無いけれども、ダミーラインG0を有する表示パネルを駆動する場合には、出力端子og1からのゲート信号が該ダミーラインG0を駆動することになるので、第1ラインのデータDH1を表示することができない。つまり、図11に破線で示したタイミングでスタートパルスSPおよび出力端子og1からのゲート信号を出力する必要があるが、これは不可能である。

【0021】このため、そのようにダミーラインG0が

ら、ゲートラインG1~G768に順次ゲート信号を出力してゆこうとすると、各ラインのデータ信号DH1, DH2, ..., DH768を1ラインずつ遅延させてゆく必要があり、構成が複雑になる。同様の問題は、上ゲート構造でダミーラインGm+1が形成されており、このダミーラインGm+1からゲートラインG1へ順次走査してゆく場合にも生じる。

【0022】本発明の目的は、画像データに遅延などの特別な処理を施す必要はなく、かつ他の信号ラインに影響を与えることなく、ダミーラインの行電極駆動を行うことができる画像表示装置の行電極駆動装置を提供することである。

【0023】

【課題を解決するための手段】本発明の画像表示装置の行電極駆動装置は、順次配列された複数の出力端子を有し、走査開始信号の入力にตอบสนองして、クロック信号周期で前記各出力端子に個別に画像表示装置の行電極を駆動するための駆動信号を出力する行電極駆動装置において、端子配列順とは異なる順に連続して、前記駆動信号を出力することを特徴とする。

【0024】上記の構成によれば、TFTアクティブマトリクス方式の液晶表示装置のゲートドライバなどとして実現される画像表示装置の行電極駆動装置において、第1番目の信号ラインよりも上位側や最終番目の信号ラインよりも下位側に配置されるダミーライン等を駆動するにあたって、端子配列順とは異なる順、たとえば第1番目の信号ラインに対応した第2番目の出力端子から駆動信号の出力を開始し、前記上位側のダミーラインに対応した第1番目の出力端子を最終番目に駆動する。

【0025】したがって、スタートパルスなどの走査開始信号にตอบสนองして、直ちに第1番目の信号ラインから駆動することができ、垂直帰線期間に相当する期間などで、前記ダミーラインは駆動されることになる。これによって、第1番目の信号ラインよりも上位側に前記ダミーラインが配置されていても、画像データに遅延などの特別な処理を施す必要はなく、また同時駆動のような他の信号ラインに影響を与えることなく、ダミーラインの行電極駆動を実現することができる。

【0026】また、本発明の画像表示装置の行電極駆動装置は、順次配列された1, 2, ..., Nの順位を付したN本の出力端子を有し、走査開始信号の入力にตอบสนองして、クロック信号周期で前記N本の各出力端子に選択的に画像表示装置の行電極を駆動するための駆動信号を順次出力してゆく行電極駆動装置において、前記走査開始信号の入力にตอบสนองして、第2番目の出力端子から第N番目の出力端子へ順次前記駆動信号を出力してゆき、第1番目の出力端子へは最終番目に前記駆動信号を出力することを特徴とする。

【0027】さらにまた、本発明の画像表示装置の行電極駆動装置は、順次配列された1, 2, ..., Nの順位を

付したN本の出力端子を有し、走査開始信号の入力に
 応答して、クロック信号周期で前記N本の各出力端子に選
 択的に画像表示装置の行電極を駆動するための駆動信号
 を順次出力してゆく行電極駆動装置において、前記走査
 開始信号の入力に
 応答して、第2番目の出力端子から第
 N-1番目の出力端子へ順次前記駆動信号を出力してゆ
 き、第1番目および第N番目の出力端子へは最終番目に
 共に前記駆動信号を出力することを特徴とする。

【0028】上記の構成によれば、前記画像表示装置に
 おけるダミーラインが、前記有効表示領域の第1番目の
 信号ライン側に設けられている場合と、最終番目の信号
 ライン側に設けられている場合との何れの場合にも、共
 通の行電極駆動装置を使用することができる。

【0029】また、本発明の画像表示装置の行電極駆動
 装置は、順次配列された1, 2, ..., Nの順位を付した
 N本の出力端子を有し、走査開始信号の入力に
 応答して、クロック信号周期で、前記N本の各出力端子に選
 択的に、画像表示装置の行電極を駆動するための駆動信号
 を、正または逆の走査方向に順次出力してゆくことが
 できる行電極駆動装置において、前記走査開始信号の入
 力に
 応答して、正方向走査時には、第2番目の出力端子から
 第N-1番目の出力端子へ順次前記駆動信号を出力して
 ゆき、第1番目の出力端子へは最終番目に前記駆動信号
 を出力し、逆方向走査時には、第N-1番目の出力端
 子から第1番目の出力端子へ順次前記駆動信号を出力し
 てゆく、第N番目の出力端子へは最終番目に前記駆動信
 号を出力することを特徴とする。

【0030】さらにまた、本発明の画像表示装置の行電
 極駆動装置は、順次配列された1, 2, ..., Nの順位を
 付したN本の出力端子を有し、走査開始信号の入力に
 応答して、クロック信号周期で、前記N本の各出力端子に
 選択的に、画像表示装置の行電極を駆動するための駆動
 信号を、正または逆の走査方向に順次出力してゆくこと
 ができる行電極駆動装置において、前記走査開始信号の
 入力に
 応答して、走査方向に係わりなく、第2番目の出力端子
 ~第N-1番目の出力端子の間で、指定走査方向
 に順次前記駆動信号を出力してゆく、第1番目および第
 N番目の出力端子へは最終番目に共に前記駆動信号を
 出力することを特徴とする。

【0031】また、本発明の画像表示装置の行電極駆動
 装置は、相互にカスケード接続され、前段側の行電極駆
 動装置による駆動信号の走査終了後、直ちに後段側の行
 電極駆動装置による駆動信号の走査を開始するように、
 前記前段側の行電極駆動装置から後段側の行電極駆動装
 置へ走査開始信号を転送してゆくようにした前記請求項
 1~5の何れかに記載の行電極駆動装置であって、前記
 最終番目の出力端子への駆動信号に同期して、後段側の
 行電極駆動装置へ前記走査開始信号を転送することを特
 徴とする。

【0032】上記の構成によれば、画像表示装置の大型

化などに伴って、行電極を複数の駆動装置に分割して駆
 動するにあたって、各行電極駆動装置は相互にカスケ
 ード接続され、前段側の行電極駆動装置は最終番目の出力
 端子から駆動信号を出力すると同時に、後段側の行電極
 駆動装置へ走査開始信号を転送する。

【0033】したがって、共通の行電極駆動装置を使用
 し、前記ダミーラインを駆動するようにしても、行電極
 を順次連続して駆動してゆくことができる。

【0034】さらにまた、本発明の画像表示装置の行電
 極駆動装置は、それぞれ複数本の相互に交差する信号ラ
 インが形成されて、各信号ラインによってその交差領域
 に形成される画素が駆動され、有効表示領域外には、該
 有効表示領域の周縁部における画素領域と前記信号ライ
 ンとの非対称性を補償するためのダミーラインが形成さ
 れた画像表示装置の行電極駆動装置において、走査開始
 信号に
 応答して第1番目の信号ラインから順次出力を導
 出してゆく、前記ダミーラインに対する出力を最終番目
 とすることを特徴とする。

【0035】上記の構成によれば、TFTアクティブマ
 トリクス方式の液晶表示装置のゲートドライバなどとし
 て実現される画像表示装置の行電極駆動装置において、
 画素領域に対して信号ラインが一方の辺側に配置される
 ことで、有効表示領域の他方の辺側の周縁部は残余の部
 分と非対称となり、その非対称性に起因して、たとえば
 ゲートラインと画素電極との間の寄生容量の差による印
 加電圧の差などの問題が生じるのに対して、これを補償
 するために形成されているダミーラインを、最終番目に
 駆動する。

【0036】したがって、スタートパルスなどの走査開
 始信号に
 応答して、直ちに第1番目の信号ラインから順
 次出力を導出するだけで、各画素には表示すべきデータ
 が取込まれ、垂直帰線期間に相当する期間などで、前記
 ダミーラインは駆動される。これによって、第1番目の
 信号ラインよりも上位側に前記ダミーラインが配置され
 ていても、画像データに遅延などの特別な処理を施す必
 要はなく、また同時駆動のような他の信号ラインに影響
 を与えることなく、ダミーラインの行電極駆動を実現す
 ることができる。

【0037】また、本発明の画像表示装置の行電極駆動
 装置では、前記ダミーラインに対する出力端子は、前記
 第1番目~最終番目の信号ラインに個別に対応して順に
 配列される出力端子の両外側に配置され、同時に出力を
 導出することを特徴とする。

【0038】上記の構成によれば、前記画像表示装置に
 おけるダミーラインが、前記有効表示領域の第1番目の
 信号ライン側に設けられている場合と、最終番目の信号
 ライン側に設けられている場合との何れの場合にも、共
 通の行電極駆動装置を使用することができる。

【0039】さらにまた、本発明の画像表示装置の行電
 極駆動装置では、前記ダミーラインに対する出力端子

は、前記第1番目の信号ライン側と最終番目の信号ライン側とにそれぞれ複数設けられ、前記第1番目の信号ライン側の出力端子と最終番目の信号ライン側の出力端子とを一对として駆動することを特徴とする。

【0040】上記の構成によれば、前記TFTアクティブマトリクス方式の液晶表示装置の、いわゆるCs on Gate構造のように、前記第1番目の信号ライン側または最終番目の信号ライン側の何れかにおいて、有効表示領域外にも画素電極が形成され、その画素電極に隣接するダミーラインを合わせて、ダミーラインが複数本設けられている場合にも、それらを前記最終番目の信号ラインに引続き、順次駆動することができる。また、その複数本のダミーラインが、前記第1番目の信号ライン側と最終番目の信号ライン側との何れに設けられている場合にも、共通の行電極駆動装置を使用することができる。

【0041】

【発明の実施の形態】本発明の実施の一形態について、図1～図3に基づいて説明すれば、以下のとおりである。

【0042】図1は、本発明の実施の一形態の液晶表示装置11の概略的構成を示す図である。この液晶表示装置11のパネル12は、TFTアクティブマトリクス方式で、前記1024×768ドットのXGAパネルであり、また前記下ゲート構造としている。したがって、パネル12には、図1における該パネル12の上方から、ダミーラインG0およびゲートラインG1～G768が順次形成されている。

【0043】この液晶表示装置11では、3つのゲートドライバA1、A2、A3（総称するときは、以下参照符号Aで示す）を備えており、各ゲートドライバAは、相互に同一構造で、ゲート信号の出力端子OG1、OG2、…、OG258、クロックGCKの入力端子GCKIN、スタートパルスGSPの入力端子GSPINおよびスタートパルスGSPの送り出力端子GSPOUTを備えている。

【0044】各ゲートドライバA1～A3の入力端子GCKINには、共通にクロックGCKが入力される。また、第1段目のゲートドライバA1の入力端子GSPINにはスタートパルスGSPが入力され、第2段目のゲートドライバA2の入力端子GSPINは第1段目のゲートドライバA1の送り出力端子GSPOUTに接続され、第3段目のゲートドライバA3の入力端子GSPINは第2段目のゲートドライバA2の送り出力端子GSPOUTに接続される。

【0045】また、第1段目のゲートドライバA1の出力端子OG2～OG257は、ゲートラインG1～G256にそれぞれ接続され、出力端子OG1は、ダミーラインG0に接続される。第2段目のゲートドライバA2の出力端子OG2～OG257は、ゲートラインG25

7～G512にそれぞれ接続され、第3段目のゲートドライバA3の出力端子OG2～OG257は、ゲートラインG513～G768にそれぞれ接続される。第1段目のゲートドライバA1の出力端子OG258ならびに第2および第3段目のゲートドライバA2、A3の出力端子OG1、OG258は、パネル12上のパッドとは接続されるけれども、該パネル12上には対応するラインは形成されていない。

【0046】図2は、前記ゲートドライバAの一構成例を示すブロック図である。該ゲートドライバA内には、1ビットのシフトレジスタR1、R2、…、R258が順に配列されている。各シフトレジスタR1～R258の出力は、図示しないレベルシフタやバッファ回路を介して前記出力端子OG1～OG258にそれぞれ導出され、1となっているビットのシフトレジスタから、ゲート信号が出力されることになる。前記クロックGCKは、これらのシフトレジスタR1～R258に共通に与えられる。注目すべきは、本発明では、前記スタートパルスGSPは、シフトレジスタR2に入力されることである。そして、シフトレジスタR1とR258とは並列に、シフトレジスタR257からの出力が与えられる。

【0047】したがって、たとえばゲートドライバA1について考えると、図示しない前記タイミングコントロール用のICによって作成され、前記入力端子GCKINから入力されるクロックGCKおよび前記入力端子GSPINから入力されるスタートパルスGSPにตอบสนองして、図3で示すように、前記スタートパルスGSPの入力後のクロックGCKの立下がりタイミングから、出力端子OG2-OG3-OG4-…-OG257-OG258、OG1の順で、順次ゲート信号が出力されることになる。

【0048】途中、該ゲートドライバA1が駆動すべき有効表示領域の最終のゲートラインG256の走査開始タイミングで、該ゲートドライバA1は、出力端子GSPOUTから、次段のゲートドライバA2へ、前記スタートパルスGSPを転送する。これによって、前記ゲートドライバA2は、前記ゲートラインG256の走査が終了すると、次のクロックGCKにตอบสนองして、ゲートラインG257を連続して駆動する。

【0049】以上のように、ダミーラインG0を最終番目に駆動することによって、前記図11で示すENABモードの垂直方向Vにおいても、走査開始信号となるイネーブル信号ENABにตอบสนองして、直ちに、各ラインのデータ信号DH1、DH2、…、DH768を順次取込むことができる。これによって、画像データに遅延などの特別な処理を施すような、ダミーラインG0を駆動するためのタイミング設計に気を使う必要はなくなり、またゲートドライバAの他の出力を取出してダミーラインG0を駆動する必要もなく、周辺回路を簡略化すること

ができる。さらにまた、他の信号ラインに影響を与えることなく、ダミーラインの行電極駆動を行うことができる。

【0050】なお、走査方向がゲートラインG768からである場合には、前記タイミングコントロール用のICからの前記スタートパルスGSPはゲートドライバA3に

10 信号が出力されることになる。そして、図1において仮想線で示すように、パネル12が上ゲート構造である場合には、ゲートドライバA3の出力端子OG258がダミーラインG769を最終番目に駆動することになる。
【0051】したがって、ゲートドライバA1~A3が同時にゲート信号を出力する出力端子OG1, OG258を備えているので、上記のようにダミーラインが有効表示領域の第1番目のゲートラインG1側に設けられている場合と、最終番目のゲートラインG768側に設けられている場合との何れの場合にも、また何れの側から

20 走査が行われても、ゲートドライバA1~A3を共通化することができる。前記出力端子OG1, OG258は、同時に駆動されるけれども、出力バッファはそれぞれ個別に設けられており、また前記のように、パネル12上で実際に対応するラインは何れか一方にしか形成されていないので、従来技術で述べたような過負荷となるようなこともない。

【0052】本発明の実施の他の形態について、図4および図5に基づいて説明すれば、以下のとおりである。

30 【0053】図4は、本発明の実施の他の形態が適用されるパネル22の概略的構成を示す図である。このパネル22は、前記TF Tアクティブマトリクス方式で、いわゆるCs on Gate構造である。また、パネル22は、上ゲート構造である。したがって、ハッチングを施して示すブラックマスクで覆われる部分にも、最終m行目の補助容量Csを残余の行と等しくするために、さらに画素電極1およびTF T2ならびに補助容量Csが形成されている。したがって、ダミーラインはGm+1とGm+2の2本となる。

40 【0054】このため、本発明の実施の他の形態のゲートドライバは、たとえば出力端子OG2, OG257の各外側に、OG1, OG0; OG258, OG259をそれぞれ備えており、図5で示すように、出力端子OG1, 258からゲート信号を出力した後、さらに出力端子OG01, 259からゲート信号を出力する。

50 【0055】したがって、ダミーラインが複数本設けられている場合にも、それらを順次駆動することができるとともに、前記のゲートドライバA1~A3と同様に、ダミーラインが有効表示領域の第1番目のゲートラインG1側に設けられている場合と、最終番目のゲートライ

ンG768側に設けられている場合との何れの場合にも、また何れの側から走査が行われても、共通のゲートドライバを使用することができる。

【0056】

【発明の効果】本発明の画像表示装置の行電極駆動装置は、以上のように、第1番目の信号ラインよりも上位側や最終番目の信号ラインよりも下位側に配置されるダミーライン等を駆動するにあたって、端子配列順とは異なる順、たとえば第1番目の信号ラインに対応した第2番目の出力端子から駆動信号の出力を開始し、上位側のダミーラインに対応した第1番目の出力端子を最終番目に駆動する。

【0057】それゆえ、スタートパルスなどの走査開始信号に
5 応答して、直ちに第1番目の信号ラインから駆動することができ、垂直帰線期間に相当する期間などで、前記ダミーラインは駆動されることになる。これによって、第1番目の信号ラインよりも上位側に前記ダミーラインが配置されていても、画像データに遅延などの特別な処理を施す必要はなく、またダミーラインと正規の信号ラインとを同時に駆動したときのように他の信号ラインに影響を与えることなく、ダミーラインの行電極駆動を実現することができる。

【0058】さらにまた、本発明の画像表示装置の行電極駆動装置は、以上のように、走査開始信号の入力に
10 応答して、第2番目の出力端子から第N-1番目の出力端子へ順次駆動信号を出力してゆき、第1番目および第N番目の出力端子へは最終番目に共に駆動信号を出力する。

30 【0059】それゆえ、画像表示装置におけるダミーラインが、有効表示領域の第1番目の信号ライン側に設けられている場合と、最終番目の信号ライン側に設けられている場合との何れの場合にも、共通の行電極駆動装置を使用することができる。

【0060】また、本発明の画像表示装置の行電極駆動装置は、以上のように、行電極を複数の駆動装置に分割して駆動するにあたって、各行電極駆動装置は相互にカスケード接続され、前段側の行電極駆動装置は最終番目の出力端子から駆動信号を出力すると同時に、後段側の行電極駆動装置へ走査開始信号を転送する。

40 【0061】それゆえ、共通の行電極駆動装置を使用し、前記ダミーラインを駆動するようにしても、行電極を順次連続して駆動してゆくことができる。

50 【0062】さらにまた、本発明の画像表示装置の行電極駆動装置は、以上のように、TF Tアクティブマトリクス方式の液晶表示装置のゲートドライバなどとして実現され、有効表示領域外には、該有効表示領域の周縁部における画素領域と信号ラインとの間の寄生容量等の非対称性を補償するためのダミーラインが形成された画像表示装置の行電極駆動装置において、走査開始信号に
5 応答して第1番目の信号ラインから順次出力を導出してゆ

き、前記ダミーラインに対する出力を最終番目とする。

【0063】それゆえ、スタートパルスなどの走査開始信号にตอบสนองして、直ちに第1番目の信号ラインから順次出力を導出するだけで、各画素には表示すべきデータが取込まれ、垂直帰線期間に相当する期間などで、前記ダミーラインは駆動される。これによって、第1番目の信号ラインよりも上位側に前記ダミーラインが配置されていても、画像データに遅延などの特別な処理を施す必要はなく、またダミーラインと正規の信号ラインとを同時に駆動したときのように他の信号ラインに影響を与えることなく、ダミーラインの行電極駆動を実現することができる。

【0064】また、本発明の画像表示装置の行電極駆動装置は、以上のように、前記ダミーラインに対する出力端子を、前記第1番目～最終番目の信号ラインに個別に対応して順に配列される出力端子の両外側に配置し、同時に出力を導出する。

【0065】それゆえ、ダミーラインが、有効表示領域の第1番目の信号ライン側に設けられている場合と、最終番目の信号ライン側に設けられている場合との何れの場合にも、共通の行電極駆動装置を使用することができる。

【0066】さらにまた、本発明の画像表示装置の行電極駆動装置は、以上のように、前記ダミーラインに対する出力端子を、前記第1番目の信号ライン側と最終番目の信号ライン側とにそれぞれ複数設け、前記第1番目の信号ライン側の出力端子と最終番目の信号ライン側の出力端子とを一対として駆動する。

【0067】それゆえ、前記TFTアクティブマトリクス方式の液晶表示装置の、いわゆるCs on Gate構造のように、前記第1番目の信号ライン側または最終番目の信号ライン側の何れかにおいて、有効表示領域外にも画素電極が形成され、その画素電極に隣接するダミーラインを合わせて、ダミーラインが複数本設けられている場合にも、それらを前記最終番目の信号ラインに引続き、順次駆動することができる。また、その複数本のダミーラインが、前記第1番目の信号ライン側と最終番目の信号ライン側との何れに設けられている場合にも、共通の行電極駆動装置を使用することができる。

【図面の簡単な説明】

【図1】本発明の実施の一形態の液晶表示装置の概略的構成を示す図である。

【図2】図1で示す液晶表示装置のゲートドライバの一

構成例を示すブロック図である。

【図3】本発明の実施の一形態のゲートドライバの動作を説明するための波形図である。

【図4】本発明の実施の他の形態が適用されるパネルの概略的構成を示す図である。

【図5】本発明の実施の他の形態のゲートドライバの動作を説明するための波形図である。

【図6】TFTアクティブマトリクス方式の液晶表示装置における1画素領域を示す正面図である。

【図7】図6で示す液晶表示装置の行電極駆動波形を示す図である。

【図8】典型的な従来技術の液晶表示装置の概略的構成を示す図である。

【図9】他の従来技術の液晶表示装置の概略的構成を示す図である。

【図10】TFTアクティブマトリクス方式の液晶表示装置において、現在主流の行電極駆動方法であるHVモードでの動作を説明するための波形図である。

【図11】TFTアクティブマトリクス方式の液晶表示装置において、現在主流の行電極駆動方法であるENABモードでの動作を説明するための波形図である。

【符号の説明】

1 画素電極

2 TFT

3 ドレイン電極

4 ソース電極

5 ゲート電極

11 液晶表示装置

12, 22 パネル

A1, A2, A3 ゲートドライバ(駆動装置)

C_{LC} 液晶の容量

C_{gd1}, C_{gd2} 寄生容量

C_s 補助容量

G0, G769 ダミーライン

G1~G768 ゲートライン

G_n, G_{n+1} ゲートライン

GCKIN クロック入力端子

GSPIN スタートパルス入力端子

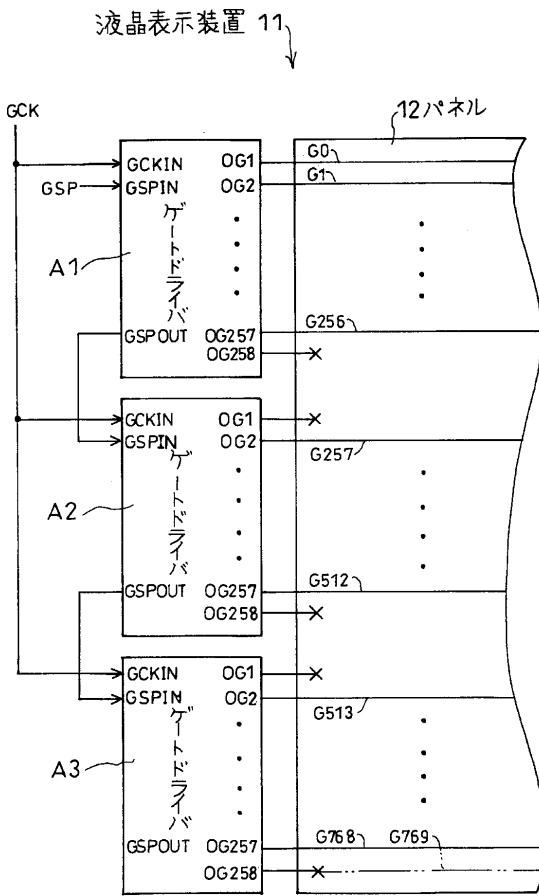
GSPOUT スタートパルス送り出力端子

40 S_n, S_{n+1} ソースライン

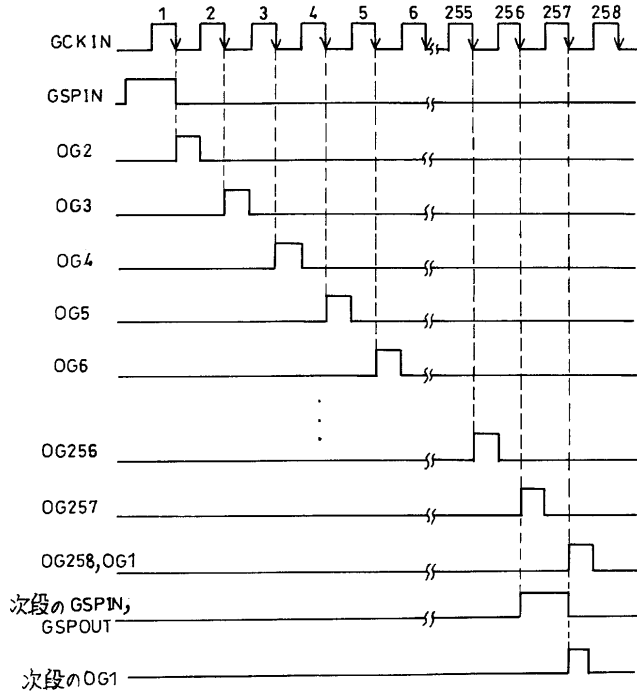
OG1, OG2, ..., OG258 ゲート信号の出力端子

R1, R2, ..., R258 シフトレジスタ

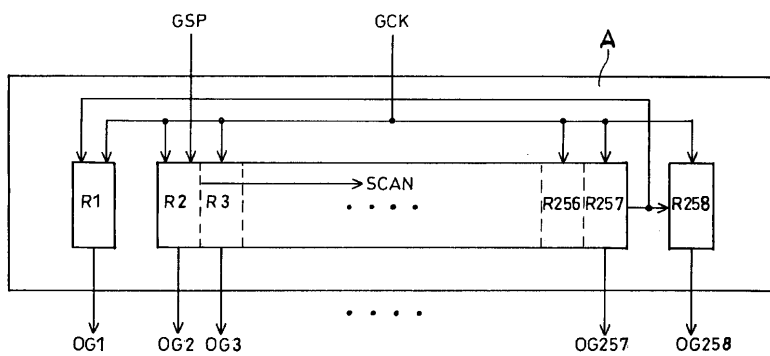
【図1】



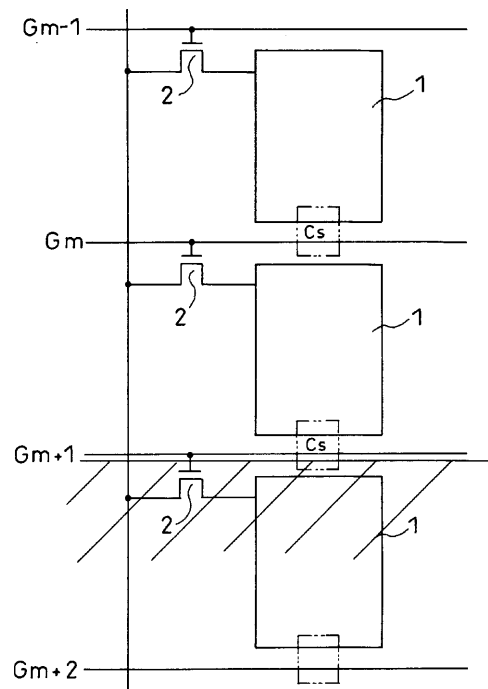
【図3】



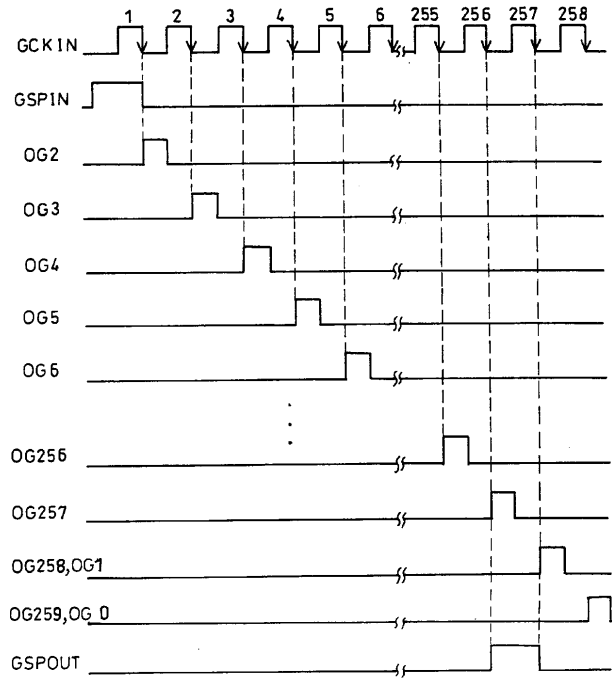
【図2】



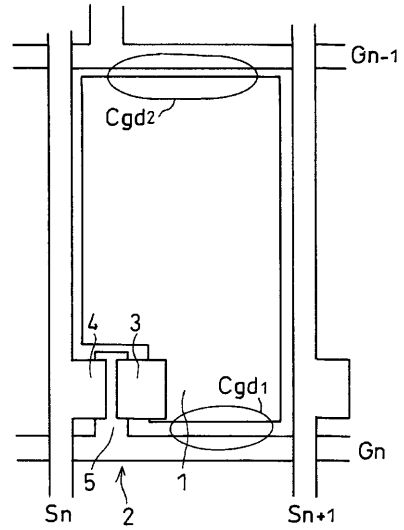
【図4】



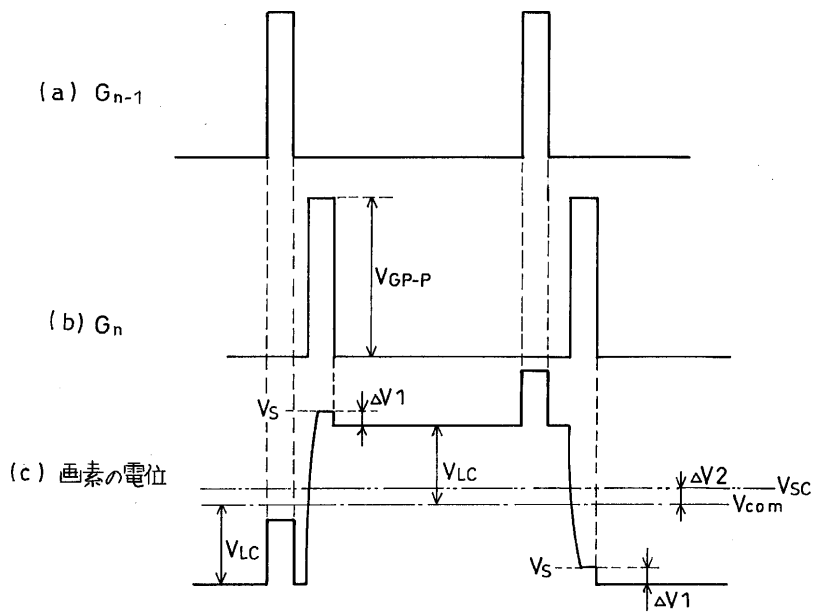
【図5】



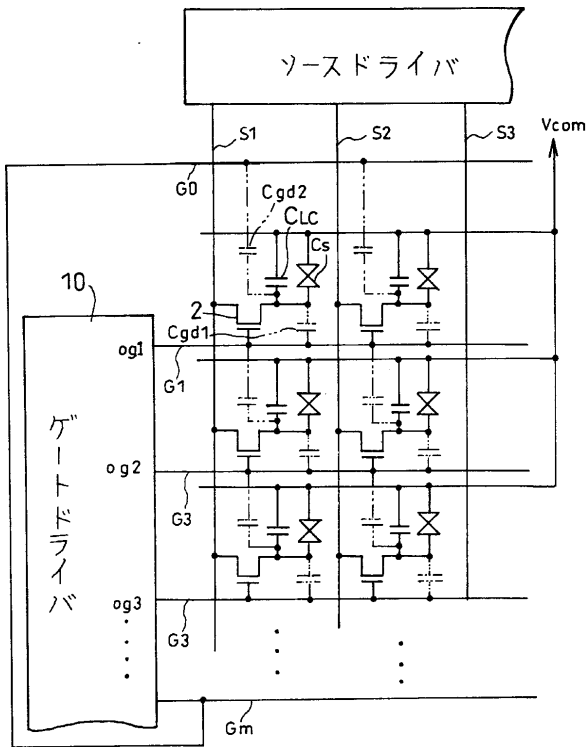
【図6】



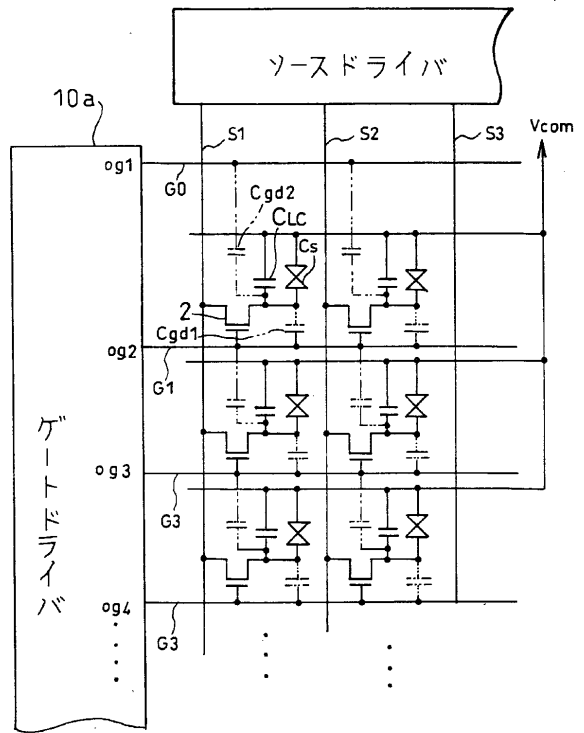
【図7】



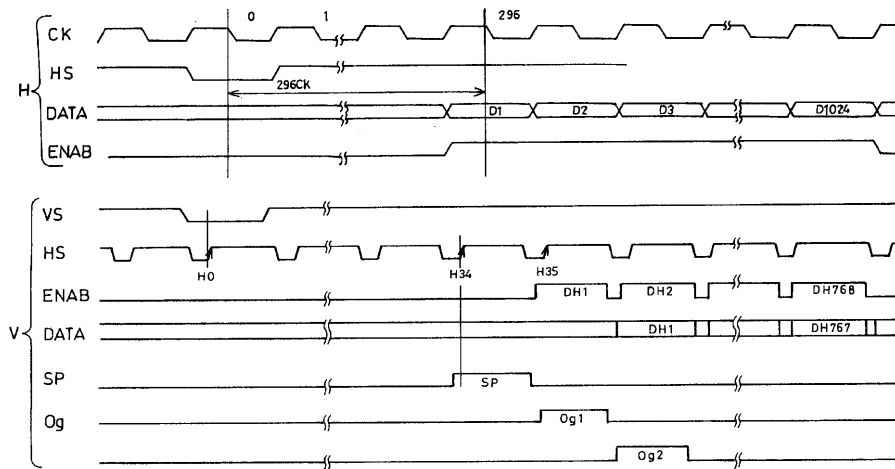
【図8】



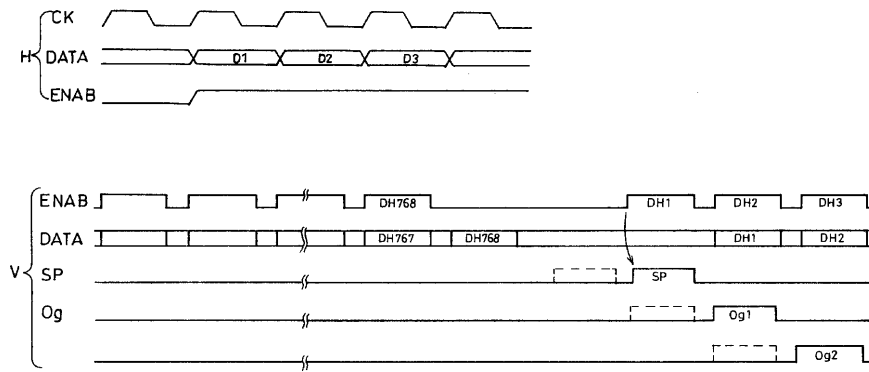
【図9】



【図10】



【図11】



フロントページの続き

- Fターム(参考) 2H093 NA16 NC09 NC16 NC34 NC35
NC67
- 5C006 AA11 AC22 AF42 AF59 BB16
BC03 BF03 FA37
- 5C058 AA08 BA04 BA06 BB03 BB10
- 5C080 AA10 BB05 DD10 EE25 EE29
FF11 GG09 JJ02 JJ03 JJ04
JJ06

专利名称(译)	图像显示装置的行电极驱动装置		
公开(公告)号	JP2001282170A	公开(公告)日	2001-10-12
申请号	JP2000098448	申请日	2000-03-31
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	西久保圭志 川口登史		
发明人	西久保 圭志 川口 登史		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G09G3/3677 G09G2300/043 G09G2310/0283 G09G2320/0219		
FI分类号	G09G3/20.622.Q G02F1/133.550 G09G3/36 H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NC09 2H093/NC16 2H093/NC34 2H093/NC35 2H093/NC67 5C006/AA11 5C006/AC22 5C006/AF42 5C006/AF59 5C006/BB16 5C006/BC03 5C006/BF03 5C006/FA37 5C058/AA08 5C058/BA04 5C058/BA06 5C058/BB03 5C058/BB10 5C080/AA10 5C080/BB05 5C080/DD10 5C080/EE25 5C080/EE29 5C080/FF11 5C080/GG09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 2H193/ZA04 2H193/ZH40 2H193/ZH45		
外部链接	Espacenet		

摘要(译)

要解决的问题：形成TFT有源矩阵型液晶显示设备的栅极驱动器A，以补偿由于栅极线和像素电极之间的寄生电容差异引起的施加电压差异，该差异出现在有效显示区域的外围部分。被驱动的虚拟线被驱动而无需对图像数据执行诸如延迟的特殊处理，并且不影响诸如同时驱动的其他信号线。起始脉冲GSP不是输入到与设置在一端的虚拟线相对应的输出端子OG1的寄存器R1，而是输入到与栅极线的输出端子OG2相对应的下一寄存器R2。然后，栅极信号从OG2 -...- OG257依次输出，然后从OG1输出。结果，当需要从诸如ENAB模式的触发信号立即驱动第一栅极线时，可以应对特殊处理而不会影响其他信号线。

