

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

WO2006/098449

発行日 平成20年8月28日 (2008.8.28)

(43) 国際公開日 平成18年9月21日 (2006.9.21)

(51) Int. Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/133 (2006.01)	GO2F 1/133 525	2H093
GO9G 3/36 (2006.01)	GO2F 1/133 550	5C006
GO9G 3/20 (2006.01)	GO9G 3/36	5C080
GO2F 1/1368 (2006.01)	GO9G 3/20 641Q	
審査請求 有 予備審査請求 未請求 (全 127 頁) 最終頁に続く		

出願番号	特願2007-508235 (P2007-508235)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2006/305452		シャープ株式会社
(22) 国際出願日	平成18年3月17日 (2006.3.17)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2005-80761 (P2005-80761)	(74) 代理人	100101683
(32) 優先日	平成17年3月18日 (2005.3.18)		弁理士 奥田 誠司
(33) 優先権主張国	日本国 (JP)	(72) 発明者	下敷領 文一
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	北山 雅江
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		Fターム(参考)	2H092 GA13 JA24 JB05 JB13 JB62
			JB69 NA01 NA25 PA06
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

y 特性の視野角依存性が改善された表示品位の極めて高い大型あるいは高精細の液晶表示装置を提供する。

画素は互いに異なる電圧を印加することができる第1副画素および第2副画素を有し、互いに電氣的に独立な複数の補助容量幹線を更に有する。補助容量幹線のそれぞれは、第1副画素および第2副画素が有する補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されている。複数の画素は、第1表示領域に属する画素と、第2表示領域に属する画素とを含み、第1表示領域と第2表示領域とは互いに独立に走査され得る領域であって、補助容量幹線は、第1表示領域に属する第1補助容量幹線と、第2表示領域に属する複数の第2補助容量幹線とを含む。

【特許請求の範囲】**【請求項 1】**

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、

前記第 1 副画素および前記第 2 副画素のそれぞれは、

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、

互いに電氣的に独立な複数の補助容量幹線を有し、

前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、

前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、

前記複数の補助容量幹線は、前記第 1 表示領域に属する複数の第 1 補助容量幹線と、前記第 2 表示領域に属する複数の第 2 補助容量幹線とを含む、液晶表示装置。

【請求項 2】

前記複数の補助容量幹線は、前記第 1 表示領域に属する画素および前記第 2 表示領域に属する画素のいずれにも電氣的に接続された補助容量幹線をさらに含む、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記複数の第 1 補助容量幹線の内の任意の 1 つの補助容量幹線に印加する電圧と、前記複数の第 2 補助容量幹線の内の任意の 1 つの補助容量幹線に印加する電圧は、同一波形であって位相が異なる電圧である、請求項 1 に記載の液晶表示装置。

【請求項 4】

前記複数の第 1 補助容量幹線の内の任意の 1 つの補助容量幹線に印加する電圧波形と、前記複数の第 2 補助容量幹線の内の任意の 1 つの補助容量幹線に印加する電圧波形の位相差は、1 水平走査期間よりも大きく、かつ、映像信号の垂直走査期間 (V - T o t a l) よりも小さい、請求項 3 に記載の液晶表示装置。

【請求項 5】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、

前記第 1 副画素および前記第 2 副画素のそれぞれは、

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、

互いに電氣的に独立な複数の補助容量幹線を有し、

前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画

10

20

30

40

50

素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、第1電圧レベルと第2電圧レベルで構成される複数の周期を有する複数の矩形波で構成される矩形波群2つ、即ち第1矩形波群と第2矩形波群が繰り返し連結されたものであって、

第1矩形波群(WI)および第2矩形波群(WII)は、それぞれ第1期間(WIAまたはWIIA)と第2期間(WIBまたはWIIIB)とを含み、前記第1期間(WIAまたはWIIA)において各画素への書き込み走査が行われており、

前記複数の画素は、第1表示領域に属する画素と、第2表示領域に属する画素とを含み、前記第1表示領域と前記第2表示領域とは互いに独立に走査され得る領域であって、

前記複数の補助容量幹線は、前記第1表示領域に属する第1補助容量幹線と、前記第2表示領域に属する第2補助容量幹線とを含み、

前記第1補助容量幹線に印加される前記補助容量対向電圧の第1期間(WIAまたはWIIA)は前記第1表示領域が走査される期間であって、前記第2補助容量幹線に印加される前記補助容量対向電圧の第1期間(WIAまたはWIIA)は、前記第2表示領域が走査される期間であり、前記第1矩形波群と第2矩形波群では、それぞれの第1期間内での走査時の各画素に書き込まれる表示信号電圧の極性が異なり、

前記第2矩形波群の前記第1期間における波形は、前記第1矩形波群の前記第1期間の波形における前記第1電圧レベルを前記第2電圧レベルに、前記第2電圧レベルを前記第1電圧レベルに変更したものであり、

前記第1補助容量幹線が供給する第1補助容量対向電圧の前記第1矩形波群と第2矩形波群との連結タイミングと前記第2補助容量幹線が供給する第2補助容量対向電圧の前記第1矩形波群と第2矩形波群との連結タイミングが異なっている、液晶表示装置。

【請求項6】

前記複数の第1補助容量幹線が供給する複数の第1補助容量対向電圧の前記第1矩形波群と第2矩形波群の連結タイミングは全て同一タイミングであり、且つ、前記複数の第2補助容量幹線が供給する複数の第2補助容量対向電圧の前記第1矩形波群と第2矩形波群の連結タイミングも全て同一タイミングである、請求項5に記載の液晶表示装置。

【請求項7】

前記第1表示領域に対する垂直走査期間を $V_P - Total(SFU)$ 、前記第2表示領域に対する垂直走査期間を $V_P - Total(SFL)$ とすると、

入力映像信号の1垂直走査期間($V - Total$) = $V_P - Total(SFU)$ = $V_P - Total(SFL)$ の関係を満足する、請求項5または6に記載の液晶表示装置。

【請求項8】

前記第1矩形波群と前記第2矩形波群の長さが入力映像信号の垂直走査期間($V - Total$)に等しい、請求項7に記載の液晶表示装置。

【請求項9】

前記入力映像信号の垂直走査期間($V - Total$)で2つのサブフレーム、第1サブフレーム($V_P - Total(SF1)$)と第2サブフレーム($V_P - Total(SF2)$)を表示する液晶表示装置であって、

前記第1サブフレームにおける前記第1表示領域の垂直走査期間を $V_P - Total(SFU1)$ 、前記第1サブフレームにおける前記第2表示領域に対する垂直走査期間を $V_P - Total(SFL1)$ とし、

前記第2サブフレームにおける前記第1表示領域の垂直走査期間を $V_P - Total(SFU2)$ 、前記第2サブフレームにおける前記第2表示領域に対する垂直走査期間を $V_P - Total(SFL2)$ とすると、

$V_P - Total(SF1) = V_P - Total(SFU1) = V_P - Total(SFL1)$ 、および $V_P - Total(SF2) = V_P - Total(SFU2) = V_P - Total(SFL2)$ の関係を満足し、

前記第1矩形波群の長さが $V_P - Total(SF1)$ に等しく、前記第2矩形波群の長さが $V_P - Total(SF2)$ に等しい、請求項5から8のいずれかに記載の液晶表

示装置。

【請求項 10】

前記入力映像信号の垂直走査期間 ($V - Total$) で 2 つのサブフレーム、第 1 サブフレーム ($V_P - Total (SF1)$) と第 2 サブフレーム ($V_P - Total (SF2)$) を表示する液晶表示装置であって、

前記第 1 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU1)$ 、前記第 1 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL1)$ とし、

前記第 2 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU2)$ 、前記第 2 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL2)$ とするとき、

$V_P - Total (SF1) = V_P - Total (SFU1) = V_P - Total (SFL1)$ 、および $V_P - Total (SF2) = V_P - Total (SFU2) = V_P - Total (SFL2)$ の関係を満足し、

前記第 1 矩形波群の長さ、前記第 2 矩形波群の長さがいずれも $V - Total$ に等しく、第 1 矩形波群、第 2 矩形波群がそれぞれ 2 つの第 1 期間を含む請求項 5 から 8 のいずれかに記載の液晶表示装置。

【請求項 11】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、

前記第 1 副画素および前記第 2 副画素のそれぞれは、

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、

互いに電氣的に独立な複数の補助容量幹線を有し、

前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、

前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、

前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含み、

前記第 1 補助容量幹線に印加される電圧は第 1 補助容量電圧であり、第 2 補助容量幹線に印加される電圧は第 2 補助容量電圧であって、

入力映像信号の垂直走査期間 ($V - Total$) で 2 つのサブフレーム、第 1 サブフレーム ($V_P - Total (SF1)$) と第 2 サブフレーム ($V_P - Total (SF2)$) を表示する液晶表示装置であって、前記第 1 補助容量電圧および前記第 2 補助容量電圧はそれぞれ、第 1 サブフレーム ($V_P - Total (SF1)$) および第 2 サブフレーム ($V_P - Total (SF2)$) において、第 1 波形を有する第 1 期間 (A) と、第 2 波形を有する第 2 期間 (B) とを有し、前記第 1 期間と前記第 2 期間との和が、第 1 サブフレーム ($V_P - Total (SF1)$) または第 2 サブフレーム ($V_P - Total (SF2)$) に等しく、

前記第 1 波形は、第 1 電圧レベルと第 2 電圧レベルとの間を水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する波形であり、

前記第 2 波形は、垂直走査期間 (V - T o t a l) 毎に実効値が所定の一定値をとるように設定されている、液晶表示装置。

【請求項 1 2】

前記第 2 波形は、水平走査期間 1 H 以下の周期で前記第 1 レベルと前記第 2 レベルの間を振動する波形を含む、請求項 1 1 に記載の液晶表示装置。

【請求項 1 3】

前記第 2 波形は、水平走査期間の整数分の 1 の周期で第 1 レベルと第 2 レベルとの間を振動する波形を含む、請求項 1 2 に記載の液晶表示装置。

【請求項 1 4】

前記入力映像信号の輝度が中間調を表すとき、前記第 1 サブフレームで前記画素に供給される表示信号電圧と前記第 2 サブフレームで前記画素に供給される表示信号電圧は、

10

前記第 1 および第 2 サブフレームにおける表示輝度の平均が、前記入力映像信号の輝度に一致し、かつ、前記第 1 サブフレームにおける表示輝度と前記第 2 サブフレームにおける表示輝度が異なるように設定されている、請求項 5 から 1 3 のいずれかに記載の液晶表示装置。

【請求項 1 5】

入力映像信号の垂直走査期間内において、前記第 1 サブフレームは前記第 2 サブフレームよりも前にあり、

前記第 1 サブフレームにおける表示輝度は前記第 2 サブフレームにおける表示輝度よりも小さい、請求項 1 4 に記載の液晶表示装置。

20

【請求項 1 6】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、

前記第 1 副画素および前記第 2 副画素のそれぞれは、

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

30

前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、

互いに電氣的に独立な複数の補助容量幹線を有し、

前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、

入力映像信号の垂直走査期間 (V - T o t a l) が 2 以上のサブフレームに分割され、各サブフレームにおいて各画素に表示信号電圧が書き込まれ、入力映像信号の連続する 2 つの垂直走査期間内において、表示信号電圧が同極性で書き込まれるサブフレームが 2 つ連続し、その後のサブフレームで表示信号電圧の極性が反転するシーケンスを含み、

40

前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各サブフレームにおいて、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、前記極性が反転するサブフレーム間で、前記補助容量対向電圧の前記第 1 波形の位相が 1 8 0 ° 変化し、

前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含み、

50

前記第 1 補助容量幹線が供給する第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングと前記第 2 補助容量幹線が供給する第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングが異なっている、液晶表示装置。

【請求項 17】

前記複数の第 1 補助容量幹線が供給する複数の第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングは全て同一タイミングであり、且つ、前記複数の第 2 補助容量幹線が供給する複数の第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングも全て同一タイミングである、請求項 16 に記載の液晶表示装置。

【請求項 18】

前記第 1 表示領域に対する垂直走査期間を $V_P - Total(SFU)$ 、前記第 2 表示領域に対する垂直走査期間を $V_P - Total(SFL)$ とするとき、

10

入力映像信号の 1 垂直走査期間 ($V - Total$) = $V_P - Total(SFU)$ = $V_P - Total(SFL)$ の関係を満足する、請求項 16 または 17 に記載の液晶表示装置。

【請求項 19】

それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、

前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、

前記第 1 副画素および前記第 2 副画素のそれぞれは、

20

対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、

前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、

前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、

互いに電氣的に独立な複数の補助容量幹線を有し、

前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、

30

入力映像信号の垂直走査期間 ($V - Total$) 毎に表示信号電圧の極性が反転するシーケンスを有し、

前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各垂直走査期間 ($V - Total$) において、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、前記極性が反転するのに伴って、前記補助容量対向電圧の前記第 1 波形の位相が 180° 変化する、

前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、

40

前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含み、

前記第 1 補助容量幹線が供給する第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングと前記第 2 補助容量幹線が供給する第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングが異なっている、液晶表示装置。

【請求項 20】

前記複数の第 1 補助容量幹線が供給する複数の第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングは全て同一タイミングであり、且つ、前記複数の第 2 補助容量幹線が供給する複数の第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変

50

化するタイミングも全て同一タイミングである、請求項 19 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置およびその駆動方法に関し、特に、液晶表示装置の γ 特性の視野角依存性を改善できる構造および駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、高精細、薄型、軽量および低消費電力等の優れた特長を有する平面表示装置であり、近年、表示性能の向上、生産能力の向上および他の表示装置に対する価格競争力の向上に伴い、市場規模が急速に拡大している。

10

【0003】

従来一般的であったツイステッド・ネマティック・モード（TNモード）の液晶表示装置は、正の誘電率異方性を持つ液晶分子の長軸を基板表面に対して略平行に配向させ、かつ、液晶分子の長軸が液晶層の厚さ方向に沿って上下の基板間で略90度捻れるように配向処理が施されている。この液晶層に電圧を印加すると、液晶分子が電界に平行に立ち上がり、捻れ配向（ツイスト配向）が解消される。TNモードの液晶表示装置は、電圧による液晶分子の配向変化に伴う旋光性の変化を利用することによって、透過光量を制御するものである。

【0004】

20

TNモードの液晶表示装置は、生産マージンが広く生産性に優れている。一方、表示性能とりわけ視野角特性の点で問題があった。具体的には、TNモードの液晶表示装置の表示面を斜め方向から観測すると、表示のコントラスト比が著しく低下し、正面からの観測で黒から白までの複数の階調が明瞭に観測される画像を斜め方向から観測すると階調間の輝度差が著しく不明瞭となる点が問題であった。さらに、表示の階調特性が反転し、正面からの観測でより暗い部分が斜め方向からの観測ではより明るく観測される現象（いわゆる、階調反転現象）も問題であった。

【0005】

近年、これらTNモードの液晶表示装置における視野角特性を改善した液晶表示装置として、特許文献1に記載のインプレイン・スイッチング・モード（IPSモード）、特許文献2に記載のマルチドメイン・パーティカル・アラインド・モード（MVAモード）、特許文献3に記載の軸対称配向モード（ASMモード）および、特許文献4に記載の液晶表示装置等が開発された。

30

【0006】

これらの新規なモード（広視野角モード）の液晶表示装置は、いずれも視野角特性に関する上記の具体的な問題点を解決している。すなわち、表示面を斜め方向から観測した場合に表示コントラスト比が著しく低下したり、表示階調が反転するなどの問題は起こらない。

【0007】

液晶表示装置の表示品位の改善が進む状況下において、今日では視野角特性の問題点として、正面観測時の γ 特性と斜め観測時の γ 特性が異なる点、すなわち γ 特性の視角依存性の問題が新たに顕在化してきた。ここで、 γ 特性とは表示輝度の階調依存性であり、 γ 特性が正面方向と斜め方向で異なるということは、階調表示状態が観測方向によって異なることとなるため、写真等の画像を表示する場合や、またTV放送等を表示する場合に特に問題となる。

40

【0008】

γ 特性の視野角依存性の問題は、IPSモードよりも、MVAモードやASMモードにおいて顕著である。一方、IPSモードは、MVAモードやASMモードに比べて正面観測時のコントラスト比の高いパネルを生産性良く製造することが難しい。これらの点から、特にMVAモードやASMモードの液晶表示装置における γ 特性の視角依存性を改善す

50

ることが望まれる。

【0009】

そこで本出願人は、特許文献5に、1つの画素を明るさの異なる複数の副画素に分割することにより γ 特性の視角依存性、とりわけ白浮特性を改善することができる液晶表示装置および駆動方法を開示している。本明細書においてこのような表示あるいは駆動を面積階調表示、面積階調駆動、マルチ画素表示またはマルチ画素駆動などと呼ぶことがある。

【0010】

特許文献5には、1つの画素(P)内の複数の副画素(SP)ごとに補助容量(Cs)を設け、補助容量を構成する補助容量対向電極(CSバスラインに接続されている)を副画素ごとに電氣的に独立とし、補助容量対向電極に供給する電圧(補助容量対向電圧という。)を変化させることによって、容量分割を利用して、複数の副画素の液晶層に印加される実効電圧を異ならせる液晶表示装置が開示されている。

10

【0011】

図73を参照しながら、特許文献5に記載されている液晶表示装置200の画素分割構造を説明する。

【0012】

画素10は、副画素10a、10bに分割されており、副画素10a、10bは、それぞれTFT16a、TFT16b、および補助容量(CS)22a、22bが接続されている。TFT16aおよびTFT16bのゲート電極は走査線12に接続され、ソース電極は共通の(同一の)信号線14に接続されている。補助容量22a、22bは、それぞれ補助容量配線(CSバスライン)24aおよび補助容量配線24bに接続されている。補助容量22aおよび22bは、それぞれ副画素電極18aおよび18bに電氣的に接続された補助容量電極と、補助容量配線24aおよび24bに電氣的に接続された補助容量対向電極と、これらの間に設けられた絶縁層(不図示)によって形成されている。補助容量22aおよび22bの補助容量対向電極は互いに独立しており、それぞれ補助容量配線24aおよび24bから互いに異なる補助容量対向電圧が供給され得る構造を有している。

20

【0013】

次に、液晶表示装置200の2つの副画素10aおよび10bの液晶層に互いに異なる実効電圧を印加することができる原理について図を用いて説明する。

30

【0014】

図74に、液晶表示装置200の1画素分の等価回路を模式的に示す。電氣的な等価回路において、それぞれの副画素10aおよび10bの液晶層を液晶層13aおよび13bとして表している。また、副画素電極18aおよび18bと、液晶層13aおよび13bと、対向電極17(副画素10aおよび10bに対して共通)によって形成される液晶容量をC1ca、C1cbとする。

【0015】

液晶容量C1caおよびC1cbの静電容量値は同一の値CLC(V)とする。CLC(V)の値は、副画素10a、10bの液晶層に印加される実効電圧(V)に依存する。また、各副画素10aおよび10bの液晶容量にそれぞれ独立に接続されている補助容量22aおよび22bをCcsa、Ccsbとし、これの静電容量値は同一の値CCSとする。

40

【0016】

副画素10aの液晶容量C1caと補助容量Ccsaの一方の電極は副画素10aを駆動するために設けたTFT16aのドレイン電極に接続されており、液晶容量C1caの他方の電極は対向電極に接続され、補助容量Ccsaの他方の電極は補助容量配線24aに接続されている。副画素10bの液晶容量C1cbと補助容量Ccsbの一方の電極は副画素10bを駆動するために設けたTFT16bのドレイン電極に接続されており、液晶容量C1cbの他方の電極は対向電極に接続され、補助容量Ccsbの他方の電極は補助容量配線24bに接続されている。TFT16aおよびTFT16bのゲート電極はい

50

ずれも走査線 1 2 に接続されており、ソース電極はいずれも信号線 1 4 に接続されている。

【 0 0 1 7 】

図 7 5 (a) ~ (f) に液晶表示装置 2 0 0 を駆動する際の各電圧のタイミングを模式的に示す。

【 0 0 1 8 】

図 7 5 (a) は、信号線 1 4 の電圧波形 V_s 、図 7 5 (b) は補助容量配線 2 4 a の電圧波形 V_{csa} 、図 7 5 (c) は補助容量配線 2 4 b の電圧波形 V_{csb} 、図 7 5 (d) は走査線 1 2 の電圧波形 V_g 、図 7 5 (e) は副画素 1 0 a の画素電極 1 8 a の電圧波形 V_{lca} 、図 7 5 (f) は、副画素 1 0 b の画素電極 1 8 b の電圧波形 V_{lcb} をそれぞれ示している。また、図中の破線は、対向電極 1 7 の電圧波形 $COMMON (V_{com})$ を示している。

10

【 0 0 1 9 】

以下、図 7 5 (a) ~ (f) を用いて図 7 4 の等価回路の動作を説明する。

【 0 0 2 0 】

時刻 T_1 のとき V_g の電圧が V_{gL} から V_{gH} に変化することにより、 TFT_{16a} と TFT_{16b} が同時に導通状態（オン状態）となり、副画素 1 0 a、1 0 b の副画素電極 1 8 a、1 8 b に信号線 1 4 の電圧 V_s が伝達され、副画素 1 0 a、1 0 b に充電される。同様にそれぞれの副画素の補助容量 C_{sa} 、 C_{sb} にも信号線からの充電がなされる。

【 0 0 2 1 】

20

次に、時刻 T_2 のとき走査線 1 2 の電圧 V_g が V_{gH} から V_{gL} に変化することにより、 TFT_{16a} と TFT_{16b} が同時に非導通状態（OFF 状態）となり、副画素 1 0 a、1 0 b、補助容量 C_{sa} 、 C_{sb} はすべて信号線 1 4 と電氣的に絶縁される。なお、この直後 TFT_{16a} 、 TFT_{16b} の有する寄生容量等の影響による引き込み現象のために、それぞれの副画素電極の電圧 V_{lca} 、 V_{lcb} は概ね同一の電圧 V_d だけ低下し、

$$V_{lca} = V_s - V_d$$

$$V_{lcb} = V_s - V_d$$

となる。また、このとき、それぞれの補助容量配線の電圧 V_{csa} 、 V_{csb} は

$$V_{csa} = V_{com} - V_{ad}$$

$$V_{csb} = V_{com} + V_{ad}$$

30

である。

【 0 0 2 2 】

時刻 T_3 で、補助容量 C_{sa} に接続された補助容量配線 2 4 a の電圧 V_{csa} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ に変化し、補助容量 C_{sb} に接続された補助容量配線 2 4 b の電圧 V_{csb} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ に 2 倍の V_{ad} だけ変化する。補助容量配線 2 4 a および 2 4 b のこの電圧変化に伴い、それぞれの副画素電極の電圧 V_{lca} 、 V_{lcb} は

$$V_{lca} = V_s - V_d + 2 \times K_c \times V_{ad}$$

$$V_{lcb} = V_s - V_d - 2 \times K_c \times V_{ad}$$

へ変化する。但し、 $K_c = CCS / (CLC(V) + CCS)$ である。

40

【 0 0 2 3 】

時刻 T_4 では、 V_{csa} が $V_{com} + V_{ad}$ から $V_{com} - V_{ad}$ へ、 V_{csb} が $V_{com} - V_{ad}$ から $V_{com} + V_{ad}$ へ、2 倍の V_{ad} だけ変化する。また、

$$V_{lca} = V_s - V_d + 2 \times K_c \times V_{ad}$$

$$V_{lcb} = V_s - V_d - 2 \times K_c \times V_{ad}$$

から、

$$V_{lca} = V_s - V_d$$

$$V_{lcb} = V_s - V_d$$

へ変化する。

50

【 0 0 2 4 】

時刻 T 5 では、V c s a が V c o m - V a d から V c o m + V a d へ、V c s b が V c o m + V a d から V c o m - V a d へ、2 倍の V a d だけ変化し、V l c a、V l c b もまた、

$$V l c a = V s - V d$$

$$V l c b = V s - V d$$

から、

$$V l c a = V s - V d + 2 \times K c \times V a d$$

$$V l c b = V s - V d - 2 \times K c \times V a d$$

へ変化する。

10

【 0 0 2 5 】

V c s a、V c s b、V l c a、V l c b は、水平走査期間（水平書き込み時間）1 H の整数倍の間隔毎に上記 T 4、T 5 における変化を交互に繰り返す。従って、それぞれの副画素電極の電圧 V l c a、V l c b の実効的な値は、

$$V l c a = V s - V d + K c \times V a d$$

$$V l c b = V s - V d - K c \times V a d$$

となる。

【 0 0 2 6 】

よって、副画素 1 0 a、1 0 b の液晶層 1 3 a および 1 3 b に印加される実効電圧 V 1、V 2 は、

20

$$V 1 = V l c a - V c o m$$

$$V 2 = V l c b - V c o m$$

すなわち、

$$V 1 = V s - V d + K c \times V a d - V c o m$$

$$V 2 = V s - V d - K c \times V a d - V c o m$$

となる。

【 0 0 2 7 】

従って、副画素 1 0 a および 1 0 b のそれぞれの液晶層 1 3 a および 1 3 b に印加される実効電圧の差 $\Delta V 1 2 (= V 1 - V 2)$ は、 $\Delta V 1 2 = 2 \times K c \times V a d$ （但し、 $K c = C C S / (C L C (V) + C C S)$ ）となり、互いに異なる電圧を印加することができる。

30

【 0 0 2 8 】

図 7 6 に V 1 と V 2 の関係を模式的に示す。図 7 6 からわかるように、液晶表示装置 2 0 0 では、V 1 の値が小さいほど $\Delta V 1 2$ の値が大きい。このように、V 1 の値が小さいほど $\Delta V 1 2$ の値が大きくなるので、とりわけ白浮特性を改善することができる。

【特許文献 1】特公昭 6 3 - 2 1 9 0 7 号公報

【特許文献 2】特開平 1 1 - 2 4 2 2 2 5 号公報

【特許文献 3】特開平 1 0 - 1 8 6 3 3 0 号公報

【特許文献 4】特開 2 0 0 2 - 5 5 3 4 3 号公報

【特許文献 5】特開 2 0 0 4 - 6 2 1 4 6 号公報（米国特許第 6 9 5 8 7 9 1 号明細書）

40

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 9 】

しかしながら、本発明者が検討した結果、特許文献 5 に記載されているマルチ画素構造を高精細または大型の液晶テレビに適用すると、 γ 特性の視角依存性は改善されるものの、下記の問題が発生することがわかった。米国特許第 6 9 5 8 7 9 1 号の開示内容を参考のために本明細書に援用する。

【 0 0 3 0 】

補助容量対向電極（C S バスライン）に印加する振動電圧の振動の周期が短いと、表示パネルの高精細化あるいは大型化に伴って、振動電圧の振動の周期も短くなるため、振動

50

電圧発生のための回路の作製が困難になる（高価になる）、消費電力が増加する、あるいはＣＳバスラインの電氣的な負荷インピーダンスによる波形鈍りの影響が大きくなるという問題がある。さらに、この問題を解決するために、複数の電氣的に独立なＣＳ幹線を設けて、補助容量対向電極に印加する振動電圧の振動の周期を長くする構成とすると、後に詳述するように、表示品位が低下することがある。

【００３１】

本発明は、上記諸点に鑑みてなされたものであり、その主な目的は、特に大型あるいは高精細の液晶表示パネルに上記面積階調表示技術を適用する際に、ＣＳバスラインに印加する振動電圧の振動周期を長くしても、表示品位が低下しない液晶表示装置およびその駆動方法を提供することにある。

【課題を解決するための手段】

【００３２】

本発明の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第１副画素および第２副画素であって、ある階調において前記第１副画素が前記第２副画素よりも高い輝度を呈する第１副画素および第２副画素を有し、前記第１副画素および前記第２副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第１副画素および前記第２副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第１副画素と前記第２副画素とで電氣的に独立であって、かつ、前記複数の画素の内の任意の画素の前記第１副画素の前記補助容量対向電極と、前記任意の画素に列方向に隣接する画素の前記第２副画素の前記補助容量対向電極とは、電氣的に独立である液晶表示装置であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第１副画素および前記第２副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、入力映像信号の１垂直走査期間（ $V - Total$ ）内に、第１波形を有する第１期間（ A ）と、第２波形を有する第２期間（ B ）とを有し、前記第１期間と前記第２期間との和が垂直走査期間と等しく（ $V - Total = A + B$ ）、前記第１波形は、第１電圧レベルと第２電圧レベルとの間を水平走査期間（ H ）の２以上の整数倍の第１周期（ P_A ）で振動する波形であり、前記第２波形は、連続する２０以下の所定数の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されていることを特徴とする。

【００３３】

ある実施形態において、前記所定数の垂直走査期間は４以下の垂直走査期間である。

【００３４】

ある実施形態において、前記所定の一定値は、前記第１波形の前記第１電圧レベルと前記第２電圧レベルとの平均値と等しい。

【００３５】

ある実施形態において、前記複数の補助容量幹線の内で電氣的に独立な補助容量幹線は L 本（ L は偶数）の補助容量幹線であって、前記第１周期（ P_A ）は、水平走査期間の L 倍（ $L \cdot H$ ）または $2 \cdot K \cdot L$ 倍（ K は正の整数）であり、かつ、前記第１周期における前記第１電圧レベルにある期間と前記第２電圧レベルにある期間とは互いに等しい。

【００３６】

ある実施形態において、前記第２波形は、１垂直走査期間における前記第２波形の実効値が、前記第１電圧レベルと前記第２電圧レベルとの平均値と一致する波形である。

【００３７】

ある実施形態において、前記第２波形は、第３電圧レベルと第４電圧レベルとの間を水

10

20

30

40

50

平走査期間の正の整数倍の第2周期で振動する波形である。

【0038】

ある実施形態において、前記第3電圧レベルは前記第1電圧レベルと等しく、前記第4電圧レベルは前記第2電圧レベルと等しい。

【0039】

ある実施形態において、前記第2期間は、水平走査期間の偶数倍であって、前記第2期間において、前記第3電圧レベルにある期間と前記第4電圧レベルにある期間とは互いに等しい。

【0040】

ある実施形態において、前記第2期間は、水平走査期間の奇数倍であって、ある垂直走査期間の前記第2期間において、前記第3電圧レベルにある期間は前記第4電圧レベルにある期間よりも1水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の前記第2期間においても、前記第3電圧レベルにある期間は前記第4電圧レベルにある期間よりも1水平走査期間分だけ短い。

10

【0041】

ある実施形態において、前記第1期間は、前記第1周期の半整数（整数 + 1 / 2）倍である。

【0042】

ある実施形態において、前記複数の画素がN行の画素行を構成し、有効表示期間（V - Disp）が水平走査期間のN倍（N・H）であるとき、前記第1周期を P_A とすると、前記第1期間（A）は、 $A = [\text{Int} \{ (N \cdot H - P_A / 2) / P_A \} + 1 / 2] \cdot P_A + M \cdot P_A$ の関係（但し、 $\text{Int}(x)$ は任意の実数xの整数部分を意味するものとし、Mは0以上の整数）を満足する。

20

【0043】

ある実施形態において、垂直走査期間（V - Total）が水平走査期間のQ倍（Q・H）であるとき（Qは正の整数）、前記第1周期を P_A とすると、前記第1期間（A）は、 $A = [\text{Int} \{ (Q \cdot H - P_A / 2) / P_A \} + 1 / 2] \cdot P_A$ の関係（但し、 $\text{Int}(x)$ は任意の実数xの整数部分を意味するものとする）を満足する。

【0044】

ある実施形態において、垂直走査期間（V - Total）が水平走査期間のQ倍（Q・H）であるとき（Qは正の整数）、前記第1周期を P_A とすると、前記第1期間（A）は、 $A = [\text{Int} \{ (Q \cdot H - 3 \cdot P_A / 2) / P_A \} + 1 / 2] \cdot P_A$ の関係（但し、 $\text{Int}(x)$ は任意の実数xの整数部分を意味するものとする）を満足する。

30

【0045】

ある実施形態において、前記補助容量対向電圧は、垂直走査期間ごとに位相が180°ずれる。

【0046】

ある実施形態において、前記複数の補助容量幹線は偶数本の補助容量幹線であって、互いに振動の位相が180°異なる補助容量対向電圧を供給する補助容量幹線の対で構成されている。

40

【0047】

本発明のテレビ受像機は、上記のいずれかの液晶表示装置を備えることを特徴とする。

【0048】

本発明の液晶表示装置の駆動方法は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素であって、ある階調において前記第1副画素が前記第2副画素よりも高い輝度を呈する第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続され

50

た補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素と前記第2副画素とで電氣的に独立であって、かつ、前記複数の画素の内の任意の画素の前記第1副画素の前記補助容量対向電極と、前記任意の画素に列方向に隣接する画素の前記第2副画素の前記補助容量対向電極とは、電氣的に独立であり、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第1副画素および前記第2副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されている液晶表示装置の駆動方法であって、前記複数の前記補助容量幹線のそれぞれに対応する補助容量対向電圧を用意する工程を含み、前記補助容量対向電圧を用意する工程が、入力映像信号の1垂直走査期間（ $V - Total$ ）内に、第1波形を有する第1期間（ A ）と、第2波形を有する第2期間（ B ）とを有し、前記第1期間と前記第2期間との和が垂直走査期間と等しく（ $V - Total = A + B$ ）、前記第1波形は、第1電圧レベルと第2電圧レベルとの間を水平走査期間（ H ）の2以上の整数倍の第1周期（ P_A ）で振動する波形であり、前記第2波形は、連続する20以下の垂直走査期間における前記補助容量対向電圧の実効値が、所定の一定値をとるように設定された補助容量対向電圧を用意する工程であることを特徴とする。

【0049】

ある実施形態において、前記互いに電氣的に独立な複数の補助容量幹線は、 L 本（ L は偶数）の補助容量幹線であって、前記補助容量対向電圧を用意する工程が、入力映像信号の垂直走査期間（ $V - Total$ ）を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める工程と、前記複数の画素が N 行の画素行を構成し、水平走査期間を H とし、有効表示期間（ $V - Disp$ ）を $N \cdot H$ とし、 $A = [Int\{(N - L/2)/L\} + 1/2] \cdot L \cdot H + M \cdot L \cdot H$ の関係または $A = [Int\{(N - K \cdot L)/(2 \cdot K \cdot L)\} + 1/2] \cdot 2 \cdot K \cdot L \cdot H + 2 \cdot M \cdot K \cdot L \cdot H$ （但し、 $Int(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数であり、 M は0以上の整数である）を満足する A を求める工程と、 $Q \cdot H - A = B$ となる B を求める工程と、長さ A を有する第1期間において第1波形を有し、長さ B を有する第2期間において第2波形を有する補助容量対向電圧を生成する工程であって、前記第1波形は第1電圧レベルと第2電圧レベルとの間を $L \cdot H$ または $2 \cdot K \cdot L \cdot H$ の第1周期（ P_A ）で振動する波形であり、前記第2波形は第3電圧レベルと第4電圧レベルとの間を振動する波形であって、前記第3電圧レベルと前記第4電圧レベルとの平均値は前記第1電圧レベルと前記第2電圧レベルとの平均値と等しく、 B/H が偶数の場合には、前記第3電圧レベルにある期間と、前記第4電圧レベルにある期間とが互いに等しく、 B/H が奇数の場合には、ある垂直走査期間においては、前記第3電圧レベルにある期間は前記第4電圧レベルにある期間よりも1水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の前記第2期間においても、前記第3電圧レベルにある期間は前記第4電圧レベルにある期間よりも1水平走査期間分だけ短い、補助容量対向電圧を生成する工程とを包含する。

【0050】

ある実施形態において、前記互いに電氣的に独立な複数の補助容量幹線は、 L 本（ L は偶数）の補助容量幹線であって、前記補助容量対向電圧を用意する工程が、入力映像信号の垂直走査期間（ $V - Total$ ）を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める工程と、 $A = [Int\{(Q - L/2)/L\} + 1/2] \cdot L \cdot H$ の関係または $A = [Int\{(Q - K \cdot L)/(2 \cdot K \cdot L)\} + 1/2] \cdot 2 \cdot K \cdot L \cdot H$ の関係（但し、 $Int(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数である）を満足する A を求める工程と、 $Q \cdot H - A = B$ となる B を求める工程と、長さ A を有する第1期間において第1波形を有し、長さ B を有する第2期間において第2波形を有する補助容量対向電圧を生成する工程であって、前記第1波形は第1電圧レベルと第2電圧レベルとの間を $L \cdot H$ または $2 \cdot K \cdot L \cdot H$ の第1周期（ P_A ）で振動する波形であり、前記第2波形は第3電圧レベルと第4電圧レベルとの間を振動する波形であって、前記第3電圧レベルと前

記第 4 電圧レベルとの平均値は前記第 1 電圧レベルと前記第 2 電圧レベルとの平均値と等しく、 B/H が偶数の場合には、前記第 3 電圧レベルにある期間と、前記第 4 電圧レベルにある期間とが互いに等しく、 B/H が奇数の場合には、ある垂直走査期間においては、前記第 3 電圧レベルにある期間は前記第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の前記第 2 期間においても、前記第 3 電圧レベルにある期間は前記第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短い、補助容量対向電圧を生成する工程とを包含する。

【0051】

ある実施形態において、前記互いに電氣的に独立な複数の補助容量幹線は、 L 本 (L は偶数) の補助容量幹線であって、前記補助容量対向電圧を用意する工程が、入力映像信号の垂直走査期間 ($V - Total$) を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める工程と、 $A = \{ Int \{ (Q - 3 \cdot L / 2) / L \} + 1 / 2 \} \cdot L$ の関係または $A = \{ Int \{ (Q - 3 \cdot K \cdot L) / (2 \cdot K \cdot L) \} + 1 / 2 \} \cdot 2 \cdot K \cdot L \cdot H$ の関係 (但し、 $Int(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数である) を満足する A を求める工程と、 $Q \cdot H - A = B$ となる B を求める工程と、長さ A を有する第 1 期間において第 1 波形を有し、長さ B を有する第 2 期間において第 2 波形を有する補助容量対向電圧を生成する工程であって、前記第 1 波形は第 1 電圧レベルと第 2 電圧レベルとの間を $L \cdot H$ または $2 \cdot K \cdot L \cdot H$ の第 1 周期 (P_A) で振動する波形であり、前記第 2 波形は第 3 電圧レベルと第 4 電圧レベルとの間を振動する波形であって、前記第 3 電圧レベルと前記第 4 電圧レベルとの平均値は前記第 1 電圧レベルと前記第 2 電圧レベルとの平均値と等しく、 B/H が偶数の場合には、前記第 3 電圧レベルにある期間と、前記第 4 電圧レベルにある期間とが互いに等しく、 B/H が奇数の場合には、ある垂直走査期間においては、前記第 3 電圧レベルにある期間は前記第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の前記第 2 期間においても、前記第 3 電圧レベルにある期間は前記第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短い、補助容量対向電圧を生成する工程とを包含する。

【0052】

ある実施形態において、前記補助容量対向電圧は垂直走査期間ごとに位相が 180° ずれる。

【0053】

ある実施形態において、入力映像信号の垂直走査期間 ($V - Total$) を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める工程は、当該垂直走査期間の 2 つ前の垂直走査期間に対して行う。

【0054】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、前記第 1 副画素および前記第 2 副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、かつ、互いに電氣的に独立な複数の補助容量幹線を更に有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、入力映像信号の垂直走査期間 ($V - Total$) が 2 以上のサブフレームに分割され、各サブフレームにおいて各画素に表示信号電圧が書き込まれ、入力映像信号の連続する 2 つの垂直走査期間内において、表示信号電圧が同極性で書き込まれるサブフレームが 2 つ連続し、その後のサブフレームで表示信号電圧の極性 (「書き込み極性」ともいう。) が反転

するシーケンスを含み、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各サブフレームにおいて、水平走査期間（ H ）の2以上の整数倍の第1周期（ P_A ）で振動する第1波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第2波形とを含み、かつ、前記極性が反転するサブフレーム間で、前記補助容量対向電圧の前記第1波形の位相が 180° 異なることを特徴とする。

【0055】

前記シーケンスは、例えば、入力映像信号の垂直走査期間（フレームともいう。）が2以上のサブフレームを含み、同一フレーム内のサブフレームの書き込み極性が同じで、連続するフレーム間で書き込み極性が異なる場合、例えば（ $+$ 、 $+$ ） $\rightarrow$ （ $-$ 、 $-$ ）や（ $+$ 、 $+$ 、 $+$ ） $\rightarrow$ （ $-$ 、 $-$ 、 $-$ ）を含み、また、同一フレーム内のサブフレームの書き込み極性が異なり、且つ、連続するフレーム間の書き込み極性も異なる場合、例えば、（ $+$ 、 $-$ ） $\rightarrow$ （ $-$ 、 $+$ ）や（ $+$ 、 $-$ 、 $+$ ） $\rightarrow$ （ $-$ 、 $+$ 、 $-$ ）を含む。

10

【0056】

ある実施形態において、入力映像信号の垂直走査期間毎に、前記表示信号電圧の極性（書き込み極性ともいう。）が反転するとともに、前記補助容量電圧の前記第1波形の位相が 180° ずれる。

【0057】

ある実施形態において、入力映像信号の垂直走査期間毎に前記表示信号電圧の極性が反転し、かつ、入力映像信号の各垂直走査期間内のサブフレーム毎に、前記表示信号電圧の極性が反転するとともに、前記補助容量対向電圧の前記第1波形の位相が 180° ずれる。

20

【0058】

ある実施形態において、入力映像信号の垂直走査期間（ $V - Total$ ）が、有効表示期間（ $V - Disp$ ）と垂直帰線期間（ $V - Blank$ ）との和で表され、入力映像信号の垂直走査期間が、第1サブフレーム（ $V_P - Total (SF1)$ ）と第2サブフレーム（ $V_P - Total (SF2)$ ）との和で表され、前記第1サブフレーム（ $V_P - Total (SF1)$ ）が有効表示期間（ $V_P - Disp (SF1)$ ）と垂直帰線期間（ $V_P - Blank (SF1)$ ）との和で表され、前記第2サブフレーム（ $V_P - Total (SF2)$ ）が有効表示期間（ $V_P - Disp (SF2)$ ）と垂直帰線期間（ $V_P - Blank (SF2)$ ）との和で表されるとき、 $V - Blank / 2 = V_P - Blank (SF1) = V_P - Blank (SF2)$ が成立する。

30

【0059】

ある実施形態において、前記第1サブフレーム（ $V_P - Total (SF1)$ ）は、前記第1波形を有する第1期間 $A1$ と、前記第2波形を有する期間 $B1$ との和で表され、前記第2サブフレーム（ $V_P - Total (SF2)$ ）は、前記第1波形を有する第1期間 $A2$ と、前記第2波形を有する期間 $B2$ との和で表され、 $A1 - A2 = P_A / 2$ 、かつ、 $B2 - B1 = P_A / 2$ の関係を満足する。

【0060】

ある実施形態において、入力映像信号の垂直走査期間（ $V - Total$ ）が、有効表示期間（ $V - Disp$ ）と垂直帰線期間（ $V - Blank$ ）との和で表され、入力映像信号の垂直走査期間が、第1サブフレーム（ $V_P - Total (SF1)$ ）と第2サブフレーム（ $V_P - Total (SF2)$ ）との和で表され、前記第1サブフレーム（ $V_P - Total (SF1)$ ）が有効表示期間（ $V_P - Disp (SF1)$ ）と垂直帰線期間（ $V_P - Blank (SF1)$ ）との和で表され、前記第2サブフレーム（ $V_P - Total (SF2)$ ）が有効表示期間（ $V_P - Disp (SF2)$ ）と垂直帰線期間（ $V_P - Blank (SF2)$ ）との和で表されるとき、前記第1サブフレーム（ $V_P - Total (SF1)$ ）が前記第1周期の整数倍である。

40

【0061】

ある実施形態において、入力映像信号の垂直走査期間（ $V - Total$ ）が、有効表示

50

期間 (V - Disp) と垂直帰線期間 (V - Blank) との和で表され、入力映像信号の垂直走査期間が、第 1 サブフレーム (V_P - Total (SF1)) と第 2 サブフレーム (V_P - Total (SF2)) との和で表され、前記第 1 サブフレーム (V_P - Total (SF1)) が有効表示期間 (V_P - Disp (SF1)) と垂直帰線期間 (V_P - Blank (SF1)) との和で表され、前記第 2 サブフレーム (V_P - Total (SF2)) が有効表示期間 (V_P - Disp (SF2)) と垂直帰線期間 (V_P - Blank (SF2)) との和で表されるとき、前記第 1 サブフレーム (V_P - Total (SF1)) が前記第 1 周期の半整数倍である。

【0062】

ある実施形態において、前記第 2 波形は、水平走査期間 (1H) 以下の周期で第 1 レベルと第 2 レベルとの間を振動する波形を含む。前記第 2 波形は、水平走査期間の整数分の 1 の周期で第 1 レベルと第 2 レベルとの間を振動する波形を含む。

10

【0063】

ある実施形態において、前記複数の補助容量幹線の内で電氣的に独立な補助容量幹線は L 本 (L は偶数) の補助容量幹線であって、前記第 1 周期 (P_A) は、水平走査期間の L 倍 (L · H) または 2 · K · L 倍 (K は正の整数) であり、かつ、前記第 1 周期における前記第 1 電圧レベルにある期間と前記第 2 電圧レベルにある期間とは互いに等しい。

【0064】

ある実施形態において、前記複数の補助容量幹線は偶数本の補助容量幹線であって、互いに振動の位相が 180° 異なる補助容量対向電圧を供給する補助容量幹線の対で構成されている。

20

【0065】

ある実施形態において、入力映像信号の垂直走査期間 (V - Total) が、有効表示期間 (V - Disp) と垂直帰線期間 (V - Blank) との和で表され、入力映像信号の垂直走査期間が、第 1 サブフレーム (V_P - Total (SF1)) と第 2 サブフレーム (V_P - Total (SF2)) との和で表され、入力映像信号の輝度が中間調を表すとき、前記第 1 サブフレームで前記画素に供給される表示信号電圧と前記第 2 サブフレームで前記画素に供給される表示信号電圧は、前記第 1 および第 2 サブフレームにおける表示輝度の平均が、入力映像信号の輝度に一致し、かつ、前記第 1 サブフレームにおける表示輝度と前記第 2 サブフレームにおける表示輝度との差が異なるように設定されている。前記第 1 サブフレームにおける表示輝度と前記第 2 サブフレームにおける表示輝度との差は最大とすることが好ましい。

30

【0066】

ある実施形態において、入力映像信号の垂直走査期間内において、前記第 1 サブフレームは前記第 2 サブフレームよりも前にあり、前記第 1 サブフレームにおける表示輝度は前記第 2 サブフレームにおける表示輝度よりも小さい。

【0067】

ある実施形態において、前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含む。典型的には、表示領域を上下に 2 分割する。このとき、上側の表示領域に属する補助容量幹線の数と下側の表示領域に属する補助容量幹線の数は 1 だけ異なる。

40

【0068】

ある実施形態において、前記第 1 補助容量幹線が供給する前記補助容量対向電圧の前記第 1 波形の位相が 180° ずれるタイミングと、前記第 2 補助容量幹線が供給する前記補助容量対向電圧の前記第 1 波形の位相が 180° ずれるタイミングが異なっている。

【0069】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複

50

数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素と前記第2副画素とで電氣的に独立であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第1副画素および前記第2副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、前記複数の画素は、第1表示領域に属する画素と、第2表示領域に属する画素とを含み、前記第1表示領域と前記第2表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第1表示領域に属する複数の第1補助容量幹線と、前記第2表示領域に属する複数の第2補助容量幹線とを含む。

10

【0070】

ある実施形態において、前記複数の補助容量幹線は、前記第1表示領域に属する画素および前記第2表示領域に属する画素のいずれにも電氣的に接続された補助容量幹線をさらに含む。

【0071】

ある実施形態において、前記複数の第1補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧と、前記複数の第2補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧は、同一波形であって位相が異なる電圧である。

20

【0072】

ある実施形態において、前記複数の第1補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧波形と、前記複数の第2補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧波形の位相差は、1水平走査期間よりも大きく、かつ、映像信号の垂直走査期間（V - Total）よりも小さい。

【0073】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素と前記第2副画素とで電氣的に独立であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第1副画素および前記第2副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、第1電圧レベルと第2電圧レベルで構成される複数の周期を有する複数の矩形波で構成される矩形波群2つ、即ち第1矩形波群と第2矩形波群が繰り返し連結されたものであって、第1矩形波群（WI）および第2矩形波群（WII）は、それぞれ第1期間（WIAまたはWIIA）と第2期間（WIBまたはWIIIB）とを含み、前記第1期間（WIAまたはWIIA）において各画素への書き込み走査が行われており、前記複数の画素は、第1表示領域に属する画素と、第2表示領域に属する画素とを含み、前記第1表示領域と前記第2表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第1表示領域に属する第1補助容量幹線と、前記第2表示領域に属する第2補助容量幹線とを含み、前記第1補助容量幹線に印加される前記補助容量対向電圧の第1期間（WIAまたはWIIA）は前記第1

30

40

50

表示領域が走査される期間であって、前記第 2 補助容量幹線に印加される前記補助容量対向電圧の第 1 期間 (W I A または W I I A) は、前記第 2 表示領域が走査される期間であり、前記第 1 矩形波群と第 2 矩形波群では、それぞれの第 1 期間内での走査時の各画素に書き込まれる表示信号電圧の極性が異なり、前記第 2 矩形波群の前記第 1 期間における波形は、前記第 1 矩形波群の前記第 1 期間の波形における前記第 1 電圧レベルを前記第 2 電圧レベルに、前記第 2 電圧レベルを前記第 1 電圧レベルに変更したものであり、前記第 1 補助容量幹線が供給する第 1 補助容量対向電圧の前記第 1 矩形波群と第 2 矩形波群との連結タイミングと前記第 2 補助容量幹線が供給する第 2 補助容量対向電圧の前記第 1 矩形波群と第 2 矩形波群との連結タイミングが異なっている。

【 0 0 7 4 】

10

ある実施形態において、前記複数の第 1 補助容量幹線が供給する複数の第 1 補助容量対向電圧の前記第 1 矩形波群と第 2 矩形波群の連結タイミングは全て同一タイミングであり、且つ、前記複数の第 2 補助容量幹線が供給する複数の第 2 補助容量対向電圧の前記第 1 矩形波群と第 2 矩形波群の連結タイミングも全て同一タイミングである。

【 0 0 7 5 】

ある実施形態において、前記第 1 表示領域に対する垂直走査期間を $V_P - Total (SFU)$ 、前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL)$ とするとき、入力映像信号の 1 垂直走査期間 ($V - Total$) = $V_P - Total (SFU)$ = $V_P - Total (SFL)$ の関係を満足する。

【 0 0 7 6 】

20

ある実施形態において、前記第 1 矩形波群と前記第 2 矩形波群の長さが入力映像信号の垂直走査期間 ($V - Total$) に等しい。

【 0 0 7 7 】

ある実施形態において、前記入力映像信号の垂直走査期間 ($V - Total$) で 2 つのサブフレーム、第 1 サブフレーム ($V_P - Total (SF1)$) と第 2 サブフレーム ($V_P - Total (SF2)$) を表示する液晶表示装置であって、前記第 1 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU1)$ 、前記第 1 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL1)$ とし、前記第 2 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU2)$ 、前記第 2 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL2)$ とするとき、 $V_P - Total (SF1) = V_P - Total (SFU1) = V_P - Total (SFL1)$ 、および $V_P - Total (SF2) = V_P - Total (SFU2) = V_P - Total (SFL2)$ の関係を満足し、前記第 1 矩形波群の長さが $V_P - Total (SF1)$ に等しく、前記第 2 矩形波群の長さが $V_P - Total (SF2)$ に等しい。

30

【 0 0 7 8 】

ある実施形態において、前記入力映像信号の垂直走査期間 ($V - Total$) で 2 つのサブフレーム、第 1 サブフレーム ($V_P - Total (SF1)$) と第 2 サブフレーム ($V_P - Total (SF2)$) を表示する液晶表示装置であって、前記第 1 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU1)$ 、前記第 1 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL1)$ とし、前記第 2 サブフレームにおける前記第 1 表示領域の垂直走査期間を $V_P - Total (SFU2)$ 、前記第 2 サブフレームにおける前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL2)$ とするとき、 $V_P - Total (SF1) = V_P - Total (SFU1) = V_P - Total (SFL1)$ 、および $V_P - Total (SF2) = V_P - Total (SFU2) = V_P - Total (SFL2)$ の関係を満足し、前記第 1 矩形波群の長さ、前記第 2 矩形波群の長さがいずれも $V - Total$ に等しく、第 1 矩形波群、第 2 矩形波群がそれぞれ 2 つの第 1 期間を含む。

40

【 0 0 7 9 】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の

50

電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第1副画素および前記第2副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第1副画素と前記第2副画素とで電氣的に独立であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第1副画素および前記第2副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、前記複数の画素は、第1表示領域に属する画素と、第2表示領域に属する画素とを含み、前記第1表示領域と前記第2表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第1表示領域に属する第1補助容量幹線と、前記第2表示領域に属する第2補助容量幹線とを含み、前記第1補助容量幹線に印加される電圧は1補助容量電圧であり、第2補助容量幹線に印加される電圧は2補助容量電圧であって、入力映像信号の垂直走査期間 ($V - Total$) で2つのサブフレーム、第1サブフレーム ($V_P - Total (SF1)$) と第2サブフレーム ($V_P - Total (SF2)$) を表示する液晶表示装置であって、前記第1補助容量電圧および前記第2補助容量電圧はそれぞれ、第1サブフレーム ($V_P - Total (SF1)$) および第2サブフレーム ($V_P - Total (SF2)$) において、第1波形を有する第1期間 (A) と、第2波形を有する第2期間 (B) とを有し、前記第1期間と前記第2期間との和が、第1サブフレーム ($V_P - Total (SF1)$) または第2サブフレーム ($V_P - Total (SF2)$) に等しく、前記第1波形は、第1電圧レベルと第2電圧レベルとの間を水平走査期間 (H) の2以上の整数倍の第1周期 (P_A) で振動する波形であり、前記第2波形は、垂直走査期間 ($V - Total$) 毎に実効値が所定の一定値をとるように設定されている。

【0080】

ある実施形態において、前記第2波形は、水平走査期間 $1H$ 以下の周期で前記第1レベルと前記第2レベルの間を振動する波形を含む。前記第2波形は、水平走査期間の整数分の1の周期で第1レベルと第2レベルとの間を振動する波形を含む。

【0081】

ある実施形態において、前記入力映像信号の垂直走査期間 ($V - Total$) が、第1サブフレーム ($V_P - Total (SF1)$) と第2サブフレーム ($V_P - Total (SF2)$) との和で表され、前記入力映像信号の輝度が中間調を表すとき、前記第1サブフレームで前記画素に供給される表示信号電圧と前記第2サブフレームで前記画素に供給される表示信号電圧は、前記第1および第2サブフレームにおける表示輝度の平均が、前記入力映像信号の輝度に一致し、かつ、前記第1サブフレームにおける表示輝度と前記第2サブフレームにおける表示輝度が異なるように設定されている。

【0082】

ある実施形態において、入力映像信号の垂直走査期間内において、前記第1サブフレームは前記第2サブフレームよりも前にあり、前記第1サブフレームにおける表示輝度は前記第2サブフレームにおける表示輝度よりも小さい。

【0083】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第1副画素および第2副画素を有し、前記第1副画素および前記第2副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補

助容量とを有し、前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、入力映像信号の垂直走査期間 ($V - Total$) が 2 以上のサブフレームに分割され、各サブフレームにおいて各画素に表示信号電圧が書き込まれ、入力映像信号の連続する 2 つの垂直走査期間内において、表示信号電圧が同極性で書き込まれるサブフレームが 2 つ連続し、その後のサブフレームで表示信号電圧の極性が反転するシークエンスを含み、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各サブフレームにおいて、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、前記極性が反転するサブフレーム間で、前記補助容量対向電圧の前記第 1 波形の位相が 180° 変化し、前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含み、前記第 1 補助容量幹線が供給する第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングと前記第 2 補助容量幹線が供給する第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングが異なっている。

10

20

【0084】

ある実施形態において、前記複数の第 1 補助容量幹線が供給する複数の第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングは全て同一タイミングであり、且つ、前記複数の第 2 補助容量幹線が供給する複数の第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングも全て同一タイミングである。

【0085】

ある実施形態において、前記第 1 表示領域に対する垂直走査期間を $V_P - Total (SFU)$ 、前記第 2 表示領域に対する垂直走査期間を $V_P - Total (SFL)$ とするとき、入力映像信号の 1 垂直走査期間 ($V - Total$) = $V_P - Total (SFU)$ = $V_P - Total (SFL)$ の関係を満足する。

30

【0086】

本発明の他の液晶表示装置は、それぞれが液晶層と前記液晶層に電圧を印加する複数の電極とを有し、行および列を有するマトリクス状に配列された複数の画素を備え、前記複数の画素のそれぞれは、それぞれの前記液晶層に互いに異なる電圧を印加することができる第 1 副画素および第 2 副画素を有し、前記第 1 副画素および前記第 2 副画素のそれぞれは、対向電極と、前記液晶層を介して前記対向電極に対向する副画素電極とによって形成された液晶容量と、前記副画素電極に電氣的に接続された補助容量電極と、絶縁層と、前記絶縁層を介して前記補助容量電極と対向する補助容量対向電極とによって形成された補助容量とを有し、前記対向電極は、前記第 1 副画素および前記第 2 副画素に対して共通の単一の電極であり、前記補助容量対向電極は、前記第 1 副画素と前記第 2 副画素とで電氣的に独立であって、互いに電氣的に独立な複数の補助容量幹線を有し、前記補助容量幹線のそれぞれは、前記複数の画素の前記第 1 副画素および前記第 2 副画素が有する前記補助容量対向電極のいずれかに補助容量配線を介して電氣的に接続されており、入力映像信号の垂直走査期間 ($V - Total$) 毎に表示信号電圧の極性が反転するシークエンスを有し、前記複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各垂直走査期間 ($V - Total$) において、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、前記極性が反転するのに伴って、前記補助容量対向電圧の前記第 1 波形の位相が 180° 変化し、前記複数の画素は、第 1 表示領域に属する画素と、第 2 表示領域に属する画素

40

50

とを含み、前記第 1 表示領域と前記第 2 表示領域とは互いに独立に走査され得る領域であって、前記複数の補助容量幹線は、前記第 1 表示領域に属する第 1 補助容量幹線と、前記第 2 表示領域に属する第 2 補助容量幹線とを含み、前記第 1 補助容量幹線が供給する第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングと前記第 2 補助容量幹線が供給する第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングが異なっている、液晶表示装置。

【0087】

ある実施形態において、前記複数の第 1 補助容量幹線が供給する複数の第 1 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングは全て同一タイミングであり、且つ、前記複数の第 2 補助容量幹線が供給する複数の第 2 補助容量対向電圧の前記第 1 波形の位相が 180° 変化するタイミングも全て同一タイミングである。

10

【発明の効果】

【0088】

本発明によると、特に大型あるいは高精細の液晶表示パネルに上記面積階調表示技術を適用する際に、CSバスラインに印加する振動電圧の振動周期を長くしても、表示品位が低下しない液晶表示装置およびその駆動方法を提供することができる。本発明の液晶表示装置は、いわゆる倍速駆動法やパネル分割駆動法、あるいはこれらを組み合わせた駆動法を適用しても、表示品位が低下しない。

【図面の簡単な説明】

【0089】

20

【図 1】本発明による実施形態の液晶表示装置の画素配列を模式的に示す図である。

【図 2】本発明による実施形態の液晶表示装置のある領域の等価回路図である。

【図 3 A】図 2 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした CSバスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である。

【図 3 B】図 2 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした CSバスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である（液晶層に印加される電圧の極性が図 3 A の場合と反転）。

【図 4 A】図 2 に示した液晶表示装置の駆動状態（図 3 A の電圧を用いた場合）を示す模式図である。

30

【図 4 B】図 2 に示した液晶表示装置の駆動状態（図 3 B の電圧を用いた場合）を示す模式図である。

【図 5】(a) は、本発明の第 2 の局面による実施形態の液晶表示装置における CSバスラインに振動電圧を供給するための構成を模式的に示す図であり、(b) はその電気的な負荷インピーダンスを近似した等価回路を模式的に示す図である。

【図 6】(a) から (e) は、CS電圧波形鈍りが無い場合の副画素電極の振動電圧波形を模式的に示す図である。

【図 7】(a) から (e) は、CR時定数が「 $0.2H$ 」の場合に相当する波形鈍りが発生した場合の副画素電極の振動電圧波形を模式的に示す図である。

【図 8】図 6、図 7 の波形を基に算出した振動電圧の平均値および実効値と CSバスライン電圧の振動周期の関係を示すグラフである。

40

【図 9】本発明の Type I の構成を有する実施形態の液晶表示装置の等価回路を模式的に示す図である。

【図 10 A】図 9 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした CSバスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である。

【図 10 B】図 9 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした CSバスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である（液晶層に印加される電圧の極性が図 10 A の場合と反転）。

【図 11 A】図 9 に示した液晶表示装置の駆動状態（図 10 A の電圧を用いた場合）を示

50

す模式図である。

【図 1 1 B】図 9 に示した液晶表示装置の駆動状態（図 1 0 B の電圧を用いた場合）を示す模式図である。

【図 1 2】本発明の T y p e I の構成を有する他の実施形態の液晶表示装置の等価回路を模式的に示す図である。

【図 1 3 A】図 1 2 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした C S バスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である。

【図 1 3 B】図 1 2 に示した液晶表示装置におけるゲートバスラインの電圧波形を基準とした C S バスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す図である（液晶層に印加される電圧の極性が図 1 3 A の場合と反転）。

【図 1 4 A】図 1 2 に示した液晶表示装置の駆動状態（図 1 3 A の電圧を用いた場合）を示す模式図である。

【図 1 4 B】図 1 2 に示した液晶表示装置の駆動状態（図 1 3 B の電圧を用いた場合）を示す模式図である。

【図 1 5】（ a ）は本発明の T y p e I の構成を有する実施形態の液晶表示装置における C S バスラインおよび画素間遮光層の配置例を示す模式図であり、（ b ）は本発明の T y p e I I の構成を有する実施形態の液晶表示装置における画素間遮光層を兼ねる C S バスラインの配置例を模式的に示す図である。

【図 1 6 A】本発明の T y p e I I の構成を有する実施形態の液晶表示装置の駆動状態を示す模式図である。

【図 1 6 B】本発明の T y p e I I の構成を有する実施形態の液晶表示装置の駆動状態を示す模式図であり、図 1 6 A の駆動状態と液晶層に印加される電界の向きが逆の場合を示している。

【図 1 7】本発明の T y p e I I の構成を有する実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 1 8】図 1 7 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 1 9】本発明の T y p e I I の構成を有する他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 2 0】図 1 9 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 2 1】本発明の T y p e I I の構成を有するさらに他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 2 2】図 2 1 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 2 3】本発明の T y p e I I の構成を有するさらに他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 2 4】図 2 3 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 2 5】本発明の T y p e I I の構成を有するさらに他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 2 6】図 2 5 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 2 7】本発明の T y p e I I の構成を有するさらに他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 2 8】図 2 7 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 2 9】本発明の T y p e I I の構成を有するさらに他の実施形態の液晶表示装置のマトリックス構成（ C S バスラインの接続形態）示す模式図である。

【図 3 0】図 2 9 に示した液晶表示装置の駆動信号波形を示す模式図である。

【図 3 1】（ a ）～（ c ）は、本発明による実施形態の T y p e I の液晶表示装置の 3 つの代表的な構成を模式的に示す図である。

【図 3 2】（ a ）～（ c ）は、本発明による実施形態の T y p e I I の液晶表示装置の 3 つの代表的な構成を模式的に示す図である。

【図 3 3 A】 T y p e I の液晶表示装置においてスジが発生する原因を説明するためのゲ

10

20

30

40

50

ート電圧およびＣＳ電圧の波形図である。

【図３３Ｂ】Ｔｙｐｅ Ｉ Ｉ の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧およびＣＳ電圧の波形図である。

【図３４】Ｔｙｐｅ Ｉ の液晶表示装置におけるスジを模式的に示す図である。

【図３５Ａ】Ｔｙｐｅ Ｉ の液晶表示装置の等価回路とＣＳ幹線との接続形態を示す図である。

【図３５Ｂ】Ｔｙｐｅ Ｉ の液晶表示装置の等価回路とＣＳ幹線との接続形態を示す図である（図３５Ａの続き）。

【図３６】図３５Ａおよび図３５Ｂに示した液晶表示装置におけるＣＳ電圧とゲート電圧とのタイミングの関係を示す図である。

【図３７】図３５Ａおよび図３５Ｂに示した液晶表示装置においてスジが発生する原因を説明するためのゲート電圧およびＣＳ電圧の波形図である。

【図３８】Ｔｙｐｅ Ｉ Ｉ の液晶表示装置におけるスジを模式的に示す図である。

【図３９Ａ】Ｔｙｐｅ Ｉ Ｉ の液晶表示装置の等価回路とＣＳ幹線との接続形態を示す図である。

【図３９Ｂ】Ｔｙｐｅ Ｉ Ｉ の液晶表示装置の等価回路とＣＳ幹線との接続形態を示す図である（図３９Ａの続き）。

【図３９Ｃ】Ｔｙｐｅ Ｉ Ｉ の液晶表示装置の等価回路とＣＳ幹線との接続形態を示す図である（図３９Ｂの続き）。

【図４０】図３９Ａ～図３９Ｃに示した液晶表示装置におけるＣＳ電圧とゲート電圧とのタイミングの関係を示す図である。

【図４１Ａ】図３９Ａ～図３９Ｃに示した液晶表示装置においてスジが発生する原因を説明するための図であり、ゲート電圧の波形図である。

【図４１Ｂ】図３９Ａ～図３９Ｃに示した液晶表示装置においてスジが発生する原因を説明するための図であり、ＣＳ電圧の波形図である。

【図４１Ｃ】図３９Ａ～図３９Ｃに示した液晶表示装置においてスジが発生する原因を説明するための図であり、画素の印加電圧の波形図である。

【図４２Ａ】本発明による実施形態１の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である（例１）。

【図４２Ｂ】本発明による実施形態１の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ＣＳ電圧および画素の印加電圧の波形図である（例２）。

【図４２Ｃ】本発明による実施形態１の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ＣＳ電圧および画素の印加電圧の波形図である（例３）。

【図４２Ｄ】本発明による実施形態１の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ＣＳ電圧および画素の印加電圧の波形図である（例４）。

【図４３】Ｔｙｐｅ Ｉ の他の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である。

【図４４】本発明による実施形態２の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である。

【図４５Ａ】本発明による実施形態３の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である（例１）。

【図４５Ｂ】本発明による実施形態３の液晶表示装置（Ｔｙｐｅ Ｉ）を駆動する方法を説明するための図であり、ゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である（例２）。

【図４６Ａ】本発明による実施形態４の液晶表示装置（Ｔｙｐｅ Ｉ Ｉ）を駆動する方法を説明するための図であり、ゲート電圧、ＣＳ電圧および画素の印加電圧の波形図である（例１）。

【図４６Ｂ】本発明による実施形態４の液晶表示装置（Ｔｙｐｅ Ｉ Ｉ）を駆動する方法を

10

20

30

40

50

説明するための図であり、C S 電圧および画素の印加電圧の波形図である（例 2）。

【図 4 6 C】本発明による実施形態 4 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、C S 電圧および画素の印加電圧の波形図である（例 3）。

【図 4 6 D】本発明による実施形態 4 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、C S 電圧および画素の印加電圧の波形図である（例 4）。

【図 4 7 A】Type II の他の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧の波形図である。

【図 4 7 B】Type II の他の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧および C S 電圧の波形図である。

【図 4 7 C】Type II の他の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧および画素の印加電圧の波形図である。

10

【図 4 7 D】Type II の他の液晶表示装置においてスジが発生する原因を説明するためのゲート電圧、C S 電圧および画素の印加電圧の波形図である（例 2）。

【図 4 8】本発明による実施形態 5 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である。

【図 4 9 A】本発明による実施形態 6 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である（例 1）。

【図 4 9 B】本発明による実施形態 6 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である（例 1）。

20

【図 4 9 C】本発明による実施形態 6 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、C S 電圧および画素の印加電圧の波形図である（例 2）。

【図 4 9 D】本発明による実施形態 6 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、C S 電圧および画素の印加電圧の波形図である（例 2）。

【図 5 0】本発明による実施形態 7 の液晶表示装置（Type I）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である。

【図 5 1】本発明による実施形態 7 の液晶表示装置 1 0 0 において C S 電圧を発生させる回路の構成を模式的に示す図である。

【図 5 2】本発明による実施形態 8 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である。

30

【図 5 3】本発明による実施形態 9 の液晶表示装置（Type I）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である。

【図 5 4】本発明による実施形態 1 0 の液晶表示装置（Type II）を駆動する方法を説明するための図であり、ゲート電圧、C S 電圧および画素の印加電圧の波形図である。

【図 5 5】本発明による実施形態の液晶表示装置に好適に適用される倍速駆動方法を説明するための模式図であり、（a）は通常の駆動方法、（b）は倍速駆動方法を示す。

【図 5 6 A】本発明による実施形態 1 1 の液晶表示装置のマトリクス構成（C S バスラインの接続形態）を示す模式図である。

【図 5 6 B】本発明による実施形態 1 1 の液晶表示装置のマトリクス構成（C S バスラインの接続形態）を示す模式図である（図 5 6 A の続き）。

40

【図 5 6 C】本発明による実施形態 1 1 の液晶表示装置のマトリクス構成（C S バスラインの接続形態）を示す模式図である（図 5 6 B の続き）。

【図 5 7 A】図 5 6 A ~ 図 5 6 C に示した液晶表示装置の駆動波形を示す模式図である（例 1）。

【図 5 7 B】図 5 6 A ~ 図 5 6 C に示した液晶表示装置の駆動波形を示す模式図である（例 2 ~ 5）。

【図 5 8 A】本発明による実施形態 1 2 の液晶表示装置のマトリクス構成（C S バスラインの接続形態）を示す模式図である。

【図 5 8 B】本発明による実施形態 1 2 の液晶表示装置のマトリクス構成（C S バスライ

50

ンの接続形態)を示す模式図である(図58Aの続き)。

【図58C】本発明による実施形態12の液晶表示装置のマトリクス構成(CSバスラインの接続形態)を示す模式図である(図58Bの続き)。

【図59A】図58A～図58Cに示した液晶表示装置の駆動波形を示す模式図である(例1)。

【図59B】図58A～図58Cに示した液晶表示装置の駆動波形を示す模式図である(例2～5)。

【図60A】本発明による実施形態13の液晶表示装置の駆動波形を示す模式図である(例1)。

【図60B】本発明による実施形態13の液晶表示装置の駆動波形を示す模式図である(例2～5)。

【図61A】本発明による実施形態14の液晶表示装置の駆動波形を示す模式図である(例1)。

【図61B】本発明による実施形態14の液晶表示装置の駆動波形を示す模式図である(例2～5)。

【図62】パネル分割をしない通常の駆動方法において、マルチ画素駆動を適用する場合の各信号のタイミングを模式的に示す図である。

【図63】パネル分割駆動においてマルチ画素駆動を適用する場合の各信号のタイミングを模式的に示す図である。

【図64】パネル分割駆動においてマルチ画素駆動を行う場合の問題点を説明するための図である。

【図65】本発明による実施形態15の液晶表示装置の駆動方法を説明するための図である。

【図66】本発明による実施形態15の液晶表示装置の他の駆動方法を説明するための図である。

【図67】本発明による実施形態16の液晶表示装置の駆動方法を説明するための図である。

【図68】本発明による実施形態16の液晶表示装置の他の駆動方法を説明するための図である。

【図69】本発明による実施形態17の液晶表示装置の駆動方法を説明するための図である。

【図70】本発明による実施形態17の液晶表示装置の他の駆動方法を説明するための図である。

【図71A】本発明による実施形態18の液晶表示装置の駆動方法を説明するための図である。

【図71B】本発明による実施形態18の液晶表示装置の駆動方法を説明するための図である(図71Aの続き)。

【図71C】本発明による実施形態18の液晶表示装置の駆動方法を説明するための図である(図71Bの続き)。

【図72】本発明による実施形態18の液晶表示装置の他の駆動方法を説明するための図である。

【図73】特許文献5に記載されている液晶表示装置200の画素分割構造を模式的に示す図である。

【図74】液晶表示装置200の画素構造に対応した電気的な等価回路を示す図である。

【図75】(a)～(f)は、液晶表示装置200の駆動に用いられる各種の電圧波形を示す図である。

【図76】液晶表示装置200における副画素間の液晶層への印加電圧の関係を示す図である。

【符号の説明】

【0090】

10

20

30

40

10 画素

10 a、10 b 副画素

12 走査線（ゲートバスライン）

14 a、14 b 信号線（ソースバスライン）

16 a、16 b T F T

18 a、18 b 副画素電極

100、200 液晶表示装置

【発明を実施するための最良の形態】

【0091】

以下、図面を参照しながら本発明による実施形態の液晶表示装置およびその駆動方法を説明する。なお、本発明による実施形態の液晶表示装置の画素は上述した特許文献5に記載されている画素と同様の構造を有しており、補助容量配線（CSバスライン）の接続形態および補助容量対向電圧（CS電圧）の波形が特許文献5に記載されているものと異なっている。まず、CSバスラインに印加する振動電圧（CS電圧）の振動周期が短い場合に生じる問題を説明する。

【0092】

以下では、図1に示すような1H1ドット反転駆動に適した画素配列を備える液晶表示装置を例示する。1H1ドット反転駆動は、画素電極と対向電極との電位の大小関係が一定時間毎に反転し、液晶層に印加される電界の向き（電気力線の向き）が垂直走査期間毎に反転する。その結果、表示のちらつきを抑制することができる。表示のちらつきを防止するためには、積極的に輝度を異ならせた副画素の輝度順位（輝度の大小関係の順位）を可能な限りランダムに配置することが好ましく、輝度順位の等しい副画素が互いに列方向、および行方向に隣接しない配置が最も好ましい。言い換えれば、輝度順位の等しい副画素を市松状に配置することが表示上最も好ましい。

【0093】

なお、「垂直走査期間」とは、ある走査線が選択され、次にその走査線が選択されるまでの期間と定義することにする。液晶表示装置における1垂直走査期間は、ノンインターレース駆動用の信号の場合には1フレーム期間であり、インターレース駆動用の信号の場合には1フィールド期間に対応する。

【0094】

また、各垂直走査期間内において、ある走査線を選択する時刻と、その次の走査線を選択する時刻との差（期間）を1水平走査期間（1H）という。

【0095】

図1に示した液晶表示装置は、複数の行（ $1 \sim r p$ ）および複数の列（ $1 \sim c q$ ）を有するマトリクス状（ $r p, c q$ ）に配列され、それぞれの画素 $P(p, q)$ 、（但し、 $1 \leq p \leq r p, 1 \leq q \leq c q$ ）が2つの副画素 $S P a(p, q)$ および $S P b(p, q)$ を有する例を説明する。図1は、信号線 $S - C 1, S - C 2, S - C 3, S - C 4 \cdots S - C c q$ 、走査線 $G - L 1, G - L 2, G - L 3, \cdots G - L r p$ および補助容量配線 $C S - A$ および $C S - B$ と、各画素 $P(p, q)$ および各画素を構成する副画素 $S P a(p, q)$ および $S P b(p, q)$ の相対的な配置の一部分（8行6列）を模式的に示している。

【0096】

図1に示したように、1つの画素 $P(p, q)$ は画素の中央付近を水平に貫く走査線 $G - L p$ の上下に副画素 $S P a(p, q)$ および $S P b(p, q)$ を有している。すなわち、副画素 $S P a(p, q)$ および $S P b(p, q)$ は各画素において列方向に配列されている。それぞれの副画素 $S P a(p, q)$ および $S P b(p, q)$ の補助容量電極の一方（不図示）は、隣接の補助容量配線 $C S - A$ または $C S - B$ に接続されている。また、各画素 $P(p, q)$ に表示画像に応じた信号電圧（「表示信号電圧」、「データ信号電圧」ともいう。）を供給する信号線 $S - C q$ は図面上で各画素の間に垂直に（列方向に）延びるように設けられており、各信号線の右隣の副画素（画素）が各々有するT F T素子（不

10

20

30

40

50

図示)に信号電圧を供給する構成となっている。図1に示した構成は、一本の補助容量配線、または一本の走査線を2つの副画素で共有する構成であり、画素の開口率を高くできる利点を有している。

【0097】

図2は、図1に示した画素配列を有する液晶表示装置のある領域の等価回路図である。この液晶表示装置は、行および列を有するマトリクス状に配置された画素を有しており、それぞれの画素は、2つの副画素を有している。それぞれの副画素(記号AおよびBが2つの副画素を示す。)は、液晶容量 $CLCA_{n,m}$ および $CLCB_{n,m}$ と、補助容量 $CCSA_{n,m}$ および $CCSB_{n,m}$ を有している。液晶容量は副画素電極と対向電極 $ComLC$ とこれらの間に設けられた液晶層とによって構成されており、補助容量は補助容量電極と、絶縁膜と、補助容量対向電極($ComCSA_{n,m}$ 、 $ComCSB_{n,m}$)とで構成されている。2つの副画素は、それぞれ対応する $TFTA_{n,m}$ および $TFTB_{n,m}$ を介して共通の信号線(ソースバスライン) SBL_m に接続されている。 $TFTA_{n,m}$ および $TFTB_{n,m}$ は、共通の走査線(ゲートバスライン) GBL_n に供給される走査信号電圧によってオン/オフ制御され、2つの TFT がオン状態にあるときに、2つの副画素のそれぞれが有する副画素電極および補助容量電極に、共通の信号線から表示信号電圧が供給される。2つの副画素の内の一方の補助容量対向電極は、 CS バスライン($CSBL$)を介して、補助容量幹線(CS 幹線) $CSVtypeR1$ に接続されており、他方の補助容量対向電極は、補助容量幹線(CS 幹線) $CSVtypeR2$ に接続されている。

【0098】

図2で注目すべき点は、列方向に隣接する行の画素の副画素に対応する CS バスラインが互いに電氣的に共通である点である。具体的には、 n 行の副画素 $CLCB_{n,m}$ に対応する CS バスライン $CSBL$ と、これに列方向に隣接した行の画素の副画素 $CLCA_{n+1,m}$ に対応する CS バスライン $CSBL$ とが電氣的に共通である点である。

【0099】

図3Aおよび図3Bに、ゲートバスラインの電圧波形を基準とした CS バスラインに供給される振動電圧の振動の周期および位相および各副画素電極の電圧を示す。一般に、液晶表示装置は各画素の液晶層に印加される電界の向きを一定時間間隔で(例えば垂直走査期間毎に)反転させているので、各電界の向きに対応した2種類の駆動電圧波形について考える必要がある。この2種類の駆動状態を各々図3Aおよび図3Bに示してある。

【0100】

図3Aおよび図3Bにおいて、 V_{SBL_m} は m 列のソースバスライン SBL_m に供給される表示信号電圧(ソース信号電圧)の波形を示し、 V_{GBL_n} 等は、 n 行のゲートバスライン GBL_n に供給される走査電圧(ゲート信号電圧)の波形を示し、 $V_{CSVtypeR1}$ および $V_{CSVtypeR2}$ はそれぞれ CS 幹線 $CSVtypeR1$ および $CSVtypeR2$ に供給される補助容量対向電圧としての振動電圧の波形を示し、 $V_{PEA_{m,n}}$ および $V_{PEB_{m,n}}$ はそれぞれの副画素の液晶容量の電圧波形を示している。

【0101】

図3Aおよび図3Bで注目すべき第1の点は、 $CSVtypeR1$ 、 $CSVtypeR2$ の電圧 $V_{CSVtypeR1}$ 、 $V_{CSVtypeR2}$ の振動の周期はいずれも水平走査期間の1倍の時間(1H)であることである。

【0102】

図3Aおよび図3Bで注目すべき第2の点は、 $V_{CSVtypeR1}$ 、 $V_{CSVtypeR2}$ の位相が次のようになっている点である。まず、 CS 幹線間の位相に注目すれば、 $V_{CSVtypeR2}$ は $V_{CSVtypeR1}$ より0.5H時間だけ位相が遅れている。次に、 CS 幹線の電圧とゲートバスラインの電圧に注目すれば、 CS 幹線の電圧とゲートバスラインの電圧の位相は次のようになっている。図3Aおよび図3Bによれば各 CS 幹線に対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化する時刻と、 CS 幹線電圧の

各平坦部分の中央の時刻が一致している。すなわち、図 3 A および図 3 B に示した T_d の値が $0.25H$ 時間である。但し、これ以外の場合でも、 T_d の値が $0H$ よりも大きく $0.5H$ 時間よりも短い範囲であればよい。

【0103】

上記 CS 幹線の電圧の周期および位相に関する説明は図 3 A および図 3 B に基づいたものであるが、CS 幹線の電圧波形はこれに限られず、次の 2 つの条件のいずれかを満足すればよい。その第 1 の条件は、 $V_{CSVtypeR1}$ は対応する任意のゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧増加であり、かつ $V_{CSVtypeR2}$ は対応する任意のゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧減少であることである。その第 2 の条件は、 $V_{CSVtypeR1}$ は対応する任意のゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧減少であり、かつ $V_{CSVtypeR2}$ は対応する任意のゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧増加であることである。

10

【0104】

図 4 A および図 4 B にこの液晶表示装置の駆動状態をまとめて示す。液晶表示装置の駆動状態もまた図 3 A および図 3 B と同様に各副画素の駆動電圧の極性の異なる 2 つの場合に分けて示す。図 4 A の駆動状態は図 3 A の駆動電圧波形に対応し、図 4 B の駆動状態は図 3 B の駆動電圧波形に対応している。

【0105】

図 4 A および図 4 B は、マトリクス状に配列された複数の画素のうちの (n 行から $n+7$ 行の 8 行) $\times$ (m 列から $m+5$ 列までの 6 列) の画素の駆動状態を模式的に示す図であり、それぞれの画素は、輝度の異なる副画素、即ち「明」と記した副画素および「暗」と記した副画素を有している。これらの図は、先に示した図 1 と基本的に等価である。

20

【0106】

図 4 A および図 4 B で注目すべき点は、面積階調表示パネルとして必要な要件を満足しているか否かである。面積階調表示パネルとして必要な要件は次の 5 点である。

【0107】

第 1 は、中間調表示状態で 1 つの画素が輝度の異なる複数の副画素で構成されている。

【0108】

第 2 は、前記輝度の異なる副画素の輝度順位が時刻によらず一定である。

【0109】

第 3 は、前記異なる輝度の副画素の配置が緻密に成されている。

【0110】

第 4 は、任意の垂直走査期間（以下、「フレーム」とする）で、画素単位で極性の異なる画素が緻密に配置されている。

【0111】

第 5 は、任意のフレームで、輝度順位の等しい副画素単位で、特に輝度の最も明るい副画素単位で極性の等しい副画素が緻密に配置されている。

【0112】

第 1 の要件について検証する。ここでは、1 つの画素が輝度の異なる 2 つの副画素で構成されている。具体的には、例えば図 4 A によれば n 行 m 列の画素は「明」と記した輝度の高い副画素と「暗」と記した輝度の低い副画素で構成されている。よって第 1 の要件は満たしている。

40

【0113】

第 2 の要件について検証する。この液晶表示装置は駆動状態の異なる 2 つの表示形態を一定時間毎に交互に表示している。2 つの表示形態に対応する駆動状態を示してある図 4 A と図 4 B とを比較すると、輝度の高い副画素と輝度の低い副画素の位置が一致している。よって、第 2 の要件を満たしている。

【0114】

50

第3の要件について検証する。図4Aおよび図4Bによれば、輝度順位の異なる副画素、すなわち「明」と記した副画素と「暗」と記した副画素が市松状に配置されている。また、この液晶表示装置を確認した結果、輝度の異なる副画素を用いたことによる解像度の低下等の表示上の不具合は視認できなかった。よって、第3の要件を満たしている。

【0115】

第4の要件について確認する。図4Aおよび図4Bによれば、画素単位で極性の異なる画素が市松状に配置されている。具体的には、例えば図4Aにおいて $n+2$ 行、 $m+2$ 列の画素に注目すれば、この画素の極性は「+」であり、この画素から行方向および列方向に1画素毎に極性が「-」、「+」と変化している。また、第4の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されと考えられるが、この液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第4の要件は満たしている。

【0116】

第5の要件について確認する。図4Aおよび図4Bにおいて、輝度順位の等しい副画素の駆動極性に注目すれば、2副画素行毎、すなわち1画素幅に駆動極性が反転している。具体的には、例えば図4Aの n __B行では $m+1$ 、 $m+3$ 、 $m+5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、その下の $n+1$ __A行では m 、 $m+2$ 、 $m+4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、さらにその下の $n+1$ __B行では $m+1$ 、 $m+3$ 、 $m+5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」となっており、その下の $n+2$ __A行では m 、 $m+2$ 、 $m+4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」となっている。また、第5の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されと考えられるが、この液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第5の要件を満たしている。

【0117】

この液晶表示装置をCS電圧の振幅 V_{CSpp} を変化させつつ観測したところ、CS電圧の振幅 V_{CSpp} を0V（すなわち、マルチ画素表示を行わない典型的な液晶表示装置に対応）から増大させるについて斜め観測時の白浮き現象が抑制されるといった視野角特性の改善効果が見られた。視野角特性の改善効果は表示する画像によって若干異なった印象を受けるものの $V_{LCaddpp}$ の値が典型的な駆動（ V_{CSpp} を0Vとした）での液晶表示装置の閾値電圧の0.5倍から2倍となるように V_{CSpp} を設定した場合が最も良好であった。

【0118】

このように、上記の液晶表示装置は、補助容量対向電極に振動電圧を印加することによりマルチ画素表示を行うことで視野角特性の改善を行った液晶表示装置であるが、補助容量対向電極に印加する振動電圧の振動周期は水平走査期間に等しい（または水平走査期間よりも短くてもよい）。このようにCSバスラインに供給する振動電圧の振動の周期が短いと、CSバスラインの負荷容量および抵抗の大きな大型の液晶表示装置あるいは水平走査期間の短い高精細の液晶表示装置さらには垂直走査期間および水平走査期間を短くした高速駆動の液晶表示装置に対してマルチ画素表示を行うことは比較的困難である。

【0119】

この問題を図5から図8を参照しながら説明する。

【0120】

図5(a)は、上述した液晶表示装置におけるCSバスラインに振動電圧を供給するための構成を模式的に示す図である。液晶表示パネルに設けられた複数のCSバスラインに対して、CS幹線から振動電圧が供給される。CS幹線には接続点ContP1およびP2、ContP3およびContP4を介してCSバスライン電圧発生回路から振動電圧

が供給される。液晶表示パネルが大きくなると、表示パネルの中央部に位置する画素と接続点 $\text{Cont P1} \sim \text{Cont P4}$ との距離が長くなり、この間の負荷インピーダンスが無視できなくなる。負荷インピーダンスの主な構成要素は画素を構成する液晶層容量 (CLC) と補助容量 (CCS) と CS バスラインの抵抗 RCS および CS 幹線の抵抗 Rmi k i である。この負荷インピーダンスは第一近似として、図 5 (b) に模式的に示すように、それらの容量および抵抗で構成されるローパスフィルタと考えることができる。この負荷インピーダンスの値は液晶表示パネル上の場所の関数になっており、前記の接続点、例えば Contact P1 、 Contact P2 、 Contact P3 、 Contact P4 からの距離の関数である。具体的には、接続点に近接した部分では負荷インピーダンスは小さく、接続点から離れるに従って負荷インピーダンスは増加する。

10

【 0 1 2 1 】

すなわち、振動電圧発生回路で発生された CS バスライン電圧は、 CR ローパスフィルタで近似される CS バスラインの負荷の影響を受けるため、 CS バスライン上では波形鈍りを生じており、かつその波形鈍りの程度はパネル内の場所によって異なる。

【 0 1 2 2 】

上記マルチ画素表示において CS バスラインに振動電圧を印加するのは 1 つの画素を 2 つ以上の副画素で構成し、各副画素で輝度を異ならせる目的のためである。すなわち、マルチ画素表示の液晶表示装置は各副画素電極の電圧波形を CS バスラインの振動電圧に依存した振動電圧とし、実効的な電圧を CS バスライン電圧の振動波形に依存して変化させる構成および駆動方法となっている。従って、 CS バスライン電圧の波形が場所によって異なる場合には、副画素電極の実効的な電圧も場所によって異なるといった問題が発生する。言い換えれば、 CS バスライン電圧の波形鈍りの程度が場所によって異なる場合には、場所によって表示輝度が異なり、表示の輝度ムラが発生するといった問題が生じる。

20

【 0 1 2 3 】

CS バスラインの振動周期を長くすることにより、この表示輝度ムラを改善するのが、本発明による液晶表示装置の有する主な特徴の 1 つである。以下、このことについて説明する。

【 0 1 2 4 】

図 6 および図 7 は、前記 CS 負荷を一定とした場合の副画素電極の振動電圧波形を模式的に示してある。図 6 および図 7 は、 CS バスライン電圧が振動電圧で無い場合の副画素電極の電圧は「 0 V 」、 CS バスライン電圧の振動によって生じる副画素電極電圧の振動の振幅は「 1 V 」とした場合の模式図である。図 6 (a) から (e) は、 CS 電圧波形鈍りが無い場合、すなわち前記 CR ローパスフィルタの CR 時定数が「 0 H 」の場合、図 7 (a) から (e) は、前記 CR ローパスフィルタの CR 時定数が「 0.2 H 」の場合に相当する波形鈍りを模式的に示してある。図 6 および図 7 はそれぞれ CR ローパスフィルタの CR 時定数を前記の値として、 CS バスラインの振動電圧の振動周期を異ならせた場合での画素電極電圧の電圧波形を模式的に示しており、図 6 (a) ~ (e) および図 7 (a) から (e) は、それぞれ、各波形の振動周期が 1 H 、 2 H 、 4 H 、および 8 H の場合を示している。

30

【 0 1 2 5 】

図 6 と図 7 とを比較するとわかるように、振動周期が長くなるにつれて図 6 の波形と図 7 の波形との差異が小さくなっていることがわかる。この傾向を図 8 に定量的に示す。

40

【 0 1 2 6 】

図 8 は、図 7 の波形を基に算出した振動電圧の平均値および実効値と CS バスライン電圧の振動周期 (1 目盛りは、1 水平走査期間 : 1 H に対応) の関係を示している。図 8 からわかるように、 CS バスラインの振動周期を長くすることにより、 CR 時定数 0 H の場合と、 0.2 H の場合の波形の平均値電圧および実効値電圧のずれ量が減少する。とりわけ、 CS バスラインの振動電圧の振動周期を CS バスラインの CR 時定数 (CS バスラインの負荷インピーダンスの近似値) の 8 倍以上とした場合には、波形鈍りの影響を著しく低減できることがわかる。

50

【0127】

このように、CSバスラインの振動電圧の振動周期を長くすることによりCSバスラインでの波形鈍りの影響による表示輝度ムラを低減することができる。特に、CSバスラインの振動電圧の振動周期をCSバスラインのCR時定数（CSバスラインの負荷インピーダンスの近似値）の8倍以上とした場合には、波形鈍りの影響を著しく低減できる。

【0128】

本発明は、CSバスラインに印加する振動電圧の振動周期を長くすることのできる液晶表示装置の構造および駆動方法の好適な形態を提供する。CS電圧の振動周期を長くために好適な構成は2つに大別され、それぞれType IとType IIと呼ぶことにする。

【0129】

Type Iの構成を有する実施形態の液晶表示装置は、マトリックス駆動される液晶表示装置における同一列の画素であって、列方向に隣接する画素の副画素のうち、輝度順位の異なる副画素（例えば、第1副画素と第2副画素）に対応するCSバスラインを電氣的に独立とする。すなわち、 n 行目の第1副画素と、 $n+1$ 行目の第2副画素とのCSバスラインを電氣的に独立にする。ここで、マトリックス駆動される液晶表示装置における同一列の画素とは、同一の信号線（典型的にはソースバスライン）によって駆動される画素である。また、マトリックス駆動される液晶表示装置における列方向に隣接する画素とは、時間軸上で順次選択される走査線（典型的にはゲートバスライン）群の中で、隣接の時刻で選択される走査線によって駆動される画素である。さらに、電氣的に独立なCS幹線の種類を L 種類とし、CSバスラインの振動の周期を水平走査期間の L 倍とすることができる。前述のように、電氣的な独立なCS幹線の数は、水平走査期間をCSバスラインの有する最大の負荷インピーダンスを近似したCR時定数で除した値の8倍の値よりも大きな数とするのが好ましい。さらに、後述するが前記8倍の値よりも大きな数であって且つ偶数とするのがより好ましい。なお、電氣的に独立なCS幹線の種類の数（ L 種類）を電氣的に独立なCS幹線の本数（ L 本）と表現することもある。電氣的な等価なCS幹線をパネルの左右両側に設けた場合も、電氣的に等価なCS幹線の本数は変化しない。

【0130】

以下、図面を参照しながら本発明のType Iの構成を有する実施形態の液晶表示装置およびその駆動方法を説明する。

【0131】

まず、図9、図10A、図10Bおよび図11Bを参照しながら、CSバスラインの振動電圧の振動の周期を1水平走査期間の4倍とすることで上述の面積階調表示を達成する液晶表示装置の例を説明する。説明は次の点を中心に図を用いつつ述べる。第1点は各副画素に接続した補助容量の補助容量対向電極とCSバスラインとの接続形態を中心とした液晶表示装置の構成について、第2点はゲートバスラインの電圧波形を基準としたCSバスラインの振動の周期および位相に関して、第3点は本実施形態での各副画素の駆動および表示状態について述べる。

【0132】

図9は、Type Iの構成を有する実施形態の液晶表示装置の等価回路を模式的に示す図であり、先の図2に対応する。共通する構成要素は共通の参照符号で示し、ここでは説明を省略する。図9の液晶表示装置は、電氣的に独立な4つのCS幹線CSVtype A1～A4を有している点、および各CS幹線とCSバスラインの接続の状態において、図2の液晶表示装置と異なる。

【0133】

図9で注目すべき第1の点は、列方向に隣接する行の画素の隣接の副画素（例えば、CLCB $_{n,m}$ とCLCA $_{n+1,m}$ に対応する副画素）に対応するCSバスラインが互いに電氣的に独立である点である。具体的には、例えば、 n 行の副画素CLCB $_{n,m}$ に対応するCSバスラインCSBL $_{B,n}$ と、これに列方向に隣接した行の画素の副画素CLCA $_{n+1,m}$ に対応するCSバスラインCSBL $_{A,n+1}$ が電氣的に独立している点である。

【0134】

図9で注目すべき第2の点は、各CSバスライン(CSBL)はパネル端の4本のCS幹線(CSVtypeA1、CSVtypeA2、CSVtypeA3、CSVtypeA4)に接続されている点である。すなわち本実施形態の液晶表示装置では電氣的に独立なCS幹線の数は4種類である。

【0135】

図9で注目すべき第3の点は、各CSバスラインと4本のCS幹線との接続状態、すなわち電氣的に独立なCS幹線の列方向での配列である。図9のCSバスラインとCS幹線との接続の規則に従えば、CS幹線CSVtypeA1、CSVtypeA2、CSVtypeA3およびCSVtypeA4に接続される幹線は下の表1の通りとなる。

10

【0136】

【表1】

CS 幹線	CS 幹線に接続される CS バスライン		左記 CS バスラインの一般表記
CSVtypeA1	CSBL_A_n, CSBL_A_n+4, CSBL_A_n+8, CSBL_A_n+12, ...	CSBL_B_n+2, CSBL_B_n+6, CSBL_B_n+10, CSBL_B_n+14, ...	CSBL_A_n+4·k, CSBL_B_n+2+4·k (k=0,1,2,3,...)
CSVtypeA2	CSBL_B_n, CSBL_B_n+4, CSBL_B_n+8, CSBL_B_n+12, ...	CSBL_A_n+2, CSBL_A_n+6, CSBL_A_n+10, CSBL_A_n+14, ...	CSBL_B_n+4·k, CSBL_A_n+2+4·k (k=0,1,2,3,...)
CSVtypeA3	CSBL_A_n+1, CSBL_A_n+5, CSBL_A_n+9, CSBL_A_n+13, ...	CSBL_B_n+3, CSBL_B_n+7, CSBL_B_n+11, CSBL_B_n+15, ...	CSBL_A_n+1+4·k, CSBL_B_n+3+4·k (k=0,1,2,3,...)
CSVtypeA4	CSBL_B_n+1, CSBL_B_n+5, CSBL_B_n+9, CSBL_B_n+13, ...	CSBL_A_n+3, CSBL_A_n+7, CSBL_A_n+11, CSBL_A_n+15, ...	CSBL_B_n+1+4·k, CSBL_A_n+3+4·k (k=0,1,2,3,...)

【0137】

なお、上の表1に示した4本の各幹線に接続されるCSバスラインの組が電氣的に独立な4種類のCSバスラインの組である。

30

【0138】

図10Aおよび図10Bにゲートバスラインの電圧波形を基準としたCSバスラインの振動の周期および位相および各副画素電極の電圧を示す。図10Aおよび図10Bは、先の図3Aおよび図3Bに対応する。共通する符号は同じ参照符号で示し、ここでは説明を省略する。一般に、液晶表示装置は各画素の液晶層に印加される電界の向きを一定時間間隔で反転させているので、各電界の向きに対応した2種類の駆動電圧波形について考える必要がある。この2種類の駆動状態を各々図10Aおよび図10Bに示してある。

【0139】

図10Aおよび図10Bで注目すべき第1の点は、CSVtypeA1、CSVtypeA2、CSVtypeA3、CSVtypeA4の電圧VCSVtypeA1、VCSVtypeA2、VCSVtypeA3、VCSVtypeA4の振動の周期はいずれも水平走査期間の4倍の時間(4H)であることである。

40

【0140】

図10Aおよび図10Bで注目すべき第2点は、VCSVtypeA1、VCSVtypeA2、VCSVtypeA3、VCSVtypeA4の位相が次のようになっている点である。まず、CS幹線間の位相に注目すれば、VCSVtypeA2はVCSVtypeA1より2H時間だけ位相が遅れており、VCSVtypeA3はVCSVtypeA1より3H時間だけ位相が遅れており、VCSVtypeA4はVCSVtypeA1

50

より1H時間だけ位相が遅れている。次に、CS幹線の電圧とゲートバスラインの電圧に注目すれば、CS幹線の電圧とゲートバスラインの電圧の位相は次のようになっている。図10Aおよび図10Bによれば各CS幹線に対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化する時刻と、CS幹線電圧の平坦部分の中央の時刻が一致している。すなわち、図10Aおよび図10Bに示したT_dの値が1H時間である。但し、これ以外の場合でも、T_dの値が0Hよりも大きく2H時間よりも短い範囲であればよい。

【0141】

ここで、各CS幹線に対応するゲートバスラインとは、補助容量CSおよびTFT素子を介して同一の副画素電極に接続されたCSバスラインが接続されているCS幹線およびゲートバスラインである。図9によれば、この液晶表示装置において各CS幹線に対応するゲートバスライン、CSバスラインは下の表2のようになる。

10

【0142】

【表2】

CS 幹線	対応するゲートバスライン	対応する CS バスライン
CSVtypeA1	GBL _n , GBL _{n+2} , GBL _{n+4} , GBL _{n+6} , GBL _{n+8} , ... [GBL _{n+2·k} (k = 0, 1, 2, 3, ...)]	CSBL _{A_n} , CSBL _{B_n+2} , CSBL _{A_n+4} , CSBL _{B_n+6} , CSBL _{A_n+8} , ... [CSBL _{A_n+4·k} , CSBL _{B_n+2+4·k} (k = 0, 1, 2, 3, ...)]
CSVtypeA2	GBL _n , GBL _{n+2} , GBL _{n+4} , GBL _{n+6} , GBL _{n+8} , ... [GBL _{n+2·k} (k = 0, 1, 2, 3, ...)]	CSBL _{B_n} , CSBL _{A_n+2} , CSBL _{B_n+4} , CSBL _{A_n+6} , CSBL _{B_n+8} , ... [CSBL _{B_n+4·k} , CSBL _{A_n+2+4·k} (k = 0, 1, 2, 3, ...)]
CSVtypeA3	GBL _{n+1} , GBL _{n+3} , GBL _{n+5} , GBL _{n+7} , GBL _{n+9} , ... [GBL _{n+1+2·k} (k = 0, 1, 2, 3, ...)]	CSBL _{A_n+1} , CSBL _{B_n+3} , CSBL _{A_n+5} , CSBL _{B_n+7} , CSBL _{A_n+9} , ... [CSBL _{A_n+1+4·k} , CSBL _{B_n+3+4·k} (k = 0, 1, 2, 3, ...)]
CSVtypeA4	GBL _{n+1} , GBL _{n+3} , GBL _{n+5} , GBL _{n+7} , GBL _{n+9} , ... [GBL _{n+1+2·k} (k = 0, 1, 2, 3, ...)]	CSBL _{B_n+1} , CSBL _{A_n+3} , CSBL _{B_n+5} , CSBL _{A_n+7} , CSBL _{B_n+9} , ... [CSBL _{B_n+1+4·k} , CSBL _{A_n+3+4·k} (k = 0, 1, 2, 3, ...)]

【0143】

上記CS幹線の電圧の周期および位相に関する説明は図10Aおよび図10Bに基づいたものであるが、CS幹線の電圧波形はこれに限られず、次の2つの条件のいずれかを満足すればよい。

【0144】

その第1の条件は、VCSVtypeA1は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧増加であり、かつVCSVtypeA2は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧減少であり、かつVCSVtypeA3は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧減少であり、かつVCSVtypeA4は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧増加であることである。この条件は図10Aに示した駆動電圧波形に対応している。

40

【0145】

その第2の条件は、VCSVtypeA1は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧減少であり、かつVCSVtypeA2は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧増加であり、かつVCSVtypeA3は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が電圧増加であり、かつVCSVtypeA4は対応するゲートバスラインの電圧がV_{gH}からV_{gL}に変化した後、最初の電圧変化が

50

電圧減少であることである。この条件は図 10 B の駆動電圧波形に対応している。

【0146】

但し、以下に説明する理由から、図 10 A および図 10 B に示した波形が好適に用いられる。

【0147】

図 10 A および図 10 B では、振動の周期が一定となっている。これにより、信号発生回路を簡略化することができる。

【0148】

また、図 10 A および図 10 B では、振動のデューティ比が一定となっている。これによって、振動の振幅を一定とすることができ、駆動回路を簡略化することができる。なぜなら、CS バスライン電圧を振動電圧とすることにより変化する液晶層の印加電圧の変化量は、振動の振幅と、振動のデューティ比に依存しているからである。よって、振動のデューティ比を一定とすることにより振動の振幅を一定とすることができる。デューティ比は例えば 1 : 1 に設定される。

【0149】

また、図 10 A および図 10 B では、任意の振動電圧に対して、位相の 180 度異なる振動電圧（逆位相の振動電圧）が存在している。すなわち互いに電氣的に独立な 4 種類の CS 幹線は、位相が互いに 180 度異なる振動電圧を供給する対（2 対で 4 本）によって構成されている。これによって、液晶容量を構成する対向電極に流れる電流量を最小化することができるため、対向電極に接続される駆動回路を簡略化することができる。

【0150】

図 11 A および図 11 B に本実施形態の液晶表示装置の駆動状態をまとめて示す。液晶表示装置の駆動状態もまた図 10 A および図 10 B と同様に各副画素の駆動電圧の極性の異なる 2 つの場合に分けて示す。図 11 A の駆動状態は図 10 A の駆動電圧波形に対応し、図 11 B の駆動状態は図 10 B の駆動電圧波形に対応している。図 11 A および図 11 B は、先の図 4 A および図 4 B に対応している。

【0151】

図 11 A および図 11 B で注目すべき点は、面積階調表示パネルとして必要な要件を満足しているか否かである。面積階調表示パネルとして必要な次の 5 つの要件について検証する。

【0152】

第 1 は、中間調表示状態で 1 つの画素が輝度の異なる複数の副画素で構成されている。

【0153】

第 2 は、前記輝度の異なる副画素の輝度順位が時刻によらず一定である。

【0154】

第 3 は、前記異なる輝度の副画素の配置が緻密に成されている。

【0155】

第 4 は、任意のフレームで、画素単位で極性の異なる画素が緻密に配置されている。

【0156】

第 5 は、任意のフレームで、輝度順位の等しい副画素単位で、特に輝度の最も明るい副画単位で極性の等しい副画素が緻密に配置されている。

【0157】

第 1 の要件について検証する。図 11 A および図 11 B によれば 1 つの画素が輝度の異なる 2 つの副画素で構成されている。具体的には、例えば図 11 A によれば n 行 m 列の画素は「明」と記した輝度の高い副画素と「暗」と記した輝度の低い副画素で構成されている。よって第 1 の要件は満たしている。

【0158】

第 2 の要件について検証する。本実施形態の液晶表示装置は駆動状態の異なる 2 つの表示形態を一定時間毎に交互に表示している。2 つの表示形態に対応する駆動状態を示してある図 11 A および図 11 B を比較すると、輝度の高い副画素と輝度の低い副画素の位置

が一致している。よって、第2の要件を満たしている。

【0159】

第3の要件について検証する。図11Aおよび図11Bによれば、輝度順位の異なる副画素、すなわち「明」と記した副画素と「暗」と記した副画素が市松状に配置されている。また、本実施形態の液晶表示装置を確認した結果、輝度の異なる副画素を用いたことによる解像度の低下等の表示上の不具合は視認できなかった。よって、第3の要件を満たしている。

【0160】

第4の要件について確認する。図11Aおよび図11Bによれば、画素単位で極性の異なる画素が市松状に配置されている。具体的には、例えば図11Aにおいて $n+2$ 行、 $m+2$ 列の画素に注目すれば、この画素の極性は「+」であり、この画素から行方向および列方向に1画素毎に極性が「-」、「+」と変化している。また、第4の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されと考えられるが、実施形態の液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第4の要件は満たしている。

【0161】

第5の要件について確認する。図11Aおよび図11Bにおいて、輝度順位の等しい副画素の駆動極性に注目すれば、2副画素行毎、すなわち1画素幅に駆動極性が反転している。具体的には、例えば n 行では $m+1$ 、 $m+3$ 、 $m+5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、その下の $n+1$ 行では m 、 $m+2$ 、 $m+4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、さらにその下の $n+1$ 行では $m+1$ 、 $m+3$ 、 $m+5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」となっており、その下の $n+2$ 行では m 、 $m+2$ 、 $m+4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」となっている。また、第5の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されと考えられるが、この液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第5の要件を満たしている。

【0162】

以上で説明した本実施形態の液晶表示装置をCS電圧の振幅 V_{CSpp} を変化させつつ観測したところ、CS電圧の振幅 V_{CSpp} を0V（本発明によらない典型的な液晶表示装置に対応）から増大させるについて斜め観測時の白浮き現象が抑制されるといった視野角特性の改善効果が見られた。視野角特性の改善効果は表示する画像によって若干異なった印象を受けるものの $V_{LCaddpp}$ の値が典型的な駆動（ V_{CSpp} を0Vとした）での液晶表示装置の閾値電圧の0.5倍から2倍となるように V_{CSpp} を設定した場合が最も良好であった。

【0163】

以上まとめると、本実施形態の液晶表示装置は補助容量対向電極に振動電圧を印加することにより面積階調表示（マルチ画素表示）を行うことで視野角特性の改善を行った液晶表示装置において、補助容量対向電極に印加する振動電圧の振動周期を水平走査期間の4倍にすることができる。しかるに、CSバスラインの負荷容量および抵抗の大きな大型の液晶表示装置あるいは水平走査期間の短い高精細の液晶表示装置さらには垂直走査期間および水平走査期間を短くした高速駆動の液晶表示装置に対して前記面積階調表示を容易に行うことが可能となる。

【0164】

次に、図12、図13A、図13B、図14Aおよび図14Bを参照しながら、本発明のType Iの構成を有する他の実施形態の液晶表示装置の構成と動作を説明する。

【0165】

この液晶表示装置では、CSバスラインの振動電圧の振動の周期を1水平走査期間の2倍とすることで、上述の面積階調表示を達成する。説明は次の点を中心に図を用いつつ述べる。第1点は各副画素に接続した補助容量の補助容量対向電極とCSバスラインとの接続形態を中心とした液晶表示装置の構成について、第2点はゲートバスラインの電圧波形を基準としたCSバスラインの振動の周期および位相に関して、第3点は本実施形態での各副画素の駆動および表示状態について述べる。

【0166】

図12は、本発明のType Iの構成を有する他の液晶表示装置の等価回路を模式的に示す図であり、先の液晶表示装置についての図9に対応する。共通する構成要素は共通の参照符号で示し、ここでは説明を省略する。図12の液晶表示装置は、電氣的に独立な2つのCS幹線CSVtype B1およびB2を有している点、および各CS幹線とCSバスラインの接続の状態において、図9の液晶表示装置と異なる。

10

【0167】

図12で注目すべき第1の点は、列方向に隣接する行の画素の隣接の副画素に対応するCSバスラインが互いに電氣的に独立である点である。具体的には、n行の副画素CLCB_n, mに対応するCSバスラインCSBL_B_nと、これに列方向に隣接した行の画素の副画素CLCA_{n+1}, mに対応するCSバスラインCSBL_A_{n+1}が電氣的に独立している点である。

【0168】

図12で注目すべき第2の点は、各CSバスライン(CSBL)はパネル端の2本のCS幹線(CSVtype B1、CSVtype B2)に接続されている点である。すなわち本実施形態の液晶表示装置では電氣的に独立なCS幹線の種類は2種類である。

20

【0169】

図12で注目すべき第3の点は、各CSバスラインと2本のCS幹線との接続状態、すなわち電氣的に独立なCSバスラインの列方向での配列である。図12のCSバスラインとCS幹線との接続の規則に従えば、CS幹線CSVtype B1、CSVtype B2に接続されるCSバスラインは下の表3の通りとなる。

【0170】

【表3】

CS 幹線	CS 幹線に接続される CS バスライン	左記 CS バスラインの一般表記
CSVtypeB1	CSBL _A _n , CSBL _A _{n+1} , CSBL _A _{n+2} , CSBL _A _{n+3} , ...	CSBL _A _{n+k} , (k=0,1,2,3,...)
CSVtypeB2	CSBL _B _n , CSBL _B _{n+1} , CSBL _B _{n+2} , CSBL _B _{n+3} , ...	CSBL _B _{n+k} , (k=0,1,2,3,...)

【0171】

なお、上の表3に示した2本の各幹線に接続されるCSバスラインの組が電氣的に独立な2種類のCSバスラインの組である。

【0172】

図13Aおよび図13Bにゲートバスラインの電圧波形を基準としたCSバスラインの振動の周期および位相および各副画素電極の電圧を示す。図13Aおよび図13Bは、先の実施形態の図10Aおよび図10Bに対応する。共通する符号は同じ参照符号で示し、ここでは説明を省略する。一般に、液晶表示装置は各画素の液晶層に印加される電界の向きを一定時間間隔で反転させているので、各電界の向きに対応した2種類の駆動電圧波形について考える必要がある。この2種類の駆動状態を各々図13Aおよび図13Bに示し

50

である。

【0173】

図13Aおよび図13Bで注目すべき第1の点は、 $CSVtypeB1$ 、 $CSVtypeB2$ の電圧 $V_{CSVtypeB1}$ 、 $V_{CSVtypeB2}$ の振動の周期はいずれも水平走査期間の2倍の時間(2H)であることである。

【0174】

図13Aおよび図13Bで注目すべき第2点は、 $V_{CSVtypeB1}$ 、 $V_{CSVtypeB2}$ の位相が次のようになっている点である。まず、CS幹線間の位相に注目すれば、 $V_{CSVtypeB2}$ は $V_{CSVtypeB1}$ より1H時間だけ位相が遅れている。次に、CS幹線の電圧とゲートバスラインの電圧に注目すれば、CS幹線の電圧とゲートバスラインの電圧の位相は次のようになっている。図13Aおよび図13Bによれば各CS幹線に対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化する時刻と、CS幹線電圧の各平坦部分の中央の時刻が一致している。すなわち、図13Aおよび図13Bに示したTdの値が0.5H時間である。但し、これ以外の場合でも、Tdの値が0Hよりも大きく1H時間よりも短い範囲であればよい。

【0175】

ここで、各CS幹線に対応するゲートバスラインとは、補助容量CSおよびTF T素子を介して同一の副画素電極に接続されたCSバスラインが接続されているCS幹線およびゲートバスラインである。図13Aおよび図13Bによれば、この液晶表示装置において各CS幹線に対応するゲートバスラインおよびCSバスラインは下の表4のようになる。

【0176】

【表4】

CS 幹線	対応するゲートバスライン	対応するCSバスライン
$CSVtypeB1$	$GBL_n, GBL_{n+1}, GBL_{n+2},$ $GBL_{n+3}, GBL_{n+4}, \dots$ $\{ GBL_{n+k}$ $(k = 0, 1, 2, 3, \dots) \}$	$CSBL_A_n, CSBL_A_{n+1}, CSBL_A_{n+2},$ $CSBL_A_{n+3}, CSBL_A_{n+4}, \dots$ $\{ CSBL_A_{n+k}$ $(k = 0, 1, 2, 3, \dots) \}$
$CSVtypeB2$	$GBL_n, GBL_{n+1}, GBL_{n+2},$ $GBL_{n+3}, GBL_{n+4}, \dots$ $\{ GBL_{n+k}$ $(k = 0, 1, 2, 3, \dots) \}$	$CSBL_B_n, CSBL_B_{n+1}, CSBL_B_{n+2},$ $CSBL_B_{n+3}, CSBL_B_{n+4}, \dots$ $\{ CSBL_B_{n+k}$ $(k = 0, 1, 2, 3, \dots) \}$

【0177】

上記CS幹線の電圧の周期および位相に関する説明は図13Aおよび図13Bに基づいたものであるが、CS幹線の電圧波形はこれに限られず、次の2つの条件のいずれかを満足すればよい。

【0178】

その第1の条件は、 $V_{CSVtypeB1}$ は対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧増加であり、かつ $V_{CSVtypeB2}$ は対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧減少であることである。図13Aはこの条件に該当する。

【0179】

その第2の条件は、 $V_{CSVtypeB1}$ は対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧減少であり、かつ $V_{CSVtypeB2}$ は対応するゲートバスラインの電圧が V_{gH} から V_{gL} に変化した後、最初の電圧変化が電圧増加であることである。図13Bはこの条件に該当する。

【0180】

図14Aおよび図14Bに、本実施形態の液晶表示装置の駆動の状態をまとめる。本実施形態の液晶表示装置の駆動状態もまた図13Aおよび図13Bと同様に各副画素の駆動電圧の極性の異なる2つの場合に分けて示す。図14Aの駆動状態は図13Aの駆動電圧

10

20

40

50

波形に対応し、図 1 4 B の駆動状態は図 1 3 B の駆動電圧波形に対応している。図 1 4 A および図 1 4 B は、先に示した実施形態の液晶表示装置についての図 1 1 A および図 1 1 B に対応している。

【 0 1 8 1 】

図 1 4 A および図 1 4 B で注目すべき点は、面積階調表示パネルとして必要な要件を満足しているか否かである。面積階調表示パネルとして必要な要件は、次の 5 点である。

【 0 1 8 2 】

第 1 は、中間調表示状態で 1 つの画素が輝度の異なる複数の副画素で構成されている。

【 0 1 8 3 】

第 2 は、前記輝度の異なる副画素の輝度順位が時刻によらず一定である。

10

【 0 1 8 4 】

第 3 は、前記異なる輝度の副画素の配置が緻密に成されている。

【 0 1 8 5 】

第 4 は、任意のフレームで、画素単位で極性の異なる画素が緻密に配置されている。

【 0 1 8 6 】

第 5 は、任意のフレームで、輝度順位の等しい副画素単位で、特に輝度の最も明るい副画素単位で極性の等しい副画素が緻密に配置されている。

【 0 1 8 7 】

第 1 の要件について検証する。図 1 4 A および図 1 4 B によれば 1 つの画素が輝度の異なる 2 つの副画素で構成されている。具体的には、例えば図 1 4 A によれば n 行 m 列の画素は「明」と記した輝度の高い副画素と「暗」と記した輝度の低い副画素で構成されている。よって第 1 の要件は満たしている。

20

【 0 1 8 8 】

第 2 の要件について検証する。本実施形態の液晶表示装置は駆動状態の異なる 2 つの表示形態を一定時間毎に交互に表示している。2 つの表示形態に対応する駆動状態を示してある図 1 4 A および図 1 4 B を比較すると、輝度の高い副画素と輝度の低い副画素の位置が一致している。よって、第 2 の要件を満たしている。

【 0 1 8 9 】

第 3 の要件について検証する。図 1 4 A および図 1 4 B によれば、輝度順位の異なる副画素、すなわち「明」と記した副画素と「暗」と記した副画素が市松状に配置されている。また、本実施形態の液晶表示装置を確認した結果、輝度の異なる副画素を用いたことによる解像度の低下等の表示上の不具合は視認できなかった。よって、第 3 の要件を満たしている。

30

【 0 1 9 0 】

第 4 の要件について確認する。図 1 4 A および図 1 4 B によれば、画素単位で極性の異なる画素が市松状に配置されている。具体的には、例えば図 1 4 A において $n + 2$ 行、 $m + 2$ 列の画素に注目すれば、該画素の極性は「+」であり、この画素から行方向および列方向に 1 画素毎に極性が「-」、「+」と変化している。また、第 4 の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されると考えられるが、この液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第 4 の要件は満たしている。

40

【 0 1 9 1 】

第 5 の要件について確認する。図 1 4 A および図 1 4 B において、輝度順位の等しい副画素の駆動極性に注目すれば、2 副画素行毎、すなわち 1 画素行毎に駆動極性が反転している。具体的には、例えば n __ B 行では $m + 1$ 、 $m + 3$ 、 $m + 5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、その下の $n + 1$ __ A 行では m 、 $m + 2$ 、 $m + 4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「-」となっており、さらにその下の $n + 1$ __ B 行では $m + 1$ 、 $m + 3$ 、 $m + 5$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」とな

50

っており、その下の $n + 2$ 行では m 、 $m + 2$ 、 $m + 4$ 列の副画素の輝度順位記号が「明」であり、それら全ての極性反転記号は「+」となっている。また、第5の要件が満たされていない液晶表示装置では各画素の駆動極性が「+」、「-」で切り替わるのに同期したフリッカーと呼ばれる表示のちらつきが観測されると考えられるが、本実施形態の液晶表示装置を目視で確認したところによるとフリッカーは見られなかった。よって、第5の要件を満たしている。

【0192】

以上で説明した本実施形態の液晶表示装置をCS電圧の振幅 V_{CSpp} を変化させつつ発明者等が観測したところ、CS電圧の振幅 V_{CSpp} を $0V$ （面積階調表示を行わない典型的な液晶表示装置に対応）から増大させるについて斜め観測時の白浮き現象が抑制されるといった視野角特性の改善効果が見られた。しかしながら、 V_{CSpp} の値をさらに増加させると、表示コントラストが低下するといった問題が発生した。従って、 V_{CSpp} の値はこの問題が生じることなく、かつ十分な視野角改善効果が得られる範囲内で設定する必要がある。具体的には、視野角特性の改善効果は表示する画像によって若干異なった印象を受けるものの V_{LCaddp} の値が典型的な駆動（ V_{CSpp} を $0V$ とした）での液晶表示装置の閾値電圧の 0.5 倍から 2 倍となるように V_{CSpp} を設定した場合が最も良好であった。

【0193】

以上をまとめると、Type I の構成を有する液晶表示装置は、補助容量対向電極に振動電圧を印加することによりマルチ画素表示を行うことで視野角特性の改善を行った液晶表示装置において、補助容量対向電極に印加する振動電圧の振動周期を水平走査期間の 2 倍にすることができる。しかるに、CSバスラインの負荷容量および抵抗の大きな大型の液晶表示装置あるいは水平走査期間の短い高精細の液晶表示装置さらには垂直走査期間および水平走査期間を短くした高速駆動の液晶表示装置に対して前記マルチ画素表示を容易に行うことが可能となる。

【0194】

上記の実施形態では、電氣的に独立なCS幹線の数（種類）が 4 本のものと、 2 本のものを例示したが、本発明のType I の構成を有する液晶表示装置における電氣的に独立なCS幹線の数（種類）はこれらに限られず、 3 本や 5 本あるいは 6 本以上であってもよい。但し、電氣的に独立なCS幹線の数 L は、偶数であることが好ましい。これは、上述したように、電氣的に独立なCS幹線が位相が互いに 180 度異なる振動電圧を供給する対（すなわち、 L が偶数）によって構成されていると、液晶容量を構成する対向電極に流れる電流量を最小化することができるためである。

【0195】

以下に、電氣的に独立なCS幹線の数 L が 6 の場合と L が 8 の場合について、CS幹線と、対応するゲートバスラインおよびCSバスラインとの関係を表5および表6示す。また、 L が偶数の場合、CS幹線と、対応するゲートバスラインおよびCSバスラインとの関係は、 $L/2$ が奇数（ $L = 2, 6, 10, 14, \dots$ ）と、 $L/2$ が偶数（ $L = 4, 8, 12, 16, \dots$ ）とに大別できる。 $L/2$ が奇数の場合の一般的な関係を表5の後に示し、 $L/2$ が偶数の場合の関係を $L = 8$ の場合の表6の後に示す。

【0196】

【表 5】

CS 幹線	対応するゲートライン	対応する CS A'ライン
CSVtypeC1	$GBL_n, GBL_n+3, GBL_n+6,$ $GBL_n+9, GBL_n+12, \dots$ $[GBL_n+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_A_n, CSBL_A_n+3, CSBL_A_n+6,$ $CSBL_A_n+9, CSBL_A_n+12, \dots$ $[CSBL_A_n+3 \cdot k,$ $(k = 0, 1, 2, 3, \dots)]$
CSVtypeC2	$GBL_n, GBL_n+3, GBL_n+6,$ $GBL_n+9, GBL_n+12, \dots$ $[GBL_n+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_B_n, CSBL_B_n+3, CSBL_B_n+6,$ $CSBL_B_n+9, CSBL_B_n+12, \dots$ $[CSBL_B_n+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$
CSVtypeC3	$GBL_n+1, GBL_n+4, GBL_n+7,$ $GBL_n+10, GBL_n+13, \dots$ $[GBL_n+1+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_A_n+1, CSBL_A_n+4,$ $CSBL_A_n+7,$ $CSBL_A_n+10, CSBL_A_n+13, \dots$ $[CSBL_A_n+1+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$
CSVtypeC4	$GBL_n+1, GBL_n+4, GBL_n+7,$ $GBL_n+10, GBL_n+13, \dots$ $[GBL_n+1+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_B_n+1, CSBL_B_n+4,$ $CSBL_B_n+7,$ $CSBL_B_n+10, CSBL_B_n+13, \dots$ $[CSBL_B_n+1+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$
CSVtypeC5	$GBL_n+2, GBL_n+5, GBL_n+8,$ $GBL_n+11, GBL_n+14, \dots$ $[GBL_n+2+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_A_n+2, CSBL_A_n+5,$ $CSBL_A_n+8,$ $CSBL_A_n+11, CSBL_A_n+14, \dots$ $[CSBL_A_n+2+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$
CSVtypeC6	$GBL_n+2, GBL_n+5, GBL_n+8,$ $GBL_n+11, GBL_n+14, \dots$ $[GBL_n+2+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$	$CSBL_B_n+2, CSBL_B_n+5,$ $CSBL_B_n+8,$ $CSBL_B_n+11, CSBL_B_n+14, \dots$ $[CSBL_B_n+2+3 \cdot k$ $(k = 0, 1, 2, 3, \dots)]$

【0197】

電氣的に独立な補助容量幹線の数 L の $1/2$ が奇数であるとき、即ち $L = 2, 6, 10, \dots$ であるとき、行方向、列方向にマトリックス状に配置された複数の画素が構成するある行を n 行とし、任意の列の n 行に属する画素が有する第 1 副画素の補助容量対向電極が接続された補助容量配線 $CSBL_A_n$ 、第 2 副画素の補助容量対向電極が接続された補助容量配線を $CSBL_B_n$ で表し、 k を自然数 (0 を含む) とすると、

$CSBL_A_n + (L/2) \cdot k$ が第 1 補助容量幹線に接続され、
 $CSBL_B_n + (L/2) \cdot k$ が第 2 補助容量幹線に接続され、
 $CSBL_A_n + 1 + (L/2) \cdot k$ が第 3 補助容量幹線に接続され、
 $CSBL_B_n + 1 + (L/2) \cdot k$ が第 4 補助容量幹線に接続され、
 $CSBL_A_n + 2 + (L/2) \cdot k$ が第 5 補助容量幹線に接続され、
 $CSBL_B_n + 2 + (L/2) \cdot k$ が第 6 補助容量幹線に接続され、
 $\dots$ 以下同様の接続関係を繰り返し、

$CSBL_A_n + (L/2) - 2 + (L/2) \cdot k$ が第 $L - 3$ 補助容量幹線に接続され、

$CSBL_B_n + (L/2) - 2 + (L/2) \cdot k$ が第 $L - 2$ 補助容量幹線に接続され、

$CSBL_A_n + (L/2) - 1 + (L/2) \cdot k$ が第 $L - 1$ 補助容量幹線に接続され、

$CSBL_B_n + (L/2) - 1 + (L/2) \cdot k$ が第 L 補助容量幹線に接続されるように構成すればよい。

【0198】

【表 6】

CS 幹線	対応するゲートライン	対応する CS ライン
CSVtypeD1	GBL _n , GBL _{n+4} , GBL _{n+8} , GBL _{n+12} , GBL _{n+16} , ... [GBL _{n+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _A _n , CSBL _B _{n+4} , CSBL _A _{n+8} , CSBL _B _{n+12} , CSBL _A _{n+16} , ... [CSBL _A _{n+8} ·k, CSBL _B _{n+4+8} ·k, (k = 0, 1, 2, 3, ...)]
CSVtypeD2	GBL _n , GBL _{n+4} , GBL _{n+8} , GBL _{n+12} , GBL _{n+16} , ... [GBL _{n+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _B _n , CSBL _A _{n+4} , CSBL _B _{n+8} , CSBL _A _{n+12} , CSBL _B _{n+16} , ... [CSBL _B _{n+8} ·k, CSBL _A _{n+4+8} ·k (k = 0, 1, 2, 3, ...)]
CSVtypeD3	GBL _{n+1} , GBL _{n+5} , GBL _{n+9} , GBL _{n+13} , GBL _{n+17} , ... [GBL _{n+1+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _A _{n+1} , CSBL _B _{n+5} , CSBL _A _{n+9} , CSBL _B _{n+13} , CSBL _A _{n+17} , ... [CSBL _A _{n+1+8} ·k, CSBL _B _{n+5+8} ·k, (k = 0, 1, 2, 3, ...)]
CSVtypeD4	GBL _{n+1} , GBL _{n+5} , GBL _{n+9} , GBL _{n+13} , GBL _{n+17} , ... [GBL _{n+1+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _B _{n+1} , CSBL _A _{n+5} , CSBL _B _{n+9} , CSBL _A _{n+13} , CSBL _B _{n+17} , ... [CSBL _B _{n+1+8} ·k, CSBL _A _{n+5+8} ·k (k = 0, 1, 2, 3, ...)]
CSVtypeD5	GBL _{n+2} , GBL _{n+6} , GBL _{n+10} , GBL _{n+14} , GBL _{n+18} , ... [GBL _{n+2+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _A _{n+2} , CSBL _B _{n+6} , CSBL _A _{n+10} , CSBL _B _{n+14} , CSBL _A _{n+18} , ... [CSBL _A _{n+2+8} ·k, CSBL _B _{n+6+8} ·k (k = 0, 1, 2, 3, ...)]
CSVtypeD6	GBL _{n+2} , GBL _{n+6} , GBL _{n+10} , GBL _{n+14} , GBL _{n+18} , ... [GBL _{n+2+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _B _{n+2} , CSBL _A _{n+6} , CSBL _B _{n+10} , CSBL _A _{n+14} , CSBL _B _{n+18} , ... [CSBL _B _{n+2+8} ·k, CSBL _A _{n+6+8} ·k (k = 0, 1, 2, 3, ...)]
CSVtypeD7	GBL _{n+3} , GBL _{n+7} , GBL _{n+11} , GBL _{n+15} , GBL _{n+19} , ... [GBL _{n+3+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _A _{n+3} , CSBL _B _{n+7} , CSBL _A _{n+11} , CSBL _B _{n+15} , CSBL _A _{n+19} , ... [CSBL _A _{n+3+8} ·k, CSBL _B _{n+7+8} ·k (k = 0, 1, 2, 3, ...)]
CSVtypeC8	GBL _{n+3} , GBL _{n+7} , GBL _{n+11} , GBL _{n+15} , GBL _{n+19} , ... [GBL _{n+3+4} ·k (k = 0, 1, 2, 3, ...)]	CSBL _B _{n+3} , CSBL _A _{n+7} , CSBL _B _{n+11} , CSBL _A _{n+15} , CSBL _B _{n+19} , ... [CSBL _B _{n+3+8} ·k, CSBL _A _{n+7+8} ·k (k = 0, 1, 2, 3, ...)]

【 0 1 9 9 】

電氣的に独立な補助容量幹線の数 L の $1/2$ が偶数であるとき、即ち $L = 4, 8, 12, \dots$ であるとき、行方向、列方向にマトリックス状に配置された複数の画素が構成するある行を n 行とし、任意の列の n 行に属する画素が有する第 1 副画素の補助容量対向電極が接続された補助容量配線 $CSBL_A_n$ 、第 2 副画素の補助容量対向電極が接続された補助容量配線を $CSBL_B_n$ で表し、 k を自然数 (0 を含む) とすると、

$CSBL_A_n + L \cdot k$ および $CSBL_B_n + (L/2) + L \cdot k$ が第 1 補助容量幹線に接続され、

$CSBL_B_n + L \cdot k$ および $CSBL_A_n + (L/2) + L \cdot k$ が第 2 補助容量幹線に接続され、

$CSBL_A_n + 1 + L \cdot k$ および $CSBL_B_n + (L/2) + 1 + L \cdot k$ が第 3 補助容量幹線に接続され、

$CSBL_B_n + 1 + L \cdot k$ および $CSBL_A_n + (L/2) + 1 + L \cdot k$ が第 4 補助容量幹線に接続され、

$CSBL_A_n + 2 + L \cdot k$ および $CSBL_B_n + (L/2) + 2 + L \cdot k$ が第 5 補助容量幹線に接続され、

$CSBL_B_n + 2 + L \cdot k$ および $CSBL_A_n + (L/2) + 2 + L \cdot k$ が第 6 補助容量幹線に接続され、

$CSBL_A_n + 3 + L \cdot k$ および $CSBL_B_n + (L/2) + 3 + L \cdot k$ が第

7 補助容量幹線に接続されており、

$C S B L _ B _ n + 3 + L \cdot k$ および $C S B L _ A _ n + (L / 2) + 3 + L \cdot k$ が第 8 補助容量幹線に接続され、

・ ・ ・ ・ ・ 以下同様の接続関係を繰り返し、

$C S B L _ A _ n + (L / 2) - 2 + L \cdot k$ および $C S B L _ B _ n + L - 2 + L \cdot k$ が第 $L - 3$ 補助容量幹線に接続され、

$C S B L _ B _ n + (L / 2) - 2 + L \cdot k$ および $C S B L _ A _ n + L - 2 + L \cdot k$ が第 $L - 2$ 補助容量幹線に接続され、

$C S B L _ A _ n + (L / 2) - 1 + L \cdot k$ および $C S B L _ B _ n + L - 1 + L \cdot k$ が第 $L - 1$ 補助容量幹線に接続されており、

$C S B L _ B _ n + (L / 2) - 1 + L \cdot k$ および $C S B L _ A _ n + L - 1 + L \cdot k$ が第 L 補助容量幹線に接続されればよい。

【 0 2 0 0 】

以上で説明したように、本発明によると、斜観測時の白浮特性を大幅に改善するマルチ画素方式の液晶表示装置を、大型の液晶表示装置、あるいは高精細の液晶表示装置、さらには垂直走査期間および水平走査期間を短くした高速駆動の液晶表示装置に容易に適用することが可能となる。なぜならば、 $C S$ バスラインに振動電圧を印加するマルチ画素方式の液晶表示装置を大型化すれば $C S$ バスラインの負荷容量あるいは負荷抵抗が増加し $C S$ バスライン電圧の波形が鈍ったり、また液晶表示装置の高精細化、高速駆動化を行えば $C S$ バスラインの振動周期が短くなるために波形鈍りの影響が顕著になり、表示画面内で $V L C a d d$ の実効値の変化が顕著になるため、表示ムラを発生する等の問題があるが、これらの問題は $C S$ バスラインに印加する振動電圧の周期を長くすることによって改善できるからである。

【 0 2 0 1 】

特許文献 5 に記載されている液晶表示装置では、隣接行の画素の隣接する副画素に対応する $C S$ バスラインを電氣的に共通とし、かつ、電氣的に独立な $C S$ 幹線を 2 種類とした場合では $C S$ バスライン電圧の振動の周期は $1 H$ であったのに対し、本発明の $T y p e I$ の構成を有する液晶表示装置では隣接行の画素の隣接する副画素に対応する $C S$ バスラインを電氣的に独立とし、かつ、電氣的に独立な $C S$ 幹線を 2 種類とした場合に $C S$ バスライン電圧の振動の周期を $2 H$ とし、電氣的に独立な $C S$ 幹線を 4 種類とした場合では $C S$ バスライン電圧の振動の周期を $4 H$ とすることができる。

【 0 2 0 2 】

本発明の $T y p e I$ の構成を有する液晶表示装置の構成あるいは駆動波形に基づけば、隣接行の画素の隣接する副画素に対応する $C S$ 幹線を電氣的に独立とし、かつ、電氣的に独立な $C S$ 幹線の種類を L 種類とすれば $C S$ バスライン電圧の振動の周期を水平走査期間の L 倍 ($L H$) とすることができる。

【 0 2 0 3 】

次に、本発明の $T y p e I I$ の構成を有する実施形態の液晶表示装置およびその駆動方法を説明する。

【 0 2 0 4 】

上述したように、本発明の $T y p e I$ の構成を有する液晶表示装置は、電氣的に独立な補助容量対向電極の組の数 (電氣的に独立な $C S$ 幹線の数) を L とすることによって、補助容量対向電極に印加する振動電圧の振動周期を水平走査期間 H の L 倍とすることを可能とした。これにより、補助容量対向電極配線の電氣的負荷が大きな大型高精細の液晶表示装置においても前記マルチ画素表示を行うことが可能となるといった効果が得られる。

【 0 2 0 5 】

しかしながら、列方向に隣接する 2 つの画素 (すなわち隣接する行に属する 2 つの画素) を構成する各副画素に補助容量対向電極を電氣的に独立とする必要があった (例えば図 9 参照)。即ち、1 画素あたり 2 本の $C S$ バスラインが必要となるために、画素開口率が低下する。具体的には、例えば図 1 5 (a) に示すように、各副画素に対応する $C S$ バス

ラインを各副画素の中央を横切るように配置する構成を採用すると、列方向に隣接する画素間からの光漏れを防止するために遮光層 B M 1 を設ける必要がある。従って、2 本の C S バスラインおよび遮光層 B M 1 と重なる領域は、表示に寄与できなくなり、画素開口率を低下させることになる。

【 0 2 0 6 】

これに対し、T y p e I I の構成を有する実施形態の液晶表示装置では、図 1 5 (b) に示したように、列方向に隣接する 2 つの画素の一方の副画素の補助容量対向電極と他方の副画素 (前記一方の副画素と前記他方の副画素は列方向に隣接する) の補助容量対向電極とを共通の C S バスラインに接続し、この C S バスラインを列方向に隣接する 2 つの画素の間に配置することによって、C S バスラインを遮光層としても機能させることにより、図 1 5 (a) の構成に比べて、C S バスラインの本数を減らせる上に、別途設ける必要であった遮光層 B M 1 を省略することにより、画素開口率を向上できるという利点が得られる。

10

【 0 2 0 7 】

また、T y p e I の構成を有する実施形態の液晶表示装置では、C S バスラインに印加する振動電圧の振動周期を水平走査期間の L 倍とするためには、電氣的に独立な C S 幹線の本数を L 本とする必要があり、補助容量対向電極駆動電源も L 個必要となる。従って、C S バスラインに印加する振動電圧の振動周期を任意に長周期にしようとする場合、それに応じて C S 幹線の本数、容量対向電極駆動電源の本数が多数必要となる。このように、T y p e I の構成を有する実施形態の液晶表示装置において、C S バスラインに印加する振動電圧を長周期化するためには、C S 幹線の本数および容量対向電極駆動電源を増大させる必要があることから、一定の制限を受ける。

20

【 0 2 0 8 】

これに対し、本発明の T y p e I I の構成を有する実施形態の液晶表示装置においては、電氣的に独立な C S 幹線の本数を L (L は偶数) とするとき、振動電圧の振動の周期を水平走査期間の $2 \cdot K \cdot L$ 倍 (K は正の整数) とすることができる。

【 0 2 0 9 】

このように、本発明の T y p e I I の構成を有する実施形態の液晶表示装置は、T y p e I の構成を有する実施形態の液晶表示装置よりも、大型・高精細の液晶表示装置にさらに適している。

30

【 0 2 1 0 】

以下、本発明の T y p e I I の構成を有する具体的な実施形態を説明する。以下の説明では、図 1 6 A および図 1 6 B に示した駆動状態を実現する液晶表示装置を例示する。図 1 6 A および図 1 6 B は、それぞれ先に示した図 4 A および図 4 B に対応し、液晶層に印加される電界の向きが互いに逆の駆動状態を示している。以下では、図 1 6 A に示す駆動状態を実現するための構成を説明する。なお、図 1 6 B の示す駆動状態を実現するためには、図 3 A および図 3 B を参照しながら説明したのと同様に、図 1 6 A に示す駆動状態を実現するためにはソースバスラインに印加する電圧および各補助容量電圧の極性を反転させればよい。これにより画素の表示極性 (図中「+」或いは「-」で表示) を反転しつつ、且つ第 1、第 2 副画素の位置 (図中「明」或いは「暗」で表示) の位置を固定できる。但し、本発明はこれに限らずソースバスラインに印加する電圧のみを反転させても良い。この場合、第 1、第 2 副画素の位置 (図中「明」或いは「暗」で表示) の位置は画素の極性反転に伴って移動するため、前記固定の場合に発生する中間階調表示時の色のにじみ等の問題を改善できる。

40

【 0 2 1 1 】

また、以下の実施形態の液晶表示装置は、図 1 5 (b) に示したように、列方向に隣接する 2 つの画素 (n 行目と n + 1 行目) の間に、n 行目の画素の副画素電極 1 8 b と n + 1 行目の副画素電極 1 8 a との間に、これら 2 つの副画素電極にそれぞれ対応する副画素の補助容量に補助容量対向電圧 (振動電圧) を供給する共通の C S バスライン C S B L が設けられた構成を備えており、この C S バスライン C S B L が n 行目の画素と n + 1 行目

50

の画素との間を遮光する遮光層として機能する。CSバスラインCSBLは、絶縁膜を介して、一部が副画素電極18aおよび18bと重なるように配置されてもよい。

【0212】

また、以下に例示する実施形態の液晶表示装置は、何れもCSバスラインに印加する振動電圧の振動周期を1水平走査期間よりも長く、電氣的に独立なCS幹線の数 L (L は偶数)とすると、振動電圧の振動の周期を水平走査期間の $2 \cdot K \cdot L$ 倍 (K は正の整数)となっている。すなわち、本発明のType Iの構成を有する実施形態の液晶表示装置においては振動電圧の振動の周期は L 倍にしかならなかったのに対し、本発明のType IIの構成を有する実施形態の液晶表示装置においては、 $2 \cdot K$ 倍のファクタだけ更に振動周期を長くすることが可能であり、しかも K は電氣的に独立なCS幹線の数に依存しないという利点を有している。 K は電氣的に独立な個々のCS幹線とCSバスラインとの接続形態に依存して決まるパラメータであり、CS幹線に対する接続形態の1周期を構成する連続したCSバスラインの内で共通のCS幹線に接続されたCSバスラインの数(電氣的に等価なCSバスラインの数)の $1/2$ に対応する。

10

【0213】

本発明による液晶表示装置の面積階調表示(マルチ画素駆動)は、画素を2つの副画素に分割し、各副画素に接続された補助容量に異なる振動電圧(補助容量対向電圧)を供給することによって、明副画素と暗副画素とを得る。明副画素は、例えば、TF Tがオフとされた後の振動電圧の最初の変化が増大である場合に得られ、暗副画素は、逆に、TF Tがオフとされた後の振動電圧の最初の変化が低下である場合に得られる。従って、TF Tがオフされた後に振動電圧が増大されるべき副画素のCSバスラインを共通のあるCS幹線に接続し、TF Tがオフされた後に振動電圧が低下されるべき副画素のCSバスラインを他の共通のCS幹線に接続すれば、CS幹線の数減らすことができることになる。このCSバスラインのCS幹線に対する接続形態による長周期化の効果を示すパラメータが K である。

20

【0214】

K を大きくするとそれだけ振動電圧を長周期化できるが、 K は大き過ぎないことが好ましい。理由を以下に説明する。

【0215】

K を大きくすると共通のCS幹線に接続された副画素の数が増えることになる。それらは異なるTF Tに接続されており、TF Tは異なるタイミング(1Hの倍数)でオフされる。従って、共通のCS幹線に接続されたある副画素のTF Tがオフされた後、その振動電圧が最初に増大する(又は低下する)までの時間と、他の副画素のTF Tがオフされた後、その振動電圧が最初に増大する(又は低下する)までの時間が異なることになる。 K が大きくなるほど、すなわち、共通のCS幹線に接続されるCSバスラインの数が大きくなるほど、この時間の差が大きくなり、ライン状の輝度むらとして視認されるおそれがある。この輝度むらを発生させないためには、目安として、上記の時間差が走査線の数(画素行の数)の5%以下とすることが好ましい。例えば、XGAの場合には、768行の5%以下とすると、上記時間差が38H以下となるように、 K を設定することが好ましい。なお、振動電圧の周期の下限値は、図8等を参照しながら上述した波形の鈍りによる輝度むらが生じないように設定する。例えば、45型のXGAの場合、振動周期が12H以上であれば、波形鈍りによる問題は生じない。これらのことから、45型程度の液晶テレビに適用する場合、 K を1または2として、 L を6、8、10、12とし、振動電圧の周期を12Hから48Hの範囲で設定すれば、輝度むらの無い高品位の表示を得ることが出来る。なお、電氣的に独立なCS幹線の数 L は、振動電圧源(補助容量対向電極駆動電源)の数や、パネル上(TF T基板上)の配線の引きまわしなどを考慮して設定する。

30

40

【0216】

以下に、 $K=1$ で、 $L=4$ 、6、8、10、12とした例および、 $K=2$ で、 $L=4$ 、6とした例を示し、本発明のType IIの構成を有する実施形態の液晶表示装置およびその駆動方法を詳細に説明する。以下の説明では、先の実施形態の説明との重複を避ける

50

ためにCSバスラインとCS幹線との接続形態を中心に説明する。

【0217】

[K = 1、L = 4、振動周期：8H]

Type IIの構成を有する実施形態の液晶表示装置のマトリックス構成（CSバスラインの接続形態）を図17に、この液晶表示装置の駆動に用いられる信号の波形を図18に示す。また、図17の接続形態を表7に示す。図17のマトリックス構成に対して、図18のタイミングでCSバスラインに振動電圧を印加することで、図15Aに示した駆動状態が実現される。

【0218】

図17によれば各CSバスラインは図の左右端の各々4本のCS幹線の何れかに接続されている。よって電氣的に独立なCSバスラインの数は4であり、L = 4となる。さらに図17によれば、CSバスラインとCS幹線の接続形態に一定の規則があり、その規則は図中のCSバスライン8本毎の周期性を持っていることが解る。よって、 $K = 1 (= 8 / (2L))$ となっている。

【0219】

【表7】

L = 4, K = 1

CS 幹線	CS 幹線に接続される CS バスライン
M1a	CSBL _— (n - 1) B, (n) A CSBL _— (n + 4) B, (n + 5) A
M2a	CSBL _— (n) B, (n + 1) A CSBL _— (n + 3) B, (n + 4) A
M3a	CSBL _— (n + 1) B, (n + 2) A CSBL _— (n + 6) B, (n + 7) A
M4a	CSBL _— (n + 2) B, (n + 3) A CSBL _— (n + 5) B, (n + 6) A

但し n = 1, 9, 17, ...

【0220】

表7から、図17に示すCSバスラインは、任意のpについて

CSBL_— (p) B, (p + 1) A

と

CSBL_— (p + 5) B, (p + 6) A

との関係を満足するタイプ（α型）

或いは

CSBL_— (p + 1) B, (p + 2) A

と

CSBL_— (p + 4) B, (p + 5) A

との関係を満足するタイプ（β型）

の2種類が存在していることがわかる。すなわち、M1aおよびM3aのCS幹線に接続されているCSバスラインはα型であり、M2aおよびM4aのCS幹線に接続されているCSバスラインはβ型である。

【0221】

接続形態の1周期を構成する連続する8本のCSバスラインは、4本のα型（M1aに接続された2本とM3aに接続された2本）、と4本のβ型（M2aに接続された2本とM4aに接続された2本）とで構成されている。

【0222】

10

40

50

これを、前述のパラメータ L 、 K を用いて示せば、任意の p について

$$CSBL_ (p + 2 \cdot (K - 1)) B, (p + 2 \cdot (K - 1) + 1) A$$

と

$$CSBL_ (p + 2 \cdot (K - 1) + K \cdot L + 1) B, (p + 2 \cdot (K - 1) + K \cdot L + 2) A$$

或いは、

$$CSBL_ (p + 2 \cdot (K - 1) + 1) B, (p + 2 \cdot (K - 1) + 2) A \text{ と}$$

$$CSBL_ (p + 2 \cdot (K - 1) + K \cdot L) B, (p + 2 \cdot (K - 1) + K \cdot L + 1) A$$

A

の何れかで表される CS バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 2, 4, \dots$ である。この条件を導入する理由は α 型と β 型との両方に属する CS バスラインは存在しないためである。

10

【0223】

尚、図18によれば、このときの CS バスラインに印加される振動電圧の振動周期は $8H$ 、即ち水平走査期間 H の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【0224】

[$K = 1$ 、 $L = 6$ 、振動の周期： $12H$]

次に、電氣的に独立な CS 幹線の数が6本の場合の接続形態を図19に、そのときの駆動波形を図20に示す。また、図19の接続形態を表8に示す。

【0225】

図20によれば各 CS バスラインは図の左右端の各々6本の CS 幹線の何れかに接続されている。よって電氣的に独立な CS バスラインの数は6であり、 $L = 6$ となる。

20

【0226】

さらに図19によれば、 CS バスラインと CS 幹線の接続形態に一定の規則があり、その規則は図中の CS バスライン12本毎の周期性を持っている。よって、 $K = 1$ ($= 12 / (2L)$) となっている。

【0227】

【表8】

$L = 6, K = 1$

CS 幹線	CS 幹線に接続される CS バスライン
M1b	CSBL_ (n-1) B, (n) A CSBL_ (n+6) B, (n+7) A
M2b	CSBL_ (n) B, (n+1) A CSBL_ (n+5) B, (n+6) A
M3b	CSBL_ (n+1) B, (n+2) A CSBL_ (n+8) B, (n+9) A
M4b	CSBL_ (n+2) B, (n+3) A CSBL_ (n+7) B, (n+8) A
M5b	CSBL_ (n+3) B, (n+4) A CSBL_ (n+10) B, (n+11) A
M6b	CSBL_ (n+4) B, (n+5) A CSBL_ (n+9) B, (n+10) A

但し $n = 1, 13, 25, \dots$

【0228】

50

表 8 から、図 19 に示す C S バスラインの接続は、

$C S B L _ (p \quad) B , (p + 1) A$

と

$C S B L _ (p + 7) B , (p + 8) A$

或いは

$C S B L _ (p + 1) B , (p + 2) A$

と

$C S B L _ (p + 6) B , (p + 7) A$

但し、 $p = 1, 3, 5, \dots$ もしくは $p = 2, 4, \dots$

の組が電氣的に等しい C S バスラインとなっている事がわかる。

10

【 0 2 2 9 】

これを、前述のパラメータ L, K を用いて示せば、任意の p について、

$C S B L _ (p + 2 \cdot (K - 1)) B , (p + 2 \cdot (K - 1) + 1) A$ と

$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L + 1) B , (p + 2 \cdot (K - 1) + K \cdot L + 2) A$

或いは、

$C S B L _ (p + 2 \cdot (K - 1) + 1) B , (p + 2 \cdot (K - 1) + 2) A$ と

$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L) B , (p + 2 \cdot (K - 1) + K \cdot L + 1)$

A

の何れかで表される C S バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

20

【 0 2 3 0 】

尚、図 20 によれば、このときの C S バスラインに印加される振動電圧の振動周期は 1 2 H、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【 0 2 3 1 】

[$K = 1, L = 8$ 、振動の周期：1 6 H]

次に、電氣的に独立な C S バスラインの数が 8 本の場合の接続形態を図 21 に、そのときの駆動波形を図 22 に示す。また、図 21 の接続形態を表 9 に示す。

【 0 2 3 2 】

図 21 によれば各 C S バスラインは図の左端の 8 本の C S 幹線の何れかに接続されている。よって電氣的に独立な C S バスラインの数は 8 であり、 $L = 8$ となる。

30

【 0 2 3 3 】

さらに図 21 によれば、C S バスラインと C S 幹線の接続形態に一定の規則があり、その規則は図中の C S バスライン 16 本毎の周期性を持っている。よって、 $K = 1 (= 16 / (2 L))$ となっている。

【 0 2 3 4 】

【表 9】

L = 8, K = 1

CS 幹線	CS 幹線に接続される CS バスライン
M1c	CSBL_ (n-1) B, (n) A CSBL_ (n+8) B, (n+9) A
M2c	CSBL_ (n) B, (n+1) A CSBL_ (n+7) B, (n+8) A
M3c	CSBL_ (n+1) B, (n+2) A CSBL_ (n+10) B, (n+11) A
M4c	CSBL_ (n+2) B, (n+3) A CSBL_ (n+9) B, (n+10) A
M5c	CSBL_ (n+3) B, (n+4) A CSBL_ (n+12) B, (n+13) A
M6c	CSBL_ (n+4) B, (n+5) A CSBL_ (n+11) B, (n+12) A
M7c	CSBL_ (n+5) B, (n+6) A CSBL_ (n+14) B, (n+15) A
M8c	CSBL_ (n+6) B, (n+7) A CSBL_ (n+13) B, (n+14) A

但し n = 1, 17, 33, ...

【0235】

表 9 から、図 21 に示す CS バスラインの接続は、

CSBL_ (p) B, (p+1) A

と

CSBL_ (p+9) B, (p+10) A

或いは

CSBL_ (p+1) B, (p+2) A

と

CSBL_ (p+8) B, (p+9) A

但し、p = 1, 3, 5, ... もしくは p = 0, 2, 4, ...

の組が電氣的に等しい CS バスラインとなっている事がわかる。

【0236】

これを、前述のパラメータ L, K を用いて示せば、任意の p について、CSBL_ (p + 2 · (K - 1)) B, (p + 2 · (K - 1) + 1) A

と

CSBL_ (p + 2 · (K - 1) + K · L + 1) B, (p + 2 · (K - 1) + K · L + 2) A

或いは、

CSBL_ (p + 2 · (K - 1) + 1) B, (p + 2 · (K - 1) + 2) A と

CSBL_ (p + 2 · (K - 1) + K · L) B, (p + 2 · (K - 1) + K · L + 1) A

A

の何れかで表される CS バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は p = 1, 3, 5, ... もしくは p = 0, 2, 4, ... である。

【0237】

尚、図 2 2 によれば、このときの C S バスラインに印加される振動電圧の振動周期は 16 H、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【 0 2 3 8 】

[$K = 1$ 、 $L = 10$ 、振動の周期：20 H]

次に、電氣的に独立な C S バスラインの数が 10 本の場合の接続形態を図 2 3 に、そのときの駆動波形を図 2 4 に示す。また、図 2 3 の接続形態を表 1 0 に示す。

【 0 2 3 9 】

図 2 3 によれば各 C S バスラインは図の左右端の各々 10 本の C S 幹線の何れかに接続されている。よって電氣的に独立な C S バスラインの数は 10 であり、 $L = 10$ となる。さらに図 2 3 によれば、C S バスラインと C S 幹線の接続形態に一定の規則があり、その規則は図中の C S バスライン 20 本毎の周期性を持っている。よって、 $K = 1$ ($= 20 / (2L)$) となっている。

10

【 0 2 4 0 】

【表 1 0】

$L = 10, K = 1$

CS 幹線	CS 幹線に接続される CS バスライン
M1d	CSBL_ (n - 1) B, (n) A CSBL_ (n + 10) B, (n + 11) A
M2d	CSBL_ (n) B, (n + 1) A CSBL_ (n + 9) B, (n + 10) A
M3d	CSBL_ (n + 1) B, (n + 2) A CSBL_ (n + 12) B, (n + 13) A
M4d	CSBL_ (n + 2) B, (n + 3) A CSBL_ (n + 11) B, (n + 12) A
M5d	CSBL_ (n + 3) B, (n + 4) A CSBL_ (n + 14) B, (n + 15) A
M6d	CSBL_ (n + 4) B, (n + 5) A CSBL_ (n + 13) B, (n + 14) A
M7d	CSBL_ (n + 5) B, (n + 6) A CSBL_ (n + 16) B, (n + 17) A
M8d	CSBL_ (n + 6) B, (n + 7) A CSBL_ (n + 15) B, (n + 16) A
M9d	CSBL_ (n + 7) B, (n + 8) A CSBL_ (n + 18) B, (n + 19) A
M10d	CSBL_ (n + 8) B, (n + 9) A CSBL_ (n + 17) B, (n + 18) A

但し $n = 1, 21, 41, \dots$

【 0 2 4 1 】

表 1 0 から、図 2 3 に示す C S バスラインの接続は、

CSBL_ (p) B, (p + 1) A

と

CSBL_ (p + 11) B, (p + 12) A

50

或いは

$$C S B L _ (p + 1) B , (p + 2) A$$

と

$$C S B L _ (p + 1 0) B , (p + 1 1) A$$

但し、 $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$

の組が電氣的に等しい C S バスラインとなっている事がわかる。

【 0 2 4 2 】

これを、前述のパラメータ L, K を用いて示せば、任意の p について、

$$C S B L _ (p + 2 \cdot (K - 1)) B , (p + 2 \cdot (K - 1) + 1) A$$

と

$$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L + 1) B , (p + 2 \cdot (K - 1) + K \cdot L + 2) A$$

或いは、

$$C S B L _ (p + 2 \cdot (K - 1) + 1) B , (p + 2 \cdot (K - 1) + 2) A \text{ と}$$

$$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L) B , (p + 2 \cdot (K - 1) + K \cdot L + 1)$$

A

の何れかで表される C S バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

【 0 2 4 3 】

尚、図 2 4 によれば、このときの C S バスラインに印加される振動電圧の振動周期は 20 H、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【 0 2 4 4 】

[$K = 1, L = 1 2$ 、振動の周期：24 H]

次に、電氣的に独立な C S バスラインの数が 12 本の場合の接続形態を図 2 5 に、そのときの駆動波形を図 2 6 に示す。また、図 2 5 の接続形態を表 1 1 に示す。

【 0 2 4 5 】

図 2 5 によれば各 C S バスラインは図の左端の 12 本の C S 幹線の何れかに接続されている。よって電氣的に独立な C S バスラインの数は 12 であり、 $L = 1 2$ となる。さらに図 2 5 によれば、C S バスラインと C S 幹線の接続形態に一定の規則があり、その規則は図中の C S バスライン 24 本毎の周期性を持っている。よって、 $K = 1 (= 24 / (2 L))$ となっている。

【 0 2 4 6 】

10

20

30

【表 1 1】

L = 12, K = 1

CS 幹線	CS 幹線に接続される CS バスライン
M1e	CSBL_ (n - 1) B, (n) A CSBL_ (n + 12) B, (n + 13) A
M2e	CSBL_ (n) B, (n + 1) A CSBL_ (n + 11) B, (n + 12) A
M3e	CSBL_ (n + 1) B, (n + 2) A CSBL_ (n + 14) B, (n + 15) A
M4e	CSBL_ (n + 2) B, (n + 3) A CSBL_ (n + 13) B, (n + 14) A
M5e	CSBL_ (n + 3) B, (n + 4) A CSBL_ (n + 16) B, (n + 17) A
M6e	CSBL_ (n + 4) B, (n + 5) A CSBL_ (n + 15) B, (n + 16) A
M7e	CSBL_ (n + 5) B, (n + 6) A CSBL_ (n + 18) B, (n + 19) A
M8e	CSBL_ (n + 6) B, (n + 7) A CSBL_ (n + 17) B, (n + 18) A
M9e	CSBL_ (n + 7) B, (n + 6) A CSBL_ (n + 20) B, (n + 21) A
M10e	CSBL_ (n + 8) B, (n + 7) A CSBL_ (n + 19) B, (n + 20) A
M11e	CSBL_ (n + 9) B, (n + 10) A CSBL_ (n + 22) B, (n + 23) A
M12e	CSBL_ (n + 10) B, (n + 11) A CSBL_ (n + 21) B, (n + 22) A

但し n = 1, 25, 49, ...

【 0 2 4 7 】

表 1 1 から、図 2 5 に示す CS バスラインの接続は、

CSBL_ (p) B, (p + 1) A

と

CSBL_ (p + 13) B, (p + 14) A

或いは

CSBL_ (p + 1) B, (p + 2) A

と

CSBL_ (p + 12) B, (p + 13) A

但し、p = 1, 3, 5, ... もしくは p = 0, 2, 4, ... の組が電氣的に等しい CS バスラインとなっている事がわかる。

【 0 2 4 8 】

これを、前述のパラメータ L, K を用いて示せば、任意の p について、

CSBL_ (p + 2 · (K - 1)) B, (p + 2 · (K - 1) + 1) A

と

CSBL_ (p + 2 · (K - 1) + K · L + 1) B, (p + 2 · (K - 1) + K · L + 2) A

或いは、

$CSBL_{(p+2 \cdot (K-1)+1)} B, (p+2 \cdot (K-1)+2) A$ と

$CSBL_{(p+2 \cdot (K-1)+K \cdot L)} B, (p+2 \cdot (K-1)+K \cdot L+1) A$

の何れかで表されるCSバスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

【0249】

尚、図26によれば、このときのCSバスラインに印加される振動電圧の振動周期は24H、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【0250】

以上の説明では、いずれもパラメータ $K = 1$ の場合であった。次に、パラメータ K の値が2となる場合について説明する。

【0251】

[$K = 2, L = 4$ 、振動の周期：16H]

パラメータ K の値が2で、電氣的に独立なCSバスラインの数が4本の場合の接続形態を図27に、そのときの駆動波形を図28に示す。また、図27の接続形態を表12に示す。

【0252】

図27によれば各CSバスラインは図の左右端の各々4本のCS幹線の何れかに接続されている。よって電氣的に独立なCSバスラインの数は4であり、 $L = 4$ となる。さらに図27によれば、CSバスラインとCS幹線の接続形態に一定の規則があり、その規則は図中のCSバスライン16本毎の周期性を持っている。よって、 $K = 2 (= 16 / (2L))$ となっている。

【0253】

【表12】

$L = 4, K = 2$

CS 幹線	CS 幹線に接続される CS バスライン
M1f	$CSBL_{(n-1)} B, (n) A$
	$CSBL_{(n+1)} B, (n+2) A$
	$CSBL_{(n+8)} B, (n+9) A$
	$CSBL_{(n+10)} B, (n+11) A$
M2f	$CSBL_{(n)} B, (n+1) A$
	$CSBL_{(n+2)} B, (n+3) A$
	$CSBL_{(n+7)} B, (n+8) A$
	$CSBL_{(n+9)} B, (n+10) A$
M3f	$CSBL_{(n+3)} B, (n+4) A$
	$CSBL_{(n+5)} B, (n+6) A$
	$CSBL_{(n+12)} B, (n+13) A$
	$CSBL_{(n+14)} B, (n+15) A$
M4f	$CSBL_{(n+4)} B, (n+5) A$
	$CSBL_{(n+6)} B, (n+7) A$
	$CSBL_{(n+11)} B, (n+12) A$
	$CSBL_{(n+13)} B, (n+14) A$

但し $n = 1, 17, 33, \dots$

10

20

【 0 2 5 4 】

表 1 2 から、図 2 7 に示す C S バスラインの接続は、

$C S B L _ (p) B , (p + 1) A 、$

$C S B L _ (p + 2) B , (p + 3) A$

と

$C S B L _ (p + 9) B , (p + 10) A 、$

$C S B L _ (p + 11) B , (p + 12) A$

或いは

$C S B L _ (p + 1) B , (p + 2) A 、$

$C S B L _ (p + 3) B , (p + 4) A$

と

$C S B L _ (p + 8) B , (p + 9) A 、$

$C S B L _ (p + 10) B , (p + 11) A$

但し、 $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$

の組が電氣的に等しい C S バスラインとなっている事がわかる。

【 0 2 5 5 】

これを、前述のパラメータ L, K を用いて示せば、任意の p について、

$C S B L _ (p + 2 \cdot (1 - 1)) B , (p + 2 \cdot (1 - 1) + 1) A 、$

$C S B L _ (p + 2 \cdot (K - 1)) B , (p + 2 \cdot (K - 1) + 1) A$

と

$C S B L _ (p + 2 \cdot (1 - 1) + K \cdot L + 1) B , (p + 2 \cdot (1 - 1) + K \cdot L + 2) A 、$

$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L + 1) B , (p + 2 \cdot (K - 1) + K \cdot L + 2) A$

或いは、

$C S B L _ (p + 2 \cdot (1 - 1) + 1) B , (p + 2 \cdot (1 - 1) + 2) A 、$

$C S B L _ (p + 2 \cdot (K - 1) + 1) B , (p + 2 \cdot (K - 1) + 2) A$ と

$C S B L _ (p + 2 \cdot (1 - 1) + K \cdot L) B , (p + 2 \cdot (1 - 1) + K \cdot L + 1)$

A、

$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L) B , (p + 2 \cdot (K - 1) + K \cdot L + 1)$

A

の何れかで表される C S バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

【 0 2 5 6 】

尚、図 2 8 によれば、このときの C S バスラインに印加される振動電圧の振動周期は、16 H、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

【 0 2 5 7 】

[$K = 2, L = 6$ 、振動の周期：24 H]

パラメータ K の値が 2 で、電氣的に独立な C S バスラインの数が 6 本の場合の接続形態を図 2 9 に、そのときの駆動波形を図 3 0 に示す。また、図 2 9 の接続形態を表 1 3 に示す。

【 0 2 5 8 】

図 2 9 によれば各 C S バスラインは図の左右端の各々 6 本の C S 幹線の何れかに接続されている。よって電氣的に独立な C S バスラインの数は 6 であり、 $L = 6$ である。さらに図 2 9 によれば、C S バスラインと C S 幹線の接続形態に一定の規則があり、その規則は 24 本毎の周期性を持っている。よって、 $K = 2 (= 24 / (2L))$ となっている。

【 0 2 5 9 】

10

20

30

40

【表 1 3】

L = 6, K = 2

CS 幹線	CS 幹線に接続される CS バスライン
M1g	CSBL_ (n - 1) B, (n) A
	CSBL_ (n + 1) B, (n + 2) A
	CSBL_ (n + 12) B, (n + 13) A
	CSBL_ (n + 14) B (n + 15) A
M2g	CSBL_ (n) B, (n + 1) A
	CSBL_ (n + 2) B, (n + 3) A
	CSBL_ (n + 11) B, (n + 12) A
	CSBL_ (n + 13) B (n + 14) A
M3g	CSBL_ (n + 3) B, (n + 4) A
	CSBL_ (n + 5) B, (n + 6) A
	CSBL_ (n + 16) B, (n + 17) A
	CSBL_ (n + 18) B (n + 19) A
M4g	CSBL_ (n + 4) B, (n + 5) A
	CSBL_ (n + 6) B, (n + 7) A
	CSBL_ (n + 15) B, (n + 16) A
	CSBL_ (n + 17) B (n + 18) A
N5g	CSBL_ (n + 7) B, (n + 8) A
	CSBL_ (n + 9) B, (n + 10) A
	CSBL_ (n + 20) B, (n + 21) A
	CSBL_ (n + 22) B (n + 23) A
N6g	CSBL_ (n + 8) B, (n + 9) A
	CSBL_ (n + 10) B, (n + 11) A
	CSBL_ (n + 19) B, (n + 20) A
	CSBL_ (n + 21) B (n + 22) A

但し n = 1, 25, 49, ...

【 0 2 6 0 】

表 1 3 から、図 2 9 に示す CS バスラインの接続は、

CSBL_ (p) B, (p + 1) A、

CSBL_ (p + 2) B, (p + 3) A

と

CSBL_ (p + 13) B, (p + 14) A、

CSBL_ (p + 15) B, (p + 16) A

或いは

CSBL_ (p + 1) B, (p + 2) A、

CSBL_ (p + 3) B, (p + 4) A

と

CSBL_ (p + 12) B, (p + 13) A、

CSBL_ (p + 14) B, (p + 15) A

但し、p = 1, 3, 5, ... もしくは p = 0, 2, 4, ...

の組が電氣的に等しい CS バスラインとなっている事がわかる。

【 0 2 6 1 】

これを、前述のパラメータ L , K を用いて示せば、任意の p について

$CSBL_ (p + 2 \cdot (1 - 1)) B, (p + 2 \cdot (1 - 1) + 1) A$

$CSBL_ (p + 2 \cdot (K - 1)) B, (p + 2 \cdot (K - 1) + 1) A$ 、

と

$CSBL_ (p + 2 \cdot (1 - 1) + K \cdot L + 1) B, (p + 2 \cdot (1 - 1) + K \cdot L + 2) A$ 、

$CSBL_ (p + 2 \cdot (K - 1) + K \cdot L + 1) B, (p + 2 \cdot (K - 1) + K \cdot L + 2) A$

或いは、

$CSBL_ (p + 2 \cdot (1 - 1) + 1) B, (p + 2 \cdot (1 - 1) + 2) A$ 、

10

$CSBL_ (p + 2 \cdot (K - 1) + 1) B, (p + 2 \cdot (K - 1) + 2) A$ と

$CSBL_ (p + 2 \cdot (1 - 1) + K \cdot L) B, (p + 2 \cdot (1 - 1) + K \cdot L + 1) A$ 、

$CSBL_ (p + 2 \cdot (K - 1) + K \cdot L) B, (p + 2 \cdot (K - 1) + K \cdot L + 1) A$

の何れかで表される CS バスラインの組を電氣的に等価にすれば良いことがわかる。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

【0262】

尚、図30によれば、このときの CS バスラインに印加される振動電圧の振動周期は $24H$ 、即ち水平走査期間の $2 \cdot K \cdot L$ 倍となっていることがわかる。

20

【0263】

上記の実施形態では、パラメータ K 及び L に関して、 $K = 1$ のときの $L = 4, 6, 8, 10, 12$ 及び $K = 2$ のときの $L = 4, 6$ の場合について述べたが、本発明の $Type I$ の構成を有する実施形態はこれに限定されない。

【0264】

K の値は正の整数、即ち $K = 1, 2, 3, 4, 5, 6, 7, 8, 9, \dots$ であればよく、 L の値は偶数、即ち $L = 2, 4, 6, 8, 10, 12, 14, 16, 18, \dots$ であればよく、且つ K 及び L は前記それぞれの範囲から独立に設定することが出来る。

【0265】

この場合の CS 幹線と CS バスラインの接続については前述の規則に従えばよい。

30

【0266】

即ち、前記パラメータ K 、 L の値がそれぞれ K 、 L のとき ($K = K, L = L$)、同一の幹線に接続される CS バスライン、即ち、電氣的に等価の CS バスラインを

$CSBL_ (p + 2 \cdot (1 - 1)) B, (p + 2 \cdot (1 - 1) + 1) A$ 、

$CSBL_ (p + 2 \cdot (2 - 1)) B, (p + 2 \cdot (2 - 1) + 1) A$ 、

$CSBL_ (p + 2 \cdot (3 - 1)) B, (p + 2 \cdot (3 - 1) + 1) A$ 、

・

・

・

$CSBL_ (p + 2 \cdot (K - 1)) B, (p + 2 \cdot (K - 1) + 1) A$

40

と、

$CSBL_ (p + 2 \cdot (1 - 1) + K \cdot L + 1) B, (p + 2 \cdot (1 - 1) + K \cdot L + 2) A$ 、

$CSBL_ (p + 2 \cdot (2 - 1) + K \cdot L + 1) B, (p + 2 \cdot (2 - 1) + K \cdot L + 2) A$ 、

$CSBL_ (p + 2 \cdot (3 - 1) + K \cdot L + 1) B, (p + 2 \cdot (3 - 1) + K \cdot L + 2) A$ 、

・

・

$CSBL_ (p + 2 \cdot (K - 1) + K \cdot L + 1) B, (p + 2 \cdot (3 - 1) + K \cdot L +$

50

2) A

或いは

$C S B L _ (p + 2 \cdot (1 - 1) + 1) B , (p + 2 \cdot (1 - 1) + 2) A 、$

$C S B L _ (p + 2 \cdot (2 - 1) + 1) B , (p + 2 \cdot (2 - 1) + 2) A 、$

$C S B L _ (p + 2 \cdot (3 - 1) + 1) B , (p + 2 \cdot (3 - 1) + 2) A 、$

・

・

・

$C S B L _ (p + 2 \cdot (K - 1) + 1) B , (p + 2 \cdot (K - 1) + 2) A と$

$C S B L _ (p + 2 \cdot (1 - 1) + K \cdot L) B , (p + 2 \cdot (1 - 1) + K \cdot L + 1)$

10

A、

$C S B L _ (p + 2 \cdot (2 - 1) + K \cdot L) B , (p + 2 \cdot (2 - 1) + K \cdot L + 1)$

A、

$C S B L _ (p + 2 \cdot (3 - 1) + K \cdot L) B , (p + 2 \cdot (3 - 1) + K \cdot L + 1)$

A、

・

・

・

$C S B L _ (p + 2 \cdot (K - 1) + K \cdot L) B , (p + 2 \cdot (K - 1) + K \cdot L + 1)$

A

20

とすれば良い。但し p は $p = 1, 3, 5, \dots$ もしくは $p = 0, 2, 4, \dots$ である。

【0267】

更に、前記パラメータ K、L の値がそれぞれ K、L のとき ($K = K, L = L$)、CS バスラインに印加する振動電圧の振動の周期は水平走査時間の $2 \cdot K \cdot L$ 倍とすれば良い。

【0268】

尚、ここまでの説明では隣接の画素の第1副画素と第2副画素のCS バスラインは共通であったが、無論それぞれの副画素に対応する電氣的に等価な2本以上のCS バスラインに分割してもよい。

【0269】

30

上述したように、Type I または Type II の構成を有する実施形態の液晶表示装置は、CS バスライン(補助容量配線)に印加する振動電圧の振動周期を長くすることができるので、特に大型あるいは高精細の液晶表示パネルに上記特許文献5に記載されている面積階調表示技術を好適に適用することができる。さらに、Type II の構成を有する液晶表示装置では、列方向に隣接する画素の副画素に対して共通のCS バスラインから振動電圧を供給することが可能となる。従って、CS バスラインを列方向の隣接する画素間に配置することによって、遮光層(ブラックマトリクス: BM)として兼用することができるので、Type I の構成を有する実施形態の液晶表示装置よりもCS バスラインの本数を減らせる上に、Type I の液晶表示装置では別途設ける必要であった遮光層を省略することにより、画素開口率を向上できるという利点を得られる。

40

【0270】

図31(a)、(b)および(c)にType I の3つの代表的な構成Type I - 1、Type I - 2およびType I - 3を示し、図32(a)、(b)および(c)にType II の3つの代表的な構成Type II - 1、Type II - 2およびType II - 3を示す。これらの図において、ゲートバスラインをGで示し、ゲートバスラインの番号を001、002などの数字で示す。画素(「ドット」とも言う)行はゲートバスラインGに対応付けられ、ゲートバスラインの番号(001など)は、画素行の番号も示す。一方、画素列はa、bおよびcで示す。従って、第1行の画素は、1-a、1-b、1-c...と表記し、第1列の画素は、1-a、2-a、3-a...と表記する。

【0271】

50

また、CSバスラインは、その種類、即ち接続されているCS幹線に応じて示す。すなわち、CS1と付したCSバスラインは第1のCS幹線CS1に接続されており、CS2と付したCSバスラインは第2のCS幹線CS2に接続されている。図31および図32に示した6つの構成はいずれも10種類のCS幹線（すなわちCS電圧）を有しており、図中の上から順にCS1～CS10に接続されたCSバスラインが巡回的に配置されている。

【0272】

各画素は2つの副画素を有しており、副画素毎に設けられている補助容量の補助容量対向電極に接続されているCSバスラインの番号が若い方の副画素をAで示し、他方をBで示す。例えば、図31の第1行の画素1-aは、CS幹線CS1に接続された補助容量を有する副画素1-a-Aと、CS幹線CS2に接続された補助容量を有する副画素1-a-Bとを有している。また、各画素が有する2つの副画素の内、暗副画素にハッチングを付している。図31および図32に示した6つの構成例はいずれも上述したように1H1ドット反転駆動においてフリッカーが観察されない配列となっている。

【0273】

上述したように、Type IおよびType IIの液晶表示装置のように、複数の電氣的に独立なCS幹線を設けて、補助容量対向電極に印加する振動電圧の振動の周期を長くする構成とすると、振動電圧の波形鈍りが抑制されるが、別の要因で表示品位が低下することがある。その理由を以下に説明する。

【0274】

表示品位が低下する理由は、CSバスラインに供給する振動電圧（CS電圧）の周期と垂直走査期間との不整合に起因しているので、まず、垂直走査期間について説明する。以下の説明では、簡単のために、垂直走査期間＝フレーム期間として説明する。

【0275】

表示装置に入力される映像信号の垂直走査期間（V-Total）は、映像を表示する有効表示期間（V-Disp）と、映像を表示しない垂直帰線期間（V-Blank）とからなっており、映像を表示する有効表示期間は液晶パネルの表示エリア（有効な画素の行数）により決定されるが、垂直帰線期間は信号処理のための期間であるため、必ずしも一定ではなく、例えばテレビ受像機を製造するセットメーカーによって異なる。例えば、表示エリアの画素行数が768行である場合（XGA）、有効表示期間は768×水平走査期間（H）であり（768Hと表記する）で一定であるが、垂直帰線期間を35Hとして垂直走査期間（V-Total）を803Hとする場合もあれば、垂直帰線期間を36Hとして垂直走査期間（V-Total）を804Hとする場合もある。さらには、1垂直走査期間毎に垂直帰線期間を奇数と偶数（例えば803Hと804H）とする場合すらある。

【0276】

CS電圧はフレーム期間（＝垂直帰線期間＋有効表示期間）の間、振幅を繰り返しているが、垂直帰線期間が不確定であるため、振幅周期の途中で次のフレーム期間が始まってしまい、1フレーム目の信号処理と2フレーム目の信号処理のつながりの部分でCS電圧の振幅周期が乱れることがあった。例えば、図33Aに示すType Iおよび図33Bに示すType IIのいずれの場合においても、1フレーム目と2フレーム目とのつながり部分でCS電圧の波形の周期が乱れている。これを映像で見ると、明るい画素行と暗い画素行が周期的に現れ、表示品位を著しく低下させることが判った。例えば、図34に示すように、5画素行ごと、すなわち10本のCSバスライン（10相のCS幹線）毎に、暗／明が周期的に見られる。また、図38に示すType IIの液晶表示装置においては、10画素行毎に暗／明が周期的に見られる。

【0277】

この現象について具体的に説明する。

【0278】

垂直走査期間V-Total＝803H、有効表示期間V-Disp＝768H、垂直

10

20

30

40

50

帰線期間 $V - Blank = 35H$ 、 CS 電圧が 10 種類（「10 相」ということもある）で 5 H 毎に第 1 電圧レベル（ここでは $High$ レベル）、第 2 電圧レベル（ここでは Low レベル）が切り替わる場合で、1 H ドット反転でフレーム反転している液晶表示装置を例にする。この液晶表示装置の等価回路と CS 幹線との接続図を図 35 A および図 35 B に示す。また、 CS 電圧とゲート電圧（ゲートバスラインの電圧、ゲート信号とも言う）とのタイミングの関係を図 36 に示す。

【0279】

図 35 A および図 35 B に示す接続形態は、図 31 (a) に示した $Type I - 1$ に対応し、第 1 画素行の副画素 1 - a - A, 1 - b - A, 1 - c - A・・・と第 6 画素行の副画素 6 - a - A, 6 - b - A, 6 - c - A・・・は CS 幹線 $CS1$ に接続されており、第 1 画素行の副画素 1 - a - B, 1 - b - B, 1 - c - B・・・と第 6 画素行の副画素 6 - a - B, 6 - b - B, 6 - c - B・・・は CS 幹線 $CS2$ に接続されており、第 2 画素行の副画素 2 - a - A, 2 - b - A, 2 - c - A・・・と第 7 画素行の副画素 7 - a - A, 7 - b - A, 7 - c - A・・・は CS 幹線 $CS3$ に接続されている。

【0280】

図 36 に示すように、第 1 画素行にデータが書き込まれ、第 1 画素行のゲートバスラインに接続された TFT がオフされた後、 CS 電圧の最初の電圧レベルの切り替え（ここでは第 2 電圧レベルから第 1 電圧レベルへの電圧上昇）が起こり、その後 5 H 毎に第 1 電圧レベルと第 2 電圧レベルとの切り替えが続く（振動の周期は 10 H、デューティ比は 1 : 1）。同様に、第 2 画素行、第 3 画素行・・・と、それぞれ対応するゲートバスラインに接続された TFT がオフされた後、それぞれ対応する CS 電圧が上昇または降下した後、5 H 毎に第 1 電圧レベルと第 2 電圧レベルとの切り替えが続く。

【0281】

あるフレームにおいて、 TFT がオフされた後（例えば、 TFT がオフされた時点から 1 H 後）の最初の CS 電圧の切り替えが第 2 電圧レベルから第 1 電圧レベルへの切り替わりであった場合（上昇）、次のフレームでは極性が反転するため（フレーム反転駆動）、先のフレームの時と同じタイミング（例えば TFT がオフされた時点から 1 H）で、 TFT がオフされた後の最初の CS 電圧の切り替えは第 1 電圧レベルから第 2 電圧レベルへととなる（降下）。 CS 電圧は 5 H 毎に第 1 電圧レベルと第 2 電圧レベルへと切り替わるため、第 1 電圧レベル 5 H + 第 2 電圧レベル 5 H = 10 H を 1 周期とすると、 $V - Total = 803H$ の場合は 80 周期 + 3 H となり、フレーム内の最初の CS 電圧の切り替えが第 2 電圧レベルから第 1 電圧レベルである場合、最後（803 H 後）は第 1 電圧レベルで終了する。次のフレームは第 1 電圧レベルから第 2 電圧レベルの切り替えであるため、前のフレームから続けて第 1 電圧レベルから第 2 電圧レベルへと切り替わるが、このとき、 CS 電圧の 5 H 毎の切り替えが崩れて、図 37 に示すように、第 2 電圧レベル：5 H、第 1 電圧レベル：3 H、第 2 電圧レベル：5 H となる。

【0282】

ここで、第 1 画素行（ $G : 001$ ）の副画素（1 - a - A, 1 - b - A, 1 - c - A・・・）および第 6 画素行（ $G : 006$ ）の副画素（6 - a - A, 6 - b - A, 6 - c - A・・・）は同じ CS 幹線 $CS1$ に接続されており、第 1 画素行の副画素 1 - a - A, 1 - c - A,・・・は、第 1 画素行の TFT がオフされた後の最初の CS 電圧の変化が第 2 電圧レベルから第 1 電圧レベルへの切り替え（上昇）であるため、明るくなる。一方、第 6 画素行の画素も同じ CS 幹線 $CS1$ に接続されており、第 6 画素行の TFT がオフされた後の最初の CS 電圧の変化が第 1 電圧レベルから第 2 電圧レベルへの切り替え（降下）であるため、第 6 画素行の副画素 6 - a - A, 6 - c - A,・・・は明るくなる（図 37）。

【0283】

このとき、第 1 画素行の副画素 1 - a - A, 1 - c - A は $CS1$ の振動電圧の第 2 電圧レベルから第 1 電圧レベルの切替え（上昇）を利用して明るい副画素となるのに対し、第 6 画素行の副画素 6 - a - A, 6 - c - A は第 1 電圧レベルから第 2 電圧レベルへの切替

え（降下）を利用して明るい副画素となる。

【0284】

従って、 $V - Total = 803H$ の場合、ある1フレーム内の第1画素行の副画素1 - a - A, 1 - c - A・・・と第6画素行の副画素6 - a - A, 6 - c - A,・・・に印加される電圧の実効値（図37中のハッチング部の面積）を比較すると、第6画素行の副画素6 - a - A, 6 - c - A,・・・の方が、濃い斜線部の面積（幅 $2H : 5H - 3H$ ）に相当する分だけ、副画素1 - a - A, 1 - c - A,・・・よりも大きい。すなわち、副画素6 - a - A, 6 - c - A,・・・の方が、輝度が高くなる。

【0285】

このように、第1, 6, 11, 16, 21, 26と5画素行毎に同一のCS幹線に接続していても、第6, 16, 26画素行の明副画素は第1, 11, 21画素行の明副画素よりも明るくなる。これは明副画素に接続されているCS幹線（CS1, CS3, CS5, CS7, CS9）すべてに言えることであるため、映像を見たときには図34に示したように、第1画素行から第5画素行は暗く、第6画素行から第10画素行は明るく、第11画素行から第15画素行は暗くと、5画素行毎に明暗のスジとなって見える。なお、ここでは、表示への寄与は明副画素の方が暗副画素よりも大きいので、明副画素について説明し、暗副画素についての説明は省略した。

【0286】

次に、別の実例について述べる。

【0287】

例えば、 $V - Total = 803H$ 、 $V - Disp = 768H$ 、 $V - Blank = 35H$ 、CSが10相で10H毎に第1電圧レベルと第2電圧レベルとが切り替る場合で、1Hドット反転でフレーム反転している液晶表示装置を例にする。この液晶表示装置の等価回路とCS幹線との接続図を図39A～図39Cに示す。

【0288】

図39A～図39Cに示す接続形態は、図32(a)に示したType II - 1に対応し、第1画素行の副画素1 - a - A, 1 - b - A, 1 - c - A・・・と第11画素行の副画素11 - a - B, 11 - b - B, 11 - c - B・・・と第12画素行の副画素12 - a - A, 12 - b - A, 12 - c - A・・・はCS幹線CS1に接続されており、第1画素行の副画素1 - a - B, 1 - b - B, 1 - c - B・・・と第2画素行の副画素2 - a - A, 2 - b - A, 2 - c - A・・・と第10画素行の副画素10 - a - B, 10 - b - B, 10 - c - B・・・と第11画素行の副画素11 - a - A, 11 - b - A, 11 - c - A・・・はCS幹線CS2に接続されており、第2画素行の副画素2 - a - B, 2 - b - B, 2 - c - B・・・と第3画素行の副画素3 - a - A, 3 - b - A, 3 - c - A・・・と第13画素行の副画素13 - a - B, 13 - b - B, 13 - c - B・・・と第14画素行の副画素14 - a - A, 14 - b - A, 14 - c - A・・・はCS幹線CS3に接続されている。

【0289】

図40に示すように、第1画素行のデータが書き込まれ、第1画素行のゲートバスラインに接続されたTF Tがオフされた後、CS電圧の最初の電圧レベルの切り替り（ここでは第2電圧レベルから第1電圧レベルへの電圧上昇）が起こり、その後10H毎に第1電圧レベルと第2電圧レベルとの切り替りが続く（振動の周期は20H、デューティー比は1:1）。同様に、第2画素行、第3画素行と、それぞれ対応するゲートバスラインに接続されたTF Tがオフされた後、それぞれ対応するCS電圧が上昇または降下した後、10H毎に第1電圧レベルと第2電圧レベルとの切り替えが続く。

【0290】

あるフレームにおいて、TF Tがオフされた後（例えば、TF Tがオフされた時点から2H後）の最初のCS電圧の切り替りが第2電圧レベルから第1電圧レベルへの切り替わりであった場合（上昇）、次のフレームでは極性が反転するため（フレーム反転駆動）、先のフレームの時と同じタイミング（例えば、TF Tがオフされた時点から2H）で、T

F Tがオフされた後の最初のC S電圧の切り替りは第1電圧レベルから第2電圧レベルへとなる(降下)。C S電圧は10H毎に第1電圧レベルと第2電圧レベルと切り替るため、第1電圧レベル10H+第2電圧レベル10H=20Hを1周期とすると、 $V - Total = 803$ の場合は40周期+3Hとなり、フレーム内の最初のC S電圧の切り替りが第2電圧レベルから第1電圧レベルである場合、最後(803H後)は第1電圧レベルで終了する。次のフレームは第1電圧レベルから第2電圧レベルの切り替りであるため、前フレームから続けて第1電圧レベルから第2電圧レベルと切り替るが、このとき、C S電圧の10H毎の切り替りが崩れて、図41に示すように、第2電圧レベル:10H、第1電圧レベル:3H、第2電圧レベル:10Hとなる。

【0291】

ここで、第1画素行(G:001)の副画素(1-a-A, 1-b-A, 1-c-A・・・・)と第11画素行(G:011)の副画素(11-a-B, 11-b-B, 11-c-B・・・・)と第12画素行(G:012)の副画素(12-a-A, 12-b-A, 12-c-A・・・・)が同じC S幹線CS1に接続されており(図38および図39A~図39C参照)、第1画素行の副画素1-a-A, 1-c-A, ・・・・のT F Tがオフされた後の最初のC S電圧の変化が第2電圧レベルから第1電圧レベルへ切り替り(上昇)であるため、明るくなる。第11画素行の副画素と第12画素行の副画素も同じC S幹線CS1に接続されており、第12画素行のT F Tがオフされた後の最初のC S電圧の変化が第1電圧レベルから第2電圧レベルへの切り替り(降下)であるため、第12画素行の副画素12-a-A, 12-c-A, ・・・・は明るくなり、第11画素行の副画素11-a-B, 11-c-B, ・・・・は暗くなる。

【0292】

このとき、第1画素行の画素1-a-A, 1-c-AはC S1の振動電圧の第2電圧レベルから第1電圧レベルの切替え(上昇)を利用して明るい副画素となるのに対して、第12画素行の副画素12-a-A, 12-c-Aは第1電圧レベルから第2電圧レベルの切り替え(降下)を利用して明るい副画素となる。

【0293】

従って、 $V - Total = 803$ Hの場合、ある1フレーム内の第1画素行の副画素1-a-A, 1-c-A, ・・・・と第12画素行の副画素12-a-A, 12-c-A, ・・・・に印加される電圧の実効値(図41C中のハッチング部の面積)を比較すると、第12画素行の副画素12-a-A, 12-c-A, ・・・・の方が、濃い斜線部の面積(幅7H=10H-3H)に相当する分だけ、副画素1-a-A, 1-c-A, ・・・・よりも大きい。すなわち、副画素12-a-A, 12-c-A, ・・・・の方が、輝度が高くなる。

【0294】

このように、第1, 12, 21, 32, 41, 52と約10画素行毎に同一のC S幹線に接続していても、第12, 32, 52画素行の明副画素は第1, 21, 31画素行の明副画素よりも明るくなる。これはすべてのC S幹線に言えることであるため、映像を見たときには図38に示したように、第1画素行から第10画素行は暗く、第11画素行から第20画素行は明るく、第21画素行から第30画素行は暗くと、10画素行毎に明暗のスジとなって見える。なお、ここでは、表示への寄与は明副画素の方が暗副画素よりも大きいので、明副画素について説明し、暗副画素についての説明は省略した。

【0295】

なお、図41Cにおいて、第1画素行、第3画素行、第5画素行、第7画素行・・・・と、第2画素行、第4画素行、第6画素行、第8画素行・・・・でも、副画素への印加電圧の実効値は、図中の横縞部(幅1H)の分だけ輝度が異なることとなるが、この明暗は1画素行毎に生じるため、全体の表示としては非常に認識され難いので、問題とならない。

【0296】

以下に説明する実施形態の液晶表示装置およびその駆動方法は、上記の問題を解決することができる。

【0297】

10

20

30

40

50

以下の実施形態の液晶表示装置は、複数のＣＳバスライン（ＣＳ幹線）のそれぞれが供給するＣＳ電圧は、入力映像信号の１垂直走査期間（ $V - Total$ ）内に、第１波形を有する第１期間（ A ）と、第２波形を有する第２期間（ B ）とを有し、第１期間と第２期間との和が垂直走査期間と等しく（ $V - Total = A + B$ ）、第１波形は、第１電圧レベルと第２電圧レベルとの間を水平走査期間（ H ）の２以上の整数倍の第１周期（ P_A ）で振動する波形であり、第２波形は、連続する２０以下の所定数の垂直走査期間毎にＣＳ電圧の実効値が、所定の一定値をとるように設定されている。例えば１０相のＣＳ幹線で１０種類のＣＳ電圧を供給する場合、全てのＣＳ電圧の実効値が所定の一定値となるように設定する。

【０２９８】

上述したスジが見える原因の説明から理解されるように、同じＣＳ幹線に接続された異なる画素行に接続された補助容量対向電圧の実効値が所定の一定値となるように構成すれば、スジは発生しない。ここで、有効表示期間（ $V - Disp$ ）においては、ＣＳ電圧は一定周期で第１電圧レベルと第２電圧レベルとの間で振幅を行う必要があるが、映像を表示しない垂直帰線期間（ $V - Blank$ ）では一定周期で第１電圧レベルと第２電圧レベルとの間で振幅を行う必要はなく、連続する２０以下の所定数の垂直走査期間毎にＣＳ電圧の実効値が所定の一定値をとれば、表示画面全体が均一となる。上記所定数が２０を超えるとＣＳ電圧の実効値を所定の一定値とした効果が十分に得られず（時間平均効果が得られず）、スジが視認される恐れがある。

【０２９９】

なお、上記第１期間は有効表示期間に対応付けられ、上記第２期間は垂直帰線期間に対応付けられるが、それぞれ位相は一致せず、期間の長さも正確には一致しない（一致する必要がない）。上述したように、本明細書において、垂直走査期間は、ある走査線が選択され次にその走査線が選択されるまでの期間と定義した。すなわち、あるゲートバスラインに印加されるゲート電圧がハイレベルになる時間間隔が垂直走査期間である。一方、ＣＳ電圧は対応するゲートバスラインに接続されたＴＦＴがオフとされた後所定の時間（例えば０Ｈから２Ｈの時間）が経過した後で、第１電圧レベルから第２電圧レベルへ、または第２電圧レベルから第１電圧レベルへと所定の変化（上昇または降下）をした後、第１電圧レベルと第２電圧レベルとの切り替わりが続く。すなわち、当該ＴＦＴがオンとされた時には既に第１周期（ P_A ）で振動する波形となっている必要があるため、位相（期間の開始点）はその分だけ垂直走査期間の開始点からずれることになる。これらのことは後に具体例を示して詳細に説明する。

【０３００】

また、２０以下の所定数の連続する垂直走査期間内で一定となる補助容量対向電圧の実効値の所定値は、例えば、第１波形の第１電圧レベルと第２電圧レベルとの平均値または実効値と等しく設定されるが、これと一致する必要はなく、第２波形の平均値または実効値と一致する必要もない。また、第１波形は振動波であるが、第２波形は振動波であっても、振動波でなくてもよい。また、第２波形が振動波の場合であっても、その電圧レベル（第３電圧レベルと第４電圧レベル）は、第１波形の電圧レベル（第１電圧レベルおよび第２電圧レベル）と一致する必要もない。しかし、第１波形および第２波形のいずれもが第１電圧レベルと第２電圧レベルとの間で振動する波形で、デューティが１：１の矩形波を選択すると駆動回路を簡単にできる利点が見られる。振動波形としては矩形波の他に、正弦波、三角波などの波形でもよい。また、第２波形が振動波で無い場合は、第１電圧レベル、第２電圧レベルに加え、それとは異なる第５電圧レベルからなる波形を用いる。

【０３０１】

ＣＳ電圧の実効値が所定の一定値となる期間は、４以下とすることが好ましい。同じＣＳ幹線から供給される、異なる画素行の補助容量対向電極の電圧の実効値が異なる原因は、上述したように、垂直走査期間がＣＳ電圧の振動の周期の整数倍とならないからであり、また、垂直走査期間の内の垂直帰線期間が不確定であることによる。垂直帰線期間は不確定ではあるものの、４垂直走査期間（４フレーム期間）あれば、現在利用されているほ

10

20

30

40

50

ば全ての駆動方法において、CS電圧の実効値を所定の一定値とすることができる。例えば、垂直帰線期間を垂直走査期間毎に水平走査期間の奇数倍と偶数倍とに切り替える駆動方法においても、垂直帰線期間を切り替える周期（2垂直走査期間）の倍の期間（4垂直走査期間）あれば実効値を所定の一定値にすることができる。垂直帰線期間が水平走査期間の奇数倍または偶数倍に固定されている場合には、2垂直走査期間あれば、実効値を所定の一定値にすることができる。

【0302】

第1波形の振動の周期（第1周期 P_A ）は、水平走査期間（ H ）の2以上の整数倍であり、電氣的に独立なCS幹線の本数を L 本（ L は偶数）とし、Type Iの構成を採用すると、水平走査期間の L 倍（ $L \cdot H$ ）とできる。また、Type IIの構成を採用すると、

10

【0303】

また、垂直走査期間の中でCS電圧が第1波形をとる第1期間以外の期間、すなわち第2波形をとる第2期間が水平走査期間の偶数倍の場合、第2期間において、第2波形が第1電圧レベルにある期間と第2電圧レベルにある期間とを互いに等しくすれば、各第2波形の実効値を第1電圧レベルと第2電圧レベルとの平均値で一定にすることができる。これは、フレーム反転駆動の場合でもフレーム反転駆動を行わない場合でもよい。

【0304】

フレーム反転駆動を行う場合で、第2期間が水平走査期間の奇数倍のとき、ある垂直走査期間の第2期間において、第1電圧レベルにある期間は第2電圧レベルにある期間よりも1水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の第2期間においても、第1電圧レベルにある期間を第2電圧レベルにある期間よりも1水平走査期間分だけ短くすることによって、連続する2つの垂直走査期間における第2波形の実効値を一定の値にすることができる。

20

【0305】

また、フレーム反転駆動を行う場合、第1期間を第1周期の半整数（整数 + 1 / 2）倍に設定すればよい。

【0306】

例えば、表示領域が N 行の画素行で構成されており、有効表示期間（ $V - Disp$ ）が水平走査期間の N 倍（ $N \cdot H$ ）であるとき、第1周期を P_A とすると、第1期間（ A ）が、 $A = [Int\{(N \cdot H - P_A / 2) / P_A\} + 1 / 2] \cdot P_A + M \cdot P_A$ の関係（但し、 $Int(x)$ は任意の実数 x の整数部分を意味するものとし、 M は0以上の整数）を満足するように設定する。

30

【0307】

あるいは、垂直走査期間（ $V - Total$ ）が水平走査期間の Q 倍（ $Q \cdot H$ ）であるとき（ Q は正の整数）、第1周期を P_A とすると、第1期間（ A ）が、 $A = [Int\{(Q \cdot H - P_A / 2) / P_A\} + 1 / 2] \cdot P_A$ の関係（但し、 $Int(x)$ は任意の実数 x の整数部分を意味するものとする）を満足するように設定してもよい。

【0308】

あるいは、垂直走査期間（ $V - Total$ ）が水平走査期間の Q 倍（ $Q \cdot H$ ）であるとき（ Q は正の整数）、第1周期を P_A とすると、第1期間（ A ）が、 $A = [Int\{(Q \cdot H - 3 \cdot P_A / 2) / P_A\} + 1 / 2] \cdot P_A$ の関係（但し、 $Int(x)$ は任意の実数 x の整数部分を意味するものとする）を満足するように設定してもよい。

40

【0309】

第1期間を上記のいずれに設定するかは、CSバスラインの接続形態（Type IまたはType II）に依存して適宜選択できる。上述したように、第1周期 P_A はType Iの場合には $L \cdot H$ となり、Type IIの場合には $2 \cdot K \cdot L \cdot H$ となる。従って、それぞれの液晶表示装置の画素行の数 N および補助容量幹線の数 L に応じて、有効表示期間（ $V - Disp$ ）および/または垂直走査期間（ $V - Total$ ）に基づいて、上記式を

50

用いて第 1 期間 (A) および第 2 期間 (B) を決定すればよい。なお、第 2 期間 (B) は垂直走査期間 (V - T o t a l) から第 1 期間 (A) を減算することによって求められる。

【 0 3 1 0 】

第 2 期間における C S 電圧の波形、すなわち第 2 波形は、第 3 電圧レベルと第 4 電圧レベルとの間を振動する波形として、第 3 電圧レベルと第 4 電圧レベルとの平均値が第 1 波形の第 1 電圧レベルと第 2 電圧レベルとの平均値と等しく設定することが好ましく、第 3 電圧レベルを第 1 電圧レベルと等しく設定し、第 4 電圧レベルを第 2 電圧レベルと等しく設定することが、回路を簡単にする上で最も好ましい。

【 0 3 1 1 】

このとき、B / H が偶数の場合には、第 3 電圧レベルにある期間と、第 4 電圧レベルにある期間とが互いに等しくなる波形とする。B / H が奇数の場合には、ある垂直走査期間においては、第 3 電圧レベルにある期間は第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の第 2 期間においても、第 3 電圧レベルにある期間は第 4 電圧レベルにある期間よりも 1 水平走査期間分だけ短く設定する。

【 0 3 1 2 】

なお、垂直走査期間 (V - T o t a l) が水平走査期間の何倍であるかは、すなわち、上記 Q の値は、例えば、第 1 行目のゲートバスラインのゲート電圧 (第 1 ゲートスタートパルス) がハイレベルにされてから、次に第 1 行目のゲートバスラインのゲート電圧がハイレベルにされるまでの期間にゲート電圧がハイレベルとされる回数をカウントすることにより求められる。このとき、2 フレーム前の映像信号に対して Q を求めることが好ましい。これから表示しようとしている現フレームの映像信号について Q を求めるためには、フレームメモリが必要となるので、回路が複雑化しコストが上昇する。また、1 フレーム前の映像信号に対して Q を求めると、前述したように、偶数フレームと奇数フレームとで垂直帰線期間が異なる場合に対応できない。2 フレーム前の映像信号に対して Q を求めれば、フレームメモリを設ける必要が無く、また、現在使われている殆どの垂直帰線期間の設定方法に対応できる。

【 0 3 1 3 】

以下に、具体的な例を示して本実施形態の液晶表示装置およびその駆動方法をさらに詳細に説明する。

【 0 3 1 4 】

(実施形態 1)

Type I の液晶表示装置の駆動方法の例を 4 2 A ~ 図 4 2 D を参照しながら説明する。ここで例示する液晶表示装置は、例えば図 3 1 (a) に示した Type I - 1 の液晶表示装置である。

【 0 3 1 5 】

ここでは、V - T o t a l = 8 0 3 H , V - B l a n k = 3 5 H , V - D i s p = 7 6 8 H の映像信号を、10 相の C S 電圧を使用し、C S 電圧の第 1 波形 (第 1 期間) が 10 H の振幅周期 (第 1 周期 P_A) で第 1 電圧レベルと第 2 電圧レベルとの間で振幅する場合で、1 H ドット反転でフレーム反転駆動をする場合についての例を示す。図 4 2 A は、第 1 行目のゲートバスライン (G : 0 0 1) および第 7 6 6 行目のゲートバスライン (G : 7 6 6) に印加されるゲート電圧、および C S 電圧ならびに画素の印加される電圧 (但し、明副画素に印加される電圧のみ記載) を示している。図 4 2 B ~ 図 4 2 D では、ゲート電圧を省略し、C S 電圧ならびに画素の印加される電圧のみ示している。

【 0 3 1 6 】

第 1 の画素行の画素へ表示信号電圧が書き込まれた後 (T F T がオフされた後) 、第 1 画素行に接続された C S バスライン C S 1 の C S 電圧 (以下、C S 電圧もそれぞれ対応する C S 幹線と同じ参照符号で示す) C S 1 は、第 2 電圧レベルから第 1 電圧レベルへ変化する。この同じ C S 電圧 C S 1 は、上記電圧レベルが変化する 5 H 以上前から第 2 電圧レベルにあり、上記電圧レベルが変化した後は、5 H 毎に第 1 電圧レベルから第 2 電圧レベ

10

20

30

40

50

ル、第 2 電圧レベルから第 1 電圧レベルと変化を繰り返す（第 1 波形）。すなわち、C S 電圧の第 1 波形の開始時点（第 1 期間の開始時点）は、対応する画素行のゲートバスラインの T F T がオフとされる時点よりも、第 1 波形の周期（第 1 周期 P_A ）の半分に相当する時間以上早くなるように設定されている。これは以下の実施形態 2 から 8 についても同じである。

【0317】

ここで、T F T がオフとされた後の最初の C S 電圧の変化よりも 5 H 以上前から第 2 電圧レベルにある理由を説明する。本実施形態では、多相の独立した C S 電圧を使用することで、C S 電圧レベルが変化する時間（振動周期）を長くし、そのことによって各画素行に対して信号なまりのない、同等の C S 電圧を供給している。同じ C S 幹線に接続された画素行のそれぞれに対して同等の C S 電圧を供給するために、T F T がオフとされた後の最初の C S 電圧の変化の前にも 5 H 以上（第 1 周期 P_A の半分以上）の時間を確保している。

【0318】

この C S 幹線 C S 1 に接続されている最終の有効画素行は、第 766 行目の G : 766 によって選択される画素行であり、この第 766 画素行の画素に表示信号電圧が書き込まれた後、C S 電圧が第 1 電圧レベルから第 2 電圧レベルに切り替れば、次は再び第 1 画素行の画素に次フレームの表示信号電圧を書き込むまでの 38 H（第 1 電圧レベルと第 2 電圧レベルとを均等に割り当てる期間：第 2 期間または B 期間）は、5 H 毎（振動周期が 10 H）に電圧レベルが切り替える必要は無い。但し、C S 電圧の電圧レベルを全画素行で揃えるために、次フレームで第 1 画素行の画素に表示信号電圧が書き込まれて、その後 C S 電圧が第 1 電圧レベルから第 2 電圧レベルへ切り替る 5 H 前から、C S 電圧は第 1 電圧レベルになっている必要がある。

【0319】

従って、図 42A ~ 図 42D に示すように、C S 電圧 C S 1 は、第 1 画素行の表示信号電圧が画素に書き込まれた後に第 2 電圧レベルから第 1 電圧レベルに切り替る 5 H 前から第 2 電圧レベルにあって、その後 5 H 毎に第 1 電圧レベルと第 2 電圧レベルとの間で切り替り、第 766 画素行への書き込みが終了後、第 1 画素行に次フレームの表示信号電圧が書き込まれるまでに少なくとも 1 回、第 2 電圧レベルから第 1 電圧レベルに切り替る。

【0320】

更に、5 H 毎の切替えを 765 H の期間（第 1 期間）に亘って行った残りの 38 H（= 803 H - 765 H：第 2 期間）は、第 1 電圧レベルにある期間と第 2 電圧レベルにある期間が同じになる波形（第 2 波形）とする。38 H の期間（第 2 期間）は第 1 電圧レベルと第 2 電圧レベルの期間が等しければ良く、周期については特に限定されず、図 42A に記載したように、例えば、第 1 電圧レベルおよび第 2 電圧レベルをそれぞれ 19 H としてもよいし、図 42B に記載したように、第 1 電圧レベルおよび第 2 電圧レベルが 5 H 続く部分と、1 H 毎に切り替わる部分とを組み合わせてもよいし、図 42C に記載したように、1 H 以下で切り替わる振動波形でも構わない。また、第 1 電圧レベルと、第 2 電圧レベルとは異なる第 5 電圧レベルから成る波形であってもよい。

【0321】

以上のような C S 電圧を入力することにより、図 34 に示したスジは発生せず、良好な表示特性を得ることができる。

【0322】

なお、図 42A ~ 図 42D に示した例では、 $V - Total = 803 H$ としたが、 $V - Total = 809 H$ （ $V - Blank = 44 H$ ）の場合には、765 H 振動期間（第 1 期間）が終わった後の第 2 波形を、例えば、第 1 電圧レベルの期間と第 2 電圧レベルの期間が 22 H ずつとすればよい。

【0323】

本実施形態では、第 2 期間が水平走査期間 H の偶数倍（38 H または 44 H）であるので、C S 電圧の第 2 波形の実効値を 1 垂直走査期間内に所定の一定値（ここでは、第 1 電

10

20

30

40

50

圧レベルと第2電圧レベルとの平均値)をとるように設定することができる。なお、第1期間は765Hであり、CS電圧の第1波形の実効値は、第1電圧レベルと第2電圧レベルとの平均値に一致しないが一定値をとるので、1垂直走査期間の全体においてCS電圧の実効値は一定値をとる。従って、図34に示したようなスジが視認されることが防止される。

【0324】

(実施形態2)

Type Iの液晶表示装置の駆動方法の他の例を図43および図44を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図31(a)に示したType I-1の液晶表示装置である。

【0325】

ここでは、 $V - Total = 804H$ 、 $V - Blank = 36H$ 、 $V - Disp = 768H$ の映像信号を、10相のCS電圧を使用し、CS電圧の第1波形(第1期間)が10Hの振幅周期(第1周期 P_A)で第1電圧レベルと第2電圧レベルとの間で振幅する場合で、1Hドット反転でフレーム反転駆動をする場合についての例を示す。

【0326】

CS電圧の波形は実施形態1とほぼ同じであるが、 $V - Total$ が1H増えることで、第1期間は765Hと変わらないが、第2期間が1H分増加し39Hとなる。第2期間は39Hなので、第1電圧レベルと第2電圧レベルとに均等に割り当てるとそれぞれの期間は19.5Hとなる。0.5Hを割り振ることは信号処理上困難であり、回路が高価となるため、19Hと20Hとに割り振ることとなる。このとき、図43に示すように、常に19H、20Hの順に割り振ると、同一のCS幹線CS1に接続されている画素行のうち、常に19Hの期間明るい画素行(第1、11、21・・・画素行)と常に20Hの期間明るい画素行(第6、・・・、756、766画素行)とにわかれ、画素の印加電圧でみると、斜線部の分だけ印加される電圧の差が生じ、輝度差となって、図34に示すような明暗のスジとなる。

【0327】

このように第2期間が水平走査期間Hの奇数倍のときは、図44に示すように、あるフレームで第1電圧レベルの期間を19H、第2電圧レベルの期間を20Hの順に設定し、次のフレームでは第2電圧レベルの期間を20H、第1電圧レベルの期間を19Hに設定する。すなわち、連続する2つのフレームのいずれにおいても第1電圧レベルにある期間を第2電圧レベルにある期間よりも1Hだけ短くする。そうすると、あるフレームでは第1、11、21・・・画素行よりも、第6、・・・756、766画素行の方が明るくなるが、次のフレームでは第1、11、21・・・画素行の方が、第6、・・・756、766画素行よりも明るくなり、連続する2フレームで考えると、第1、6、11、16、・・・756、761、766画素行で輝度レベルがそろい、スジは解消される。

【0328】

本実施形態では、第2期間が水平走査期間Hの奇数倍(39H)であり、CS電圧の第2波形の実効値を1垂直走査期間内に所定の一定値にすることが困難なので、連続する2つの垂直走査期間毎に所定の一定値にするように設定している。もちろん、連続する2以上のフレーム期間毎に実効値が一定値となるように設定してもよいが、20以上のフレーム期間に亘ると実効値を一致させる効果が十分に得られない恐れがあり、なるべく短い期間で実効値を一定にすることが好ましく、4フレーム期間以下であることが好ましく、この例の場合は2フレーム期間が最短期間であり、最も好ましい。

【0329】

実施形態1の液晶表示装置では、第2期間が水平走査期間の偶数倍であるので、1垂直走査期間毎に第2波形の実効値を所定の一定値にすることができ、本実施形態のように2以上の連続する垂直走査期間毎に所定値と一致させるようにしてもよい。

【0330】

(実施形態3)

Type I の液晶表示装置の駆動方法のさらに他の例を図 4 5 A ~ 図 4 5 B を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図 3 1 (a) に示した Type I - 1 の液晶表示装置である。

【 0 3 3 1 】

ここでは、 $V - Total = 804H$ 、 $V - Blank = 36H$ 、 $V - Disp = 768H$ の映像信号と、 $V - Total = 803H$ 、 $V - Blank = 35H$ 、 $V - Disp = 768H$ の映像信号とが 1 フレーム毎に交互となった映像信号を、10 相の CS 電圧を使用し、CS 電圧の第 1 波形 (第 1 期間) が 10 H の振幅周期 (第 1 周期 P_A) で第 1 電圧レベルと第 2 電圧レベルとの間で振幅する場合で、1 H ドット反転でフレーム反転駆動をする場合についての例を示す。

10

【 0 3 3 2 】

CS 電圧の波形は、先の実施形態とほぼ同じであるが、 $V - Total$ が 804 H のとき、第 1 期間は 765 H であり、第 2 期間は 39 H となる。第 2 期間を第 1 電圧レベルと第 2 電圧レベルとに均等に割り当てるとそれぞれ 19.5 H となる。実施形態 2 について説明したように、0.5 H を割り振ることは信号処理上困難であり、回路が高価となるため、19 H と 20 H に割り振ることとなる。一方、 $V - Total$ が 803 H のときは、第 1 期間は変わらないが、第 2 期間が 38 H であるため、例えば 19 H ずつ均等に割り振ることができる。

【 0 3 3 3 】

このとき、あるフレームが、図 4 5 A に示すように、 $V - Total = 804H$ であった場合に、第 2 期間の CS 電圧 (第 2 波形) は、第 1 電圧レベルの期間を 19 H、第 2 電圧レベルの期間を 20 H とし、次のフレームでは $V - Total = 803H$ となるので、第 2 波形を第 2 電圧レベルの期間および第 1 電圧レベルの期間のいずれも 19 H とする。その次のフレームではまた $V - Total = 804H$ であるため、第 2 波形は、第 1 電圧レベルの期間を 20 H、第 2 電圧レベルの期間を 19 H とする。更に次のフレームでは再び $V - Total = 803H$ となるため、第 2 波形は、第 2 電圧レベルの期間を 19 H、第 1 電圧レベルの期間を 19 H とする。

20

【 0 3 3 4 】

このように、第 2 期間の長さが垂直走査期間毎に交互に水平走査期間の偶数倍と奇数倍とになる場合は、連続する 4 フレームの期間毎に CS 電圧の第 2 波形の実効値を所定の一定値にすることによって、スジは解消され、良好な表示特性を得ることができる。もちろん、第 2 波形の実効値を所定の一定値にするフレーム期間を 4 を超えるフレーム期間とすることもできるし、第 2 波形も上記の波形に限られない。例えば図 4 5 B に示すように、第 2 波形を第 1 電圧レベルおよび第 2 電圧レベルが 1 H 毎に切り替わる波形にしてもよい。

30

【 0 3 3 5 】

(実施形態 4)

Type II の液晶表示装置の駆動方法の例を図 4 6 A ~ 図 4 6 D を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図 3 2 (a) に示した Type II - 1 の液晶表示装置である。

40

【 0 3 3 6 】

ここでは、 $V - Total = 804H$ 、 $V - Blank = 36H$ 、 $V - Disp = 768H$ の映像信号を、10 相の CS 電圧を使用し、CS 電圧の第 1 波形 (第 1 期間) が 20 H の振幅周期 (第 1 周期 P_A) で第 1 電圧レベルと第 2 電圧レベルとの間で振幅する場合で、1 H ドット反転でフレーム反転駆動をする場合についての例を示す。

【 0 3 3 7 】

第 1 画素行の画素へ表示信号電圧が書き込まれた後 (TFT がオフされた後)、第 1 画素行に接続された CS バスライン CS 1 の CS 電圧 (CS 1) は、第 2 電圧レベルから第 1 電圧レベルへ変化する。この同じ CS 電圧 CS 1 は、上記電圧レベルが変化する 10 H 以上前から第 2 電圧レベルにあり、上記電圧レベルが変化した後は、10 H 毎に第 1 電圧

50

レベルから第 2 電圧レベル、第 2 電圧レベルから第 1 電圧レベルと変化を繰り返す。

【0338】

ここで、電圧レベルが変化する 10 H 以上（振動周期の半分以上）前から第 2 電圧レベルにあるのは、実施形態について説明したように、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給するためである。

【0339】

この CS 幹線 CS 1 に接続されている最終の有効画素行は、第 761 行目の G : 761 によって選択される画素行であり、この第 761 画素行の画素へ表示信号電圧が書き込まれた後、第 2 電圧レベルから第 1 電圧レベルに切り替れば、次は再び第 1 画素行の画素に次フレームの表示信号電圧を書き込むまでの 44 H（第 2 期間）は、10 H 毎（振動周期が 20 H）に電圧レベルが切り替る必要は無い。但し、CS 電圧の電圧レベルを全画素行で揃える必要があるために、次フレームで第 1 画素行の画素に表示信号電圧が書き込まれて、その後 CS 電圧が第 1 電圧レベルから第 2 電圧レベルへ切り替る 10 H 前から、CS 電圧は第 1 電圧レベルになっている必要がある。

【0340】

従って、図 46A に示すように、CS 電圧 CS 1 は、第 1 画素行の表示信号電圧が画素に書き込まれた後に第 2 電圧レベルから第 1 電圧レベルに切り替る 10 H 前から第 2 電圧レベルにあって、その後 10 H 毎に第 1 電圧レベルと第 2 電圧レベルとの間で切り替り、第 761 画素行への書き込み後、第 1 画素行に次フレームの表示信号電圧が書き込まれるまでに少なくとも 1 回、第 2 電圧レベルから第 1 電圧レベルに切り替る。

【0341】

更に、10 H 毎の切替えを 770 H の期間（第 1 期間）に亘って行った残りの 34 H（= 804 H - 770 H : 第 2 期間）は、第 1 電圧レベルにある期間と第 2 電圧レベルにある期間が同じになる波形（第 2 波形）とする。34 H の期間（第 2 期間）は第 1 電圧レベルと第 2 電圧レベルの期間が等しければ良く、周期については特に限定されないので、図 46A に記載したように、例えば、第 1 電圧レベルおよび第 2 電圧レベルをそれぞれ 17 H としてもよいし、さらに、図 46C に示すように、第 1 電圧レベルおよび第 2 電圧レベルが 1 H 毎に切り替わるようにしてもよいし、1 H 以下で切り替わる振動波形でも構わない。また、図 46D に示すように、第 1 電圧レベルと、第 2 電圧レベルとは異なる第 5 電圧レベルから成る波形であってもよい。

【0342】

以上のような CS 電圧を入力することにより、図 38 に示したスジは発生せず、良好な表示特性を得ることができる。

【0343】

なお、図 46A ~ 図 46D に示した例では、 $V - Total = 804 H$ としたが、 $V - Total = 810 H$ （ $V - Blank = 40 H$ ）の場合には、770 H 振動期間（第 1 期間）が終わった後の第 2 波形を、例えば、第 1 電圧レベルの期間と第 2 電圧レベルの期間が 20 H ずつとすればよい。

【0344】

本実施形態では、実施形態 1 の液晶表示装置と同様、第 2 期間が水平走査期間 H の偶数倍であるので、CS 電圧の第 2 波形の実効値を 1 垂直走査期間内に所定の一定値（ここでは第 1 電圧レベルと第 2 電圧レベルとの平均値）をとるように設定することができる。また、第 1 期間は 770 H であり、CS 電圧の第 1 波形の実効値も、第 1 電圧レベルと第 2 電圧レベルとの平均値に一致する。

【0345】

（実施形態 5）

Type II の液晶表示装置の駆動方法の他の例を図 47A ~ 図 47D および図 48 を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図 32 (a) に示した Type II - 1 の液晶表示装置である。

【0346】

ここでは、 $V - Total = 803H$ 、 $V - Blank = 35H$ 、 $V - Disp = 768H$ の映像信号を、10相のCS電圧を使用し、CS電圧の第1波形(第1期間)が20Hの振幅周期(第1周期 P_A)で第1電圧レベルと第2電圧レベルとの間で振幅する場合で、1Hドット反転でフレーム反転駆動をする場合についての例を示す。

【0347】

CS電圧の波形は実施形態4とほぼ同じであるが、 $V - Total$ が1H減ることで、第1期間は770Hと変わらないが、第2期間が1H減り33Hとなる。第2期間は33Hなので、第1電圧レベルと第2電圧レベルとに均等に割り当てるとそれぞれの期間は16.5Hとなる。0.5Hを割り振ることは信号処理上困難であり、回路が高価となるため、17Hと16Hに割り振ることとなる。このとき、図47Bに示すように、常に16H、17Hの順に割り振ると、同一のCS幹線CS1に接続されている画素行のうち、常に16Hの期間明るい画素行(第1、21、41・・・画素行)と常に17Hの期間明るい画素行(第12、32、52・・・画素行)とにわかれ、画素の印加電圧でみると、斜線部の分だけ印加される電圧の差が生じ、輝度差となって、図38に示すような明暗のスジとなる。このとき、図47Cにおいて、第1、第3、第5、第7、第9画素行と第2、第4、第6、第8、第10画素行でも図中の横縞部(幅1H)の分だけ印加電圧の差があるが、これらは1画素行毎の明暗となるため、表示品位にはほとんど影響を与えない。しかし、第1電圧レベルと第2電圧レベルとを均等に割り当てる第2期間の割り振りの影響は10画素行毎に見られるため、表示上明らかに確認可能な明暗のムラとなる。

【0348】

よって、第1電圧レベルと第2電圧レベルとを均等に割り当てる第2期間が奇数の場合は、図48に示すように、あるフレームで第1電圧レベルを16H、第2電圧レベルを17Hの順に割り振った場合、次のフレームでは第2電圧レベルを17H、第1電圧レベルを16Hと割り振る。すなわち、連続する2つのフレームのいずれにおいても第1電圧レベルにある期間を第2電圧レベルにある期間よりも1Hだけ短くする。そうすると、あるフレームでは第1、21、41・・・画素行よりも、第12、32、52・・・画素行の方が明るくなるが、次のフレームでは第1、21、41・・・画素行の方が、第12、32、52、・・・画素行よりも明るくなり、連続する2フレームで考えると、第1、12、21、32、41、52・・・画素行で輝度レベルがそろい、スジは解消される。なお、図47Dに示すように、第2波形を第1電圧レベルおよび第2電圧レベルが1H毎に切り替わる波形にしてもよい。

【0349】

本実施形態では、第2期間が水平走査期間Hの奇数倍(33H)であり、CS電圧の第2波形の実効値を1垂直走査期間内に所定の一定値にすることが困難なので、連続する2つの垂直走査期間毎に所定の一定値にするように設定している。もちろん、連続する2以上のフレーム期間毎に実効値が一定値となるように設定してもよいが、20以上のフレーム期間に亘ると実効値を一致させる効果が十分に得られない恐れがあり、なるべく短い期間で実効値を一定にすることが好ましく、4フレーム期間以下であることが好ましく、この例の場合は2フレーム期間が最短期間であり、最も好ましい。

【0350】

実施形態4の液晶表示装置では、第2期間が水平走査期間の偶数倍であるので、1垂直走査期間毎に第2波形の実効値を所定の一定値にすることができるが、本実施形態のように2以上の連続する垂直走査期間毎に所定値と一致させるようにしてもよい。

【0351】

(実施形態6)

Type IIの液晶表示装置の駆動方法のさらに他の例を図49A～図49Dを参照しながら説明する。ここで例示する液晶表示装置は、例えば、図32(a)に示したType II-1の液晶表示装置である。

【0352】

ここでは、 $V - Total = 804H$ 、 $V - Blank = 36H$ 、 $V - Disp = 76$

10

20

30

40

50

8 Hの映像信号と、 $V - Total = 803 H$ 、 $V - Blank = 35 H$ 、 $V - Disp = 768 H$ の映像信号とが1フレーム毎交互となった映像信号を、10相のCS電圧を使用し、CS電圧の第1波形(第1期間)が20Hの振幅周期(第1周期 P_A)で第1電圧レベルと第2電圧レベルとの間で振幅する場合で、1Hドット反転でフレーム反転駆動をする場合についての例を示す。

【0353】

CS電圧の波形は先の実施形態4および5とほぼ同じであるが、 $V - Total$ が804Hのとき、第1期間は770Hであり、第2期間は34Hである。従って、第2期間を第1電圧レベルと第2電圧レベルとにそれぞれ17Hずつ均等に割り振ることが可能である。一方、 $V - Total$ が803Hのときは、第1期間は770Hと変わらないが、第2期間が33Hであるため、第1電圧レベルと第2電圧レベルとに均等に割り当てるとそれぞれの期間は16.5Hとなる。0.5Hを割り振ることは信号処理上困難であり、回路が高価となるため、17Hと16Hに割り振ることとなる。

10

【0354】

このとき、あるフレームが、図49Aに示すように、 $V - Total = 804 H$ であった場合に、第2期間のCS電圧(第2波形)は、第1電圧レベルの期間を17H、第2電圧レベルの期間を17Hとし、次のフレームでは $V - Total = 803 H$ となるので、第2波形を第2電圧レベルの期間を17H、第1電圧レベルの期間を16Hとする(図49A)。その次のフレームではまた $V - Total = 804 H$ となるため、第2波形は、第1電圧レベルの期間を17H、第2電圧レベル17Hとする。更に次のフレームでは再び $V - Total = 803 H$ となるため、第2波形は、第2電圧レベルの期間を16H、第1電圧レベルの期間を17Hとする(図49B)。

20

【0355】

図49Aおよび図49Bにおいても、第1、第3、第5、第7、第9画素行と第2、第4、第6、第8、第10画素行でも横縞部(幅1H)の分だけ印加電圧の差があるが、これらは1画素行毎の明暗となるため、表示品位にはほとんど影響を与えない。

【0356】

このように、第2期間の長さが垂直走査期間毎に交互に水平走査期間の偶数倍と奇数倍とになる場合は、連続する4フレームの期間毎にCS電圧の第2波形の実効値を所定の一定値にすることによって、スジは解消され、良好な表示特性を得ることができる。もちろん、第2波形の実効値を所定の一定値にするフレーム期間を4を超えるフレーム期間とすることもできるし、第2波形も上記の波形に限られない。例えば、図49Cおよび図49Dに示すように、第2波形を第1電圧レベルおよび第2電圧レベルが1H毎に切り替わる波形にしてもよい。

30

【0357】

(実施形態7)

Type Iの液晶表示装置の駆動方法のさらに他の例を図50および図51を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図31(a)に示したType I-1の液晶表示装置である。

【0358】

Type Iの液晶表示装置についての先の実施形態1, 2および3において、CS電圧は、 $V - Total = 803 H$ (804H)の内の765Hを周期的な振動を繰り返す第1期間とし、第2期間は、実施形態1では38H、実施形態2では39H、実施形態3では39Hと38Hとがフレーム毎に交互に切り替わる構成とした。

40

【0359】

第1期間の長さは上記の例に限られず、例えば、図50に示すように、 $V - Total = 803 H$ の内の795Hを10Hの周期で振動を繰り返す第1期間とし、残りの8H(または9H)を第2期間としてもよい。

【0360】

このようにCS電圧の振幅の周期をできるだけ揃える、言い換えると第1期間をできる

50

だけ長くする方が表示品位および信頼性が向上する。

【0361】

第1期間Aは、画素行の数をNとし、有効表示期間(V - Disp)が水平走査期間のN倍($N \cdot H$)で表されるとき、CS電圧の第1波形の振動の周期を第1周期を P_A とすると、 $A = [Int\{(N \cdot H - P_A / 2) / P_A\} + 1 / 2] \cdot P_A + M \cdot P_A$ の関係(但し、 $Int(x)$ は任意の実数xの整数部分を意味するものとし、Mは0以上の整数)を満足する。

【0362】

$N = 768$ 、 $P_A = 10H$ とすると、 $Int\{(768H - 5H) / 10H\} = 76$ であるから、 $A = 765H + M \cdot 10H$ となる。

10

【0363】

ここで、 $M = 0$ のとき $A = 765H$ であり、 $M = 3$ のとき $A = 795H$ となる。第1期間(A)は当然にV - Totalよりも短いので、 $M = 3$ が最大である。従って、ここで示した例では、第1期間の長さは、765H以上795H以下の範囲で適宜設定され得るが、795Hとすることが最も好ましい。

【0364】

上述のCS電圧は、例えば、図51に示すCS用コントロール回路が生成するCSタイミング信号に基づいて生成される。

【0365】

図51に示した液晶表示装置100は、液晶表示パネル20と、コントロール回路30と、CS用コントロール回路40とを備えている。コントロール回路30は、映像信号および同期信号を含む複合映像信号を外部から受け取り、ゲートスタートパルスGPSおよびゲートクロック信号GCKを、液晶表示パネル20およびCS用コントロール回路40に供給する。CS用コントロール回路40は、以下の工程を実行し、CSタイミング信号を液晶表示パネル20に供給する。液晶表示パネル20は、CSタイミング信号に基づいて、外部から供給される電圧を用いて、所定の電圧レベル間で振動するCS電圧を生成する。

20

【0366】

CS用コントロール回路40は以下の工程を実行する。

【0367】

まず、入力映像信号の垂直走査期間(V - Total)を水平走査期間をHとして、 $Q \cdot H$ となる整数Qを求める。すなわち、垂直走査期間が水平走査期間の何倍であるかを求める。Qの値は、例えば、第1行目のゲートバスラインのゲート電圧(第1ゲートスタートパルス)がハイレベルにされてから、次に第1行目のゲートバスラインのゲート電圧がハイレベルにされるまでの期間にゲート電圧がハイレベルとされる回数をカウントすることが求められる。これは例えば公知の計数回路によって行われる。ここで、2フレーム前の映像信号に対してQを求めることが好ましい。これから表示しようとしている現フレームの映像信号についてQを求めるためには、フレームメモリが必要となるので、回路が複雑化しコストが上昇する。

30

【0368】

次に、 $A = [Int\{(Q - L / 2) / L\} + 1 / 2] \cdot L \cdot H$ の関係(但し、 $Int(x)$ は任意の実数xの整数部分を意味する)を満足するAを求める。ここでは、 $Q = 803(804)$ 、 $L = 10(P_A = 10H)$ であるので、 $A = 795H$ となる。

40

【0369】

あるいは、表示領域内の画素行の数Nが予め分かっている場合(例えばメモリに記憶させている場合)、水平走査期間をHとし、有効表示期間(V - Disp)を $N \cdot H$ で表すとき、 $A = [Int\{(N - L / 2) / L\} + 1 / 2] \cdot L \cdot H + M \cdot L \cdot H$ の関係(但し、 $Int(x)$ は任意の実数xの整数部分を意味し、Mは0以上の整数である)を満足するAを求めてもよい。なお、最も長いA($= 795H$)を求めることが好ましい。

【0370】

50

上記の A を求める工程は、例えば公知の演算回路によって行われる。L (および M) は例えばメモリ等に記憶させておけばよい。M は、第 1 期間の長さ A が $V - Total$ を超えない範囲で最大となるように設定することが好ましい。もちろん、Q、N、L、K および M は予めメモリ等に記憶させておいてもよい。また、上記の演算はソフトウェアで行ってよい。

【 0 3 7 1 】

次に、 $Q \cdot H - A = B$ となる B を求める。すなわち、第 2 期間の長さを求める。

【 0 3 7 2 】

第 2 期間における CS 電圧の波形 (すなわち第 2 波形) は、第 2 期間の平均値 (実効値) が第 1 電圧レベルと第 2 電圧レベルの平均値と等しく設定される。第 2 波形が振動波形の場合、第 3 電圧レベルと第 4 電圧レベルの間を振動する波形であって、第 3 電圧レベルと第 4 電圧レベルの平均値が第 1 電圧レベルと第 2 電圧レベルの平均値と一致すればよい。但し、第 3 電圧レベルおよび第 4 電圧レベルをそれぞれ第 1 電圧レベルおよび第 2 電圧レベルと一致させれば回路構成を簡単にできる利点を得られる。また、第 2 波形が振動電圧でない場合は、回路が高価となるが、第 5 電圧レベルであって、例えば第 1 電圧レベルと第 2 電圧レベルの平均値と一致する波形を用いることができる。

【 0 3 7 3 】

また、第 2 波形が 2 H 以上の周期の振動波形であって、 B / H が偶数の場合には、第 1 電圧レベルにある期間と、第 2 電圧レベルにある期間とが互いに等しく設定し、 B / H が奇数の場合には、ある垂直走査期間においては、第 1 電圧レベルにある期間は第 2 電圧レベルにある期間よりも 1 水平走査期間分だけ短く、当該垂直走査期間の次の垂直走査期間の第 2 期間においても、第 1 電圧レベルにある期間は第 3 電圧レベルにある期間よりも 1 水平走査期間分だけ短く設定すればよい。具体例は先の実施形態 1 ~ 3 および本実施形態 7 で示した通りである。

【 0 3 7 4 】

(実施形態 8)

Type II の液晶表示装置の駆動方法のさらに他の例を図 5 2 を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図 3 2 (a) に示した Type II - 1 の液晶表示装置である。

【 0 3 7 5 】

Type II の液晶表示装置についての先の実施形態 4 , 5 および 6 において、CS 電圧は、 $V - Total = 804 H (803 H)$ の内の $770 H$ を周期的な振動を繰り返す第 1 期間とし、第 2 期間は、実施形態 4 では $34 H$ 、実施形態 5 では $33 H$ 、実施形態 6 では $34 H$ と $33 H$ がフレーム毎に交互に切り替わる構成とした。

【 0 3 7 6 】

第 1 期間の長さは上記の例に限られず、例えば、図 5 2 に示すように、 $V - Total = 804 H$ の内の $790 H$ を $20 H$ の周期で振動を繰り返す第 1 期間とし、残りの $14 H$ (または $13 H$) を第 2 期間としてもよい。

【 0 3 7 7 】

このように CS 電圧の振幅の周期をできるだけ揃える、言い換えると第 1 期間をできるだけ長くする方が表示品位および信頼性が向上する。

【 0 3 7 8 】

第 1 期間 A は、画素行の数を N とし、有効表示期間 ($V - Disp$) が水平走査期間の N 倍 ($N \cdot H$) で表されるとき、CS 電圧の第 1 波形の振動の周期を第 1 周期を P_A とすると、第 1 期間 (A) は、 $A = [Int \{ (N \cdot H - P_A / 2) / P_A \} + 1 / 2] \cdot P_A + M \cdot P_A$ の関係 (但し、 $Int (x)$ は任意の実数 x の整数部分を意味するものとし、M は 0 以上の整数) を満足する。

【 0 3 7 9 】

$N = 768$ 、 $P_A = 20 H$ とすると、 $Int \{ (768 H - 10 H) / 20 H \} = 37$ であるから、 $A = 750 H + M \cdot 20 H$ となる。

【0380】

ここで、 $M = 0$ のとき $A = 750H$ であり、 $M = 2$ のとき $A = 790H$ となる。第1期間 (A) は当然に $V - Total$ よりも短いので、 $M = 2$ が最大である。従って、ここで示した例では、第1期間の長さは、 $750H$ 以上 $790H$ 以下の範囲で適宜設定され得るが、 $790H$ とすることが最も好ましい。

【0381】

上述の CS 電圧は、例えば、実施形態7と同様に、図51に示した CS 用コントロール回路が生成する CS タイミング信号に基づいて生成される。

【0382】

まず、入力映像信号の垂直走査期間 ($V - Total$) を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める。

10

【0383】

次に、 $A = \{ \text{Int} \{ (Q - K \cdot L) / (2 \cdot K \cdot L) \} + 1 / 2 \} \cdot 2 \cdot K \cdot L \cdot H$ の関係 (但し、 $\text{Int}(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数である) を満足する A を求める。ここでは、 $Q = 804$ (803)、 $L = 10$ 、 $K = 1$ ($P_A = 20H$) であるので、 $A = 790H$ となる。

【0384】

あるいは、表示領域内の画素行の数 N が予め分かっている場合 (例えばメモリに記憶させている場合)、水平走査期間を H とし、有効表示期間 ($V - Disp$) を $N \cdot H$ で表すとき、 $A = [\text{Int} \{ (N - K \cdot L) / (2 \cdot K \cdot L) \} + 1 / 2] \cdot 2 \cdot K \cdot L \cdot H + 2 \cdot M \cdot K \cdot L \cdot H$ (但し、 $\text{Int}(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数であり、 M は0以上の整数である) を満足する A を求めてもよい。なお、最も長い A ($= 790H$) を求めることが好ましい。

20

【0385】

次に、 $Q \cdot H - A = B$ となる B を求める。すなわち、第2期間の長さを求める。

【0386】

第2期間における CS 電圧の波形 (すなわち第2波形) は、実施形態7と同様にして設定される。具体例は先の実施形態4～6および本実施形態8で示した通りである。

【0387】

(実施形態9)

Type I の液晶表示装置の駆動方法のさらに他の例を図53を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図31(a)に示した Type I - 1 の液晶表示装置である。

30

【0388】

上記実施形態1から8においては、 CS 電圧の第1波形の開始時点 (第1期間の開始時点) は、対応する画素行のゲートバスラインの TFT がオフとされる時点よりも、第1波形の周期 (第1周期 P_A) の半分に相当する時間以上早くなるように設定されていた。これは、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給するためである。しかしながら、 CS 電圧の第1波形の開始時点に対応する画素行のゲートバスラインの TFT がオフとされる時点よりも遅く設定してもよい。そのときの好ましい CS 電圧の波形について説明する。

40

【0389】

例えば、上述の実施形態7においては、 $V - Total = 803H$ の内の $795H$ を第1期間とし、残りの $8H$ を第2期間とした。この場合、 CS 電圧の第2期間において、第1電圧レベルと第2電圧レベルとに均等に割り振られる期間は $4H$ ずつとなる。従って、図50に示したように、第1期間の開始時点に対応する画素行の TFT がオフとされる時点よりも第1周期 P_A の半分以上先行させれば、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給することができる。

【0390】

しかしながら、第1期間の開始時点に対応する画素行の TFT がオフとされる時点より

50

も遅く、例えば 1 H 後から第 1 期間を開始させると、第 1 画素行の Gate : 0 0 1 の T F T がオフされた後に変化する C S 電圧の電圧レベルの保持時間が 4 H となり、その他の画素行と電圧保持時間が異なることとなる。これは、第 2 期間において、第 1 電圧レベルと第 2 電圧レベルとに均等に割り振られる期間が 4 H であるためである。

【 0 3 9 1 】

本実施形態の液晶表示装置では、この問題を防ぐために、第 2 期間において第 1 電圧レベルと第 2 電圧レベルとに割り振る期間をそれぞれ第 1 周期 P_A の半分以上第 1 周期 P_A 以下とする。

【 0 3 9 2 】

具体的には、図 5 3 に示すように、 $V - T o t a l = 803 H$ の場合、第 1 期間を 785 H とし、残りの 18 H を第 2 期間とし、第 2 期間において、第 1 電圧レベルの期間を 9 H、第 2 電圧レベルの期間を 9 H と均等に割り振る。このように C S 電圧の波形を設定すると、図 5 3 の上段に示す C S 電圧 1 のように、実施形態 7 と同様に C S 電圧の第 1 期間の開始時点に対応する T F T がオフとされる時点よりも先行させても、また、図 5 3 の下段に示す C S 電圧 2 のように、C S 電圧の第 1 期間の開始時点に対応する T F T がオフとされる時点よりも遅らせても、いずれの場合にも、同じ C S 幹線に接続された画素行のそれぞれに対して同等の C S 電圧を供給することができる。

10

【 0 3 9 3 】

第 2 期間を上述のように設定するために、必要な第 1 期間 A は、垂直走査期間 ($V - T o t a l$) を水平走査期間の Q 倍 ($Q \cdot H$) とし、第 1 周期を P_A とすると、 $A = \{ \text{Int} \{ (Q \cdot H - 3 \cdot P_A / 2) / P_A \} + 1 / 2 \} \cdot P_A$ の関係 (但し、 $\text{Int} (x)$ は任意の実数 x の整数部分を意味するものとする) を満足する。

20

【 0 3 9 4 】

ここで、 $Q = 803$ 、 $P_A = 10 H$ とすると、 $\text{Int} \{ (803 H - 15 H) / 10 H \} = 78$ であるから、 $A = 785 H$ となる。

【 0 3 9 5 】

上述の C S 電圧は、例えば、実施形態 7 と同様に、図 5 1 に示した C S 用コントロール回路が生成する C S タイミング信号に基づいて生成される。

【 0 3 9 6 】

まず、入力映像信号の垂直走査期間 ($V - T o t a l$) を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める。

30

【 0 3 9 7 】

次に、 $A = \{ \text{Int} \{ (Q - 3 \cdot L / 2) / L \} + 1 / 2 \} \cdot L$ の関係 (但し、 $\text{Int} (x)$ は任意の実数 x の整数部分を意味する) を満足する A を求める。ここでは、 $Q = 803$ 、 $L = 10$ ($P_A = 10 H$) であるので、 $A = 785 H$ となる。

【 0 3 9 8 】

次に、 $Q \cdot H - A = B$ となる B を求める。すなわち、第 2 期間の長さを求める。

【 0 3 9 9 】

第 2 期間における C S 電圧の波形 (すなわち第 2 波形) は、実施形態 7 と同様に設定される。具体例は先の実施形態 1 ~ 3、7 および本実施形態 9 で示した通りである。このように C S 電圧の第 1 期間をできるだけ長くしつつ、かつ、第 2 期間における各電圧レベルを保持する期間を $P_A / 2$ 以上 P_A 以下に設定することによって、C S 電圧の第 1 期間の開始時点に対応する T F T がオフとされる時点よりも先行させても、あるいは遅らせても、いずれの場合にも、同じ C S 幹線に接続された画素行のそれぞれに対して同等の C S 電圧を供給することができ、表示品位を乱すことなく、信頼性のよい表示装置を提供できる。

40

【 0 4 0 0 】

(実施形態 10)

Type I I の液晶表示装置の駆動方法のさらに他の例を図 5 4 を参照しながら説明する。ここで例示する液晶表示装置は、例えば、図 3 2 (a) に示した Type I I - 1 の

50

液晶表示装置である。

【0401】

実施形態 8 に示した液晶表示装置は、 $V - Total = 804 H$ の内の $790 H$ 期間を第 1 期間とし、残りの $14 H$ を第 2 期間とした。この場合、 CS 電圧の第 2 期間において、第 1 電圧レベルと第 2 電圧レベルとに均等に割り振られる期間は $7 H$ ずつとなる。従って、図 5 2 に示したように、第 1 期間の開始時点に対応する画素行の TFT がオフとされる時点よりも第 1 周期 P_A の半分以上先行させれば、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給することができる。

【0402】

しかしながら、第 1 期間の開始時点に対応する画素行の TFT がオフとされる時点よりも遅く、例えば $1 H$ 後から第 1 期間を開始させると、例えば、第 1 画素行の $Gate : 001$ の TFT がオフされた後に変化する CS 電圧の電圧レベルの保持時間が $7 H$ となり、その他の画素行と電圧保持時間が異なることとなる。これは、第 2 期間において、第 1 電圧レベルと第 2 電圧レベルとに均等に割り振られる期間が $7 H$ であるためである。

【0403】

本実施形態の液晶表示装置では、この問題を防ぐために、第 2 期間において第 1 電圧レベルと第 2 電圧レベルとに割り振る期間をそれぞれ第 1 周期 P_A の半分以上第 1 周期 P_A 以下とする。

【0404】

具体的には、図 5 4 に示すように、 $V - Total = 824 H$ の場合、第 1 期間を $790 H$ とし、残りの $34 H$ を第 2 期間とし、第 2 期間において、第 1 電圧レベルの期間を $17 H$ 、第 2 電圧レベルの期間を $17 H$ と均等に割り振る。このように CS 電圧の波形を設定すると、図 5 4 の上段に示す CS 電圧 1 のように、実施形態 8 と同様に CS 電圧の第 1 期間の開始時点に対応する TFT がオフとされる時点よりも先行させても、また、図 5 4 の下段に示す CS 電圧 2 のように、 CS 電圧の第 1 期間の開始時点に対応する TFT がオフとされる時点よりも遅らせても、いずれの場合にも、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給することができる。

【0405】

第 2 期間を上述のように設定するために、必要な第 1 期間 A は、垂直走査期間 ($V - Total$) を水平走査期間の Q 倍 ($Q \cdot H$) とし、第 1 周期を P_A とすると、 $A = \{ \text{Int} \{ (Q \cdot H - 3 \cdot P_A / 2) / P_A \} + 1 / 2 \} \cdot P_A$ の関係 (但し、 $\text{Int}(x)$ は任意の実数 x の整数部分を意味するものとする) を満足する。

【0406】

ここで、 $Q = 824$ 、 $P_A = 20 H$ とすると、 $\text{Int} \{ (824 H - 30 H) / 20 H \} = 39$ であるから、 $A = 790 H$ となる。

【0407】

上述の CS 電圧は、例えば、実施形態 7 と同様に、図 5 1 に示した CS 用コントロール回路が生成する CS タイミング信号に基づいて生成される。

【0408】

まず、入力映像信号の垂直走査期間 ($V - Total$) を水平走査期間を H として、 $Q \cdot H$ となる整数 Q を求める。

【0409】

次に、 $A = \{ \text{Int} \{ (Q - 3 \cdot K \cdot L) / (2 \cdot K \cdot L) \} + 1 / 2 \} \cdot 2 \cdot K \cdot L \cdot H$ の関係 (但し、 $\text{Int}(x)$ は任意の実数 x の整数部分を意味し、 K は正の整数である) を満足する A を求める。ここでは、 $Q = 824$ 、 $L = 10$ 、 $K = 1$ ($P_A = 20 H$) であるので、 $A = 790 H$ となる。

【0410】

次に、 $Q \cdot H - A = B$ となる B を求める。すなわち、第 2 期間の長さを求める。

【0411】

第 2 期間における CS 電圧の波形 (すなわち第 2 波形) は、実施形態 8 と同様にして設

10

20

30

40

50

定される。具体例は先の実施形態 4 ~ 6、8 および本実施形態 10 で示した通りである。

【0412】

このように CS 電圧の第 1 期間をできるだけ長くしつつ、かつ、第 2 期間における各電圧レベルを保持する期間を $P_A / 2$ 以上 P_A 以下に設定することによって、CS 電圧の第 1 期間の開始時点に対応する TFT がオフとされる時点よりも先行させても、あるいは遅らせても、いずれの場合にも、同じ CS 幹線に接続された画素行のそれぞれに対して同等の CS 電圧を供給することができ、表示品位を乱すことなく、信頼性のよい表示装置を提供できる。

【0413】

これまでの説明では、液晶表示装置における 1 垂直走査期間（ある走査線が選択され、次にその走査線が選択されるまでの期間）が表示装置に入力される映像信号の 1 垂直走査期間（1 枚の画像（フレーム）に対応する表示データを含む時間単位）と等しい場合を説明した。

【0414】

例えば、NTSC 信号はインターレース信号であり、1 枚の画像（フレーム）の奇数行に対応する表示データを含むフィールドと、偶数行に対応する表示データを含むフィールドとが 1 フレームを構成している。フレーム周波数は 30 Hz、1 / 30 秒がフレーム期間であり、フィールド周波数は 60 Hz で、1 / 60 秒がフィールド期間である。液晶表示装置では一般に、この NTSC 信号に基づいて画像を表示する場合でも、各フィールド期間に全ての画素に表示信号を供給するノンインターレース駆動（プログレッシブ駆動）を行っている。従って、液晶表示装置に入力される映像信号の 1 垂直走査期間は、NTSC 信号の 1 フィールド期間と等しく、1 / 60 秒である。なお、液晶表示装置に入力される映像信号は、各フィールドの NTSC 信号に基づいて（例えば補完することによって）作成される。

【0415】

液晶表示装置の動画表示特性を改善する方法として、「倍速駆動」と呼ばれる方法がある。これは、液晶表示装置に入力される映像信号の垂直走査周波数（1 垂直走査期間の逆数）の k 倍（ k は 2 以上の整数）の周波数で液晶表示装置の各画素に表示信号を書き込む駆動方法であり、液晶表示装置における垂直走査期間を入力映像信号の垂直走査期間の k 分の 1 にする。

【0416】

以下の倍速駆動に好適なマルチ画素駆動方法の説明においては、液晶表示装置における 1 垂直走査期間（ある走査線が選択され、次にその走査線が選択されるまでの期間）と、液晶表示装置に入力される映像信号の 1 垂直走査期間とを区別する必要がある。そこで、入力映像信号の 1 垂直走査期間は上述の表記どおり V_Total とし、液晶表示装置における 1 垂直走査期間を V_P_Total とする。また、入力映像信号の 1 垂直走査期間 V_Total を表示エリアの画素行数 N （XGA では $N = 768$ ）で除した値である入力映像信号の 1 水平走査期間を H' とすると、入力映像信号に対して k 倍の速度で駆動される液晶表示装置における 1 水平走査期間 H は、 H' / k となり、 $V_P_Total = V_Total / k = N \cdot H = N \cdot H' / k$ となる。これまでの説明は、 $H' = H$ の場合（ $V_Total = V_P_Total$ ）についての駆動方法を説明したことになる。

【0417】

また、液晶表示装置における 1 垂直走査期間 V_P_Total を構成する有効表示期間を V_P_Disp 、垂直帰線期間を V_P_Blank と呼ぶことにする。さらに、入力映像信号の垂直走査期間（ V_Total ）をフレームと呼び、液晶表示装置における垂直走査期間（ V_P_Total ）をサブフレームと呼ぶことにする。

【0418】

以下に、図 55 を参照して、倍速駆動方法の好ましい例を説明する。

【0419】

図 55 は、入力映像信号の 1 フレーム（ V_Total ）が 1 / 60 秒で、最小輝度（

10

20

30

40

50

黒)、低輝度、中間輝度、高輝度および最大輝度(白)の入力映像表示が2フレーム続けて入力される場合の表示輝度のレベル(典型的には、液晶表示装置の信号線に供給される表示信号電圧の実効値に対応)を模式的に示しており、図55(a)は従来の駆動方法であり、図55(b)は倍速駆動方法の一例である。

【0420】

図55(a)に示すように、通常の駆動方法では、各フレームにおいて、入力映像信号の輝度に応じた表示輝度を得られるように表示信号電圧が印加される。これに対し、図55(b)に示す倍速駆動方法では、1つのフレームを2つのサブフレーム(1/120秒)に分割し、サブフレーム毎に表示信号電圧を印加し、サブフレーム毎に表示輝度を制御している。従来の駆動方法においては、1フレーム(V-Total)は液晶表示装置の1垂直走査期間(V_P-Total)に対応し、上記の倍速駆動においてはサブフレーム(V-Total/2)が液晶表示装置の1垂直走査期間(V_P-Total)に対応する。

10

【0421】

ここで例示している倍速駆動方法においては、1つのフレームに対応する2つのサブフレームの表示輝度の組(表示信号電圧の組)は、下記の条件を満足するように設定されている。

【0422】

第1の条件は、2つのサブフレームの表示輝度の平均が、入力映像信号の輝度に一致する。図55(a)に示す従来の駆動方法では、それぞれのフレームの表示輝度の値が入力映像信号の輝度に1対1で対応するのにに対し、図55(b)に示した倍速駆動方法では、入力映像信号の輝度に対応するのは各フレームを構成する2つのサブフレームの表示輝度の平均である。すなわち、2つのサブフレームの表示輝度の積分値が入力映像信号の輝度に対応するように設定される。

20

【0423】

第2の条件は、1つのフレームを構成する2つのサブフレームの表示輝度の差が異なるように各サブフレームの表示輝度が設定されている。ここで例示するように、2つのサブフレームの表示輝度の差が最大となるように各サブフレームの表示輝度が設定することが好ましい。例えば、図55(b)の低輝度および中間輝度の場合には、2つのサブフレームの内の前のサブフレームの表示輝度を最低輝度(黒)とし、後のサブフレームの表示輝度を入力映像信号の輝度の2倍の輝度としている。図55(b)の高輝度および最大輝度では、後のサブフレームはいずれも最大輝度に設定されており、前のサブフレームの表示輝度の値で、フレームの輝度の違いが表される。図示の例では、2つのサブフレームの内の前のサブフレームの輝度を小さくしているが、これとは逆に後のサブフレームの輝度を小さくしても良い。但し、2つのサブフレームの内の前のサブフレームの輝度を小さくすると、入力映像信号の垂直走査期間(V-Total)の変動などの映像信号の乱れが生じた場合に発生する、前のサブフレームの書き込み始め部分の映像の乱れを見え難いという利点を得られるので好ましい。

30

【0424】

ここでは、1フレームを2つのサブフレームに分割する例を示したが、3以上のサブフレームに分割しても良い。3以上のサブフレームに分割する場合に、上記の第2の条件は、以下のように言い換えることができる。

40

【0425】

3以上のサブフレームの中で、1フレームの中央または中央に最も近いサブフレームの輝度を最大にし、当該サブフレームから順に両側に向かって輝度が低下するように設定する。このとき、1つのフレームを構成する3以上のサブフレーム内の表示輝度差が最大となるように、他のサブフレームの表示輝度を設定することが好ましい。なお、上記の説明において、フレームにおけるサブフレームの位置は時間軸上の位置であり、例えば中央サブフレームの両側とは、中央サブフレームより時間的に前および後の両方をさす。両側のサブフレームの表示輝度は、中央サブフレームに関して対称に設定する必要はない。

50

【 0 4 2 6 】

このように第 2 の条件を満足するようにサブフレームの表示輝度を制御すると、輝度の低い表示が各フレームの間に挿入されるので、いわゆるインパルス型の駆動を行った場合に得られる動画表示品位の向上効果が得られる。一般に、インパルス駆動を行うために輝度の低い表示を挿入すると（典型的には黒挿入）、表示輝度およびコントラスト比が低下するという問題があるが、ここで例示した駆動方法は上記の第 1 の条件を満足するように各サブフレームの表示輝度が設定されているので、表示輝度やコントラスト比の低下がない。上述した倍速駆動の好適な例は、例えば本願出願人による特願 2 0 0 4 - 3 2 5 0 9 号（特開 2 0 0 5 - 1 7 3 5 7 3、米国特許公開公報 U S 2 0 0 5 0 1 6 2 3 6 0 A 1 ）に記載されている。これらの開示内容を参考のために本明細書に援用する。

10

【 0 4 2 7 】

なお、図 5 5（b）に模式的に示した表示輝度を各サブフレームで得るために液晶表示装置の信号線に供給する表示信号電圧は、典型的には、入力映像信号の輝度に対応する階調電圧であるが、これに限られない。図に模式的に示した表示輝度が得られるのであれば、印加する電圧に特に制限はない。

【 0 4 2 8 】

例えば、液晶の応答速度が遅い場合には、オーバーシュート駆動（以下、OS 駆動と略す。オーバードライブ駆動と呼ばれることもある）を行うことがある。OS 駆動は、特に中間調における応答速度を改善することができる。例えば、図 5 5（b）における低輝度を表示している画素に中間輝度に対応する階調電圧を印加しても、液晶の応答速度が遅いとそのフレーム期間内（典型的には 1 6 . 7 m s e c ）に所定の中間輝度に到達しない。そこで、液晶の応答特性を考慮して、当該フレーム期間内に所定の中間輝度に到達するように、表示すべき中間輝度に対応する階調電圧よりも高い電圧を印加する。このように、表示輝度を輝度が切り替わった当該フレーム期間内に所定の表示輝度（目標輝度）に到達させるために、表示すべき輝度に対応する階調電圧よりも高い電圧を印加する駆動方法を OS 駆動という。もちろん、直前フレームの輝度よりも現フレームの目標輝度が低い場合には、目標輝度に対応する電圧よりも低い電圧を印加すればよい。

20

【 0 4 2 9 】

OS 駆動においては、各信号線に供給される表示信号電圧は、入力映像信号の輝度によって決まる表示すべき輝度（目標輝度）と、直前のフレームで表示している輝度とに依存する。従って、OS 駆動を行う場合、例えば、直前フレームの輝度および現フレームの輝度に応じて予め決められた表示信号電圧をルックアップテーブル（LUT）に記憶させておき、フレーム毎に LUT から所定の表示信号電圧を選択する。ここで、表示信号電圧は、典型的には、最低輝度に対応する最低階調電圧（黒電圧）から最高輝度に対応する最高階調電圧（白電圧）までの間に設定されるが、最高階調電圧よりも高い電圧を用いることもできる。

30

【 0 4 3 0 】

OS 駆動と上述の倍速駆動とを組み合わせる場合、例えば、直前フレームの輝度と現フレームの輝度との組み合わせ毎に設定された各表示信号電圧に対して、2 つのサブフレームのそれぞれにおいて供給すべき表示信号電圧を上記の 2 つの条件を満足するように設定すればよい。サブフレーム毎に設定された表示信号電圧の組は、例えば上記と同様に LUT に記憶させておけばよい。

40

【 0 4 3 1 】

図 5 5（b）に示した倍速駆動方法は、液晶層に印加される電圧の向き（典型的には対向電極の電位を基準にしたときの画素電極の電位の極性）がフレーム毎に反転するという条件も満足している。図 5 5 中に示した符号は、液晶層に印加される電圧の極性を示している。

【 0 4 3 2 】

図 5 5（b）に示した倍速駆動方法では、1 つのフレームを構成する 2 つのサブフレームの極性が等しい場合（+、+）→（-、-）または、2 つのサブフレームの極性が互い

50

に異なる場合 (+ 、 -) → (- 、 +) を取り得る。

【 0 4 3 3 】

ここで注目すべき点は、図 5 5 (a) に示した従来の駆動方法においてはフレーム毎に必ず極性が反転しているのに対し、図 5 5 (b) に示した倍速駆動方法ではサブフレーム毎に極性が反転しない場合が存在する。図 5 5 (b) に示したように、フレーム内では極性は反転しない場合と、フレーム間で極性が反転する場合とがあり得る。いずれの場合も、サブフレーム単位で見ると、同極性のサブフレームが 2 つ連続し、その後、サブフレームで極性が反転する。このような液晶層に印加する電圧の極性 (書き込み極性) のシーケンスは、従来の駆動方法では起こらなかった。具体的には、例えば、入力映像信号の 1 フレーム (垂直走査期間) が 2 以上のサブフレームを含み、同一フレーム内のサブフレームの書き込み極性が同じで、連続するフレーム間で書き込み極性が異なる場合、例えば (+ 、 +) → (- 、 -) や (+ 、 + 、 +) → (- 、 - 、 -) を含み、また、同一フレーム内のサブフレームの書き込み極性が異なり、且つ、連続するフレーム間の書き込み極性も異なる場合、例えば、(+ 、 -) → (- 、 +) や (+ 、 - 、 +) → (- 、 + 、 -) を含む。

10

【 0 4 3 4 】

この極性のシーケンスは倍速駆動に特有であり、倍速駆動に上述のマルチ画素駆動を適用するのに好適な振動電圧 (C S 電圧) を説明する。以下の実施形態においては、k = 2 または 3 の倍速駆動について、マルチ画素駆動の好適な実施形態を説明する。ここで、「倍速駆動」は上記の例に限られず、単純に垂直走査期間だけを k 倍にする駆動方法や、他の公知の倍速駆動法に広く適用できる。なお、倍速駆動であっても、同一フレーム内のサブフレームの書き込み極性が異なり、連続するフレーム間の書き込み極性は同じ場合、例えば、(+ 、 -) → (+ 、 -) や (+ 、 - 、 + 、 -) → (+ 、 - 、 + 、 -) の場合には、上述の実施形態の駆動方法において、入力映像信号の 1 垂直走査期間 (V - T o t a l) にかけて、液晶表示装置の垂直差走査期間、すなわちサブフレームの期間 (V_p - T o t a l を k 分の 1 にした値) に置き換えればよいので、以下の説明では省略する。

20

【 0 4 3 5 】

以下に例示する倍速駆動に適した実施形態の液晶表示装置は、入力映像信号の垂直走査期間 (V - T o t a l) が 2 以上のサブフレームに分割され、各サブフレームにおいて各画素に表示信号電圧が書き込まれ、入力映像信号の連続する 2 つの垂直走査期間内において、表示信号電圧が同極性で書き込まれるサブフレームが 2 つ連続し、その後のサブフレームで表示信号電圧の極性が反転するシーケンスを含み、複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各サブフレームにおいて、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に前記補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、極性が反転するサブフレーム間で、補助容量対向電圧の前記第 1 波形の位相が 1 8 0 ° 異なる。ある実施形態においては、入力映像信号の垂直走査期間毎に、表示信号電圧の極性が反転するとともに、補助容量電圧の前記第 1 波形の位相が 1 8 0 ° ずれる。他の実施形態においては、入力映像信号の垂直走査期間毎に表示信号電圧の極性が反転し、かつ、入力映像信号の各垂直走査期間内のサブフレーム毎に、前記表示信号電圧の極性が反転するとともに、補助容量対向電圧の前記第 1 波形の位相が 1 8 0 ° ずれる。

30

40

【 0 4 3 6 】

以下に、具体的な例を示して、倍速駆動に適した実施形態の液晶表示装置およびその駆動方法を説明する。

【 0 4 3 7 】

(実施形態 1 1)

図 5 6 A ~ 図 5 6 C および図 5 7 A および図 5 7 B を参照して、画素行数が 7 6 8 行 (X G A) の T y p e I I の液晶表示装置の駆動方法を説明する。図 5 6 A ~ 図 5 6 C は、X G A の T y p e I I の液晶表示装置のマトリクス構成 (C S バスラインの接続形態) を示す模式図である。ここでは、1 0 種類 (1 0 相) の C S 電圧 (C S 1 ~ C S 1 0) を用

50

いる ($K = 1$ 、 $L = 10$)。なお、上記と同様に、 $CS1 \sim CS10$ は、 CS 電圧 (補助容量対向電圧)、 CS 幹線および CS バスラインの参照符号としても用いる。

【0438】

図57Aおよび図57Bは、図56A～図56Cに示した液晶表示装置の駆動波形を示す模式図である。

【0439】

垂直走査期間 (フレーム) $V - Total = 806H'$ 、有効表示期間 $V - Disp = 768H'$ 、垂直帰線期間 $V - Blank = 38H'$ である映像信号が入力される場合に、映像信号の1フレームを2つのサブフレームに2分割する駆動方法を説明する。ここでは、 $V - Total = 16.7ms$ とする。また、液晶層に印加する電圧の極性は、図55(b)の上側に示したシーケンス (フレーム内は同極性、 $(+, +) \rightarrow (-, -)$) で、1Hドット反転でフレーム反転を行う場合を説明するが、図55(b)の下側に示したシーケンス (フレーム内2つのサブフレームの極性が互いに異なる場合 $(+, -) \rightarrow (-, +)$) にも同様に適用できる。

【0440】

1フレームが $806H'$ の映像信号 ($1H' = 16.7[ms] / 806$) を2倍速で書き込むので、液晶表示装置における水平走査期間1Hは $1H' / 2$ となる。ここで、図57Aおよび図57Bに示したように、サブフレームSF1の垂直走査期間を $V_P - Total (SF1)$ 、有効表示期間を $V_P - Disp (SF1)$ 、垂直帰線期間を $V_P - Blank (SF1)$ とし、サブフレームSF2の垂直走査期間を $V_P - Total (SF2)$ 、有効表示期間を $V_P - Disp (SF2)$ 、垂直帰線期間を $V_P - Blank (SF2)$ とする。

【0441】

サブフレームSF1の垂直走査期間 $V_P - Total (SF1) = 768H + 38H$ 、サブフレームSF2の垂直走査期間 $V_P - Total (SF2) = 768H + 38H$ すると、 $1612H = 806H'$ (すなわち、 $V - Total = V_P - Total (SF1) + V_P - Total (SF2)$) が成立するとともに、 $V_P - Total (SF1) = V_P - Total (SF2)$ が成立する。ここでは映像信号の垂直帰線期間 $38H'$ を2つのサブフレームの垂直帰線期間に $38H$ ずつ均等に振り分けている。

【0442】

サブフレームSF1において、第1画素行 (図56A中のゲートバスラインGBL__1に接続された画素の行、図57Aおよび図57B中のGate: 001) の第1画素が+書込み (正極性書込み) の場合、その画素に接続された CS バスラインの CS 電圧 $CS1$ は、第1画素行のTF Tがオフした後、第2電圧レベルから第1電圧レベルへと変化する (上昇)。

【0443】

$CS1$ は、例えば図57Aの例1に示すように、 $800H$ の期間 (SF1の第1期間を「A1」と表記する) に亘り $10H$ 毎に電圧レベルが切り替わり、その後、残りの $6H$ の期間 (SF1の第2期間を「B1」と表記する) を $3H$ ずつ第1電圧レベルと第2電圧レベルに割り振る。すなわち、 CS 電圧の第1波形は、周期 $P_A = 20H$ でデューティ比が $1:1$ の振動波形であり、第2波形は周期が $6H$ でデューティ比が $1:1$ の振動波形である。第1期間の長さA1 ($800H$) は、 $A1 = \text{Int} (Q \cdot H / P_A) \cdot P_A$ から求められる (ここでは $Q = 806$)。

【0444】

サブフレームSF2もサブフレームSF1と同じ+書込みなので、第1画素行の第1画素に接続された CS バスラインの CS 電圧 $CS1$ は、第1画素行のTF Tがオフした後、第2電圧レベルから第1電圧レベルへと変化する (上昇) ように設定されている。次のサブフレームSF1 (次のフレームに属する) は逆極性の-書込み (負極性書込み) であるため (フレーム反転)、サブフレームSF2の CS 電圧 $CS1$ は、例えば例1に示すように、 $790H$ の期間 (SF2の第1期間を「A2」と表記する) に亘り振動した後、残

りの16Hの期間(SF2の第2期間を「B2」と表記する)を8Hずつ第1電圧レベルと第2電圧レベルとに割り振る。すなわち、CS電圧の第1波形は、周期 $P_A = 20H$ でデューティ比が1:1の振動波形であり、第2波形は周期が16Hでデューティ比が1:1の振動波形である。なお、第1期間の長さ $A_2(790H)$ は、 $A_2 = [Int\{(Q \cdot H - P_A / 2) / P_A\} + 1 / 2] \cdot P_A$ から求めることができる(ここでは $Q = 806$)。CS電圧CS1以外の9つのCS電圧CS2~CS10は、既に説明したように、CS1の位相をずらすことによって得られる。

【0445】

図57Aの例1に示したようなCS電圧を用いると、同極性のサブフレームが2つ連続し、その後、サブフレームで極性が反転するという極性のシーケンスが生じる倍速駆動においても、各サブフレームにおいて、全ての画素ラインに供給するCS電圧の実効値を同じにできるので、むらの無い良好な表示を得ることができる。

10

【0446】

さらに、 $A_1 - A_2 = P_A / 2$ 、 $B_2 - B_1 = P_A / 2$ の関係を満足するCS電圧を用いると、全てのフレームに亘って、2つのサブフレームSF1およびSF2の長さを互いに等しくできる(すなわち、 $A_1 + B_1 = A_2 + B_2$ であり、 $V_{P-Total}(SF1) = V_{P-Total}(SF2)$ が成立する)ので、一層むらの無い良好な表示を得ることができる。

【0447】

なお、2つのサブフレームの第2期間(B1およびB2)におけるCS電圧の波形(第2波形)は上記の例に限られない。

20

【0448】

図57Bに示す例2のように、上記の例1と同様に、サブフレームSF1の第2期間B1を6H、サブフレームSF2の第2期間B2を16Hにした場合において、それぞれの第2期間B1およびB2のCS電圧の第2波形を0.5Hで第1電圧レベルと第2電圧レベルとが切り替わる(すなわち振動の周期が1H)振動波形としてもよい。さらに、第2波形の周期を1Hよりも短くしてもよい。例えば、例5に示すように、それぞれの第2期間B1およびB2のCS電圧の第2波形を0.25Hで第1電圧レベルと第2電圧レベルとが切り替わる(すなわち振動の周期が0.5H)振動波形としてもよい。このように、CS電圧の第2波形の振動の周期を1H以下とすれば、第2期間の長さB1およびB2が、水平走査期間Hの偶数倍であっても奇数倍であっても、同じCS電圧を用いることができるという利点がある。

30

【0449】

また、図57Bの例3に示すように、サブフレームSF1の第2期間B1を6H、サブフレームSF2の第2期間B2を16Hにした場合において、それぞれの第2期間B1およびB2のCS電圧の第2波形を振動波形ではなく、第1電圧レベルと第2電圧レベルとの平均値で一定の波形としてもよい。このように第2期間のCS電圧値を一定値とすると、上述の例2と同様に、第2期間の長さB1およびB2が水平走査期間Hの偶数倍であっても奇数倍であっても、同じCS電圧を用いることができるという利点がある。但し、例3の場合は、第1電圧レベルと第2電圧レベルに加えて異なる電圧レベルが必要となるため、例2の構成を採用する場合に比べ回路が高価となる。

40

【0450】

さらに、図57Bの例4に示すCS電圧を用いることもできる。上記の例1~例3のCS電圧のサブフレームSF1の第1期間A1は、第1画素行のTF Tがオンされる8H前から始まっているのに対し、例4のCS電圧は、第2画素行のTF Tがオフした後から780Hの長さの第1期間A1が始まる。第1期間A1におけるCS電圧CS1の第1波形は、周期が20Hでデューティ比が1:1の振動波形である。この後に、長さが26Hの第2期間B1があり、CS電圧の第2波形は周期26Hでデューティ比が1:1の振動波形である。これに続く、サブフレームSF2は、第1期間A2の長さが770Hで、第1波形は周期が20Hでデューティ比が1:1の振動波形である。その後の第2期間

50

B 2 の長さは 3 6 H で、第 2 波形は、周期が 3 6 H でデューティー比が 1 : 1 の振動波形である。

【 0 4 5 1 】

この例 4 の C S 電圧も、 $A 1 - A 2 = P_A / 2$ 、 $B 2 - B 1 = P_A / 2$ の関係を満足しており、全てのフレームに亘って、2 つのサブフレーム S F 1 および S F 2 の長さを互いに等しくできるので、むらの無い良好な表示を得ることができる。

【 0 4 5 2 】

(実施形態 1 2)

次に、図 5 8 A ~ 図 5 8 C および図 5 9 A および図 5 9 B を参照して、画素行数が 1 0 8 0 行 (F u l l H D) の T y p e I I の液晶表示装置の駆動方法を説明する。図 5 8 A ~ 図 5 8 C は、F u l l H D の T y p e I I の液晶表示装置のマトリクス構成 (C S バスラインの接続形態) を示す模式図である。ここでは、1 2 種類 (1 2 相) の C S 電圧 (C S 1 ~ C S 1 2) を用いる ($K = 1$ 、 $L = 1 2$)。

【 0 4 5 3 】

図 5 9 A および図 5 9 B は、図 5 8 A ~ 図 5 8 C に示した液晶表示装置の駆動波形を示す模式図である。

【 0 4 5 4 】

垂直走査期間 (フレーム) $V - T o t a l = 1 1 2 5 H'$ 、有効表示期間 $V - D i s p = 1 0 8 0 H'$ 、垂直帰線期間 $V - B l a n k = 4 5 H'$ である映像信号が入力される場合に、映像信号の 1 フレームを 2 つのサブフレームに 2 分割する駆動方法を説明する。ここでは、 $V - T o t a l = 1 6 . 7 m s$ とする。また、液晶層に印加する電圧の極性は、図 5 5 (b) の上側に示したシーケンス (フレーム内は同極性、 $(+, +) \rightarrow (-, -)$) で、1 H ドット反転でフレーム反転を行う場合を説明する。

【 0 4 5 5 】

1 フレームが $1 1 2 5 H'$ の映像信号 ($1 H' = 1 6 . 7 [m s] / 1 1 2 5$) を 2 倍速で書き込むので、液晶表示装置における水平走査期間 1 H は $1 H' / 2$ となる。サブフレーム S F 1 の垂直走査期間 $V_P - T o t a l (S F 1) = 1 0 8 0 H + 2 4 H$ 、サブフレーム S F 2 の垂直走査期間 $V_P - T o t a l (S F 2) = 1 0 8 0 H + 6 6 H$ とすると、 $2 2 5 0 H = 1 1 2 5 H'$ (すなわち、 $V - T o t a l = V_P - T o t a l (S F 1) + V_P - T o t a l (S F 2)$) が成立する。ここでは映像信号の垂直帰線期間 $4 5 H'$ をサブフレーム S F 1 の垂直帰線期間に 2 4 H、サブフレーム S F 2 の垂直帰線期間に 6 6 H 振り分けている。また、各サブフレームの第 1 期間 (A 1 および A 2) は互いに等しく、それぞれ有効表示期間 $V_P - D i s p (S F 1)$ および $V_P - D i s p (S F 2)$ と等しい (いずれも $1 0 8 0 H$)。但し、ここでは、 $V_P - T o t a l (S F 1) = V_P - T o t a l (S F 2)$ の関係は成立していない。

【 0 4 5 6 】

ここで、サブフレーム S F 1 とサブフレーム S F 2 とは同極性の書込みであり、 $V_P - D i s p$ の $1 0 8 0 H$ が C S 振動の 1 周期 ($2 4 H$) の整数倍であるため、サブフレーム S F 1 とサブフレーム S F 2 との間の帰線期間 ($V_P - B l a n k (S F 1)$) を $2 4 H$ の n 倍とすれば、サブフレーム S F 1 の第 2 期間 B 1 の長さ (n の値) に拘わらず、1 2 H 毎に第 1 電圧レベルと第 2 電圧レベルとが切り替わる振動 (周期 $2 4 H$) を繰り返すだけでよい。すなわち、サブフレーム S F 1 については、第 1 期間 A 1 と第 2 期間 B 1 とを区別する必要がない。従って、図 5 9 A および図 5 9 B においては、サブフレーム S F 1 の第 2 期間 B 1 は図示せず、S F 1 の第 1 期間および第 2 期間と S F 2 の第 1 期間との和を「第 1 期間 A 1」とし示している。

【 0 4 5 7 】

一方、サブフレーム S F 2 の次のサブフレーム S F 1 (次のフレームに属する) は逆極性の - 書込みであるため (フレーム反転)、 $V_P - T o t a l (S F 1) = 1 0 8 0 H + 2 4 H$ 、 $V_P - T o t a l (S F 1) = 1 0 8 0 H + 6 6 H$ の場合、C S 電圧 C S 1 は、例えば例 1 に示すように、 $2 2 4 4 H$ の期間 (S F 1 の第 1 期間 A 1 および第 2 期間 B 1

と S F 2 の第 1 期間 A 2 との和) に亘り振動した後、残りの 6 H の期間 (S F 2 の第 2 期間 B 2) を 3 H ずつ第 1 電圧レベルと第 2 電圧レベルとに割り振る。

【 0 4 5 8 】

従って、1 フレームに亘る C S 電圧の第 1 波形は、周期 $P_A = 24 H$ でデューティ比が 1 : 1 の振動波形であり、第 2 波形は周期が 6 H でデューティ比が 1 : 1 の振動波形である。なお、第 1 波形である期間 (S F 1 の第 1 期間 A 1 および第 2 期間 B 1 と S F 2 の第 1 期間 A 2 との和である 2244 H は、 $[\text{Int} \{ (Q \cdot H - P_A / 2) / P_A \} + 1 / 2] \cdot P_A$ から求めることができる (ここでは $Q = 2250 H$) 。

【 0 4 5 9 】

図 5 9 A の例 1 に示したような C S 電圧を用いると、同極性のサブフレームが 2 つ連続し、その後、サブフレームで極性が反転するという極性のシーケンスが生じる倍速駆動においても、各サブフレームにおいて、全ての画素ラインに供給する C S 電圧の実効値を同じにできるので、むらの無い良好な表示を得ることができる。

【 0 4 6 0 】

なお、第 2 期間 (B 2) における C S 電圧の波形 (第 2 波形) は上記の例に限られない。

【 0 4 6 1 】

例えば、図 5 9 B の例 2 の C S 電圧のように、C S 電圧の第 2 波形を 0.5 H で第 1 電圧レベルと第 2 電圧レベルとが切り替わる (すなわち振動の周期が 1 H) 振動波形としてもよい。さらに、第 2 波形の周期を 1 H よりも短くしてもよい。例えば、例 5 に示すように、それぞれの第 2 期間の C S 電圧の第 2 波形を 0.25 H で第 1 電圧レベルと第 2 電圧レベルとが切り替わる (すなわち振動の周期が 0.5 H) 振動波形としてもよい。このように、C S 電圧の第 2 波形の振動の周期を 1 H 以下とすれば、第 2 期間の長さが、水平走査期間 H の偶数倍であっても奇数倍であっても、同じ C S 電圧を用いることができるという利点がある。

【 0 4 6 2 】

また、図 5 9 B の例 3 に示すように、第 2 期間 B 2 の C S 電圧の第 2 波形を振動波形ではなく、第 1 電圧レベルと第 2 電圧レベルとの平均値で一定の波形としてもよい。このように第 2 期間 B 2 の C S 電圧値を一定値とすると、上述の例 2 と同様に、第 2 期間の長さ B 2 が水平走査期間 H の偶数倍であっても奇数倍であっても、同じ C S 電圧を用いることができるという利点がある。但し、例 3 の場合は、第 1 電圧レベルと第 2 電圧レベルに加えて異なる電圧レベルが必要となるため、例 2 の構成を採用する場合に比べ回路が高価となる。

【 0 4 6 3 】

さらに、例 4 に示す C S 電圧を用いることもできる。上記の例 1 ~ 例 3 の C S 電圧の第 1 期間 A 1 は、第 1 画素行の T F T がオンされる 10 H 前から始まっているのに対し、例 4 の C S 電圧は、第 2 画素行の T F T がオフした後から長さが 2220 H の第 1 期間 A 1 が始まる。第 1 期間 A 1 における C S 電圧 C S 1 の第 1 波形は、周期が 24 H でデューティ比が 1 : 1 の振動波形である。この後に、長さが 30 H の第 2 期間 B 2 があり、C S 電圧の第 2 波形は周期 30 H でデューティ比が 1 : 1 の振動波形である。

【 0 4 6 4 】

このように、サブフレーム S F 1 とサブフレーム S F 2 が同極性の書込みの場合、サブフレーム S F 1 の有効表示期間とサブフレーム S F 2 の有効表示期間との間の帰線期間 (S F 1 の帰線期間) は、サブフレーム S F 1 の有効表示期間 + 帰線期間 (= 第 1 期間 A 1 + 第 2 期間 B 1) = $P_A \cdot n$ となるように、映像信号の帰線期間を振り分ければよい。また、サブフレーム S F 1 とサブフレーム S F 2 が逆極性の書込みの場合、サブフレーム S F 1 の有効表示期間とサブフレーム S F 2 の有効表示期間との間の帰線期間 (S F 1 の帰線期間) は、サブフレーム S F 1 の有効表示期間 + 帰線期間 (= 第 1 期間 A 1 + 第 2 期間 B 1) = $P_A \cdot (n + 1 / 2)$ となるように振り分ければよい。

【 0 4 6 5 】

10

20

30

40

50

(実施形態 13)

次に、図 60A および図 60B を参照しながら、画素行数が 768 行 (XGA) の Type II の液晶表示装置の他の駆動方法を説明する。ここでは、10 種類 (10 相) の CS 電圧 (CS1 ~ CS10) を用いる ($K = 1$ 、 $L = 10$)。

【0466】

図 60A および図 60B は駆動波形を示す模式図である。垂直走査期間 (フレーム) $V - Total = 806 H'$ 、有効表示期間 $V - Disp = 768 H'$ 、垂直帰線期間 $V - Blank = 38 H'$ である映像信号が入力される場合に、映像信号の 1 フレームを 3 つのサブフレームに 3 分割する駆動方法を説明する。ここでも、また、液晶層に印加する電圧の極性のシーケンスは、フレーム内は同極性 ($(+, +, +) \rightarrow (-, -, -)$) で、1H ドット反転でフレーム反転を行う場合を説明する。

10

【0467】

1 フレームが $806 H'$ の映像信号 ($1 H' = 16.7 [ms] / 806$) を 3 倍速で書き込むので、液晶表示装置における水平走査期間 1H は $1 H' / 3$ となる。ここで、図 60A および図 60B に示すように、サブフレーム SF1 の垂直走査期間を $V_P - Total (SF1) = 768 H + 38 H$ 、サブフレーム SF2 の垂直走査期間を $V_P - Total (SF2) = 768 H + 38 H$ 、サブフレーム SF3 の垂直走査期間を $V_P - Total (SF3) = 768 H + 38 H$ とすると、 $2418 H = 806 H'$ (すなわち、 $V - Total = V_P - Total (SF1) + V_P - Total (SF2) + V_P - Total (SF3)$) が成立するとともに、 $V_P - Total (SF1) = V_P - Total (SF2) = V_P - Total (SF3)$ が成立する。ここでは映像信号の垂直帰線期間 $38 H'$ を 3 つのサブフレームの垂直帰線期間に $38 H$ ずつ均等に振り分けている。

20

【0468】

同じフレームに属するサブフレーム SF1、サブフレーム SF2 およびサブフレーム SF3 は同極性の書き込みなので、例えば例 1 に示すように、CS 電圧 CS1 は、 $800 H$ の期間 (SF1 の第 1 期間「A1」) に亘り 10H 毎に電圧レベルが切り替わり、その後、残りの $6 H$ の期間 (SF1 の第 2 期間「B1」) を $3 H$ ずつ第 1 電圧レベルと第 2 電圧レベルに割り振る。続いて、再び $800 H$ の期間 (SF2 の第 1 期間「A2」) に亘り 10H 毎に電圧レベルが切り替わり、その後、残りの $6 H$ の期間 (SF2 の第 2 期間「B2」) を $3 H$ ずつ第 1 電圧レベルと第 2 電圧レベルに割り振る。

30

【0469】

サブフレーム SF3 と次のサブフレーム SF1 (異なるフレームに属する) は逆極性の書き込みとなるため、 $790 H$ の期間 (SF3 の第 1 期間「A3」) に亘り振動した後、残りの $16 H$ の期間 (SF3 の第 2 期間「B3」) を $8 H$ ずつ第 1 電圧レベルと第 2 電圧レベルとに割り振る。すなわち、サブフレーム 3 における CS 電圧の第 1 波形は、周期 $P_A = 20 H$ でデューティ比が 1 : 1 の振動波形であり、第 2 波形は周期が $16 H$ でデューティ比が 1 : 1 の振動波形である。なお、第 1 期間の長さ $A_3 (790 H)$ は、 $A_3 = [Int \{ (Q \cdot H - P_A / 2) / P_A \} + 1 / 2] \cdot P_A$ から求めることができる (ここでは $Q = 806$)。

【0470】

図 60A の例 1 に示したような CS 電圧を用いると、同極性のサブフレームが 3 つ連続し、その後、サブフレームで極性が反転するという極性のシーケンスが生じる 3 倍速駆動においても、各サブフレームにおいて、全ての画素ラインに供給する CS 電圧の実効値を同じにできるので、むらの無い良好な表示を得ることができる。

40

【0471】

なお、3 つのサブフレームの第 2 期間 (B1、B2 および B3) における CS 電圧の波形 (第 2 波形) は上記の例に限られない。

【0472】

例えば、図 60B の例 2 に示すように、それぞれの第 2 期間 B1、B2 および B3 の CS 電圧の第 2 波形を $0.5 H$ で第 1 電圧レベルと第 2 電圧レベルとが切り替わる (すなわ

50

ち振動の周期が1 H) 振動波形としてもよい。さらに、第2波形の周期を1 Hよりも短くしてもよい。例えば、例5に示すように、それぞれの第2期間B1、B2およびB3のCS電圧の第2波形を0.25 Hで第1電圧レベルと第2電圧レベルとが切り替わる(すなわち振動の周期が0.5 H) 振動波形としてもよい。このように、CS電圧の第2波形の振動の周期を1 H以下とすれば、第2期間の長さが、水平走査期間Hの偶数倍であっても奇数倍であっても、同じCS電圧を用いることができるという利点がある。

【0473】

また、図60Bの例3に示すように、それぞれの第2期間B1、B2およびB3のCS電圧の第2波形を振動波形ではなく、第1電圧レベルと第2電圧レベルとの平均値で一定の波形としてもよい。このように第2期間のCS電圧値を一定値とすると、上述の例2と同様に、第2期間の長さB1、B2およびB3が水平走査期間Hの偶数倍であっても奇数倍であっても、同じCS電圧を用いることができるという利点がある。但し、例3の場合は、第1電圧レベルと第2電圧レベルに加えて異なる電圧レベルが必要となるため、例2の構成を採用する場合に比べ回路が高価となる。

【0474】

さらに、例4に示すCS電圧を用いることもできる。上記の例1～例3のCS電圧のサブフレームSF1の第1期間A1は、第1画素行のTF Tがオンされる8 H前から始まっているのに対し、例4のCS電圧は、第2画素行のTF Tがオフした後から780 Hの長さの第1期間A1が始まる。第1期間A1におけるCS電圧CS1の第1波形は、周期が20 Hでデューティ比が1:1の振動波形である。この後に、長さが26 Hの第2期間B1があり、CS電圧の第2波形は周期26 Hでデューティ比が1:1の振動波形である。これに続く、サブフレームSF2でも780 Hの第1期間A2(周期20 H、デューティ比が1:1の振動) 後、26 Hの第2期間B2(周期26 H、デューティ比が1:1の振動) を経て、サブフレームSF3へとつながる。サブフレームSF3では、770 Hの第1期間A3(周期20 H、デューティ比が1:1の振動) 後、36 Hの第2期間B3(周期36 H、デューティ比が1:1の振動) を経て、サブフレームSF1へとつながる。

【0475】

(実施形態14)

次に、図61Aおよび図61Bを参照しながら、画素行数が768行(XGA)のType IIの液晶表示装置の他の駆動方法を説明する。図61Aおよび図61Bは駆動波形を示す模式図である。垂直走査期間(フレーム) $V_Total = 806 H'$ 、有効表示期間 $V_Disp = 768 H'$ 、垂直帰線期間 $V_Blank = 38 H'$ である映像信号が入力される場合に、映像信号の1フレームを3つのサブフレームに3分割する駆動方法を説明する。ここでは、液晶層に印加する電圧の極性のシーケンスは、フレーム内で反転((+、-、+) → (-、+、-)) で、1 Hドット反転でフレーム反転を行う場合を説明する(図55(b)の下段に示したシーケンスに対応する)。

【0476】

図61Aおよび図61Bに示すように、サブフレームSF1、サブフレームSF2、サブフレームSF3をそれぞれ極性反転で書き込む場合、 $V_P_Total(SF1) = 768 H + 22 H$ 、 $V_P_Total(SF2) = 768 H + 22 H$ 、 $V_P_Total(SF3) = 768 H + 70 H$ と分けると、 $2418 H = 806 H'$ (すなわち、 $V_Total = V_P_Total(SF1) + V_P_Total(SF2) + V_P_Total(SF3)$) が成立する。ここでは映像信号の垂直帰線期間38 H'をサブフレームSF1の垂直帰線期間に22 H、サブフレームSF2の垂直帰線期間に22 H、サブフレームSF3の垂直帰線期間に70 H振り分けている。

【0477】

サブフレームSF1、SF2およびSF3が極性反転でつながり、CS電圧が10相でType IIであるため、 $V_P_Total(SF1)$ と $+V_P_Total(SF2)$ がいずれも790 H($P_A \cdot (n + 1/2)$)となる様に帰線期間を割り当て、サブフレ

10

20

30

40

50

ーム S F 3 に残りの帰線期間を割り振ると、C S 電圧の波形は、サブフレーム S F 1 からサブフレーム S F 3 の第 1 期間までは、10 H 毎に第 1 レベルと第 2 レベルとが切り替わる振動（周期 20 H）を繰り返すだけで、サブフレーム間（S F 1 と S F 2、S F 2 と S F 3）のつながりにおける均等処理を考慮する必要が無く、S F 1 および S F 2 に第 2 期間を設ける必要がない。従って、図 6 1 A および図 6 1 B においては、サブフレーム S F 1 およびサブフレーム 2 の第 2 期間 B 1 は図示せず、S F 1 の第 1 期間および第 2 期間と、S F 2 の第 1 期間および第 2 期間と、S F 3 の第 1 期間との和を「第 1 期間 A 1」とし示している。

【0478】

$V_P - Total(SF1) = 768H + 22H$ 、 $V_P - Total(SF2) = 768H + 22H$ 、 $V_P - Total(SF3) = 768 + 70H$ の場合、例えば例 1 に示すように、10 H 毎の振動を繰り返す長さが 2410 H の第 1 期間（A 1）の後、長さが 8 H の第 2 期間 B 3（4 H 毎に第 1 電圧レベルと第 2 電圧レベルに切り替わる）とすればよい。

【0479】

図 6 1 A の例 1 に示したような C S 電圧を用いると、極性が交互に反転するサブフレームが 3 つ連続し、その後、フレームで極性が反転するという極性のシーケンスが生じる倍速駆動においても、各サブフレームにおいて、全ての画素ラインに供給する C S 電圧の実効値を同じにできるので、むらの無い良好な表示を得ることができる。

【0480】

なお、第 2 期間（B 3）における C S 電圧の波形（第 2 波形）は上記の例に限られない。

【0481】

例えば、図 6 1 B の例 2 の C S 電圧のように、C S 電圧の第 2 波形を 0.5 H で第 1 電圧レベルと第 2 電圧レベルとが切り替わる（すなわち振動の周期が 1 H）振動波形としてもよい。さらに、第 2 波形の周期を 1 H よりも短くしてもよい。例えば、例 5 に示すように、それぞれの第 2 期間の C S 電圧の第 2 波形を 0.25 H で第 1 電圧レベルと第 2 電圧レベルとが切り替わる（すなわち振動の周期が 0.5 H）振動波形としてもよい。このように、C S 電圧の第 2 波形の振動の周期を 1 H 以下とすれば、第 2 期間の長さが、水平走査期間 H の偶数倍であっても奇数倍であっても、同じ C S 電圧を用いることができるという利点がある。

【0482】

また、図 6 1 B の例 3 に示すように、第 2 期間 B 3 の C S 電圧の第 2 波形を振動波形ではなく、第 1 電圧レベルと第 2 電圧レベルとの平均値で一定の波形としてもよい。このように第 2 期間 B 3 の C S 電圧値を一定値とすると、上述の例 2 と同様に、第 2 期間の長さ B 3 が水平走査期間 H の偶数倍であっても奇数倍であっても、同じ C S 電圧を用いることができるという利点がある。但し、例 3 の場合は、第 1 電圧レベルと第 2 電圧レベルに加えて異なる電圧レベルが必要となるため、例 2 の構成を採用する場合に比べ回路が高価となる。

【0483】

さらに、例 4 に示す C S 電圧を用いることもできる。上記の例 1 ～ 例 3 の C S 電圧の第 1 期間 A 1 は、第 1 画素行の T F T がオンされる 10 H 前から始まっているのに対し、例 4 の C S 電圧は、第 2 画素行の T F T がオフした後から長さが 2390 H の第 1 期間 A 1 が始まる。第 1 期間 A 1 における C S 電圧 C S 1 の第 1 波形は、周期が 20 H でデューティ比が 1 : 1 の振動波形である。この後に、長さが 28 H の第 2 期間 B 2 があり、C S 電圧の第 2 波形は周期 28 H でデューティ比が 1 : 1 の振動波形（14 H 毎に振動）である。

【0484】

このように、サブフレーム S F 1（S F 2）とサブフレーム S F 2（S F 3）が同極性の書込みの場合、サブフレーム S F 1（S F 2）の有効表示期間とサブフレーム S F 2（

10

20

30

40

50

S F 3) の有効表示期間ととの間の帰線期間 (S F 1 (S F 2) の帰線期間) は、サブフレーム S F 1 (S F 2) の有効表示期間 + 帰線期間 (= 第 1 期間 A 1 + 第 2 期間 B 1) = $P_A \cdot n$ となるように、映像信号の帰線期間を振り分ければよい。また、サブフレーム S F 1 (S F 2) とサブフレーム S F 2 (S F 3) が逆極性の書込みの場合、サブフレーム S F 1 (S F 2) の有効表示期間とサブフレーム S F 2 (S F 3) の有効表示期間ととの間の帰線期間 (S F 1 (S F 2) の帰線期間) は、サブフレーム S F 1 (S F 2) の有効表示期間 + 帰線期間 (= 第 1 期間 A 1 + 第 2 期間 B 1) = $P_A \cdot (n + 1 / 2)$ となるように振り分ければよい。

【0485】

(パネル分割駆動方法)

10

次に、液晶表示装置の表示領域を複数の領域に分割して駆動する方法 (パネル分割駆動法ということもある。) について説明する。典型的には、表示領域を上下の 2 つの領域に分割して駆動する。パネル分割駆動方法は、各画素に表示信号電圧を書き込むための時間を分割数倍にできる (2 分割すると 2 倍にできる) という利点がある。

【0486】

通常の駆動方法と比較しながらパネル分割駆動方法を説明する。

【0487】

図 6 2 はパネル分割をしない通常の駆動方法において、マルチ画素駆動を適用する場合の各信号のタイミングを模式的に示す図である。図 6 2 の上段の 2 つは、横軸が時間で、縦軸に表示パネル上の行方向の位置を示している。中段の図中の矢印は、表示パネルの左上から順に表示信号電圧が画素に書き込まれている (書き込みは線順次的に行われる) 様子を示しており、矢印の傾きは、書き込み速度を示している。また、ここでは、入力映像信号 (入力データ) の 1 垂直走査期間 (フレーム) 毎に極性が反転するフレーム反転の例を示している。図 6 2 から分かるように、通常の駆動方法では、入力データの送信速度と画素への書き込み速度が同じである。入力映像信号の垂直走査期間と液晶表示装置における垂直走査期間とが一致していることに対応する。

20

【0488】

マルチ画素駆動を行う場合、画素に対する書き込みが行われていない期間に、即ち走査信号 (ゲート) 信号がオフの期間に、CS 電圧の極性反転を行う必要がある。パネル分割無しの場合、図 6 2 中にハッチングで示した垂直帰線期間内の黒い実線で示した時刻で CS 電圧の極性反転を行うことで上記の条件を満足することができる。

30

【0489】

しかしながら、液晶表示装置の大型・高精細化に伴い、図 6 2 に示した従来の方法では駆動が困難となってきた。そこで、表示装置を上下に分割して駆動する方法が提案された。

【0490】

図 6 3 を参照して、表示領域を上下に 2 分割した駆動方法およびその問題点を説明する。

【0491】

図 6 3 に示した駆動方法では、1 画面分のデータを受信する時間で画面の 1 / 2 を書き込めばよくなるために、書き込みに与えられる時間は 2 倍となる。これは、中段の図の矢印の傾きが、上段の図中の直線の傾きの 1 / 2 になっていることに対応する。

40

【0492】

また、マルチ画素駆動を行う際の要件である、画素に対する書き込みがなされていない期間に CS 電圧の極性反転を行わなければならないという要件についても、中段の図中の垂直方向の太線の部分で極性反転を行うことで達成できている。

【0493】

しかしながら、図 6 3 の駆動方法では新たな問題が発生している。この問題とは、図 6 3 に示した駆動方法で動画像を表示した場合、パネル分割の継ぎ目 (上下分割の境界) 部分で、表示が分割されて観測されるといった問題である。この問題の原因は、パネル分割

50

の継ぎ目の部分（画面中央部分）で画面の書き込みが一旦停止することにある。

【0494】

この問題を解決するために、画面中央部分での書き込みの中断を行わない駆動方法が米国特許第6229516号明細書に開示されている。しかしながら、本発明者の検討の結果、この駆動方法と図62あるいは図63に示したマルチ画素駆動を組み合わせる場合には更なる問題が発生することがわかった。

【0495】

その問題とは、マルチ画素駆動を行う際の要件である、画素に対する書き込みがなされていない期間にCS電圧の極性反転を行わなければならないという要件が達成できないことである。

10

【0496】

図64を参照しながらこの問題を説明する。例えば、CS電圧の極性反転を図64中の垂直方向の太線で示したタイミングで行った場合、図中の○印の位置で画素への書き込みを示す矢印とCS電圧の極性反転のタイミングを示す太線とが交差している。さらに、CS電圧の極性反転のタイミングを示す太線の位置をいかに変更しようとも、画素への書き込みを示す矢印と交差を避けることはできない。したがって、マルチ画素駆動を行う要件を満足することはできない。

【0497】

以下に、この問題を解決する液晶表示装置およびその駆動方法の実施形態を説明する。

【0498】

以下に例示する液晶表示装置は、上述の実施形態の液晶表示装置と同様に、マルチ画素駆動するために互いに電氣的に独立な複数の補助容量幹線を有し、画素は、第1表示領域（例えば上側）に属する画素と、第2表示領域（例えば下側）に属する画素とを含み、第1表示領域と第2表示領域とは互いに独立に走査され得る領域であって、複数の補助容量幹線は、第1表示領域に属する複数の第1補助容量幹線と、第2表示領域に属する複数の第2補助容量幹線とを含んでいる。

20

【0499】

ここで、ある補助容量幹線が属する表示領域は、その補助容量幹線が電氣的に接続されている補助容量対向電極を含む副画素を有する画素がどの表示領域に属するかで決まる。異なる表示領域に属する画素の補助容量対向電極に電氣的に接続されている補助容量幹線はいずれに属しないとする。なお、後述するように、第1表示領域に属する画素および第2表示領域に属する画素のいずれにも電氣的に接続された補助容量幹線をさらに含んでもよい。また、この場合、当該補助容量幹線が接続されている画素の内、1つの画素行（他方の表示領域に最も近い画素行）の画素だけが異なる表示領域（例えば第1表示領域）属し、他の全ての画素は同じ表示領域（例えば第2表示領域）に属する。この場合、2つの異なる表示領域に属する画素のいずれにも電氣的に接続された当該補助容量幹線は、例外的な画素行を除いた他の全ての画素が属する表示領域（すなわち、第2表示領域）に属するものと扱うことが出来る。

30

【0500】

ある実施形態において、複数の第1補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧と、複数の第2補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧は、同一波形であって位相が異なる電圧である。

40

【0501】

ある実施形態において、複数の第1補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧波形と、複数の第2補助容量幹線の内の任意の1つの補助容量幹線に印加する電圧波形の位相差は、1水平走査期間よりも大きく、かつ、映像信号の垂直走査期間（V-Total）よりも小さく設定されている。

【0502】

例えば、図72に示すように、複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、第1電圧レベルと第2電圧レベルで構成される複数の周期を有する複数の矩形波

50

で構成される矩形波群 2 つ、即ち第 1 矩形波群と第 2 矩形波群が繰り返し連結されたものであって、第 1 矩形波群 (W I) および第 2 矩形波群 (W I I) は、それぞれ第 1 期間 (W I A または W I I A) と第 2 期間 (W I B または W I I B) とを含み、第 1 期間 (W I A または W I I A) において各画素への書き込み走査が行われる。第 1 補助容量幹線に印加される補助容量対向電圧の第 1 期間 (W I A または W I I A) は第 1 表示領域が走査される期間であって、第 2 補助容量幹線に印加される補助容量対向電圧の第 1 期間 (W I A または W I I A) は、第 2 表示領域が走査される期間であり、第 1 矩形波群と第 2 矩形波群では、それぞれの第 1 期間内での走査時の各画素に書き込まれる表示信号電圧の極性が異なり、第 2 矩形波群の第 1 期間における波形は、第 1 矩形波群の第 1 期間の波形における第 1 電圧レベルを第 2 電圧レベルに、第 2 電圧レベルを第 1 電圧レベルに変更したものである。ここで、第 1 補助容量幹線が供給する第 1 補助容量対向電圧の第 1 矩形波群と第 2 矩形波群との連結タイミング (連結する時刻) と第 2 補助容量幹線が供給する第 2 補助容量対向電圧の第 1 矩形波群と第 2 矩形波群との連結タイミング (連結する時刻) が異なっている。

【0503】

また、図 72 に示すように、入力映像信号の垂直走査期間 (V - T o t a l) が 2 以上のサブフレームに分割され、各サブフレームにおいて各画素に表示信号電圧が書き込まれ、入力映像信号の連続する 2 つの垂直走査期間内において、表示信号電圧が同極性で書き込まれるサブフレームが 2 つ連続し、その後のサブフレームで表示信号電圧の極性が反転するシーケンスを含み、複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各サブフレームにおいて、水平走査期間 (H) の 2 以上の整数倍の第 1 周期 (P_A) で振動する第 1 波形と、連続する所定数の入力映像信号の垂直走査期間毎に補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第 2 波形とを含み、かつ、極性が反転するサブフレーム間で、補助容量対向電圧の第 1 波形の位相が 180° 変化する液晶表示装置においてパネル分割構造を採用すると、複数の補助容量幹線は、第 1 表示領域に属する第 1 補助容量幹線と、第 2 表示領域に属する第 2 補助容量幹線とを含み、第 1 補助容量幹線が供給する第 1 補助容量対向電圧の第 1 波形の位相が 180° 変化するタイミングと第 2 補助容量幹線が供給する第 2 補助容量対向電圧の第 1 波形の位相が 180° 変化するタイミングが異なる。

【0504】

このように、第 1 補助容量幹線が供給する第 1 補助容量対向電圧の第 1 矩形波群と第 2 矩形波群との連結タイミング (連結する時刻) と第 2 補助容量幹線が供給する第 2 補助容量対向電圧の第 1 矩形波群と第 2 矩形波群との連結タイミング (連結する時刻) が異なっている、あるいは、第 1 補助容量幹線が供給する第 1 補助容量対向電圧の第 1 波形の位相が 180° 変化するタイミングと第 2 補助容量幹線が供給する第 2 補助容量対向電圧の第 1 波形の位相が 180° 変化するタイミングが異なっていることを、以下では単純に CS 電圧の極性反転のタイミングが異なるということがある。

【0505】

このように、分割した表示領域ごとに異なるタイミングで CS 電圧の極性反転を行うことによって、動画像表示時の分割部分の画像の不連続性を生じることなく、且つマルチ画素駆動を行う際の要件である、画素に対する書き込みがなされていない期間に CS 電圧の極性反転を行わなければならないという要件を達成することができる。

【0506】

典型的には、各表示領域における第 1 矩形波群と第 2 矩形波群との連結タイミング、あるいは、補助容量対向電圧の第 1 波形の位相が 180° 変化するタイミングは、全て同じである。

【0507】

ある実施形態において、第 1 表示領域に対する垂直走査期間を V_P - T o t a l (S F U)、第 2 表示領域に対する垂直走査期間を V_P - T o t a l (S F L) とするとき、入力映像信号の 1 垂直走査期間 (V - T o t a l) = V_P - T o t a l (S F U) = V_P -

$T_{total}(SFL)$ の関係を満足する。

【0508】

ある実施形態において、第1矩形波群と第2矩形波群の長さが入力映像信号の垂直走査期間 ($V - T_{total}$) に等しい。

【0509】

ある実施形態において、入力映像信号の垂直走査期間 ($V - T_{total}$) が、第1サブフレーム ($V_P - T_{total}(SF1)$) と第2サブフレーム ($V_P - T_{total}(SF2)$) との和で表され、第1サブフレームにおける第1表示領域の垂直走査期間を $V_P - T_{total}(SFU1)$ 、第1サブフレームにおける第2表示領域に対する垂直走査期間を $V_P - T_{total}(SFL1)$ とし、第2サブフレームにおける第1表示領域の垂直走査期間を $V_P - T_{total}(SFU2)$ 、第1サブフレームにおける第2表示領域に対する垂直走査期間を $V_P - T_{total}(SFL2)$ とするとき、 $V_P - T_{total}(SF1) = V_P - T_{total}(SFU1) = V_P - T_{total}(SFL1)$ 、および $V_P - T_{total}(SF2) = V_P - T_{total}(SFU2) = V_P - T_{total}(SFL2)$ の関係を満足し、第1矩形波群の長さが $V_P - T_{total}(SF1)$ に等しく、第2矩形波群の長さが $V_P - T_{total}(SF2)$ に等しい。

【0510】

もちろん、図72に示したような倍速駆動に限られない。

【0511】

入力映像信号の垂直走査期間 ($V - T_{total}$) 毎に表示信号電圧の極性が反転するシーケンスを有し、複数の補助容量幹線のそれぞれが供給する補助容量対向電圧は、各垂直走査期間 ($V - T_{total}$) において、水平走査期間 (H) の2以上の整数倍の第1周期 (P_A) で振動する第1波形と、連続する所定数の入力映像信号の垂直走査期間毎に補助容量対向電圧の実効値が、所定の一定値をとるように設定されている第2波形とを含み、かつ、極性が反転するのに伴って、補助容量対向電圧の第1波形の位相が 180° 変化する液晶表示装置に、パネル分割構造を適用する場合、第1補助容量幹線が供給する第1補助容量対向電圧の第1波形の位相が 180° 変化するタイミングと第2補助容量幹線が供給する第2補助容量対向電圧の第1波形の位相が 180° 変化するタイミングを異ならせればよい。この場合にも、複数の第1補助容量幹線が供給する複数の第1補助容量対向電圧の第1波形の位相が 180° 変化するタイミングは全て同一タイミングであり、且つ、複数の第2補助容量幹線が供給する複数の第2補助容量対向電圧の第1波形の位相が 180° 変化するタイミングも全て同一タイミングであることが好ましい。

【0512】

以下に図面を参照しながら、パネル分割駆動方法の好ましい実施形態を説明する。

【0513】

(実施形態15)

図65に示す駆動方法では上下に2分割された画面のそれぞれで異なるタイミングでCS電圧の極性反転を行っている点に特徴がある。

【0514】

このような構成をとることにより、上下に分割した液晶表示装置において動画像表示時の分割部分の画像の不連続性を生じることなく、且つマルチ画素駆動を行う際の要件である、画素に対する書き込みがなされていない期間にCS電圧の極性反転を行わなければならないという要件を達成することができる。このように、マルチ画素駆動用の表示パネルを上下に2分割するためには、CSバスラインも上下で2分割する必要がある。その際、画面の中央のCSバスラインは上半分または下半分のいずれかに含める。すなわち、画面の上半分と下半分とでCSバスラインの本数が1本異なることになる。

【0515】

尚、図64の説明で問題としていた画面継ぎ部分での動画像の分断の問題の程度はその部分での書き込み中断の時間に依存している。図65に示すように、画面継ぎ部分での書き込み中断がない場合が理想的であるが、わずかな期間の中断であれば視認上問題ない場

合もある。発明者が検討した結果、全体の書き込み時間に対して 20 % 程度の中断時間であれば視認上の許容範囲であった。

【0516】

このような許容範囲内で画面中央部で書き込みを中断する場合においても、例えば図 6 6 に示すように、CS 電圧の極性を反転するタイミングを上下半画面毎に異なるように制御することが有効である。その理由は、上下各画面の書き込み休止時に行う CS 電圧の極性反転タイミングを上下画面で同等にすることができ、上下画面の駆動状態を一致させることができるからである。

【0517】

(実施形態 16)

実施形態 15 の駆動方法は、パネル分割駆動で等速表示 (表示装置へのデータ入力の周期と液晶表示装置の駆動の周期が等しい) 場合の例であり、この場合、パネル分割駆動の効果、即ち通常の駆動と比較して液晶表示装置への書き込み時間を 2 倍に拡大できる効果を大型・高精細パネルの駆動に利用するものであった。

【0518】

パネル分割駆動は、液晶表示装置の高速駆動 (駆動周波数上昇) に利用することもできる。ここでは、上下 2 分割駆動を 2 倍速駆動に適用する例を説明する。

【0519】

図 6 7 に示す駆動方法は、画素書き込み速度および画素の極性反転速度も 2 倍速にした例を示しており、図 6 8 は、画素の極性反転は従来どおりの等速 (入力映像信号の 1 フレーム毎に反転) で行い、画素書き込みだけを 2 倍速にした例を示している。

【0520】

図 6 7 および図 6 8 のいずれの駆動方法においても、画素の極性反転の毎に CS 電圧の極性反転が成されており、2 倍速駆動とマルチ画素駆動とが成立している。

【0521】

(実施形態 17)

次に、上下 2 分割駆動と 3 倍速駆動に適用する例を説明する。

【0522】

図 6 9 に示す駆動方法は、画素書き込み速度および画素の極性反転速度も 3 倍速にした例を示しており、図 7 0 は、画素の極性反転は従来どおりの等速 (入力映像信号の 1 フレーム毎に反転) で行い、画素書き込みだけを 3 倍速にした例を示している。

【0523】

図 6 9 および図 7 0 のいずれの駆動方法においても、画素の極性反転の毎に CS 電圧の極性反転が成されており、3 倍速駆動とマルチ画素駆動とが成立している。

【0524】

(実施形態 18)

上述した上下 2 分割駆動と 2 倍速駆動とを組み合わせたマルチ画素駆動に好適な実施形態を説明する。

【0525】

図 7 1 A ~ 図 7 1 C および図 7 2 を参照して、画素行数が 1080 行 (Full HD) の Type II の液晶表示装置の駆動方法を説明する。図 7 1 A ~ 図 7 1 C は、Full HD の Type II の液晶表示装置のマトリクス構成 (CS バスラインの接続形態) を示す模式図である。ここでは、10 種類 (10 相) の CS 電圧 (CS1 ~ CS10) を用いる ($K = 1$ 、 $L = 10$)。

【0526】

図 7 2 は、図 7 1 A ~ 図 7 1 C に示した液晶表示装置の駆動波形を示す模式図である。

【0527】

垂直走査期間 (フレーム) $V - Total = 1120 H'$ 、有効表示期間 $V - Disp = 1080 H'$ 、垂直帰線期間 $V - Blank = 40 H'$ である映像信号が入力される場合に、映像信号の 1 フレームを 2 つのサブフレームに 2 分割するとともに画面を上下に 2

10

20

30

40

50

分割する駆動方法を説明する。ここでは、 $V - Total = 16.7ms$ とする。また、液晶層に印加する電圧の極性は、図55(b)の上側に示したシーケンス(フレーム内は同極性、 $(+,+) \rightarrow (-,-)$)で、1Hドット反転でフレーム反転を行う場合を説明する。

【0528】

ここで、上下2分割された画面の上半分(上側表示領域)に対応することを示す記号としてUを、画面の下半分(下側表示領域)に対応する記号としてLを用いる。上側表示領域は、図71Aに示した第1番目のゲートバスライン(GBL_1)から図71Bに示した第540番目のゲートバスライン(GBL_540)に接続された540行の画素行で構成されており、下側表示領域は、図71Bに示した第541番目のゲートバスライン(GBL_541)から図71Cに示した第1080番目のゲートバスライン(GBL_1080)に接続された540行の画素行で構成されている。図72においては上側表示領域を $G001 \sim G540$ とし、下側表示領域を $G'001 \sim G'540$ としている。なお、図71Bに示した第540番目のゲートバスライン(GBL_540)に接続されている画素行は上側表示領域に属し、この画素が有する2つ副画素の一方の補助容量対向電極は、上側表示領域に属する補助容量幹線CS9に補助容量配線を介して電氣的に接続されている。しかしながら、この画素が有する2つ副画素の他方の補助容量対向電極は、当該画素を除き、下側表示領域に属する画素の補助容量対向電極に電氣的に接続されている補助容量幹線CS1'に電氣的に接続されている。

【0529】

このように、Type IIの液晶表示装置においては、複数の表示領域に分割した場合、ある表示領域に属する画素行の内で他の領域に最も近い画素行は、当該表示領域に属する補助容量幹線に電氣的に接続された補助容量対向電極を有する副画素と、当該画素を除き、当該表示領域に隣接する表示領域に属する画素の補助容量対向電極に電氣的に接続されている補助容量幹線に電氣的に接続された補助容量対向電極を有する副画素とを備えることになる。このように異なる表示領域に属する画素の補助容量対向電極に電氣的に接続されている補助容量幹線はいずれに属しないことになる。しかしながら、2つの異なる表示領域に属する画素のいずれにも電氣的に接続された当該補助容量幹線は、例外的な画素行($G540$)を除いた他の全ての画素が属する表示領域(ここでは第2表示領域)に属するものと扱うことが出来る。すなわち、CS1'は、実質的には下側表示領域に属する補助容量幹線として扱うことが出来る。

【0530】

なお、Type Iの液晶表示装置においては、ある表示領域に属する画素の2つの副画素の補助容量対向電極は、いずれも同じ表示領域に属する補助容量幹線に接続されることになる。

【0531】

1フレームが $1120H'$ の映像信号($1H' = 16.7[ms] / 1120$)を2倍速で書き込み、かつ、上下2分割で駆動するので、液晶表示装置における水平走査期間1Hは $(1H' / 2) \cdot 2$ 、すなわち $1H = 1H'$ となる。

【0532】

図72に示すように、サブフレームSF1Uの垂直走査期間 $V_P - Total(SF1U) = 540H + 20H$ 、サブフレームSF2Uの垂直走査期間 $V_P - Total(SF2U) = 540H + 20H$ 、サブフレームSF1Lの垂直走査期間 $V_P - Total(SF1L) = 540H + 20H$ 、サブフレームSF2Lの垂直走査期間 $V_P - Total(SF2L) = 540H + 20H$ とする。すなわち、入力映像信号の垂直帰線期間 $V - Blank = 40H'$ を上下のそれぞれの2つのサブフレームに $20H$ ずつ割り振る。

【0533】

サブフレームSF1UのCS電圧は、第2画素行のTF Tがオフした後、 $540H$ 期間(第1期間)に亘って $10H$ 毎の振動を行い(周期 $20H$)、残りの $20H$ (第2期間)の内の $12H$ を $6H$ ずつ第1電圧レベルと第2電圧レベルとに割り振り、残りの $8H$ を1

10

20

30

40

50

H以下、例えば0.5Hで振動させる(周期1H)。1H以下で振動させる期間を設けることで、サブフレームSF1Uの第2期間が水平走査期間Hの奇数倍となった場合でも特別な処理をする必要がなくなる。

【0534】

サブフレームSF2UのCS電圧は、第2画素行のTF Tがオフした後、550H期間(第1期間)に亘って10H毎の振動を行い(周期20H)、残りの10H(第2期間)を1H以下、例えば0.5Hで振動させる(周期1H)。1H以下で振動させる期間を設けることで、サブフレームSF2Uの第2期間が水平走査期間Hの奇数倍となった場合でも特別な処理をする必要がなくなる。ここで、CS1~CS6は不規則な10Hの振動となる。CS1およびCS2は540Hの期間に亘って10Hの振動を行い、最後の10Hの6H期間あと0.5Hの振動を10H行い、残りの4H一定に保つ。CS3およびCS4も同様に、540Hの期間に亘って10Hの振動を行い、最後の10Hの4H期間のあと0.5Hの振動を10H行い、残り6H期間一定に保ってもよいが、0.5Hの振動を行う前の4H期間を前の10Hの期間に連続させて14Hの期間としている。CS5およびCS6も同様に、540Hの期間に亘って10Hの振動を行い、最後の10Hの2H期間のあと0.5Hの振動を10H行い、残り8H期間一定に保ってもよいが、0.5Hの振動を行う前の2H期間を前の10H期間につけて12H期間としている。

10

【0535】

サブフレームSF1LのCS電圧は、第2画素行のTF Tがオフした後、CSが切り替わる10H前より540H期間に亘って10H毎の振動を行い、残りの20Hを8Hずつ第1電圧レベルと第2電圧レベルとに割り振り、(CS5'~8'は6Hずつ)残りの4Hを1H以下、例えば0.5Hで振動させる。1H以下で振動させる期間を設けることで、サブフレームSF1Lの第2期間が水平走査期間Hの奇数倍となった場合でも特別な処理をする必要がなくなる。

20

【0536】

サブフレームSF2LのCS電圧は、第2画素行のTF Tがオフした後、CSが切り替わる10H前より550Hの期間に亘って10H毎の振動を行い、残りの10Hを1H以下、例えば0.5Hで振動させる。1H以下で振動させる期間を設けることで、サブフレームSF1Lの第2期間が水平走査期間Hの奇数倍となった場合でも特別な処理をする必要がなくなる。ここで、CS1'およびCS2'は残りの10Hのうちの8Hを4Hずつ第1電圧レベルと第2電圧レベルとに割り振り、残りの2Hを1H以下、例えば0.5Hで振動させる。

30

【0537】

図72に示したようなCS電圧を用いると、上下2分割駆動と2倍速駆動とを組み合わせたマルチ画素駆動においても、各サブフレームにおいて、全ての画素ラインに供給するCS電圧の実効値を同じにできるので、むらの無い良好な表示を得ることができる。もちろん、上述した、上下2分割駆動の利点および2倍速駆動の利点も得られる。

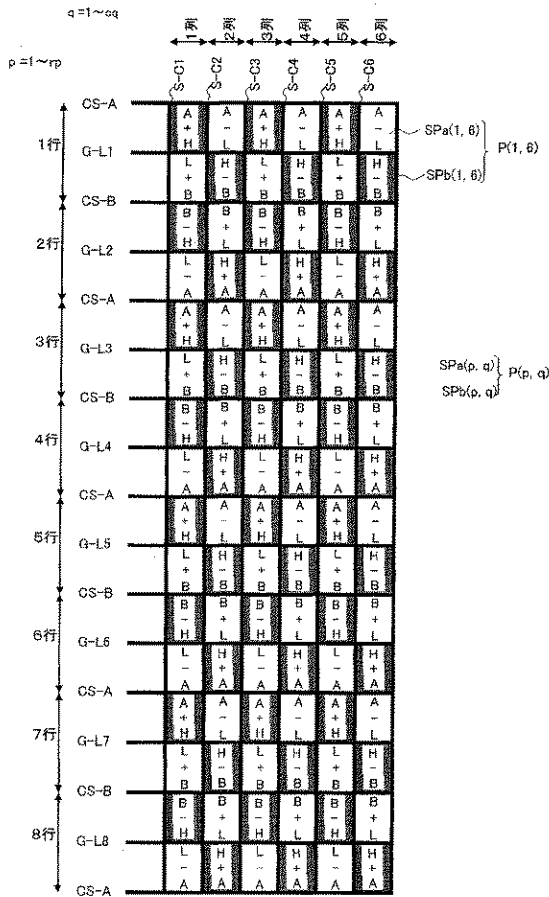
【産業上の利用可能性】

【0538】

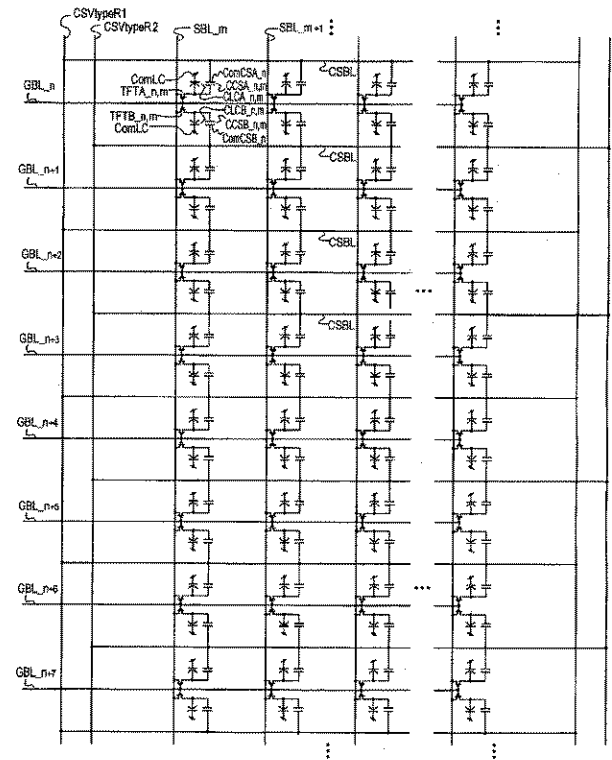
本発明によると、γ特性の視野角依存性が改善された表示品位の極めて高い大型あるいは高精細の液晶表示装置が提供される。本発明の液晶表示装置は、例えば30型以上の大型のテレビ受像機として好適に用いられる。

40

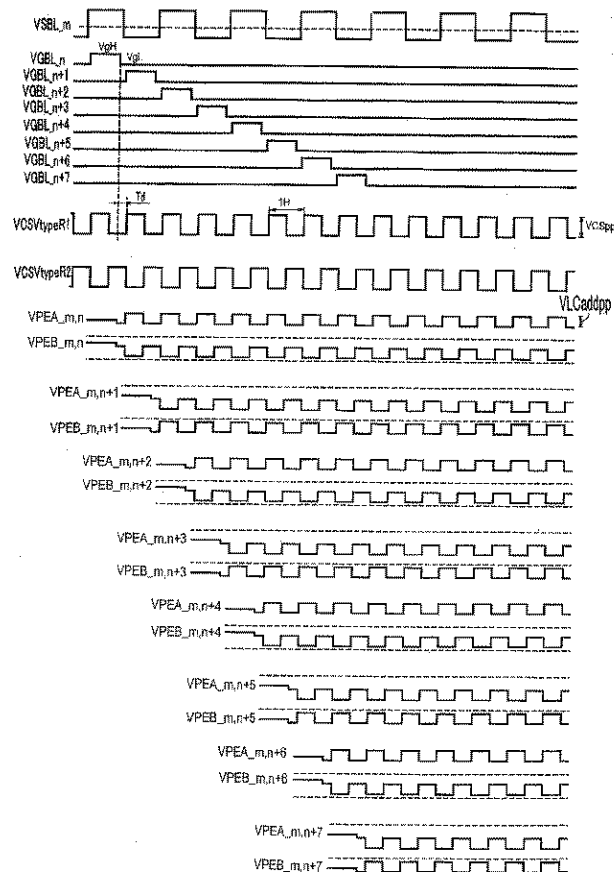
【図 1】



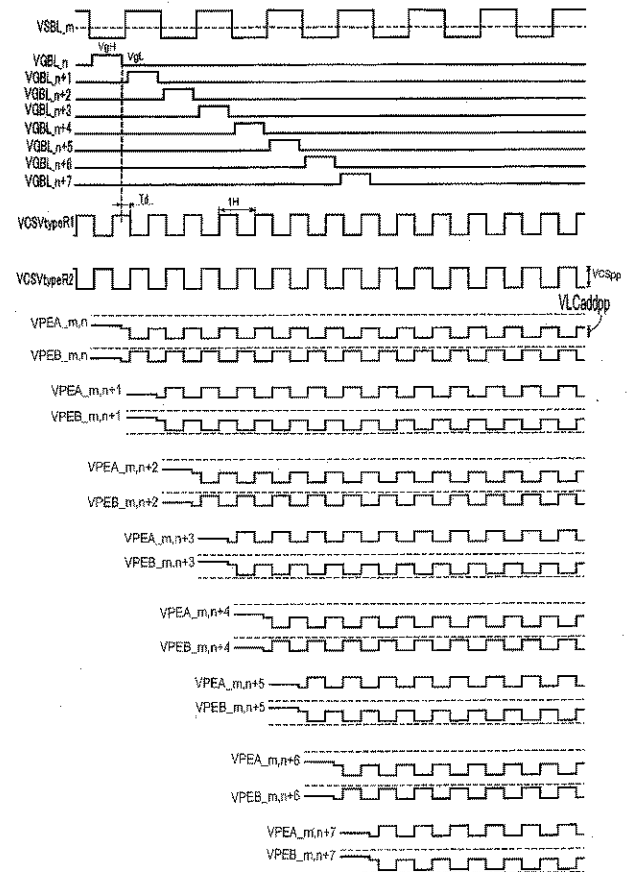
【図 2】



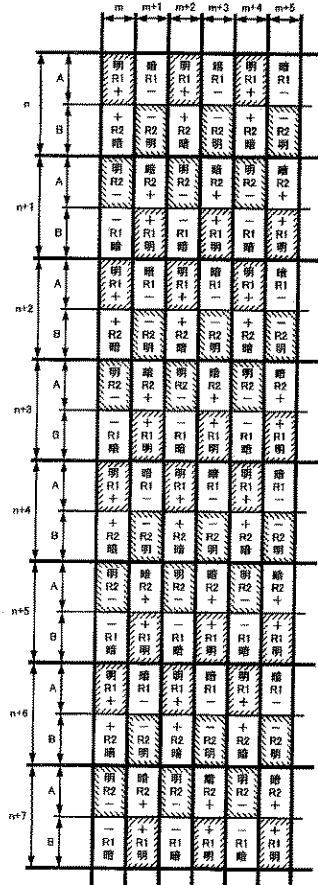
【図 3 A】



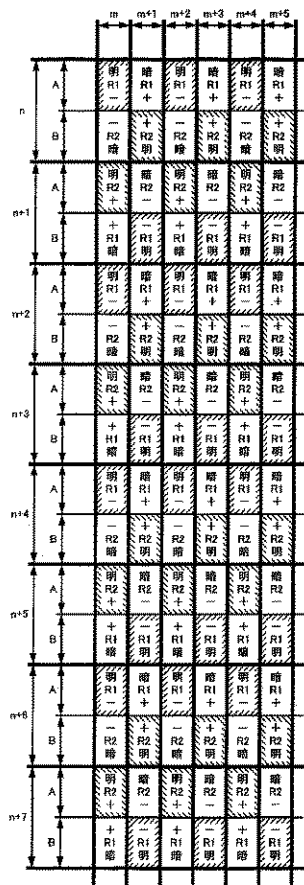
【図 3 B】



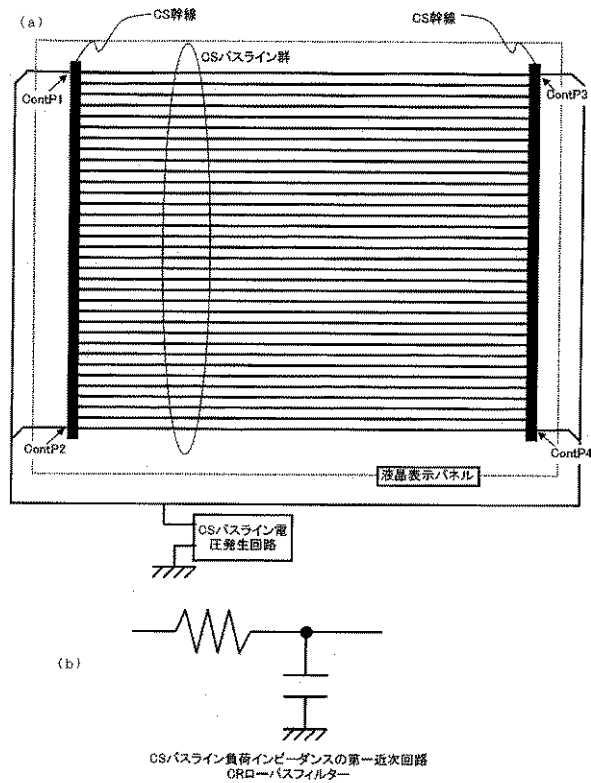
【図 4 A】



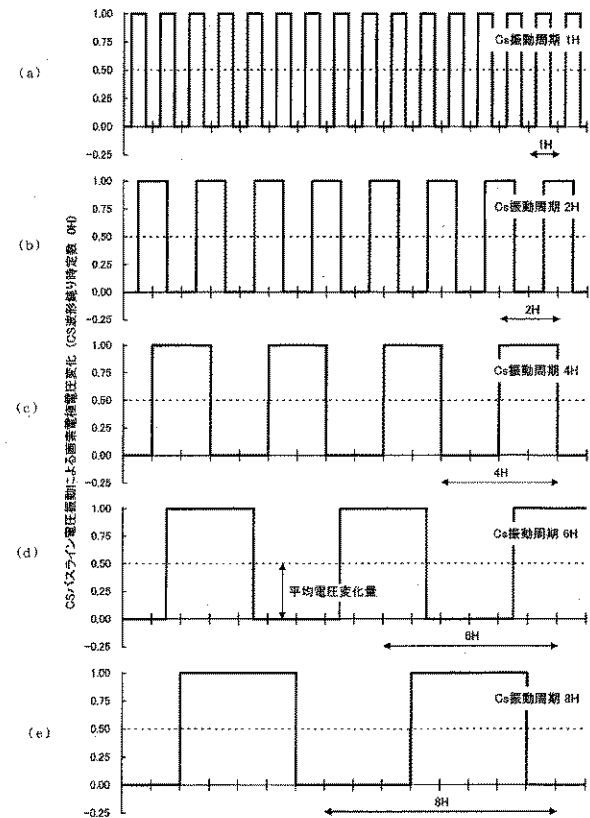
【図 4 B】



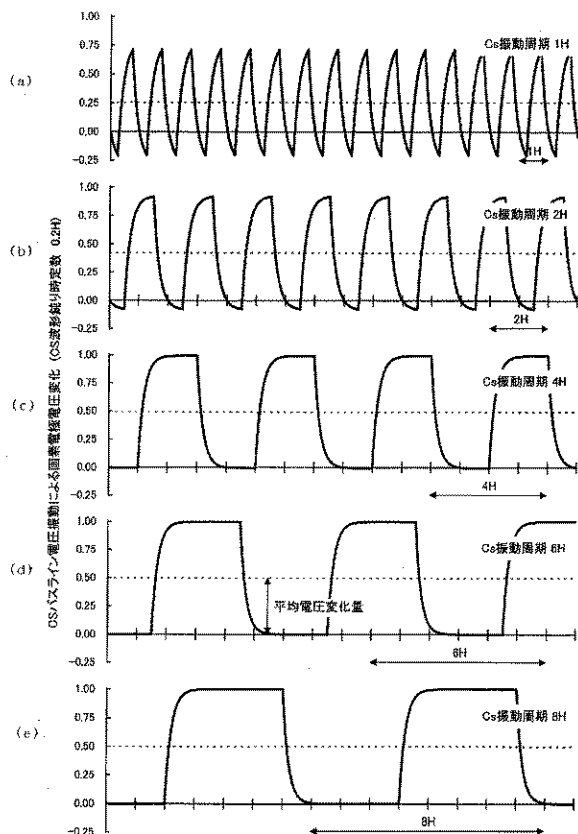
【図 5】



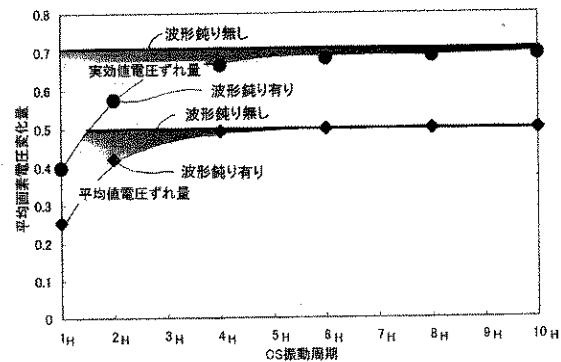
【図 6】



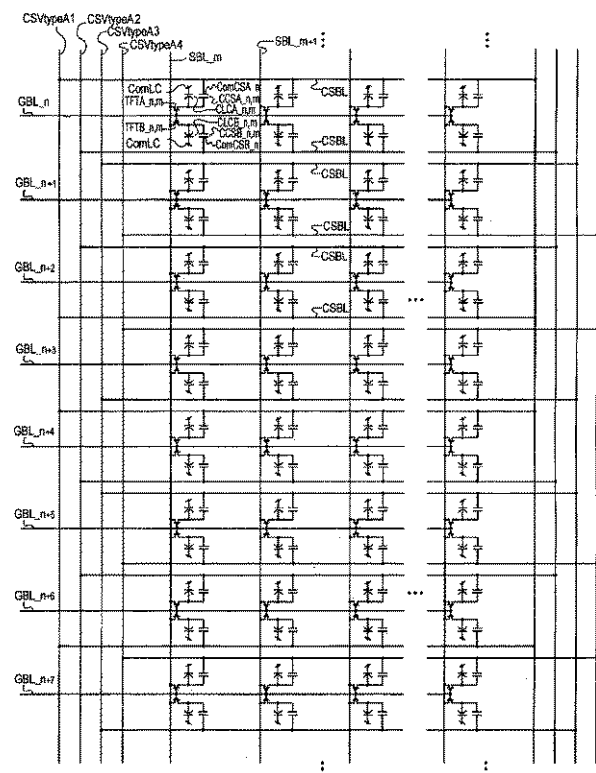
【図 7】



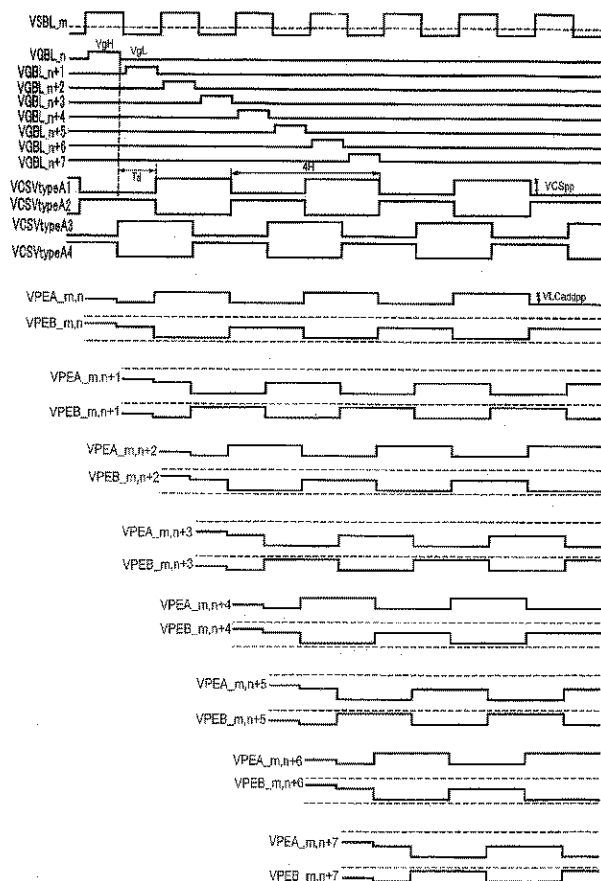
【図 8】



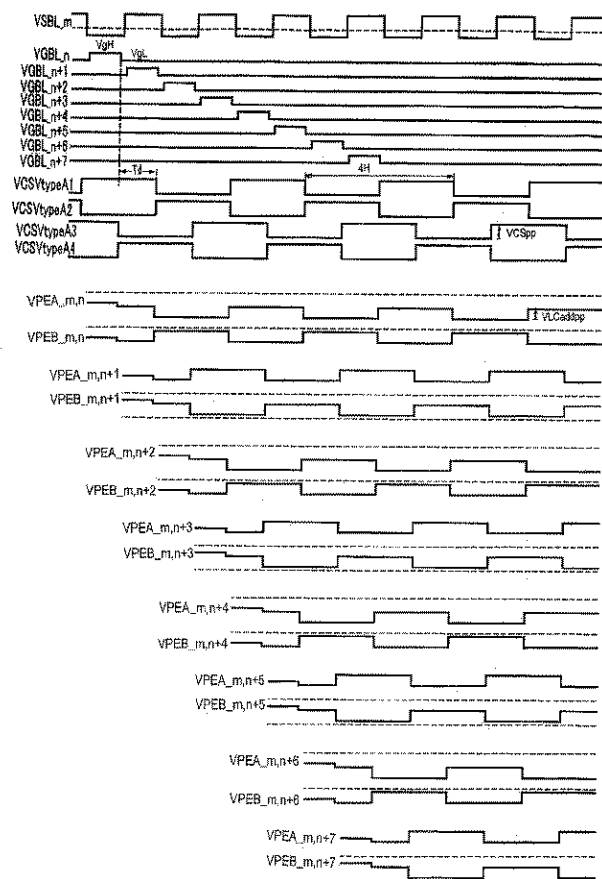
【図 9】



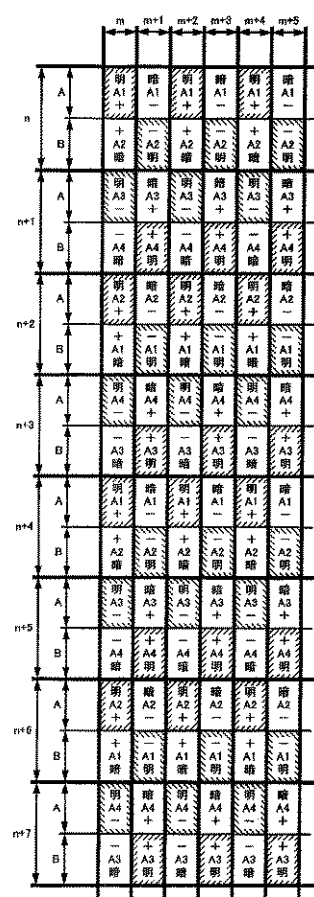
【図 10 A】



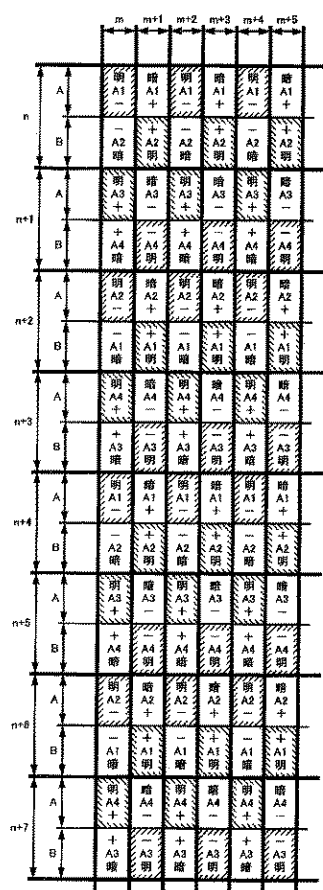
【図 10 B】



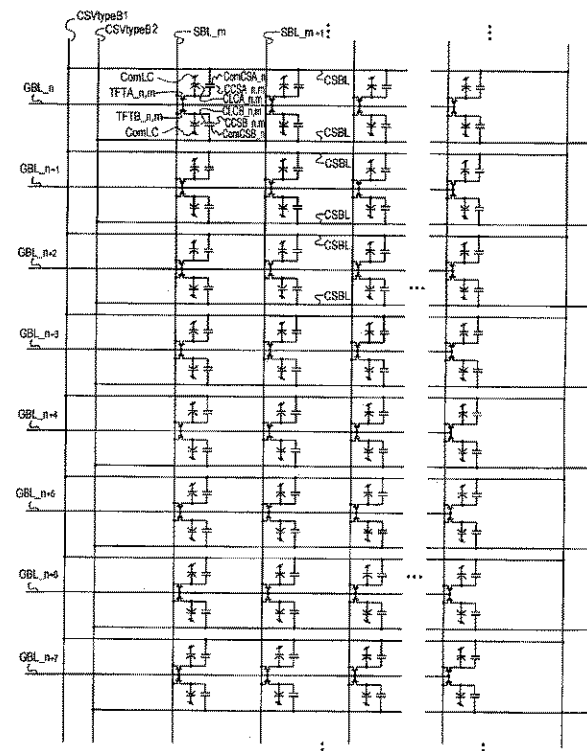
【図 11 A】



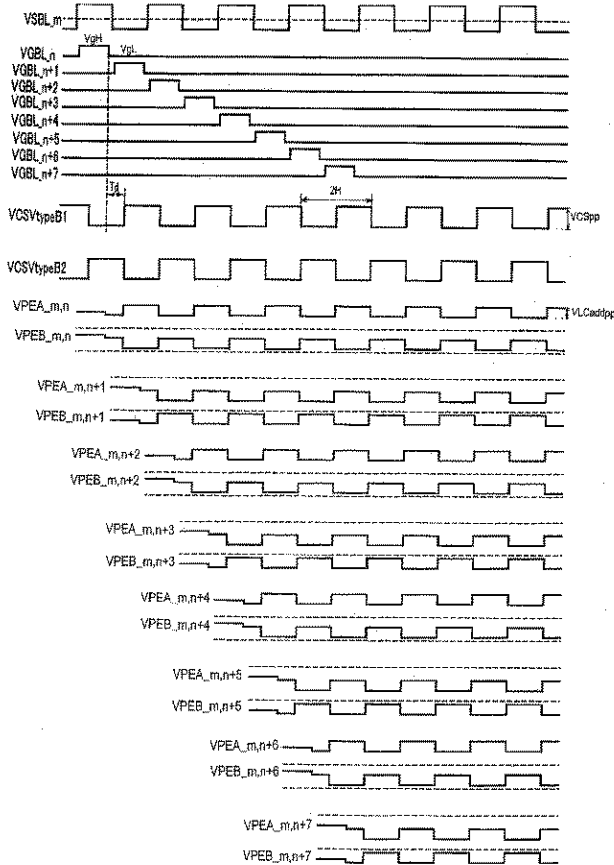
【図 11 B】



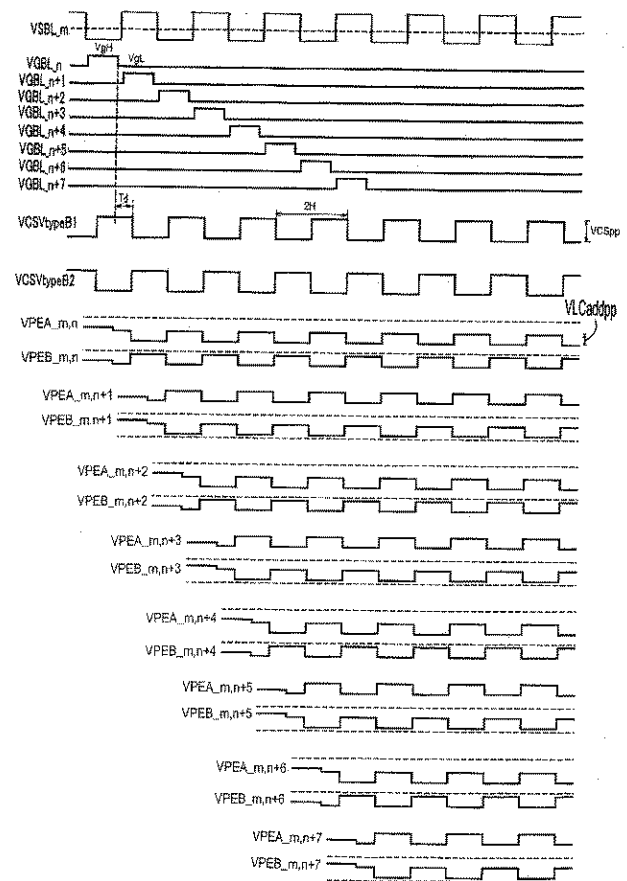
【図 12】



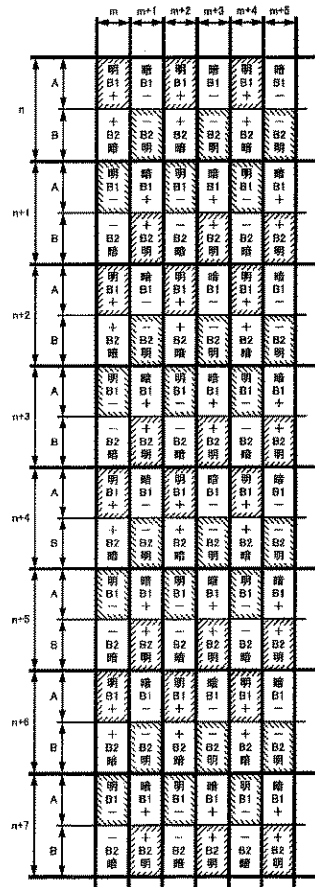
【図 13 A】



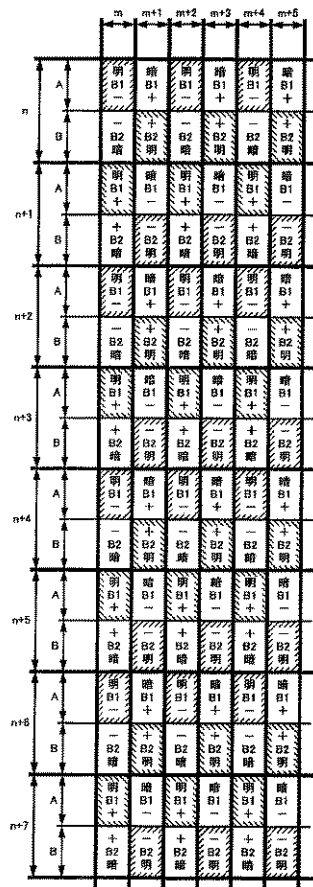
【図 13 B】



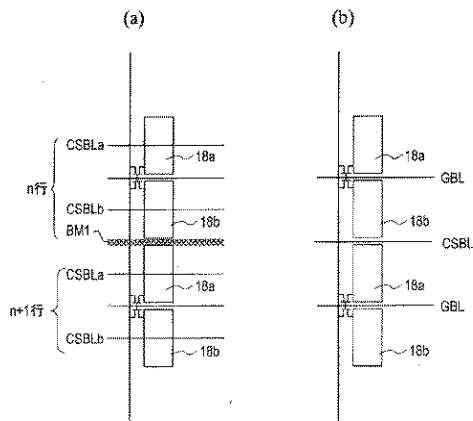
【図 14 A】



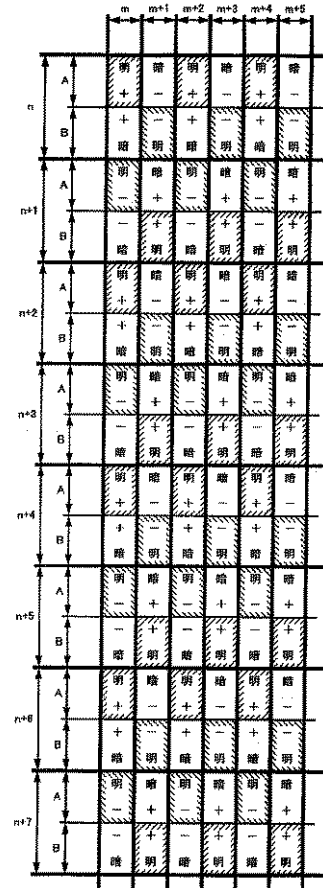
【図 14 B】



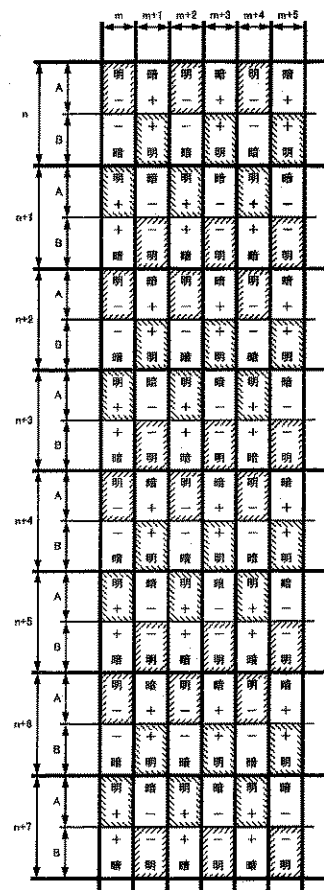
【図 15】



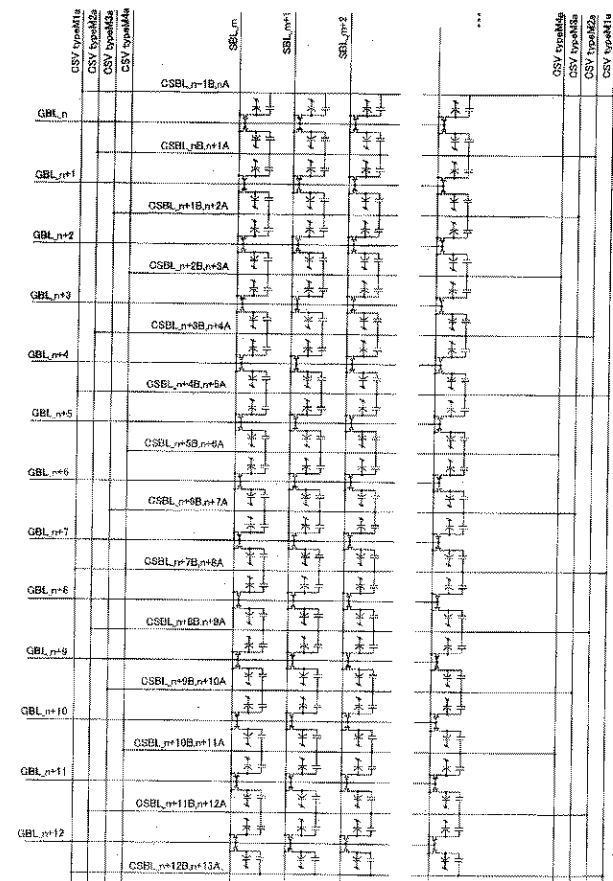
【図 16 A】



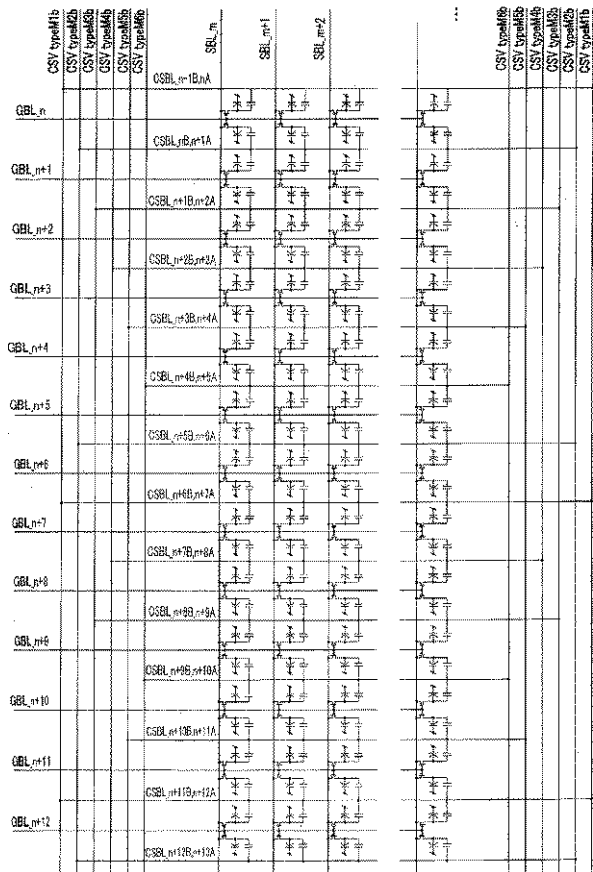
【図 16 B】



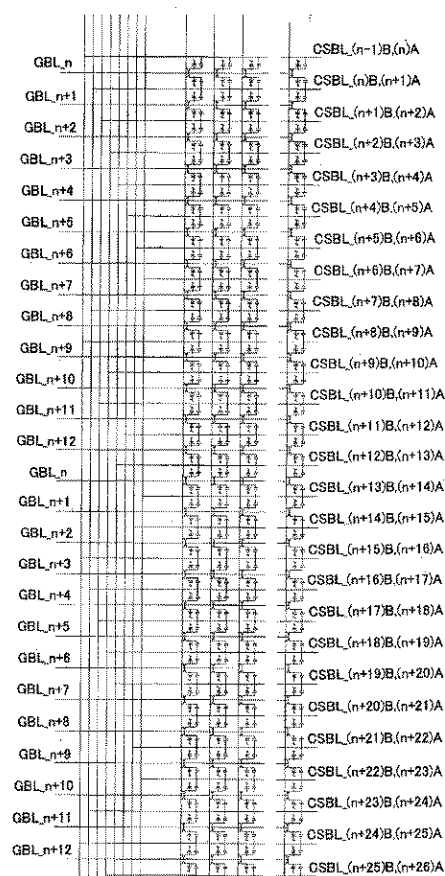
【図 17】



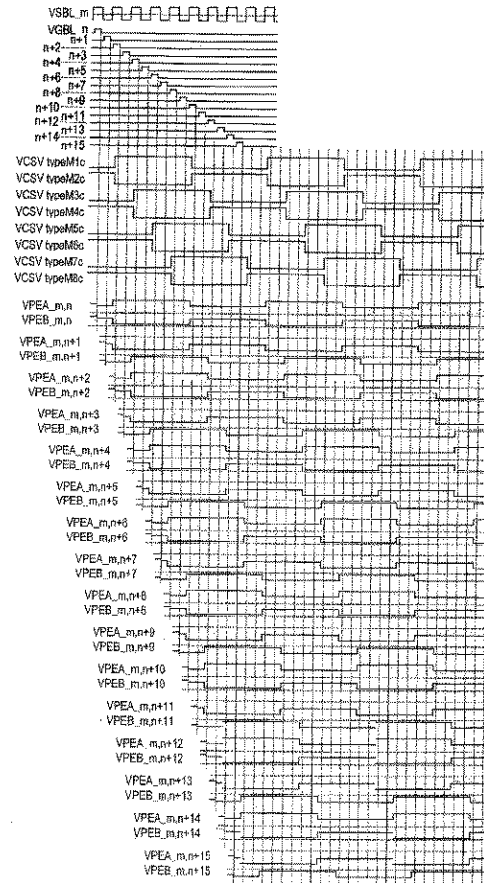
【 図 1 9 】



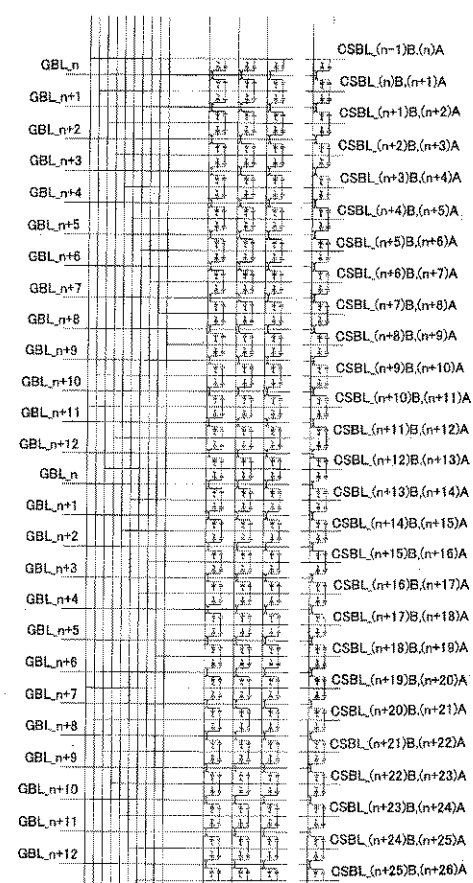
【 図 2 1 】



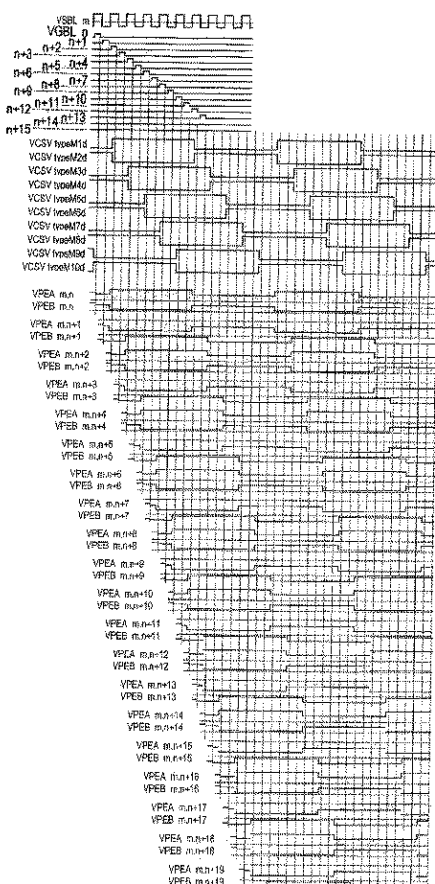
【図 2 2】



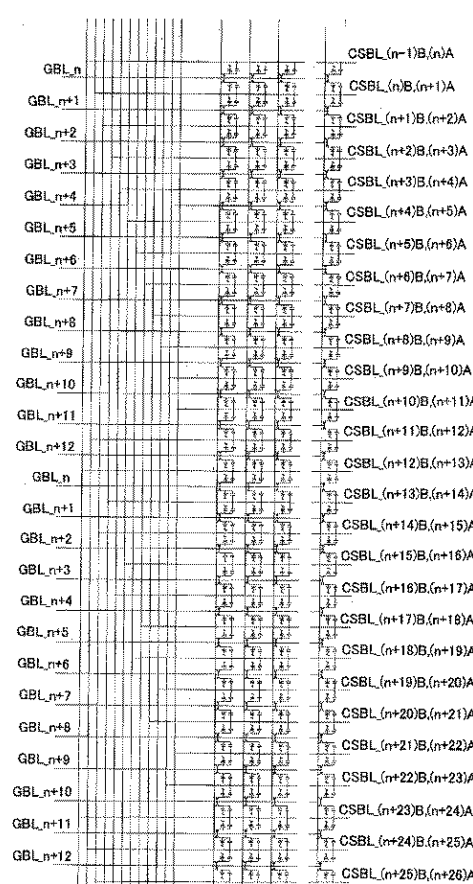
【図 2 3】



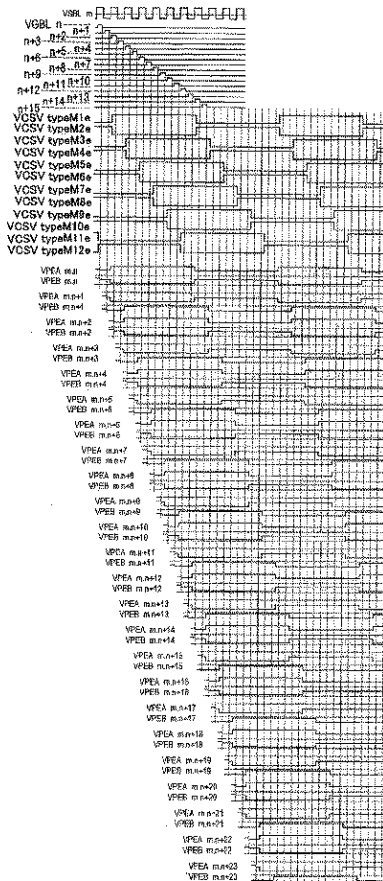
【図 2 4】



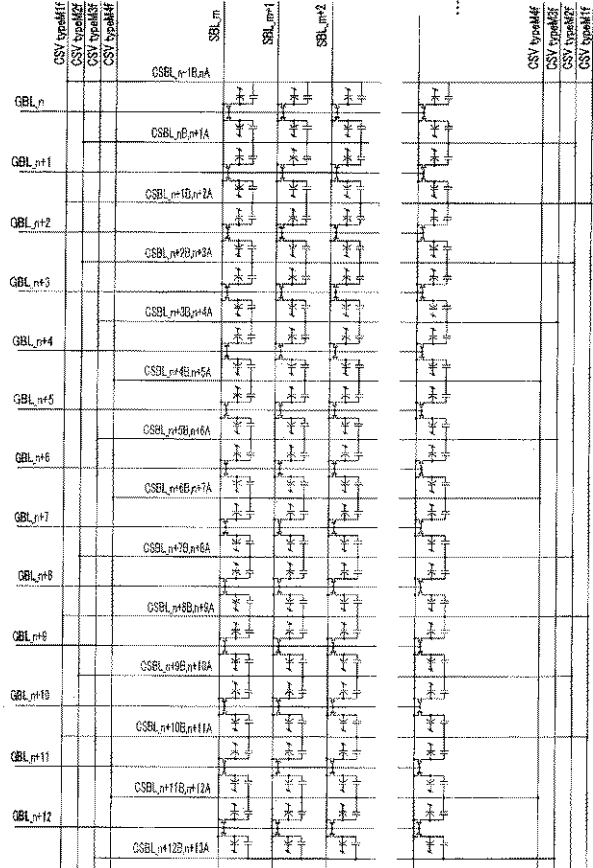
【図 2 5】



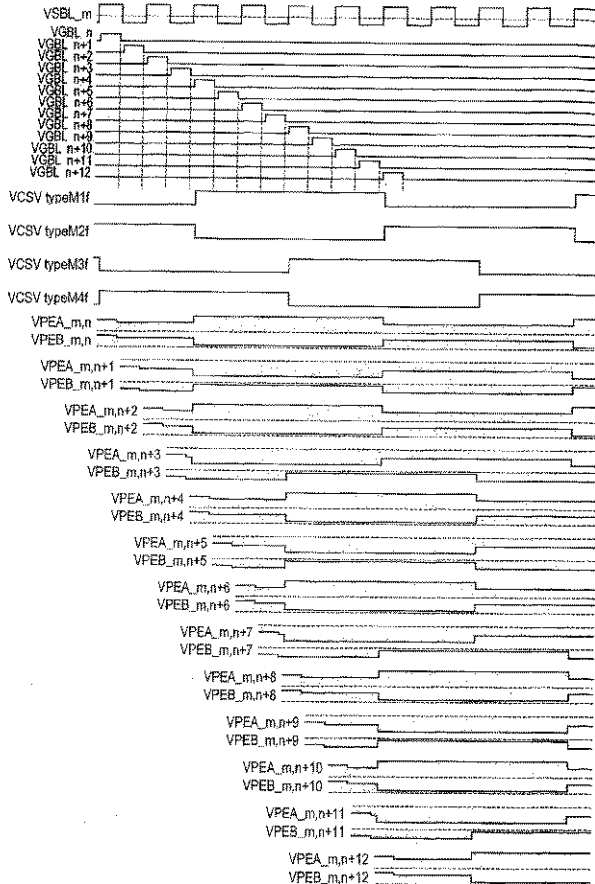
【図 26】



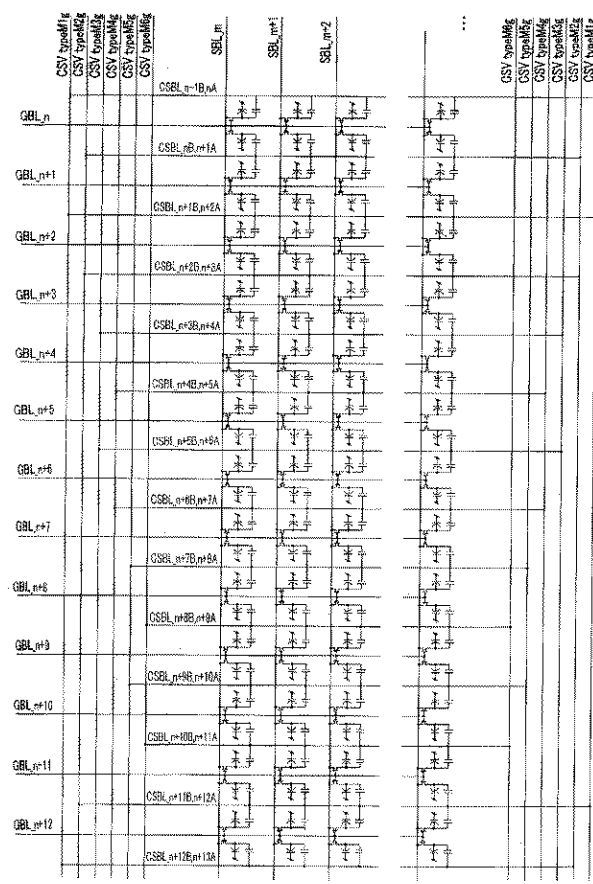
【図 27】



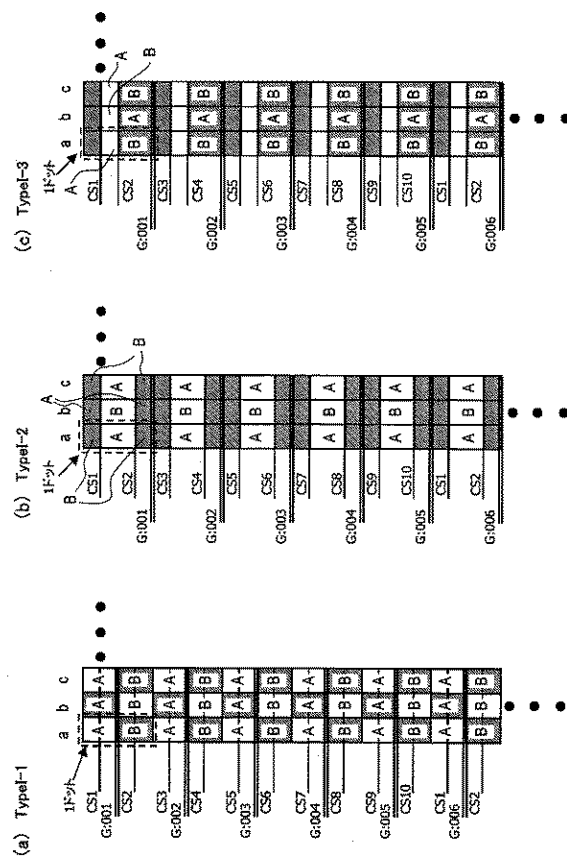
【図 28】



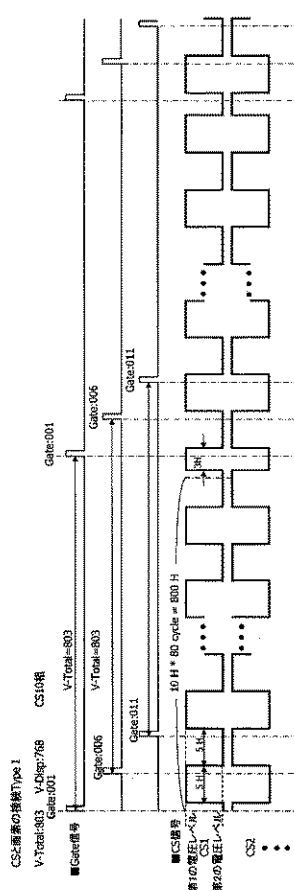
【図 29】



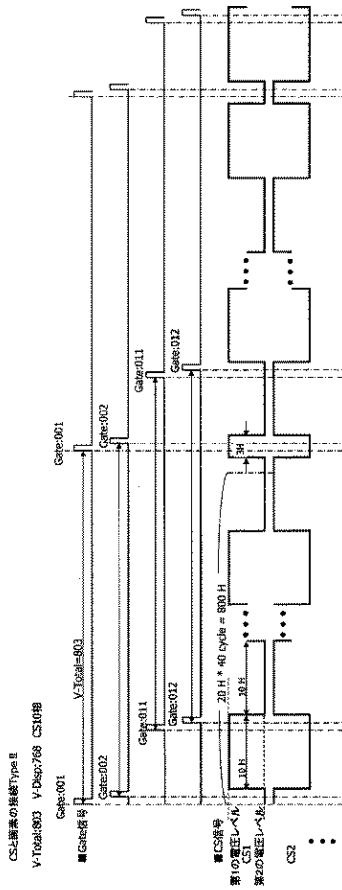
【 図 3 1 】



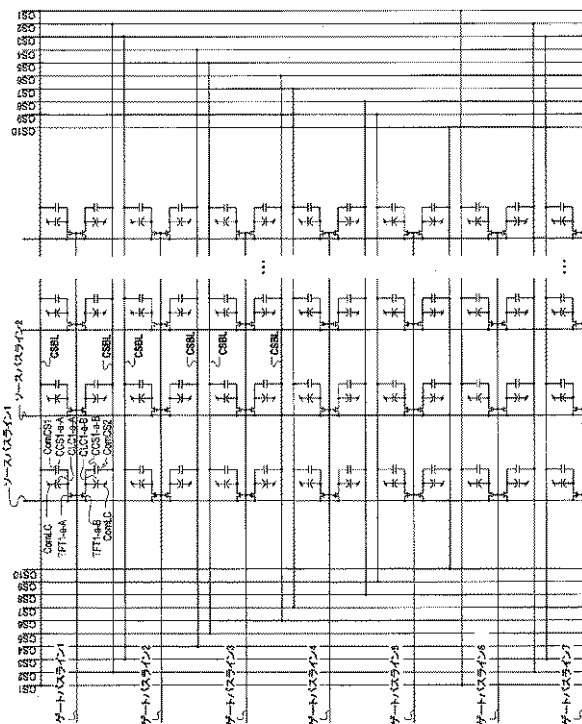
【 図 3 3 A 】



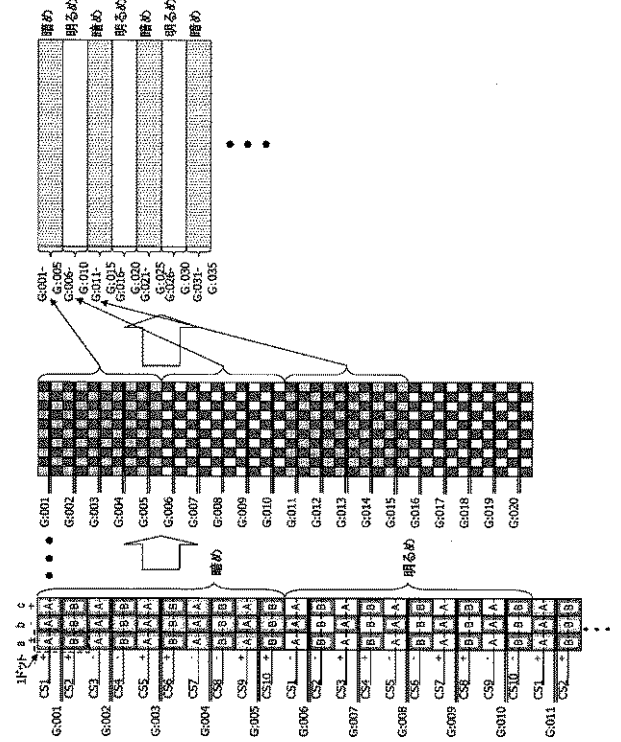
【図 3 3 B】



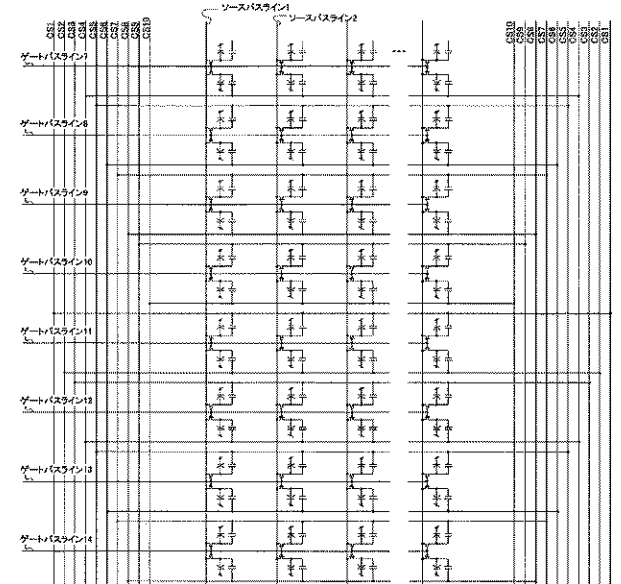
【図 3 5 A】



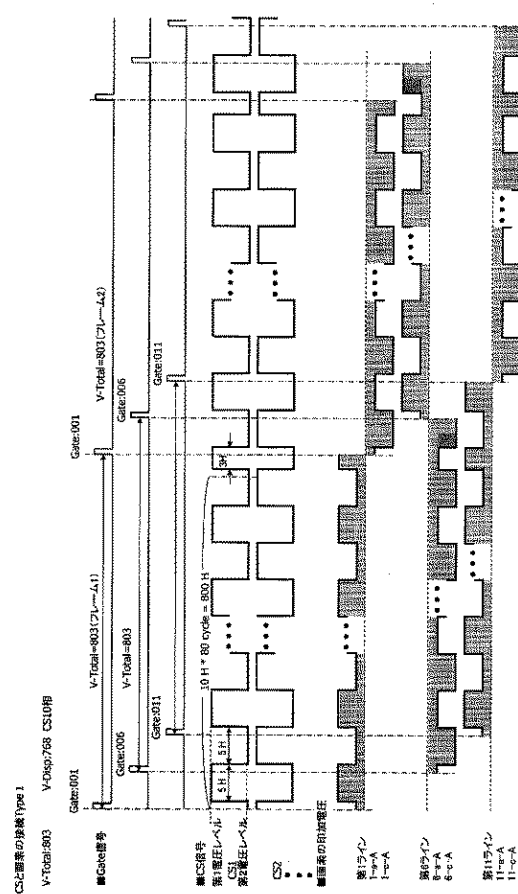
【図 3 4】



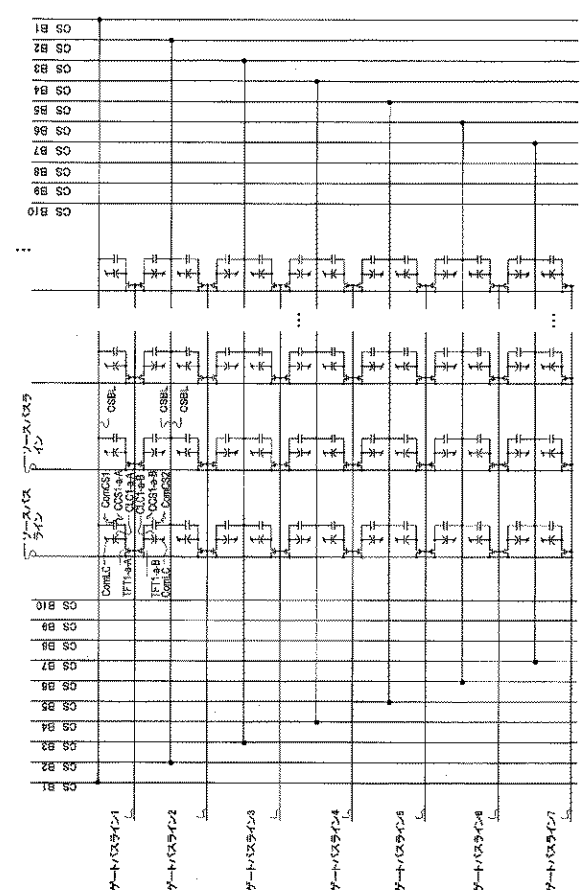
【図 3 5 B】



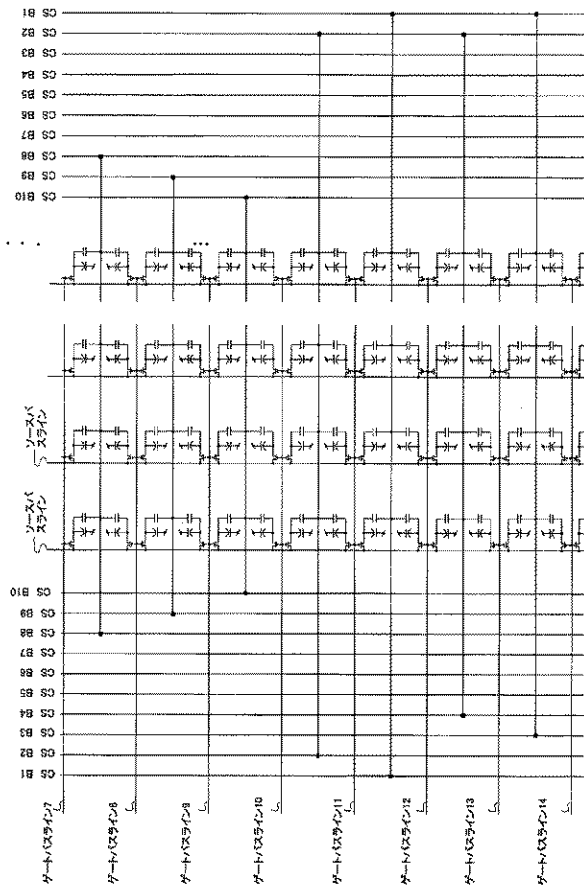
【 図 3 7 】



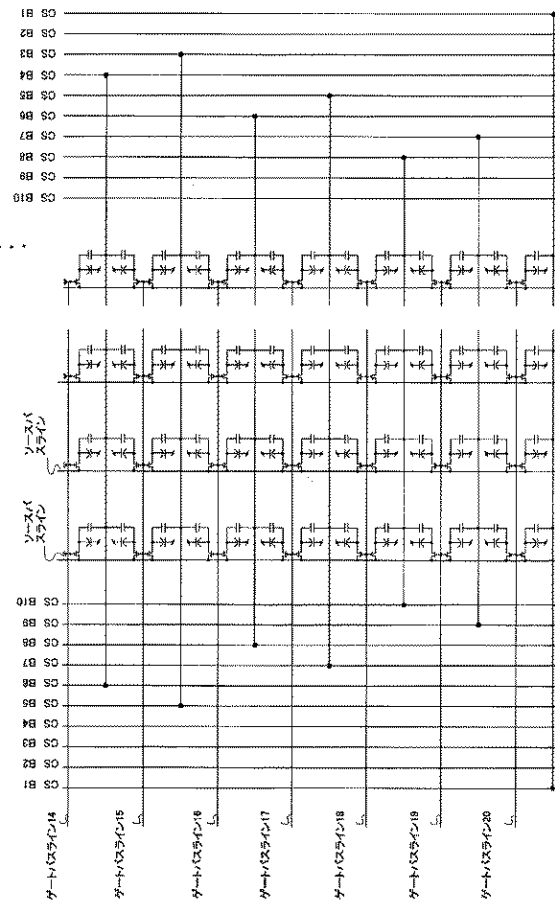
【 図 3 9 A 】



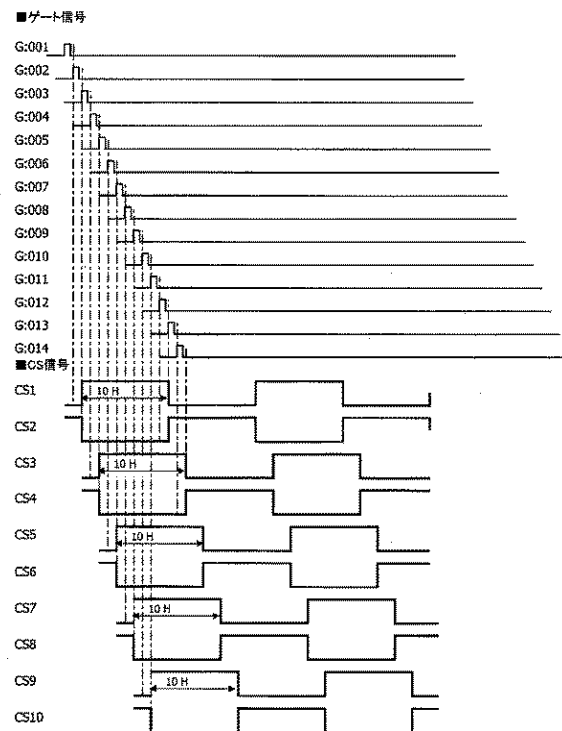
【図 39 B】



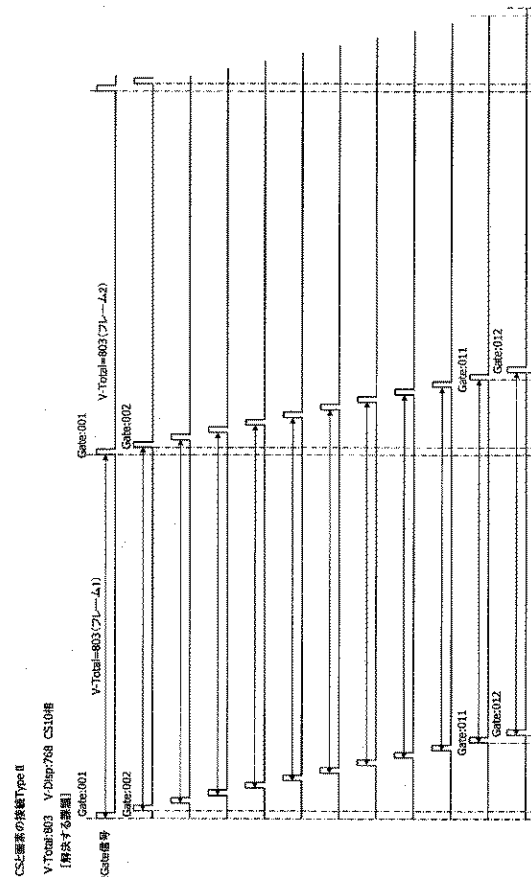
【図 39 C】



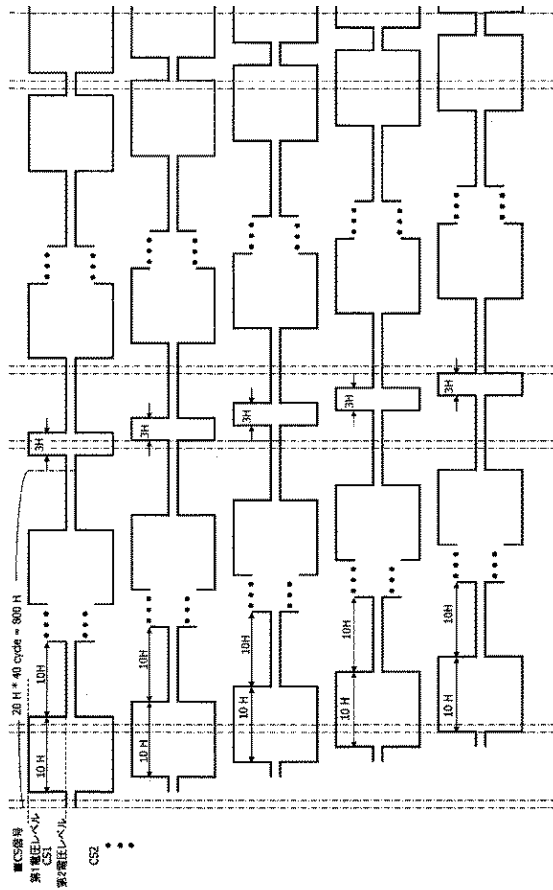
【図 40】



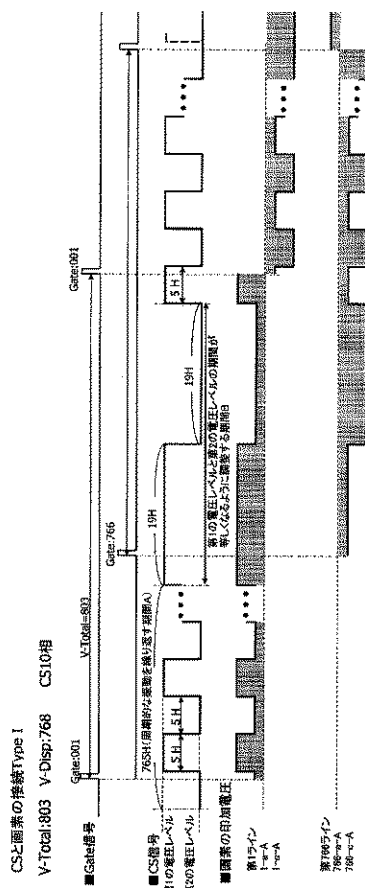
【図 41 A】



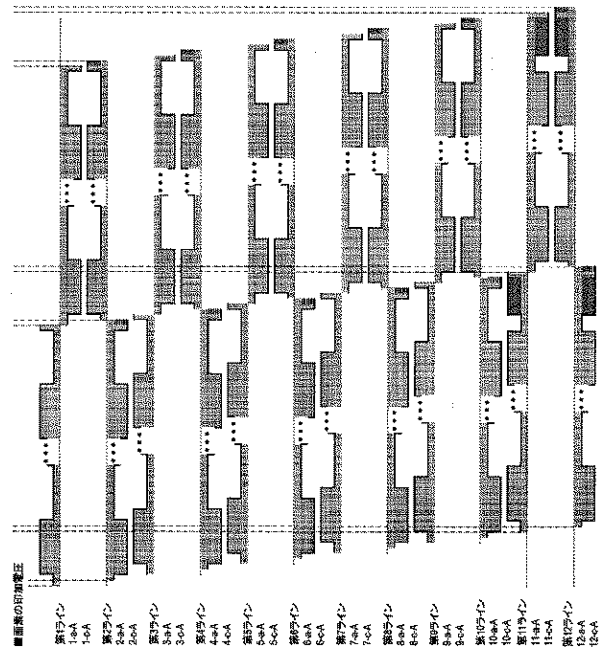
【図 4 1 B】



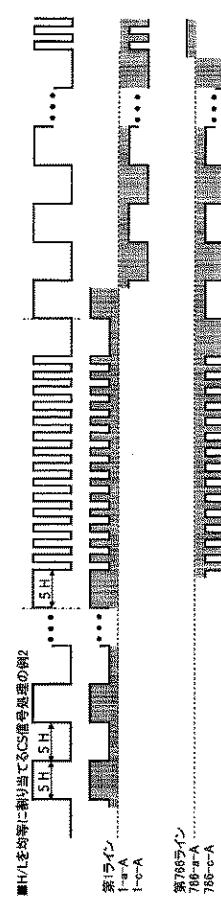
【図 4 2 A】



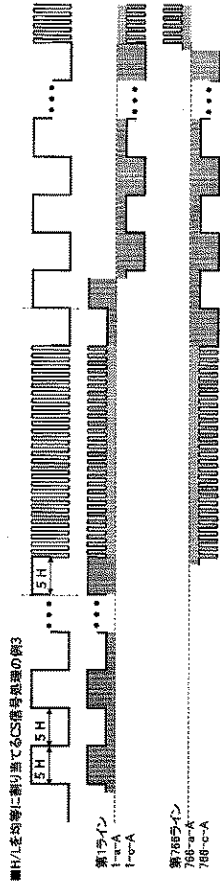
【図 4 1 C】



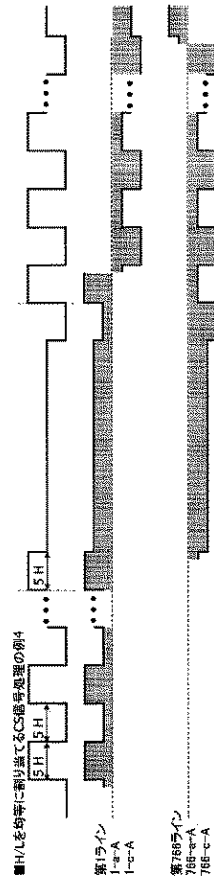
【図 4 2 B】



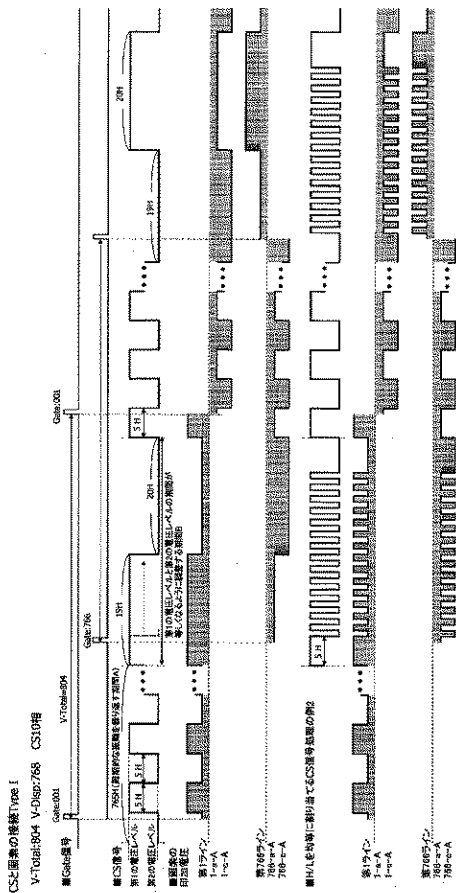
【図 4 2 C】



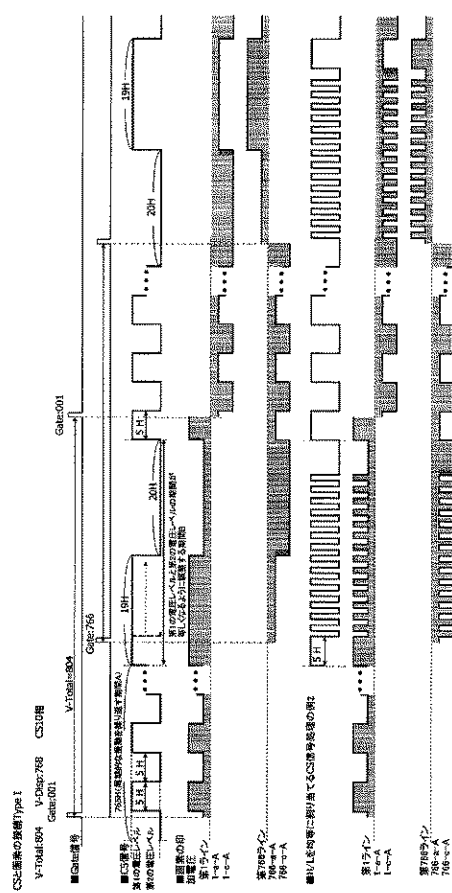
【図 4 2 D】



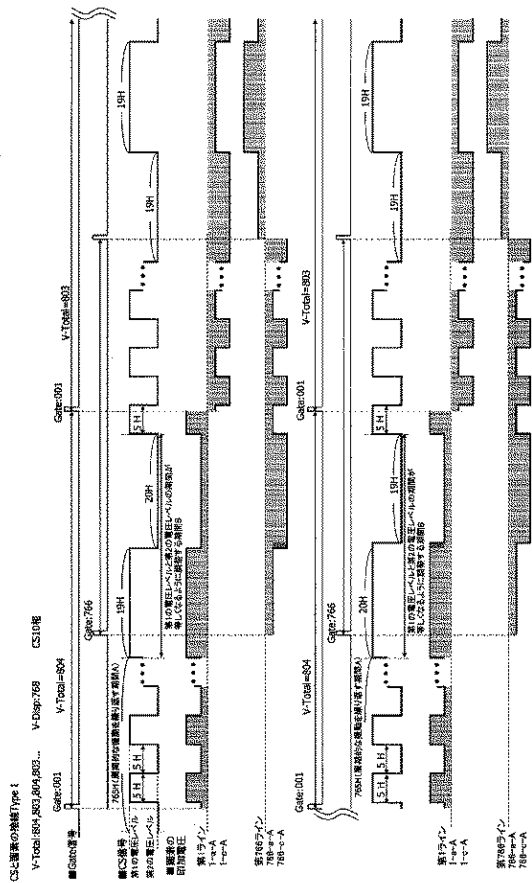
【図 4 3】



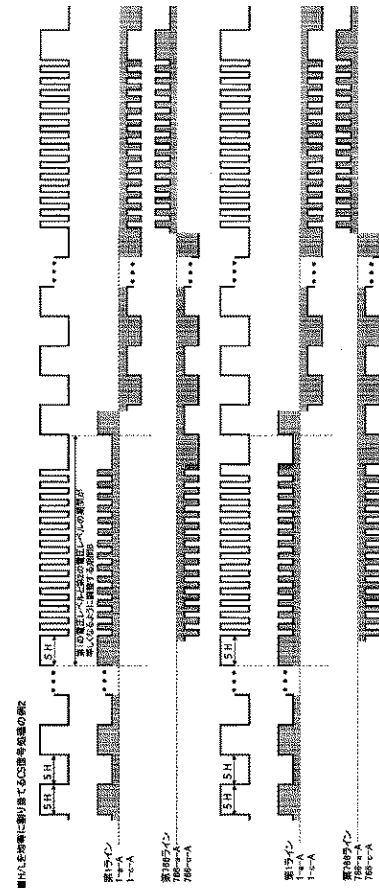
【図 4 4】



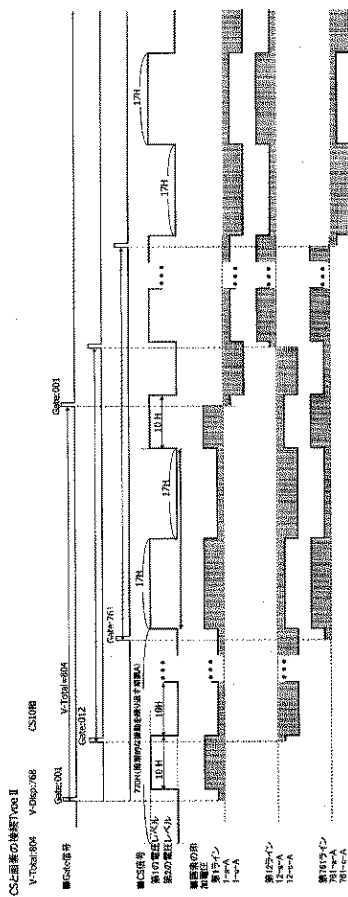
【 図 4 5 A 】



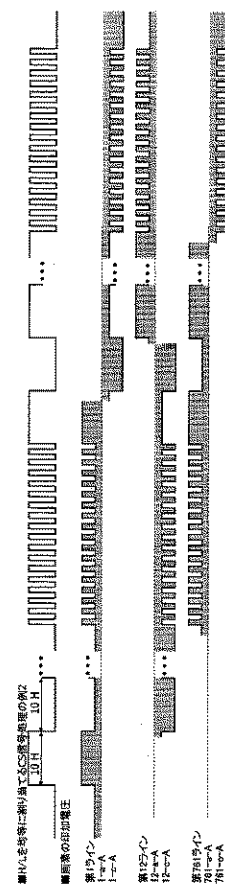
【 図 4 5 B 】



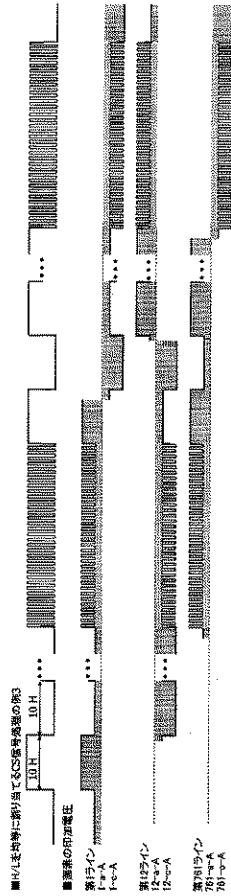
【 図 4 6 A 】



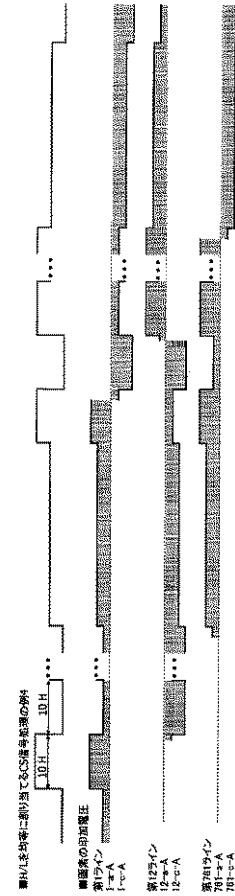
【 図 4 6 B 】



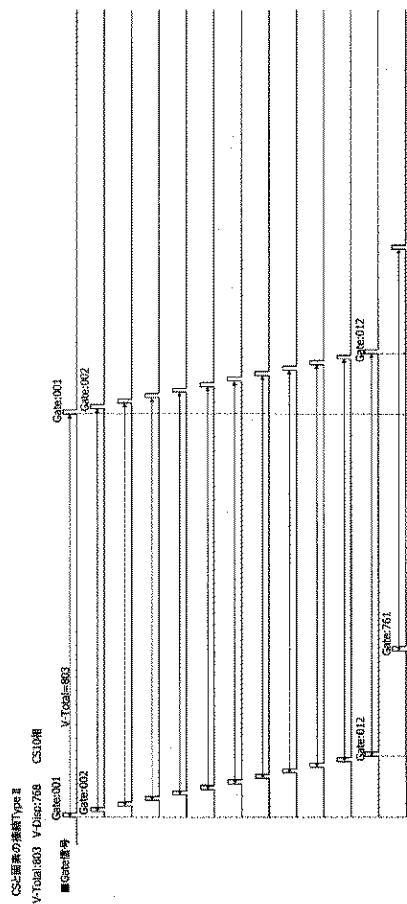
【図 4 6 C】



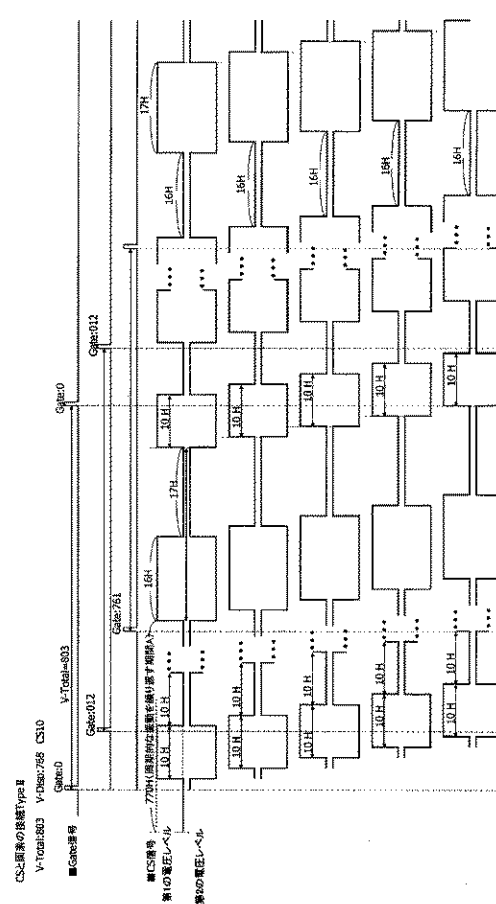
【図 4 6 D】



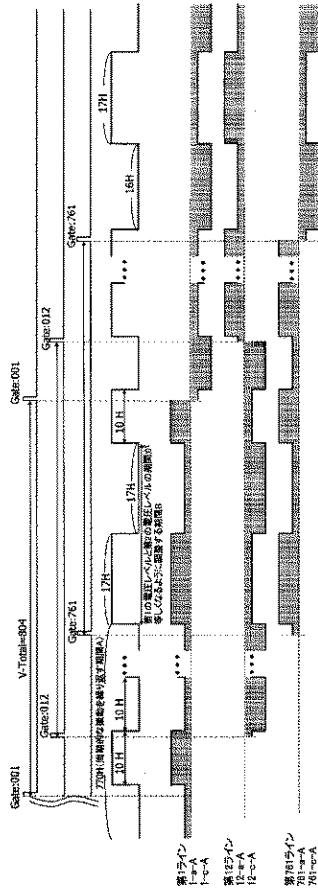
【図 4 7 A】



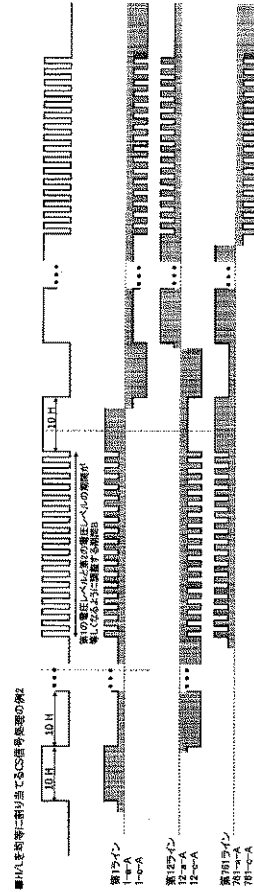
【図 4 7 B】



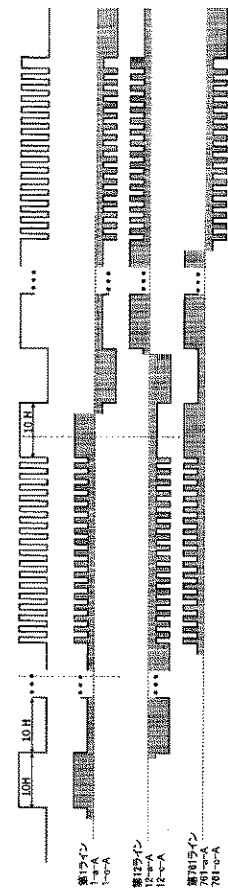
【図 49 B】



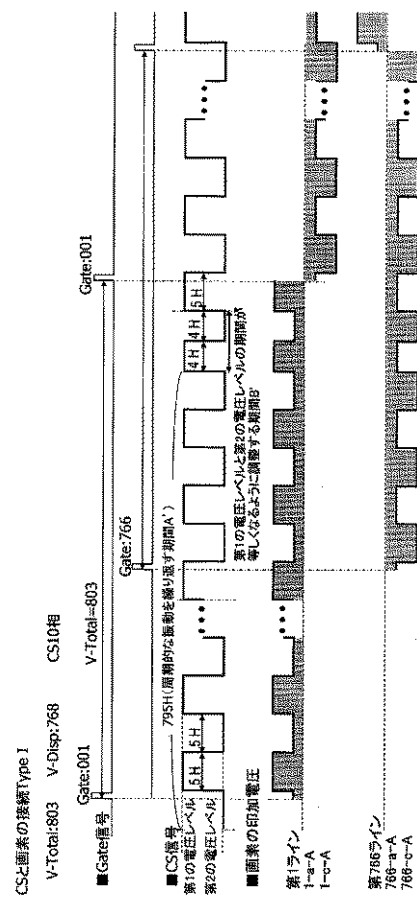
【図 49 C】



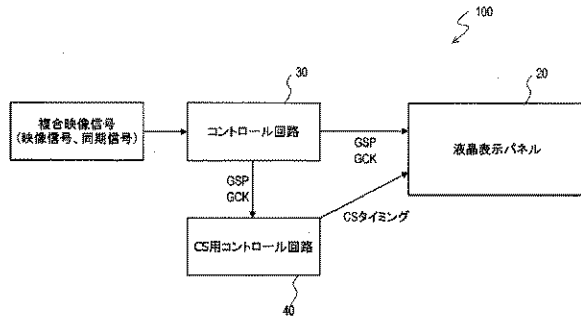
【図 49 D】



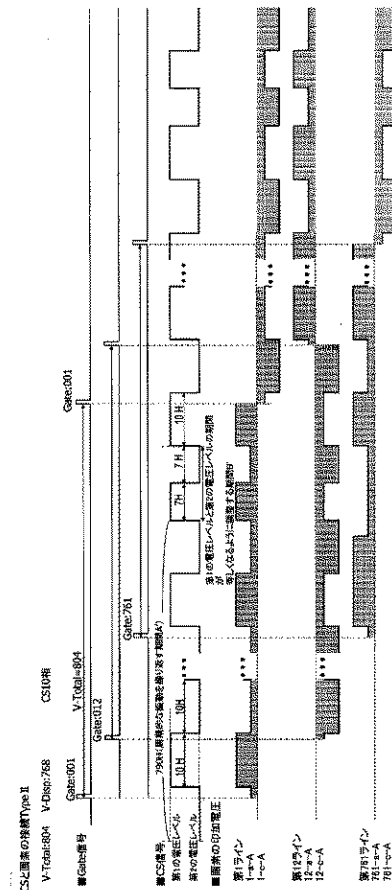
【図 50】



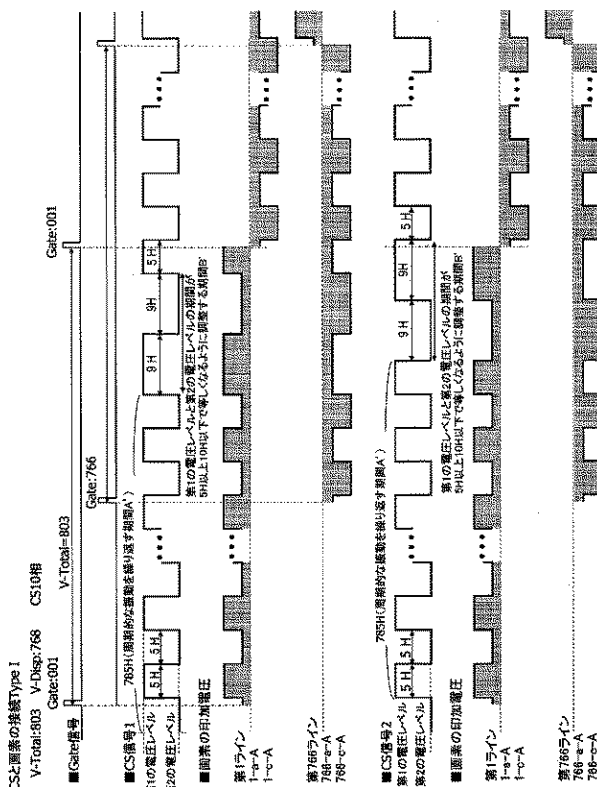
【図 5 1】



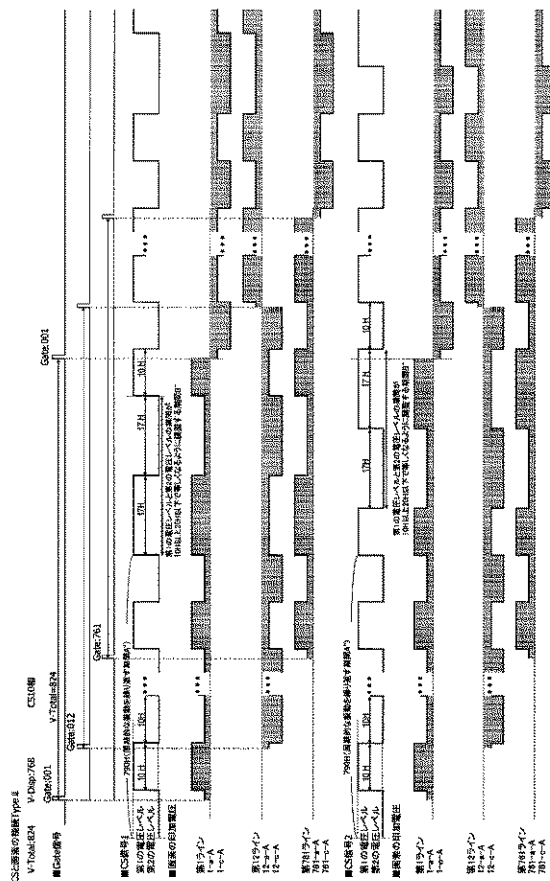
【図 5 2】



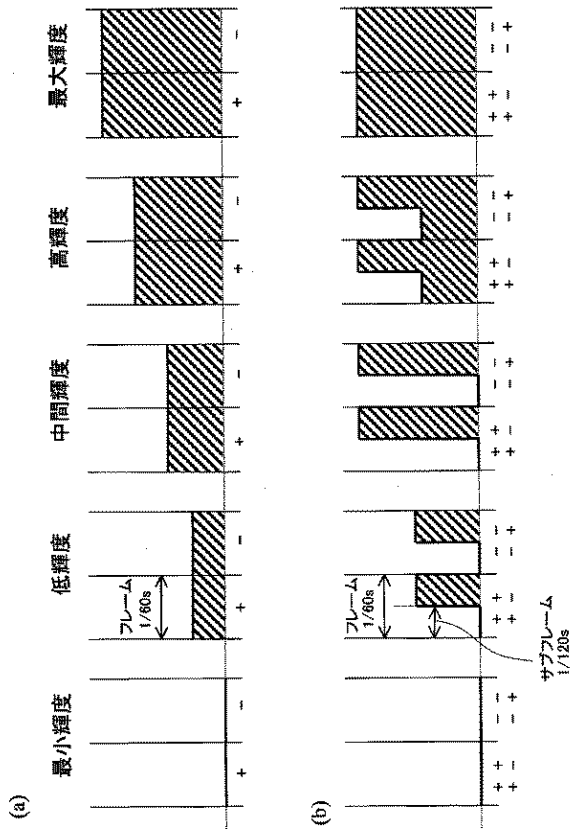
【図 5 3】



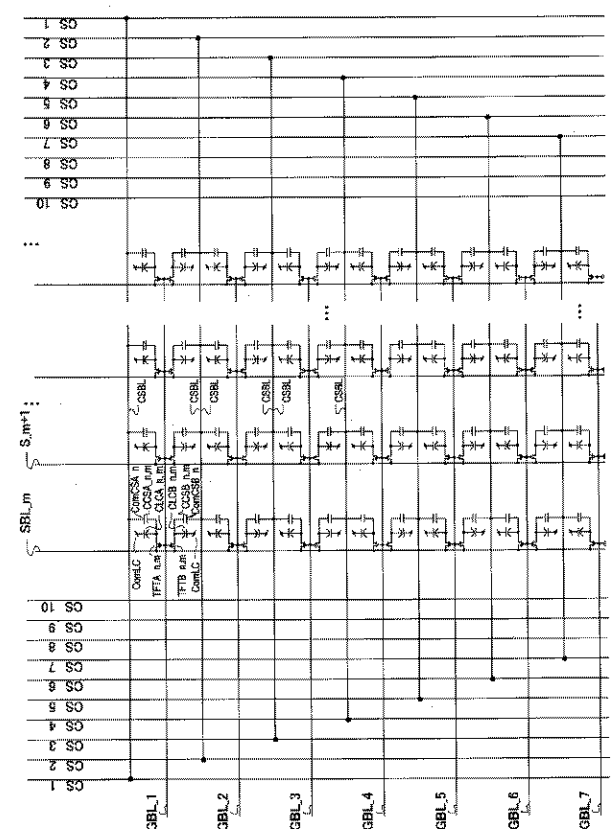
【図 5 4】



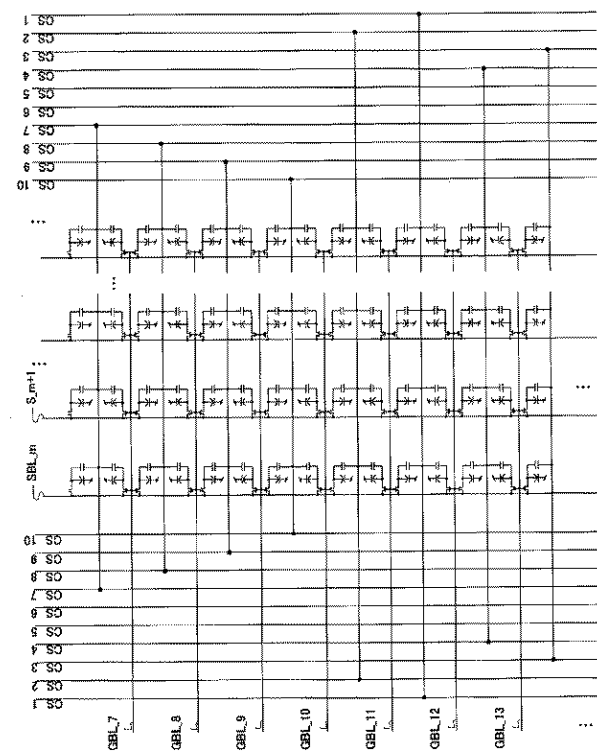
【図 5 5】



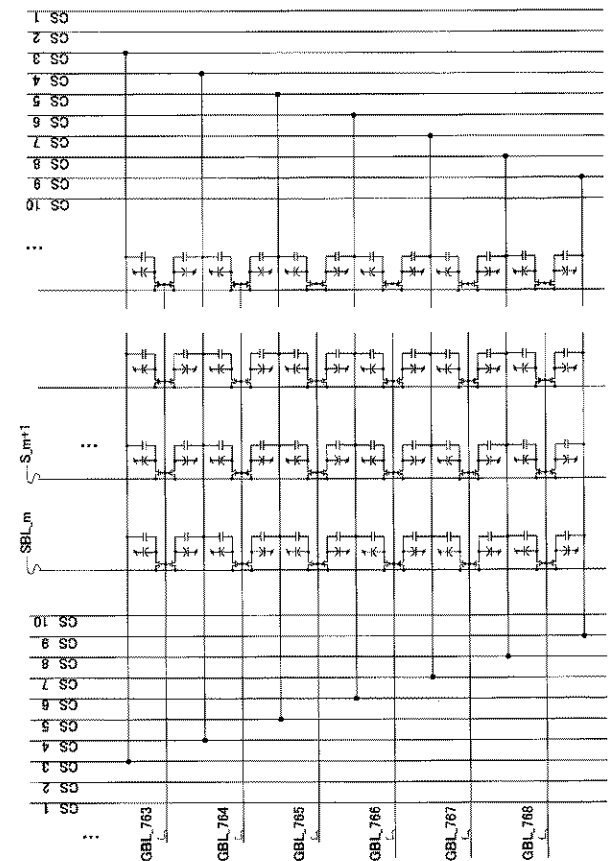
【図 5 6 A】



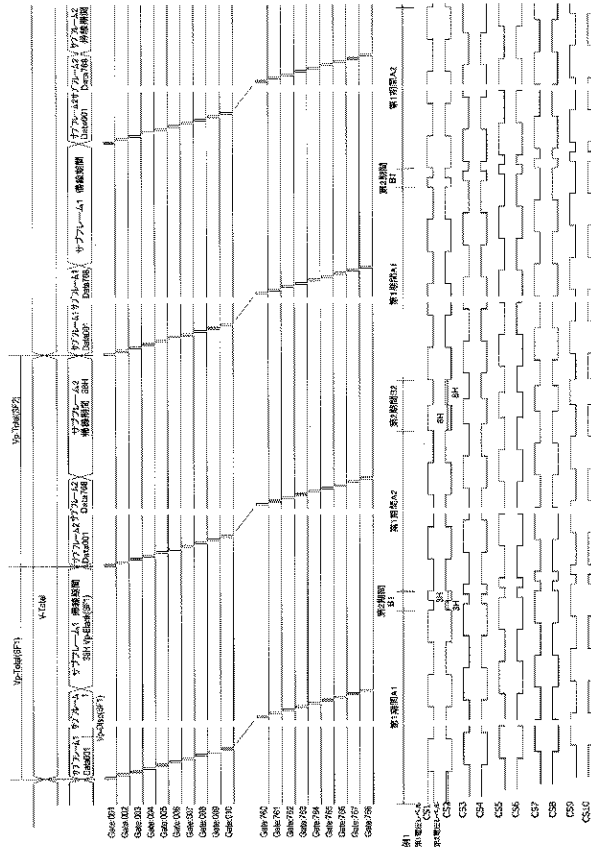
【図 5 6 B】



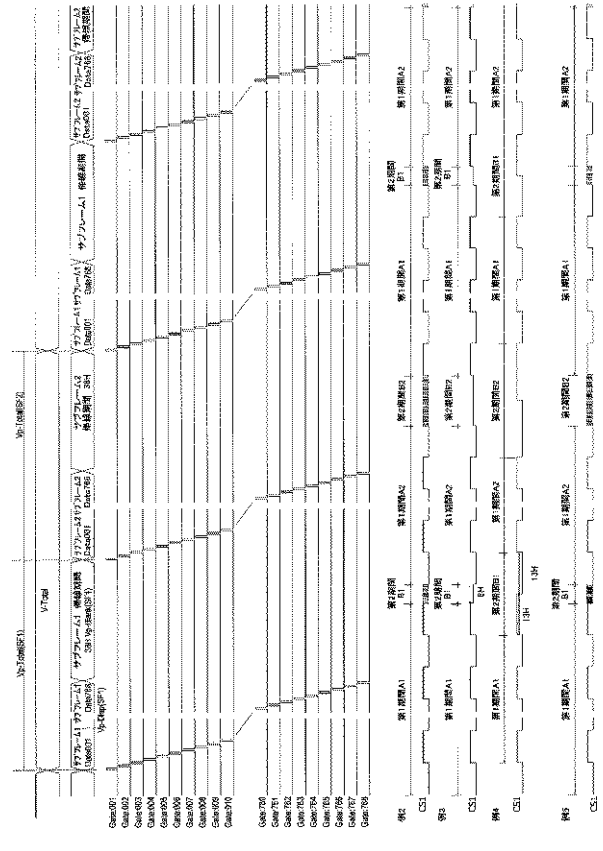
【図 5 6 C】



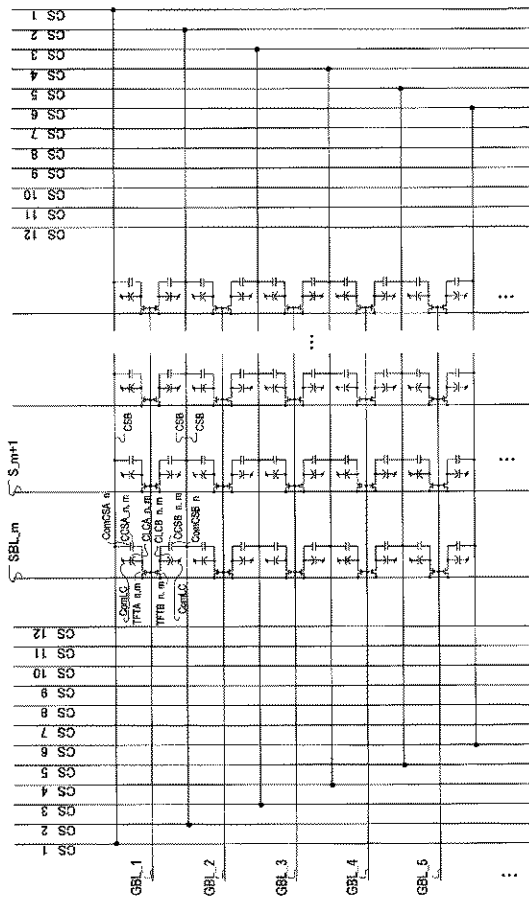
【図 57 A】



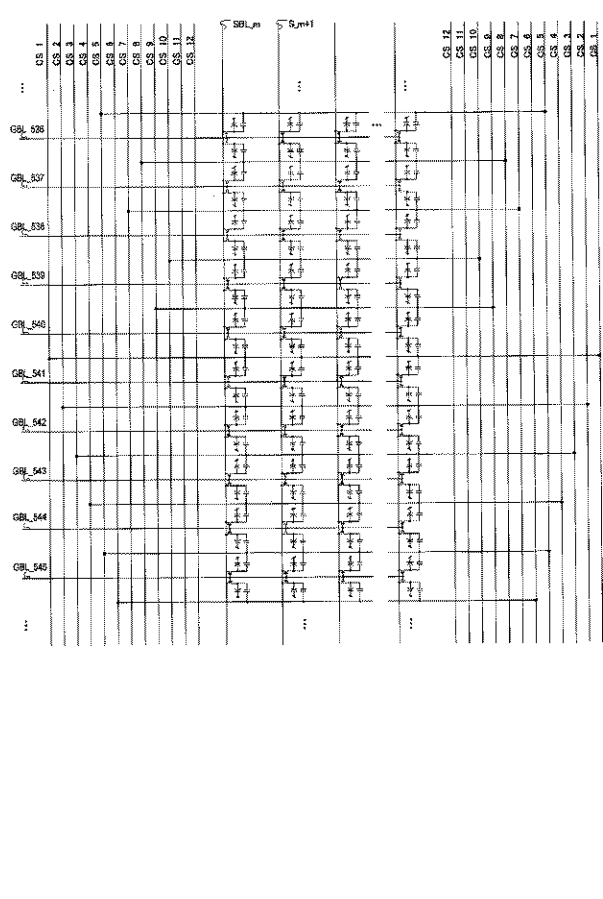
【図 57 B】



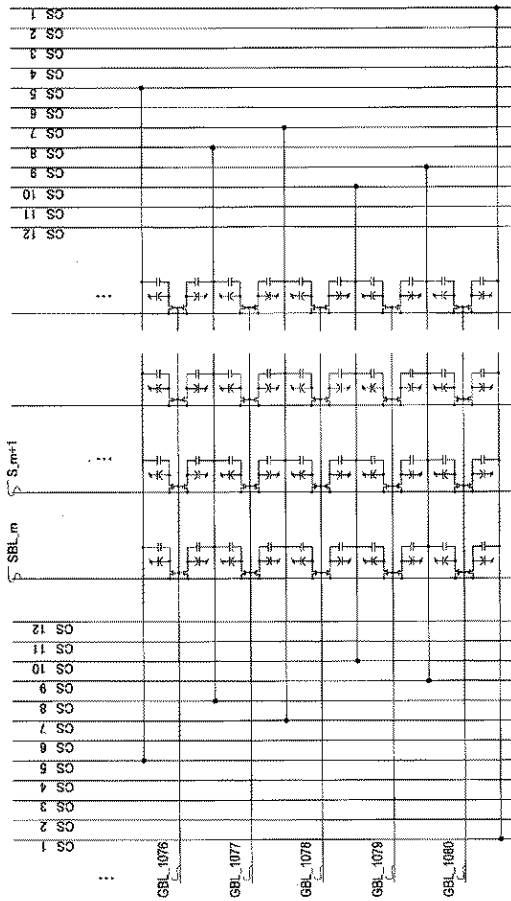
【図 58 A】



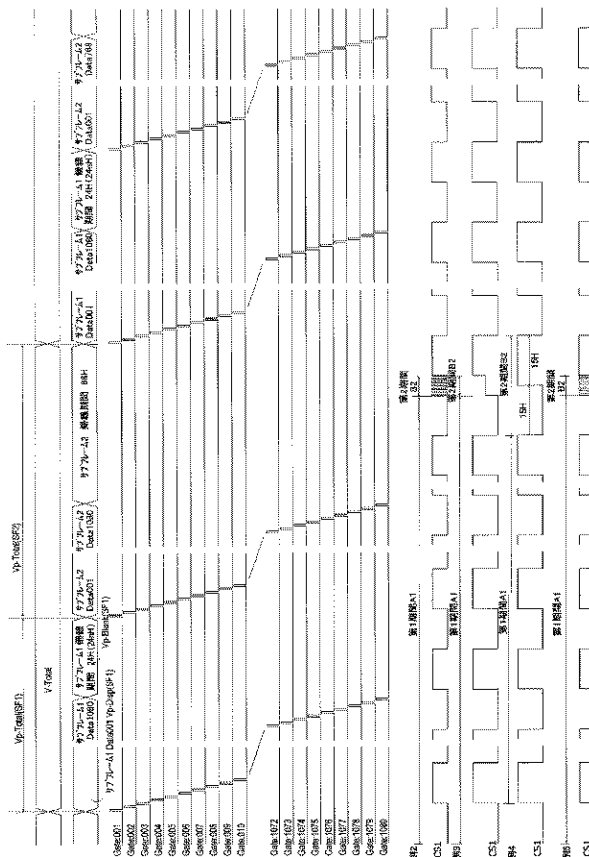
【図 58 B】



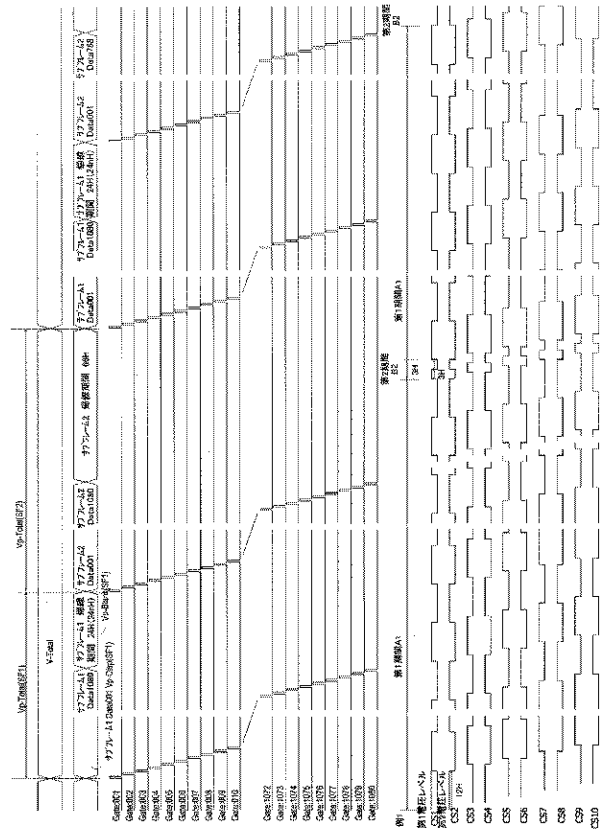
【図 58 C】



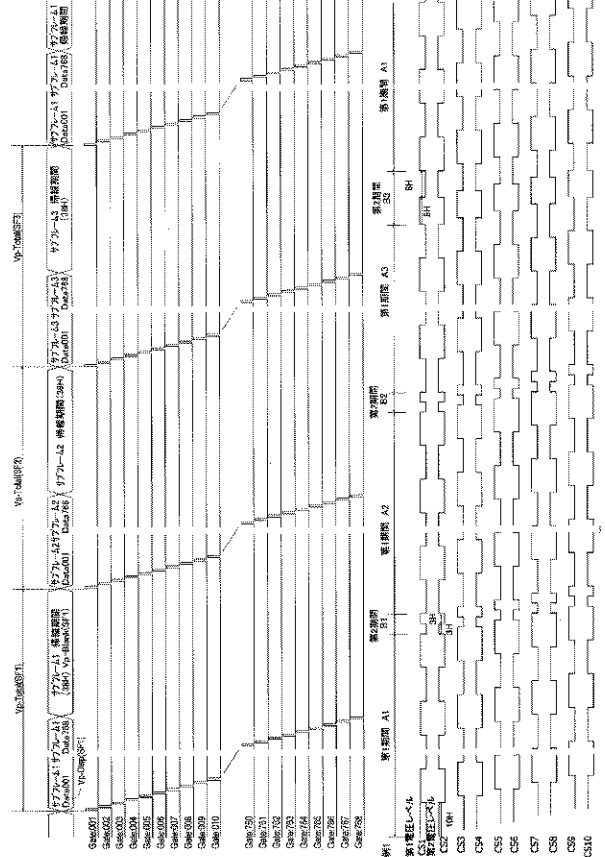
【図 59 B】



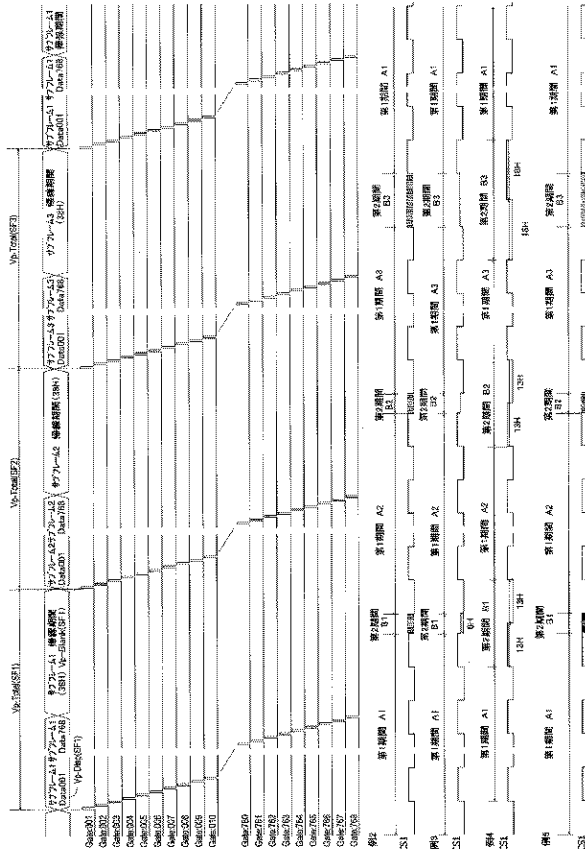
【図 59 A】



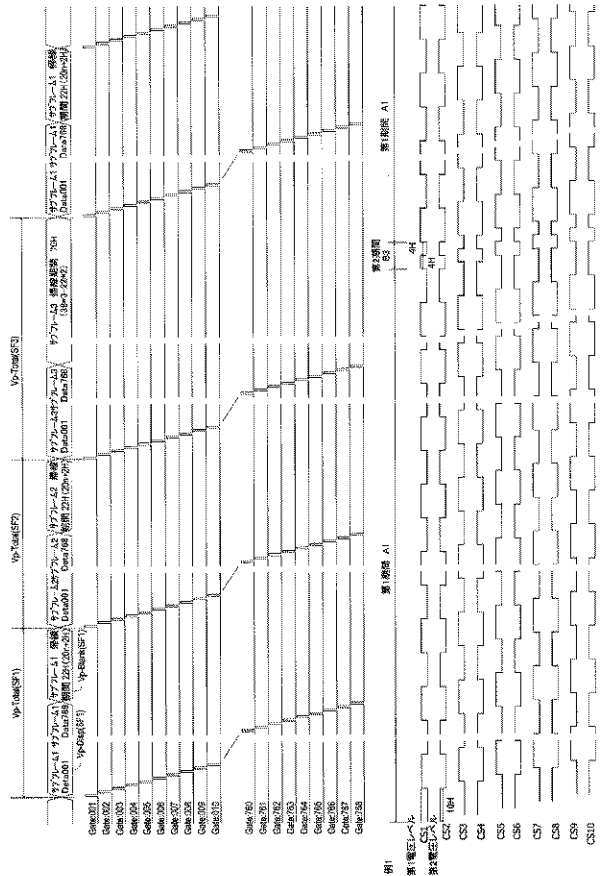
【図 60 A】



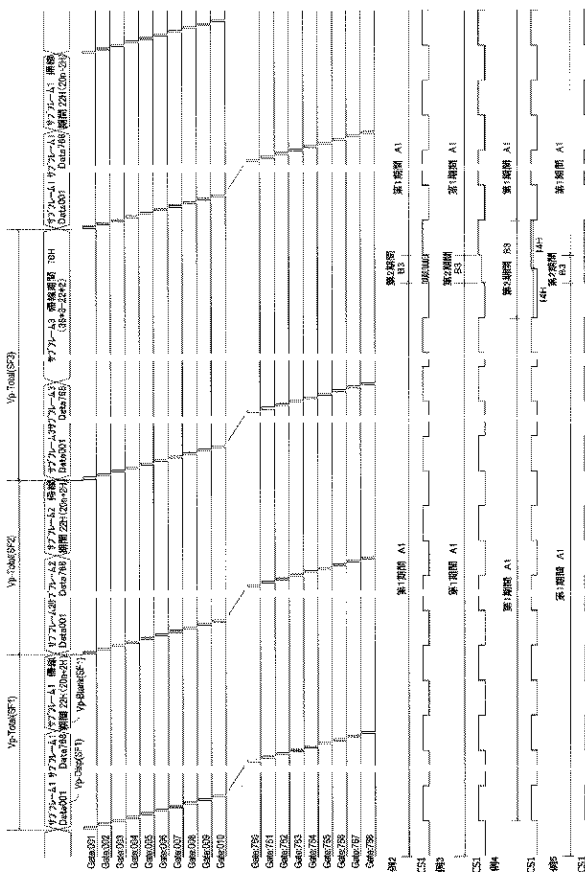
【図 6 0 B】



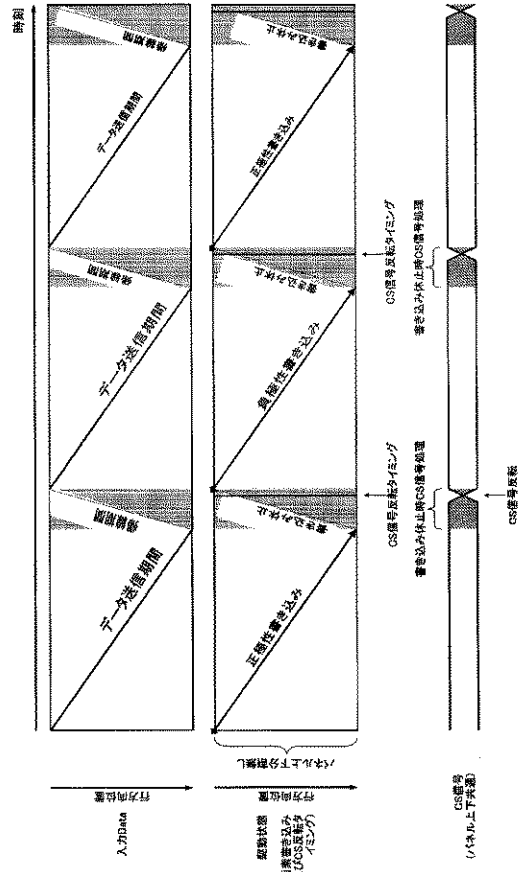
【図 6 1 A】



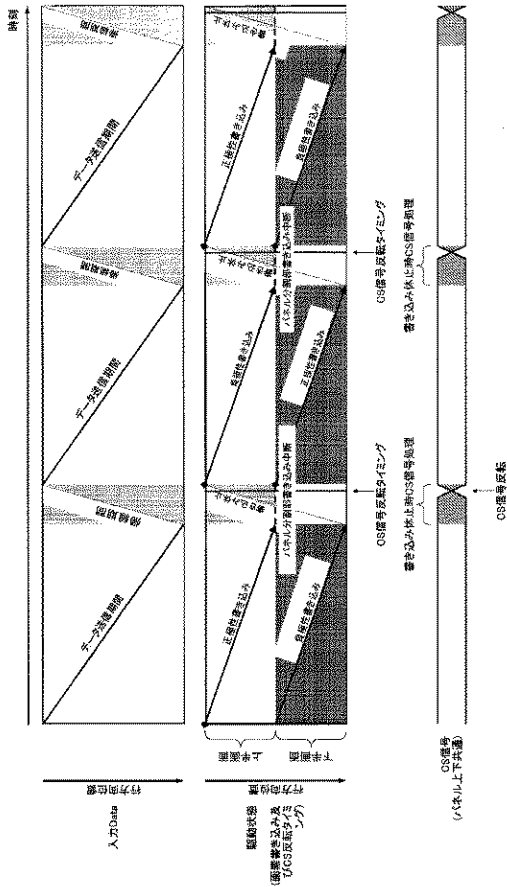
【図 6 1 B】



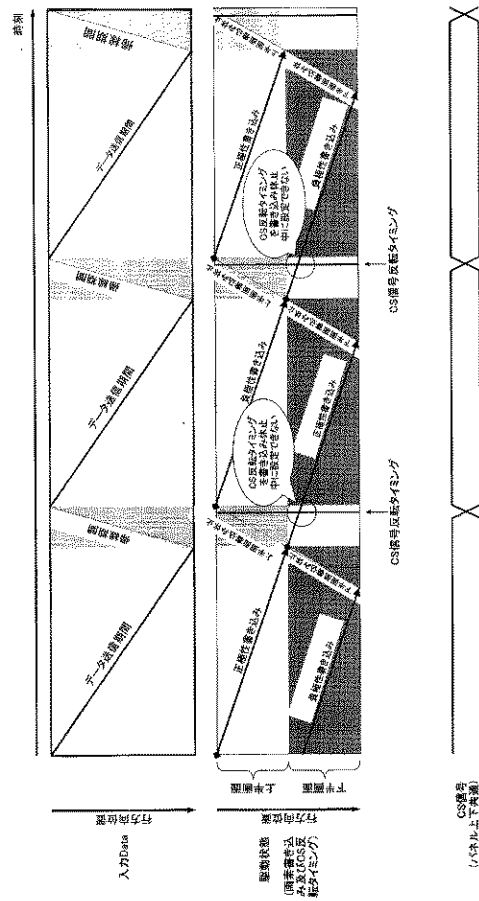
【図 6 2】



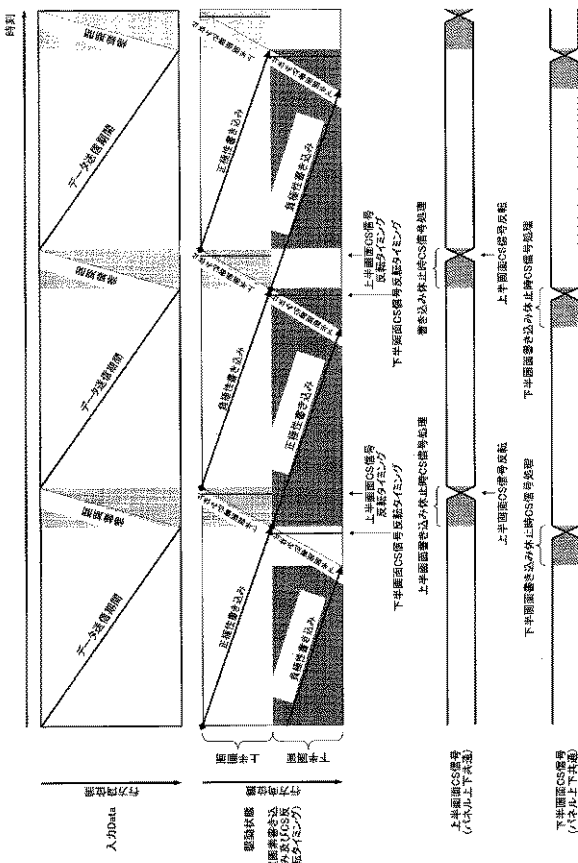
【図 63】



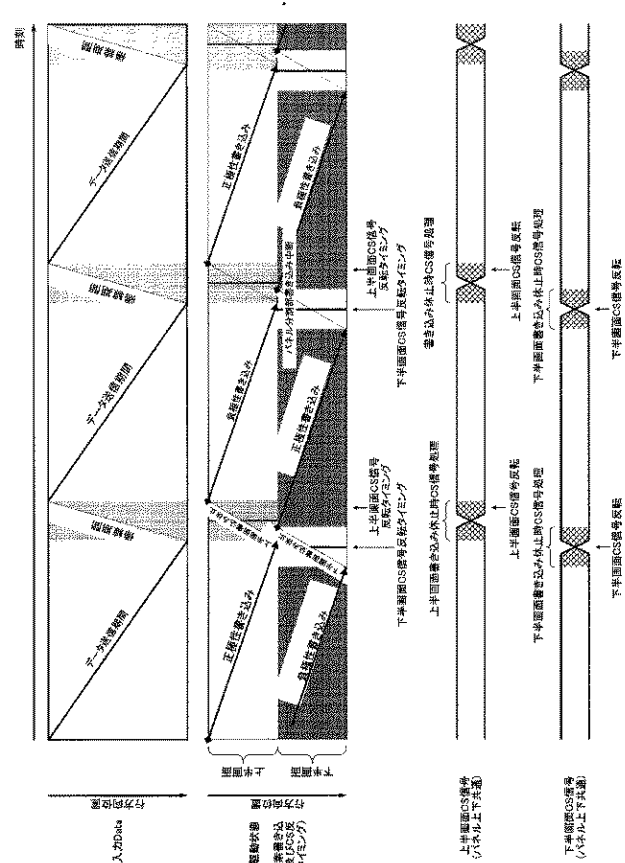
【図 64】



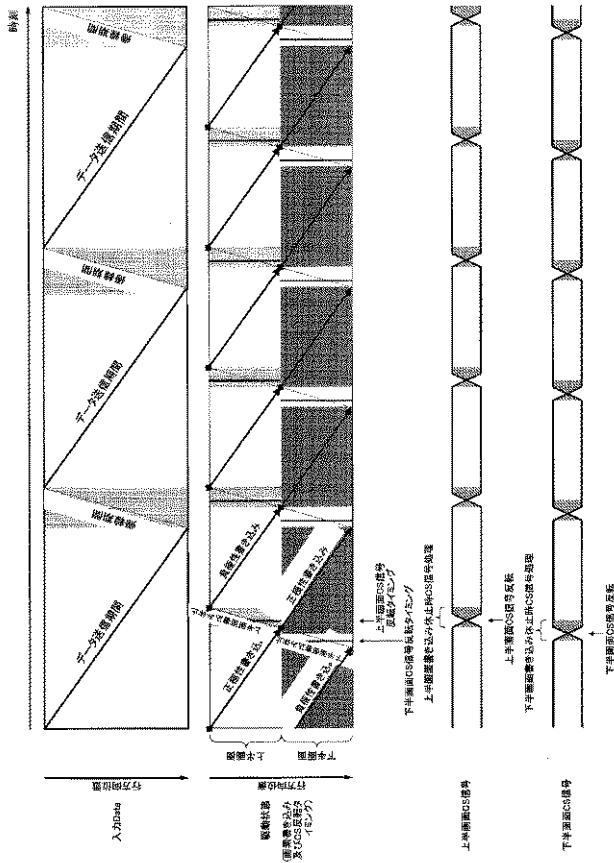
【図 65】



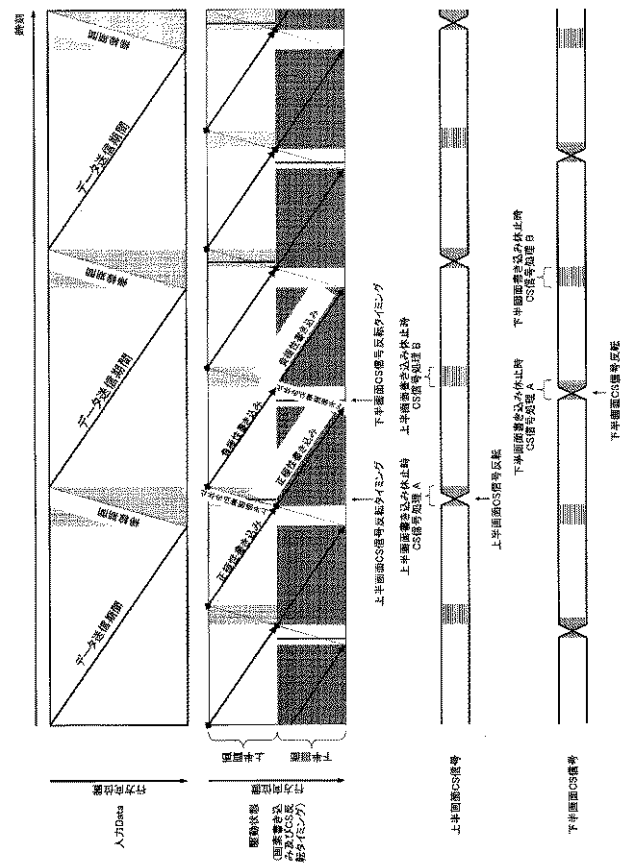
【図 66】



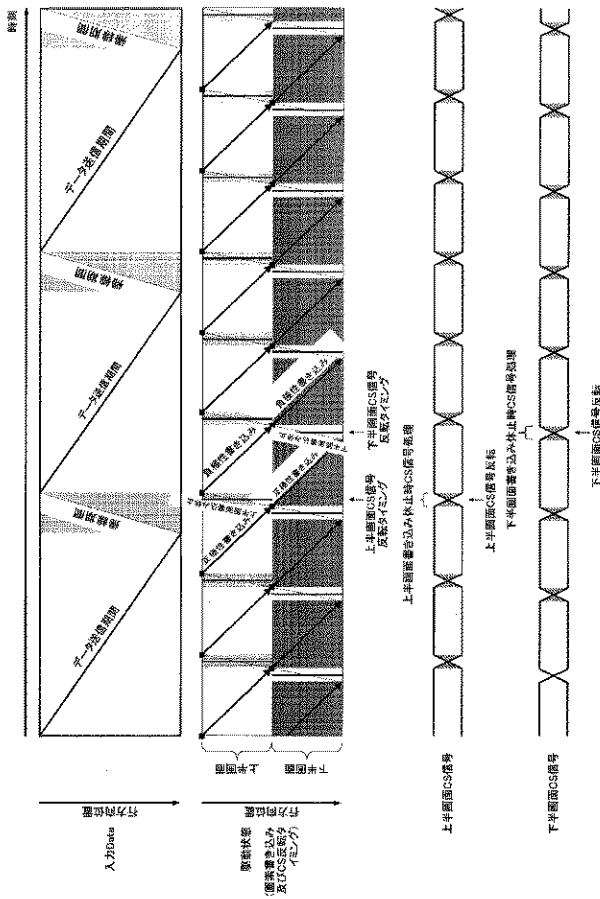
【図 67】



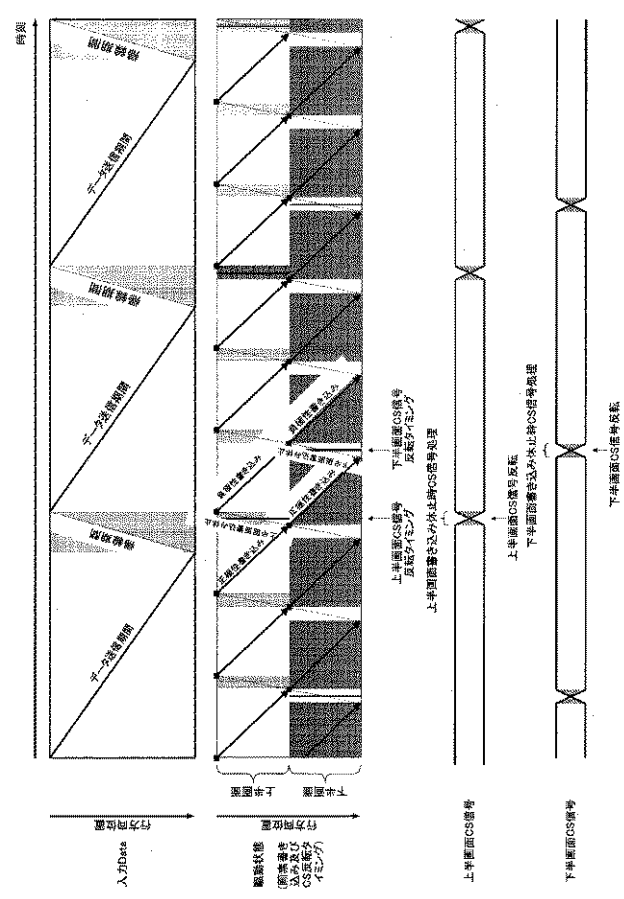
【図 68】



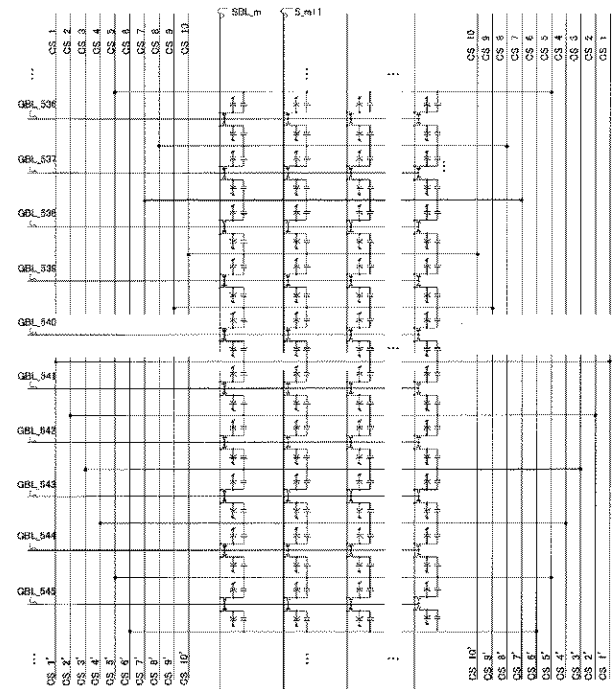
【図 69】



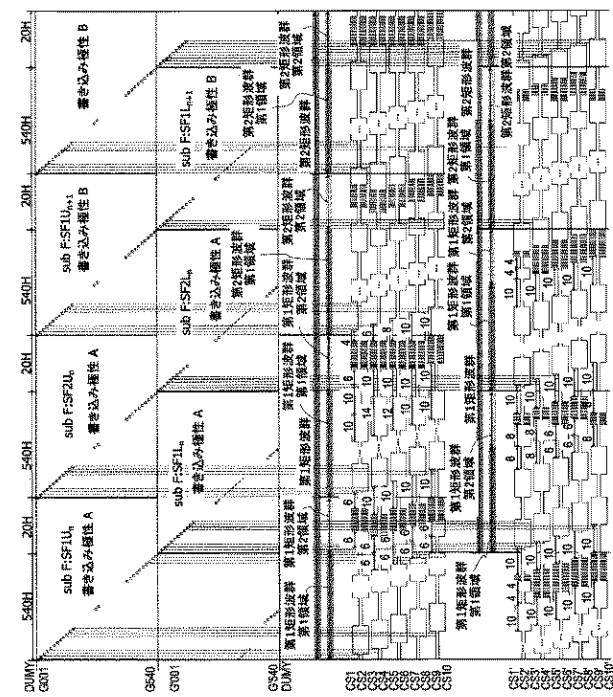
【図 70】



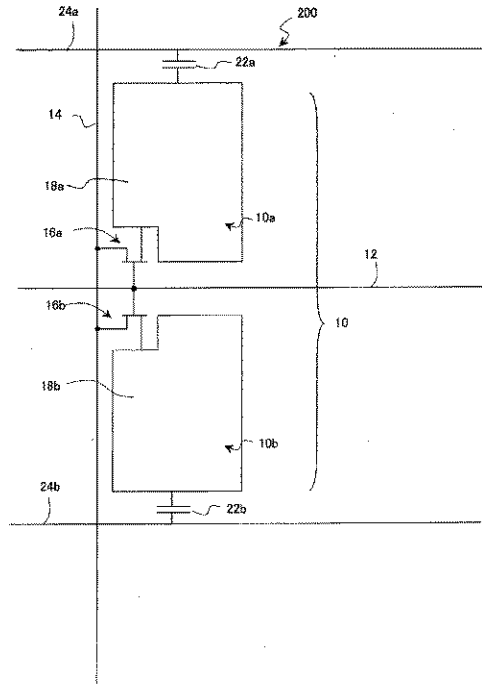
【 図 7 1 B 】



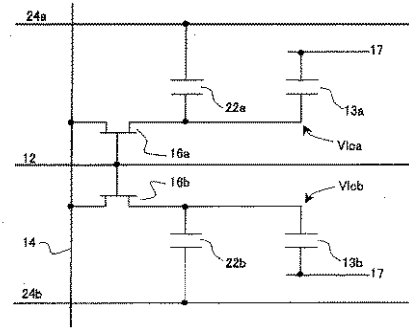
【圖 7 2】



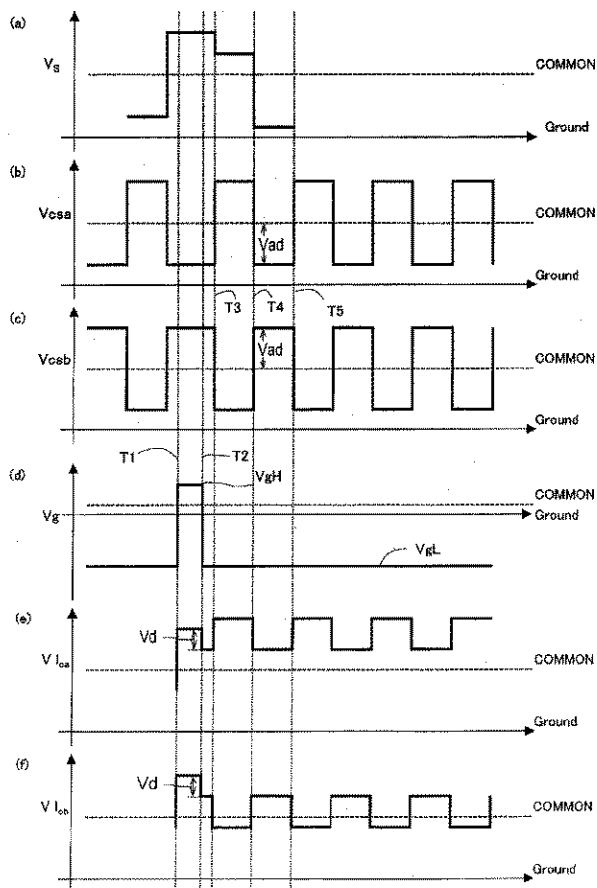
【図 7 3】



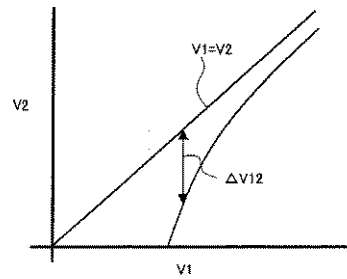
【図 7 4】



【図 7 5】



【図 7 6】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2006/305452												
A. CLASSIFICATION OF SUBJECT MATTER G02F1/133 (2006.01), G02F1/1343 (2006.01), G02F1/1368 (2006.01), G09G3/20 (2006.01), G09G3/36 (2006.01)														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G02F1/133 (2006.01), G02F1/1343 (2006.01), G02F1/1368 (2006.01), G09G3/20 (2006.01), G09G3/36 (2006.01)														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">Category*</th> <th style="width: 60%;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="width: 30%;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>Y A</td> <td>JP 2004-117707 A (Sharp Corp.), 15 April, 2004 (15.04.04), Full text; all drawings (Family: none)</td> <td>1-4 5-20</td> </tr> <tr> <td>Y A</td> <td>JP 2004-309657 A (Sharp Corp.), 04 November, 2004 (04.11.04), Full text; all drawings & US 2004/196254 A1 & KR 2004/086737 A & CN 1536554 A</td> <td>1-4 5-20</td> </tr> <tr> <td>A</td> <td>JP 2006-39130 A (Sharp Corp.), 09 February, 2006 (09.02.06), Full text; all drawings (Family: none)</td> <td>1-20</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y A	JP 2004-117707 A (Sharp Corp.), 15 April, 2004 (15.04.04), Full text; all drawings (Family: none)	1-4 5-20	Y A	JP 2004-309657 A (Sharp Corp.), 04 November, 2004 (04.11.04), Full text; all drawings & US 2004/196254 A1 & KR 2004/086737 A & CN 1536554 A	1-4 5-20	A	JP 2006-39130 A (Sharp Corp.), 09 February, 2006 (09.02.06), Full text; all drawings (Family: none)	1-20
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
Y A	JP 2004-117707 A (Sharp Corp.), 15 April, 2004 (15.04.04), Full text; all drawings (Family: none)	1-4 5-20												
Y A	JP 2004-309657 A (Sharp Corp.), 04 November, 2004 (04.11.04), Full text; all drawings & US 2004/196254 A1 & KR 2004/086737 A & CN 1536554 A	1-4 5-20												
A	JP 2006-39130 A (Sharp Corp.), 09 February, 2006 (09.02.06), Full text; all drawings (Family: none)	1-20												
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.														
<table style="width: 100%;"> <tr> <td style="width: 50%; vertical-align: top;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="width: 50%; vertical-align: top;"> "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family										
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family													
Date of the actual completion of the international search 12 April, 2006 (12.04.06)		Date of mailing of the international search report 25 April, 2006 (25.04.06)												
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer												
Facsimile No.		Telephone No.												

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/305452

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-250085 A (Sharp Corp.), 15 September, 2005 (15.09.05), Full text; all drawings (Family: none)	1-20
A	JP 2005-234552 A (Sharp Corp.), 02 September, 2005 (02.09.05), Full text; all drawings & US 2005/184944 A1 & EP 1564714 A2 & CN 1658269 A	1-20
A	JP 2005-189804 A (Sharp Corp.), 14 July, 2005 (14.07.05), Full text; all drawings & US 2005/0122441 A1 & EP 1538599 A2	1-20
A	JP 2004-78157 A (Sharp Corp.), 11 March, 2004 (11.03.04), Full text; all drawings & US 2004/0001167 A1 & KR 2004/002600 A & CN 1469175 A	1-20
A	JP 2004-21069 A (Sharp Corp.), 22 January, 2004 (22.01.04), Full text; all drawings & US 2003/0234904 A1 & CN 1469173 A	1-20
A	JP 8-201777 A (Matsushita Electric Industrial Co., Ltd.), 09 August, 1996 (09.08.96), Full text; all drawings & JP 7-325322 A & JP 8-160455 A & JP 8-179278 A & US 5610739 A & US 5748276 A & EP 685756 A2 & EP 685756 A3	1-20
A	JP 2004-317785 A (Seiko Epson Corp.), 11 November, 2004 (11.11.04), Full text; all drawings & US 2004/246216 A1 & KR 2004/090470 A & CN 1538375 A & TW 2004/25046 A	9-18
A	JP 2000-206492 A (Canon Inc.), 28 July, 2000 (28.07.00), Full text; all drawings (Family: none)	9-18
A	JP 10-48595 A (Toshiba Corp.), 20 February, 1998 (20.02.98), Full text; all drawings (Family: none)	1-20

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/305452

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2-184816 A (Toshiba Corp., Toshiba Denghi Debaisu Enjiniaringu Kabushiki Kaisha), 19 July, 1990 (19.07.90), Full text; all drawings (Family: none)	1-20

国際調査報告		国際出願番号 PCT/J P 2 0 0 6 / 3 0 5 4 5 2	
A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/133(2006.01), G02F1/1343(2006.01), G02F1/1368(2006.01), G09G3/20(2006.01), G09G3/36(2006.01)			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/133(2006.01), G02F1/1343(2006.01), G02F1/1368(2006.01), G09G3/20(2006.01), G09G3/36(2006.01)			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2006年 日本国実用新案登録公報 1996-2006年 日本国登録実用新案公報 1994-2006年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
Y A	J P 2 0 0 4 - 1 1 7 7 0 7 A（シャープ株式会社） 2004.04.15, 全文, 全図（ファミリーなし）	1-4 5-20	
Y A	J P 2 0 0 4 - 3 0 9 6 5 7 A（シャープ株式会社） 2004.11.04, 全文, 全図 & US 2004/196 254 A1 & KR 2004/086737 A & CN 1536554 A	1-4 5-20	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 12.04.2006		国際調査報告の発送日 25.04.2006	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 藤田 都志行 電話番号 03-3581-1101 内線 3295	2L 3014

国際調査報告

国際出願番号 PCT/JP2006/305452

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2006-39130 A (シャープ株式会社) 2006.02.09, 全文, 全図 (ファミリーなし)	1-20
A	JP 2005-250085 A (シャープ株式会社) 2005.09.15, 全文, 全図 (ファミリーなし)	1-20
A	JP 2005-234552 A (シャープ株式会社) 2005.09.02, 全文, 全図 & US 2005/184 944 A1 & EP 1564714 A2 & CN 16 58269 A	1-20
A	JP 2005-189804 A (シャープ株式会社) 2005.07.14, 全文, 全図 & US 2005/012 2441 A1 & EP 1538599 A2	1-20
A	JP 2004-78157 A (シャープ株式会社) 2004.03.11, 全文, 全図 & US 2004/000 1167 A1 & KR 2004/002600 A & C N 1469175 A	1-20
A	JP 2004-21069 A (シャープ株式会社) 2004.01.22, 全文, 全図 & US 2003/023 4904 A1 & CN 1469173 A	1-20
A	JP 8-201777 A (松下電器産業株式会社) 1996.08.09, 全文, 全図 & JP 7-325322 A & JP 8-160455 A & JP 8-17927 8 A & US 5610739 A & US 574827 6 A & EP 685756 A2 & EP 685756 A3	1-20
A	JP 2004-317785 A (セイコーエプソン株式会社) 2004.11.11, 全文, 全図 & US 2004/246 216 A1 & KR 2004/090470 A & CN 1538375 A & TW 2004/25046 A	9-18
A	JP 2000-206492 A (キヤノン株式会社) 2000.07.28, 全文, 全図 (ファミリーなし) (特別ページに続く)	9-18

国際調査報告

国際出願番号 PCT/JP2006/305452

- | | | |
|---|--|------|
| A | JP 10-48595 A (株式会社東芝)
1998.02.20, 全文, 全図 (ファミリーなし) | 1-20 |
| A | JP 2-184816 A (株式会社東芝, 東芝電子デバイス
エンジニアリング株式会社)
1990.07.19, 全文, 全図 (ファミリーなし) | 1-20 |

フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 4 1 E
	G 0 2 F 1/1368	
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 2 4 D
	G 0 9 G 3/20	6 2 4 E

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),
EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,
BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,
CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LC,LK,L
R,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY
,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

F ターム(参考) 2H093 NA16 NA22 NA32 NA33 NA34 NA53 NA54 NC29 NC34 NC35
NC40 ND04 ND05 ND09 ND10 ND13 ND15 ND33 ND36 ND39
ND54 NE03 NE06 NH06 NH14 NH18
5C006 AF46 BB16 FA55
5C080 AA10 BB05 EE29 JJ02 JJ04 JJ05

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項(実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶表示装置		
公开(公告)号	JPWO2006098449A1	公开(公告)日	2008-08-28
申请号	JP2007508235	申请日	2006-03-17
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	下敷領文一 北山雅江		
发明人	下敷領 文一 北山 雅江		
IPC分类号	G02F1/1343 G02F1/133 G09G3/36 G09G3/20 G02F1/1368		
CPC分类号	G09G3/3614 G02F1/136213 G09G3/2011 G09G3/3648 G09G3/3655 G09G2300/0443 G09G2300/0823 G09G2310/06 G09G2320/028		
FI分类号	G02F1/1343 G02F1/133.525 G02F1/133.550 G09G3/36 G09G3/20.641.Q G09G3/20.641.E G02F1/1368 G09G3/20.624.B G09G3/20.624.D G09G3/20.624.E		
F-TERM分类号	2H092/GA13 2H092/JA24 2H092/JB05 2H092/JB13 2H092/JB62 2H092/JB69 2H092/NA01 2H092/NA25 2H092/PA06 2H093/NA16 2H093/NA22 2H093/NA32 2H093/NA33 2H093/NA34 2H093/NA53 2H093/NA54 2H093/NC29 2H093/NC34 2H093/NC35 2H093/NC40 2H093/ND04 2H093/ND05 2H093/ND09 2H093/ND10 2H093/ND13 2H093/ND15 2H093/ND33 2H093/ND36 2H093/ND39 2H093/ND54 2H093/NE03 2H093/NE06 2H093/NH06 2H093/NH14 2H093/NH18 5C006/AF46 5C006/BB16 5C006/FA55 5C080/AA10 5C080/BB05 5C080/EE29 5C080/JJ02 5C080/JJ04 5C080/JJ05		
代理人(译)	奥田诚治		
优先权	2005080761 2005-03-18 JP		
其他公开文献	JP4393549B2		
外部链接	Espacenet		

摘要(译)

在本发明的一个实施例中，提供了一种大屏幕或高清LCD，其显示质量通过减小 γ 特性的视角依赖性而显着提高。每个像素包括可应用不同电压的第一和第二子像素。该装置还包括电独立的存储电容器干线，每个存储电容器干线通过存储电容器线电连接到第一或第二子像素的相应的存储电容器对电极。像素包括属于第一显示区域的像素和属于第二显示区域的像素。可以彼此独立地扫描第一显示区域和第二显示区域。辅助电容干线包括属于第一显示区域的第一辅助电容干线和属于第二显示区域的第二辅助电容干线。

CS 幹線	CS 幹線に接続される CS 素子ライン		左記 CS 素子ラインの一般表記
CSVtypeA1	CSBL_A_n, CSBL_A_n+4, CSBL_A_n+8, CSBL_A_n+12, ...	CSBL_B_n+2, CSBL_B_n+6, CSBL_B_n+10, CSBL_B_n+14, ...	CSBL_A_n+4·k, CSBL_B_n+2+4·k (k=0,1,2,3,...)
CSVtypeA2	CSBL_B_n, CSBL_B_n+4, CSBL_B_n+8, CSBL_B_n+12, ...	CSBL_A_n+2, CSBL_A_n+6, CSBL_A_n+10, CSBL_A_n+14, ...	CSBL_B_n+4·k, CSBL_A_n+2+4·k (k=0,1,2,3,...)
CSVtypeA3	CSBL_A_n+1, CSBL_A_n+5, CSBL_A_n+9, CSBL_A_n+13, ...	CSBL_B_n+3, CSBL_B_n+7, CSBL_B_n+11, CSBL_B_n+15, ...	CSBL_A_n+1+4·k, CSBL_B_n+3+4·k (k=0,1,2,3,...)
CSVtypeA4	CSBL_B_n+1, CSBL_B_n+5, CSBL_B_n+9, CSBL_B_n+13, ...	CSBL_A_n+3, CSBL_A_n+7, CSBL_A_n+11, CSBL_A_n+15, ...	CSBL_B_n+1+4·k, CSBL_A_n+3+4·k (k=0,1,2,3,...)