

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5391435号  
(P5391435)

(45) 発行日 平成26年1月15日(2014.1.15)

(24) 登録日 平成25年10月25日(2013.10.25)

(51) Int.Cl.

F I

<b>GO2F</b>	<b>1/1368</b>	<b>(2006.01)</b>	GO2F	1/1368	
<b>GO9G</b>	<b>3/20</b>	<b>(2006.01)</b>	GO9G	3/20	680H
<b>GO9G</b>	<b>3/36</b>	<b>(2006.01)</b>	GO9G	3/20	624B
<b>GO9F</b>	<b>9/30</b>	<b>(2006.01)</b>	GO9G	3/36	
<b>HO1L</b>	<b>29/786</b>	<b>(2006.01)</b>	GO9G	3/20	641C

請求項の数 6 (全 33 頁) 最終頁に続く

(21) 出願番号 特願2006-154072 (P2006-154072)  
 (22) 出願日 平成18年6月1日(2006.6.1)  
 (65) 公開番号 特開2006-338024 (P2006-338024A)  
 (43) 公開日 平成18年12月14日(2006.12.14)  
 審査請求日 平成21年5月19日(2009.5.19)  
 (31) 優先権主張番号 10-2005-0046911  
 (32) 優先日 平成17年6月1日(2005.6.1)  
 (33) 優先権主張国 韓国 (KR)

前置審査

(73) 特許権者 512187343  
 三星ディスプレイ株式会社  
 Samsung Display Co.,  
 Ltd.  
 大韓民国京畿道龍仁市器興区三星二路95  
 95, Samsung 2 Ro, Gih  
 eung-Gu, Yongin-City  
 , Gyeonggi-Do, Korea

(74) 代理人 110000051

特許業務法人共生国際特許事務所

(72) 発明者 李 ミン 哲  
 大韓民国 ソウル市 銅雀区 鷺梁津洞  
 325番地 シンドンアリバーパーク 7  
 03棟 1713号

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

行列状に配列され第1及び第2副画素を有する複数の画素と、  
 前記第1及び第2副画素に接続される複数の第1信号線と、  
 前記第1信号線と交差し第1副画素に接続される第2信号線と、  
 前記第1信号線と交差し第2副画素に接続される第3信号線とを備え、  
 前記第1副画素は、前記第1及び第2信号線に接続される第1スイッチング素子、及び  
 該第1スイッチング素子に接続される第1液晶キャパシタと第1ストレージキャパシタと  
 を有し、

前記第2副画素は、前記第1及び第3信号線に接続される第2スイッチング素子、及び  
 該第2スイッチング素子に接続される第2液晶キャパシタと第2ストレージキャパシタと  
 を有し、

前記第1及び第2液晶キャパシタに印加される電圧は一つの映像情報から得られ、  
 前記第1副画素には所定の電圧に対し前記第2副画素より低い電圧が印加され、  
 前記第1及び第2副画素に同一電圧が印加されるときに、前記第1及び第2副画素のキ  
 ックバック電圧の大きさを実質的に同一にする第1及び第2ストレージキャパシタの静電  
 容量を各々第1及び第2容量とする場合、

前記第1ストレージキャパシタの静電容量が前記第1容量より大きいか、前記第2スト  
 レージキャパシタの容量が前記第2容量より小さいことを特徴とする液晶表示装置。

【請求項2】

10

20

前記第 1 スイッチング素子は第 1 ゲート電極と第 1 ドレイン電極とを有し、  
 前記第 2 スイッチング素子は第 2 ゲート電極と第 2 ドレイン電極とを有し、  
 前記第 1 及び第 2 ストレージキャパシタは、前記第 1 及び第 2 ゲート電極と分離され、  
 本体部とこれから分岐した延長部を有する維持電極を共通に有し、  
 前記第 1 ストレージキャパシタは前記維持電極と前記第 1 ドレイン電極との重畳からなり、  
 前記第 2 ストレージキャパシタは前記維持電極と前記第 2 ドレイン電極との重畳からなり、  
 前記第 1 液晶キャパシタは前記第 1 スイッチング素子に接続される第 1 副画素電極を有し、  
 前記第 2 液晶キャパシタは前記第 2 スイッチング素子に接続される第 2 副画素電極を有することを特徴とする請求項 1 に記載の液晶表示装置。

10

## 【請求項 3】

前記第 1 ドレイン電極は、前記第 1 ゲート電極と重畳する端部、前記維持電極と重畳し該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有し、  
 前記維持電極の本体部は、前記第 1 ドレイン電極の拡張部及び前記第 2 ドレイン電極と重畳し、  
 前記維持電極の延長部は、前記第 1 ドレイン電極の接続部と重畳することを特徴とする請求項 2 に記載の液晶表示装置。

## 【請求項 4】

前記第 1 ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部の幅は、前記第 1 ドレイン電極の接続部の幅より広いことを特徴とする請求項 3 に記載の液晶表示装置。

20

## 【請求項 5】

前記維持電極の本体部で前記第 2 ドレイン電極と重畳する部分の幅は、前記第 1 ドレイン電極の拡張部と重畳する部分の幅より狭いことを特徴とする請求項 3 に記載の液晶表示装置。

## 【請求項 6】

前記第 1 副画素電極の面積は前記第 2 副画素電極の面積より大きく、  
 前記維持電極と前記第 1 ドレイン電極とが重畳する面積は、前記維持電極と前記第 2 ドレイン電極とが重畳する面積より大きいことを特徴とする請求項 2 に記載の液晶表示装置。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置は、現在最も広く用いられている平板表示装置の一つであって、画素電極と共通電極など電界生成電極が形成されている二枚の表示板と、その間に挟持された液晶層とからなり、電界生成電極に電圧を印加して液晶層に電界を生成し、これによって液晶層の液晶分子の配向を決定し入射光の偏光を制御することで映像を表示する。

40

## 【0003】

特に、電界が印加されない状態で液晶分子の長軸を上下表示板に対して垂直をなすように配列した垂直配向モード液晶表示装置は、コントラスト比が大きく、広い基準視野角の実現が容易なため脚光を浴びている。ここで、基準視野角とは、コントラスト比が 1 : 10 の視野角または階調間の輝度反転限界角度を意味する。

垂直配向モード液晶表示装置で広視野角を実現するための手段としては、電界生成電極に切開部を形成する方法と、電界生成電極上に突起を形成する方法などがある。切開部と突起で液晶分子が傾く方向を決定できるので、これによって液晶分子の傾斜方向を複数方

50

向に分散させて基準視野角を広くすることができる。

【0004】

しかし、垂直配向モードの液晶表示装置は、前面視認性に比較して側面視認性が劣る。例えば、切開部を有するPVA(patterned vertically aligned)モードの液晶表示装置の場合、側面に向かうほど画像が明るくなり、ひどい場合は、高階調間の輝度差が無くなって画像がぼやけてしまう問題が生じる。

側面視認性を改善するために、一つの画素を二つの副画素に分割し、二つの副画素を容量性結合した後、一方の副画素には直接電圧を印加し、もう一方の副画素には容量性結合による電圧降下を生じさせ、二つの副画素の電圧を異にして透過率を異なるようにする方法が提示された。

10

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、この方法は、二つの副画素の透過率を所望の水準に正確に調整することが難しく、特に色相によって光透過率が異なるため、各色相に対する電圧配合を異ならせる必要があるが、これを実行することができない。また、容量性結合のための導電体の追加などによる開口率の低下が現れ、容量性結合による電圧降下によって透過率が減少する。

【0006】

そこで、本発明は、上記のような従来の問題点を解決するためになされたものであって、その目的は、視認性を改善すると共に二つの副画素の透過率を所望の水準に調整し、各副画素電極に大きさが異なる電圧を印加することによるキックバック電圧の不均衡をなくして、フリッカーが発生しない構造を提供し、同時に開口率の減少を最小限に抑制する液晶表示装置を提供することにある。

20

【課題を解決するための手段】

【0007】

上述した目的を達成するために本発明では、第1ドレイン電極の延長部と重なるように維持電極に接続されたゲート導電体を敷設して第1ストレージキャパシタの保持容量をより大きくしたり、第2ストレージキャパシタの保持容量をより小さくしたりして、低階調電圧が印加される第1画素電極のキックバック電圧と、高階調電圧が印加される第2画素電極のキックバック電圧の均衡をとり、同時に開口率に悪影響を及ぼさずにストレージキャパシタを形成することができる。

30

【0012】

上記目的を達成するためになされた本発明の他の特徴による液晶表示装置は、行列状に配列され第1及び第2副画素を有する複数の画素と、前記第1及び第2副画素に接続される複数の第1信号線と、前記第1信号線と交差し第1副画素に接続される第2信号線と、前記第1信号線と交差し第2副画素に接続される第3信号線とを備え、前記第1副画素は、前記第1及び第2信号線に接続される第1スイッチング素子、及び該第1スイッチング素子に接続される第1液晶キャパシタと第1ストレージキャパシタとを有し、前記第2副画素は、前記第1及び第3信号線に接続される第2スイッチング素子、及び該第2スイッチング素子に接続される第2液晶キャパシタと第2ストレージキャパシタとを有し、前記第1及び第2液晶キャパシタに印加される電圧は一つの映像情報から得られ、前記第1副画素には所定の電圧に対し前記第2副画素より低い電圧が印加され、前記第1及び第2副画素に同一電圧が印加されるときに、前記第1及び第2副画素のキックバック電圧の大きさを実質的に同一にする第1及び第2ストレージキャパシタの静電容量を各々第1及び第2容量とする場合、前記第1ストレージキャパシタの静電容量が前記第1容量より大きくても、前記第2ストレージキャパシタの容量が前記第2容量より小さくてもよい。

40

【0013】

前記第1スイッチング素子は第1ゲート電極と第1ドレイン電極とを有し、前記第2スイッチング素子は第2ゲート電極と第2ドレイン電極とを有し、前記第1及び第2ストレ

50

ージキャパシタは、前記第1及び第2ゲート電極と分離され、本体部とこれから分岐した延長部を有する維持電極を共通に有し、前記第1ストレージキャパシタは前記維持電極と前記第1ドレイン電極との重畳からなり、前記第2ストレージキャパシタは前記維持電極と前記第2ドレイン電極との重畳からなり、前記第1液晶キャパシタは前記第1スイッチング素子に接続される第1副画素電極を有し、前記第2液晶キャパシタは前記第2スイッチング素子に接続される第2副画素電極を有することが望ましい。

前記第1ドレイン電極は、前記第1ゲート電極と重畳する端部、前記維持電極と重畳し該端部と離れている拡張部、及び該端部と該拡張部を接続する接続部を有し、前記維持電極の本体部は、前記第1ドレイン電極の拡張部及び前記第2ドレイン電極と重畳し、前記維持電極の延長部は、前記第1ドレイン電極の接続部と重畳することができる。

10

前記第1ドレイン電極の拡張部の境界は、前記維持電極の本体部の境界線内に位置し、前記維持電極の延長部の幅は、前記第1ドレイン電極の接続部の幅より広くてもよく、前記維持電極の本体部において前記第2ドレイン電極と重畳する部分の幅は、前記第1ドレイン電極の拡張部と重畳する部分の幅より狭くてもよい。

前記第1副画素電極の面積は前記第2副画素電極の面積より大きく、前記維持電極と前記第1ドレイン電極とが重畳する面積は、前記維持電極と前記第2ドレイン電極とが重畳する面積より大きくてもよい。

#### 【発明の効果】

#### 【0014】

このような本発明の液晶表示装置によれば、一つの画素電極を二つの副画素電極に分割し、二つの副画素電極に別途の互いに異なるデータ電圧を印加することによって、側面視認性を向上させることができる。また、低い電圧が印加される第1副画素電極の第1ドレイン電極の接続部の下に維持電極の延長部をさらに設けたり、第2ドレイン電極が維持電極と重畳する面積などを調節したりすることによって、互いに異なる電圧を印加することによる液晶キャパシタの容量変化に対応してストレージキャパシタの容量を調節し、二つの副画素のキックバック電圧の均衡をとることができ、この結果、フリッカーなどの画質劣化を防止することができる。また、ドレイン電極の接続部の下に維持電極の延長部をさらに設けることによって、保持容量を十分に確保しながら維持電極の面積を減少させることができるので、開口率を一層増加させることができる。

20

#### 【発明を実施するための最良の形態】

30

#### 【0015】

次に、本発明の液晶表示装置を実施するための最良の形態の具体例を、図面を参照しながら説明する。しかし、本発明は、多様な形態で実現することができ、ここで説明する実施形態に限定されない。

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な参照符号を付けている。層、膜、領域、板などの部分が、他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

#### 【0016】

40

以下、本発明の一実施形態による液晶表示装置について図1乃至図5を参照して詳細に説明する。

図1乃至図3は、本発明の一実施形態による液晶表示装置のブロック図（その1～その3）であり、図4は、本発明の一実施形態による液晶表示装置の一つの画素に対する等価回路図、図5は、本発明の一実施形態による液晶表示装置の一つの副画素に対する等価回路図である。

#### 【0017】

図1乃至図3に示すように、本発明の一実施形態による液晶表示装置は、液晶表示板組立体300と、これに接続された一対または一つのゲート駆動部400a、400b、400、及びデータ駆動部500、データ駆動部500に接続された階調電圧生成部800

50

、並びにこれらを制御する信号制御部 600 を備える。

【0018】

液晶表示板組立体 300 は、等価回路的に複数の表示信号線 ( $G_{1a} - G_{nb}$ 、 $D_1 - D_m$ ) と、これに接続されてほぼ行列状に配列された複数の画素  $PX$  を有する。一方、図 5 に示すように、液晶表示板組立体 300 は、互いに対向する下部及び上部表示板 100、200 と、両者間に挟持された液晶層 3 を有する。

表示信号線 ( $G_{1a} - G_{nb}$ 、 $D_1 - D_m$ ) は下部表示板 100 に備えられ、ゲート信号 (走査信号とも言う) を伝達する複数対のゲート線 ( $G_{1a} - G_{nb}$ ) とデータ信号を伝達するデータ線 ( $D_1 - D_m$ ) を有する。ゲート線 ( $G_{1a} - G_{nb}$ ) はほぼ行方向に延びて互いにほぼ平行であり、データ線 ( $D_1 - D_m$ ) はほぼ列方向に延びて互いにほぼ平行である。

10

【0019】

図 4 には、表示信号線と一つの画素  $PX$  の等価回路が示されているが、図面符号  $GLa$ 、 $GLb$  で示した一对のゲート線と、図面符号  $DL$  で示したデータ線以外にも、表示信号線は、ゲート線  $GLa$ 、 $GLb$  とほぼ平行に延びた維持電極線  $SL$  をさらに有する。

各画素  $PX$  は一对の副画素  $PXa$ 、 $PXb$  を有し、各副画素  $PXa$ 、 $PXb$  はゲート線  $GLa$ 、 $GLb$  及びデータ線  $DL$  に接続されているスイッチング素子  $Qa$ 、 $Qb$  と、これに接続された液晶キャパシタ  $C_{Lc}a$ 、 $C_{Lc}b$ 、並びにスイッチング素子  $Qa$ 、 $Qb$  及び維持電極線  $SL$  に接続されているストレージキャパシタ  $C_{St}a$ 、 $C_{St}b$  を有する。

【0020】

20

図 5 に示すように、各副画素  $PXa$ 、 $PXb$  のスイッチング素子  $Q$  は、下部表示板 100 に備えられている薄膜トランジスタなどからなり、ゲート線  $GL$  に接続されている制御端子、データ線  $DL$  に接続されている入力端子、そして液晶キャパシタ  $C_{Lc}$  及びストレージキャパシタ  $C_{St}$  に接続されている出力端子を有する三端子素子である。

【0021】

液晶キャパシタ  $C_{Lc}$  は、下部表示板 100 の副画素電極  $PE$  と上部表示板 200 の共通電極  $CE$  を二つの端子とし、二つの電極  $PE$ 、 $CE$  間の液晶層 3 は誘電体として機能する。副画素電極  $PE$  はスイッチング素子  $Q$  に接続され、共通電極  $CE$  は上部表示板 200 の全面に形成され、共通電圧  $V_{com}$  の印加を受ける。図 5 と異なり、共通電極  $CE$  が下部表示板 100 に備えられる場合もあり、その場合には、二つの電極  $PE$ 、 $CE$  のうちの少なくとも一つが線状または棒状に形成できる。

30

【0022】

液晶キャパシタ  $C_{Lc}$  の補助的な役割を果たすストレージキャパシタ  $C_{St}$  は、下部表示板 100 に備えられた維持電極線  $SL$  と副画素電極  $PE$  が絶縁体を介して重畳してなり、維持電極線  $SL$  には共通電圧  $V_{com}$  など定められた電圧が印加される。しかし、ストレージキャパシタ  $C_{St}$  は、副画素電極  $PE$  が絶縁体を媒介としてすぐ上の前段ゲート線と重畳してなることもできる。

【0023】

一方、色表示を実現するために、各画素  $PX$  が基本色のうちの一つを固有に表示したり (空間分割)、各画素  $PX$  が時間によって交互に基本色を表示 (時間分割) したりするようにして、これら三原色の空間的、時間的な作用で所望の色相が認識されるようにする。基本色の例としては赤色、緑色及び青色の三原色がある。

40

図 5 は、空間分割の一例であり、各画素  $PX$  が上部表示板 200 の領域に基本色のうちの一つを示すカラーフィルタ  $CF$  を備えているものを示す。図 5 と異なり、カラーフィルタ  $CF$  は下部表示板 100 の副画素電極  $PE$  の上または下に設けることもできる。

【0024】

図 1 乃至図 3 に示すように、ゲート駆動部 400a、400b、400 は、ゲート線 ( $G_{1a} - G_{nb}$ ) に接続されて外部からのゲートオン電圧  $V_{on}$  とゲートオフ電圧  $V_{off}$  の組み合わせからなるゲート信号をゲート線 ( $G_{1a} - G_{nb}$ ) に印加する。図 1 は、一对のゲート駆動部 400a、400b がそれぞれ液晶表示板組立体 300 の左右に位置

50

し、奇数番目及び偶数番目のゲート線 ( $G_{1a} - G_{nb}$ ) にそれぞれ接続され、図 2 及び図 3 に示した一つのゲート駆動部 400 は、液晶表示板組立体 300 の一方に位置し、全てのゲート線 ( $G_{1a} - G_{nb}$ ) に接続されており、図 3 に示すように、ゲート駆動部 400 内に二つの駆動回路 401、402 が内蔵されてそれぞれ奇数番目及び偶数番目のゲート線 ( $G_{1a} - G_{nb}$ ) に接続される。

#### 【0025】

階調電圧生成部 800 は、画素  $P \times$  の透過率に関連する二つの階調電圧群 (または基準階調電圧群) を生成する。二つの階調電圧群は一つの画素  $P \times$  を構成する二つの副画素  $P \times a$ 、 $P \times b$  にそれぞれ独立して提供されるもので、各階調電圧群は、共通電圧  $V_{com}$  に対してプラスの値を有するものと、マイナスの値を有するものを含む。しかし、二つの (基準) 階調電圧群の代わりに一つの (基準) 階調電圧群だけ生成することもできる。

10

#### 【0026】

データ駆動部 500 は、液晶表示板組立体 300 のデータ線 ( $D_1 - D_m$ ) に接続されて階調電圧生成部 800 からの二つの階調電圧群のうちの一つを選択し、選択された階調電圧群に属する一つの階調電圧をデータ電圧として画素  $P \times$  に印加する。しかし、階調電圧生成部 800 が全階調に対する電圧を全て提供するのではなく、基準階調電圧のみを提供する場合、データ駆動部 500 は、基準階調電圧を分圧して全階調に対する階調電圧を生成し、この中からデータ電圧を選択する。

#### 【0027】

ゲート駆動部 400、400a、400b またはデータ駆動部 500 は、一つ以上の駆動集積回路チップ形態に液晶表示板組立体 300 上に直接装着されたり、フレキシブル印刷回路膜 (図示せず) 上に装着されて TCP (tape carrier package) 形態にされたりして液晶表示板組立体 300 に付着することもできる。これに対し、ゲート駆動部 400、400a、400b またはデータ駆動部 500 を液晶表示板組立体 300 に集積することもできる。

20

信号制御部 600 は、ゲート駆動部 400 及びデータ駆動部 500 などの動作を制御する。

#### 【0028】

次に、このような液晶表示板組立体の構造について図 6 乃至図 10 を参照して詳細に説明する。

30

図 6 は、本発明の一実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図 7 は、本発明の一実施形態による共通電極表示板の配置図であり、図 8 は、図 6 及び図 7 の二つの表示板を備える液晶表示板組立体の配置図であり、図 9 及び図 10 は各々図 8 の液晶表示板組立体の  $V_{IIA} - V_{IIA}$  線及び  $V_{IIB} - V_{IIB} - V_{IIB}$  線に沿った断面図である。

図 6 乃至図 10 に示すように、本発明の一実施形態による液晶表示板組立体は、薄膜トランジスタ表示板 100、共通電極表示板 200、これら二つの表示板 100、200 の間に挟持された液晶層 3 を備える。

#### 【0029】

まず、図 6、図 8、図 9 及び図 10 を参照して薄膜トランジスタ表示板 100 について詳細に説明する。

40

透明なガラスまたはプラスチックなどからなる絶縁基板 110 上に、複数対の第 1 及び第 2 ゲート線 121a、121b と複数の維持電極線 131 を有する複数のゲート導電体が形成されている。

第 1 及び第 2 ゲート線 121a、121b はゲート信号を伝達し、主に横方向に延びており、それぞれ上側及び下側に位置する。

#### 【0030】

第 1 ゲート線 121a は、下方に突出した複数の第 1 ゲート電極 124a と他の層または外部駆動回路との接続のために、広い面積を有しそれぞれ左側に配置された端部 129a を有する。

50

第2ゲート線121bは、上方に突出した複数の第2ゲート電極124bと他の層または外部駆動回路との接続のために、広い面積を有し左側に配置された端部129bを有する。

【0031】

しかし、第1及び第2ゲート線の端部129a、129bは両方とも右側に配置されてもよく、互いに異なる側に配置されてもよい。ゲート信号を生成するゲート駆動回路(図示せず)は、基板110上に付着されるフレキシブル印刷回路膜(図示せず)上に装着されたり、基板110上に直接装着されたりして、基板110に集積できる。ゲート駆動回路が基板110上に集積され場合、ゲート線121a、121bが延びてこれと直接接続させることができる。

10

【0032】

維持電極線131は所定の電圧の印加を受け、主に横方向に延びている。各維持電極線131は、第1及び第2ゲート線121a、121bの間に位置し、第2ゲート線121bよりも第1ゲート線121aにより近く、隣接した二つの第2ゲート線121bとほぼ同一距離をおいている。各維持電極線131は、上下に拡張された維持電極137と、維持電極137から上方に長く延びた棒状の延長部139を有する。維持電極137はほぼ長方形で、維持電極線131に対称であり、延長部139は第1ゲート電極124aの右側近傍まで延びている。しかし、維持電極137と延長部139を始めとする維持電極線131の形状及び配置はいろいろな形態に変形可能である。

【0033】

ゲート導電体121a、121b、131は、アルミニウム(A1)やアルミニウム合金などアルミニウム系金属、銀(Ag)や銀合金など銀系金属、銅(Cu)や銅合金など銅系金属、モリブデン(Mo)やモリブデン合金などモリブデン系金属、クロム(Cr)、タンタル(Ta)及びチタニウム(Ti)などからなることができる。しかし、これらは物理的性質が異なる二つの導電膜(図示せず)を有する多重膜構造を有することもできる。このうちの一つの導電膜は、信号遅延や電圧降下を減らすことができるように比抵抗が低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などからなる。これに対し、もう一つの導電膜は、他の物質、特にITO(indium tin oxide)及びIZO(indium zinc oxide)との物理的、化学的、電気的接触特性に優れた物質、例えばモリブデン系金属、クロム、タンタル、チタニウムなどからなる。

20

30

【0034】

このような組み合わせの良い例としては、クロム下部膜とアルミニウム(合金)上部膜、及びアルミニウム(合金)下部膜とモリブデン(合金)上部膜がある。しかし、ゲート導電体121a、121b、131は、これ以外にも様々な金属または導電体からなることができる。

ゲート導電体121a、121b、131の側面は基板110面に対し傾斜しており、その傾斜角は約30°乃至約80°であることが好ましい。

【0035】

ゲート導電体121a、121b、131上には、SiNxまたはSiOxなどからなるゲート絶縁膜140が形成されている。

40

ゲート絶縁膜140上には、水素化非晶質シリコン(非晶質シリコンはa-Siと略称する。)または多結晶シリコンなどからなる複数の島状の半導体154a、154b、156a、157aが形成されている。半導体154a、154bは、それぞれ第1及び第2ゲート電極124a、124b上に位置する。半導体156a、157aは、第1及び第2ゲート線121a、121b、維持電極線131、維持電極137及び延長部139の境界を覆う。

【0036】

半導体154a、154b、156a上には、複数の島状のオーミック接触部材(ohmic contact)163a、163b、165a、165b、166aが形成さ

50

れており、半導体157a上にも島状オーミック接触部材(図示せず)が形成されている。オーミック接触部材163a、163b、165a、165b、166aは、リンなどのn型不純物が高濃度にドーピングされているn+水素化非晶質シリコンなどの物質からなるか、シリサイド(silicide)からなることができる。オーミック接触部材163a、165aとオーミック接触部材163b、165bとは、それぞれ対をなして半導体154a、154b上に配置される。

半導体154a、154b、156a、157aとオーミック接触部材163a、163b、165a、165b、166aの側面も基板110面に対し傾斜しており、その傾斜角は30°乃至80°程度である。

オーミック接触部材163a、163b、165a、165b、166a及びゲート絶縁膜140上には、複数のデータ線171と複数対の第1及び第2ドレイン電極175a、175bを有するデータ導電体が形成されている。

#### 【0037】

データ線171は、データ信号を伝達し、主に縦方向に延びて第1、第2ゲート線121a、121b及び維持電極線131と交差する。各データ線171は、第1及び第2ゲート電極124a、124bに向かって延びた複数の第1及び第2ソース電極173a、173bと他の層または外部駆動回路との接続のために広い面積の端部179を有する。データ信号を生成するデータ駆動回路(図示せず)は、基板110上に付着されるフレキシブル印刷回路膜(図示せず)上に装着されたり、基板110上に直接装着されたりして、基板110に集積できる。データ駆動回路が基板110上に集積される場合、データ線171が延びてこれと直接接続できる。

#### 【0038】

第1及び第2ドレイン電極175a、175bは互いに分離されており、データ線171とも分離されている。

第1ドレイン電極175aは、第1ゲート電極124aを中心に第1ソース電極173aと対向する棒状の端部176a、棒状の端部176aの反対側端にある広い長方形の拡張部177a、そして拡張部177aと端部176aを接続する線状の接続部176aaを有する。拡張部177aは維持電極137と重畳し、棒状の端部176aは第1ゲート電極124aと重畳し、C字状に折曲した第1ソース電極173aで一部覆われている。第1ドレイン電極175aの接続部176aaはほとんど延長部139上に位置し、延長部139と平行に延びており、延長部139の縦境界線内に位置する。

#### 【0039】

同様に、第2ドレイン電極175bは、第2ゲート電極124bを中心に第2ソース電極173bと対向する棒状の端部176b、棒状の端部176bの反対側端にある広い長方形の拡張部177b、そして拡張部177bと端部176bを接続する線状の接続部176bbを有する。拡張部177bは維持電極137と重畳し、棒状の端部176bは第2ゲート電極124bと重畳し、C字状に折曲した第2ソース電極173bで一部覆われている。第2ドレイン電極175bの拡張部177bの面積は、第1ドレイン電極175aの拡張部177aの面積より小さい。

#### 【0040】

このように、第1ドレイン電極175aの接続部176aa下に延長部139を設けて保持容量を増加させることができるので、維持電極137の面積を小さくして開口率を高めることができる。

第1、第2ゲート電極124a、124b、第1、第2ソース電極173a、173b、及び第1、第2ドレイン電極175a、175bは、第1、第2半導体154a、154bと共に第1、第2薄膜トランジスタ(TFT)Qa、Qbを構成し、第1、第2薄膜トランジスタQa、Qbのチャンネルは、第1、第2ソース電極173a、173bと第1、第2ドレイン電極175a、175bとの間の第1、第2半導体154a、154bに形成される。

#### 【0041】

10

20

30

40

50

データ導電体 171、175a、175b は、モリブデン、クロム、タンタル及びチタニウムなどの耐火性金属、またはこれらの合金からなることが望ましく、耐火性金属膜（図示せず）と低抵抗導電膜（図示せず）を有する多重膜構造を有することができる。多重膜構造の例としては、クロムまたはモリブデン（合金）下部膜とアルミニウム（合金）上部膜の二重膜、モリブデン（合金）下部膜とアルミニウム（合金）中間膜とモリブデン（合金）上部膜の三重膜がある。しかし、データ導電体 171、175a、175b は、これ以外にも様々な金属または導電体からなることができる。

データ導電体 171、175a、175b もその側面が基板 110 面に対し 30°乃至 80°程度の角度で傾斜していることが好ましい。

#### 【0042】

オーミック接触部材 163a、163b、165a、165b、166a は、その下の第 1 及び第 2 半導体 154a、154b とその上のデータ導電体 171、175a、175b との間のみ存在し、これらの間の接触抵抗を低くする。第 1、第 2 ゲート線 121a、121b 及び維持電極線 131 上に位置した第 1 及び第 2 半導体 156a、157a は、表面のプロファイルを滑らかにしてデータ線 171 及び第 1、第 2 ドレイン電極 175a、175b の断線を防止する。島状の第 1 及び第 2 半導体 154a、154b には、第 1 及び第 2 ソース電極 173a、173b と第 1 及び第 2 ドレイン電極 175a、175b との間を始めとするデータ導電体 171、175a、175b で覆われず露出した部分がある。

#### 【0043】

データ導電体 171、175a、175b 及び露出した第 1、第 2 半導体 154a、154b 上には、保護膜 180 が形成されている。保護膜 180 は、無機絶縁物または有機絶縁物などからなり、表面が平坦化されることができる。無機絶縁物の例としては、窒化ケイ素と酸化ケイ素がある。有機絶縁物は感光性を有することができ、その誘電定数は約 4.0 以下であることが好ましい。しかし、保護膜 180 は、有機膜の優れた絶縁特性を保ちながら露出した第 1 及び第 2 半導体 154a、154b 部分に悪影響を及ぼさないように、下部無機膜と上部有機膜の二重膜構造を有することができる。

#### 【0044】

保護膜 180 にはデータ線 171 の端部 179 及び第 1 及び第 2 ドレイン電極 175a、175b の拡張部 177a、177b をそれぞれ露出させる複数のコンタクトホール（接触孔）182、185a、185b が形成されており、保護膜 180 とゲート絶縁膜 140 には第 1 及び第 2 ゲート線 121a、121b の端部 129a、129b を露出させる複数のコンタクトホール 181a、181b が形成されている。

#### 【0045】

保護膜 180 上には、第 1 及び第 2 副画素電極 191a、191b を有する複数の画素電極 191、遮蔽電極 88、及び複数の接触補助部材 81a、81b、82 が形成されている。これらは ITO または IZO などの透明な導電物質やアルミニウム、銀、クロム、またはその合金などの反射性金属からなることができる。

各画素電極 191 は、4 つの角が面取りされた（chamfered）ほぼ四角形状であり、面取りされた斜辺は第 1 及び第 2 ゲート線 121a、121b に対して約 45 度の角度をなしている。

#### 【0046】

各画素電極 191 を構成する一対の第 1 及び第 2 副画素電極 191a、191b は、ギャップ（gap）92 を間に挟んで互いに噛み合っている。第 2 副画素電極 191b は、ほぼ直角に回転した等辺台形で、下辺が台形に凹んで、ほとんどが第 1 副画素電極 191a で覆われている。第 1 副画素電極 191a は、左側辺で互いに連結されている上部、下部及び中央の台形部からなる。

#### 【0047】

第 1 副画素電極 191a は、上部台形部の上辺及び下部台形部の下辺から右側辺に向かって延びた切開部 93a、93b、93c、94a、94b、94c を有する。切開部 9

10

20

30

40

50

3 a、9 4 aと切開部9 3 b、9 4 bとの間をゲート線1 2 1 aが通過する。第1副画素電極1 9 1 aの中央台形部は、第2副画素電極1 9 1 bの凹んだ下辺に嵌合されている。また、第1副画素電極1 9 1 aは、横部及びこれに接続された一对の斜線部を有する中央切開部9 1を有する。横部は、第1副画素電極1 9 1 aの横中心線に沿って短く延びており、一对の斜線部は横部から第1副画素電極1 9 1 aの左側辺に向かって延び、維持電極線1 3 1に対して約4 5度の角度をなしている。第1副画素電極1 9 1 aと第2副画素電極1 9 1 bとの間のギャップ9 2は、ゲート線1 2 1 a、1 2 1 bと約4 5度をなしている二対の上部及び下部斜線部と三つの縦部を有する。以下、説明の便宜上、ギャップ9 2も切開部と称する。

【0 0 4 8】

10

切開部9 1 - 9 4 cは、維持電極線1 3 1に対してほとんど反転対称をなし、これらは第1及び第2ゲート線1 2 1 a、1 2 1 bに対して約4 5度の角度をなして互いに垂直に延びている。画素電極1 9 1は、これら切開部9 1 - 9 4 cによって複数の領域に分割される。

これにより、画素電極1 9 1を横方向に二等分する維持電極線1 3 1を中心にした上半部と下半部は、切開部9 1 - 9 4 cによりそれぞれ6個の領域に分けられる。

ここで、領域の数または切開部の数は、画素電極1 9 1の大きさ、画素電極1 9 1の横辺と縦辺の長さ比、液晶層3の種類や特性など、設計要素によって変化する。

【0 0 4 9】

第1及び第2副画素電極1 9 1 a、1 9 1 bは、それぞれコンタクトホール1 8 5 a、1 8 5 bを介して第1及び第2ドレイン電極1 7 5 a、1 7 5 bに接続されており、第1及び第2ドレイン電極1 7 5 a、1 7 5 bからデータ電圧の印加を受ける。一对の副画素電極1 9 1 a、1 9 1 bには、一つの入力映像信号に対し予め設定されている互いに異なるデータ電圧が印加され、その大きさは第1及び第2副画素電極1 9 1 a、1 9 1 bの大きさ及び形状によって設定される。また、第1及び第2副画素電極1 9 1 a、1 9 1 bの面積は互いに異なることができる。例えば、第2副画素電極1 9 1 bは、第1副画素電極1 9 1 aに比較して高い電圧の印加を受け、第1副画素電極1 9 1 aより面積が小さい。

20

【0 0 5 0】

データ電圧が印加された第1及び第2副画素電極1 9 1 a、1 9 1 bと共通電圧の印加を受ける共通電極2 7 0は、第1及び第2液晶キャパシタ $C_{LCa}$ 、 $C_{LCb}$ を構成し、第1、第2薄膜トランジスタ $Q_a$ 、 $Q_b$ が非導通状態になった後も印加された電圧を維持する。各液晶キャパシタ $C_{LCa}$ 、 $C_{LCb}$ は、液晶層3部分を誘電体として有する。

30

【0 0 5 1】

第1及び第2副画素電極1 9 1 a、1 9 1 b及びこれに電氣的に接続された第1及び第2ドレイン電極1 7 5 a、1 7 5 bの拡張部1 7 7 a、1 7 7 bは、維持電極1 3 7及び延長部1 3 9を始めとする維持電極線1 3 1と重畳して第1及び第2液晶キャパシタ $C_{LCa}$ 、 $C_{LCb}$ の電圧維持能力を強化する第1及び第2ストレージキャパシタ $C_{STa}$ 、 $C_{STb}$ を構成する。

【0 0 5 2】

遮蔽電極8 8は、データ線1 7 1に沿って延びた縦部と第2ゲート線1 2 1 bに沿って延びた横部を有しており、縦部はデータ線1 7 1を完全に覆い、横部は第2ゲート線1 2 1 bの境界線の内側に位置している。

40

遮蔽電極8 8は、共通電圧 $V_{com}$ の印加を受け、データ線1 7 1と画素電極1 9 1の間及びデータ線1 7 1と共通電極2 7 0との間に形成される電界を遮断して、画素電極1 9 1の電圧歪曲及びデータ線1 7 1が伝達するデータ電圧の信号遅延が減少する。しかし、必要に応じて遮蔽電極8 8は省略してもよい。

【0 0 5 3】

接触補助部材8 1 a、8 1 b、8 2は、それぞれコンタクトホール1 8 1 a、1 8 1 b、1 8 2を介して第1、第2ゲート線1 2 1 a、1 2 1 bの端部1 2 9 a、1 2 9 b及びデータ線1 7 1の端部1 7 9に接続される。接触補助部材8 1 a、8 1 b、8 2は、第1

50

、第2ゲート線121a、121bの端部129a、129b及びデータ線171の端部179と外部装置との接着性を補完し、これらを保護する。

【0054】

次に、図7乃至図10を参照して、共通電極表示板200について説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板210上に、遮光部材220が形成されている。遮光部材220は、ブラックマトリクスとも言い、光漏洩を防ぐ。遮光部材220は、画素電極191と対向しており、画素電極191とほぼ同一形状の複数の開口部225を有している。これに対し、遮光部材220は、データ線171に対応する部分と、第1、第2薄膜トランジスタQa、Qbに対応する部分からなることもできる。遮光部材220は、画素電極191と薄膜トランジスタQa、Qb近傍の光漏洩を遮断するために様々な形状を有することができる。

10

【0055】

また、基板210上には、複数のカラーフィルタ230が形成されており、遮光部材220で覆われた領域内にほとんど位置している。カラーフィルタ230は、画素電極191に沿って縦方向に長く延びることができる。カラーフィルタ230は赤色、緑色及び青色などの基本色のうちの一つを表示することができる。

【0056】

カラーフィルタ230及び遮光部材220上には、オーバーコート膜(overcoat)250が形成されている。オーバーコート膜250は、(有機)絶縁物からなることができ、カラーフィルタ230が露出するのを防止し、平坦面を提供する。

20

オーバーコート膜250上には共通電極270が形成されている。共通電極270はITO、IZOなどの透明な導電体などからなり、複数の切開部群71、72、73、74a、74b、75a、75b、76a、76bを有する。

【0057】

一つの切開部群71-76bは、一つの画素電極191と対向し、中央切開部71、72、73、上部切開部74a、75a、76a及び下部切開部74b、75b、76bを有する。切開部71-76bのそれぞれは、画素電極191の隣接切開部91-94cの間、または切開部91、94a、94b、94cと画素電極191の面取りされた斜辺、または左側辺の間に配置されている。また、各切開部71-76bは、画素電極の切開部91-94cと平行に延びた少なくとも一つの斜線部を有する。

30

【0058】

上部及び下部切開部74a-76bのそれぞれは、斜線部と横部及び縦部を有する。斜線部はほぼ画素電極191の右側辺から上側または下側辺に画素電極191上部または下部切開部93a-94cとほぼ平行に延びる。横部及び縦部は、斜線部の各端から画素電極191の辺に沿って辺と重畳しながら延び、斜線部と鈍角をなしている。

【0059】

中央切開部71、72は、中央横部、一对の斜線部及び一对の縦断縦部を有する。中央横部は、ほぼ画素電極191の横中心線に沿って短く延び、一对の斜線部は、中央横部の端から画素電極191の左側辺に向かってそれぞれ下部及び上部切開部74a-76bとほぼ平行に延びている。縦断縦部は、斜線部の各端から画素電極191の左側辺に沿って重畳しながら延び、斜線部と鈍角をなしている。

40

【0060】

切開部73-76bの斜線部には、三角形のノッチ(notch)が形成されている。ノッチは四角形、台形または半円形に形成されたり、突出した形状や凹んだ形状に形成されたりすることもできる。このノッチは、切開部71-76bに対応する領域の境界に位置する液晶分子3の配列方向を決定する。

切開部71-76bの数及び方向も設計要素によって変わり、遮光部材220が切開部71-76bと重畳して切開部71-76b近傍の光漏洩を遮断することができる。

【0061】

下部及び上部表示板100、200の内側面には配向膜11、21が塗布されており、

50

これは垂直配向膜とすることができる。

下部及び上部表示板 100、200の外側面には偏光子を有する偏光板 12、22が備えられており、二つの偏光子を有する偏光板 12、22の相互の偏光軸は直交し、このうちの一つの偏光軸は、第1及び第2ゲート線 121a、121bに対して平行であることが望ましい。反射型液晶表示装置では、二つの偏光板 12、22のうちの一つは省略してもよい。

#### 【0062】

本実施形態による液晶表示装置は、液晶層3の遅延値を補償するための位相遅延膜（図示せず）をさらに備えることができる。位相遅延膜は、複屈折性を有し、液晶層3の位相遅延を逆に補償する。

10

液晶層3は負の誘電率異方性を有し、液晶層3の液晶分子は電場がない状態でその長軸が二つの表示板 100、200の表面に対して垂直をなすように配向されている。このため、入射光は二つの偏光板 12、22の直交する偏光子を通過できず遮断される。

#### 【0063】

共通電極 270に共通電圧を印加し、画素電極 191にデータ電圧を印加して、第1または第2液晶キャパシタ  $C_{LCa}$ 、 $C_{LCb}$ の両端に電位差が生じれば、下部及び上部表示板 100、200の面にほぼ垂直である電場が液晶層3に生成される（以下、画素電極 191及び共通電極 270を電場生成電極という。）。すると、液晶層3の液晶分子は電場に応答してその長軸が電場の方向に対して垂直をなすように傾斜し、液晶分子が傾いた程度によって液晶層3に入射された光の偏光の変化程度が変わる。このような偏光の変化は、二つの偏光板 12、22の偏光子により透過率の変化として現れ、これによって液晶表示装置は映像を表示する。

20

#### 【0064】

液晶分子の傾斜角度は電場の強さによって変化し、第1副画素電極 191aには低い電圧が印加され、第2副画素電極には高い電圧が印加されれば、第1液晶キャパシタ  $C_{LCa}$ の電圧  $V_a$ が第2液晶キャパシタ  $C_{LCb}$ の電圧  $V_b$ より大きいので、第1副画素  $X_a$ と第2副画素  $X_b$ で液晶分子の傾斜角度が異なり、これによって二つの副画素  $PX_a$ 、 $PX_b$ の輝度が異なる。この結果、第1液晶キャパシタ  $C_{LCa}$ の電圧  $V_a$ と、第2液晶キャパシタ  $C_{LCb}$ の電圧  $V_b$ を適切に調整すれば、側面から見る映像が正面から見る映像に最大限に近付けることができ、これによって側面視認性を向上させることができる。

30

#### 【0065】

液晶分子の傾斜方向は、電場生成電極 191、270の切開部 71-76b、91-94cと画素電極 191の斜辺が電場を歪曲して形成する水平成分によって決定され、この電場の水平成分は、切開部 71-76b、91-94cの辺と画素電極 191の辺に垂直である。

#### 【0066】

図8に示すように、一つの切開部群 71-76b、91-94cは、画素電極 191をそれぞれ二つの傾いた主辺 (major edge) を有する複数の副領域 (sub-area) に分け、各副領域の液晶分子の傾斜方向は、電場の水平成分により決定される方向に決定され、傾斜方向はほぼ4つの方向である。このように液晶分子の傾斜方向を複数にすれば、液晶表示装置の基準視野角が大きくなる。

40

#### 【0067】

液晶分子の傾斜方向を決定するための切開部 71-76b、91-94cの形状及び配置は変形することができ、少なくとも一つの切開部 71-76b、91-94cは、突起（図示せず）や陥没部（図示せず）で代替してもよい。突起は有機物または無機物からなることができ、電場生成電極 191、270の上または下に配置できる。

#### 【0068】

次に、このような液晶表示装置の表示動作について図1乃至図4を参照して詳細に説明する。

信号制御部 600は、外部のグラフィック制御部（図示せず）から入力映像信号 R、G

50

、B及びその表示を制御する入力制御信号、例えば、垂直同期信号Vsyncと水平同期信号Hsync、メインクロックMCLK、データネーブル信号DEなどの提供を受ける。信号制御部600は、入力映像信号R、G、Bと入力制御信号に基づいて映像信号R、G、Bを液晶表示板組立体300の動作条件に合わせて適切に処理し、ゲート制御信号CONT1及びデータ制御信号CONT2などを生成した後、ゲート制御信号CONT1をゲート駆動部400に送出し、データ制御信号CONT2と処理した映像信号DATはデータ駆動部500に送出する。

【0069】

ゲート制御信号CONT1は、ゲートオン電圧Vonの走査開始を指示する走査開始信号STVと、ゲートオン電圧Vonの出力を制御する少なくとも一つのクロック信号などを有する。

10

データ制御信号CONT2は、一つの画素行のデータ伝送を知らせる水平同期開始信号STH(図示せず)と、データ線(D<sub>1</sub>-D<sub>m</sub>)に当該データ電圧の印加を指示するロード信号LOAD、及びデータクロック信号HCLK(共に図示せず)を有する。また、データ制御信号CONT2は、共通電圧Vcomに対するデータ電圧の極性(以下、共通電圧に対するデータ電圧の極性を略してデータ電圧の極性という。)を反転させる反転信号RVS(図示せず)を有することができる。

【0070】

信号制御部600からのデータ制御信号CONT2に従って、データ駆動部500は、一群の副画素PXa、PXbに対する映像信号DATを受信し、階調電圧生成部800からの二つの階調電圧群のうちの一群を選択し、選択された階調電圧群の中から各映像データDATに対応する階調電圧を選択することによって、映像信号DATを当該データ電圧に変換した後、これを当該データ線(D<sub>1</sub>-D<sub>m</sub>)に印加する。

20

【0071】

これと異なり、データ駆動部500ではなく別個に備えられた外部の選択回路(図示せず)で二つの階調電圧群のうちいずれか一つを選択してデータ駆動部500に伝達することや、階調電圧生成部800により値が変化する基準電圧を提供し、データ駆動部500はこれを分圧して自ら階調電圧を形成することもできる。

【0072】

ゲート駆動部400、400a、400bは、信号制御部600からのゲート制御信号CONT1に従ってゲートオン電圧Vonをゲート線(G<sub>1a</sub>-G<sub>nb</sub>)に印加して、該ゲート線(G<sub>1a</sub>-G<sub>nb</sub>)に接続されたスイッチング素子Qa、Qbを導通させ、これによってデータ線(D<sub>1</sub>-D<sub>m</sub>)に印加されたデータ電圧が導通したスイッチング素子Qa、Qbを介して当該副画素PXa、PXbに印加される。

30

【0073】

副画素PXa、PXbに印加されたデータ電圧と共通電圧Vcomの差は液晶キャパシタCLca、CLcbの充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさによってその配列が異なり、このため液晶層3を通過する光の偏光が変化する。このような偏光の変化は、下部及び上部表示板100、200に付着された偏光板12の偏光子によって光透過率の変化として現れる。

40

【0074】

前述した二つの階調電圧群は互いに異なるガンマ曲線を示し、これらが一つの画素PXの二つの副画素PXa、PXbに印加されるので、一つの画素PXのガンマ曲線はこれらを合成した曲線となる。二つの階調電圧群を決定する際には、合成ガンマ曲線が正面の基準ガンマ曲線に近接するようにする。例えば、正面の合成ガンマ曲線は、最も好適に定められた正面の基準ガンマ曲線と一致するようにし、側面の合成ガンマ曲線は、正面の基準ガンマ曲線に最も近接するようにする。この結果、側面視認性が向上する。

【0075】

なお、既に説明したように、高い電圧の印加を受ける第2副画素電極191bの面積を第1副画素電極191aの面積より小さくすることで、側面ガンマ曲線の歪みを小さくす

50

ることができる。特に、第1及び第2副画素電極191a、191bの面積比率がほぼ2:1であるとき、側面ガンマ曲線が正面ガンマ曲線により近接して、側面視認性が一層良くなる。

#### 【0076】

1/2水平周期(または1/2H)(水平同期信号Hsyncの半周期)を単位としてデータ駆動部500とゲート駆動部400は同一動作を反復する。このような方式で、1フレームの期間に全てのゲート線(G<sub>1a</sub>-G<sub>nb</sub>)に対して順次にゲートオン電圧Vonを印加して全ての画素にデータ電圧を印加する。1フレームが終了すれば次のフレームが開始され、各画素に印加されるデータ電圧の極性が直前フレームの極性と逆極性になるように、データ駆動部500に印加される反転信号RVSの状態が制御される(フレーム反転)。この時、1フレーム内でも反転信号RSVの特性に従って一つのデータ線を通じて流れるデータ電圧の極性が異なったり(例:行反転、ドット反転)、隣接データ線を通じて同時に流れるデータ電圧の極性も互いに異なったりすることができる(例:列反転、ドット反転)。

10

#### 【0077】

一方、図5を参照して、次式により定義されるキックバック電圧Vkは、ゲート信号がゲートオン電圧Vonからゲートオフ電圧Voffに変わるとき、スイッチング素子Qの制御端子と出力端子との間の寄生容量Cgdによって生成され、画素電極PEに印加された電圧を低下させる。

$$V_k = [C_{gd} / (C_{LC} + C_{ST} + C_{gd})] \times V_g$$

20

ここで、Vgはゲートオン電圧Vonとゲートオフ電圧Voffの差電圧である。

なお、本発明の実施形態による液晶表示装置の第1及び第2副画素PXa、PXbのキックバック電圧Vka、Vkbの大きさは実質的に同一である。

#### 【0078】

第1及び第2副画素PXa、PXbの液晶キャパシタCLCa、CLCbの容量は、第1及び第2副画素電極191a、191bの面積などによって決定されるので、第1及び第2副画素電極191a、191bに実質的に同一電圧が印加される場合、第1副画素電極191aが第2副画素電極191bより面積が大きいので、第1液晶キャパシタCLCaが第2液晶キャパシタCLCbよりも容量が大きい。また、維持電極137と重畳する第1ドレイン電極175aの拡張部177aが第2ドレイン電極175bの拡張部177bより面積が大きい。ところが、ほとんどが低階調で動作する第1副画素電極191aの液晶キャパシタCLCaは、液晶の配列による誘電率が第2副画素電極191bの誘電率に比して小さいので、第1液晶キャパシタCLCaの容量もさらに小さくなり、ほとんどが高階調で動作する第2副画素電極191bの液晶キャパシタCLCbの容量はさらに大きくなる。このため、前記式に基づいて第1及び第2ストレージキャパシタCSTa、CSTbの容量を固定すれば、第1副画素電極191aへのキックバック電圧Vkaが第2副画素電極191bへのキックバック電圧Vkbより大きくなる。よって、キックバック電圧Vka、Vkbの均衡をとるために、第1及び第2ストレージキャパシタCSTa、CSTbの値を調整する必要がある。

30

#### 【0079】

第1ストレージキャパシタCSTaの容量を増加させて第1副画素PXaのキックバック電圧Vkaが高くなるのを防止するため、第1ドレイン電極175aと重畳する維持電極137をさらに形成したり、第1ドレイン電極175aの拡張部177a及びこれと重畳する維持電極137の縦幅をさらに広くしたりする。このように、第1及び第2副画素PXa、PXbのキックバック電圧Vka、Vkbの大きさを実質的に同一にすることで、最適の共通電圧Vcomを設定することが容易になり、キックバック電圧Vka、Vkbの均衡をとることが可能になるので、画面のフリッカー現象などを防止することができる。

40

#### 【0080】

特に、図6乃至図10に示すように、第1ドレイン電極175aの接続部176aaと

50

重畳する維持電極 137 の延長部 139 をさらに設けて第 1 ストレージキャパシタ  $C_{STa}$  を形成できるので、維持電極 137 の面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。

【0081】

この他に、維持電極 137 と重畳する第 1 及び第 2 ドレイン電極 175 a、175 b の面積を適切に設定することによって、キックバック電圧  $V_{ka}$ 、 $V_{kb}$  の大きさを同一にできる第 1 及び第 2 ストレージキャパシタ  $C_{STa}$ 、 $C_{STb}$  の容量を形成することができる。さらに、第 1 及び第 2 副画素  $PXa$ 、 $PXb$  に印加されるゲート信号を異なるようにすることもできる。例えば、ゲートオン電圧  $V_{on}$  の大きさを異なるようにして  $V_g$  を調節することによって、キックバック電圧  $V_{ka}$ 、 $V_{kb}$  の大きさを同一にすることも可能である。

10

【0082】

一方、共通電極 270 と遮蔽電極 88 には同一の共通電圧が印加されるので、両者間には電場がほとんど無い。このため、共通電極 270 と遮蔽電極 88 の間に位置した液晶分子は初期垂直配向状態をそのまま維持するので、この部分に入射した光は透過せず遮断される。

【0083】

次に、図 11 を参照して本発明の他の実施形態による液晶表示板組立体について詳細に説明する。

図 11 は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

20

図 11 に示す実施形態の薄膜トランジスタ表示板の層状構造はほとんど図 6 に示した薄膜トランジスタ表示板の層状構造と同様である。

【0084】

絶縁基板 110 上に、第 1 及び第 2 ゲート電極 124 a、124 b 及び端部 129 a、129 b を有する複数の第 1 及び第 2 ゲート線 121 a、121 b と、維持電極 137 及びその延長部 139 を有する複数の維持電極線 131 を有するゲート導電体が形成され、その上には、ゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には、複数の島状の半導体 154 a、154 b、156 a、157 a が形成されており、その上には複数の島状オーミック接触部材（図示せず）が形成されている。

30

【0085】

オーミック接触部材及びゲート絶縁膜 140 上には、第 1 及び第 2 ソース電極 173 a、173 b 及び端部 179 を有する複数のデータ線 171 と、拡張部 177 a、177 b、端部 176 a、176 b 及び接続部 176 a a、176 b b を有する複数の第 1 及び第 2 ドレイン電極 175 a、175 b を有するデータ導電体が形成されている。データ導電体 171、175 a、175 b 及び露出した第 1 及び第 2 半導体 154 a、154 b 部分の上には保護膜 180 が形成されている。保護膜 180 とゲート絶縁膜 140 の上にはコンタクトホール 181 a、181 b、182、185 a、185 b が形成されている。保護膜 180 の上には、複数の画素電極 191、複数の遮蔽電極 88 及び複数の接触補助部材 81 a、81 b、82 が形成されている。

40

【0086】

しかし、図 6 の薄膜トランジスタ表示板と異なり、図 11 の実施形態では、第 2 ドレイン電極 175 b の拡張部 177 b と、これと重畳する維持電極 137 の右側部分が図 6 に示したものより幅が狭いので、第 2 ストレージキャパシタ  $C_{STb}$  の容量が図 6 に示したものより小さくなる。これにより、第 1 副画素電極 191 a に低い電圧が印加され、第 2 副画素電極 191 b に高い電圧が印加されるときに第 2 液晶キャパシタ  $C_{LCb}$  の容量がより大きくなって、キックバック電圧  $V_{kb}$  がキックバック電圧  $V_{ka}$  より小さくなるのを防ぐ。このように、キックバック電圧  $V_{ka}$ 、 $V_{kb}$  の大きさを実質的に同一にすることによって、最適の共通電圧  $V_{com}$  を設定することが容易で、キックバック電圧  $V_{ka}$ 、 $V_{kb}$  の均衡をとることが可能になるので、画面のフリッカー現象などを防止し、同時

50

に開口率の低下を防止することができる。

図6に示す薄膜トランジスタ表示板の多くの特徴は、図11に示す薄膜トランジスタ表示板にも適用できる。

【0087】

次に、本発明の他の実施形態による液晶表示装置について図12及び図13を参照して詳細に説明する。

図12は、本発明の他の実施形態による液晶表示装置のブロック図であり、図13は、本発明の他の実施形態による液晶表示装置の一つの画素に対する等価回路図である。

本発明の他の実施形態による液晶表示装置は、液晶表示板組立体301とこれに接続されたゲート駆動部403、及びデータ駆動部501、データ駆動部501に接続された階調電圧生成部801、並びにこれらを制御する信号制御部601を備える。

10

【0088】

液晶表示板組立体301は、等価回路的に複数の表示信号線( $G_1 - G_n$ 、 $D_1 - D_{2m}$ )と、これに接続されてほぼ行列状に配列された複数の画素PXを備える。

表示信号線( $G_1 - G_n$ 、 $D_1 - D_{2m}$ )は、ゲート信号を伝達する複数のゲート線( $G_1 - G_n$ )と、データ信号を伝達するデータ線( $D_1 - D_{2m}$ )を有する。ゲート線( $G_1 - G_n$ )はほぼ行方向に延びて互いにほぼ平行であり、データ線( $D_1 - D_{2m}$ )はほぼ列方向に延びて互いにほぼ平行である。一つの画素PXの両側にそれぞれ一对のデータ線( $D_1 - D_{2m}$ )が配置されている。さらに、表示信号線は、ゲート線( $G_1 - G_n$ )とデータ線( $D_1 - D_{2m}$ )以外にもゲート線( $G_1 - G_n$ )とほぼ平行に延びた維持電極線を有することができる。

20

【0089】

図13に、表示信号線と一つの画素PXの等価回路が示されているが、図面符号GLで示したゲート線と、図面符号DLa、DLbで示したデータ線以外にも、表示信号線はゲート線GLとほぼ平行に延びた維持電極線SLをさらに有する。

各画素PXは一对の副画素PXc、PXdを有し、各副画素PXc、PXdは、それぞれ当該ゲート線GL及びデータ線DLa、DLbに接続されているスイッチング素子Qc、Qdと、これらに接続された液晶キャパシタ $C_{Lc}$ 、 $C_{Ld}$ 及びストレージキャパシタ $C_{STc}$ 、 $C_{STd}$ を有する。

30

【0090】

各副画素PXc、PXdは、図5に示した副画素と実質的に同一であるのでこれに対する詳細な説明は省略する。

階調電圧生成部801は、副画素PXc、PXdの透過率に関連する二組の複数階調電圧を生成する。二組のうちの一組は共通電圧 $V_{com}$ に対してプラスの値を有し、もう一組はマイナスの値を有する。

【0091】

ゲート駆動部403は、液晶表示板組立体301のゲート線( $G_1 - G_n$ )に接続され、外部からのゲートオン電圧 $V_{on}$ とゲートオフ電圧 $V_{off}$ の組み合わせからなるゲート信号をゲート線( $G_1 - G_n$ )に印加する。

データ駆動部501は、液晶表示板組立体301のデータ線( $D_1 - D_{2m}$ )に接続され、階調電圧生成部801からの階調電圧を選択してデータ信号として副画素PXc、PXdに印加する。

40

信号制御部601は、ゲート駆動部403及びデータ駆動部501などの動作を制御する。

【0092】

次に、このような液晶表示板組立体301の構造について図14及び図15を参照して詳細に説明する。

図14は、本発明の他の実施形態による液晶表示板組立体の配置図であり、図15は、図14の液晶表示板組立体のXII-XII線に沿った断面図である。

図14及び図15の実施形態による液晶表示板組立体は、薄膜トランジスタ表示板10

50

1、共通電極表示板 201、及びその間の液晶層 3 を備える。

【0093】

まず、薄膜トランジスタ表示板 101 について詳細に説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板 110 上に、複数のゲート線 121 と複数の維持電極線 131a を有する複数のゲート導電体が形成されている。

ゲート線 121 はゲート信号を伝達し、主に横方向に延びている。各ゲート線 121 は、上方に突出した第 1 及び第 2 ゲート電極 124c、124d と、他の層または外部駆動回路との接続のために広い面積の端部 129 を有する。

【0094】

維持電極線 131a は、所定の電圧の印加を受けて主に横方向に延びている。各維持電極線 131a は、隣接した二つのゲート線 121 の間に位置し、二つのゲート線 121 からほぼ同一距離をおいている。各維持電極線 131a は、上下に拡張された維持電極 137a と維持電極 137a から下方に長く延びた棒状の延長部 139a を有する。維持電極 137a はほぼ長方形で、維持電極線 131a に対称であり、延長部 139a は第 1 ゲート電極 124c の近傍まで延びている。しかし、維持電極 137a を始めとする維持電極線 131a の形状及び配置はいろいろな形態に変形可能である。

【0095】

ゲート導電体 121、131a 上には、SiNx または SiOx などからなるゲート絶縁膜 140 が形成されている。

ゲート絶縁膜 140 上には、水素化非晶質シリコンまたは多結晶シリコンなどからなる複数の島状の半導体 154c、154d、156b、157b が形成されている。半導体 154c、154d は、それぞれ第 1 及び第 2 ゲート電極 124c、124d 上に位置する。半導体 156b、157b は、ゲート線 121、維持電極線 131a の境界を覆う。

【0096】

半導体 154c、154d、156b、157b 上には、複数の島状のオーミック接触部材 163c、163d、165c、165d、166b、167b が形成されている。オーミック接触部材 163c - 167b は、リンなどの n 型不純物が高濃度にドーピングされている n + 水素化非晶質シリコンなどの物質からなるか、シリサイドからなることができる。オーミック接触部材 163c、165c とオーミック接触部材 163d、165d とは、それぞれ対をなして半導体 154c、154d 上に位置し、オーミック接触部材 166b、167b は、それぞれ半導体 156b、157b 上に位置する。

【0097】

ゲート絶縁膜 140 及びオーミック接触部材 163c、163d、165c、165d、166b、167b 上には、複数のデータ線 171a、171b と複数対の第 1 及び第 2 ドレイン電極 175c、175d を有するデータ導電体が形成されている。

データ線 171a、171b はデータ信号を伝達し、主に縦方向に延びてゲート線 121 及び維持電極線 131a と交差する。各データ線 171a、171b は、第 1 及び第 2 ゲート電極 124c、124d に向かって延びた複数の第 1 及び第 2 ソース電極 173c、173d と他の層または外部駆動回路との接続のために広い面積の端部 179a、179b を有する。

【0098】

第 1 及び第 2 ドレイン電極 175c、175d は互いに分離されており、データ線 171a、171b とも分離されている。第 1 及び第 2 の各ドレイン電極 175c、175d は、それぞれのゲート電極 124c、124d を中心に第 1 及び第 2 ソース電極 173c、173d と対向し、一側端に広い面積の長形状の拡張部 177c、177d、棒状の他側の端部 176c、176d、並びに拡張部 177c、177d と端部 176c、176d を接続する接続部 176cc、176dd を有する。各拡張部 177c、177d は維持電極 137a と重畳し、棒状の端部 176c、176d は各ゲート電極 124c、124d と重畳し、U 字状に折曲したソース電極 173c、173d で一部覆われている。

【0099】

10

20

30

40

50

第1ドレイン電極175cの接続部176ccはほとんど維持電極137aの延長部139a上に位置し、維持電極137aの延長部139aと平行に延びてこの延長部139aの縦境界線内に位置する。第2ドレイン電極175dの拡張部177dの面積は、第1ドレイン電極175cの拡張部177cの面積より小さい。

【0100】

第1及び第2ゲート電極124c、124d、第1及び第2ソース電極173c、173d、並びに第1及び第2ドレイン電極175c、175dは、半導体154c、154dと共に第1及び第2薄膜トランジスタQc、Qdを構成し、薄膜トランジスタQc、Qdのチャンネルは、第1及び第2ソース電極173c、173dと、第1及び第2ドレイン電極175c、175dとの間の半導体154c、154dに形成される。

10

【0101】

オーミック接触部材163c、163d、165c、165d、166b、167bは、その下の半導体154c、154d、156b、157bと、その上のデータ線171a、171b、及び第1、第2ドレイン電極175c、175dとの間にのみ存在し、これらの間の接触抵抗を低くする。島状の半導体154c、154dには、第1及び第2ソース電極173c、173dと第1及び第2ドレイン電極175c、175dとの間を始めとして、これらで覆われず露出した部分がある。半導体156b、157bは、ゲート線121及び維持電極線131a表面のプロファイルを滑らかにして、データ線171a、171b及び第1、第2ドレイン電極175c、175dの断線を防止する。

【0102】

20

データ線171a、171b、第1、第2ドレイン電極175c、175d及び露出した半導体154c、154d部分上には保護膜180が形成されている。

保護膜180には第1及び第2ドレイン電極175c、175dの拡張部177c、177dとデータ線171a、171bの端部179a、179bをそれぞれ露出させる複数のコンタクトホール185c、185d、182a、182bが形成されており、保護膜180とゲート絶縁膜140には、ゲート線121の端部129を露出させる複数のコンタクトホール181が形成されている。

保護膜180上には、第1及び第2副画素電極191a、191bを有する複数の画素電極191、複数の遮蔽電極88b及び複数の接触補助部材81、82a、82bが形成されている。

30

【0103】

一つの画素電極191を構成する一对の第1及び第2副画素電極191a、191bはギャップ93を間に挟んで互いに噛み合い、画素電極191の外側境界はほぼ四角形状を有する。第2副画素電極191bは、ほぼ直角に回転した等辺台形で下辺が台形に凹んで、ほとんど第1副画素電極191aで覆われている。第1副画素電極191aは、左側辺で互いに連結されている上部、下部及び中央台形部からなる。第1副画素電極191aの中央台形部は、第2副画素電極191bの凹んだ下辺に嵌合されている。第1副画素電極191aと第2副画素電極191bとの間のギャップ93はほぼ均一な幅を有し、ゲート線121と約45度をなす二対の上部及び下部斜線部と実質的に均一な幅を有する三つの縦部を有する。以下、説明の便宜上、ギャップ93も切開部と称する。

40

【0104】

第1副画素電極191aは、上部台形部の上側辺及び下部台形部の下側辺から右側辺に向かって延びた切開部96a、96b、97a、97bを有する。また、第1副画素電極191aは、維持電極線131aに沿って延びた切開部91、92aを有し、切開部91、92aは、中央から横方向に延びた横部と、維持電極線131aに対して約45度をなす一对の斜辺を有する。第2副画素電極192bは、左側辺から右側辺に向かって延びた切開部94a、94bを有する。切開部91、92a、94a、94b、96a、96b、97a、97bは、維持電極線131aに対してほぼ反転対称をなしており、これらはゲート線121に対して約45度をなし、互いに垂直に延びている。画素電極191の上半部及び下半部は、切開部91-97bによってそれぞれ8個の領域に分割される。

50

## 【0105】

第1及び第2副画素電極191a、191bは、コンタクトホール185c、185dを介して第1及び第2ドレイン電極175c、175dと物理的、電氣的に接続されて第1及び第2ドレイン電極175c、175dからデータ電圧の印加を受ける。一对の副画素電極191a、191bには、一つの入力映像信号に対し予め設定された互いに異なるデータ電圧が印加され、その大きさは、第1及び第2副画素電極191a、191bの大きさ及び形状によって設定される。また、第1及び第2副画素電極191a、191bの面積は互いに異なることができる。例えば、第2副画素電極191bは第1副画素電極191aに比較して高い電圧の印加を受け、第1副画素電極191aより面積が小さい。

## 【0106】

データ電圧が印加された第1及び第2副画素電極191a、191bは、共通電圧の印加を受ける共通電極270が第1及び第2液晶キャパシタ $C_{LCc}$ 、 $C_{LCd}$ を構成して第1及び第2薄膜トランジスタ $Q_c$ 、 $Q_d$ が非導通状態になった後も印加された電圧を維持する。各液晶キャパシタ $C_{LCc}$ 、 $C_{LCd}$ は液晶層3部分を誘電体として有する。

## 【0107】

第1及び第2副画素電極191a、191b及びこれと電氣的に接続された第1及び第2ドレイン電極175c、175dの拡張部177c、177dは、ゲート絶縁膜140を介して維持電極137a及び延長部139aを始めとする維持電極線131aと重畳して、第1及び第2液晶キャパシタ $C_{LCc}$ 、 $C_{LCd}$ の電圧維持能力を強化する各ストレージキャパシタ $C_{STc}$ 、 $C_{STd}$ を構成する。

## 【0108】

遮蔽電極88bは、共通電圧の印加を受け、データ線171a、171bに沿って延びた縦部と、ゲート線121に沿って延びた横部を有する。縦部はデータ線171a、171bを完全に覆い、横部もゲート線121を完全に覆い、隣接した縦部を接続する。遮蔽電極88bは、データ線171a、171bと画素電極191との間、及びデータ線171a、171bと共通電極270との間に形成される電界を遮断して、画素電極191の電圧歪み及びデータ線171a、171bが伝達するデータ電圧の信号遅延を減少させる。

## 【0109】

接触補助部材81、82a、82bは、それぞれコンタクトホール181、182a、182bを介してゲート線121の端部129及びデータ線171a、171bの端部179a、179bに接続される。接触補助部材81、82a、82bは、ゲート線121の端部129及びデータ線171a、171bの端部179a、179bと外部装置との接着性を補完し、これらを保護する。

## 【0110】

次に、共通電極表示板201について詳細に説明する。

透明なガラスまたはプラスチックなどからなる絶縁基板210上に、遮光部材220、複数のカラーフィルタ230、オーバーコート膜250及び共通電極270が順に形成されている。

## 【0111】

共通電極270は、複数組の切開部群71、72、73a、74a、75c、75d、76c、76d、77a、77b、78a、78bを有する。一組の切開部71-78bは、一つの画素電極191と対向し、中央切開部71、72、73a、74a、上部切開部75c、76c、77a、78a及び下部切開部75d、76d、77b、78bを有する。切開部71-78bは、画素電極191の左側辺の中央、画素電極191の切開部91-97bの間、及び周縁切開部97a、97bと画素電極191の角の間に配置されている。また、切開部72-78bは、画素電極191の切開部91-97bと平行に延びた少なくとも一つの斜線部を有する。

## 【0112】

下部及び上部切開部75c-78bは、ほぼ画素電極191の右側辺から下側または上

10

20

30

40

50

側辺に向かって延びた斜線部、並びに斜線部の各端から画素電極 191 の辺に沿って辺と重畳しながら延び、斜線部と鈍角をなす横部及び縦部を有する。

【0113】

中央切開部 71 は、画素電極 191 の左側辺に沿って左側辺と重畳しながら延びた縦部と、縦部の中央で維持電極線 131a に沿って延びた横部を有する。中央切開部 72、73a は、ほぼ維持電極線 131a に沿って延びた横部と、これから維持電極線 131a と斜角をなして画素電極 191 の左側辺に向かって延びた一对の斜線部と、斜線部の各端から画素電極 191 の左側辺に沿って左側辺と重畳しながら延び、斜線部と鈍角をなす縦断縦部を有する。中央切開部 74a は、画素電極 191 の右側辺に沿って右側辺と重畳しながら延びた縦部、縦部の各端から画素電極 191 の左側辺に向かって延びた一对の斜線部、並びに斜線部の各端から第 2 副画素電極 191b の左側辺に沿って左側辺と重畳しながら延び、斜線部と鈍角をなす縦断縦部を有する。

10

【0114】

切開部 72 - 77b の斜線部には三角形のノッチが形成されている。このノッチは、四角形、台形または半円形に形成されたり、突出した形状や凹んだ形状に形成されたりすることもできる。

下部及び上部表示板 101、201 の内側面には配向膜 11、21 が塗布されており、外側面には偏光子を有する偏光板 12、22 が備えられている。

図 14 及び図 15 に示す実施形態による液晶表示装置の表示動作は、前記実施形態と実質的に同一であるのでこれに対する説明は省略する。

20

【0115】

図 14 及び図 15 に示す実施形態の液晶表示装置においても、第 1 及び第 2 副画素  $P \times c$ 、 $P \times d$  のキックバック電圧  $V_{kc}$ 、 $V_{kd}$  の大きさは実質的に同一である。第 1 及び第 2 液晶キャパシタ  $C_{Lc}$ 、 $C_{Ld}$  の容量は、第 1 及び第 2 副画素電極 191a、191b の面積などによって決定されており、第 1 及び第 2 副画素電極 191a、191b に実質的に同一電圧が印加されるときに、第 1 副画素電極 191a が第 2 副画素電極 191b より面積が大きいため、第 1 液晶キャパシタ  $C_{Lc}$  が第 2 液晶キャパシタ  $C_{Ld}$  より容量が大きい。また、維持電極 137a と重畳する第 1 ドレイン電極 175c の拡張部 177c が第 2 ドレイン電極 175d の拡張部 177d より面積が大きい。ところが、ほとんど低階調で動作する第 1 副画素電極 191a の第 1 液晶キャパシタ  $C_{Lc}$  は、液晶の配列による誘電率が第 2 副画素電極 191b の誘電率に比較して小さく、この第 1 液晶キャパシタ  $C_{Lc}$  の容量もより小さくなるので、ほとんど高階調で動作する第 2 副画素電極 191b の第 2 液晶キャパシタ  $C_{Ld}$  の容量はより大きくなる。これにより、各ストレージキャパシタ  $C_{St}$ 、 $C_{Sd}$  の容量を固定すれば、第 1 副画素電極 191a へのキックバック電圧  $V_{kc}$  が第 2 副画素電極 191b へのキックバック電圧  $V_{kd}$  より大きくなる。よって、キックバック電圧  $V_{kc}$ 、 $V_{kd}$  の均衡をとるために、第 1 及び第 2 ストレージキャパシタ  $C_{St}$ 、 $C_{Sd}$  の値を調整する必要がある。

30

【0116】

第 1 ストレージキャパシタ  $C_{St}$  の容量を大きくしてキックバック電圧  $V_{kc}$  が高くなるのを防止するために、第 1 ドレイン電極 175c の接続部 176cc と重畳する維持電極 137a の延長部 139a をさらに設けたり、第 1 ドレイン電極 175c の拡張部 177c 及びこれと重畳する維持電極 137a の縦幅をより大きくしたりする。このように、第 1 及び第 2 副画素  $P \times c$ 、 $P \times d$  のキックバック電圧  $V_{kc}$ 、 $V_{kd}$  の大きさを実質的に同一にすることによって、最適の共通電圧  $V_{com}$  を設定することが容易で、キックバック電圧  $V_{kc}$ 、 $V_{kd}$  の均衡をとることが可能になるので、画面のフリッカー現象などを防止することができる。

40

【0117】

特に、図 14 及び図 15 に示すように、第 1 ドレイン電極 175c の接続部 176cc と重畳する維持電極 137a の延長部 139a をさらに設けることでストレージキャパシタ  $C_{St}$  を形成できるので、維持電極 137a の面積を減少させても十分な保持容量を

50

確保でき、同時に開口率を増加させることができる。

【0118】

また、本実施形態においても、第2ドレイン電極175dの拡張部177dと、これと重畳する維持電極137aの右側部分の幅をより狭くして、第2ストレージキャパシタ $C_{ST}$ dの容量をより小さくすることによって、第2副画素電極191bに高い電圧が印加されるときに、キックバック電圧 $V_{kd}$ が小さくなるのを補償することができる。この結果、キックバック電圧 $V_{kc}$ 、 $V_{kd}$ の均衡をとることができるので、フリッカー現象を防止し、同時に開口率の減少を防止することができる。

図1乃至図10の液晶表示板組立体の多くの特徴は、図12乃至図115の液晶表示板組立体にも適用できる。

10

【0119】

次に、図16及び図17を参照して本発明の他の実施形態による液晶表示装置用薄膜トランジスタについて詳細に説明する。

図16は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図17は、図16の液晶表示装置用薄膜トランジスタ表示板のX I I I B - X I I I B線に沿った断面図である。

【0120】

透明なガラスまたはプラスチックなどからなる絶縁基板110上に、複数のゲート線121と複数の維持電極線131bが形成されている。

ゲート線121はゲート信号を伝達し、主に横方向に延びている。各ゲート線121は、上方に突出した複数のゲート電極124eと他の層または外部駆動回路との接続のために広い面積の端部129を有する。

20

【0121】

維持電極線131bは所定の電圧の印加を受け、主に横方向に延びている。各維持電極線131bは、隣接した二つのゲート線121の間に位置し、二つのゲート線121からほぼ同一距離をおいている。各維持電極線131bは、上下に拡張された維持電極137bと、維持電極137bから下方に長く伸びた棒状の延長部139bを有する。維持電極137bはほぼ長方形で、維持電極線131bに対称であり、延長部139bはゲート電極124eの近傍まで延びている。しかし、維持電極137bを始めとする維持電極線131bの形状及び配置は様々な形態に変形することができる。

30

【0122】

ゲート線121及び維持電極線131b上には、 $SiNx$ または $SiOx$ などからなるゲート絶縁膜140が形成されている。

ゲート絶縁膜140上には、水素化非晶質シリコンまたは多結晶シリコンなどからなる複数の島状の半導体154eが形成されている。半導体154eは、それぞれゲート電極124e上に位置する。半導体154eは、ゲート線121境界まで延びており、維持電極線131bの境界にも配置できる。半導体154eの上には複数の島状オーミック接触部材163e、165eが形成されている。オーミック接触部材163e、165eは対をなして半導体154e上に位置する。

【0123】

ゲート絶縁膜140及びオーミック接触部材163e、165e上には、複数のデータ線171と複数のドレイン電極175eが形成されている。

データ線171はデータ信号を伝達し、主に縦方向に延びてゲート線121及び維持電極線131bと交差する。各データ線171は、ゲート電極124eに向かって伸びた複数のソース電極173eと、他の層または外部駆動回路との接続のために広い面積の端部179を有する。

40

【0124】

ドレイン電極175eは、データ線171と分離されている。各ドレイン電極175eは、ゲート電極124eを中心にソース電極173eと対向し、一側端に面積が広い長方形の拡張部177e、棒状の他側の端部176e、並びに拡張部177eと端部176

50

eを接続する接続部176eを有する。

各拡張部177eは維持電極137bと重畳し、棒状の端部176eはゲート電極124eと重畳し、U字状に折曲したソース電極173eで一部覆われている。以下、拡張部177eを結合電極と称する。

【0125】

ドレイン電極175eの接続部176eは、ほとんど維持電極137bの延長部139b上に位置し、維持電極137bの延長部139bと平行に延びてこの延長部139bの縦境界線内に位置する。

一つのゲート電極124e、一つのソース電極173e及び一つのドレイン電極175eは、半導体154eと共に一つの薄膜トランジスタを構成し、薄膜トランジスタのチャンネルは、ソース電極173eとドレイン電極175eとの間の半導体154eに形成される。

10

【0126】

オーミック接触部材163e、165eは、その下の半導体154eと、その上のデータ線171及びドレイン電極175eとの間にのみ存在し、これらの間の接触抵抗を低くする。島状の半導体154eにはソース電極173eとドレイン電極175eとの間を始めとして、これらで覆われず露出した部分がある。半導体154eの延長部は、ゲート線121表面のプロファイルを滑らかにしてデータ線171の断線を防止する。

【0127】

データ線171、ドレイン電極175e及び露出した半導体154e部分の上には保護膜180が形成されている。

20

保護膜180には結合電極177eとデータ線171の端部179をそれぞれ露出させる複数のコンタクトホール182、185eが形成されており、保護膜180とゲート絶縁膜140にはゲート線121の端部129を露出させる複数のコンタクトホール181が形成されている。

【0128】

保護膜180上には、複数の画素電極191、複数の遮蔽電極88及び複数の接触補助部材81、82が形成されている。

各画素電極191は、4つの角が面取りされたほぼ四角形状を有し、面取りされた斜辺はゲート線121に対して約45度の角度をなす。画素電極191はゲート線121と重畳し、このため開口率を大きくすることができる。

30

【0129】

各画素電極191は、ギャップ93を間に挟んで分かれた一对の第1及び第2副画素電極191c、191dを有する。ギャップ93は、画素電極191の左側辺から右側辺に延びている上部及び下部斜線部と、これらを連結する縦部を有する。ギャップ93の上部及び下部斜線部は、ゲート線121と約45度をなし、互いに垂直である。

よって、第2副画素電極191dは、ほぼ直角に回転した二等辺台形状を有し、第1副画素電極191cは第2副画素電極191dの斜辺と対向し、ほぼ直角に回転した一对の台形部と第2副画素電極191dの右側辺と対向する縦部を有する。

【0130】

40

第1副画素電極191cは、下部及び上部切開部94a、94b、95a、95bを有する。下部及び上部切開部94a、94bは、第1副画素電極191cの下側または上側の角から右側辺に斜めに延びており、下部及び上部切開部95a、95bは、第1副画素電極191cの下側辺または上側辺から右側辺に斜めに延びている。下部及び上部切開部94a、94b、95a、95bは、ゲート線121に対して約45度の角度をなし、互いに垂直に延びている。

【0131】

第2副画素電極191dは中央切開部91、92を有する。中央切開部91は、第2副画素電極191dの左側辺の中央に入口を有し、切開部91の入口は、ギャップ93の上部斜線部及び下部斜線部とそれぞれ実質的に平行な一对の斜辺を有している。切開部92

50

は、維持電極 137b の中央に横に短く延びた横部と、これからギャップ 93 の上部斜線部及び下部斜線部とほぼ平行に延びた一对の斜線部を有する。以下、説明の便宜上、ギャップ 93 も切開部と称する。

【0132】

画素電極 191 は、上記切開部 91、92、93、94a、94b、95a、95b によって複数の領域に分割される。切開部 91、92、93、94a、94b、95a、95b は維持電極線 131b に対してほぼ反転対称をなす。

この時、切開部の数または領域の数は、画素電極 191 の大きさ、画素電極 191 の横辺と縦辺の長さ比、液晶層の種類や特性など、設計要素によって異なる。

下部表示板 100 の外部面には偏光子を有する偏光板 12 が備えられている。

10

【0133】

第 1 副画素電極 191c はコンタクトホール 185e を介してドレイン電極 175e と物理的、電気的に接続されてドレイン電極 175e からデータ電圧の印加を受ける。第 1 及び第 2 副画素電極 191c、191d と共通電極（図示せず）は、第 1 及び第 2 液晶キャパシタ  $C_{LCe}$ 、 $C_{LCf}$  を構成して、薄膜トランジスタが非導通状態になった後も印加された電圧を維持する。

【0134】

第 1 副画素電極 191c 及びこれに接続された結合電極 177e は、維持電極 137b を始めとする維持電極線 131b と重畳してストレージキャパシタ  $C_{STE}$  を構成し、ストレージキャパシタ  $C_{STE}$  は、第 1 液晶キャパシタ  $C_{LCe}$  の電圧維持能力を強化する。

20

第 2 副画素電極 191d は結合電極 177e と重畳して結合キャパシタ  $C_{cp}$ （図示せず）を構成する。

【0135】

薄膜トランジスタは、ゲート線 121 からのゲート信号に従ってデータ線 171 からのデータ電圧を第 1 液晶キャパシタ  $C_{LCe}$  及び結合キャパシタ  $C_{cp}$  に印加し、結合キャパシタ  $C_{cp}$  は該電圧をその大きさを変えて第 2 液晶キャパシタ  $C_{LCf}$  に伝達する。

【0136】

維持電極線 131b に共通電圧  $V_{com}$  が印加され、キャパシタ  $C_{LCe}$ 、 $C_{STE}$ 、 $C_{LCf}$ 、 $C_{cp}$  と、その静電容量を同一図面符号で示すと、第 1 液晶キャパシタ  $C_{LCe}$  に充電された電圧  $V_e$  と、第 2 液晶キャパシタ  $C_{LCf}$  に充電された電圧  $V_f$  は、次のような関係を有する。

30

$$V_f = V_e \times [C_{cp} / (C_{cp} + C_{LCf})]$$

$C_{cp} / (C_{cp} + C_{LCf})$  の値が 1 より小さいので、第 2 液晶キャパシタ  $C_{LCf}$  に充電された電圧  $V_f$  は、第 1 液晶キャパシタ  $C_{LCe}$  に充電された電圧  $V_e$  に比べて常に小さい。この関係は、維持電極線 131b の電圧が共通電圧  $V_{com}$  でない場合にも同様に成立する。

【0137】

このように、第 1 または第 2 液晶キャパシタ  $C_{LCe}$ 、 $C_{LCf}$  の両端に電位差が生じれば、下部表示板 100 と共通電極表示板（図示せず）の面にほぼ垂直な電場が液晶層に生成され、液晶分子は電場に応答してその長軸が電場の方向に垂直をなすように傾斜し、液晶分子が傾いた程度によって液晶層に入射した光の偏光の変化程度が変化する。このような偏光の変化は、偏光子を有する偏光板 12 によって透過率の変化として現れ、これによって液晶表示装置は映像を表示する。

40

【0138】

液晶分子の傾斜角度は電場の強さによって変わり、第 1 液晶キャパシタ  $C_{LCe}$  の電圧  $V_e$  と第 2 液晶キャパシタ  $C_{LCf}$  の電圧  $V_f$  が互いに異なるので、第 1 副画素と第 2 副画素で液晶分子の傾斜角度が異なり、このため二つの副画素の輝度が異なる。これにより、第 1 液晶キャパシタ  $C_{LCe}$  の電圧  $V_e$  と第 2 液晶キャパシタ  $C_{LCf}$  の電圧  $V_f$  を適切に調整すれば、側面から見る映像が正面から見る映像に最大限に近接することができ、

50

この結果、側面視認性を向上させることができる。

【0139】

遮蔽電極 88 は共通電圧の印加を受け、データ線 171 に沿って延びた縦部とゲート線 121 に沿って延びて隣接した縦部を連結する横部を有する。縦部はデータ線 171 を完全に覆い、横部はゲート線 121 の境界の内側に位置する。

接触補助部材 81、82 は、それぞれコンタクトホール 181、182 を介してゲート線 121 の端部 129 及びデータ線 171 の端部 179 に接続される。

【0140】

このように、図 16 及び図 17 に示すように、ドレイン電極 175e の接続部 176e e と重畳する維持電極 137b の延長部 139b をさらに設けてストレージキャパシタ C<sub>ST</sub>e を形成できるので、維持電極 137b の面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。

図 1 乃至図 10 に示した液晶表示板組立体の多くの特徴は、図 16 及び図 17 の液晶表示装置用薄膜トランジスタ表示板にも適用できる。

【0141】

最後に、図 18 及び図 19 を参照して本発明の他の実施形態による液晶表示装置用薄膜トランジスタについて詳細に説明する。

図 18 は、本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図であり、図 19 は、図 18 の液晶表示装置用薄膜トランジスタ表示板の X I V B - X I V B 線に沿った断面図である。

図 18 及び図 19 に示す実施形態による薄膜トランジスタ表示板の層状構造は、図 16 及び図 17 に示した薄膜トランジスタ表示板の層状構造とほとんど同様である。

【0142】

絶縁基板 110 上に、ゲート電極 124e 及び端部 129 を有する複数のゲート線 121 と、維持電極 137b 及び延長部 139b を有する複数の維持電極線 131b が形成されており、その上には、ゲート絶縁膜 140 が形成されている。ゲート絶縁膜 140 上には、複数の島状の半導体 154e が形成されており、その上には、複数の島状のオーミック接触部材 163e、165e が形成されている。ゲート絶縁膜 140 及びオーミック接触部材 163e、165e 上には、ソース電極 173e 及び端部 179 を有する複数のデータ線 171 と、拡張部 177e、端部 176e 及び接続部 176e e を有する複数のドレイン電極 175e が形成されている。データ線 171、ドレイン電極 175e 及び露出した半導体 154e 部分の上には、コンタクトホール 181、182、185 を有する保護膜 180 が形成されており、その上には、複数の画素電極 191、複数の遮蔽電極 88、及び複数の接触補助部材 81、82 が形成されている。下部表示板 100 の底面には偏光子を有する偏光板 12 が備えられている。

【0143】

しかし、図 16 及び図 17 に示した薄膜トランジスタ表示板と異なり、図 18 及び図 19 に示す実施形態では各画素電極 191 は分離されておらず、中央切開部 91、92、下部切開部 93a、94a、95a 及び上部切開部 93b、94b、95b を有する。

【0144】

下部及び上部切開部 93a、93b、94a、94b は、画素電極 191c の左側辺から右側辺に斜めに延びており、下部及び上部切開部 95a、95b は、画素電極 191 の下側辺または上側辺から右側辺に斜めに延びている。下部及び上部切開部 93a、93b、94a、94b、95a、95b は、ゲート線 121 に対して約 45 度の角度をなし、互いに垂直に延びている。

【0145】

中央切開部 91 は、画素電極 191 の左側辺の中央に入口を有し、切開部 91 の入口は、下部及び上部切開部 93a - 95b とそれぞれ実質的に平行な一对の斜辺を有している。切開部 92 は、維持電極 137b の中央に横に短く延びた横部と、これからギャップ 93 の上部斜線部及び下部斜線部とほぼ平行に延びた一对の斜線部を有する。

これにより、画素電極 191 は、切開部 91、92、93a、93b、94a、94b、95a、95b によって複数の領域に分割される。切開部 91 - 95b は、維持電極線 131b に対しほぼ反転対称をなす。

【0146】

画素電極 191 は、コンタクトホール 185 を介してドレイン電極 175e と物理的、電氣的に接続されてドレイン電極 175e からデータ電圧の印加を受け、共通電極（図示せず）と共に液晶キャパシタ  $C_{LCg}$  を構成して、薄膜トランジスタが非導通状態になった後も印加された電圧を維持する。

【0147】

画素電極 191 及びこれに接続されたドレイン電極の拡張部 177e は、維持電極 137b を始めとする維持電極線 131b と重畳してストレージキャパシタ  $C_{STg}$  を構成し、ストレージキャパシタ  $C_{STg}$  は、液晶キャパシタ  $C_{LCg}$  の電圧維持能力を強化する。

【0148】

薄膜トランジスタがゲート線 121 からのゲート信号に従ってデータ線 171 からのデータ電圧を液晶キャパシタ  $C_{LCg}$  に印加すれば、液晶層（図示せず）の液晶分子は、液晶キャパシタ  $C_{LCg}$  の電場に応答して、その長軸が電場の方向に垂直をなすように傾き、液晶分子が傾く程度によって液晶層に入射した光の偏光の変化程度が変化する。このような偏光の変化は、偏光子を有する偏光板 12 によって透過率の変化として現れ、これによって液晶表示装置は映像を表示する。

【0149】

液晶分子の傾斜方向は、画素電極 191 の切開部 91 - 95b と共通電極（図示せず）の切開部（図示せず）が電場を歪曲して形成する水平成分によって決定され、この電場の水平成分は、切開部 91 - 95b の辺と画素電極 191 の辺に垂直である。図 18 に示すように、液晶分子の傾斜方向は約 4 つの方向である。このように、液晶分子の傾斜方向を複数にすることによって液晶表示装置の基準視野角を大きくすることができる。

液晶分子の傾斜方向を決定するための切開部 91 - 95b の形状及び配置は変更することができ、少なくとも一つの切開部 91 - 95b は突起（図示せず）や陥没部（図示せず）で代替することができる。突起は有機物または無機物からなることができ、電場生成電極の上または下に配置できる。

【0150】

上述の実施形態においても、図 18 及び図 19 に示すように、ドレイン電極 175e の接続部 176e と重畳する維持電極 137b の延長部 139b をさらに設けてストレージキャパシタ  $C_{STg}$  を形成できるので、維持電極 137b の面積を減らしても十分な保持容量を確保でき、同時に開口率を増加させることができる。

図 1 乃至図 10 の液晶表示板組立体の多くの特徴は、図 18 及び図 19 の液晶表示装置用薄膜トランジスタ表示板にも適用できる。

【0151】

一方、図 6 乃至図 10 のように、ドレイン電極 175a の接続部 176a a 下に維持電極 137 の延長部 139 をさらに設けてストレージキャパシタ  $C_{STa}$  を形成し、維持電極 137 の面積を減らして開口率を増加させる構造は、スイッチング素子を一つまたは複数個備えた表示板など、他の構造を有する表示板にも適用できる。

【0152】

以上、本発明の好ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されず、請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0153】

【図 1】本発明の一実施形態による液晶表示装置のブロック図（その 1）である。

【図 2】本発明の一実施形態による液晶表示装置のブロック図（その 2）である。

10

20

30

40

50

【図3】本発明の一実施形態による液晶表示装置のブロック図(その3)である。

【図4】本発明の一実施形態による液晶表示装置の一つの画素に対する等価回路図である。

。

【図5】本発明の一実施形態による液晶表示装置の一つの副画素に対する等価回路図である。

【図6】本発明の一実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図7】本発明の一実施形態による共通電極表示板の配置図である。

【図8】図6及び図7の二つの表示板を備える液晶表示板組立体の配置図である。

【図9】図8の液晶表示板組立体のV I I A - V I I A線に沿った断面図である。

10

【図10】図8の液晶表示板組立体のV I I B - V I I B - V I I B線に沿った断面図である。

【図11】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図12】本発明の他の実施形態による液晶表示装置のブロック図である。

【図13】本発明の他の実施形態による液晶表示装置の一つの画素に対する等価回路図である。

【図14】本発明の他の実施形態による液晶表示板組立体の配置図である。

【図15】図14の液晶表示板組立体のX I I - X I I線に沿った断面図である。

【図16】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

20

【図17】図16の液晶表示装置用薄膜トランジスタ表示板のX I I I B - X I I I B線に沿った断面図である。

【図18】本発明の他の実施形態による液晶表示装置用薄膜トランジスタ表示板の配置図である。

【図19】図18の液晶表示装置用薄膜トランジスタ表示板のX I V B - X I V B線に沿った断面図である。

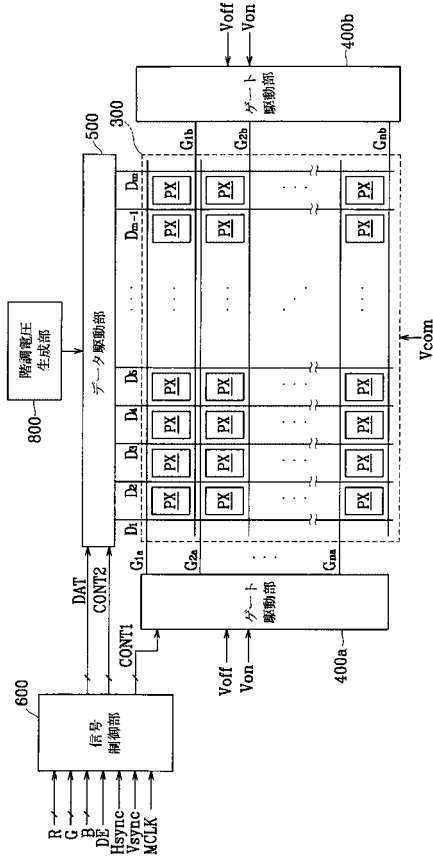
【符号の説明】

【0154】

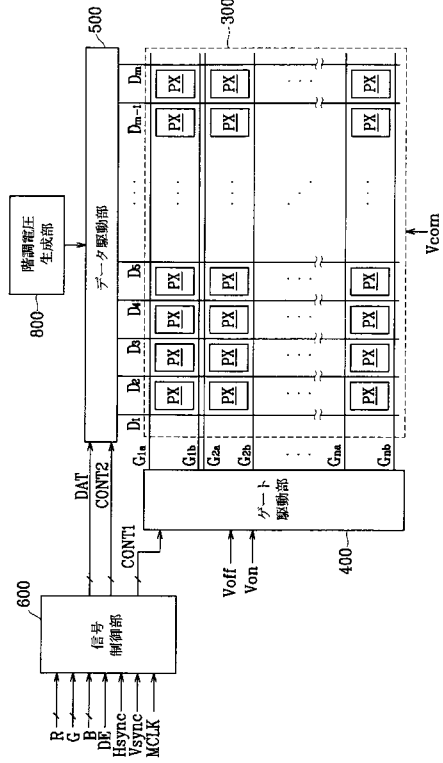
- 3 液晶層 30
- 12、22 偏光板
- 11、21 配向膜
- 71、72、73、73a、74a(図14、15)、 共通電極の中央切開部
- 74a(図7~9)、75a、75c、76a、76c、77a、78a 共通電極の上部切開部
- 74b、75b、75d、76b、76d、77b、78b 共通電極の下部切開部
- 81、81a、81b、82、82a、82b 接触補助部材
- 88、88b 遮蔽電極
- 91、92(図16~19)、92a 画素電極の中央切開部
- 92(図6、8、9、11)、93 画素電極のギャップ(切開部) 40
- 93a(図6、8、9、11)、93b、94a(図6、8、9、11、14、15)
- 、94b、95b、96a、97a、 画素電極の上部切開部
- 93a(図18、19)、93c、94a(図16~19)、94c、95a、96b
- 、97b 画素電極の下部切開部
- 100、101 下部表示板(薄膜トランジスタ表示板)
- 110、210 基板(絶縁基板)
- 121 ゲート線(ゲート導電体)
- 121a 第1ゲート線(ゲート導電体)
- 121b 第2ゲート線(ゲート導電体)
- 124a、124c 第1ゲート電極 50

1 2 4 b、1 2 4 d	第 2 ゲート電極	
1 2 4 e	ゲート電極	
1 2 9	ゲート線の端部	
1 2 9 a	第 1 ゲート線の端部	
1 2 9 b	第 2 ゲート線の端部	
1 3 1、1 3 1 a、1 3 1 b	維持電極線 (ゲート導電体)	
1 3 7、1 3 7 a、1 3 7 b	維持電極	
1 3 9、1 3 9 a、1 3 9 b	維持電極の延長部	
1 4 0	ゲート絶縁膜	
1 5 4 a	第 1 半導体	10
1 5 4 b	第 2 半導体	
1 5 4 c、1 5 4 d、1 5 4 e、1 5 6 a、1 5 6 b、1 5 7 a、1 5 7 b	半導体	
1 6 3 a、1 6 3 b、1 6 3 c、1 6 3 d、1 6 3 e、1 6 5 a、1 6 5 b、1 6 5 c、 1 6 5 d、1 6 5 e、1 6 6 a、1 6 6 b、1 6 7 b	オーミック接触部材	
1 7 1、1 7 1 a、1 7 1 b	データ線 (データ導電体)	
1 7 3 a、1 7 3 c	第 1 ソース電極	
1 7 3 b、1 7 3 d	第 2 ソース電極	
1 7 3 e	ソース電極	
1 7 5 a、1 7 5 c	第 1 ドレイン電極 (データ導電体)	
1 7 5 b、1 7 5 d	第 2 ドレイン電極 (データ導電体)	20
1 7 5 e	ドレイン電極	
1 7 6 a、1 7 6 c	第 1 ドレイン電極の端部	
1 7 6 b、1 7 6 d	第 2 ドレイン電極の端部	
1 7 6 e	ドレイン電極の端部	
1 7 6 a a、1 7 6 c c	第 1 ドレイン電極の接続部	
1 7 6 b b、1 7 6 d d	第 2 ドレイン電極の接続部	
1 7 6 e e	ドレイン電極の接続部	
1 7 7 a、1 7 7 c	第 1 ドレイン電極の拡張部 (電極)	
1 7 7 b、1 7 7 d	第 2 ドレイン電極の拡張部 (電極)	
1 7 7 e、	ドレイン電極の拡張部 (結合電極)	30
1 7 9、1 7 9 a、1 7 9 b	データ線の端部	
1 8 0	保護膜	
1 8 1、1 8 1 a、1 8 1 b、1 8 2、1 8 2 a、1 8 2 b、1 8 5、1 8 5 a、1 8 5 b、1 8 5 c、1 8 5 d、1 8 5 e	コンタクトホール	
1 9 1	画素電極 (電場生成電極)	
1 9 1 a、1 9 1 c	第 1 副画素電極	
1 9 1 b、1 9 1 d	第 2 副画素電極	
2 0 0、2 0 1	上部表示板 (共通電極表示板)	
2 2 0	遮光部材	
2 2 5	遮光部材の開口部	40
2 3 0	カラーフィルタ	
2 5 0	オーバーコート膜	
2 7 0	共通電極 (電場生成電極)	
3 0 0、3 0 1	液晶表示板組立体	
4 0 0、4 0 0 a、4 0 0 b、4 0 3	ゲート駆動部	
5 0 0、5 0 1	データ駆動部	
6 0 0、6 0 1	信号制御部	
8 0 0、8 0 1	階調電圧生成部	

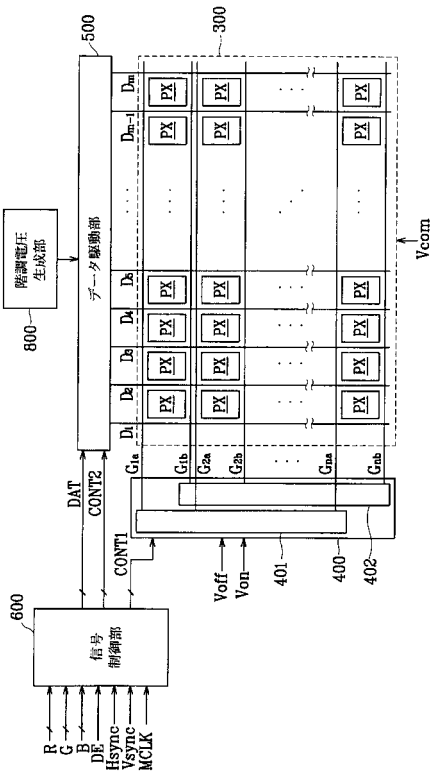
【 図 1 】



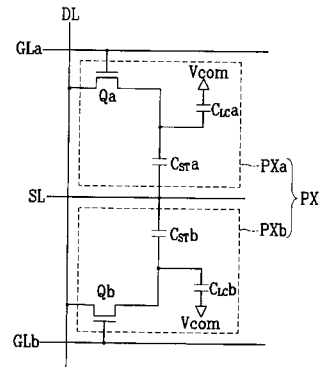
【 図 2 】



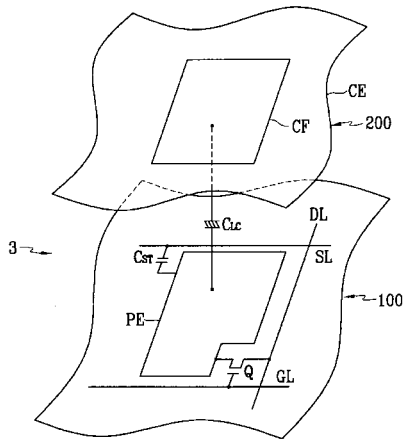
【 図 3 】



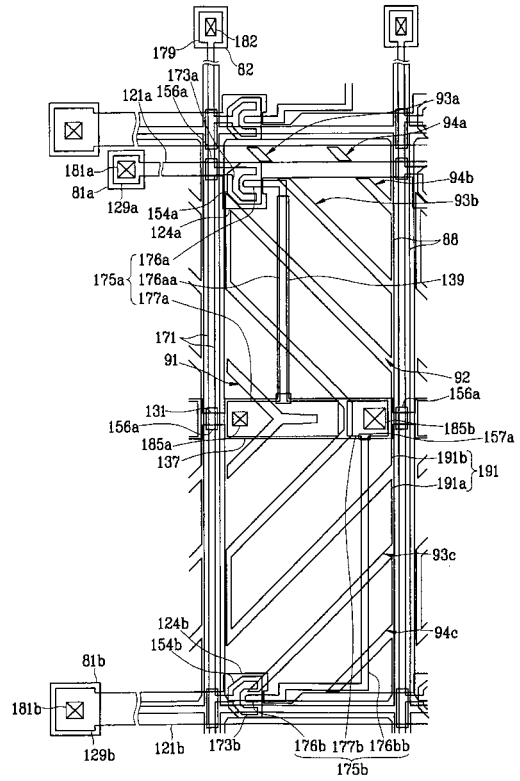
【 図 4 】



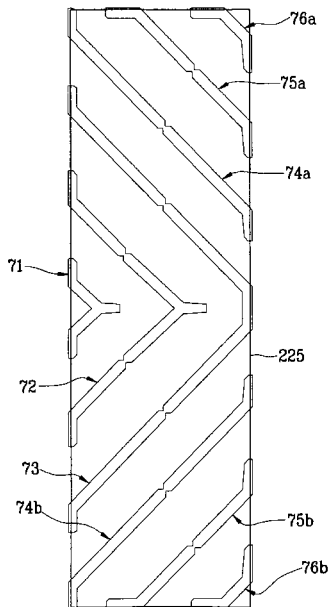
【 図 5 】



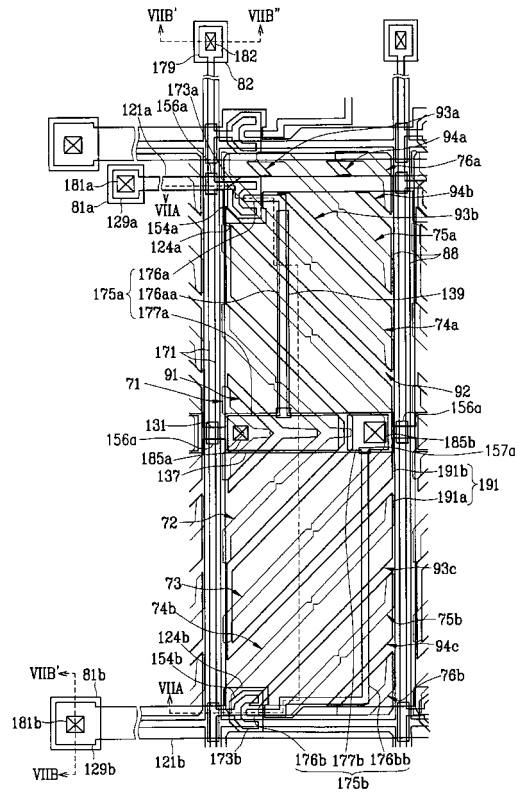
【 図 6 】



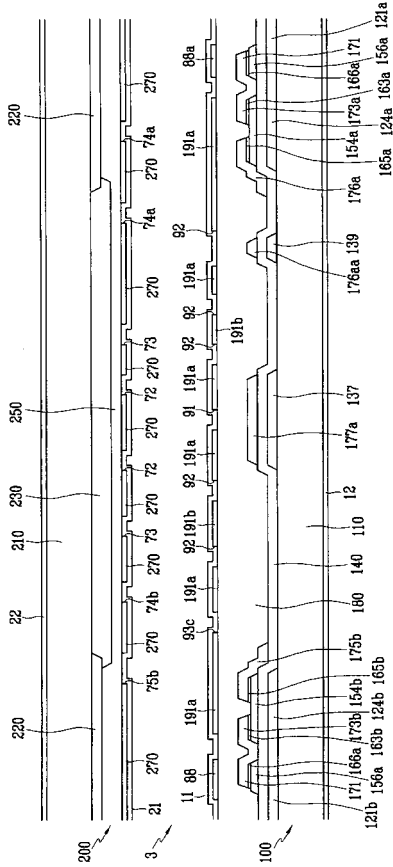
【 図 7 】



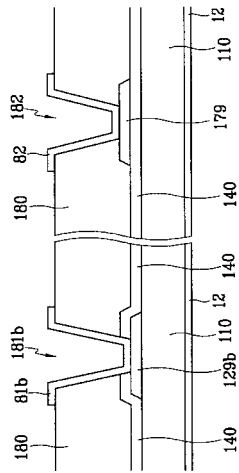
【 図 8 】



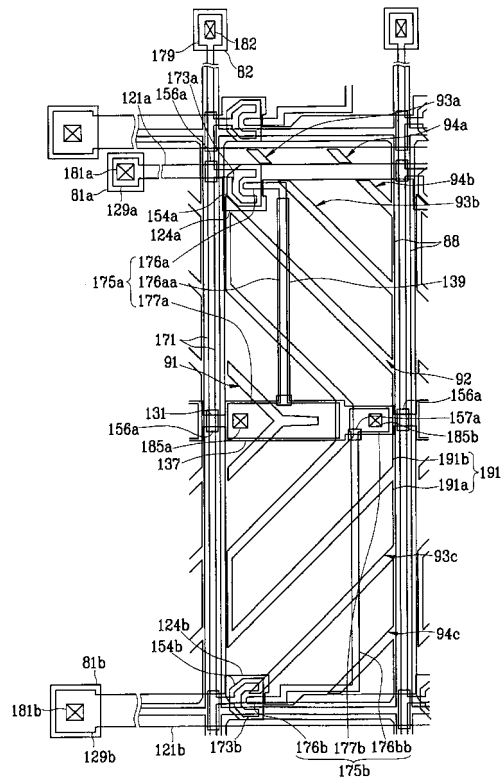
【図9】



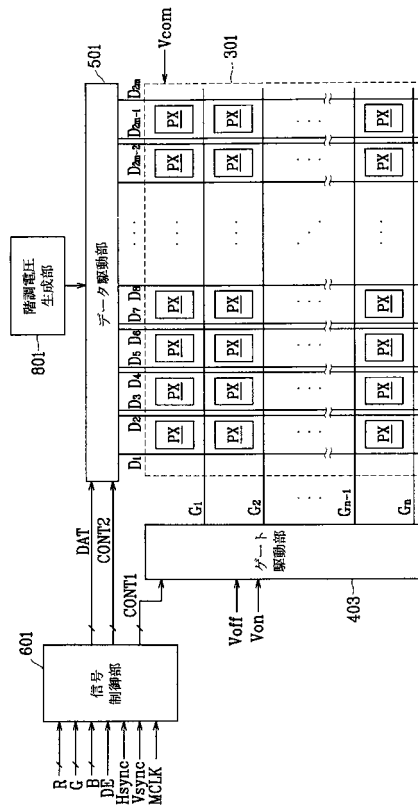
【図10】



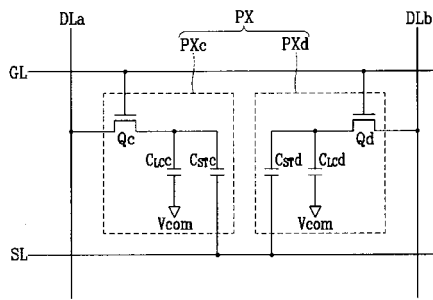
【図11】



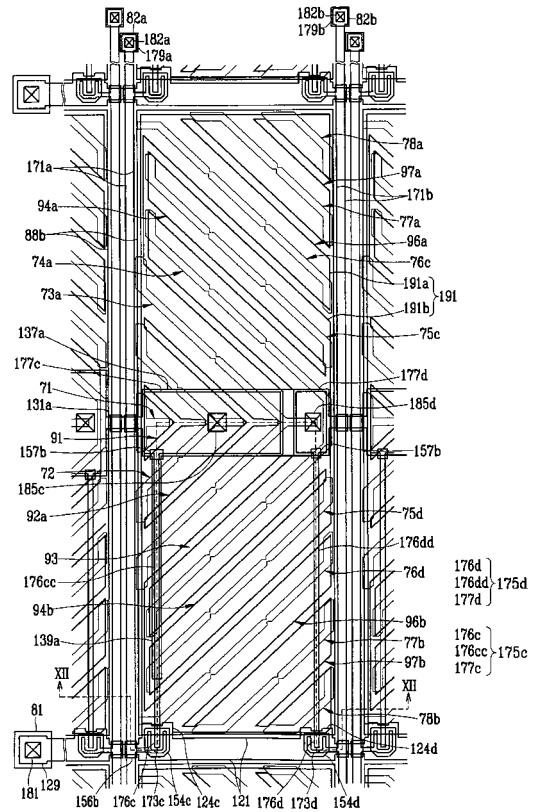
【図12】



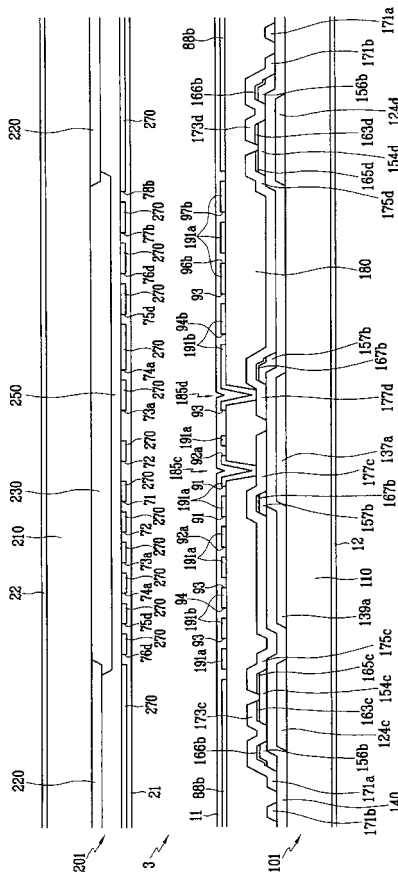
【 図 1 3 】



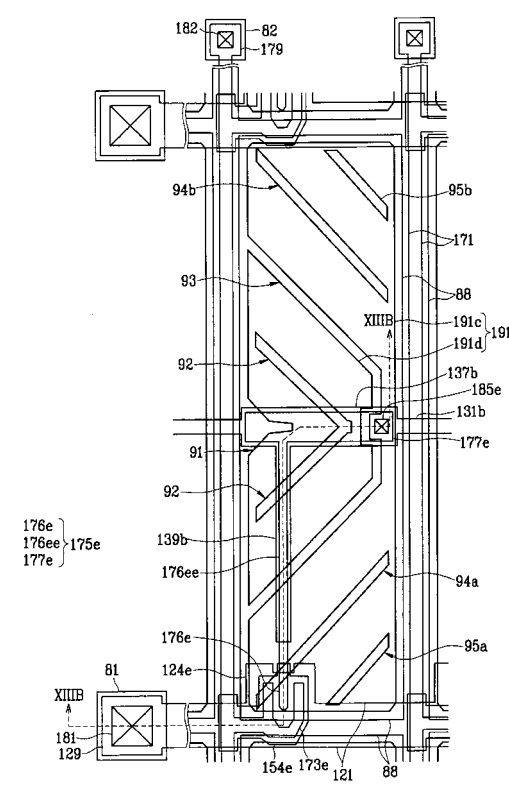
【 図 1 4 】



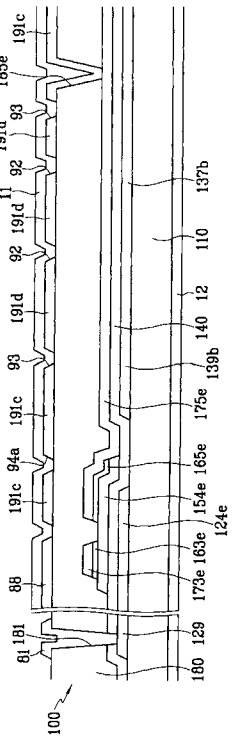
【 図 1 5 】



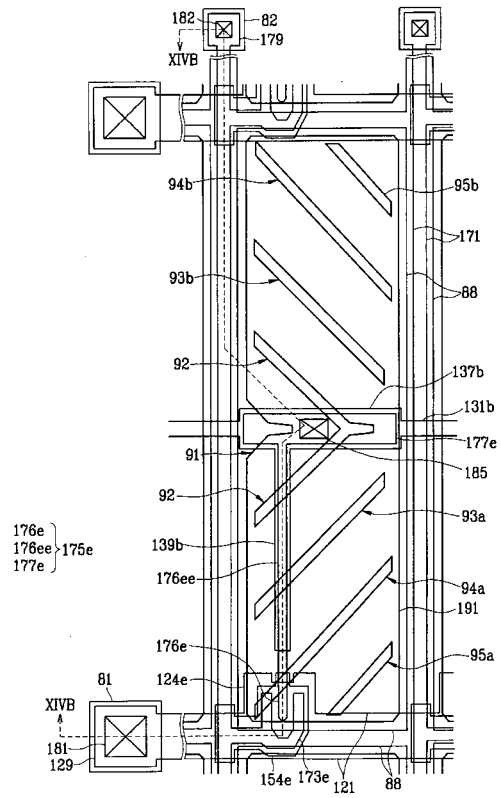
【 図 1 6 】



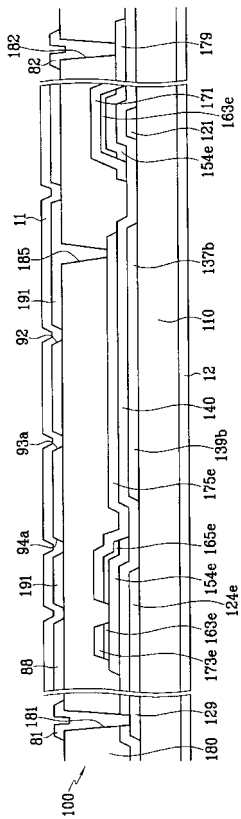
【 図 17 】



【 図 18 】



【 図 19 】



---

フロントページの続き

(51)Int.Cl. F I  
H 0 1 L 21/336 (2006.01) G 0 9 G 3/20 6 4 1 G  
G 0 9 G 3/20 6 1 1 E  
G 0 9 F 9/30 3 3 8  
H 0 1 L 29/78 6 1 4  
H 0 1 L 29/78 6 1 2 Z

審査官 瀬川 勝久

(56)参考文献 特開2001-142097(JP,A)  
特開2000-002889(JP,A)  
特開2004-062146(JP,A)

(58)調査した分野(Int.Cl., DB名)  
G 0 2 F 1 / 1 3

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP5391435B2</a>	公开(公告)日	2014-01-15
申请号	JP2006154072	申请日	2006-06-01
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星显示器的股票会社		
[标]发明人	李ミン哲		
发明人	李 ミン 哲		
IPC分类号	G02F1/1368 G09G3/20 G09G3/36 G09F9/30 H01L29/786 H01L21/336		
CPC分类号	G09G3/3659 G02F1/136213 G09G3/3648 G09G3/3655 G09G2300/0443 G09G2320/028		
FI分类号	G02F1/1368 G09G3/20.680.H G09G3/20.624.B G09G3/36 G09G3/20.641.C G09G3/20.641.G G09G3/20.611.E G09F9/30.338 H01L29/78.614 H01L29/78.612.Z		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JA28 2H092/JB11 2H092/JB13 2H092/JB43 2H092/JB58 2H092/JB63 2H092/JB69 2H092/KA05 2H092/MA02 2H092/MA12 2H092/MA35 2H092/MA37 2H092/NA01 2H092/NA25 2H192/AA24 2H192/AA43 2H192/AA45 2H192/BC23 2H192/BC24 2H192/BC31 2H192/CB05 2H192/CC42 2H192/DA12 2H192/DA43 2H192/EA22 2H192/EA43 2H192/GA02 2H192/GD61 2H192/JA13 5C006/AA12 5C006/AA16 5C006/AA22 5C006/AC27 5C006/AF42 5C006/AF43 5C006/AF46 5C006/AF71 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC08 5C006/BC11 5C006/BC22 5C006/BC23 5C006/BF24 5C006/BF43 5C006/FA23 5C006/FA37 5C006/FA54 5C006/FA55 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD06 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ06 5C094/AA02 5C094/AA10 5C094/AA12 5C094/BA03 5C094/BA43 5C094/CA19 5C094/FA10 5F110/AA30 5F110/BB02 5F110/CC07 5F110/DD01 5F110/DD02 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/EE23 5F110/FF02 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG22 5F110/HK09 5F110/HK16 5F110/HK25 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/HM03 5F110/HM12 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN28 5F110/NN72 5F110/NN73		
优先权	1020050046911 2005-06-01 KR		
其他公开文献	JP2006338024A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：为了提供改善可视性的结构，将两个子像素中的透射率控制到期望的水平，防止由于在各个子像素电极上施加不同电压而导致的不均匀反冲电压，并且没有闪烁。产生；并且提供一种抑制孔径比降低到最小的液晶单元。ŽSOLUTION：显示器配备有多个像素电极，这些像素电极以矩阵的形式排列，每个像素电极具有第一和第二子像素电极，多个存储电极，以及连接到第一和第二漏电极的多个第一和第二漏电极。第一和第二像素电极分别与存储电极重叠。第一子像素电极的面积大于第二子像素电极的面积，第一漏极和存储电极的重叠面积大于第二漏极和存储电极的重叠面积。。当在第一子像素电极上施加低于第二子像素电极上的电压的数据电压时，响应于低于第二子像素电极上的电压的数据电压，进一步在第一漏电极下方形成存储电极的扩展以增加第一存储电容器的电容。。Ž

