

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4881070号  
(P4881070)

(45) 発行日 平成24年2月22日(2012.2.22)

(24) 登録日 平成23年12月9日(2011.12.9)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 611A

G09G 3/20 624C

G09G 3/20 623B

G09G 3/20 621B

請求項の数 5 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2006-149017 (P2006-149017)  
 (22) 出願日 平成18年5月29日(2006.5.29)  
 (65) 公開番号 特開2007-316558 (P2007-316558A)  
 (43) 公開日 平成19年12月6日(2007.12.6)  
 審査請求日 平成21年4月13日(2009.4.13)

(73) 特許権者 302062931  
 ルネサスエレクトロニクス株式会社  
 神奈川県川崎市中原区下沼部1753番地  
 (74) 代理人 100103894  
 弁理士 冢入 健  
 (72) 発明者 橋本 義春  
 神奈川県川崎市中原区下沼部1753番地  
 NECエレクトロニクス株式会社内  
 (72) 発明者 周 隆之  
 神奈川県川崎市中原区下沼部1753番地  
 NECエレクトロニクス株式会社内  
 (72) 発明者 久米田 誠之  
 神奈川県川崎市中原区小杉町1丁目403  
 番53 NECマイクロシステム株式会社  
 内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置の駆動回路

(57) 【特許請求の範囲】

【請求項1】

表示装置に含まれるコモン線に、第1コモン電圧及び第2コモン電圧を所定期間ごとに交互に与えるコモン線ドライバと、

第1データ電圧と第2データ電圧との間で動作し、表示装置に含まれる複数のデータ線のそれぞれに前記第1データ電圧と前記第2データ電圧との間のデータ電圧を与える複数のデータ線ドライバと、

前記第1データ電圧と前記第2データ電圧との間で動作し、一端が前記データ線に接続されるとともに前記データ線ドライバに接続され、他端が第1配線に接続される第1スイッチ部と、

前記第1データ電圧と前記第2コモン電圧との間で動作し、一端が前記第1配線に接続され、他端が前記コモン線に接続される第2スイッチ部とを備え、

前記第2データ電圧は、前記第1コモン電圧と前記第2コモン電圧との間の電圧であり、前記第1コモン電圧は、前記第1データ電圧と前記第2データ電圧間の電圧であるアクティブマトリクス型液晶表示装置の駆動回路。

【請求項2】

前記第2スイッチ部を構成する素子の耐圧は、前記データ線ドライバを構成する素子の耐圧よりも高いことを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置の駆動回路。

【請求項3】

10

20

前記コモン線ドライバは、当該コモン線ドライバの出力状態を決定する第3スイッチ部を有し、当該第3スイッチ部は、実質的に前記データ線ドライバと同じ耐圧素子で構成されることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置の駆動回路。

【請求項4】

前記データ線ドライバは、少なくともデジタル信号をアナログ信号に変換するバッファ回路を有し、当該バッファ回路は、制御信号に基づいてオフ状態となることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置の駆動回路。

【請求項5】

前記コモン線ドライバと並列して前記コモン線に接続される第4スイッチ部をさらに備え、当該第4スイッチ部は、制御信号に基づき、前記コモン線の電圧を、前記第1コモン電圧と前記第2コモン電圧との間の電圧に設定することを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置の駆動回路。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス型液晶表示装置の駆動回路に関する。

【背景技術】

【0002】

20

表示装置（液晶ディスプレイ）の駆動装置に求められる性能は多岐にわたり、低消費電力化は特に重要な性能の一つである。特に近時においては、液晶ディスプレイの高微細化、大型化に伴い、液晶ディスプレイに含まれる列配線（データ線）の数、寄生容量が増加し、これにより駆動装置の消費電力が増加している。

【0003】

ところで、各画素に含まれるスイッチング素子にTFT（Thin Film Transistor）を使用したアクティブマトリクス型液晶ディスプレイの駆動回路の動作方式として、所定の期間ごとにコモン線に与える電圧の極性を反転させる駆動方式（コモン反転駆動方式）が知られている（特許文献1参照）。この技術によって、各画素に含まれる液晶材料の劣化は抑制される。しかし、画素に与えられる電圧の極性を反転させるには、データ線の寄生容量（配線容量、TFTの容量など）の充放電も必要となるため、消費電力が増加してしまう。尚、この電圧の極性を反転させる動作は、フレーム毎に行ったり、一走査線毎に行ったりする。

30

【0004】

特許文献2には、上述の電圧の極性を反転させる動作を行う前に、液晶ディスプレイに含まれるコモン線とデータ線とを一時的に短絡させることで、駆動回路の消費電力を低減させる技術が開示されている。

【0005】

図18に、この特許文献2に記載の構成を模式的に示す。図18に示すように、データ線ドライバ203に含まれるスイッチ部503は、制御信号SHTに基づいてオン状態となる。このとき、液晶ディスプレイ600に含まれるコモン線LCOMとデータ線LDATAとが短絡される。そして、コモン線LCOMの電位とデータ線LDATAの電位とは平均化（イコライズ）される。よって、画素に与える電圧の極性を反転させる際に必要となる駆動回路500の電力を低減できる。

40

【0006】

なお、図18に示すように、駆動回路500は、端子pc、p1、p2を介して、液晶ディスプレイ600に接続されている。また、駆動回路500は、コモン線ドライバ204及びデータ線ドライバ203を有する。データ線ドライバ203又はコモン線ドライバ204の動作に基づいて、液晶ディスプレイに含まれるデータ線LDATA又はコモン線LCOMには所望の電圧が与えられる。

50

## 【 0 0 0 7 】

ところで、画素に含まれるTFTのスイッチングノイズの問題から、コモン線ドライバが動作する電圧の範囲とデータ線ドライバの動作する電圧の範囲とが異なる場合がある。また、図18に示されたスイッチ部503は、一般的には、トランスファースイッチなどによって構成され、スイッチ部503の一端は、スイッチ部503のオン又はオフに関わらず、常時コモン線に接続されている。コモン線ドライバ204が4V～-1Vで動作し、データ線ドライバ203が5V～0Vの範囲で動作するものとした場合、コモン線ドライバ204が、コモン線に対して-1Vを与えようとする、スイッチ部503に形成された寄生ダイオードによって、コモン線の電圧が-0.5V程度にクランプされてしまう場合がある。これは、データ線ドライバ203が、0Vから5Vの範囲で動作するものとした場合、スイッチ部503も同様に、0Vから5Vの範囲で動作するアナログスイッチ等によって構成されるためである。

10

## 【 0 0 0 8 】

このような場合、データ線ドライバ203を5V～-1Vの範囲で動作するように設定すれば上記のような問題は発生しないが、データ線ドライバ203の動作電圧が6V振幅となり消費電力が増大する。

【特許文献1】特開2005-284271号公報

【特許文献2】特開2002-244622号公報

【発明の開示】

【発明が解決しようとする課題】

20

## 【 0 0 0 9 】

上述のように、コモン線ドライバとデータ線ドライバの動作電圧範囲が異なっているときに、データ線ドライバの消費電力を増加させずに、コモン線とデータ線とを一時的に短絡させることは困難であった。

【課題を解決するための手段】

## 【 0 0 1 0 】

本発明にかかる表示装置の駆動回路は、表示装置に含まれるコモン線に少なくとも2以上の異なるコモン電圧を与えるコモン線ドライバと、表示装置に含まれる複数のデータ線のそれぞれにデータ電圧を与える複数のデータ線ドライバと、前記データ線ドライバの動作電圧範囲よりも動作電圧範囲が広く、前記コモン線と前記データ線とを一時的に短絡するスイッチ部と、を備える。

30

## 【 0 0 1 1 】

本発明にかかる表示装置の駆動回路の駆動方法は、表示装置に含まれるコモン線に少なくとも2以上の異なるコモン電圧を与えるコモン線ドライバと、表示装置に含まれる複数のデータ線のそれぞれにデータ電圧を与える複数のデータ線ドライバと、前記データ線ドライバの動作電圧範囲よりも動作電圧範囲が広く、前記コモン線と前記データ線とを一時的に短絡するスイッチ部と、を備える駆動回路の駆動方法であって、前記スイッチ部がオフ状態のとき、前記コモン線ドライバは、前記コモン線に対してコモン電圧を与える。

【発明の効果】

## 【 0 0 1 2 】

40

スイッチ部の動作電圧の範囲を、データ線ドライバのものよりも広くすることにより、コモン線ドライバとデータ線ドライバとに異なる範囲の動作電圧を設定しても、データ線ドライバの消費電力が増加することを回避できる。

【発明を実施するための最良の形態】

## 【 0 0 1 3 】

以下、図面を参照しつつ、本発明の実施の形態について説明する。尚、説明に用いる図面は概略的なものであって、示される要素の正確な配置関係等を示すものではない。

## 【 0 0 1 4 】

〔第1の実施の形態〕

図1に第1の実施の形態に係る駆動回路を示す。図1に示すように、駆動回路1は、端

50

子  $p_c$ 、 $p_1$ 、 $p_n$  を介して、液晶ディスプレイ（表示装置）20に接続されている。なお、 $p_1$  と  $p_n$  の間には、図示しない複数の端子があり、それぞれの端子には、 $p_1$  に接続される回路素子（後述のスイッチ部23a、データ線ドライバ3a等）等が同様に接続されるものとする。なお、液晶ディスプレイ側も同様である。

#### 【0015】

液晶ディスプレイ20は、画像を表示するデバイスである。液晶ディスプレイ20は、紙面を見て、行方向に延びるコモン線LCOMに接続される容量配線と、列方向に延びるデータ線（列配線）LDATAとの交差点に画素（ピクセル） $P_{x1a}$ 、 $P_{x1n}$ 、 $P_{x2a}$ 、 $P_{x2n}$  を有する。

#### 【0016】

画素 $P_{x1a}$ 、 $P_{x1n}$ 、 $P_{x2a}$ 、 $P_{x2n}$  は、TFT（Thin Film Transistor）と、一对の電極として画素電極D及びコモン電極C（COM）を有する。TFTは、Nチャネルのトランジスタであって、そのゲートが走査配線（不図示）に接続され、この走査配線に与えられる走査信号VGのH（15V）とL（-15V）に応じて、オン状態又はオフ状態となる。尚、この走査配線も、上述のコモン線LCOMに接続される容量配線と同様、紙面をみて、行方向に延びている。TFTの一端は、データ線LDATAに接続され、他端は画素電極Dに接続される。コモン電極Cはコモン線LCOMに接続される。通常の場合には、画素電極Dとコモン電極Cとは、対向するように配置されるが、必ずしもこの構成に限らない。

#### 【0017】

駆動回路1は、回路素子に与える電圧を生成する電源2、データ線LDATAに対して所望のデータ電圧を与えるデータ線ドライバ3、コモン線LCOMに対して所望のコモン電圧を与えるコモン線ドライバ4、コモン線LCOMとデータ線LDATAとを短絡させる際に用いるスイッチ部23（第1スイッチ部）及びスイッチ部5（第2スイッチ部）、駆動回路1に含まれる各スイッチ部の状態を制御する制御部6を有する。

#### 【0018】

図2に示すように、電源2は、駆動回路1の外部から供給される電源電圧VDC（2.8V）に基づいて、VDD（2.5V）、VDH（5V）、VCL（-2.5V）、VCOMH（4V）、VCOML（-1V）、VGH（15V）、VGL（-15V）を生成する。なお、GND（0V）は、駆動回路1の外部から供給される。ここでは、まず電源2は、VDDを生成し、コンデンサとスイッチとで構成するチャージポンプ方式のDC-DCコンバーターで、VDDの2倍の電圧VDH、VDDの-1倍のVCLを生成する。VGH及びVGLは、駆動回路1が、液晶パネルに含まれる走査配線を駆動する回路を含む場合に生成する。

ここでは、VCOMHが、コモン線ドライバがコモン線に与えるコモン電圧の上限に相当する。VCOMLが、コモン線ドライバがコモン線に与えるコモン電圧の下限に相当する。VDHが、データ線ドライバがデータ線に与えるデータ電圧の上限に相当する。GNDが、データ線ドライバがデータ線に与えるデータ電圧の下限に相当する。

#### 【0019】

以下、データ線ドライバ3、コモン線ドライバ4、スイッチ部300について説明する。

#### 【0020】

（データ線ドライバ）

データ線ドライバ3は、配線Ld及びデータ線LDATAを介して、画素 $P_{x1a}$ 、 $P_{x1n}$ 、 $P_{x2a}$ 、 $P_{x2n}$ 等の画素電極Dに対して、各画素に与えられるべき電圧に応じた所望のデータ電圧を与える。駆動回路1は、データ線ドライバ3a、データ線ドライバ3nを有する。

#### 【0021】

データ線ドライバ3（3a、3n）は、データ電圧生成回路9（9a、9n）とスイッチ部22（22a、22n）とを有する。データ電圧生成回路9は、第1データラッチ部

10

20

30

40

50

16 (16a、16n)、第2データラッチ部15 (15a、15n)、レベルシフト部14 (14a、14n)、及びDA変換を実行するバッファ回路13 (13a、13n)を有する。第1データラッチ部16及び第2データラッチ部15には、VDD (2.5V) ~ GND (0V) の電圧が与えられる。データラッチ部15に格納されるデジタル信号は、レベルシフト部14aにて、より高い電圧に変換され、バッファ回路13aに伝達される。バッファ回路13は、階調電圧生成部17にて生成される電圧を利用して、伝達されたデジタル信号をアナログ信号として出力する。尚、バッファ回路13は、VDH (5V) ~ GND (0V) 間で動作する。

#### 【0022】

スイッチ部22 (第5スイッチ部) は、制御部6からの制御信号に基づき、データ線ドライバの出力状態を決定する。スイッチ部22aの一端はバッファ回路13aに接続され、その他端は配線Ldaに接続されている。スイッチ部22aは、制御部6からの制御信号に基づいて、適時にオン状態又はオフ状態となる。スイッチ部22aがオン状態のときには、配線Ld1を介して、データ線LDATAには、データ線ドライバの出力としてのデータ電圧が与えられる。

#### 【0023】

データ線ドライバ3が、データ線LDATAに与えるデータ電圧は、VDH (5V) ~ GND (0V) との間に設定される。よって、スイッチ部22の動作電圧の範囲は、VDH (5V) ~ GND (0V) に設定される。また、スイッチ部22は、耐圧が5Vの素子 (5Vの耐圧素子) で構成される。

ここで、5Vの耐圧素子と説明したが、実際にブレイクダウンする電圧は、4割程度高く7V程度であり、使用する電圧の振幅 (高位電圧 - 低位電圧) が5Vなので、便宜上、5Vの耐圧素子として説明する。

データ線ドライバの動作電圧の範囲は、データ線ドライバがデータ線LDATAに与えるデータ電圧の振幅によって規定される。すなわち、データ線ドライバの動作電圧の範囲は、VDH (5V) ~ GND (0V) である。なお、VDH (5V) は、データ線ドライバの高位電圧である。また、GND (0V) が、データ線ドライバの低位電圧である。

#### 【0024】

(コモン線ドライバ)

コモン線ドライバ4は、画素Px1a、Px1n、Px2a、Px2nに含まれるコモン電極Cに対して、それぞれ異なる電圧のVCOMLとVCOMHである2つのコモン電圧を与える。コモン線ドライバ4は、VCOMH生成ドライバ4h、VCOML生成ドライバ4lを有する。VCOMH生成ドライバ4hは、コモン電圧VCOMH (4V) をコモン線に与える。VCOML生成ドライバ4lは、コモン電圧VCOML (-1V) をコモン線に与える。

なお、コモン線ドライバ4は、配線LCに接続されている。そして、配線LCは、端子pcを介して、コモン線LCOMに接続されている。配線LCには、後述するスイッチ部5の他端にも接続されている。

#### 【0025】

VCOMH (4V) とVCOML (-1V) の電位差は5Vである。これは、上述のデータ線ドライバ3が、データ線LDATAに与えるデータ電圧の範囲VDH (5V) ~ GND (0V) を、負方向に-1V程度ずらしたもの (負方向に-1V程度のオフセットを持たせたもの) である。このように設定することで、液晶ディスプレイ20の各画素に含まれるTF Tにおけるスイッチングノイズにより、画素電極Dの電位が低下することの影響を低減できる。

なお、TF Tのスイッチングノイズとは、液晶ディスプレイ20の走査配線 (不図示) から各画素に含まれるTF Tのゲートに与えられる電圧が、VGH (15V) からVGL (-15V) に変化するとき、画素電極Dの電荷が、VGLに引っ張られて、TF Tの寄生容量に分割され、画素電極Dの電位が低下してしまうことを意味する。

#### 【0026】

VCOMH生成ドライバ4hは、スイッチ部11(第3スイッチ部)及び高電位生成回路17を有する。高電位生成回路17は、オペアンプを含み、このオペアンプの動作に基づいて、VCOMHを生成する。なお、この高電位生成回路17の動作電圧の範囲は、VDH(5V)~GND(0V)である。また、キャパシタC1の一端はオペアンプの出力端に接続され、その他端は接地されている。

#### 【0027】

スイッチ部11は、制御部6からの制御信号に基づき、VCOMH生成ドライバ4hの出力状態を決定する。スイッチ部11の一端は、配線LCに接続され、その他端は、高電位生成回路17(オペアンプの出力端と容量C1との間)に接続される。スイッチ部11は、制御部6からの制御信号に基づいて、適時にオン状態又はオフ状態となる。スイッチ部11がオン状態のときには、コモン線LCOM及び配線LCには、VCOMHが与えられる。スイッチ部11の一端には、VCOMH(4V)~VCOML(-1V)の電圧が与えられる。スイッチ部11の動作電圧の範囲は、VCOMH(4V)~VCOML(-1V)である。また、スイッチ部11は、5Vの耐圧素子で構成される。

10

#### 【0028】

VCOML生成ドライバ4lは、スイッチ部12(第3スイッチ部)及び低電位生成回路18を有する。低電位生成回路18は、オペアンプを含み、このアンプの動作に基づいてVCOMLを生成する。なお、この低電位生成回路18の動作電圧の範囲は、VDD(2.5V)~VCL(-2.5V)である。また、キャパシタC2一端はオペアンプの出力端に接続され、その他端は接地されている。

20

#### 【0029】

スイッチ部12は、制御部6からの制御信号に基づき、VCOML生成ドライバ4lの出力状態を決定する。スイッチ部12の一端は、配線LCに接続され、その他端は、低電位生成回路18(オペアンプの出力端と容量C2との間)に接続される。スイッチ部12は、制御部6からの制御信号に基づいて、適時にオン又はオフとなる。スイッチ部12がオンのときには、コモン線LCOM及び配線LCには、VCOMLが与えられる。

スイッチ部12の一端には、VCOMH(4V)~VCOML(-1V)の電圧が与えられる。スイッチ部12の動作電圧の範囲は、VCOMH(4V)~VCOML(-1V)である。スイッチ部12は、5Vの耐圧素子で構成される。

コモン線ドライバの動作電圧の範囲は、コモン線ドライバがコモン線LCOMに与えるコモン電圧の振幅によって規定される。すなわち、コモン線ドライバの動作電圧の範囲は、VCOMH(4V)~VCOML(-1V)である。なお、VCOMH(4V)は、コモン線ドライバの高位電圧である。また、VCOML(-1V)が、コモン線ドライバの低位電圧である。

30

#### 【0030】

(スイッチ部300)

本実施の形態における駆動回路1は、スイッチ部300を有し、このスイッチ部300は、スイッチ部23(第1スイッチ部)とスイッチ部5(第2スイッチ部)を有する。制御部6が、スイッチ部23及びスイッチ部5を同時にオン状態とすることにより、コモン線とデータ線とは短絡される。スイッチ部300の動作電圧の範囲は、後述するように、データ線ドライバ3の動作電圧の範囲よりも広く設定される。なお、本実施形態におけるスイッチ部300の動作電圧の範囲は、後述するスイッチ部23及びスイッチ部5の動作電圧の範囲の上限(高位電圧)と下限(低位電圧)のうち、いずれが高いほう、及びいずれか低いほうに基づいて決定される。

40

スイッチ部23は、制御部6からの制御信号に基づき、オン状態又はオフ状態となる。スイッチ部23がオン状態のとき、データ線LDATAとコモン線LCOMとは短絡される。

スイッチ部23は、複数のデータ線LDATAごとに設けられる。また、スイッチ部23は、データ線LDATAに対して、データ線ドライバと並列に設けられる。スイッチ部23aの一端は、配線Ld1を介して、データ線LDATAに接続される。また、その他

50

端は、中間配線LM及び後述するスイッチ部5を介して、コモン線LCOMに電氣的に接続される。なお、中間配線LMは、スイッチ部23a、スイッチ部23nの他端と後述するスイッチ部5の一端とを結ぶ配線である。

スイッチ部23は、一对のP型のMOS(Metal Oxide Silicon)トランジスタとN型のMOSトランジスタとを用いたトランスファースイッチで構成されている。スイッチ部23には、VDH(5V)~GND(0V)の電圧が与えられる。スイッチ部23の動作電圧の範囲は、VDH(5V)~GND(0V)である。スイッチ部23は、耐圧が5Vの素子(5Vの耐圧素子)で構成される。

#### 【0031】

スイッチ部5は、一端がスイッチ部23に接続され、他端がコモン線LCOMに接続されるを有する。このスイッチ部5は、一对のP型のMOSトランジスタとN型のMOSトランジスタとを用いたトランスファースイッチで構成されている。このスイッチ部5は、スイッチ部23、スイッチ部11、スイッチ部12よりも高い耐圧の素子で構成される。スイッチ部5には、VDH(5V)~VCOML(-1V)の電圧が与えられる。スイッチ部5の動作電圧の範囲は、VDH(5V)~VCOML(-1V)である。スイッチ部5は、耐圧が6Vの素子(6Vの耐圧素子)で構成される。

#### 【0032】

図3を用いて、スイッチ部300(スイッチ部5、スイッチ部23)の動作電圧の耐圧及び動作電圧の範囲について説明する。また、あわせて、スイッチ部11(スイッチ部12)及びスイッチ部22の動作電圧の範囲及び耐圧についても説明する。

#### 【0033】

図3に示すように、スイッチ部300に含まれるスイッチ部5(第2スイッチ部)は、耐圧が6Vの素子(6Vの耐圧素子)で構成される。すなわち、VDH(5V)とVCOML(-1V)との電位差に耐えうる素子である。なお、6Vの耐圧素子では、実際にブレークダウンする電圧は、10~12V程度である。ここでも、5Vの耐圧素子と同様に、使用する電圧の振幅(高位電圧-低位電圧)が6Vなので、便宜上、6Vの耐圧素子として説明する。

VDHは、データ線ドライバがデータ線に与えるデータ電圧の上限(高位電圧)であり、VCOMLは、コモン線ドライバがコモン線に与えるコモン電圧の下限(低位電圧)である。従って、スイッチ部5の動作電圧の範囲は、データ線ドライバがデータ線に与えるデータ電圧の高位電圧VDH(5V)以上の電圧(第一電圧)と、コモン線ドライバがコモン線に与えるコモン電圧の低位電圧VCOML(-1V)以下の電圧(第二電圧)とで規定される電圧範囲に設定される。また、データ線ドライバ3の動作電圧の範囲は、VDH(5V)~GND(0V)である。従って、スイッチ部5の動作電圧の範囲は、データ線ドライバの動作電圧の範囲よりも広い。

一方、スイッチ部23は、耐圧が5Vの素子(5Vの耐圧素子)で構成される。また、スイッチ部11(第3スイッチ部)は、耐圧が5Vの素子(5Vの耐圧素子)で構成される。いずれもスイッチ部5よりも低い耐圧の素子で構成される。スイッチ部23の動作電圧の範囲は、データ線ドライバ3の動作電圧の範囲と等しい。つまり、データ線ドライバの動作電圧の範囲の高位電圧VDH(5V)以下であり、データ線ドライバの動作電圧の範囲の低位電圧GND(0V)以上である。また、スイッチ部23の動作電圧の範囲は、コモン線ドライバがコモン線に与えるデータ電圧の低位電圧VCOML(-1V)以上の範囲に含まれる。

本実施形態におけるスイッチ部300の動作電圧の範囲は、スイッチ部5の動作電圧の範囲によって支配されている。

なお、データ線ドライバ3の出力状態を決定するスイッチ部22(22a、22n)は、スイッチ部23(23a、23n)と同じ耐圧の素子で構成される。また、スイッチ部23の動作電圧の範囲と等しい。

#### 【0034】

本実施の形態では、スイッチ部23を構成する素子の耐圧よりもスイッチ部5を構成す

10

20

30

40

50

る素子の耐圧を高くしている。より高い耐圧素子で構成されるスイッチ部 5 を追加することにより、駆動回路 1 のチップ面積は増加してしまう。しかし、スイッチ部 2 3 を、より高い耐圧素子とすることに比べれば、駆動回路 1 のチップ面積の増加を抑制することができる。それは、スイッチ部 2 3 は、液晶ディスプレイ 2 0 に含まれる複数のデータ線 L D A T A ごとに設けられるものであるからである。他方、スイッチ部 5 は、複数のデータ線 L D A T A に共通に設けられるものであって、データ線の本数には依存しない。よって、スイッチ部 2 3 を構成する素子の耐圧よりもスイッチ部 5 を構成する素子の耐圧を高くすることで、駆動回路 1 のチップ面積を増加させずに、コモン線ドライバ 4 とデータ線ドライバ 3 とに異なる範囲の動作電圧を設定することができる。なお、チップ面積の増加が問題ない場合には、スイッチ部 2 3 を構成する素子の耐圧を高くしても良い。

10

#### 【 0 0 3 5 】

なお、各スイッチ部が、M O S ( M e t a l O x i d e S i l i c o n ) トランジスタを含んで構成される場合には、ゲート電極の長さ又はゲート酸化膜の厚みによって素子の耐圧が決定される。ゲート電極の長さが長くなるほど、M O S トランジスタの耐圧性能は高まるが、これに伴って、M O S トランジスタの形成に必要なチップ面積が増加する。

#### 【 0 0 3 6 】

ここで、図 4 に、トランスファースイッチとしてのスイッチ部 5 の概略的な断面図を示す。図 4 に示すように、スイッチ部 5 の第 1 導電型 ( P 型 ) の半導体基板 3 0 には、第 2 導電型 ( N 型 ) のディープウェル 3 1 が形成される。ディープウェル 3 1 には、P 型のウェル 3 2 が形成される。ディープウェル 3 1 には、N 型のコンタクト領域 3 7 を介して、V D H ( 5 V ) が与えられる。なお、基板 3 0 には、V G L ( - 1 5 V ) が与えられている。

20

#### 【 0 0 3 7 】

ディープウェル 3 1 には、P 型の M O S トランジスタ T r 1 が形成されている。T r 1 は、P 型の拡散領域 3 5 a、3 5 b とゲート電極 3 6 を有する。ウェル 3 2 には、N 型の M O S トランジスタ T r 2 が形成されている。T r 2 は、N 型の拡散領域 3 3 a、3 3 b とゲート電極 3 4 を有する。なお、ゲート酸化膜は図示していない。

#### 【 0 0 3 8 】

トランジスタ T r 1 の拡散領域 3 5 a とトランジスタ T r 2 の拡散領域 3 3 b は、配線 L C に接続されている。また、トランジスタ T r 1 の拡散領域 3 5 b とトランジスタ T r 2 の拡散領域 3 3 a は、配線 L M に接続されている。

30

#### 【 0 0 3 9 】

制御部 6 からの制御信号 ( オン電圧 5 V ) に基づいて、スイッチ部 5 はオン状態となり、配線 L C と配線 L M とは電氣的に接続される。制御部 6 からの制御信号 ( オフ電圧 - 1 V ) に基づいて、スイッチ部 5 はオフ状態となり、配線 L C と配線 L M とは電氣的に遮断される。

#### 【 0 0 4 0 】

次に、図 5 に、トランスファースイッチとしてのスイッチ部 2 3 の断面図を示す。スイッチ部 5 と異なる点は、スイッチ部 2 3 の動作電圧の範囲である。すなわち、スイッチ部 2 3 のウェル 3 2 には、G N D ( 0 V ) が与えられている。

40

#### 【 0 0 4 1 】

制御部 6 からの制御信号 ( オン電圧 5 V ) に基づいて、スイッチ部 2 3 はオン状態となり、配線 L d と配線 L M とは電氣的に接続される。制御部 6 からの制御信号 ( オフ電圧 0 V ) に基づいて、スイッチ部 2 3 はオフ状態となり、配線 L C と配線 L M とは電氣的に遮断される。

#### 【 0 0 4 2 】

次に、図 6 に、トランスファースイッチとしてのスイッチ部 1 1 ( スイッチ部 1 2 ) の断面図を示す。スイッチ部 5 と異なる点は、スイッチ部 2 3 の動作電圧の範囲である。すなわち、スイッチ部 2 3 のディープウェル 3 1 には、V C O M H ( 4 V ) が与えられてい

50

る。また、スイッチ部 2 3 のウェル 3 2 には、 $V_{COML}(-1V)$  が与えられている。

なお、スイッチ部 1 1 (スイッチ部 1 2) は、必ずしもトランスファースイッチとして構成する必要はなく、一つの MOS トランジスタからスイッチを構成しても良い。この場合には、スイッチ部 1 1 は、P チャネル型の MOS トランジスタで構成する。スイッチ部 1 2 は、N チャネル型の MOS トランジスタで構成する。そして、制御部 6 からの制御信号に基づいて、スイッチ部 1 1 又はスイッチ部 1 2 のいずれかがオン状態のとき、他方はオフ状態とされる。

#### 【0043】

制御部 6 からの制御信号 (オン電圧  $4V$ ) に基づいて、スイッチ部 1 1 (スイッチ部 1 2) はオン状態となり、配線  $L_h$  (配線  $L_1$ ) と配線  $LM$  とは電氣的に接続される。制御部 6 からの制御信号 (オフ電圧  $-1V$ ) に基づいて、スイッチ部 1 1 (スイッチ部 1 2) はオフ状態となり、配線  $L_h$  (配線  $L_1$ ) と配線  $LM$  とは電氣的に遮断される。

#### 【0044】

ここで、駆動回路 1 に含まれる回路要素の耐圧について説明する。ここでは、トランジスタの動作電圧の範囲が  $5V$  であるものを中耐圧素子と呼び、動作電圧の範囲が  $5V$  を超えるものを高耐圧素子と呼び、動作電圧の範囲が  $5V$  を下回るものを低耐圧素子と呼ぶものとする。

#### 【0045】

スイッチ部 5 は、高耐圧素子で構成される。また、スイッチ部 2 3、スイッチ部 2 2、スイッチ部 1 1、スイッチ部 1 2 は、中耐圧素子で構成される。コモン線ドライバ 4 に含まれる高電位生成回路 1 7 と低電位生成回路 1 8 は、ともに中耐圧素子で構成される。データ線ドライバ 3 に含まれるバッファ回路 1 3、レベルシフト部 1 4 は、中耐圧素子で構成される。一方、データラッチ部 1 5、1 6 は、低圧素子で構成される。このように構成することで、駆動回路 1 の消費電力を抑えつつ、好適に駆動回路を動作させることができる。

#### 【0046】

ここで、駆動回路 1 におけるスイッチ部 5、スイッチ部 1 1、スイッチ部 1 2、スイッチ部 2 3 以外の回路素子に含まれるスイッチの構造を図 7、図 8、図 9 に示す。

#### 【0047】

図 7 に、低耐圧素子で構成されたスイッチを示す。スイッチ部 5 と異なる点は、その動作電圧の範囲である。すなわち、ディープウェル 3 1 には、 $V_{DC}(2.8V)$  が与えられている。また、ウェル 3 2 には、 $GND(0V)$  が与えられている。

#### 【0048】

図 8 に、中耐圧素子で構成されたスイッチを示す。スイッチ部 5 と異なる点は、その動作電圧の範囲である。すなわち、ディープウェル 3 1 には、 $V_{DD}(2.5V)$  が与えられている。また、ウェル 3 2 には、 $V_{CL}(-2.5V)$  が与えられている。

#### 【0049】

図 9 に、高耐圧素子で構成されたスイッチを示す。スイッチ部 5 と異なる点は、その動作電圧の範囲である。すなわち、ディープウェル 3 1 には、 $V_{GH}(15V)$  が与えられている。また、ウェル 3 2 には、 $V_{GL}(-15V)$  が与えられている。

#### 【0050】

次に、駆動回路 1 の動作について、図 10 のタイミングチャートを用いて説明する。なお、 $Hsync$  は、水平同期信号であり、液晶ディスプレイ 20 を行ごとに走査させる際のタイミング信号である。 $POL$  は、液晶ディスプレイ 20 を構成する画素に与えられる電圧の極性を示す。 $CS$  は、コモン線とデータ線の電位を平均化するタイミング信号である。 $SW11$  はスイッチ部 1 1、 $SW12$  はスイッチ部 1 2、 $SW5$  はスイッチ部 5、 $SW22$  はスイッチ部 2 2、 $SW23$  はスイッチ部 2 3 の状態を示す。なお、各スイッチは、H レベルの制御信号でオン状態となり、L レベルの制御信号でオフ状態となる。 $V_{COM}$  は、コモン線  $L_{COM}$  (コモン電極 D) の電圧を示す。 $X_n$  は、データ線の電圧を示す。

10

20

30

40

50

## 【 0 0 5 1 】

なお、以下の説明では、特段の断りがある場合を除き、液晶ディスプレイ 20 は、ノーマリーホワイト（画素に電圧が与えられないときに白色表示）であるものとして説明する。POL が L レベルのとき、VCOM は VCOML に設定され、POL が H レベルのとき、VCOM は VCOMH に設定される。Xn が黒を表示するものとする、POL が L レベルのとき、Xn は 4 V に設定され、POL が H レベルのとき、Xn は 1 V に設定される。Xn が白を表示するものとする、POL が L レベルのとき、Xn は 0 V に設定され、POL が H レベルのとき、Xn は 5 V に駆動される。なお、図 2 に示された Xn の値は一例であり、所定の範囲内で任意の電位となり得るものである。また、t1 から tC に向けて、時間が進むものとする。

10

## 【 0 0 5 2 】

まず、t1 にて、CS がハイ（H）となる、SW12 及び SW22 がオフになる。つまり、液晶パネル 20 の駆動期間の終了に従って、コモン線 LCOM とデータ線 LDATA の電位の平均化（イコライズ）期間が始まる。t2 にて、SW23 がオンとなる。そして、t3 にて、SW5 がオンとなる。このように、SW23 と SW5 とが同時にオン状態となったとき、VCOM の電位と Xn の電位とが平均化される。このイコライズ期間では、VCOM の電位 VCOML（-1 V）と Xn の電位（4 V）が平均化され、ともに 1.5 V となる。

## 【 0 0 5 3 】

t4 にて、CS がロー（L）となるに従って、SW5 及び SW23 がオフとなる。そして、t5 にて、SW11 及び SW22 がオンすることで、再び液晶パネル 20 の駆動期間が開始する。

20

## 【 0 0 5 4 】

このとき、VCOM は、POL に従って、VCOMH（4 V）に設定される。上述のイコライズ期間の動作により、VCOM の電位は、VCOML（-1 V）から 1.5 V へと、より高い電位に設定される。つまり、イコライズ期間の動作によって、駆動回路 1 が、VCOM の電位を VCOMH に設定するために必要となる電力を低減させることができる。なお、Xn は、画素に与えるべき電圧に応じたデータ電圧に設定される。

## 【 0 0 5 5 】

また、本実施の形態においては、SW11 がオンするときに、SW5 がオフ状態にある。これによって、コモン線 LCOM に意図した電圧が与えられないという不都合を解消できる。

30

## 【 0 0 5 6 】

上述のイコライズ期間の終了後に開始する駆動期間の終了に従って、再びイコライズ期間が始まる。t6 が t1 に対応し、t7 が t2 に対応し、t8 が t3 に対応し、t9 が t4 に対応し、t10 が t5 に対応する。従って、重複する説明は省略する。

## 【 0 0 5 7 】

なお、このイコライズ期間においては、VCOM は VCOMH（4 V）から 2.5 V へと、より低い電位となる。Xn は、1 V から 2.5 V へと、より高い電位となる。

## 【 0 0 5 8 】

また、SW12 がオンするときに、SW5 がオフ状態にある。これによって、コモン線 LCOM に意図した電圧が与えられないという不都合を解消できる。

40

## 【 0 0 5 9 】

[ 第 2 の実施の形態 ]

## 【 0 0 6 0 】

次に第 2 の実施の形態について、図 11 及び図 12 を用いて説明する。なお、重複する説明は省略する。

## 【 0 0 6 1 】

第 1 の実施の形態と異なる点は、制御部 6 が、バッファ回路 13（これに含まれるオペアンプ）をオフ状態とし、バッファ回路 13（これに含まれるオペアンプ）の動作に必要な

50

となる電力の消費を低減させる点である。

#### 【 0 0 6 2 】

この場合の駆動回路 1 0 0 の動作を、図 1 2 のタイミングチャートを用いて説明する。  
 $t_4$  から  $t_L$  の間、 $SW_{22}$  と  $SW_{23}$  とがオフ状態にあり、データ線  $LDA_{TA}$  はハイインピーダンス状態にある。次に、少し遅延して  $t_5$  にて、 $SW_{11}$  がオンとなる。そして、 $V_{COM}$  は、 $V_{COMH}$  にまで上昇する。 $V_{COM}$  が  $V_{COMH}$  (4 V) にまで上昇するとき、データ線が高いインピーダンス状態にあるため、 $X_n$  も 4 V にまで上昇する。そして、 $t_L$  にて、 $SW_{22}$  がオンとなり、 $X_n$  は所望の電圧に設定される。このとき、 $X_n$  の値は、データ線が有する電荷を  $GND$  配線などに捨てることによって設定される。従って、駆動回路 1 0 0 の消費電力を低減させることができる。また、 $SW_{22}$  がオンするタイミング  $t_L$  まで、制御部が、バッファ部 1 3 a (これに含まれるオペアンプ) をオフ状態とすることにより、バッファ部 1 3 a の動作に必要となる電力の消費を低減する。

10

#### 【 0 0 6 3 】

なお、 $V_{COM}$  が、 $V_{COML}$  に設定される場合には、上述のようにデータ線  $LDA_{TA}$  をハイインピーダンス状態として、データ線  $LDA_{TA}$  の電圧をコモン線  $L_{COM}$  の電圧の変化に付随させることは行わない。データ線  $LDA_{TA}$  の電圧を上昇させるための電力が必要となるからである。従って、 $V_{COM}$  が  $COML$  に低下するときには、 $SW_{22}$  はオン状態とし、駆動回路 1 0 0 の消費電力の低下を図る。

#### 【 0 0 6 4 】

##### [ 第 3 の実施の形態 ]

20

次に第 3 の実施の形態について、図 1 3 を用いて説明する。なお、重複する説明は省略する。

#### 【 0 0 6 5 】

第 1 の実施の形態と異なる点は、図 1 3 に示すように、データ線ドライバ 3 (3 a、3 n) が、データ判別回路 2 5 (2 5 a、2 5 n) を有する点である。データ判別回路 2 5 は、制御部 6 に接続される。また、データラッチ部 1 5 からレベルシフト部 1 4 まで延びる配線にも接続される。そして、データ判別回路 2 5 (2 5 a、2 5 n) で生成された信号は、レベルシフト部 1 4 (1 4 a、1 4 n) を介して、スイッチ部 2 3 (2 3 a、2 3 n) に与えられる。

#### 【 0 0 6 6 】

30

ある駆動期間において  $V_x$  が白表示に対応する電圧であって、次の駆動期間においても  $V_x$  が白表示に対応する電圧である場合には、データ線  $LDA_{TA}$  とコモン線  $L_{COM}$  との電位を平均化すると、駆動回路 1 1 0 の消費電力が増加してしまう。これは、 $V_{COMH}$  (4 V) であって  $V_x$  が白表示に対応する電圧に設定される場合 (例えば、5 V とする)、 $V_x$  の電位 (5 V) が  $V_{COMH}$  (4 V) を上回ってしまうからである。この場合に、コモン線  $L_{COM}$  とデータ線  $LDA_{TA}$  の電位をイコライズすると、 $V_{COM}$  の電位は  $V_{COMH}$  (4 V) よりも高くなってしまい、 $V_{COM}$  の電位を  $V_{COML}$  (-1 V) とする際の駆動回路 1 1 0 の消費電力はより大きいものになってしまう。従って、データ判別回路 2 5 a は、データラッチ部 1 5 からレベルシフト部 1 4 に与えられる表示データに含まれるビットに基づいて  $V_x$  を検出し、このビットデータと、 $POL$  と、 $CS$  とに基づいて、スイッチ部 2 3 を制御し、連続する駆動期間にわたって、 $V_x$  が白表示に対応する電圧に設定される場合 (データ線  $LDA_{TA}$  に与えられるデータ電圧が、コモン線に与えられるコモン電圧よりも高い場合)、コモン線  $L_{COM}$  とデータ線  $LDA_{TA}$  とのイコライズを行わないようにスイッチ部 2 3 を制御する。なお、データ判別回路が検出するビットデータは、 $MSB$  (Most Significant bit) を含むビットデータ (デジタル信号) であると良い。

40

#### 【 0 0 6 7 】

なお、液晶ディスプレイ 2 0 が、ノーマリーブラック (画素に電圧が与えられないときに黒色表示) の場合も、上述と同じことが言える。また、 $TFT$  が、 $P$  チャンネルタイプである場合には、上述とは逆となる。すなわち、上述の  $V_{COM}$  が  $V_{COMH}$  のときが、 $V$

50

COMがVCOMLのときに対応し、上述のVxが白表示に対応する電圧に設定される場合が、Vxが黒表示に対応する電圧に設定される場合に対応する。そして、データ判別回路25は、データラッチ部15からレベルシフト部14に与えられる表示データに含まれるビットに基づいてVxを検出し、このビットデータと、POLと、CSとに基づいて、スイッチ部23を制御し、連続する駆動期間にわたって、Vxが黒表示に対応する電圧に設定される場合（データ線LDATAに与えられるデータ電圧が、コモン線に与えられるコモン電圧よりも低い場合）、コモン線LCOMとデータ線LDATAとのイコライズを行わないようにスイッチ部23を制御する。

【0068】

[第4の実施の形態]

次に第4の実施の形態について、図14及び図15を用いて説明する。なお、重複する説明は省略する。

【0069】

第1の実施の形態と異なる点は、図14に示すように、駆動回路120が、スイッチ部170（第4スイッチ部）を有する点である。このスイッチ部170の一端は、配線LCに接続され、その他端は、C2の他端に接続されている。なお、C2の他端は接地されている。

制御部6の制御信号に基づき、スイッチ部170がオン状態となることで、配線LCはGND電位に設定される。また、配線LCに接続されるコモン線LCOMもGND電位に設定される。なお、GND電位は、VCOMHとVCOMLとの間の電位である。

【0070】

この駆動回路120の動作について、図15のタイミングチャートを用いて説明する。スイッチ部170（SW170）は、tMaにおいてオンとなり、tMbにおいてオフとなる。tMaとtMbとは、t6からt10の間の期間にある。また、tMaのとき、上述のように、コモン線LCOMとデータ線LDATAの各電位は、イコライズされた後のものになっている。tMaにおいてSW170がオンとなると、COMは、より低い電位のGND（0V）に設定される。そして、SW170をオフとして、SW12及びSW22がオンとなり、液晶パネル20の駆動期間が開始する。この駆動期間においては、COMはVCOMLに設定されるが、この前に、コモン線LCOMとデータ線LDATAの電位のイコライズのほか、スイッチ部170の動作に基づいてCOMをGNDに設定させたことにより、駆動回路120（特にコモン線ドライバ4）の消費電力を低減させることができる。なお、上述のGND電位は、VCOMLとVCOMHの間の電位であり、すなわちコモン線LCOMに与えられる異なるコモン電圧の間の電位である。

【0071】

[第5の実施の形態]

次に第5の実施の形態について、図17及び図18を用いて説明する。なお、重複する説明は省略する。

第1の実施の形態と異なる点は、図17に示すように、スイッチ部300が、スイッチ部23（第一スイッチ部）のみから構成されている点である。また、図18に示すように、スイッチ部23の動作電圧の範囲が、VDH（5V）～VCOML（-1V）と拡大されている点である。本実施の形態においては、スイッチ部300の動作電圧の範囲は、スイッチ部23によって規定される。

かかる構成によって、コモン線駆動部4とデータ線ドライバ3とに異なる動作電圧の範囲を設定する場合においても、スイッチ部300が、コモン線とデータ線との絶縁性を確保する。従って、データ線ドライバの動作電圧の範囲を拡大する必要はなくなる。

【0072】

なお、本発明の技術的範囲は、上記の実施例に限定されることはない。制御部から各スイッチ部に与えられる制御信号は、図示しないレベルシフト回路によって、適宜適切な電圧の制御信号に変換される。各スイッチ部は、上述の断面図に示された構成に限定されない。第一導電型と第二導電型を逆の極性としても良い。

## 【図面の簡単な説明】

## 【 0 0 7 3 】

【図 1】第 1 の実施の形態にかかる駆動回路を説明するための概略図である。

【図 2】電源が生成する電圧を説明するための概略図である。

【図 3】スイッチ部の耐圧及び動作電圧の範囲を説明するための概略図である。

【図 4】スイッチ部 5 の断面図構成を示す概略図である。

【図 5】スイッチ部 2 3 の断面構成を示す概略図である。

【図 6】スイッチ部 1 1 の断面構成を示す概略図である。

【図 7】低耐圧素子のスイッチ部の断面構成示す概略図である。

【図 8】中耐圧素子のスイッチ部の断面構成示す概略図である。

10

【図 9】高耐圧素子のスイッチ部の断面構成示す概略図である。

【図 10】第 1 の実施の形態にかかる駆動回路の動作を説明するためのタイミングチャートである。

【図 11】第 2 の実施の形態にかかる駆動回路を説明するための概略図である。

【図 12】第 2 の実施の形態にかかる駆動回路の動作を説明するためのタイミングチャートである。

【図 13】第 3 の実施の形態にかかる駆動回路を説明するための概略図である。

【図 14】第 4 の実施の形態にかかる駆動回路を説明するための概略図である。

【図 15】第 4 の実施の形態にかかる駆動回路の動作を説明するためのタイミングチャートである。

20

【図 16】第 5 の実施の形態にかかる駆動回路を説明するための概略図である。

【図 17】スイッチ部の耐圧及び動作電圧の範囲を説明するための概略図である。

【図 18】従来の駆動回路を説明するための概略図である。

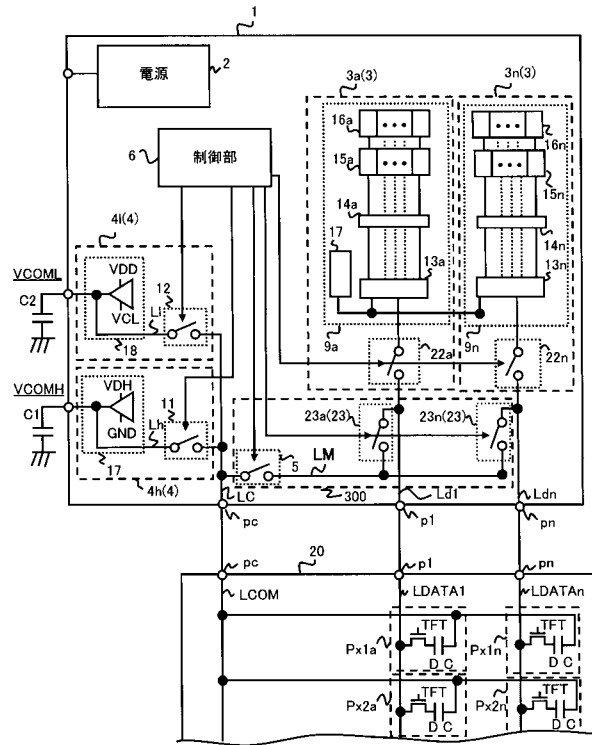
## 【符号の説明】

## 【 0 0 7 4 】

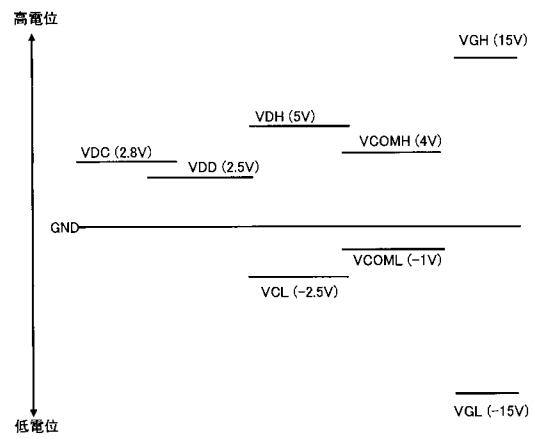
- 1 駆動回路
- 2 電源
- 3 データ線ドライバ
- 4 コモン線ドライバ
- 5、11、12、22、23、300 スイッチ部
- L COM コモン線
- L DATA データ線
- P x 画素

30

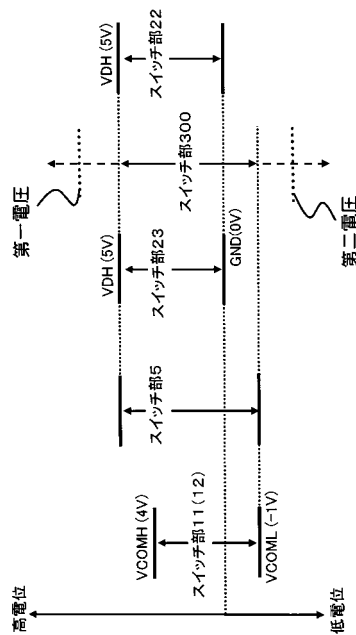
【図 1】



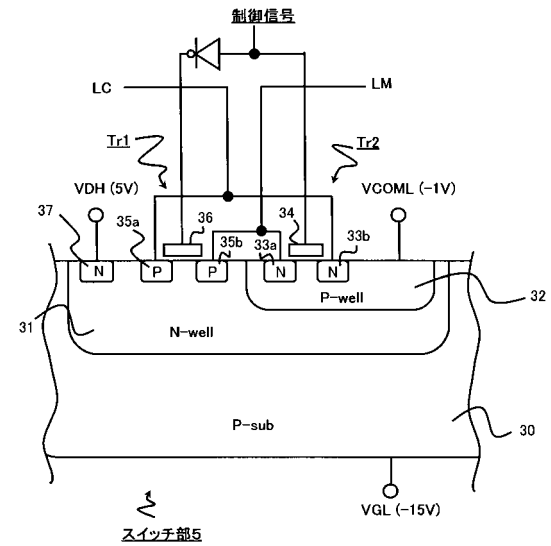
【図 2】



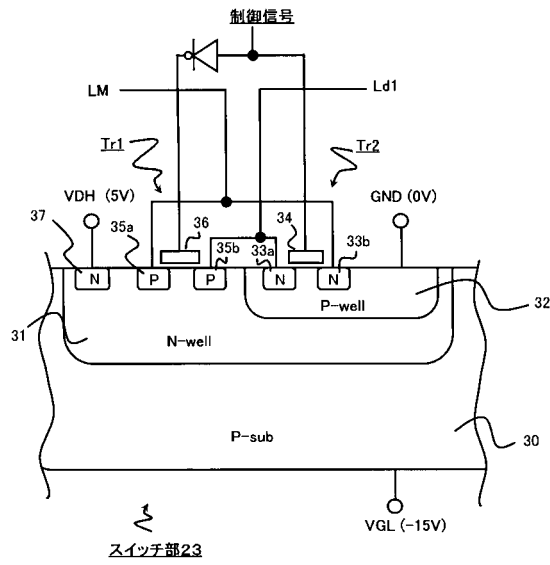
【図 3】



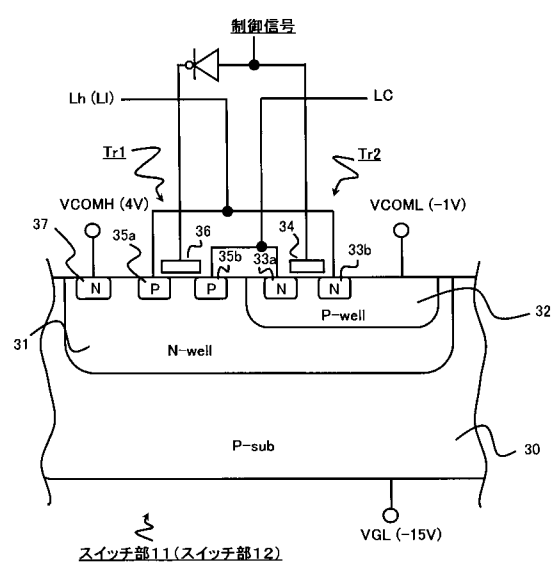
【図 4】



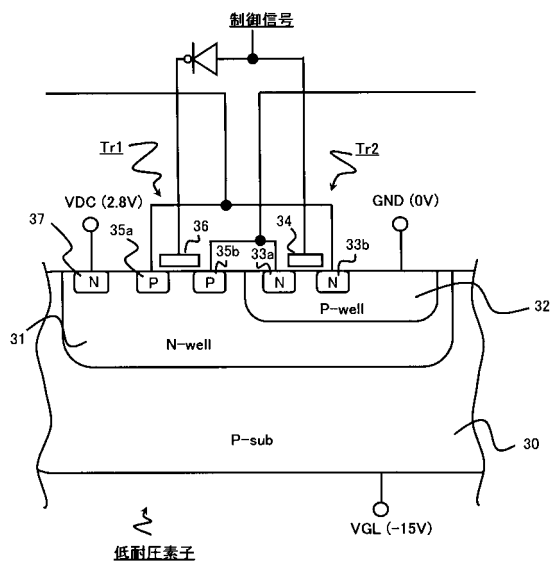
【図 5】



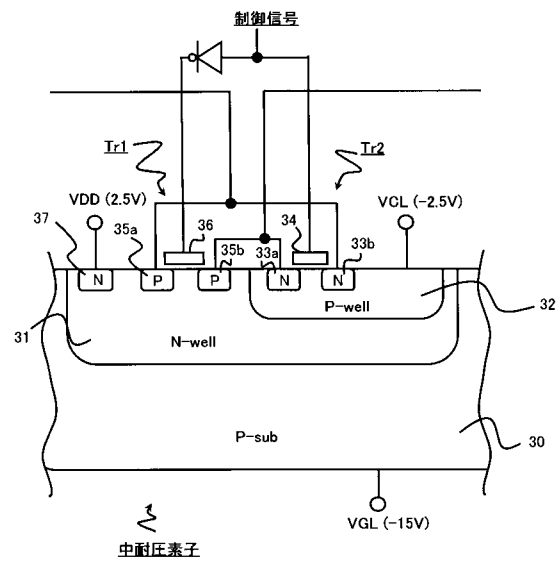
【図 6】



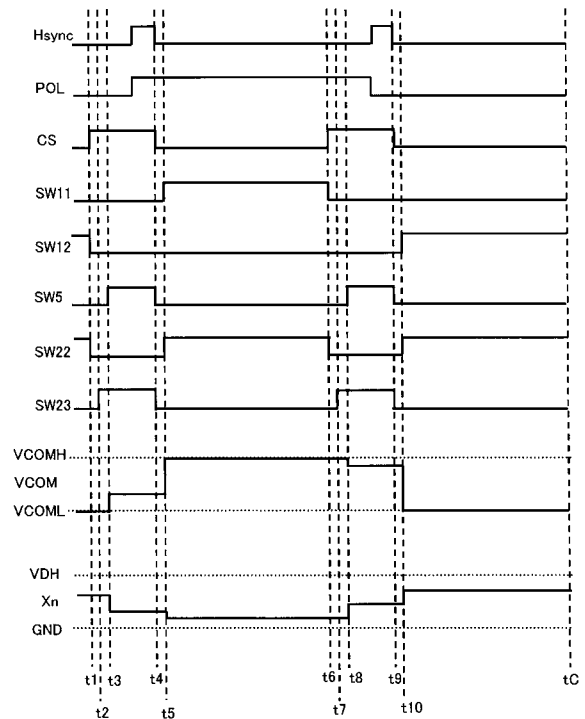
【図 7】



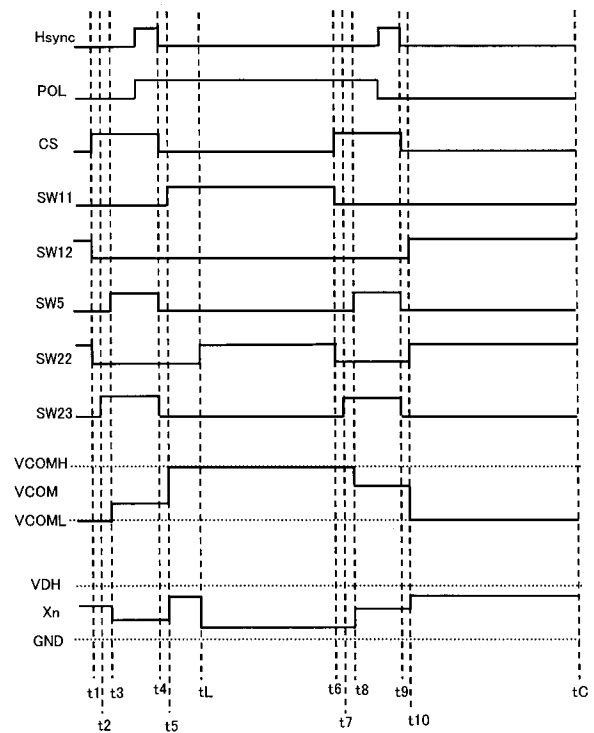
【図 8】



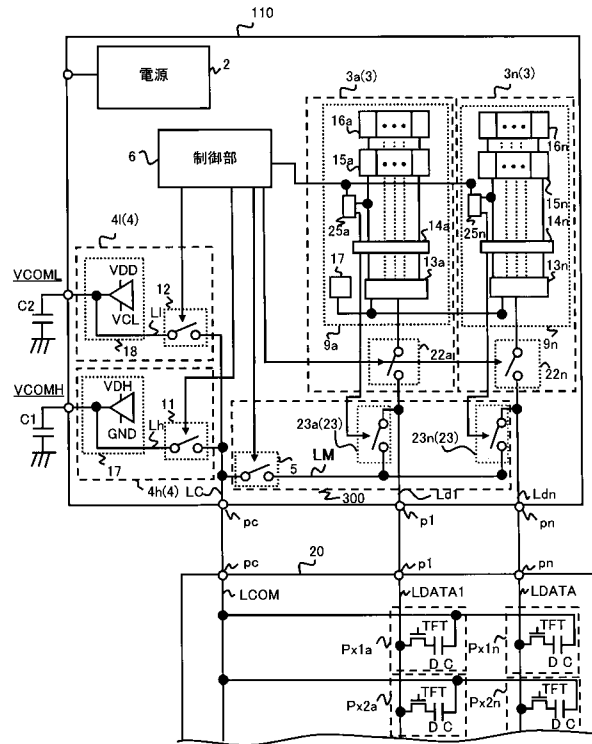
【 図 1 0 】



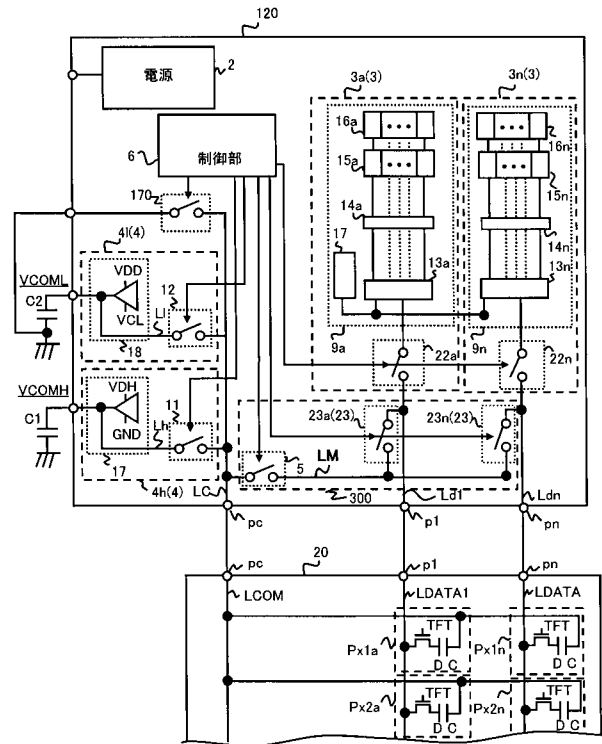
【圖 12】



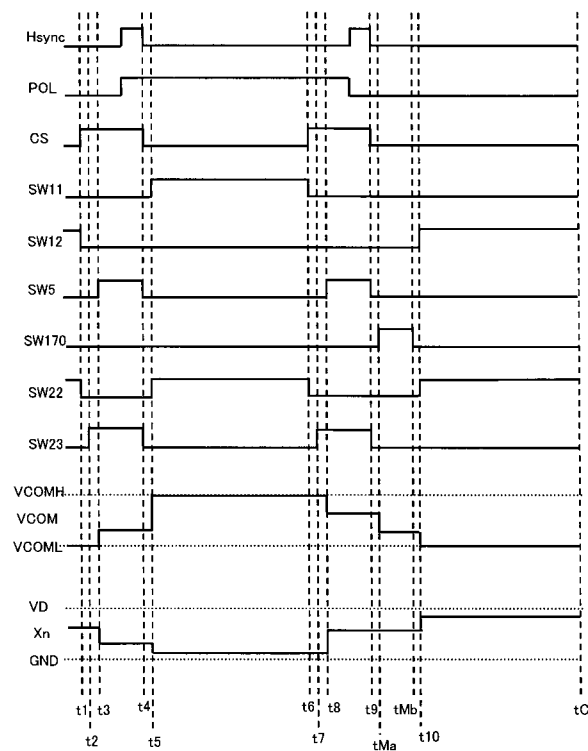
【図 13】



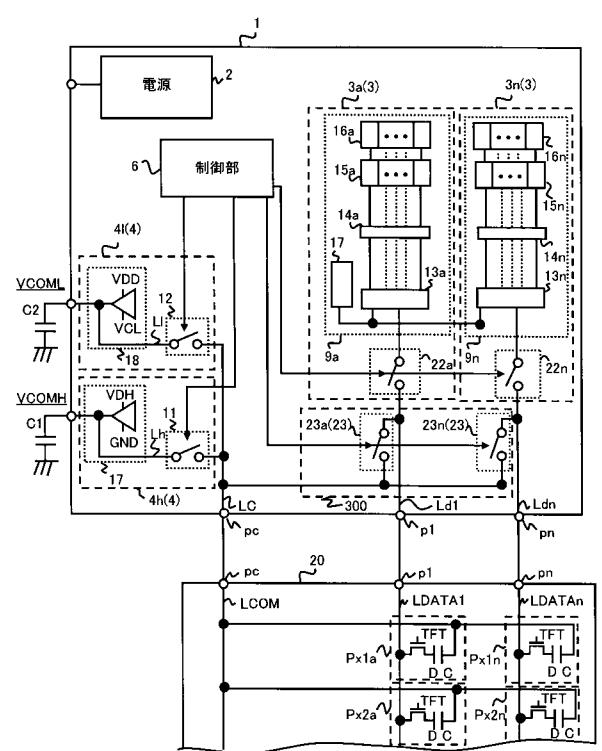
【図 14】



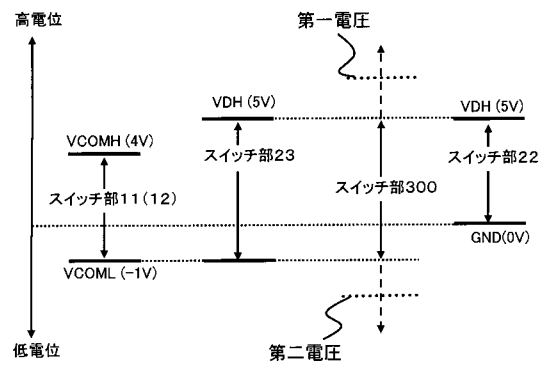
【図 15】



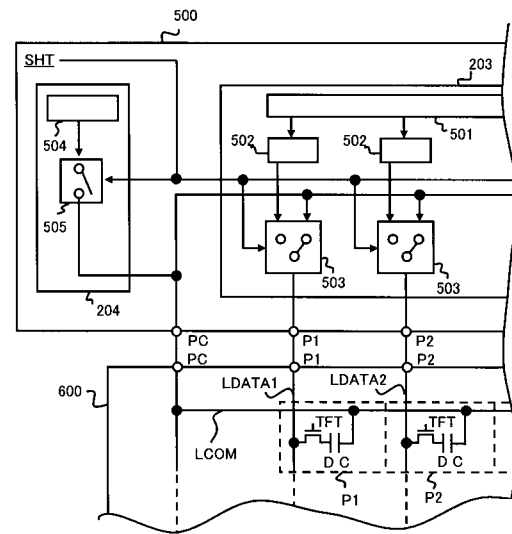
【図 16】



【図 17】



【図 18】



---

 フロントページの続き

|             |         |       |         |
|-------------|---------|-------|---------|
| (51)Int.Cl. | F I     |       |         |
|             | G 0 9 G | 3/20  | 6 2 3 F |
|             | G 0 9 G | 3/20  | 6 1 2 R |
|             | G 0 2 F | 1/133 | 5 0 5   |
|             | G 0 2 F | 1/133 | 5 2 5   |
|             | G 0 2 F | 1/133 | 5 5 0   |

審査官 西島 篤宏

(56)参考文献 特開 2 0 0 2 - 2 4 4 6 2 2 ( J P , A )  
 特開 2 0 0 5 - 2 8 4 2 7 1 ( J P , A )  
 特開 2 0 0 7 - 1 0 1 5 7 0 ( J P , A )  
 特開平 1 1 - 0 3 0 9 7 5 ( J P , A )  
 特開 2 0 0 7 - 3 1 6 4 3 1 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)  
 G 0 9 G      3 / 0 0   -   3 / 3 8  
 G 0 2 F      1 / 1 3 3   5 0 5 - 5 8 0

|                |                                                                                                                                                                                                                                                                                                                                                      |         |            |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 有源矩阵液晶显示装置的驱动电路                                                                                                                                                                                                                                                                                                                                      |         |            |
| 公开(公告)号        | <a href="#">JP4881070B2</a>                                                                                                                                                                                                                                                                                                                          | 公开(公告)日 | 2012-02-22 |
| 申请号            | JP2006149017                                                                                                                                                                                                                                                                                                                                         | 申请日     | 2006-05-29 |
| [标]申请(专利权)人(译) | NEC电子股份有限公司                                                                                                                                                                                                                                                                                                                                          |         |            |
| 申请(专利权)人(译)    | NEC电子公司                                                                                                                                                                                                                                                                                                                                              |         |            |
| 当前申请(专利权)人(译)  | 瑞萨电子公司                                                                                                                                                                                                                                                                                                                                               |         |            |
| [标]发明人         | 橋本義春<br>周隆之<br>久米田誠之                                                                                                                                                                                                                                                                                                                                 |         |            |
| 发明人            | 橋本 義春<br>周 隆之<br>久米田 誠之                                                                                                                                                                                                                                                                                                                              |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G02F1/133                                                                                                                                                                                                                                                                                                                          |         |            |
| CPC分类号         | G09G3/3655 G09G3/3614 G09G2310/08                                                                                                                                                                                                                                                                                                                    |         |            |
| FI分类号          | G09G3/36 G09G3/20.611.A G09G3/20.624.C G09G3/20.623.B G09G3/20.621.B G09G3/20.623.F G09G3/20.612.R G02F1/133.505 G02F1/133.525 G02F1/133.550                                                                                                                                                                                                         |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA31 2H093/NB07 2H093/NB11 2H093/NC21 2H093/NC34 2H093/NC90 2H093/ND35 2H093/ND39 2H193/ZA04 5C006/AA16 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF43 5C006/AF51 5C006/AF75 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BF42 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ06 |         |            |
| 其他公开文献         | JP2007316558A                                                                                                                                                                                                                                                                                                                                        |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                            |         |            |

## 摘要(译)

要解决的问题暂时短路公共线和数据线，而不增加数据线驱动器的功耗。公共线驱动器，其将至少两个或更多个不同的公共电压施加到包括在显示装置中的公共线;多个数据线驱动器，其将数据电压施加到包括在显示装置中的多个数据线中的每一个; ( 3 ) 和开关单元 ( 300 )，其工作电压范围宽于数据线驱动器 ( 3 ) 的工作电压范围，并暂时使公共线和数据线短路。通过使开关单元 ( 300 ) 的工作电压范围宽于数据线驱动器的工作电压范围，即使为公共线驱动器 ( 4 ) 和数据线驱动器 ( 3 ) 设置不同范围的工作电压，可以抑制驱动电路的功耗增加。点域1

