

(19) 日本国特許庁 (JP)

## (12) 特 許 公 報 (B2)

(11) 特許番号

特許第4828425号  
(P4828425)

(45) 発行日 平成23年11月30日 (2011.11.30)

(24) 登録日 平成23年9月22日 (2011.9.22)

|                             |                |
|-----------------------------|----------------|
| (51) Int. Cl.               | F I            |
| <b>G09G 3/36 (2006.01)</b>  | G09G 3/36      |
| <b>G09G 3/20 (2006.01)</b>  | G09G 3/20 612U |
| <b>G02F 1/133 (2006.01)</b> | G09G 3/20 66OV |
|                             | G09G 3/20 641R |
|                             | G09G 3/20 641P |
| 請求項の数 25 (全 50 頁) 最終頁に続く    |                |

|               |                              |           |                                  |
|---------------|------------------------------|-----------|----------------------------------|
| (21) 出願番号     | 特願2006-535180 (P2006-535180) | (73) 特許権者 | 000005049                        |
| (86) (22) 出願日 | 平成17年9月14日 (2005.9.14)       |           | シャープ株式会社                         |
| (86) 国際出願番号   | PCT/JP2005/016977            |           | 大阪府大阪市阿倍野区長池町22番22号              |
| (87) 国際公開番号   | W02006/030842                | (74) 代理人  | 110000338                        |
| (87) 国際公開日    | 平成18年3月23日 (2006.3.23)       |           | 特許業務法人原謙三国際特許事務所                 |
| 審査請求日         | 平成19年2月7日 (2007.2.7)         | (72) 発明者  | 塩見 誠                             |
| (31) 優先権主張番号  | 特願2004-272366 (P2004-272366) |           | 日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内 |
| (32) 優先日      | 平成16年9月17日 (2004.9.17)       |           |                                  |
| (33) 優先権主張国   | 日本国 (JP)                     | 審査官       | 武田 悟                             |

最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法、駆動装置、そのプログラムおよび記録媒体、並びに、液晶表示装置

## (57) 【特許請求の範囲】

## 【請求項 1】

繰り返し設けられる工程であって、液晶表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該液晶表示装置の画素へ供給して、当該画素の輝度を制御する映像表示工程と、

上記各映像表示工程の合間に設けられる工程であって、ブランク期間において画素へ出力する出力信号を制御するブランキング制御工程とを含む液晶表示装置の駆動方法において、

上記ブランキング制御工程は、当該ブランキング制御工程の前後に実施される映像表示工程での映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とするとき、第1の輝度と第2の輝度とが一致している状態である定常状態の場合のブランク期間用の出力信号は暗表示用に予め定められた輝度に設定されており、第1の輝度から第2の輝度へ増加する変化があった場合は、上記定常状態の場合のブランク期間用の出力信号よりも輝度を増加させる方向に補正された輝度を示すように上記ブランク期間用の出力信号を補正することを特徴とする液晶表示装置の駆動方法。

## 【請求項 2】

上記暗表示用に予め定められた輝度は黒よりも高い輝度であり、第1の輝度から第2の輝度へ減少する変化があった場合は、上記定常状態の場合のブランク期間用の出力信号よりも輝度を減少させる方向に補正された輝度を示すように上記ブランク期間用の出力信号を補正することを特徴とする請求項1に記載の液晶表示装置の駆動方法。

## 【請求項 3】

繰り返し設けられる工程であって、液晶表示装置の画素への階調データとして与えられる入力階調データに基づいて、当該画素への映像表示期間用の階調データと、当該画素へのブランク期間用の階調データとの双方を生成する生成工程と、

上記各生成工程に対応して設けられる工程であって、対応する生成工程にて生成された上記両階調データを、予め定められた順番で出力する出力工程とを含んでいる液晶表示装置の駆動方法において、

上記液晶表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、階調を増加させる階調遷移である場合は、上記前回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データと、上記今回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データとして、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調と同じ状態である定常状態の場合のブランク期間用の階調データとしての暗表示用に予め定められた階調データよりも増加する方向に補正された階調データを出力する補正工程を含んでいることを特徴とする液晶表示装置の駆動方法。

10

## 【請求項 4】

上記暗表示用に予め定められた階調データは黒よりも高い輝度に対応する階調データであり、上記前回の入力階調データの示す階調から上記今回の入力階調データの示す階調への階調遷移が、階調を減少させる階調遷移である場合は、上記定常状態の場合のブランク期間用の出力信号よりも階調を減少させる方向に補正された階調となるように上記ブランク期間用の出力信号を補正することを特徴とする請求項 3 に記載の液晶表示装置の駆動方法。

20

## 【請求項 5】

上記液晶表示装置の画素への階調データとして与えられる入力階調データは、2 5 6 階調のいずれかを示しており、

上記前回の入力階調データの示す階調から、上記今回の入力階調データの示す階調へ階調を増加させる階調遷移がなかった場合は、ブランク期間用の階調データが、0 階調よりも大きく、3 2 階調以下の値として、暗表示用に予め定められた値となるように制御することを特徴とする請求項 3 に記載の液晶表示装置の駆動方法。

30

## 【請求項 6】

繰り返し設けられる映像表示期間には、次の映像表示期間までの間に液晶表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該液晶表示装置の画素へ供給して、当該画素の輝度を制御すると共に、各映像表示期間の合間に設けられるブランク期間には、ブランク期間用の出力信号を上記画素へ供給することによって、当該ブランク期間の輝度を制御する液晶表示装置の駆動装置において、

ブランク期間の前後の映像表示期間に出力される映像表示期間用の出力信号の示す輝度を、それぞれ第 1 および第 2 の輝度とするとき、第 1 の輝度から第 2 の輝度へ増加する変化があった場合は、第 1 および第 2 の輝度が一致している状態である定常状態の場合のブランク期間用の出力信号としての暗表示用に予め定められた輝度に設定された出力信号よりも輝度を増加させる方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正するブランキング制御手段を備えていることを特徴とする液晶表示装置の駆動装置。

40

## 【請求項 7】

上記暗表示用に予め定められた輝度は黒よりも高い輝度であり、

上記ブランキング制御手段は、第 1 の輝度から第 2 の輝度へ減少する変化があった場合は、上記定常状態の場合のブランク期間用の出力信号よりも輝度を減少させる方向に補正された輝度を示すように上記ブランク期間用の出力信号を補正することを特徴とする請求項 6 に記載の液晶表示装置の駆動装置。

## 【請求項 8】

50

繰り返し与えられる液晶表示装置の画素への入力階調データのそれぞれに基づいて、当該画素への映像表示期間用の階調データと、当該画素へのブランク期間用の階調データとの双方を生成すると共に、予め定められた順番で当該両階調データを出力する液晶表示装置の駆動装置において、

上記画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、階調を増加させる階調遷移である場合は、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調とが同じ状態である定常状態の場合のブランク期間用の階調データとしての暗表示用に予め定められた階調データよりも増加する方向に補正された階調データを、上記前回の入力階調データに基づいて生成された映像表示期間用の階調データと、上記今回の入力階調データに基づいて生成される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データとして出力するブランキング制御手段を備えていることを特徴とする液晶表示装置の駆動装置。

10

【請求項 9】

上記暗表示用に予め定められた階調データは黒よりも高い輝度に対応する階調データであり、

上記ブランキング制御手段は、上記前回の入力階調データの示す階調から上記今回の入力階調データの示す階調への階調遷移が、階調を減少させる階調遷移である場合は、上記定常状態の場合のブランク期間用の出力信号よりも階調を減少させる方向に補正された階調となるように上記ブランク期間用の出力信号を補正することを特徴とする請求項 8 に記載の液晶表示装置の駆動装置。

20

【請求項 10】

上記ブランキング制御手段は、

上記前回の入力階調データおよび上記今回の入力階調データの組み合わせに対応する上記ブランク期間用の階調データを示すデータを記録している記録手段と、

上記記録手段に記録されている上記前回の入力階調データと上記今回の入力階調データとの組み合わせ以外の上記前回の入力階調データと上記今回の入力階調データとの組み合わせに対応する上記ブランク期間用の階調データを、上記記録手段に記録されている当該データを補間して算出する算出手段を備えていることを特徴とする請求項 8 に記載の液晶表示装置の駆動装置。

30

【請求項 11】

上記映像表示期間用の階調データとして、上記前回の入力階調データおよび上記今回の入力階調データのそれぞれと同一の階調データを生成する生成手段を備えていることを特徴とする請求項 8 に記載の液晶表示装置の駆動装置。

【請求項 12】

上記ブランキング制御手段は、第 1 の輝度から第 2 の輝度へ増加する変化がなかった場合は、ブランク期間用の出力信号が上記暗表示用に予め定められた輝度に設定されるように制御することを特徴とする請求項 6 に記載の液晶表示装置の駆動装置。

【請求項 13】

上記入力階調データは、2 5 6 階調のいずれかを示しており、

上記ブランキング制御手段は、上記前回の入力階調データの示す階調から、上記今回の入力階調データの示す階調へ階調を増加させる階調遷移がなかった場合は、ブランク期間用の階調データが、0 階調よりも大きく、3 2 階調以下の値として、暗表示用に予め定められた値となるように制御することを特徴とする請求項 8 に記載の液晶表示装置の駆動装置。

40

【請求項 14】

上記ブランキング制御手段は、上記定常状態における映像表示期間用の出力信号の示す輝度が高い程、上記定常状態におけるブランク期間用の出力信号の輝度を高くするように制御することを特徴とする請求項 6、7、12 のいずれか 1 項に記載の液晶表示装置の駆動装置。

【請求項 15】

50

上記ブランキング制御手段は、上記定常状態における上記前回の入力階調データおよび上記今回の入力階調データが高い輝度を示す程、上記定常状態におけるブランク期間用の階調データを高い輝度を示す階調データとするように制御することを特徴とする請求項 8、9、10、11、13 のいずれか 1 項に記載の液晶表示装置の駆動装置。

【請求項 16】

上記ブランキング制御手段は、

上記映像表示期間用の階調データが、上記定常状態であるか否かを判定する判定手段と

、上記映像表示期間用の階調データが上記定常状態の場合の上記ブランク期間用の階調データを生成する定常状態用生成手段と、

上記映像表示期間用の階調データが上記定常状態でない場合の上記ブランク期間用の階調データを生成するブランク生成手段と、

上記判定手段の判定結果が上記定常状態であることを示す場合には上記定常状態用生成手段の出力を選択して出力する一方、上記判定手段の判定結果が上記定常状態でないことを示す場合には上記ブランク生成手段の出力を選択して出力する出力手段とを備えていることを特徴とする請求項 15 に記載の液晶表示装置の駆動装置。

【請求項 17】

上記ブランキング制御手段は、上記定常状態におけるブランク期間用の階調データを、上記定常状態における上記前回の入力階調データおよび上記今回の入力階調データに対応する映像表示期間用の出力信号の示す階調を定数倍した値となるように、上記ブランク期間用の階調データを制御することを特徴とする請求項 8 または 9 に記載の液晶表示装置の駆動装置。

【請求項 18】

上記定数倍は、上記定常状態におけるブランク期間用の階調データを、上記定常状態における映像表示期間用の出力信号の示す輝度の 1 / 2 以下の輝度に対応する階調データとするものであることを特徴とする請求項 17 に記載の液晶表示装置の駆動装置。

【請求項 19】

上記前回の入力階調データおよび上記今回の入力階調データを、下限値が上記液晶表示装置の映像表示で表現し得る数値範囲の下限値よりも大きな値になるように階調変換する階調変換手段を備えていることを特徴とする請求項 9 に記載の液晶表示装置の駆動装置。

【請求項 20】

上記階調変換手段は、上記前回の入力階調データおよび上記今回の入力階調データを、より深い深度の階調データに変換して出力すると共に、

上記階調変換手段によって変換された階調データにノイズ情報を加算する処理であって、上記ノイズ情報を加算した階調データのビット幅を縮小する丸め処理を行ったときにノイズパターンおよび擬似輪郭を生じさせないための上記ノイズ情報、を加算する処理を行った後に、上記丸め処理として上記ノイズ情報を加算した階調データの下位ビットに対して切り捨て処理あるいは切り上げ処理を行う丸め処理手段を備えていることを特徴とする請求項 19 に記載の液晶表示装置の駆動装置。

【請求項 21】

上記階調変換手段は、上記前回の入力階調データおよび上記今回の入力階調データのガンマ特性のガンマ値をより大きな値に変更することを特徴とする請求項 19 または 20 に記載の液晶表示装置の駆動装置。

【請求項 22】

請求項 6 ~ 21 のいずれか 1 項に記載の各手段としてコンピュータを動作させるプログラム。

【請求項 23】

請求項 22 に記載のプログラムが記録された記録媒体。

【請求項 24】

請求項 6 ~ 21 のいずれか 1 項に記載の液晶表示装置の駆動装置を備えていることを特

10

20

30

40

50

徴とする液晶表示装置。

【請求項 2 5】

テレビジョン放送の受信機であることを特徴とする請求項 2 4 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高画質な動画表示を可能とする表示装置の駆動方法、駆動装置、そのプログラムおよび記録媒体、並びに、表示装置に関するものである。

【背景技術】

【0002】

近年、液晶表示装置は、例えばパーソナルコンピュータ、ワードプロセッサ、アミューズメント機器、テレビ装置など広範囲に使用されるようになってきた。しかし、液晶表示装置は、ブラウン管などの表示光が瞬間的であるインパルス型表示装置とは異なり、表示光が時間により連続的に変化するホールド型ディスプレイであるため、一般的に応答時間が遅い。したがって、特に動画表示を行う上では動きボヤケなどの画像劣化が生じると言う問題点があった。そこで、高画質の動画表示を得るために、表示の応答特性を改善する方法が検討されている。

【0003】

その方法の一つとして、液晶表示装置のようなホールド型の表示装置に、擬似的にインパルス型の表示特性を持たせる、すなわち、表示光をブラウン管のように瞬間的あるいは間欠的にする方法が提案されている。

【0004】

液晶表示装置にインパルス型の表示特性を持たせるために、公知文献 1（（日本国公開特許公報：特開 2 0 0 3 - 6 6 9 1 8 号公報（2 0 0 3 年 3 月 5 日公開）（対応米国出願 US 2 0 0 3 0 0 5 8 2 2 9 A 1）））は、1 フレーム期間分の映像データ同士の間にはランキングデータを挿入し、1 フレーム期間内に映像データとランキングデータとを交互に表示するように駆動する表示装置を開示している。これにより、構造の大型化・複雑化を抑制しつつ、動画ボヤケ等に起因する画質劣化を抑制することが可能となる。

【0005】

より詳細には、公知文献 1 の表示装置は、図 2 2 に示すように、画像信号源 1 0 1 から得られる 1 フレーム期間分の画像データにランキングデータを挿入する複数回走査データ生成回路 1 0 2 と、ゲート線の駆動タイミングを生成する複数回走査タイミング生成回路 1 0 3 と、表示素子アレイ 1 0 6 とを有する。

【0006】

この表示装置で生成される走査信号は、図 2 3 に示すように、フレーム周期 3 0 1 が 2 分割されて映像走査期間 3 0 2 とランキング走査期間 3 0 3 になっており、つまりは、1 フレーム期間内に 2 回ゲート線が選択される。そして、映像走査期間 3 0 2 では、走査信号は、2 ライン同時に書き込み、2 ライン飛び越し走査で、すなわち、G 1 と G 2 とを同時に選択して書き込み、次に G 3 と G 4 とを同時に選択してに次の映像信号を書き込む。その後、ランキングデータも同様の 2 ライン同時に書き込み、2 ライン飛び越し走査で書き込む。これにより、1 フレーム期間に映像表示とランキング表示とが行われる。

【0007】

このとき、表示アレイの 1 画素については、図 2 4 に示すように、フレーム期間 4 0 1 の 1 フレーム期間のうちの映像書き込み期間 4 0 2 に映像信号が、ランキング書き込み期間 4 0 3 に映像の階調電圧よりもコモンレベルに近いランキングデータが書き込まれる。つまり、ゲート駆動波形 4 0 5 に示される映像書き込み期間 4 0 2 中の選択期間にソース波形 4 0 6 に示す映像信号が書き込まれ、光学応答波形 4 0 9 に示すように透過性があがる。そして、ゲート駆動波形 4 0 5 に示されるランキング書き込み期間 4 0 3 中の選択期間にソース波形 4 0 6 に示す消去信号が書き込まれ、光学応答波形 4 0 9 に示すように透過性が下がる。

10

20

30

40

50

## 【 0 0 0 8 】

このような駆動方法によれば、図 2 5 ( a ) に示すような表示ができる。すなわち、画像信号源 1 0 1 からの原映像 8 0 1 を、複数回走査データ生成回路 1 0 2 にて垂直方向に半分に圧縮し、残り半分に無効映像が付加される。この映像を図 2 5 ( b ) に示すように、複数回走査タイミング生成回路 1 0 3 にて、上記した 2 ライン同時に書き込み、2 ライン飛び越し走査となるようなタイミングで書き込むれば、1 フレーム期間内に映像データとブランキングデータとが表示され、映像応答、黒応答が繰り返されることになる。したがって、インパルス型の表示特性を持たせることができ、これにより、動画ボヤケ等に起因する画質劣化を抑制することができる。

## 【 0 0 0 9 】

10

また、公知文献 1 には、原映像を  $1/4$  に圧縮し、フレーム周期を 4 分割する方法も記載されている。この場合は、フレーム期間の  $1/4$  に高速応答化フィルタを適用して応答性を向上させるべく作成した液晶高速応答化映像（原映像を強調した映像）を書き込み、次の  $1/4$  フレーム期間に映像を書き込み、残りの  $1/2$  フレーム期間にブランキングデータを書き込むことでより一層の高速応答ができる。

## 【 0 0 1 0 】

さらに、同様の走査を 1 ラインごとの走査で行うときは、1 ラインの書き込み期間を約半分程度に短くすることも記載されている。

## 【 0 0 1 1 】

また、公知文献 2（日本国公開特許公報：特開 2 0 0 2 - 1 4 9 1 3 2 号公報（2 0 0 2 年 5 月 2 4 日公開））は、各サブフレーム期間の前に消去信号を書き込んだうえ、画像信号を、消去信号レベルからの差が大きくなる方向に補正することを開示している。これにより、液晶の応答速度が加速され、動画表示の画質を高めることができる。

20

## 【 0 0 1 2 】

しかしながら、公知文献 1 で開示された表示装置では、液晶応答高速化映像により、光学応答波形の黒レベルからの急速な立ち上がりが可能であるが、ブランキングデータの書き込みが完全に行われなかった場合に、正しい映像が表示されないという問題を生じる。

## 【 0 0 1 3 】

具体的には、ブランクデータの書き込みが完全に行われなかった場合は、図 2 6 の上の波形の点線に示すような電圧印加に対して、その下の点線に示す波形のような光学応答となる。なお、図 2 6 では、画像信号に対応する電圧から消去信号に対応する  $V_{0H}$  へ遷移する時に、極性が反転するものとする（図 2 6 において、透過率  $T_x$  に対応する電圧のうち、+ 駆動時の電圧を  $V_{xH}$ 、- 駆動時の電圧を  $V_{xL}$  とする）。

30

## 【 0 0 1 4 】

より詳細には、公知文献 1 のようにブランキングデータを表示する表示装置では、画像信号走査期間 3 2 a において、前回の映像信号に対応する電圧  $V_{aL}$  に反応して液晶の透過率が  $T_a$  となった後、実線に示すように、消去信号走査期間 3 3 a において透過率  $T_0$  の定常状態となることを前提としている。したがって、画像信号走査期間 3 2 b において、今回の映像信号に対応する電圧  $V_{xH}$  が入力された場合、映像書き込み期間内に、液晶が、 $T_0$  から映像信号  $V_x$  に対応する透過率  $T_x$  に変化するような電圧  $V_{x'H}$  を印加する。しかし、実際は液晶の応答が遅いため、液晶透過率の波形は、点線で示すように、消去信号走査期間で  $T_0$  に達せず（ $T_0$  より高い  $T_{0'}$  となる）、画像信号走査期間 3 2 b では目標の透過率である  $T_x$  より高い透過率  $T_{x''}$  に達する。

40

## 【 0 0 1 5 】

さらに、このような場合、消去信号の電圧値  $V_0$  が一定（極性の反転によって、 $V_{0H}$  あるいは  $V_{0L}$  が印加される）であっても次の書き込みが始まる時点での液晶の透過率  $T_{0'}$  の値は、前回のフレーム期間の映像信号  $V_a$  に依存して様々に変化するので、前回の映像信号  $V_x$  に応じて透過率  $T_x$  を与える電圧  $V_{x'}$  も変化する。よって、映像信号  $V_x$  に応じて一定の電圧を与える従来の方法では、入力画像信号の階調を正しく表示することができず、高画質の動画表示を実現することができなくなってしまう。

50

## 【 0 0 1 6 】

また、公知文献 2 で開示された液晶表示装置も、消去信号の書込みにより液晶のフレーム期間での初期状態が均一化されたものとして画像信号を設定しており、液晶応答が遅いために、消去信号に対応する電圧を印加しても所望の均一化された透過率に達していないという場合は想定されていない。このように、初期状態の液晶が均一化状態からずれていると、印加される電圧が所望の透過率を与える電圧からずれてしまい、元の画像信号に忠実な映像は表示されない。

## 【 発 明 の 開 示 】

## 【 0 0 1 7 】

本発明は、上記の問題に鑑みてなされたものであり、その目的は、高画質な動画を表示可能な表示装置を提供することにある。

10

## 【 0 0 1 8 】

本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御する映像表示工程と、上記各映像表示工程の合間に設けられる工程であって、ブランク期間用の出力信号を上記画素へ供給することによって、当該画素の輝度を、当該工程に隣接して行われる映像表示工程の少なくとも予め定められた一方における画素の輝度よりも高くないように、あるいは、暗表示用に予め定められた輝度になるように制御するブランキング制御工程とを含む表示装置の駆動方法において、上記ブランキング制御工程は、当該ブランキング制御工程の前後に実施される映像表示工程での映像表示期間用の出力信号の示す輝度を、それぞれ第 1 および第 2 の輝度とすると、第 1 の輝度から第 2 の輝度への変化が予め定められた変化であった場合は、第 1 および第 2 の輝度が一致している場合のブランク期間用の出力信号と比較して、輝度を増加させる方向および減少させる方向のうち、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正することを特徴としている。

20

## 【 0 0 1 9 】

ここで、画素の応答速度が、以下の条件を満足できる程度の速さを持っていない場合、すなわち、ブランキング制御工程の開始時点における画素の輝度に拘わらず、ブランキング制御工程の終了時点において、画素がブランク期間用の出力信号の示す輝度に到達できる程度には速くない場合は、ブランク期間用の階調データとして、互いに同じ輝度を示す出力信号を出力したとしても、ブランキング制御工程の開始時点の輝度によって、終了時に画素が到達する輝度も変化してしまう。

30

## 【 0 0 2 0 】

同様に、画素の応答速度が、以下の条件を満足できる程度の速さを持っていない場合、すなわち、映像表示工程の開始時点における画素の輝度に拘わらず、映像表示工程の終了時点において、画素が映像表示期間用の出力信号の示す輝度に到達できる程度には速くない場合は、映像表示期間用の出力信号として、互いに同じ輝度を示す出力信号を出力したとしても、映像表示工程の開始時点の輝度によって、終了時に画素が到達する輝度も変化してしまう。

40

## 【 0 0 2 1 】

ここで、従来のように、ブランク期間用の出力信号の値を一定の値に設定すると共に、ブランク期間用の出力信号と、映像表示期間用の出力信号とを交互に出力した場合の画素の平均輝度が、表示装置の表示すべき映像に応じた輝度となるように、映像表示期間用の出力信号の値を設定すると、ブランキング制御工程終了時の画素の輝度が、ブランク期間用の出力信号の示す輝度よりも高くなり、映像表示工程終了時の画素の輝度が、映像表示期間用の出力信号の示す輝度よりも低くなったとしても、上記映像に応じた輝度が一定の場合には、画素の平均輝度を、当該映像に応じた輝度に設定できる。

## 【 0 0 2 2 】

ところが、この場合、画素の応答速度の不足によって、ブランキング制御工程終了時点

50

の画素の輝度は、上記映像に応じた輝度が異なると、互いに異なる輝度になっており、ブランキング制御工程終了時点の画素の輝度は、上記映像に応じた輝度が比較的高い場合よりも、上記映像に応じた輝度が比較的低い場合の方が低くなっている。したがって、映像信号が変化して、ある映像表示工程（第１の映像表示工程）における出力信号と、次の映像表示工程（第２の映像表示工程）における出力信号とが互いに異なる値になる場合は、第２の映像表示工程における画素の応答が不足して、第２の映像表示工程の終了時点における画素の輝度が、所望の輝度（映像信号の示す輝度）に到達できなくなる虞れがある。

【００２３】

この場合、ブランキング制御工程を設けることによって、動きボヤケなどの画質劣化を抑制しようとしているにも拘わらず、第２の映像表示工程における画素の応答不足によって、動きボヤケなどの画質劣化が発生し、全体として動画表示時の画質劣化を抑制することが難しい。

10

【００２４】

これに対して、上記ブランキング制御工程では、第１の輝度から第２の輝度への変化が予め定められた変化であった場合は、第１および第２の輝度が一致している場合（定常状態）のブランク期間用の出力信号と比較して、輝度を増加させる方向および減少させる方向のうち、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正する。この結果、第２の映像表示工程の終了時点における画素の輝度を上記所望の輝度に近づけることができる。

【００２５】

20

例えば、上記予め定められた変化が輝度を増加させる変化の場合、定常状態におけるブランク期間用の出力信号よりも高い輝度を示す出力信号が出力される。この結果、ブランキング制御工程の終了時点における画素の輝度を、定常状態におけるブランキング制御工程終了時点の輝度よりも高くすることができ、各映像表示工程での出力信号が常に第２の輝度を示している場合におけるブランキング制御工程終了の輝度に近づけることができる。したがって、第２の映像表示工程の終了時点における画素の輝度を上記所望の輝度に近づけることができる。

【００２６】

また、他の例として、上記予め定められた変化が輝度を減少させる変化の場合、定常状態におけるブランク期間用の出力信号よりも低い輝度を示す出力信号が出力される。この結果、ブランキング制御工程の終了時点における画素の輝度を、定常状態におけるブランキング制御工程終了時点の輝度よりも低くすることができ、各映像表示工程での出力信号が常に第２の輝度を示している場合におけるブランキング制御工程終了の輝度に近づけることができる。したがって、第２の映像表示工程の終了時点における画素の輝度を上記所望の輝度に近づけることができる。

30

【００２７】

このように、第２の映像表示工程の終了時点における画素の輝度を所望の値に近づけることができるので、ブランク期間用の出力信号が一定の構成とは異なり、第２の映像表示工程における応答不足に起因する画質劣化を抑制でき、高画質な動画表示の表示装置を提供できる。

40

【００２８】

なお、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正できれば、効果が得られるが、上記第１の輝度と上記第２の輝度とに基づいて、例えば、ブランキング制御工程の終了時点における画素の輝度を、各映像表示工程での出力信号が常に第２の輝度を示している場合におけるブランキング制御工程終了の輝度と一致する程度に補正するなどして、第２の映像表示工程の終了時点における画素の輝度が所望の値に一致する程度に補正すれば、第２の映像表示工程における応答不足に起因する画質劣化をさらに抑制でき、より高画質な動画表示の表示装置を提供できる。

【００２９】

また、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設け

50

られる工程であって、表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御する映像表示工程と、上記各映像表示工程の合間に設けられる工程であって、ブランク期間用の出力信号を上記画素へ供給することによって、当該画素の輝度を、当該工程に隣接して行われる映像表示工程の少なくとも予め定められた一方における画素の輝度よりも高くないように、あるいは、暗表示用に予め定められた輝度になるように制御するブランキング制御工程とを含む表示装置の駆動方法において、上記ブランキング制御工程は、当該ブランキング制御工程の前後に実施される映像表示工程での映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とすると、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、上記第1の輝度と上記第2の輝度とに基づいて上記ブランク期間用の出力信号を補正することを特徴としている。

10

#### 【0030】

当該構成では、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、上記ブランク期間用の出力信号は、上記第1の輝度と上記第2の輝度とに基づいて補正されるので、上記表示装置の駆動方法と同様に、ブランキング制御工程の終了時点における画素の輝度を、各映像表示工程での出力信号が常に第2の輝度を示している場合におけるブランキング制御工程終了の輝度に近づけることができる。この結果、ブランク期間用の出力信号が一定の構成とは異なり、第2の映像表示工程における応答不足に起因する画質劣化を抑制でき、高画質な動画表示の表示装置を提供できる。

#### 【0031】

20

また、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置の画素への階調データとして与えられる入力階調データに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成する生成工程と、上記各生成工程に対応して設けられる工程であって、対応する生成工程にて生成された上記両階調データを、予め定められた順番で出力する出力工程とを含んでいる表示装置の駆動方法において、上記各生成工程は、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データと、上記今回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データとして、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調とが同じ場合のブランク期間用の階調データと比較して、増加する方向および減少する方向のうち、当該階調遷移と同じ方向に補正された階調データを出力する補正工程を含んでいることを特徴としている。

30

#### 【0032】

ここで、上述の説明、すなわち、画素へ供給される出力信号に基づいた説明を、階調データを基準にして説明し直すと、以下ようになる。すなわち、画素の応答速度が、以下の条件を満足できる程度の速さを持っていない場合、すなわち、ブランク期間の開始時点における画素の輝度に拘わらず、ブランク期間の終了時点において、画素がブランク期間用の階調データの示す輝度に到達できる程度には速くない場合は、ブランク期間用の階調データとして、互いに同じ階調データを出力したとしても、ブランク期間の開始時点の輝度によって、ブランク期間終了時に画素が到達する輝度も変化してしまう。

40

#### 【0033】

同様に、画素の応答速度が、以下の条件を満足できる程度の速さを持っていない場合、すなわち、映像表示期間の開始時点における画素の輝度に拘わらず、映像表示期間の終了時点において、画素が映像表示期間用の階調データの輝度に到達できる程度には速くない

50

場合は、映像表示期間用の階調データとして、互いに同じ階調データを出力したとしても、映像表示期間の開始時点の輝度によって、映像表示期間終了時に画素が到達する輝度も変化してしまう。

【 0 0 3 4 】

ここで、従来のように、ブランク期間用の階調データの値を一定の値に設定すると共に、ブランク期間用の階調データと、映像表示期間用の階調データとを交互に出力した場合の画素の平均輝度が、入力階調データの示す輝度となるように、映像表示期間用の階調データの値を設定すると、ブランク期間終了時の画素の輝度が、ブランク期間用の階調データの示す輝度よりも高くなり、映像表示期間終了時の画素の輝度が、映像表示期間用の階調データの示す輝度よりも低くなったとしても、入力階調データの値が一定の場合には、画素の平均輝度を、当該入力階調データの示す輝度に設定できる。

10

【 0 0 3 5 】

ところが、この場合、画素の応答速度の不足によって、ブランク期間終了時点の画素の輝度は、入力階調データの値が異なると、互いに異なる輝度になっており、ブランク期間終了時点の画素の輝度は、入力階調データの示す輝度が比較的高い場合よりも、入力階調データの示す輝度が比較的低い場合の方が低くなっている。したがって、入力階調データが前回の値から今回の値へと変化して、ある映像表示期間（第1の映像表示期間）用の階調データと、次の映像表示期間（第2の映像表示期間）用の階調データとが互いに異なる値になる場合は、第2の映像表示期間における画素の応答が不足して、第2の映像表示期間の終了時点における画素の輝度が、所望の輝度（今回の入力階調データの示す輝度）に到達しなくなる虞れがある。

20

【 0 0 3 6 】

この場合、ブランク期間を設けることによって、動きボヤケなどの画質劣化を抑制しようとしているにも拘わらず、第2の映像表示期間における画素の応答不足によって、動きボヤケなどの画質劣化が発生し、全体として動画表示時の画質劣化を抑制することが難しい。

【 0 0 3 7 】

これに対して、上記補正工程では、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調とが同じ場合（定常状態）のブランク期間用の階調データと比較して、増加する方向および減少する方向のうち、当該階調遷移と同じ方向に補正された階調データが出力される。この結果、第2の映像表示期間の終了時点における画素の輝度を所望の値に近づけることができる。

30

【 0 0 3 8 】

例えば、上記予め定められた階調遷移が階調を増加させる階調遷移の場合、定常状態におけるブランク期間用の階調データよりも増加された階調データが出力される。この結果、当該ブランク期間の終了時点における画素の輝度を、定常状態におけるブランク期間終了時点の輝度よりも高くすることができ、入力階調データが今回の入力階調データで一定の場合におけるブランク期間終了時点の輝度に近づけることができる。したがって、第2の映像表示期間の終了時点における画素の輝度を所望の値に近づけることができる。

40

【 0 0 3 9 】

また、他の例として、上記予め定められた階調遷移が階調を減少させる階調遷移の場合、定常状態におけるブランク期間用の階調データよりも減少された階調データが出力される。この結果、当該ブランク期間の終了時点における画素の輝度を、定常状態におけるブランク期間終了時点の輝度よりも低くすることができ、入力階調データが今回の入力階調データで一定の場合におけるブランク期間終了時点の輝度に近づけることができる。したがって、第2の映像表示期間の終了時点における画素の輝度を所望の値に近づけることができる。

【 0 0 4 0 】

50

このように、第2の映像表示期間の終了時点における画素の輝度を所望の値に近づけることができるので、ブランク期間用の階調データが一定の構成とは異なり、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

【0041】

なお、上記階調遷移と同じ方向に補正された階調データを出力できれば、効果が得られるが、上記前回および今回の入力階調データに基づいて、例えば、当該ブランク期間の終了時点における画素の輝度を、入力階調データが今回の入力階調データで一定の場合におけるブランク期間終了時点の輝度と一致する程度に補正したりして、第2の映像表示期間の終了時点における画素の輝度が所望の値に一致する程度に補正すれば、第2の映像表示期間における応答不足に起因する画質劣化をさらに抑制でき、より高画質な動画を表示可能な表示装置を提供できる。

10

【0042】

また、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置の画素への階調データとして与えられる入力階調データに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成する生成工程と、上記各生成工程に対応して設けられる工程であって、対応する生成工程にて生成された上記両階調データを、予め定められた順番で出力する出力工程とを含んでいる表示装置の駆動方法において、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データと、上記今回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データを、上記前回および今回の入力階調データに基づいて補正する補正工程を含んでいることを特徴としている。

20

【0043】

当該構成では、前回の入力階調データの示す階調から今回の入力階調データの示す階調への階調遷移が予め定められた階調遷移であった場合は、上記ブランク期間用の階調データは、上記前回および今回の階調データに基づいて補正される。したがって、上記表示装置の駆動方法と同様に、ブランク期間の終了時点における画素の輝度を、各入力階調データが常に今回の階調データである場合におけるブランク期間終了の輝度に近づけることができる。この結果、ブランク期間用の階調データが一定の構成とは異なり、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

30

【0044】

一方、本発明に係る表示装置の駆動装置は、上記課題を解決するために、繰り返し設けられる映像表示期間には、次の映像表示期間までの間に表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御すると共に、各映像表示期間の合間に設けられるブランク期間には、ブランク期間用の出力信号を上記画素へ供給することによって、当該ブランク期間に隣接する映像表示期間の少なくとも一方よりも、当該画素の輝度を高くないように、あるいは、暗表示用に予め定められた輝度になるように制御する表示装置の駆動装置において、ブランク期間の前後の映像表示期間に出力される映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とすると、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、第1および第2の輝度が一致している場合のブランク期間用の出力信号と比較して、輝度を増加させる方向および減少させる方向のうち、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正するブランキング制御手段を備えていることを特徴としている。

40

【0045】

50

また、本発明に係る表示装置の駆動装置は、上記課題を解決するために、繰り返し設けられる映像表示期間には、次の映像表示期間までの間に表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御すると共に、各映像表示期間の合間に設けられるブランク期間には、ブランク期間用の出力信号を上記画素へ供給することによって、当該ブランク期間に隣接する映像表示期間の少なくとも一方よりも、当該画素の輝度を高くないように、あるいは、暗表示用に予め定められた輝度になるように制御する表示装置の駆動装置において、ブランク期間の前後の映像表示期間に出力される映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とすると、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、上記第1の輝度と上記第2の輝度とに基づいて、上記ブランク期間用の出力信号を補正するブランキング制御手段を備えていることを特徴としている。

10

#### 【0046】

さらに、本発明に係る表示装置の駆動装置は、上記課題を解決するために、繰り返し与えられる表示装置の画素への入力階調データのそれぞれに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成すると共に、予め定められた順番で当該両階調データを出力する表示装置の駆動装置において、上記画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調とが同じ場合のブランク期間用の階調データと比較して、増加する方向および減少する方向のうち、当該階調遷移と同じ方向に補正された階調データを、上記前回の入力階調データに基づいて生成された映像表示期間用の階調データと、上記今回の入力階調データに基づいて生成される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データとして出力するブランキング制御手段を備えていることを特徴としている。

20

#### 【0047】

また、本発明に係る表示装置の駆動装置は、上記課題を解決するために、繰り返し与えられる表示装置の画素への入力階調データのそれぞれに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成すると共に、予め定められた順番で当該両階調データを出力する表示装置の駆動装置において、上記画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データに基づいて生成された映像表示期間用の階調データと、上記今回の入力階調データに基づいて生成される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データを、上記前回および今回の入力階調データに基づいて補正するブランキング制御手段を備えていることを特徴としている。

30

#### 【0048】

これらの表示装置の駆動装置は、ブランキング制御手段を備えており、当該ブランキング制御手段は、上述の表示装置の駆動方法のいずれかと同様に、ブランク期間用の出力信号または階調データを制御できる。したがって、上記各表示装置の駆動方法と同様に、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

40

#### 【0049】

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

#### 【図面の簡単な説明】

50

## 【 0 0 5 0 】

【図 1】本発明の実施形態を示すものであり、画像表示装置に設けられた信号処理部の要部構成を示すブロック図である。

【図 2】上記画像表示装置の要部構成を示すブロック図である。

【図 3】上記画像表示装置に設けられた画素の構成例を示す回路図である。

【図 4】上記画素の輝度の時間変化を示すグラフである。

【図 5】定常状態において、上記画素へ印加される出力信号と、当該画素の輝度との時間変化を示すグラフである。

【図 6】インパルス駆動しない場合に発生する動きボヤケの原因を説明するものであり、各フレーム期間における、ある水平ラインに位置する各画素の輝度を示す図面である。

10

【図 7】上記図面を人間の視線を空間座標の原点として置き換えた図面である。

【図 8】本実施形態を示すものであり、各フレーム期間における、ある水平ラインに位置する各画素の輝度を示す図面である。

【図 9】上記図面を人間の視線を空間座標の原点として置き換えた図面である。

【図 10】比較例を示すものであり、ブランク期間の出力信号を変更しない構成において、映像表示期間に表示すべき画素の輝度が変化した場合に、上記画素へ印加される出力信号と、当該画素の輝度との時間変化を示すグラフである。

【図 11】上記実施形態において、映像表示期間に表示すべき画素の輝度が変化した場合に、上記画素へ印加される出力信号と、当該画素の輝度との時間変化を示すグラフである。

20

【図 12】上記信号処理部に設けられるルックアップテーブルを説明する図面である。

【図 13】本発明の他の実施形態を示すものであり、信号処理部に設けられるルックアップテーブルを説明する図面である。

【図 14】本発明のさらに他の実施形態を示すものであり、信号処理部に設けられるブランク期間用生成回路の要部構成を示すブロック図である。

【図 15】ブランク期間および映像表示期間における画素の輝度の変化を示すグラフである。

【図 16】他の構成例を示すものであり、上記信号処理部に設けられるルックアップテーブルを説明する図面である。

【図 17】本発明の別の実施形態を示すものであり、信号処理部に設けられる映像表示期間用生成回路の要部構成を示すブロック図である。

30

【図 18】本発明の変形例を示すものであり、信号処理部の要部構成を示すブロック図である。

【図 19】上記信号処理部に設けられた階調変換部の要部構成を示すブロック図である。

【図 20】上記階調変換部による階調変換動作を示す図面である。

【図 21】上記階調変換部において行われるガンマ変換を示す図面である。

【図 22】従来技術の液晶表示装置のシステムブロック図である。

【図 23】従来技術の液晶表示装置のゲート選択パルスタイミングチャートである。

【図 24】従来技術の液晶表示装置の各信号線駆動波形と表示素子の光学応答波形である。

40

【図 25 ( a )】従来技術の液晶表示装置の映像データ生成過程の概念図である。

【図 25 ( b )】従来技術の液晶表示装置の映像データ生成過程の概念図である。

【図 26】従来技術の液晶表示装置における、出力信号波形と、光応答波形とを示す図面である。

【発明を実施するための最良の形態】

## 【 0 0 5 1 】

## 〔第 1 の実施形態〕

本発明の一実施形態について図 1 ないし図 12 に基づいて説明すると以下の通りである。すなわち、本実施形態に係る画像表示装置（表示装置）1 は、ブランク期間において画素へ出力する出力信号を制御することによって、高画質な動画表示が可能な画像表示装置

50

であって、例えば、テレビジョン受像機の画像表示装置あるいは、コンピュータからの映像信号などの映像信号を表示するモニタ装置などとして、好適に使用できる。なお、当該テレビジョン受像機が受像するテレビジョン放送の一例としては、地上波テレビジョン放送、BS (Broadcasting Satellite) デジタル放送やCS (Communication Satellite) デジタル放送などの人工衛星を用いた放送、あるいは、ケーブルテレビジョン放送などが挙げられる。

#### 【0052】

当該画像表示装置1のパネル11は、図2に示すように、マトリクス状に配された画素PIX(1,1)~PIX(n,m)を有する画素アレイ2と、画素アレイ2のデータ信号線SL1~SLnを駆動するデータ信号線駆動回路3と、画素アレイ2の走査信号線GL1~GLmを駆動する走査信号線駆動回路4とを備えている。また、画像表示装置1には、両駆動回路3・4へ制御信号を供給する制御回路12と、入力される映像信号に対して、ブランク期間を挿入するための信号処理を含む信号処理を行って、処理後の映像信号を上記制御回路12へ供給する信号処理部(駆動装置)21とが設けられている。なお、これらの回路は、電源回路13からの電力供給によって動作している。

#### 【0053】

以下では、信号処理部21の詳細構成について説明する前に、画像表示装置1全体の概略構成および動作を説明する。また、説明の便宜上、例えば、i番目のデータ信号線SLiのように、位置を特定する必要がある場合にのみ、位置を示す数字または英字を付して参照し、位置を特定する必要がない場合や総称する場合には、位置を示す文字を省略して参照する。

#### 【0054】

上記画素アレイ2は、複数(この場合は、n本)のデータ信号線SL1~SLnと、各データ信号線SL1~SLnに、それぞれ交差する複数(この場合は、m本)の走査信号線GL1~GLmとを備えており、1からnまでの任意の整数をi、1からmまでの任意の整数をjとすると、データ信号線SLiおよび走査信号線GLjの組み合わせ毎に、画素PIX(i,j)が設けられている。なお、本実施形態の場合、各画素PIX(i,j)は、隣接する2本のデータ信号線SL(i-1)・SLiと、隣接する2本の走査信号線GL(j-1)・GLjとで囲まれた部分に配されている。

#### 【0055】

一例として、画像表示装置1が液晶表示装置の場合について説明すると、上記画素PIX(i,j)は、例えば、図3に示すように、スイッチング素子として、ゲートが走査信号線GLjへ、ドレインがデータ信号線SLiに接続された電界効果トランジスタSW(i,j)と、当該電界効果トランジスタSW(i,j)のソースに、一方の電極が接続された画素容量Cp(i,j)とを備えている。また、画素容量Cp(i,j)の他端は、全画素PIX...に共通の共通電極線に接続されている。上記画素容量Cp(i,j)は、液晶容量CL(i,j)と、必要に応じて付加される補助容量Cs(i,j)とから構成されている。

#### 【0056】

上記画素PIX(i,j)において、走査信号線GLjが選択されると、電界効果トランジスタSW(i,j)が導通し、データ信号線SLiに印加された電圧が画素容量Cp(i,j)へ印加される。一方、当該走査信号線GLjの選択期間が終了して、電界効果トランジスタSW(i,j)が遮断されている間、画素容量Cp(i,j)は、遮断時の電圧を保持し続ける。ここで、液晶の透過率あるいは反射率は、液晶容量CL(i,j)に印加される電圧によって変化する。したがって、走査信号線GLjを選択し、当該画素PIX(i,j)への映像データD(i,j,k)に応じた電圧を、画素PIX(i,j)への出力信号O(i,j,k)として、データ信号線SLiへ印加すれば、当該画素PIX(i,j)の表示状態を、映像データD(i,j,k)に合わせて変化させることができる。

#### 【0057】

また、本実施形態では、上記画素アレイ 2 の液晶セルとして、垂直配向モードの液晶セル、すなわち、電圧無印加時には、液晶分子が基板に対して略垂直に配向し、画素  $P I X(i, j)$  の液晶容量  $C L(i, j)$  への印加電圧に応じて、液晶分子が垂直配向状態から傾斜する液晶セルを採用しており、当該液晶セルをノーマリブラックモード（電圧無印加時には、黒表示となるモード）で使用している。

#### 【 0 0 5 8 】

上記構成において、図 2 に示す走査信号線駆動回路 4 は、各走査信号線  $G L 1 \sim G L m$  へ、例えば、電圧信号など、選択期間か否かを示す信号を出力している。また、走査信号線駆動回路 4 は、選択期間を示す信号を出力する走査信号線  $G L j$  を、例えば、制御回路 1 2 から与えられるクロック信号  $G C K$  やスタートパルス信号  $G S P$  などのタイミング信号に基づいて変更している。これにより、各走査信号線  $G L 1 \sim G L m$  は、予め定められたタイミングで、順次選択される。

10

#### 【 0 0 5 9 】

さらに、データ信号線駆動回路 3 は、映像信号  $D A T$  として、時分割で入力される各画素  $P I X \dots$  への映像データ  $D \dots$  を、所定のタイミングでサンプリングしたりして、それぞれ抽出する。さらに、データ信号線駆動回路 3 は、走査信号線駆動回路 4 が選択中の走査信号線  $G L j$  に対応する各画素  $P I X(1, j) \sim P I X(n, j)$  へ、各データ信号線  $S L 1 \sim S L n$  を介して、それぞれへの映像データ  $D \dots$  に応じた出力信号  $O \dots$  を出力する。

#### 【 0 0 6 0 】

20

なお、データ信号線駆動回路 3 は、制御回路 1 2 から入力される、クロック信号  $S C K$  およびスタートパルス信号  $S S P$  などのタイミング信号に基づいて、上記サンプリングタイミングや出力信号の出力タイミングを決定している。

#### 【 0 0 6 1 】

一方、各画素  $P I X(1, j) \sim P I X(n, j)$  は、自らに対応する走査信号線  $G L j$  が選択されている間に、自らに対応するデータ信号線  $S L 1 \sim S L n$  に与えられた出力信号に応じて、透過率や反射率などを調整して、自らの輝度を決定する。

#### 【 0 0 6 2 】

ここで、走査信号線駆動回路 4 は、走査信号線  $G L 1 \sim G L m$  を順次選択している。したがって、画素アレイ 2 の全画素  $P I X(1, 1) \sim P I X(n, m)$  を、それぞれへの映像データ  $D$  が示す輝度に設定でき、画素アレイ 2 へ表示される画像を更新できる。この結果、画像表示装置 1 は、画素アレイ 2 に表示される画像を、映像信号  $D A T$  に基づいて、順次変更できる。なお、以下では、説明の便宜上、映像信号源  $S 0$  と画素アレイ 2 との間に配され、映像信号源  $S 0$  からの映像信号に基づいて、画素アレイ 2 を駆動する部材（データ信号線駆動回路 3、走査信号線駆動回路 4、制御回路 1 2 および詳細は後述する信号処理部 2 1 など）を駆動部 1 4 と称する。

30

#### 【 0 0 6 3 】

また、本実施形態に係る画像表示装置 1 の駆動部 1 4 は、画素アレイ 2 へ映像を表示するための映像データ  $D$  に応じた出力信号  $O$  を、画素  $P I X(i, j)$  へ繰り返し出力する合間に、ブランク期間用の出力信号  $O$  を画素  $P I X(i, j)$  へ出力している。ここで、上記ブランク期間用の出力信号  $O$  は、上記画像表示時の画素  $P I X(i, j)$  の輝度よりも、ブランク期間における画素  $P I X(i, j)$  の輝度の方が高くないように、あるいは、暗表示用に予め定められた輝度になるように設定されていれば、 $C R T(C a t h o d e - R a y T u b e)$  のようなインパルス型発光に近づけることができ、画素アレイ 2 に動画表示する際の画質を向上できるが、本実施形態では、例えば、黒を表示するための値に設定されている。

40

#### 【 0 0 6 4 】

なお、以下では、上記画素アレイ 2 へ映像を表示するための映像データ  $D$  に応じた出力信号  $O$  と、ブランク期間用の出力信号  $O$  とを区別するために、前者を、映像表示期間用の出力信号  $O d$  と記載し、後者を符号  $O b$  で参照する。また、映像期間用の出力信号  $O d$  (

50

$i, j, k$ ) が画素  $P I X(i, j)$  へ供給された時点から、当該画素  $P I X(i, j)$  に次に供給される出力信号  $O(i, j, k+1)$  として、ブランク期間用の出力信号  $O b(i, j, k+1)$  が供給される時点までの期間を、映像表示期間  $T d$  と称し、ブランク期間用の出力信号  $O b(i, j, k+1)$  が画素  $P I X(i, j)$  へ供給された時点から、当該画素  $P I X(i, j)$  に次に供給される出力信号  $O(i, j, k+2)$  として、映像表示期間用の出力信号  $O d(i, j, k+2)$  が供給される時点までの期間を、ブランク期間  $T b$  と称する。

#### 【0065】

ここで、画素  $P I X(i, j)$  の応答速度が遅い場合は、ブランク期間用の出力信号  $O b(i, j, \dots)$  として、黒を示す出力信号  $O b(i, j, \dots)$  を出力したとしても、図 4 に示すように、ブランク期間  $T b$  の終了時における画素  $P I X(i, j)$  の輝度は、黒を示す輝度(輝度 = 0)に到達することができず、それよりも高い輝度(図 4 の期間  $T 1$  では  $L 1 b$ 、期間  $T 2$  では  $L 2 b$ )にしか到達できない。なお、期間  $T 1$  は、画素  $P I X(i, j)$  への映像データ  $D(i, j, \dots)$  が、ある輝度を示している期間であり、期間  $T 2$  は、画素  $P I X(i, j)$  への映像データ  $D(i, j, \dots)$  が、それよりも高い輝度を示している期間である。

#### 【0066】

ところが、本実施形態に係る画像表示装置 1 の駆動部 1 4 は、画素  $P I X(i, j)$  への映像データ  $D(i, j, \dots)$  が一定の値  $D 1$  の場合、画素  $P I X(i, j)$  の輝度の平均値が、当該値  $D 1$  の示す輝度になるように、映像表示期間用の出力信号  $O d 1(i, j, \dots)$  およびブランク期間  $T b$  の出力信号  $O b 1(i, j, \dots)$  を設定している。

#### 【0067】

これにより、画素  $P I X(i, j)$  の応答速度が遅く、しかも、画素  $P I X(i, j)$  を駆動する際に、映像表示期間の合間にブランク期間を設けているにも拘わらず、駆動部 1 4 は、画素  $P I X(i, j)$  への映像データ  $D(i, j, \dots)$  が一定の値  $D 1$  の場合、全体として、上記値  $D 1$  に応じた輝度になるように、画素  $P I X(i, j)$  を制御できる。

#### 【0068】

この結果、ホールド型の画素アレイ 2、すなわち、予め定められた期間内であれば、画素  $P I X(i, j)$  へ新たな出力信号  $O$  が供給されるまでの間、画素  $P I X(i, j)$  の輝度を維持し続けることが可能な画素アレイ 2 を使用しているにも拘わらず、画素アレイ 2 の各画素  $P I X(i, j)$  の発光状態を、C R T のようなインパルス型発光に近づけることができ、動きボヤケなどの発生を防止できる。この結果、画素アレイ 2 に動画表示する際の画質を向上できる。

#### 【0069】

一例として、本実施形態に係る駆動部 1 4 は、図 5 に示すように、ブランク期間用の出力信号  $O b$  を、黒を示す値( $V 0 H$  または  $V 0 L$ )に設定している。また、駆動部 1 4 は、映像データ  $D$  がとり得る値、それぞれに対応する出力信号  $O d$  を記憶すると共に、入力された映像データ  $D$  の値に応じて記憶された出力信号  $O d(i, j, \dots)$  を出力している。

#### 【0070】

なお、図 5 において、 $L 1(a v e)$  は、輝度の平均値であり、上記  $D 1$  の示す輝度と一致している。また、輝度  $L 1 d$  は、値  $D 1$  に対応する出力信号  $O d 1$ (図 5 では、 $V d 1 H$  または  $V d 1 L$ )の印加によって、画素  $P I X(i, j)$  が映像表示期間の終了時点に到達する輝度である。なお、記憶方法としては、例えば、L U T に、各映像データ  $D$  に対応する出力信号  $O d$  を、映像データ  $D$  に対応して記憶する方法であってもよいし、各映像データ  $D$  の代表値に対応する出力信号  $O d$  を、各代表値に対応付けて L U T に記憶すると共に、代表値の間については、各代表値に対応する出力信号  $O d$  を当該 L U T から読み出し、それらを補間して、代表値の間の値に対応する出力信号  $O d$  を算出する方法を記憶する方法であってもよい。さらに、十分な精度で、しかも、十分な速度で算出可能な算出

10

20

30

40

50

式が存在する場合は、その算出方法を記憶してもよい。

【0071】

ここで、ホールド型の画素アレイ2における動きボヤケの発生について、さらに詳細に説明すると、以下の通りである。すなわち、多くの研究者が述べているように、人間の視覚は、動く観察対象を自動的に追跡（視線追跡）するようになっている。したがって、ホールド型の表示では、ディスプレイ上に固定して表示されている観察対象は、見かけ上、動きと逆方向に網膜上に写って見えてしまう。この結果、ホールド型の表示の場合は、動画を表示する際に、ボヤケが生じる虞れがある。

【0072】

例えば、以下のような映像、すなわち、白い背景の中で黒い観察対象が、左から右に向けて、各フレーム期間毎に、4ドットずつ移動するような映像を表示する場合、各フレーム期間における、ある水平ラインに位置する各画素の輝度を、縦に並べて記載すると、図6に示すようになる。

【0073】

ここで、図中の矢印は、各フレーム期間にエッジが存在する場所を結んだものであり、人間の視線は、このエッジの動きを自動的に追いかけるようになる。したがって、1フレーム期間が4フィールド期間で構成されている場合、人間の視線を空間座標の原点として置き換えると、図6は、図7に示すようになり、各フィールド期間が、フレーム期間の何番目のフィールド期間であるかによって、いずれの画素がエッジになるかが変化してしまう。例えば、1番目のフィールド期間（0フィールド期間など）では、人間の視線を原点としたときのX座標が15である画素がエッジになるのに対して、4番目のフィールド期間（3フィールド期間など）では、上記X座標＝12の画素がエッジになっている。

【0074】

したがって、各画素の輝度を、各フィールド期間に渡って平均した値（平均輝度）は、図7中、最下部に記載しているようになり、エッジ近傍の平均輝度は、白から黒へと一足飛びに変化するのではなく、段階的に変化してしまう。この結果、エッジの部分にボヤケが発生してしまう。なお、図7では、6フレーム期間分の平均輝度を図示しているが、移動速度が一定であれば、平均値を算出するフレーム期間の数あるいはフィールド期間の数に拘わらず、平均輝度は、一定になる。

【0075】

これに対して、本実施形態に係る駆動部14のように、ブランク期間を設ける構成（インパルス駆動する構成）では、図8に示すように、映像表示期間（図の例では、各フレームの1番目のフィールド期間）では、各画素の輝度は、映像を表示するための映像データに応じた輝度になるように制御されているが、残余のブランク期間においては、当該輝度には制御されず、各画素の輝度は、映像表示期間とは異なって、暗く保たれている。なお、図8でも、図6と同様の矢印を図示している。

【0076】

この場合、図7の場合とは異なって、人間の網膜上には、誤った映像（エッジの上記X座標の異なる映像）が写らない。したがって、図7と同様に、人間の視線を空間座標の原点として、図8を置き換えると、図9に示すようになり、図中、最下部に示すように、各画素の輝度を、各フィールド期間に渡って平均した値（平均輝度）は、エッジ部分（図の例では、上記X座標＝15から16への部分）で一足飛びに変化する。この結果、図6のように表示する場合とは異なって、エッジの部分におけるボヤケの発生を防止できる。

【0077】

さらに、本実施形態に係る駆動部14は、画素PIXへの映像データDが、当該画素PIXの輝度を増加させるように変化する場合、増加前の映像データD1に対応する映像表示期間用の出力信号Od1と、増加後の映像データD2に対応する映像表示期間用の出力信号Od2との間に出力されるブランク期間用の出力信号Obを制御して、当該出力信号Obの値を、画素PIXへの映像データが変化しない場合、すなわち、定常状態の場合に、ブランク期間用の出力信号Obとして出力される値（黒）よりも高い輝度を示す値に設

10

20

30

40

50

定している。

【0078】

ここで、画素  $P I X(i, j)$  の応答速度が遅い場合、図4に示すように、駆動部14が、ブランク期間  $T_b$  中に、画素  $P I X(i, j)$  へ黒を示す値を印加しても、ブランク期間  $T_b$  の終了時に画素  $P I X(i, j)$  が到達可能な輝度は、ブランク期間  $T_b$  の開始時の輝度  $L_d$  によって異なり、当該輝度が高くなれば、ブランク期間  $T_b$  の終了時の輝度も高くなる。また、ブランク期間  $T_b$  の開始時の輝度  $L_d$  は、上述したように、映像データ  $D(i, j, \dots)$  によって決定される。

【0079】

したがって、映像データ  $D$  が値  $D_1$  である期間  $T_1$  において、ブランク期間  $T_b$  の終了時に画素  $P I X(i, j)$  が到達する輝度  $L_{b1}$  は、映像データ  $D$  が上記値  $D_1$  よりも高い輝度を示す期間  $T_2$  において、ブランク期間  $T_b$  の終了時に画素  $P I X(i, j)$  が到達する輝度  $L_{b2}$  よりも低くなっている。

10

【0080】

この場合、比較例として、期間  $T_1$  から  $T_2$  へと変化する際のブランク期間  $T_b$  の開始時点  $t_1$  においても、期間  $T_1$  中または期間  $T_2$  中と同様の値（黒）を、ブランク期間用の出力信号  $O_b$  として出力したとする。この場合、上記ブランク期間  $T_b$  の終了時点  $t_2$  における画素  $P I X(i, j)$  の輝度は、期間  $T_1$  と同様の値  $L_{b1}$  になり、期間  $T_2$  の値  $L_{b2}$  よりも低くなっている。一方、期間  $T_2$  において画素  $P I X(i, j)$  へ出力される出力信号  $O_{d2}$  および出力信号  $O_b$  は、画素  $P I X(i, j)$  の輝度が上記輝度  $L_d$  2と  $L_{b2}$  との間を行き来するように設定されている。

20

【0081】

この結果、上記比較例の構成では、期間  $T_2$  の最初の映像表示期間  $T_d$  において、画素  $P I X(i, j)$  へ上記出力信号  $O_{d2}$  を出力すると、図10に示すように、画素  $P I X(i, j)$  の応答が不足して、上記輝度  $L_{d2}$  へ到達することができない。より詳細には、期間  $T_2$  の最初の映像表示期間  $T_d$  の終了時点  $t_3$  において、画素  $P I X(i, j)$  が到達する輝度  $L_{d2a}$  は、期間  $T_2$  の輝度  $L_{d2}$  よりも低くなってしまう。

【0082】

この場合は、画素  $P I X(i, j)$  が映像信号における輝度の変化の指示に追従できていないため、画素アレイ2の各画素  $P I X(i, j)$  の発光状態をインパルス型発光に近づけることによる、動画表示時の画質向上効果が打ち消され、動画表示時の画質を充分に向上させることが難しい。

30

【0083】

これに対して、本実施形態に係る駆動部14は、期間  $T_1$  から  $T_2$  へと変化する際のブランク期間  $T_b$  の開始時点  $t_1$  には、定常状態のブランク期間用の出力信号の値、すなわち、黒を示す値よりも高い輝度を示す出力信号  $O_{b12}$  を出力する。

【0084】

この結果、図11に示すように、上記時点  $t_2$  における輝度は、期間  $T_1$  内のブランク期間  $T_b$  の終了時点における輝度  $L_{b1}$  よりも高い値となり、上記時点  $t_3$  における輝度は、上記比較例よりも、所望の値  $L_{d2}$  に近い値になる。

40

【0085】

特に、本実施形態に係る駆動部14は、各期間  $T_1$  および  $T_2$  における映像データ  $D_1 \cdot D_2$  に基づいて、上記出力信号  $O_{b12}$  の値を、以下の値、すなわち、上記黒を示す出力信号  $O_b$  を印加された画素  $P I X(i, j)$  が期間  $T_2$  のブランク期間  $T_b$  の終了時点に到達する輝度  $L_{b2}$  と上記時点  $t_2$  における輝度とが一致するような値に設定している。

【0086】

この場合は、図11に示すように、上記時点  $t_2$  における輝度は、期間  $T_2$  内のブランク期間  $T_b$  の終了時点における輝度  $L_{b2}$  になる。この結果、上記時点  $t_3$  における輝度を、所望の値  $L_{d2}$  に設定できる。

50

## 【 0 0 8 7 】

したがって、上記比較例の構成とは異なり、上記時点  $t_2$  における輝度を、映像信号における輝度の変化の指示に追従させることができる。この結果、上記時点  $t_2 \sim t_3$  の期間における応答不足に起因する画質低下を発生させることなく、インパルス型発光に近づけることによって、動画表示時の画質を向上させることができる。

## 【 0 0 8 8 】

また、第2の比較例として、時点  $t_2$  において、画素  $P I X(i, j)$  への出力信号  $O_d$  を増加させることによって、時点  $t_3$  における画素  $P I X(i, j)$  の輝度を  $L d 2$  へ到達させる構成でも、時点  $t_3$  における画素  $P I X(i, j)$  の輝度を  $L d 2$  へ到達させることができる。

10

## 【 0 0 8 9 】

ただし、この場合には、上記時点  $t_3$  における出力信号  $O_d$  を、期間  $T_2$  内の他の映像表示期間  $T_d$  の開始時点よりも、高い輝度を示す値に設定する必要がある。したがって、確実に輝度を高く設定するためには、他の期間における出力信号  $O_d$  の値を、駆動部 14 が設定可能な数値範囲よりも低い数値範囲内の値に設定する必要があり、他の期間（画素  $P I X(i, j)$  への映像データ  $D$  が変化していない期間）の輝度が低下してしまう。ここで、ブランク期間  $T_b$  の挿入によっても画素アレイ 2 の明るさが低下しているので、画素  $P I X(i, j)$  への映像データ  $D$  の変化時の応答速度を向上させるためであっても、さらなる明るさの低下は、余り好ましくない。

## 【 0 0 9 0 】

20

これに対して、本実施形態に係る駆動部 14 は、期間  $T_1$  から  $T_2$  へと変化する際のブランク期間  $T_b$  の開始時点  $t_1$  において出力する出力信号  $O_b$  の値を増加させ、当該ブランク期間  $T_b$  の終了時点  $t_2$  における輝度を増大させることによって、時点  $t_3$  における輝度を所望の値  $L d 2$  に設定している。

## 【 0 0 9 1 】

この結果、ブランク期間の挿入によって画素アレイ 2 の明るさが低下しやすい構成を採用しているにも拘わらず、上記第2の比較例とは異なり、それ以上、画素アレイ 2 の明るさを損ねることがなく、画素  $P I X(i, j)$  の応答速度を向上できる。

## 【 0 0 9 2 】

ここで、各映像表示期間  $T_d$  に画素  $P I X(i, j)$  へ表示すべき輝度が変化するとき、その間に挿入されるブランク期間  $T_b$  の出力信号  $O_b$  の値を、上述したように制御できれば、データ信号線駆動回路 3 が、自らに入力される映像信号に基づいて、出力信号を制御してもよいが、以下では、一例として、映像信号源  $S_0$  と制御回路 12 との間に配された信号処理部 21 が、制御回路 12 へ入力する映像信号を制御することによって、ブランク期間用の出力信号  $O_b$  を制御する構成について説明する。

30

## 【 0 0 9 3 】

具体的には、上記信号処理部 21 は、映像信号源  $S_0$  からの映像信号  $D A T$  に、ブランク期間用の映像データ  $D$  を埋め込んで、映像信号  $D A T 2$  を生成し、当該映像信号  $D A T 2$  を制御回路 12 へ出力している。

## 【 0 0 9 4 】

40

映像信号  $D A T$  には、ある画素  $P I X(i, j)$  への映像データ  $D$  として、 $D d(i, j, k)$ 、 $D d(i, j, k+2)$ 、 $D d(i, j, k+4)$ 、... が含まれており、上記信号処理部 21 は、当該映像データ  $D d(i, j, k)$ 、 $D d(i, j, k+2)$ 、 $D d(i, j, k+4)$ 、... の合間に、ブランク期間  $T_b$  用の映像データ  $D b(i, j, k+1)$ 、 $D b(i, j, k+3)$ 、 $D b(i, j, k+5)$ 、... を挿入し、これらの映像データ  $D d(i, j, k)$ 、 $D b(i, j, k+1)$ 、 $D d(i, j, k+2)$ 、 $D b(i, j, k+3)$ 、 $D d(i, j, k+4)$ 、 $D b(i, j, k+5)$ 、... を含む映像信号  $D A T 2$  を生成する。なお、映像表示期間用かブランク期間用かを区別しない場合は、各映像データを  $D(i, j, \dots)$  として参照する。

## 【 0 0 9 5 】

50

一方、制御回路 12 は、映像信号 DAT2 から、各映像データ  $D(i, j, \dots)$  を抽出し、上述したように、データ信号線駆動回路 3 および走査信号線駆動回路 4 を制御して、画素  $PIX(i, j)$  へ、上記映像データ  $Dd(i, j, k)$ 、 $Dd(i, j, k+1)$ 、 $Dd(i, j, k+2)$ 、... にそれぞれ対応する出力信号  $Od(i, j, k)$ 、 $Ob(i, j, k+1)$ 、 $Od(i, j, k+2)$ 、... を順次印加させる。

【0096】

ここで、映像信号源 S0 から信号処理部 21 へ与えられる映像信号 DAT は、フレーム単位（画面全体単位）で伝送されていてもよいし、1 フレームを複数のフィールドに分割すると共に、当該フィールド単位で伝送されていてもよいが、一例として、本実施形態に係る映像信号 DAT は、フィールド単位で伝送されている。

10

【0097】

すなわち、本実施形態において、映像信号源 S0 から信号処理部 21 へ与えられる映像信号 DAT は、1 フレームを複数のフィールド（例えば、2 フィールド）に分割すると共に、当該フィールド単位で伝送されている。

【0098】

より詳細には、映像信号源 S0 は、映像信号線 VL を介して、画像表示装置 1 の信号処理部 21 に映像信号 DAT を伝送する際、あるフィールド用の映像データを全て伝送した後に、次のフィールド用の映像データを伝送するなどして、各フィールド用の映像データを時分割伝送している。

20

【0099】

また、上記フィールドは、複数の水平ラインから構成されており、上記映像信号線 VL では、例えば、あるフィールドにおいて、ある水平ライン用の映像データ全てが伝送された後に、次に伝送する水平ライン用の映像データを伝送するなどして、各水平ライン用の映像データが時分割伝送されている。

【0100】

なお、本実施形態では、2 フィールドから 1 フレームを構成しており、偶数フィールドでは、1 フレームを構成する各水平ラインのうち、偶数行目の水平ラインの映像データが伝送される。また、奇数フィールドでは、奇数行目の水平ラインの映像データが伝送される。さらに、上記映像信号源 S0 は、1 水平ライン分の映像データを伝送する際も上記映像信号線 VL を時分割駆動しており、予め定められた順番で、各映像データが順次伝送される。

30

【0101】

一方、信号処理部 21 は、図 1 に示すように、映像信号 DAT から、各画素  $PIX(i, j)$  への映像データ（入力階調データ）を抽出し、映像表示期間用の映像データ（映像表示期間用の階調データ） $Dd$  として出力する映像表示期間用生成回路（生成手段）31 と、各画素  $PIX(i, j)$  へのブランク期間用の映像データ（ブランク期間用の階調データ） $Dd$  を生成するブランク期間用生成回路（ブランキング制御手段）32 と、映像表示期間用生成回路 31 によって生成された映像データ  $Dd$  の合間に、ブランク期間用生成回路 32 によって生成された映像データ  $Dd$  を挿入し、挿入後の各映像データ  $D$  を、制御回路 12 へ出力する出力回路 33 とを備えている。

40

【0102】

ここで、制御回路 12 へ各映像データ  $D$  を出力する順番は、ある画素  $PIX(i, j)$  への映像表示期間用の各映像データ  $Dd$  の合間に、当該画素  $PIX(i, j)$  へのブランク期間用の映像データ  $Dd$  が挿入されていれば、どのような順番であってもよいが、本実施形態に係る出力回路 33 は、以下のような順番で、映像信号 DAT2 内の各映像データ  $D$  を伝送している。

【0103】

すなわち、本実施形態に係る出力回路 33 は、映像信号線 VL2 を介して、画像表示装置 1 の制御回路 12 に映像信号 DAT2 を伝送する際、あるフレームの映像表示用およびブランク期間用の映像データを全て伝送した後に、次のフレームの映像表示用およびブラ

50

ンク期間用の映像データを伝送するなどして、各フレーム用の映像データを時分割伝送している。

【0104】

また、上記出力回路33は、上記フレームの映像データを伝送する際、映像表示期間用の映像データからなるサブフレームと、ブランク期間用の映像データからなるサブフレームとに分け、各サブフレーム用の映像データを時分割伝送している。さらに、出力回路33は、各サブフレーム用の映像データを、水平ライン毎に時分割伝送し、各水平ライン用の映像データを、当該水平ラインに含まれる画素の映像データ毎に時分割伝送している。

【0105】

なお、いずれのサブフレームを先に伝送してもよいが、本実施形態に係る出力回路33は、映像表示期間用のサブフレームを構成する映像データを全て伝送した後に、ブランク期間用のサブフレームを構成する映像データを伝送している。

【0106】

一方、上記ブランク期間用生成回路32は、各画素 $PIX(i, j)$ への映像データ $D(i, j, k)$ を後述の生成回路43が必要としている間、記憶可能なフレームメモリ41と、上記映像表示期間用生成回路31から出力される現フレーム $FR(k)$ の映像データ $D$ を上記フレームメモリ41へ書き込むと共に、当該フレームメモリ41から前フレーム $FR(k-2)$ の映像データ $D$ を読み出し、前フレーム映像信号 $DAT0$ として出力するメモリ制御回路42と、上記メモリ制御回路42から出力される前フレーム $FR(k-2)$ の映像データ $D$ 、および、現フレーム $FR(k)$ の映像データ $D$ のうち、互いに同じ画素 $PIX(i, j)$ への映像表示期間用の映像データ同士( $D(i, j, k)$ および $D(i, j, k-2)$ )に基づいて、両映像表示期間用の映像データの合間に挿入される、ブランク期間 $Tb(k-1)$ の映像データ $D_b(i, j, k-1)$ を生成する生成回路43とを備えている。

【0107】

本実施形態では、上述したように、映像データ表示用の映像データ $D_d(i, j, k-2)$ を伝送した後に、ブランク期間用の映像データ $D_b(i, j, k-1)$ を伝送しており、当該映像データ $D_b(i, j, k-1)$ は、上記映像データ $D_d(i, j, k-2)$ と、当該映像データ $D(i, j, k-2)$ の次の映像表示期間用の映像データ $D(i, j, k)$ とに応じて決定される。

【0108】

したがって、本実施形態に係る出力回路33は、フレームメモリ41から出力される前回の映像データ $D(i, j, k-2)$ を出力した後に、ブランク期間用生成回路32から出力される映像データ $D_b(i, j, k-1)$ を出力するように構成されており、上記フレームメモリ41の記憶容量は、生成回路43がフレームメモリ41から出力される前回の映像データ $D(i, j, k-2)$ および今回の映像データ $D(i, j, k)$ に応じて、ブランク期間用の映像データ $D_b(i, j, k-1)$ を生成し、出力回路33へ出力するまでの間、前回の映像データ $D(i, j, k-2)$ を保持できるように設定されている。

【0109】

上記生成回路43は、例えば、図12に示すように、前回の映像データ $D(i, j, k-2)$ と、今回の映像データ $D(i, j, k)$ との組み合わせ、それぞれについて、当該組み合わせの映像データがブランク期間用生成回路32に入力された場合にブランク期間用生成回路32が出力すべきブランク期間用の映像データ $D_b$ を示すデータが記憶された $LUT(Look\ Up\ Table)51$ (記録手段)を備えている。

【0110】

さらに、本実施形態では、 $LUT51$ に必要な記憶容量を削減するために、上記 $LUT51$ が記憶しているデータは、両映像データが取り得る値の組み合わせを全て記憶するのではなく、予め定められた組み合わせに対応するデータに制限されており、上記生成回路43には、上記 $LUT51$ に記憶された各組み合わせに対応するデータを補間して、実際に入力された映像データの組み合わせに対応するデータを算出して、算出結果を出力する

演算回路 5 2 ( 算出手段 ) が設けられている。

【 0 1 1 1 】

なお、本実施形態に係るブランク期間用生成回路 3 2 は、互いに同じ画素  $P I X ( i , j )$  への映像表示期間用の映像データが変化しない場合、黒を示す映像データ  $D b$  を出力している。したがって、図 1 2 に示す  $L U T 5 1$  では、互いに同じ画素  $P I X ( i , j )$  への映像表示期間用の映像データが変化しない箇所のデータ ( 互いに同じ映像データの組み合わせに対応して記憶されたデータ ) が、黒を示す値 ( 0 ) に設定されている。

【 0 1 1 2 】

ここで、上記各組み合わせの映像データがブランク期間用生成回路 3 2 に入力された場合に、ブランク期間用生成回路 3 2 が出力すべき映像データ  $D d$  は、以下のような値である。

10

【 0 1 1 3 】

すなわち、上記各組み合わせに対応する映像データ  $D b$  は、各組み合わせを構成する映像データが互いに同じ値の場合、黒を示す値 ( 0 ) に設定されている。また、前回の映像データから今回の映像データへの輝度の変化が輝度の増加を示す組み合わせの場合は、当該組み合わせに対応して、上記黒を示す値よりも高い輝度を示す値  $\alpha 1 \dots$  に設定されている。なお、本実施形態では、上記組み合わせが輝度の減少を示す組み合わせの場合、当該組み合わせに対応して、黒を示す値 ( 0 ) が格納されている。

【 0 1 1 4 】

輝度の増加を示す組み合わせの場合について、さらに詳細に説明すると、映像表示期間  $T d 1$  には、ある値の映像データ  $D d 1$  に対応する出力信号  $O d 1$  を出力し、ブランク期間  $T b$  には、黒を示す出力信号  $O b$  を出力するという動作を繰り返している状態を、第 1 の定常状態とする。また、映像表示期間  $T d 2$  には、上記値  $D d 1$  よりも高い輝度を示す映像データ  $D d 2$  に対応する出力信号  $O d 2$  を出力し、ブランク期間  $T b$  には、黒を示す出力信号  $O b$  を出力するという動作を繰り返している状態を、第 2 の定常状態とし、当該第 2 の定常状態の各ブランク期間  $T b$  の終了時点において、画素  $P I X ( i , j )$  が到達している輝度を  $L b 2$  とする。さらに、上記映像データ  $D d 1 \cdot D d 2$  の組み合わせに対応する映像データ  $D b$  は、第 1 の定常状態における映像表示期間  $T d 1$  の次のブランク期間  $T b$  に当該映像データ  $D b$  に対応する出力信号  $O b$  を画素  $P I X ( i , j )$  へ印加したときに、当該ブランク期間  $T b$  の終了時点で、当該画素  $P I X ( i , j )$  が上記輝度  $L b 2$  に到達できる値に設定されている。

20

30

【 0 1 1 5 】

なお、上記各組み合わせに対応する映像データ  $D b$  は、例えば、以下のようにして決定できる。すなわち、各組み合わせを構成する現フレーム  $F R ( k )$  の映像データ  $D d 2$  について、当該映像データ  $D d 2$  に対応する出力信号  $O d 2$  と、上記黒を示す出力信号  $O b$  とを、画素  $P I X ( i , j )$  に繰り返し印加して、ブランク期間  $T b$  の終了時の輝度  $L 2 b$  を測定する。一方、各組み合わせを構成する前フレーム  $F R ( k - 2 )$  の映像データ  $D d 1$  について、当該映像データ  $D d 2$  に対応する出力信号  $O d 2$  と、上記黒を示す出力信号  $O b$  とを、画素  $P I X ( i , j )$  に繰り返し印加している第 1 の定常状態から、次のブランク期間  $T b$  に印加する出力信号  $O b$  を変更しながら、当該ブランク期間  $T b$  の終了時点における輝度を測定する。さらに、これら各出力信号  $O b$  毎に測定された輝度の中から、上記輝度  $L 2 b$  に一致するものを探し出し、その輝度を測定したときに、印加された出力信号  $O b$  に対応する映像データ  $D b$  を、上記映像データ  $D d 1$  および  $D d 2$  に対応する映像データとして決定する。

40

【 0 1 1 6 】

上記構成において、図 4 に示す期間  $T 1$  のように、ある画素  $P I X ( i , j )$  が映像表示期間  $T d$  中に表示すべき映像データ  $D d 1$  が一定の場合、例えば、図 1 2 に示すように、 $L U T 5 1$  には、互いに同じ値の組み合わせ (  $D d 1 \cdot D d 1$  ) に対応する出力値として、0 が記憶されているので、ブランク期間用生成回路 3 2 は、0 を示す映像データ  $D b$  を出力する。この場合、映像表示期間用生成回路 3 1 からは、一定の値の映像データ  $D d$

50

1 が出力されているので、出力回路 33 は、ある画素  $P I X(i, j)$  への映像データ  $D$  として、映像データ  $D d 1$  と 0 を示す映像データ  $D b$  とを繰り返し出力する。この結果、図 2 に示すデータ信号線駆動回路 3 は、上記画素  $P I X(i, j)$  へ、映像データ  $D d 1$  に対応する出力信号  $O d 1$  を出力する動作と、黒を示す出力信号  $O b$  を出力する動作とを繰り返し、当該画素  $P I X(i, j)$  の輝度は、図 4 に示す期間  $T 1$  のように、輝度  $L b 1$  と輝度  $L d 1$  との間を行き来する。

#### 【0117】

この状態で、上記画素  $P I X(i, j)$  へ映像表示期間  $T d$  中に表示すべき映像データが  $D d 1$  から、 $D 2 d$  へと変化すると、例えば、図 12 に示すように、 $L U T 5 1$  には、輝度が増加する組み合わせに対応する出力値として、互いに同じ値の組み合わせに対応する出力値よりも高い輝度を示す値が格納されているので、ブランク期間用生成回路 32 は、0 よりも高い輝度を示す映像データ  $D b 1 2$  を出力する。

10

#### 【0118】

これにより、出力回路 33 は、上記画素  $P I X(i, j)$  へ映像データ  $D$  として、映像データ  $D d 1(i, j, k - 2)$ 、映像データ  $D b 1 2(i, j, k - 1)$  および映像データ  $D d 2(i, j, k)$  を順次出力し、上記データ信号線駆動回路 3 は、上記画素  $P I X(i, j)$  へ、ある映像表示期間  $T d(k - 2)$  に映像データ  $D d 1(i, j, k - 2)$  に対応する出力信号  $O d 1(i, j, k - 2)$  を出力した後、続くブランク期間  $T b(k - 1)$  に、映像データ  $D b 1 2(i, j, k - 1)$  に対応する出力信号  $O b 1 2(i, j, k - 1)$  を出力し、さらに、当該ブランク期間  $T b(k - 1)$  に続く映像表示期間  $T d(k)$  に、映像データ  $D d 2(i, j, k)$  に対応する出力信号  $O d 2(i, j, k)$  を出力する。

20

#### 【0119】

このように、映像表示期間  $T d$  中に表示すべき映像データが、輝度を増加させるように変化する場合、信号処理部 21 は、ブランク期間用の映像データとして挿入する映像データ  $D b$  を定常状態のときよりも増加させることによって、変化前の映像データを表示する映像表示期間  $T d(k - 2)$  と、変化後の映像データを表示する映像表示期間  $T d(k)$  との間に挿入されるブランク期間  $T b(k - 1)$  において、画素  $P I X(i, j)$  へ出力される出力信号  $O b(i, j, k - 1)$  の値を、定常状態のときよりも、高い輝度を示すように変更する。

30

#### 【0120】

これにより、定常状態のときと同じ輝度を示す出力信号が画素  $P I X(i, j)$  へ印加される場合とは異なって、次の映像表示期間  $T d(k)$  における画素  $P I X(i, j)$  の応答不足が発生しない。したがって、応答不足に起因する画質低下を発生させることなく、インパルス型発光に近づけることによって、動画表示時の画質を向上させることができる。

#### 【0121】

ところで、上記では、一例として、各フレーム期間において、映像表示期間用の後にブランク期間を設ける構成について説明したが、映像表示期間の前にブランク期間を設けてもよい。この場合は、上記フレームメモリ 41 に必要な記憶容量をさらに削減できる。

40

#### 【0122】

##### 〔第2の実施形態〕

ところで、上記では、ブランク期間用生成回路が、定常状態のブランク期間用の映像データ  $D b$  として、黒を示す値 (0) を出力する場合を例にして説明したが、本実施形態では、垂直配向モードの液晶セルをノーマリブラックモードで使用している場合に、特に好適な構成として、黒よりも輝度が高く、しかも、十分に暗い輝度を示す値として、予め定められた値を出力する構成について説明する。

#### 【0123】

具体的には、本実施形態に係る信号処理部 21 a は、図 1 に示すように、第 1 の実施形態に係る信号処理部 21 と略同様の構成であるが、ブランク期間用生成回路 32 に代えて

50

設けられたブランク期間用生成回路 3 2 a が、定常状態のブランク期間用の映像データ D b として、黒よりも高い輝度を示し、しかも、十分に暗い輝度を示す値として、予め定められた値を出力するように構成されている。

#### 【 0 1 2 4 】

ここで、上記十分に暗い輝度とは、ブランク期間 T b において画素 P I X ( i , j ) の輝度を当該輝度に設定したとしても、表示上、問題となる程の黒浮き（コントラスト低下）が発生せず、しかも、インパルス効果の低下が問題にならない（動画ボヤケ等に起因する画質劣化を十分に抑制可能な）輝度であって、例えば、白を示す輝度の 1 % 以下の輝度を示す値が好適に使用される。また、当該輝度に対応する映像データ D b は、例えば、映像データ D が 8 ビットで表現され、当該映像データ D のガンマ値が 2 . 2 の場合、3 2 階調以下の値になる。

10

#### 【 0 1 2 5 】

より詳細に説明すると、通常、テレビ映像の絵作りにおいて、コントラストは、大きければ大きい程、好ましいが、コントラストが 2 5 0 程度あれば、視認上問題とならないと言われている。ここで、例えば、垂直配向モードの液晶セルをノーマリブラックモードで駆動する場合、階調遷移を強調する作業が行われない定常モードでは、一般に、黒→灰（1 %）の応答に比較して、灰（1 %）→黒の応答の方が遙かに速い。したがって、黒と灰（1 %）との間を繰り返し遷移した場合の平均黒輝度は、中間の 0 . 5 % よりも遙かに黒輝度に近くなる。ここで、当該モードにおける黒輝度は、一般に、白輝度の 0 . 1 % （大きくても 0 . 2 % ）程度に設定される。したがって、平均黒輝度が、略 0 . 2 % （大きくても 0 . 3 5 % ）程度になることを期待できる。この結果、ブランク期間の輝度を、白を示す輝度の 1 % 以下に設定すれば、上述したコントラストを十分に達成でき、コントラストを、視認上問題にならないレベルに維持できる。なお、この応答の関係は、液晶の応答速度が大きく低下する低温時などでも変わらない。したがって、環境の変化に拘わらず、一定の値（例えば 3 2 階調）を、そのまま使用できる。

20

#### 【 0 1 2 6 】

また、ブランク期間用生成回路 3 2 a には、例えば、当該値 D b c を出力するために、L U T 5 1 に代えて、図 1 3 に示す L U T 5 1 a が設けられている。当該 L U T 5 1 a では、L U T 5 1 において、0 が格納されていた箇所に、上記値 D b c が格納されており、ブランク期間用生成回路 3 2 a は、上記ブランク期間用生成回路 3 2 が 0 を出力する状況の場合、黒を示す値（0）に代えて、上記値 D b c を出力することができる。

30

#### 【 0 1 2 7 】

ここで、本実施形態のように、画素アレイ 2 として、垂直配向モードの液晶セルをノーマリブラックモードで使用している場合、階調が大きくなる方向へ階調遷移する際（ライズの階調遷移）、液晶分子は、画素電極へ印加される電圧によって形成される傾斜電界によって、液晶セルの基板に平行な方向から傾斜する方向に傾斜される。一方、階調が小さくなる方向へ階調遷移する際（ディケイの階調遷移）の場合は、基板に形成された垂直配向膜による垂直方向への規制力によって、液晶分子を垂直方向に復帰させている。この結果、上記液晶セルを使用した場合は、ライズ方向の階調遷移は、倒れる方位（配向方向の基板面内成分）が既に決定している中間調からのスタートに対し、倒れる方位が決定していない 0 スタート応答が極端に遅くなりやすい。

40

#### 【 0 1 2 8 】

したがって、第 1 の実施形態のように、ブランク期間用の映像データ D b として、0（黒）を出力し、当該ブランク期間 T b の終了時点で、画素 P I X ( i , j ) の配向状態が、黒の状態、すなわち、液晶分子が垂直に配向している状態へと到達していると、次の映像表示期間 T d におけるライズ方向の階調遷移が、黒以外の配向状態（中間調の状態）からの階調遷移に比べて、大幅に遅くなり、当該映像表示期間 T d における画素 P I X ( i , j ) の応答速度が大幅に不足する虞れがある。

#### 【 0 1 2 9 】

これに対して、本実施形態では、ブランク期間用生成回路 3 2 a が、黒よりも輝度が高

50

く、しかも、十分に暗い輝度を示す値として、予め定められた値を、ブランク期間用の映像データ D b として出力することによって、ブランク期間用生成回路 3 2 a を含む駆動部 1 4 a が画素 P I X ( i , j ) へ、定常状態のブランク期間用の出力信号 O b として、黒よりも輝度が高く、しかも、十分に暗い輝度を示す値として、予め定められた値の出力信号を印加している。

【 0 1 3 0 】

したがって、ブランク期間 T b において、画素 P I X ( i , j ) が充分高速に応答し、ブランク期間 T b の終了時点において、ブランク期間用の映像データ D b の示す輝度に到達したとしても、当該輝度は、黒ではないので、次の映像表示期間 T d における画素 P I X ( i , j ) の応答速度低下は発生しない。

10

【 0 1 3 1 】

より詳細には、上記駆動部 1 4 a が画素 P I X ( i , j ) を駆動する構成では、ブランク期間 T b において、画素 P I X ( i , j ) が充分高速に応答したとしても、ブランク期間 T b の終了時点における液晶の配向状態は、コントラストを損なわない範囲で、既に、ある程度、傾斜している状態である。ここで、黒表示の状態から、液晶に電圧が印加される場合、各液晶分子は、略垂直に配向している状態から、印加される電界や、周囲の液晶分子の状態、あるいは、液晶に接触している部材（電極など）の形状などによって、倒れる方位と、傾斜角（基板の法線方向からの角度）との双方を決定する必要がある。これに対して、黒表示以外の状態では、液晶分子の倒れる方位が既に決定されているため、各液晶分子は、印加される電圧に応じて、傾斜角を決定するだけでよい。言い換えると、黒表示以外の状態では、黒表示の状態、すなわち、液晶分子が倒れる方位が制御されていない状態とは異なり、液晶分子の倒れる方位が十分に制御されている。したがって、黒表示させる構成と比較して、液晶分子の応答を制御しやすい。この結果、画素アレイ 2 としての液晶パネルの温度低下、データ信号線駆動回路 3 の耐圧の制限などに対処しやすく、これらに対して、より柔軟に対応できる。

20

【 0 1 3 2 】

なお、本実施形態では、画素アレイ 2 の各画素 P I X の輝度を、ブランク期間中に、黒ではなく、暗表示用に予め定められた輝度に制御しているため、映像表示期間 T d に画素へ表示すべき輝度が当該暗表示用の輝度に近い場合には、ブランク表示期間 T b における当該画素の輝度を、映像表示期間 T d における当該画素の輝度から大きく低下させることができず、映像表示期間 T d の輝度よりも高くなることさえ、あり得る。

30

【 0 1 3 3 】

ただし、図 7 ~ 図 9 を参照しながら上述したように、動きボヤケが発生する原因は、比較的明るい領域と暗い領域との位置関係が変化するとき、明るい領域が暗い領域に混ざって中間的な領域（ボヤケ）ができることである。したがって、上記暗表示用の輝度に近い階調（例えば、白の輝度の 1 % 以下の輝度； 3 2 階調以下程度など）の映像（あるいは領域）を表示する場合には、動きボヤケが殆ど発生せず、発生したとしても、視認することが難しい。

【 0 1 3 4 】

一方、上記暗表示用の輝度と比較して十分に明るい映像（あるいは領域）を表示する場合には、ブランク表示期間 T b における当該画素の輝度を、映像表示期間 T d における当該画素の輝度から大きく低下させることができるので、動きボヤケの発生を抑制できる。

40

【 0 1 3 5 】

この結果、本実施形態のように、ブランク期間中に、暗表示用の輝度となるように画素の輝度を制御したとしても、何ら支障なく、動きボヤケなどに起因する画質劣化を抑制できる。

【 0 1 3 6 】

なお、以下では、一例として、画素アレイ 2 がノーマリーブラックであり、ガンマ値を 2 . 2 に合わせる場合の階調電圧の設定方法について簡単に説明する。なお、以下では、説明の簡略化のため、映像データが 8 ビット（ 0 ~ 2 5 5 階調）であり、階調電圧を、 3

50

2 階調刻みに設定できる場合を例にして説明する。

【 0 1 3 7 】

まず、第 1 に、画素アレイ 2 の最大輝度、最大コントラストを利用するために、黒電圧 ( V 0 ) を最小電圧に、白電圧 ( V 2 5 5 ) を最大電圧に設定する。

【 0 1 3 8 】

次に、ブランク期間用の映像データ D b ( ブランキング期間の階調設定のルール ) を決定する。さらに、ブランク期間用の映像データと白とを交互に表示したときの輝度 ( 白輝度 ) と、映像表示期間 T d もブランク期間 T b も、ブランク期間用の映像データ D b を表示したときの輝度とが、所望のガンマ特性を持つように、ブランク期間 T b 時に画素 P I X へ印加される電圧 ( ブランキング電圧 ) を決定する。

10

【 0 1 3 9 】

一例として、ブランク期間用の映像データ D b が 3 2 階調であり、その場合に画素 P I X へ印加される電圧を V 3 2、白表示時に画素 P I X へ印加される電圧を V 2 5 5 とし、V 2 5 5、V 3 2、V 2 5 5、V 3 2、... と駆動したときの輝度を L 2 5 5、V 3 2、V 3 2、V 3 2、... と駆動したときの輝度を L 3 2 とすると、 $L 2 5 5 / L 3 2 = ( 2 5 5 / 3 2 ) ^ { 2 . 2 } \approx 9 6 . 2$  となるように、ブランキング電圧 V 3 2 を調整する。

【 0 1 4 0 】

さらに、上記で決定したブランキング電圧 ( V 3 2 ) を用いながら、映像表示期間用の映像データ D d が任意の階調 x を示しているときに、画素 P I X に印加される電圧 V x とブランキング電圧とを交互に印加した時の輝度 L x と、上記 L 3 2 と、L 2 5 5 との比率から所望の y を実現する V x を決定する。

20

【 0 1 4 1 】

次に、以上のように決定された各階調電圧に基づいて、階調遷移が発生した場合のブランク期間用の映像データ D b を決定し、上記 L U T ( 5 1 a ) に記憶する。

【 0 1 4 2 】

具体的には、定常状態において、階調 X を表示しているとき ( 映像表示期間 T d に階調 X に対応する階調電圧 V x を印加し、ブランク期間 T b にブランキング電圧を印加しているとき ) のブランク期間 T b の最終輝度を測定し、当該輝度を T D x とする。同様に、映像表示期間 T d に階調 X を表示しているときのブランク期間 T b の最終輝度を測定し、当該輝度を T C x とする。なお、これらの輝度の測定は、各映像表示期間用の映像データと、ブランク期間用の映像データとの組み合わせ毎に行われ、測定結果は、例えば、オシロスコープの波形などとして記録される。

30

【 0 1 4 3 】

さらに、階調遷移が発生したときの輝度 T D x および T C x も測定し、それらの測定結果に基づいて、階調遷移が発生したときに出力すべきブランク期間用の映像データ D b を決定する。

【 0 1 4 4 】

一例として、この場合、例えば、入力階調データが 3 2 階調から 2 5 5 階調に変化するとき、定常状態では、 $T D 3 2 < T D 2 5 5$  であり、 $T C 3 2 < T C 2 5 5$  である。したがって、 $T D 3 2$  を  $T D 2 5 5$  に変化させるためのブランク階調は、3 2 階調のときのブランク階調と 2 5 5 階調の時のブランク階調の間に必ず存在する。

40

【 0 1 4 5 】

したがって、階調遷移が発生した場合の輝度変化を、例えば、フォトダイオードとオシロスコープなどによって測定し、測定結果を記録すると共に、階調遷移が発生した場合の波形と上記定常状態の波形とを比較し、例えば、上記組み合わせ毎に記録された波形の中から、映像表示期間用の映像データ T d の示す階調が階調遷移の前の階調と同じで、しかも、ブランク期間用の映像データ D b によって到達する輝度 T D x が、階調遷移の発生した場合の輝度 T D x に最も近くなるような組み合わせを選択し、その組み合わせを構成するブランク期間用の映像データ D b を選択するなどして、階調遷移が発生した場合に出力すべきブランク期間用の映像データ D b を決定できる。なお、ディケイ遷移の一部につ

50

いては、通常補正階調 = 0 (補正なし) としておいてよい。

【0146】

〔第3の実施形態〕

ところで、上記第1および第2の実施形態では、信号処理部21(21a)が定常状態のブランク期間用の映像データD<sub>b</sub>として出力する値が、映像表示期間用の映像データD<sub>d</sub>の値に拘わらず、一定である場合について説明した。これに対して、本実施形態では、映像表示期間用の映像データD<sub>d</sub>の値に応じて、定常状態のブランク期間用の映像データD<sub>b</sub>の値を変更する構成について説明する。

【0147】

具体的には、本実施形態に係る信号処理部21bは、図1に示す信号処理部21と略同様の構成であるが、ブランク期間用生成回路32に代えて、図14に示すブランク期間用生成回路32bが設けられている点で異なっている。

10

【0148】

当該ブランク期間用生成回路32bには、ブランク期間用生成回路32の構成に加えて、上記メモリ制御回路42から出力される前フレームFR(k-2)の映像データD、および、現フレームFR(k)の映像データDのうち、互いに同じ画素PIX(i, j)への映像表示期間用の映像データ同士(D(i, j, k)およびD(i, j, k-2))に基づいて、定常状態か否かを判定する判定回路44(判定手段)と、上記メモリ制御回路42から出力される現フレームFR(k)の映像データD(i, j, k)に基づいて、定常状態の場合のブランク期間用の映像データD<sub>b</sub>を生成する定常状態用生成回路45(定常状態生成手段)と、上記判定回路44の判定結果に基づいて、生成回路43(ブランク生成手段)の出力および定常状態用生成回路45の出力の一方を選択して出力する出力回路46(出力手段)とを備えている。これにより、定常状態の場合は、定常状態用生成回路45の生成した映像データD<sub>b</sub>を出力すると共に、映像表示期間用の映像データが変化

20

する場合は、生成回路43の生成する映像データD<sub>b</sub>を出力できる。

【0149】

なお、以下では、定常状態用生成回路45が、現フレームFR(k)の映像データD(i, j, k)に基づいて、ブランク期間用の映像データD<sub>b</sub>を生成する構成を例にして説明するが、定常状態用生成回路45の出力が出力されるのは、定常状態、すなわち、現フレームFR(k)の映像データD(i, j, k)と、前フレームFR(k-2)の映像データD(i, j, k-2)とが等しい状態のときなので、定常状態用生成回路45は、現フレームFR(k)の映像データD(i, j, k)に代えて、前フレームFR(k-2)の映像データD(i, j, k-2)に基づいて、映像データD<sub>b</sub>を生成しても同様の効果が得られる。

30

【0150】

本実施形態に係る定常状態用生成回路45は、現フレームFR(k)の映像データD(i, j, k)に、十分に輝度差がある値として、予め定められている定数をかけた値として、定常状態の場合のブランク期間用の映像データD<sub>b</sub>を生成している。

【0151】

ここで、ブランク期間用の映像データD<sub>b</sub>の示す輝度が低くなればなる程、CRTのようなインパルス型発光に近づくことができ、画素アレイ2に動画表示する際の画質をより向上できる。一方、ブランク期間用の映像データD<sub>b</sub>の示す輝度が低くなればなる程、画素PIX(i, j)の輝度の平均値が低くなるので、画素アレイ2の明るさが低くなってしまう。したがって、上記定数としては、動画表示時の画質を十分に向上可能で、しかも、画素アレイ2の明るさを十分に維持可能なような値に設定することが望まれる。

40

【0152】

具体的には、ブランク期間T<sub>b</sub>を設けるインパルス駆動の場合、理想的には、動画表示時の画質を向上するために、ブランク期間T<sub>b</sub>が十分に長く、しかも、ブランク期間T<sub>b</sub>における輝度が0である方が望ましい。ただし、画素が液晶の場合のように、画素の応答速度が遅い場合には、動画表示時の画質の向上と、画素アレイ2の明るさの向上との双方

50

を完全に満たすことは難しい。したがって、このような場合には、ブランク期間  $T_b$  において、間違った映像が認識されないように、ブランク期間  $T_b$  における各画素の輝度を設定することが望ましい。

#### 【0153】

ここで、映像表示期間  $T_d$  の輝度に対する、ブランク期間  $T_b$  の輝度の比率を変更しながら、画素アレイ 2 に映像を表示させ、各比率において表示された映像の動画ボヤケを複数の使用者に主観評価させた結果、上記輝度の比率が  $1/2$  以下であれば、実用上許容できる程度に明確に動画ボヤケのレベルが改善されていることが判明した。また、輝度の比率で、 $1/4$  以下（特に  $1/5$  以下）であれば、さらに明確に動画ボヤケのレベルが改善され、十分に動画表示時の画質改善効果が得られることが判明した。

10

#### 【0154】

なお、液晶は、応答速度が CRT よりも遅いため、画素の輝度は、図 15 に示すように、波状に変化し、人間の視覚にとっては、ブランク期間が  $T_{bh}$ 、映像表示期間が  $T_{dh}$  のように、ブランク期間  $T_b$  および映像表示期間  $T_d$  とはズレて把握される。また、図 15 は、輝度の比率が約  $1/5$ （ガンマ値が 2.2 の階調で表現したときの比率が  $1/2$ ）の場合に、ピーク輝度が 1 になるように、ブランク期間  $T_b$  および映像表示期間  $T_d$  における輝度を正規化して示している。

#### 【0155】

ここで、上記輝度の比率（ $1/4$  以下、特に  $1/5$  以下）は、ガンマ値が 2.2 の階調で表現すると、約  $1/2$  以下になり、階調の比率で  $1/2$  以下に設定されていれば、ブランク期間  $T_b$  を設けない構成と比較して、動画応答性能を向上できることが確認された。

20

#### 【0156】

したがって、上記定数は、少なくとも、これらの上限値以下に設定することが望まれる。さらに、より好ましい値としては、画素  $P_{IX}(i, j)$  の不十分な応答を考慮して、上記定数は、輝度で  $1/20$  以下、ガンマ値が 2.2 の階調では、 $1/4$  以下の値に設定することが望ましい。これらの上限値以下に設定されていれば、画素  $P_{IX}(i, j)$  の応答速度が遅い場合であっても、十分に動画応答性能を向上させることができる。

#### 【0157】

また、ブランク期間  $T_b$  の輝度を低くすればする程、画素アレイ 2 の平均的な輝度が低くなる。したがって、上記好ましい数値範囲（階調で  $1/4$  以下）の中でも、ガンマ値が 2.2 の階調で  $1/5$  以上に設定されていれば、画素アレイ 2 の平均的な明るさを維持したまま、動画応答性能を向上できるので、さらに好ましい。

30

#### 【0158】

本実施形態では、上記好適な数値範囲の中で、最も画素アレイ 2 の明るさを向上可能な値として、上記定数を、階調で  $1/4$  に設定しており、定常状態用生成回路 45 は、現フレーム  $FR(k)$  の映像データ  $D(i, j, k)$  を  $1/4$  倍した値を映像データ  $D_b$  として出力している。

#### 【0159】

なお、上記では、現フレーム  $FR(k)$  または前フレーム  $FR(k-2)$  の映像データを定数倍して、ブランク期間用の映像データ  $D_b$  を算出する定常状態用生成回路 45 を設けた構成について説明したが、定常状態の場合に、ブランク期間用の映像データ  $D_b$  として、現フレーム  $FR(k)$  または前フレーム  $FR(k-1)$  の映像データ  $D$  を定数倍した値を出力できれば、上記各部材 44 ~ 46 を削除し、例えば、図 1 に示す LUT 51 または 51a の代わりに、LUT 51b を設けた構成であっても同様の効果が得られる。

40

#### 【0160】

当該 LUT 51b には、図 16 に示すように、定常状態に対応する記憶領域、すなわち、互いに等しい値の現フレーム  $FR(k)$  の映像データ  $D(i, j, k)$  と前フレーム  $FR(k-2)$  の映像データ  $D(i, j, k-2)$  との組み合わせに対応する記憶領域に、 $D(i, j, k) = D(i, j, k-2)$  を定数倍した値が記憶されている。なお、図 16 では、一例として、当該定数が  $1/2$  であり、階調遷移が輝度の減少を示す領域には、

50

図 1 2 と同様に、黒を示す値 ( 0 ) が格納されている場合を図示している。

【 0 1 6 1 】

どのようにして、定常状態におけるブランク期間用の映像データ D b を生成するかに拘わらず、本実施形態に係る信号処理部 2 1 b は、映像表示期間用の映像データ D d の値に応じて、定常状態のブランク期間用の映像データ D d の値を変更している。したがって、定常状態のブランク期間用の映像データ D d の値が一定の構成と比較して、動画表示時の画質向上効果と、画素アレイ 2 の明るさ向上効果との双方を、より高いレベルで、バランス良く達成可能な画像表示装置 1 b を実現できる。

【 0 1 6 2 】

より詳細には、上述したように、ブランク期間 T b の表示が暗い程、動画表示時の画質を向上できる一方で、画素アレイ 2 の明るさが低下してしまう。したがって、定常状態のブランク期間用の映像データ D d の値は、動画表示時の画質向上効果と、画素アレイ 2 の明るさ向上効果とを、バランス良く達成可能な値に設定することが望まれる。

【 0 1 6 3 】

ところが、動画表示時の画質を互いに同じ程度に向上するために必要なブランク期間 T b の輝度は、ブランク期間 T b に隣接する映像表示期間 T d の輝度が互いに異なっていると、互いに異なった値になり、映像表示期間 T d の輝度が明るい程、同程度に画質を向上するために必要な輝度も高くなる。

【 0 1 6 4 】

したがって、定常状態のブランク期間表示用の映像データ D d の値を一定にする構成では、比較的暗い表示においても、動画表示時の画質を向上できるように、ブランク期間 T b の輝度を決定する必要があり、画素アレイ 2 の明るさを十分に向上することが難しい。

【 0 1 6 5 】

これに対して、本実施形態に係る本実施形態に係る信号処理部 2 1 b は、映像表示期間用の映像データ D d の値に応じて、定常状態のブランク期間用の映像データ D d の値を変更しており、映像データ D d の示す輝度が高い程、定常状態のブランク期間用の映像データ D d の輝度を高く設定している。この結果、定常状態のブランク期間用の映像データ D d の値が一定の構成と比較して、動画表示時の画質向上効果と、画素アレイ 2 の明るさ向上効果との双方を、より高いレベルで、バランス良く達成可能な画像表示装置 1 b を実現できる。

【 0 1 6 6 】

なお、以下では、上述した例と同様に、画素アレイ 2 がノーマリーブラックであり、ガンマ値を 2 . 2 に合わせる場合の階調電圧の設定方法について簡単に説明する。なお、以下でも、説明の簡略化のため、映像データが 8 ビット ( 0 ~ 2 5 5 階調 ) であり、階調電圧を、1 6 階調刻みに設定できる場合を例にして説明する。

【 0 1 6 7 】

まず、第 1 に、画素アレイ 2 の最大輝度、最大コントラストを利用するために、黒電圧 ( V 0 ) を最小電圧に、白電圧 ( V 2 5 5 ) を最大電圧に設定する。

【 0 1 6 8 】

次に、ブランク期間用の映像データ D b ( ブランキング期間の階調設定のルール ) を決定し、さらに、各階調に対応する電圧を仮決めする。

【 0 1 6 9 】

次に、仮決めされた階調電圧を用いて、各映像表示期間用の映像データ D d を表示した場合 ( 映像表示期間用の映像データ D d と、それによって決定されるブランク期間用の映像データ D b とを交互に表示した場合 ) の輝度を測定し、測定された各輝度と、所望のガンマ特性から算出される各階調表示時の輝度との誤差全体の評価結果が許容範囲に入るように、各階調電圧の調整を繰り返す。

【 0 1 7 0 】

ここで、各階調表示時の誤差を全て求めてから、各階調電圧を調整してもよいが、測定回数が増加してしまう。したがって、本実施形態では、白表示から、順番に、ある第 1 の

10

20

30

40

50

階調（最初は、白）を表示した場合の輝度と、当該第1の階調を表示している場合のブランク期間用の映像データD<sub>b</sub>（本実施形態の定数例では、最初は、白階調の1/4の階調）と同じ階調を表示している場合の輝度とが、所望のガンマ特性（この例では、2.2）を持つように、上記第1の階調に対応する階調電圧を調整する。階調電圧の調整後は、上記第1の階調を表示している場合のブランク期間用の映像データD<sub>b</sub>を、第1の階調として、階調電圧の調整を繰り返す。さらに、階調電圧の調整を繰り返して、第1の階調が、黒階調よりも大きく、階調電圧を調整可能な最小の階調を下回ると、繰り返しを打ち切り、最後に階調電圧を調整した階調を表示した場合の輝度と、白を表示した場合の輝度とを比較して、所望のガンマ特性からの誤差を評価する。なお、誤差が許容範囲を超えている場合は、階調電圧の調整方法（例えば、調整量や調整比率など）を変更し、最初（白を第1階調とする調整処理）から、階調電圧の調整処理を繰り返す。また、階調電圧の調整方法の変更は、階調電圧が安定するまで（上記誤差が許容範囲に入るまで）繰り返される。

10

## 【0171】

一例として、映像データが8ビット（0～255階調）の場合、第1の階調を255階調として、階調電圧V<sub>64</sub>を調整する。より詳細には、255階調を表示している場合の輝度（V<sub>255</sub>とV<sub>64</sub>とを繰り返し印加した場合の輝度）と、64階調を表示している場合の輝度（V<sub>64</sub>と、V<sub>16</sub>とを繰り返し印加した場合の輝度）とを比較し、両者の輝度から決定されるガンマ特性が所望のガンマ特性（2.2）に近づくように、64階調に対応する階調電圧V<sub>64</sub>を調整する。

## 【0172】

20

次に、第1の階調を64階調として、階調電圧V<sub>16</sub>を調整する。より詳細には、64階調を表示している場合の輝度（V<sub>64</sub>とV<sub>16</sub>とを繰り返し印加した場合の輝度）と、16階調を表示している場合の輝度（V<sub>16</sub>とV<sub>4</sub>とを繰り返し印加した場合の輝度）とを比較し、両者の輝度から決定されるガンマ特性が所望のガンマ特性（2.2）に近づくように、16階調に対応する階調電圧V<sub>16</sub>を調整する。

## 【0173】

ここで、上記の例では、階調電圧が16階調刻みにしか調整できないので、次に、第1の階調を4階調とすると、当該階調（4階調）は、上述した下限値、すなわち、黒階調よりも大きく、階調電圧を調整可能な最小の階調を下回ってしまう。したがって、繰り返しを打ち切り、16階調を表示した場合の輝度（V<sub>16</sub>とV<sub>4</sub>とを繰り返し印加した場合の輝度）と、白を表示した場合の輝度とを比較して、所望のガンマ特性からの誤差を評価する。

30

## 【0174】

このようにして、白表示を基点とした階調電圧の繰り返し処理において、第1の階調とした階調の電圧（上記の例では、V<sub>64</sub>およびV<sub>16</sub>）が決定された後は、これらから算出可能な階調電圧を順次検索し、残余の階調電圧を決定する。

## 【0175】

具体的には、V<sub>16</sub>より小さな階調電圧は、黒電圧と上述した下限値に対応する階調電圧とから決定される。したがって、下限値の階調（16階調）よりも1つ大きく、しかも、階調電圧を調整可能な階調（32階調）を表示している場合の輝度（V<sub>32</sub>と、V<sub>8</sub>とを繰り返し表示している場合の輝度）と、白を表示した場合の輝度とを比較して、所望のガンマ特性を持つように、階調電圧V<sub>32</sub>を調整することによって、当該階調電圧V<sub>32</sub>を決定できる。同様に、残余の調整可能な階調電圧についても、下の階調から順番に階調電圧を決定していくことによって決定できる。

40

## 【0176】

なお、各階調電圧が決定された後は、第2の実施形態と同様に、階調遷移が発生した場合のブランク期間用の映像データD<sub>b</sub>を決定し、上記LUT（51b）に記憶する。

## 【0177】

## 〔第4の実施形態〕

上記第1ないし第3の実施形態では、映像表示期間用生成回路31が入力された映像デ

50

ータDと同じ値を、映像表示期間用の映像データD<sub>d</sub>として出力する構成について説明した。これに対して、本実施形態では、画素PIX(i, j)への今回の映像データD(i, j, k)を、当該画素PIX(i, j)への前回の映像データD(i, j, k-2)に応じて補正し、補正後の値を、映像表示期間用の映像データD<sub>d</sub>(i, j, k)として出力する構成について説明する。

#### 【0178】

すなわち、本実施形態に係る信号処理部21cでは、図1に示す映像表示期間用生成回路31に代えて、図17に示す映像表示期間用生成回路31cが設けられている。具体的には、当該映像表示期間用生成回路31cは、画素PIXへの映像データDの1フレーム分を次のフレームまで記憶するフレームメモリ61と、現フレームFR(k)の映像データD(i, j, k)をフレームメモリ61へ書き込むと共に、フレームメモリ61から前フレームFR(k-2)の映像データD(i, j, k-2)を読み出して出力するメモリ制御回路62と、前フレームFR(k-2)の映像データD(i, j, k-2)を参照して、上記現フレームFR(k)の映像データD(i, j, k)を補正し、補正後の映像データを補正用の映像データD<sub>d</sub>(i, j, k)として出力する変調処理部63とを備えている。

10

#### 【0179】

上記変調処理部63は、例えば、前回の映像データD(i, j, k-2)と、今回の映像データD(i, j, k)との組み合わせ、それぞれについて、当該組み合わせが変調処理部63に入力された場合に、変調処理部63が出力すべき映像表示期間用の映像データD<sub>d</sub>(i, j, k)を示すデータが記憶されたLUT(Look Up Table)71を備えている。

20

#### 【0180】

さらに、本実施形態では、LUT71に必要な記憶容量を削減するために、上記LUT71が記憶しているデータは、両映像データが取り得る値の組み合わせを全て記憶するのではなく、予め定められた組み合わせに対応するデータに制限されており、上記変調処理部63には、上記LUT71に記憶された各組み合わせに対応するデータを補間して、実際に入力された映像データの組み合わせに対応するデータを算出して、算出結果を出力する演算回路72が設けられている。

#### 【0181】

上記構成では、変調処理部63が、前フレームFR(k-2)の映像データD(i, j, k-2)を参照して、上記現フレームFR(k)の映像表示期間用の映像データD<sub>d</sub>(i, j, k)を補正しているため、第1ないし第3の実施形態のように、映像表示期間用生成回路31が現フレームFR(k)の映像データD(i, j, k)を、そのまま、映像表示期間用の映像データD<sub>d</sub>(i, j, k)として出力する構成よりも構成が複雑になるものの、上記映像データD(i, j, k)をそのまま出力する構成よりも、柔軟に、画素PIX(i, j)の応答を制御できる。

30

#### 【0182】

一例として、定常状態におけるブランク期間時の映像データD<sub>d</sub>が0でなければ、ブランク期間の応答を加速することも、ある範囲内で可能であり、ディレイ応答の改善にも対応できる。

40

#### 【0183】

なお、上記各実施形態では、画素PIXへの映像データDが、当該画素PIXの輝度を増加させるように変化する場合、増加前の映像データD<sub>1</sub>に対応する映像表示期間用の出力信号O<sub>d1</sub>と、増加後の映像データD<sub>2</sub>に対応する映像表示期間用の出力信号O<sub>d2</sub>との間に出力されるブランク期間用の出力信号O<sub>b</sub>を制御して、定常状態の場合にブランク期間用の出力信号O<sub>b</sub>として出力される値よりも高い輝度を示す値に設定する構成について説明したが、これに限るものではない。

#### 【0184】

例えば、画素PIXへの映像データDが、当該画素PIXの輝度を減少させるように変化する場合、減少前の映像データD<sub>1</sub>に対応する映像表示期間(第1の映像表示期間)用

50

の出力信号  $O_d1$  と、減少後の映像データ  $D2$  に対応する映像表示期間（第2の映像表示期間）用の出力信号  $O_d2$  との間に出力されるブランク期間用の出力信号  $O_b$  を制御して、当該出力信号  $O_b$  の値を、定常状態の場合に、ブランク期間用の出力信号  $O_b$  として出力される値よりも低い輝度を示す値に設定してもよい。

【0185】

この場合であっても、上記ブランク期間の終了時点における輝度を、減少後の映像データ  $D2$  が常時印加されている場合のブランク期間の終了時点における輝度に近づけることができ、上記第2の映像表示期間における画素  $P_{IX}$  の応答不足の発生を抑制できる。

【0186】

いずれの場合であっても、映像データ  $D$  の変化によって、映像表示期間  $T_d$  に画素  $P_{IX}(i, j)$  へ出力される出力信号  $O_d$  の示す輝度が第1の輝度から第2の輝度へと変化する場合、定常状態のブランク期間用の出力信号  $O_b$  と比較して、輝度を増加させる方向および減少させる方向のうち、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号  $O_b$  を補正できれば、同様の効果が得られる。

【0187】

ただし、ブランク期間における画素  $P_{IX}$  の輝度の変化は、基本的に輝度を減少させる変化なので、ブランク期間における画素  $P_{IX}$  の輝度を増大させる方向へのブランク期間用の出力信号  $O_b$  の補正は、輝度の変化を弱める補正である。したがって、輝度の変化を強調するように補正する場合とは異なり、定常状態の場合において、ブランク期間用の出力信号  $O_b$  として出力可能な値の範囲の外に、強調されたブランク期間用の出力信号  $O_b$  を出力するための値の範囲を配置しなくても、ブランク期間用の出力信号  $O_b$  を確実に補正できる。この結果、定常状態における画像表示装置（1～1c）の画質を低下させることなく、ブランク期間用の出力信号または階調データを補正できる。

【0188】

ところで、輝度が減少するときにもブランク期間用の出力信号  $O_b$  を補正する場合、これまで使用されていた制御回路12、データ信号線駆動回路3および走査信号線駆動回路4を変更せずに使用するために、ブランク期間用の映像データ  $D_b$  を補正することによってブランク期間用の出力信号  $O_b$  を補正しようとする、以下の不具合が発生する虞れがある。

【0189】

具体的には、この場合は、輝度が減少する場合のブランク期間用の映像データ  $D_b$ （以下では、補正後の映像データ  $D_{bb}$  と称する）を、定常状態の場合のブランク期間用の映像データ（ $D_{ba}$ ）よりも低い値に設定する必要がある。ところが、特に、定常状態における、ブランク期間用の映像データ  $D_{ba}$  を最も暗い輝度（黒）を示す0階調に設定している構成では、それよりも低い階調が存在しないため、信号処理部は、補正後の映像データ  $D_{bb}$  を制御回路12へ正しく通知することができない。また、上記映像データ  $D_{ba}$  を、予め定められた階調に設定していたり、映像表示期間  $T_d$  の映像データの定数倍に設定している場合であっても、制御回路12へ出力する映像データ  $D$  は、正しく補正するために必要な階調だけ映像データ  $D_{ba}$  よりも低い値を表現できない場合がある。

【0190】

一例として、制御回路12へ出力する映像データ  $D$  が0～255階調を表現可能であったとする。さらに、例えば、上記映像データ  $D_{ba}$  が16階調であり、正しく補正するために20階調だけ低く設定する必要があるとすると、補正後に表示すべき値は、-4階調になる。ところが、当該値は、上記映像データ  $D$  では、表現できない。

【0191】

なお、補正後の映像データ  $D_{bb}$  を正しく通知するために、例えば、新たに信号処理部が制御回路12へ補正量を伝えるための伝送路を設けるなどすれば、制御回路12、および、各駆動回路3・4なども、当該補正量を受け付けることができるように変更する必要がある、手間がかかると共に、回路規模が増大してしまう。

【0192】

以下では、上記不具合を発生させることなく、輝度が減少するときにもブランク期間用の出力信号  $O_b$  を補正するために好適な構成として、映像表示期間用生成回路 31 へ入力される映像信号  $DAT$  を変換して、予め定められた階調よりも低い階調を示す映像データが出現しないように変換する構成について説明する。なお、上述したように、当該構成は、第 1 ~ 第 4 の実施形態のいずれにも適用できるが、以下では、特に適した構成として、第 1 の実施形態に適用した場合について説明する。

#### 【0193】

すなわち、変形例に係る信号処理回路 21d は、図 1 と略同様の構成であるが、図 18 に示すように、信号処理部 21d では、映像表示期間用生成回路 31 の前段に階調変換部 34d が設けられている。

10

#### 【0194】

当該階調変換部 34d は、映像表示期間用生成回路 31 へ入力される映像データの下限値を、当該映像データが表現し得る数値範囲の下限值 (0) よりも大きな値になるように、入力された映像データを変換するものであって、画質を余り低下させることなく、映像信号  $DAT$  の各映像データを変換するために、映像信号  $DAT$  の映像データの階調深度 (映像データを表現する際のビット幅) を、より深い階調深度 (より大きなビット幅) に設定し、階調 - 輝度特性を所望の特性に設定した後、時空間的に予め定められたノイズ情報を加算し、さらに、ノイズ情報の加算後の映像データを丸めている。

#### 【0195】

具体的には、本変形例に係る画素アレイ 2d (図 2 参照) は、入力端子  $T_1$  へ入力される各画素  $PIX$  への映像データ  $D_\alpha$  の  $y$  よりも大きな  $y$  特性を持つように設定されており、上記階調変換部 34d は、図 19 に示すように、入力端子  $T_1$  へ入力される各画素  $PIX$  への映像データ  $D$  を  $y$  変換して、より大きな  $y$  特性を持った表示デバイスへ表示するための映像データ  $D_\beta$  に変換する  $y$  変換回路 81 と、上記映像データ  $D_\beta$  が取り得る数値範囲を圧縮して、当該映像データ  $D_\beta$  と同じビット幅で、しかも、映像データ  $D_\beta$  の黒レベルよりも低い値を表現可能な映像データ  $D_\gamma$  を生成する階調変換回路 82 と、当該映像データ  $D_\gamma$  にノイズ生成回路 84 が生成したノイズを加算して出力するノイズ付加回路 83 と、ノイズ付加回路 83 が出力する各映像データの下位ビットを丸めて、映像データのビット幅を縮小する丸め処理回路 85 (丸め処理手段) とを含む  $BDE$  (Bit-Depth Extension) 回路が設けられており、丸め処理回路 85 の出力する映像データ  $D$  は、現フレーム  $FR(k)$  の映像データとして映像表示期間用生成回路 31 へ入力される。

20

30

#### 【0196】

本変形例では、上記入力端子  $T_1$  には、一般的な映像信号として、 $y = 2.2$  の特性を持った表示デバイスへ表示するための映像データ ( $D_\alpha$ ) が入力されており、上記画素アレイ 2d の  $y$  特性は、 $y = 2.8$  に設定されている。また、上記  $y$  変換回路 81 は、当該画素アレイ 2d の  $y$  特性と同じ特性の映像データ  $D_\beta$ 、すなわち、 $y = 2.8$  の特性を持った表示デバイスへ表示するための映像データ  $D_\beta$  を生成する。また、本変形例に係る  $y$  変換回路 81 は、 $y$  変換に起因する誤差の発生を抑制するために、映像データ  $D$  をより広いビット幅の映像データ  $D_\beta$  に変換している。

40

#### 【0197】

例えば、上記入力端子  $T_1$  には、一般的な映像信号として、各色毎に 8 ビットの映像信号が入力されており、上記  $y$  変換回路 81 は、8 ビットの映像データ  $D_\alpha$  を 10 ビットの映像データ  $D_\beta$  に変換する。

#### 【0198】

さらに、上記階調変換回路 82 は、図 20 に示すように、上記映像データ  $D_\beta$  が取り得る数値範囲  $A_1$  を圧縮して、当該数値範囲よりも狭い数値範囲  $A_2$  に変換する。また、当該数値範囲  $A_2$ 、すなわち、階調  $L_{11} \sim L_{12}$  までの範囲は、映像データ  $D_\gamma$  が階調  $L_{10} \sim L_{13}$  を表現できるとき、 $L_{10} < L_{11}$ 、かつ、 $L_{12} < L_{13}$  になるように設定されている。本変形例では、両映像データ  $D_\beta \cdot D_\gamma$  がそれぞれ 10 ビットであ

50

り、 $L1 = L10 = 0$ 、 $L2 = L13 = 1023$ であり、上記値 $L11$ および $L12$ は、例えば、79および1013に設定されている。なお、上記映像データ $D\beta$ では、最小の階調( $L1$ )が黒を示しており、最大の階調( $L2$ )が白を示している。

#### 【0199】

一方、上記ノイズ生成回路84は、平均値が0であり、画素アレイ2dへ表示される映像に擬似輪郭が発生しない程度にランダムなノイズを出力している。また、ノイズデータの最大値が大き過ぎると、ノイズパターンが画像表示装置1dの使用者に認識される虞れがある。したがって、上記ノイズの最大値は、ノイズパターンが認識されない程度に設定されている。

#### 【0200】

本変形例では、ノイズ付加回路83へ入力される各画素 $PIX(i, j)$ への映像データ $Dy(i, j, k)$ は、10ビットで表現されており、ノイズデータの大きさは、 $\pm 7$ ビット以内に設定されている。

#### 【0201】

上記ノイズ生成回路85は、例えば、線形帰還シフトレジスタ(M系列やGold系列など)を含む演算回路など、種々の演算回路であってもよいが、本変形例に係るノイズ生成回路85は、 $16 \times 16$ あるいは $32 \times 32$ など、予め定められたブロック分のノイズデータを記憶したメモリ91と、当該メモリ91から順次ノイズデータを読み出すアドレスカウンタ92と、アドレスカウンタ92をリセットするためのリセット信号を生成する制御回路93とを備えている。

#### 【0202】

上記制御回路93は、同一の画素 $PIX(i, j)$ への映像データ $D(i, j, *)$ へ、全フレームに渡って、互いに同じ値のノイズデータが印加されるように、アドレスカウンタ92をリセットしている。例えば、本変形例では、上記制御回路93は、図2に示す映像信号源S0から映像データと共に伝送される水平同期信号および垂直同期信号の少なくとも一方に同期してアドレスカウンタ92をリセットする。この結果、上記ノイズ付加回路84は、同一の画素 $PIX(i, j)$ への映像データ $D(i, j, *)$ へ、全フレームに渡って、互いに同じ値のノイズデータを付加できる。したがって、画像表示装置1dが画素アレイ2dに静止画を表示している場合、ノイズデータの時間変化に起因するチラツキやノイズ感のない安定した静止画を表示できる。ここで、\*は、任意の値を示している。

#### 【0203】

なお、上記メモリ91には、ランダムなノイズデータが格納されているので、各フレームにおいて、同じブロック内に位置する画素 $PIX$ への映像データには、ランダムなノイズデータが付加され、画素アレイ2dに表示される映像に擬似輪郭が発生しない。

#### 【0204】

また、上記丸め処理回路85は、ノイズ生成回路84の出力する10ビットの映像データから、下位2ビットを丸め、8ビットの映像データ $D(i, j, k)$ として出力する。これに伴ない、上記フレームメモリ31において、現フレーム $FR(k)$ の各映像データ $D1(i, j, k)$ を記憶するための記憶領域は、1つの映像データ $D(i, j, k)$ あたり、8ビットに設定されている。

#### 【0205】

ここで、上記丸め処理回路85によって行われる丸め処理は、切り捨て処理であってもよいし、切り上げ処理であってもよい。また、10進数の場合の四捨五入処理(2進数の場合の0捨1入処理)のように、予め定められたしきい値を超えるか否かによって、切り捨てるか切り上げるかを選択する処理であってもよい。ただし、これらの丸め処理のうち、切り捨て処理であれば、上位の桁を変更する必要がない。したがって、処理の簡略化が求められる場合、丸め処理回路85は、切り捨てによって、下位ビットを丸めることが望ましい。

#### 【0206】

10

20

30

40

50

このように、ノイズを付加した後で、丸め処理を行っているので、画素アレイ 2 d へ表示される映像にノイズパターンも擬似輪郭も発生せず、丸め処理前の映像データ D を表示した場合と見かけ上相違していないにも拘わらず、丸め処理回路 8 1 以降の回路で処理される映像データのビット数を削減できる。

#### 【 0 2 0 7 】

ここで、付加されたノイズは、画像表示装置 1 d の使用者によって、観察している階調が周囲の画素とどの程度異なっているか（変動率）、および、目指す輝度とどの程度異なっているか（誤差）として認識される。一般に、画像表示装置 1 d のように、1 0 0 p p i を基準にして絵作りする分野では、上記誤差の許容限界は、白輝度の 5 % 程度であり、上記変動率の許容限界は、表示階調の 5 % 程度であることが知られている。

10

#### 【 0 2 0 8 】

画素 P I X への階調を x 階調だけ増加したときに、画素の透過率が、周囲の輝度（階調を増加する前の透過率）を基準に何 % だけ増加するかを計算したところ、画素アレイ 2 d の  $\gamma$  特性が  $\gamma = 2.8$  であり、映像データ D  $\gamma$  が 1 0 ビットで表現される場合、x が 3 2 ~ 4 8 階調であれば、殆どの階調で上記変動率が上記許容限界に収まることが確認できた。同様に、画素の表示階調を x 階調だけ増加したときに、本来の透過率（階調を増加する前の透過率）を基準に何 % だけ増加するかとを計算したところ、画素アレイ 2 d の  $\gamma$  特性が  $\gamma = 2.8$  であり、映像データ D  $\gamma$  が 1 0 ビットで表現される場合、x が 3 2 ~ 4 8 階調であれば、殆どの階調で上記変動率が上記許容限界に収まることが確認できた。この結果、3 2 ~ 4 8 階調のノイズであれば、殆どの階調で上記許容限界を下回り、使用者に見かけ上表示品質が劣化していないと感じさせることができる。

20

#### 【 0 2 0 9 】

したがって、1 つの画素を単独で視認できない距離で見ることが想定されている場合、2 ~ 3 画素（6 ~ 9 画素）の間で、上記変動率および誤差が 5 % を下回るように設定すればよい。ここで、上記ノイズデータが略正規分布であるとする、3 2 ~ 4 8 [ 階調 ]  $\times$  6 ( 1 / 2 ) ~ 9 ( 1 / 2 ) = 8 0 ~ 1 4 4 [ 階調 ] となる。したがって、7 ビット程度、すなわち、映像データ D b よりも 3 ビット程度少ないビット幅で時系列的に固定のノイズを付加しても、ノイズパターンが画像表示装置の使用者に視認される虞れはない。

#### 【 0 2 1 0 】

ここで、一般には、画素サイズが大きくなっても、観察距離は、それに比例する程には増大しないことが多いので、画素サイズが大きくなる程、ノイズデータの許容レベルが小さくなる。したがって、1 ~ 1 4 4 階調（7 ビット以内）という数値範囲の中でも、上記ノイズデータの絶対値の最大値として、多くの画像表示装置で好ましく使用される数値範囲は、4 8 ~ 8 0 階調の範囲であり、さらに好ましくは、6 3 階調（6 ビット）に設定する方が望ましい。

30

#### 【 0 2 1 1 】

上記構成では、映像表示期間用生成回路 3 1 の前段に階調変換部 3 4 d が設けられており、階調変換部 3 4 d によって、映像表示期間用生成回路 3 1 へ入力される映像データ D が、予め定められた階調（L 1 1）よりも大きな階調のみになるように、階調変換されている。したがって、ブランク期間用生成回路 3 2 は、上記階調以下の階調（L 1 0 ~ L 1 1）を、階調遷移が発生したときのブランク期間用の映像データ D b を調整するために使用できる。この結果、制御回路 1 2 以降の回路を変更していないにも拘わらず、上述の不具合が発生することがなく、輝度が減少する場合であっても、何ら支障なく、ブランク期間用の出力信号 O b を補正できる。

40

#### 【 0 2 1 2 】

また、画素アレイ 2 d は、入力端子 T 1 へ入力される映像データ（D  $\alpha$ ）よりも大きな  $\gamma$  特性を持つように設定されており、入力端子 T 1 へ入力された映像データ D  $\alpha$  は、 $\gamma$  変換回路 8 1 によって、より大きな  $\gamma$  特性の映像データ D  $\beta$  へ変換され、さらに、階調変換回路 8 2 によって、映像データ D  $\beta$  の黒レベルよりも低い値を表現可能な映像データ D  $\gamma$  に階調変換された後、変換後の映像データ D  $\gamma$  が映像表示期間用生成回路 3 1 へ入力され

50

る。

【0213】

したがって、 $\gamma$ 変換によって、図21に示すように、画素PIXがその階調を表示する際に黒く潰れる階調がより多くなっており、さらに、階調変換によって、それらの階調中の予め定められた階調(図20に示す階調L10~L11)を映像データD $\alpha$ の黒レベルよりも低い階調に割り当てている。この結果、階調変換部34dを設けなかった構成と比較して、ブランク期間用生成回路32は、階調を減少させる方向に、映像データDをより大きく変更できる。したがって、輝度をより大幅に減少させる階調遷移が発生し、正しく補正するためには、ブランク期間用の映像データDbを、より大きく補正する必要がある場合であっても、何ら支障なく、ブランク期間用の映像データDbを調整できる。

10

【0214】

また、上記構成では、ノイズを付加した後に、丸め処理を行っているので、映像表示期間用生成回路31へ入力される映像データの数値範囲のうち、通常の映像データに使用される数値範囲(上記予め定められた階調よりも大きな数値範囲)が、入力端子T1に入力される映像データの数値範囲よりも狭くなっているにも拘わらず、画素アレイ2dへ表示される映像にノイズパターンも擬似輪郭も発生させず、丸め処理前の映像データDを表示した場合と見かけ上相違していない映像を表示できる。

【0215】

なお、上記では、ノイズ付加回路84が映像データD(i, j, \*)へ付加するノイズが時系列的に固定されており、ある画素PIX(i, j)への映像データDyには、常時同一の値のノイズが付加される場合について説明したが、ノイズ付加回路84が映像データDyへ付加するノイズを時系列的に変化させても、同様の効果が得られる。

20

【0216】

一例として、制御回路93が、アドレスカウンタ92のリセットタイミングと、フレームFR(k)の最初の映像データD(1, 1, k)との位相差を、フレーム毎に変更すれば、時系列的にノイズを変化させることができる。

【0217】

また、上記では、ノイズ生成回路が生成するノイズの最大値が一定の場合を例にして説明したが、本実施形態では、入力端子T1に入力される映像データD(i, j, k)の示す階調を検出し、それによって、ノイズ生成回路の生成するノイズの最大値を変更しても、同様の効果が得られる。

30

【0218】

なお、本変形例では、映像表示期間用生成回路(31)の前に階調変換部34dを設けているが、ブランク期間用生成回路32の前段であれば、映像表示期間用生成回路31とブランク期間用生成回路32との間に設けてもよい。ただし、本実施形態のように、映像表示期間用生成回路の前に設けた場合は、第4の実施形態のように、映像表示期間用生成回路31cが階調遷移を強調する場合であっても、以下の現象、すなわち、階調遷移が強調された映像データに予測できないノイズを付加してしまい、当該ノイズが使用者に視認されてしまうという現象の発生を防止でき、より高品質な画像を表示できる。

【0219】

また、上記では、画素PIXへの映像データDが当該画素PIXの輝度を増加あるいは減少させるように変化する場合全てについて、上記ブランク期間用生成回路がブランク期間用の出力信号Obを補正する構成について説明したが、これに限るものではなく、特に、補正が必要な変化に限って、ブランク期間用の出力信号Obを補正してもよい。

40

【0220】

なお、上記各実施形態では、垂直配向モードかつノーマリブラックモードの液晶セルを表示素子として用いた場合を例にして説明したが、これに限るものではない。応答速度が遅く、階調遷移を強調するように変調して駆動したとしても、前々回から前回への階調遷移において、実際の階調遷移と、所望の階調遷移とに差が発生する表示素子であれば、略同様の効果が得られる。

50

## 【 0 2 2 1 】

ただし、現在のところ、液晶セルは、ブランク期間を設けて駆動するには、応答速度が充分でないことが多いので、液晶テレビジョン受像機や液晶モニタ装置など、液晶セルを駆動する駆動装置として、上記各実施形態に係る駆動部 1 4 ~ 1 4 d を用いると、特に効果が大きい。

## 【 0 2 2 2 】

また、上記各実施形態では、信号処理部 ( 2 1 ~ 2 1 d ) を構成する各部材がハードウェアのみで実現されている場合を例にして説明したが、これに限るものではない。各部材の全部または一部を、上述した機能を実現するためのプログラムと、そのプログラムを実行するハードウェア ( コンピュータ ) との組み合わせで実現してもよい。一例として、画像表示装置 1 に接続されたコンピュータが、画像表示装置 1 を駆動する際に使用されるデバイスドライバとして、信号処理部を実現してもよい。また、画像表示装置に内蔵あるいは外付けされる変換基板として、信号処理部が実現され、ファームウェアなどのプログラムの書き換えによって、当該信号処理部を実現する回路の動作を変更できる場合には、当該ソフトウェアが記録された記録媒体を配布したり、当該ソフトウェアを通信路を介して伝送するなどして、当該ソフトウェアを配布し、上記ハードウェアに、そのソフトウェアを実行させることによって、当該ハードウェアを、上記各実施形態の信号処理部として動作させてもよい。

## 【 0 2 2 3 】

これらの場合は、上述した機能を実行可能なハードウェアが用意されていれば、当該ハードウェアに、上記プログラムを実行させるだけで、上記各実施形態に係る信号処理部を実現できる。

## 【 0 2 2 4 】

より詳細に説明すると、ソフトウェアを用いて実現する場合、CPU、あるいは、上述した機能を実行可能なハードウェアなどからなる演算手段が、ROMやRAMなどの記憶装置に格納されたプログラムコードを実行し、図示しない入出力回路などの周辺回路を制御することによって上記各実施形態に係る信号処理部を実現できる。

## 【 0 2 2 5 】

この場合、処理の一部を行うハードウェアと、当該ハードウェアの制御や残余の処理を行うプログラムコードを実行する上記演算手段とを組み合わせても実現することもできる。さらに、上記各部材のうち、ハードウェアとして説明した部材であっても、処理の一部を行うハードウェアと、当該ハードウェアの制御や残余の処理を行うプログラムコードを実行する上記演算手段とを組み合わせても実現することもできる。なお、上記演算手段は、単体であってもよいし、装置内部のバスや種々の通信路を介して接続された複数の演算手段が共同してプログラムコードを実行してもよい。

## 【 0 2 2 6 】

上記演算手段によって直接実行可能なプログラムコード自体、または、後述する解凍などの処理によってプログラムコードを生成可能なデータとしてのプログラムは、当該プログラム ( プログラムコードまたは上記データ ) を記録媒体に格納し、当該記録媒体を配付したり、あるいは、上記プログラムを、有線または無線の通信路を介して伝送するための通信手段で送信したりして配付され、上記演算手段で実行される。

## 【 0 2 2 7 】

なお、通信路を介して伝送する場合、通信路を構成する各伝送媒体が、プログラムを示す信号列を伝搬し合うことによって、当該通信路を介して、上記プログラムが伝送される。また、信号列を伝送する際、送信装置が、プログラムを示す信号列により搬送波を変調することによって、上記信号列を搬送波に重畳してもよい。この場合、受信装置が搬送波を復調することによって信号列が復元される。一方、上記信号列を伝送する際、送信装置が、デジタルデータ列としての信号列をパケット分割して伝送してもよい。この場合、受信装置は、受信したパケット群を連結して、上記信号列を復元する。また、送信装置が、信号列を送信する際、時分割 / 周波数分割 / 符号分割などの方法で、信号列を他の信号列

と多重化して伝送してもよい。この場合、受信装置は、多重化された信号列から、個々の信号列を抽出して復元する。いずれの場合であっても、通信路を介してプログラムを伝送できれば、同様の効果が得られる。

#### 【0228】

ここで、プログラムを配付する際の記録媒体は、取外し可能である方が好ましいが、プログラムを配付した後の記録媒体は、取外し可能か否かを問わない。また、上記記録媒体は、プログラムが記憶されていれば、書換え（書き込み）可能か否か、揮発性か否か、記録方法および形状を問わない。記録媒体の一例として、磁気テープやカセットテープなどのテープ、あるいは、フロッピー（登録商標）ディスクやハードディスクなどの磁気ディスク、または、CD-ROMや光磁気ディスク（MO）、ミニディスク（MD）やデジタルビデオディスク（DVD）などのディスクが挙げられる。また、記録媒体は、ICカードや光カードのようなカード、あるいは、マスクROMやEPROM、EEPROMまたはフラッシュROMなどのような半導体メモリであってもよい。あるいは、CPUなどの演算手段内に形成されたメモリであってもよい。

10

#### 【0229】

なお、上記プログラムコードは、上記各処理の全手順を上記演算手段へ指示するコードであってもよいし、所定の手順で呼び出すことで、上記各処理の一部または全部を実行可能な基本プログラム（例えば、オペレーティングシステムやライブラリなど）が既に存在していれば、当該基本プログラムの呼び出しを上記演算手段へ指示するコードやポインタなどで、上記全手順の一部または全部を置き換えてもよい。

20

#### 【0230】

また、上記記録媒体にプログラムを格納する際の形式は、例えば、実メモリに配置した状態のように、演算手段がアクセスして実行可能な格納形式であってもよいし、実メモリに配置する前で、演算手段が常時アクセス可能なローカルな記録媒体（例えば、実メモリやハードディスクなど）にインストールした後の格納形式、あるいは、ネットワークや搬送可能な記録媒体などから上記ローカルな記録媒体にインストールする前の格納形式などであってもよい。また、プログラムは、コンパイル後のオブジェクトコードに限るものではなく、ソースコードや、インタプリタまたはコンパイルの途中で生成される中間コードとして格納されていてもよい。いずれの場合であっても、圧縮された情報の解凍、符号化された情報の復号、インタプリタ、コンパイル、リンク、または、実メモリへの配置などの処理、あるいは、各処理の組み合わせによって、上記演算手段が実行可能な形式に変換可能であれば、プログラムを記録媒体に格納する際の形式に拘わらず、同様の効果を得ることができる。

30

#### 【0231】

本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御する映像表示工程と、上記各映像表示工程の合間に設けられる工程であって、ブランク期間用の出力信号を上記画素へ供給することによって、当該画素の輝度を、当該工程に隣接して行われる映像表示工程の少なくとも予め定められた一方における画素の輝度よりも高くないように、あるいは、暗表示用に予め定められた輝度になるように制御するブランキング制御工程とを含む表示装置の駆動方法において、上記ブランキング制御工程は、当該ブランキング制御工程の前後に実施される映像表示工程での映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とすると、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、第1および第2の輝度が一致している場合のブランク期間用の出力信号と比較して、輝度を増加させる方向および減少させる方向のうち、上記変化と同じ方向に補正された輝度を示すように、上記ブランク期間用の出力信号を補正することを特徴としている。

40

#### 【0232】

また、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設け

50

られる工程であって、表示装置が表示すべき映像を示す映像信号に応じた映像表示期間用の出力信号を、当該表示装置の画素へ供給して、当該画素の輝度を制御する映像表示工程と、上記各映像表示工程の合間に設けられる工程であって、ブランク期間用の出力信号を上記画素へ供給することによって、当該画素の輝度を、当該工程に隣接して行われる映像表示工程の少なくとも予め定められた一方における画素の輝度よりも高くないように、あるいは、暗表示用に予め定められた輝度になるように制御するブランキング制御工程とを含む表示装置の駆動方法において、上記ブランキング制御工程は、当該ブランキング制御工程の前後に実施される映像表示工程での映像表示期間用の出力信号の示す輝度を、それぞれ第1および第2の輝度とすると、第1の輝度から第2の輝度への変化が予め定められた変化であった場合は、上記第1の輝度と上記第2の輝度とに基づいて上記ブランク期間用の出力信号を補正することを特徴としている。

10

#### 【0233】

さらに、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置の画素への階調データとして与えられる入力階調データに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成する生成工程と、上記各生成工程に対応して設けられる工程であって、対応する生成工程にて生成された上記両階調データを、予め定められた順番で出力する出力工程とを含んでいる表示装置の駆動方法において、上記各生成工程は、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データと、上記今回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データとして、上記前回の入力階調データの示す階調と上記今回の入力階調データの示す階調とが同じ場合のブランク期間用の階調データと比較して、増加する方向および減少する方向のうち、当該階調遷移と同じ方向に補正された階調データを出力する補正工程を含んでいることを特徴としている。

20

30

#### 【0234】

また、本発明に係る表示装置の駆動方法は、上記課題を解決するために、繰り返し設けられる工程であって、表示装置の画素への階調データとして与えられる入力階調データに基づいて、当該画素への映像表示期間用の階調データと、当該画素への階調データであって、当該映像表示期間用の階調データよりも明るくない階調、あるいは、暗表示用に予め定められた階調を示すブランク期間用の階調データとの双方を生成する生成工程と、上記各生成工程に対応して設けられる工程であって、対応する生成工程にて生成された上記両階調データを、予め定められた順番で出力する出力工程とを含んでいる表示装置の駆動方法において、上記表示装置の画素への前回の入力階調データの示す階調から、当該画素への今回の入力階調データの示す階調への階調遷移が、予め定められた階調遷移である場合は、上記前回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データと、上記今回の入力階調データに基づく生成工程で出力される映像表示期間用の階調データとの間に出力されるブランク期間用の階調データを、上記前回および今回の入力階調データに基づいて補正する補正工程を含んでいることを特徴としている。

40

#### 【0235】

さらに、上記構成に加えて、上記予め定められた変化または階調遷移は、画素の輝度の増加を示すものであって、上記ブランキング制御手段は、それに該当する場合は、上記ブランク期間における画素の輝度を増大させる方向に、上記ブランク期間用の出力信号または階調データを補正してもよい。

#### 【0236】

50

当該構成において、予め定められた変化の場合に出力信号を補正するブランキング制御手段は、第1の輝度から第2の輝度への変化が画素の輝度の増加を示す変化の場合に、ブランク期間における画素の輝度を増大させる方向に出力信号を補正する。同様に、予め定められた階調遷移の場合に階調データを補正するブランキング制御手段は、前回の入力階調データの示す輝度から今回の入力階調データの示す輝度への階調遷移が、画素の輝度の増加を示す場合に、ブランク期間における画素の輝度を増大させる方向に階調データを補正する。

#### 【0237】

ここで、ブランク期間における画素の輝度の変化は、基本的に輝度を減少させる変化なので、ブランク期間における画素の輝度を増大させる方向へのブランク期間用の出力信号または階調データの補正は、輝度の変化を弱める補正である。したがって、輝度の変化を強調するように補正する場合とは異なり、定常状態の場合において、ブランク期間用の出力信号または階調データとして出力可能な値の範囲の外に、強調されたブランク期間用の出力信号または階調データを出力するための値の範囲を配置しなくても、ブランク期間用の出力信号または階調データを確実に補正できる。この結果、定常状態における表示装置の画質を低下させることなく、ブランク期間用の出力信号または階調データを補正できる。

10

#### 【0238】

さらに、上記構成に加えて、上記映像表示期間用の階調データとして、入力階調データと同一の階調データを生成する生成手段を備えていてもよい。

20

#### 【0239】

当該構成では、生成手段が、入力階調データと同一の値を持った、映像表示期間用の階調データを生成するので、映像表示期間用の階調データを生成するために階調を補正する手段（例えば、テーブルなど）を設ける必要がなく、当該補正用の手段を設ける構成よりも、構成を簡略化できる。

#### 【0240】

また、上記構成に加えて、上記ブランキング制御手段は、上記予め定められた変化または階調遷移ではない場合、ブランク期間用の出力信号または階調データが予め定められた値となるように制御してもよい。

#### 【0241】

30

当該構成では、ブランク期間用の出力信号または階調データを予め定められた値に制御するので、ブランク期間用の出力信号または階調データを変更する構成よりも簡単な構成で、ブランク期間の挿入による動画表示時の画質向上効果を確実に達成できる。

#### 【0242】

さらに、ブランキング制御手段が階調データを制御する構成の場合は、上記構成に加えて、上記入力階調データは、256階調のいずれかを示しており、上記ブランキング制御手段は、上記予め定められた階調遷移ではない場合、ブランク期間用の階調データが、0階調よりも大きく、32階調以下の値として、予め定められた値となるように制御してもよい。

#### 【0243】

40

当該構成では、ブランク期間用の階調データを予め定められた値に制御するので、ブランク期間用の階調データを変更する構成よりも簡単な構成で、ブランク期間の挿入による動画表示時の画質向上効果を確実に達成できる。

#### 【0244】

さらに、上記構成では、ブランク期間用の階調データが32階調以下に設定されるので、比較的広く使用されているガンマ値が2.2の階調データが入力されている場合に、ブランク期間における画素の輝度を、表示上、問題となる程の黒浮き（コントラスト低下）が発生しない輝度に抑えることができる。また、ブランク期間用の階調データが0階調よりも大きな値に設定されるので、表示装置が、画素を含む表示パネルとして、垂直配向モードの液晶セルをノーマリブラックモードで使用しており、黒表示状態には、黒以外の表

50

示のときとは異なって、液晶分子が倒れる方位が制御されておらず、応答速度が大幅に低下する場合であっても、画素を十分な速度で応答させることができる。

【0245】

また、上記構成に加えて、上記ブランキング制御手段は、上記予め定められた変化または階調遷移ではない場合、ブランク期間用の出力信号または階調データを、当該ブランク期間に隣接する映像表示期間用の出力信号または階調データに応じた値になるように制御してもよい。

【0246】

当該構成において、予め定められた変化の場合に出力信号を補正するブランキング制御手段は、第1の輝度から第2の輝度への変化が予め定められた変化ではない場合、ブランク期間用の出力信号を、上記映像表示期間用の出力信号に応じて補正する。同様に、予め定められた階調遷移の場合に階調データを補正するブランキング制御手段は、前回の入力階調データの示す輝度から今回の入力階調データの示す輝度への階調遷移が、予め定められた階調遷移ではない場合、ブランク期間用の階調データを上記映像表示期間用の階調データに応じて制御する。

10

【0247】

さらに、上記構成に加えて、上記表示装置の駆動装置には、画素への映像データとして、当該画素の表示階調を示すデータが入力されており、上記ブランキング制御手段は、上記予め定められた階調遷移ではない場合、当該映像データの示す階調を定数倍した値となるように、上記ブランク期間用の階調データを制御してもよい。

20

【0248】

ここで、ブランク期間の画素の輝度が暗い程、動画表示時の画質を向上できる一方で、表示装置の画面の明るさが低下してしまう。したがって、定常状態のブランク期間用の出力信号または階調データの値は、動画表示時の画質向上効果と、画面の明るさ向上効果とを、バランス良く達成可能な値に設定することが望まれる。

【0249】

ところが、動画表示時の画質を互いに同じ程度に向上するために必要なブランク期間用の出力信号または階調データの値は、ブランク期間に隣接する映像表示期間の輝度が互いに異なっていると、互いに異なった値になり、映像表示期間の輝度が明るい程、同程度に画質を向上するために必要な輝度も高くなる。

30

【0250】

したがって、定常状態のブランク期間表示用の出力信号または階調データを一定にする構成では、比較的暗い表示においても、動画表示時の画質を向上できるように、ブランク期間の輝度を決定する必要がある、画面の明るさを充分に向上することが難しい。

【0251】

これに対して、上記各構成では、ブランク期間用の出力信号または階調データを、当該ブランク期間に隣接する映像表示期間用の出力信号または階調データに応じた値になるように制御する。この結果、定常状態のブランク期間用の出力信号または階調データの値が一定の構成と比較して、動画表示時の画質向上効果と、画面の明るさ向上効果との双方を、より高いレベルで、バランス良く達成可能な表示装置を実現できる。

40

【0252】

また、上記構成に加えて、上記予め定められた階調遷移の少なくとも一部は、画素の輝度の減少を示すものであって、上記入力階調データを、予め定められた階調よりも明るい階調のみからなるように、階調変換する階調変換手段を備えていてもよい。なお、当該予め定められた階調としては、ブランク期間用の階調データなどが好適に用いられる。

【0253】

上記構成では、上記入力階調データは、階調変換手段によって、予め定められた階調よりも明るい階調のみからなるように階調変換されるので、ブランキング制御手段は、ブランク期間用の映像データを輝度を減少させる方向に調整できる。したがって、上記予め定められた階調遷移の少なくとも一部が画素の輝度の減少を示すものであっても、ブランキ

50

ング制御手段は、何ら支障なく、第2の映像表示期間の終了時点における画素の輝度を所望の値に近づけることができる。この結果、画素の輝度が減少する場合であっても、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

【0254】

さらに、上記構成に加えて、上記階調変換手段は、上記入力階調データを、より深い深度に変換して出力すると共に、上記階調変換手段によって変換された階調データに、ノイズ情報を加算した後、丸め処理を行う丸め処理手段を備えていてもよい。なお、上記ノイズ情報は、時間的にランダムな値であってもよいし、空間的にランダムな値であってもよい。また、上記丸め処理は、切り捨て処理であってもよいし、切り上げ処理であってもよい。さらに、10進数の場合の四捨五入処理（2進数の場合の0捨1入処理）のように、予め定められたしきい値を超えるか否かによって、切り捨てるか切り上げるかを選択する処理であってもよい。

10

【0255】

当該構成では、上記入力階調データは、より深い深度に変換されるので、階調変換に起因する演算誤差の発生を抑制できる。さらに、階調変換後の入力階調データは、ノイズ情報が加算され、さらに、丸め処理される。したがって、ノイズ情報を加算せずに丸め処理を行った結果、各画素に表示される映像に擬似輪郭が発生する構成とは異なり、丸め処理に起因する擬似輪郭の発生を防止できる。この結果、階調変換および丸め処理に起因する画質の劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

20

【0256】

また、上記構成に加えて、上記階調変換手段は、上記入力階調データのガンマ特性のガンマ値をより大きな値に変更してもよい。当該構成では、表示時に黒く潰れてしまう階調は、ガンマ変換しない構成と比較して多くなる。したがって、余り画質を低下させることなく、ブランキング制御手段がブランク期間用の映像データを輝度を減少させる方向に調整するための階調を確保でき、高画質な動画を表示可能な表示装置を提供できる。

【0257】

ところで、上記表示装置の駆動装置は、ハードウェアで実現してもよいし、プログラムをコンピュータに実行させることによって実現してもよい。具体的には、本発明に係るプログラムは、上記表示装置の駆動装置の各手段としてコンピュータを動作させるプログラムであり、本発明に係る記録媒体には、当該プログラムが記録されている。

30

【0258】

これらのプログラムがコンピュータによって実行されると、当該コンピュータは、上記表示装置の駆動装置として動作する。したがって、上記表示装置の駆動装置と同様に、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示可能な表示装置を提供できる。

【0259】

また、本発明に係る表示装置は、上記各表示装置の駆動装置のいずれかを備えている。したがって、上記表示装置の駆動装置と同様に、第2の映像表示期間における応答不足に起因する画質劣化を抑制でき、高画質な動画を表示できる。

40

【0260】

さらに、本発明に係る表示装置は、上記構成に加えて、上記表示装置は、上記画素として液晶を用いた、テレビジョン放送の受像機であってもよい。また、上記構成に加えて、上記表示装置は、上記画素として液晶を用い、映像信号を表示する液晶モニタであってもよい。

【0261】

ここで、現在のところ、液晶セルは、ブランク期間を設けて駆動するには、応答速度が充分でないことが多いので、上記表示装置の駆動装置を備えた表示装置は、液晶テレビジョン受像機や液晶モニタ装置として特に好適に使用できる。

【0262】

50

尚、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

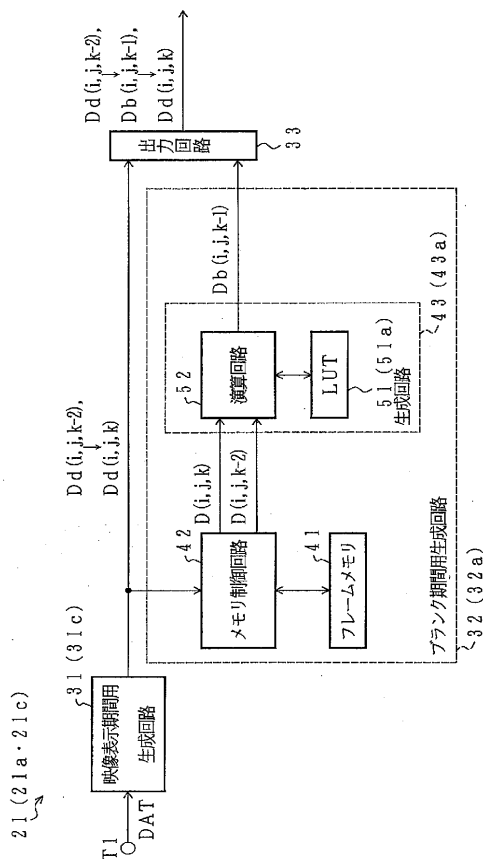
【産業上の利用可能性】

【0263】

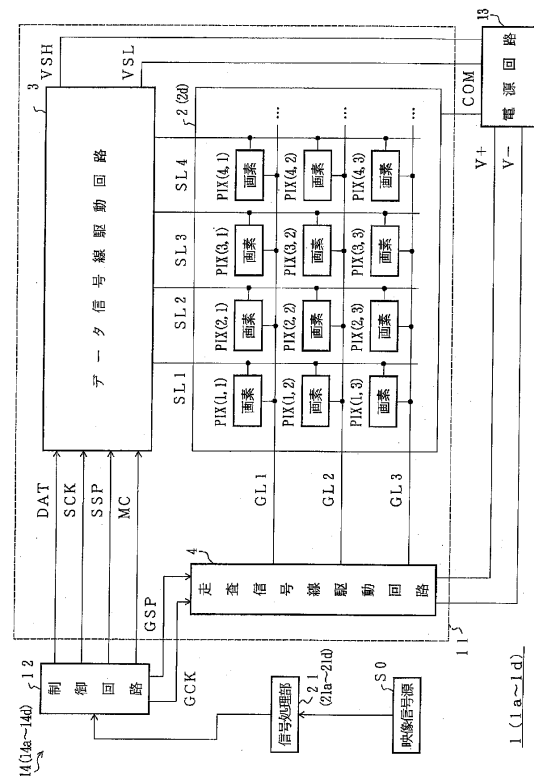
本発明によれば、ブランク期間用の出力信号または階調データを補正することによって、映像表示期間に表示すべき輝度が変化したときの画素の応答不足に起因する画質劣化を抑制でき、高画質な動画を表示を可能とするので、例えば、液晶テレビジョン受像機および液晶モニタ装置をはじめとして、種々の表示装置の駆動に好適に使用できる。

10

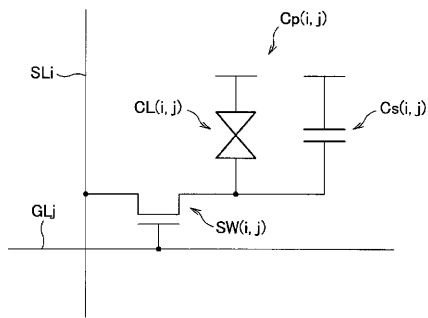
【図1】



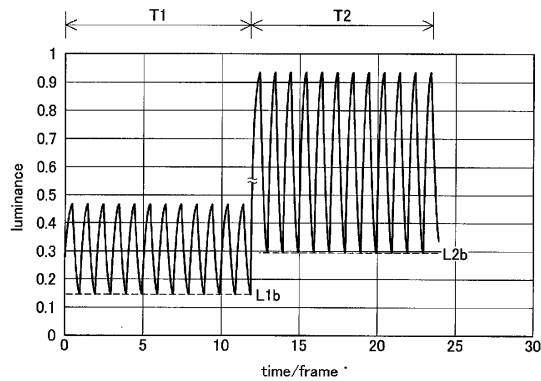
【図2】



【 図 3 】



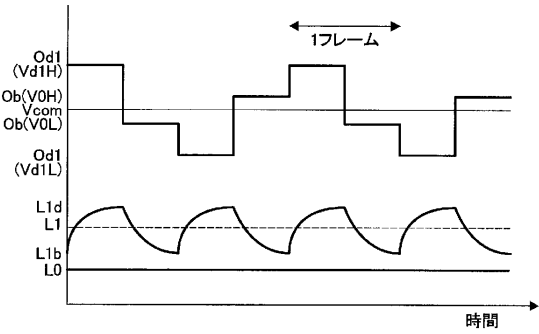
【 図 4 】



【 図 6 】

[illegible]

【 図 5 】



【圖 7】

[illegible]

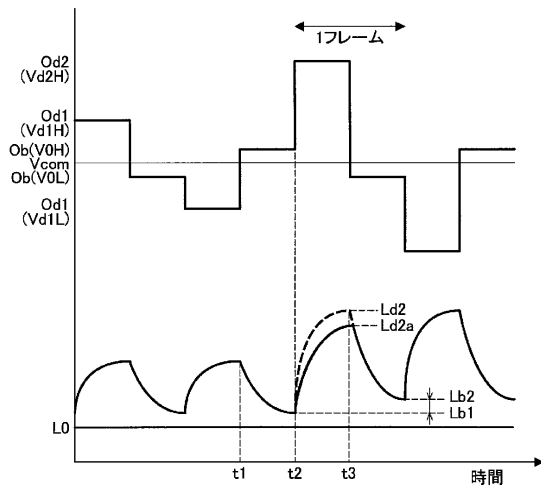
【圖 8】

[illegible]

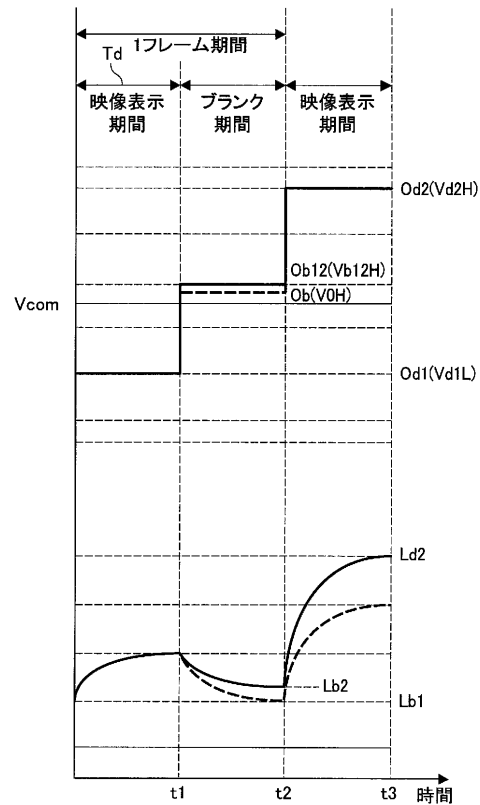
【 図 9 】

[illegible]

【 図 1 0 】



【 図 1 1 】



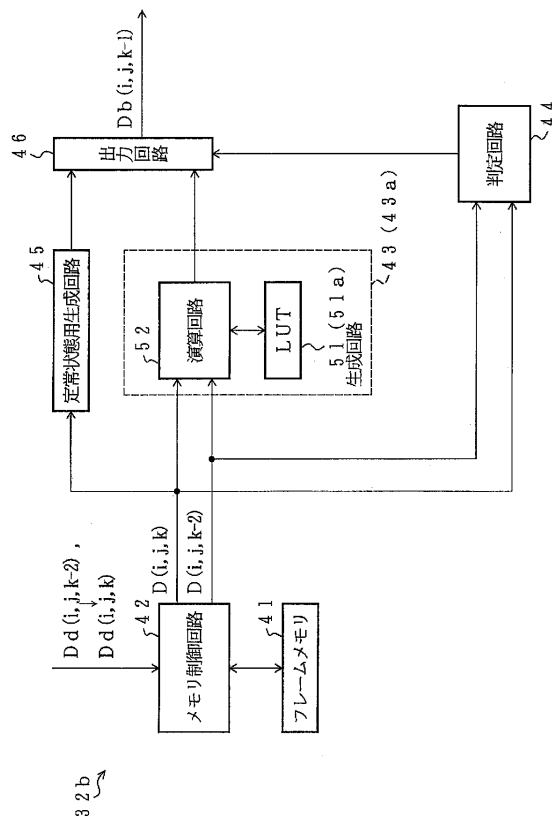
【 図 1 2 】

[illegible]

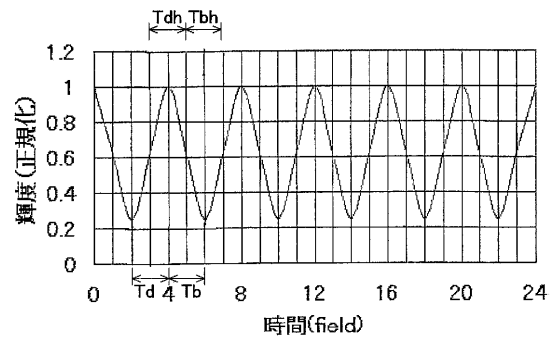
【 図 1 3 】

[illegible]

【 ㊦ 1 4 】



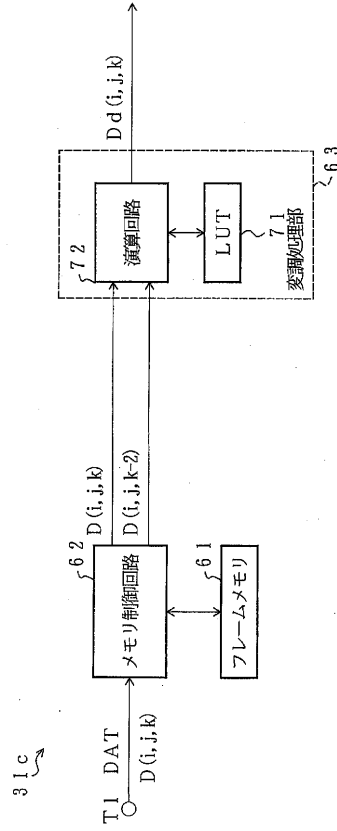
【 図 1 5 】



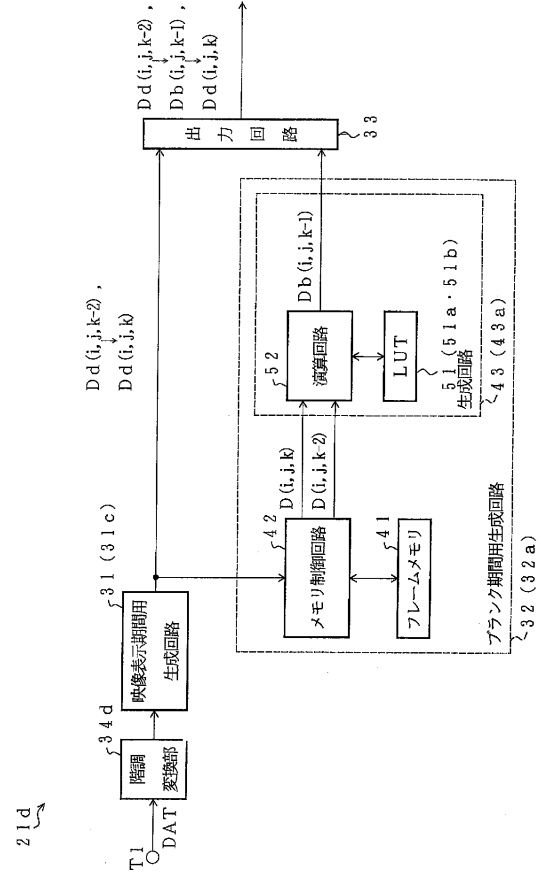
【 図 1 6 】

[illegible]

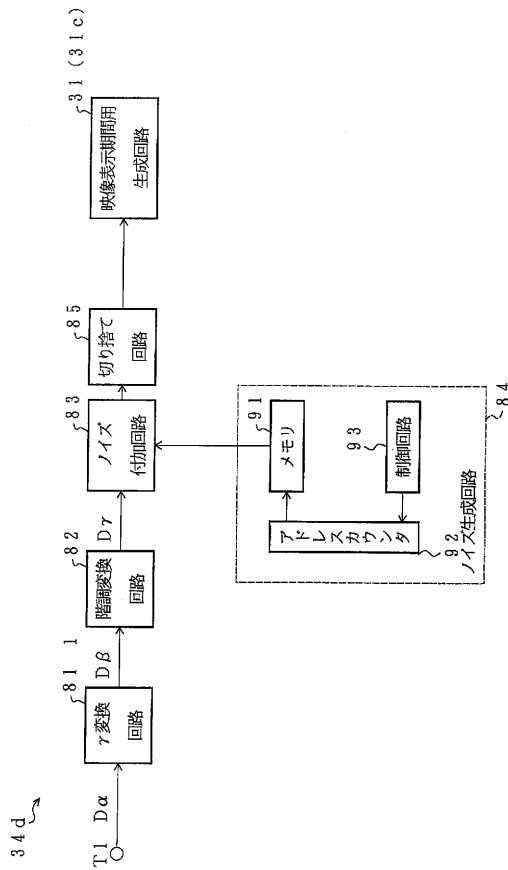
【図 17】



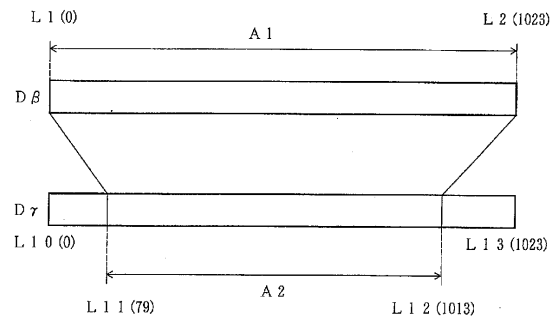
【図 18】



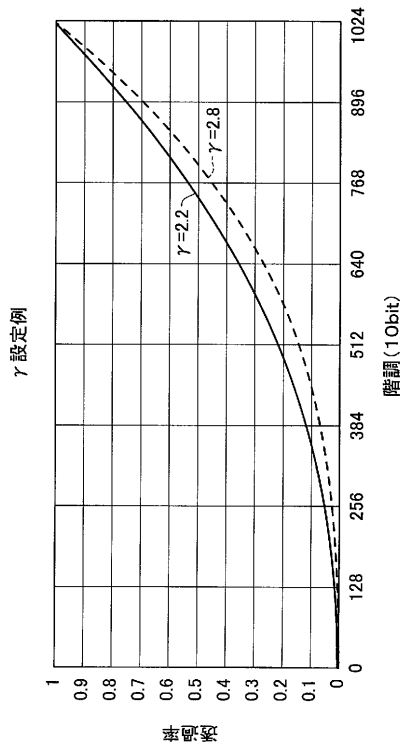
【図 19】



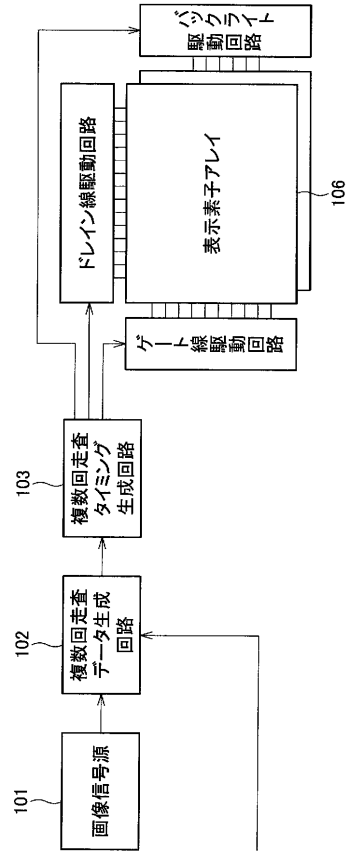
【図 20】



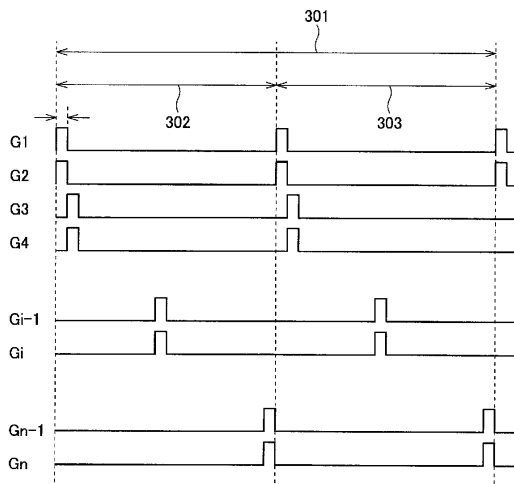
【図 2 1】



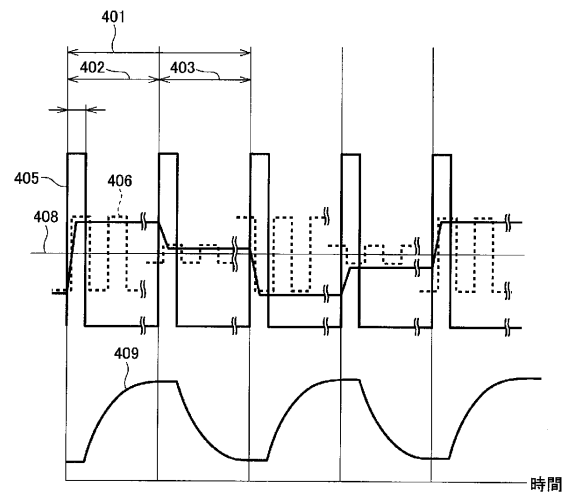
【図 2 2】



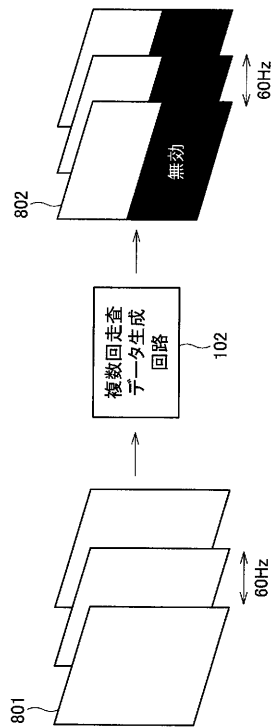
【図 2 3】



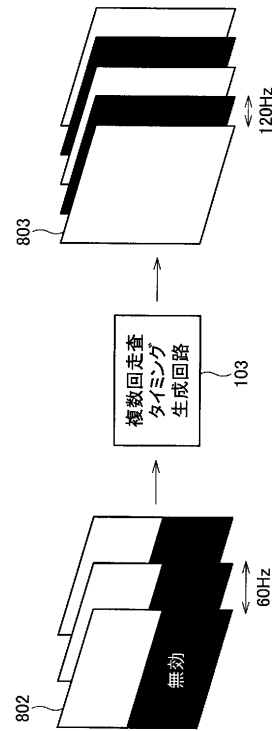
【図 2 4】



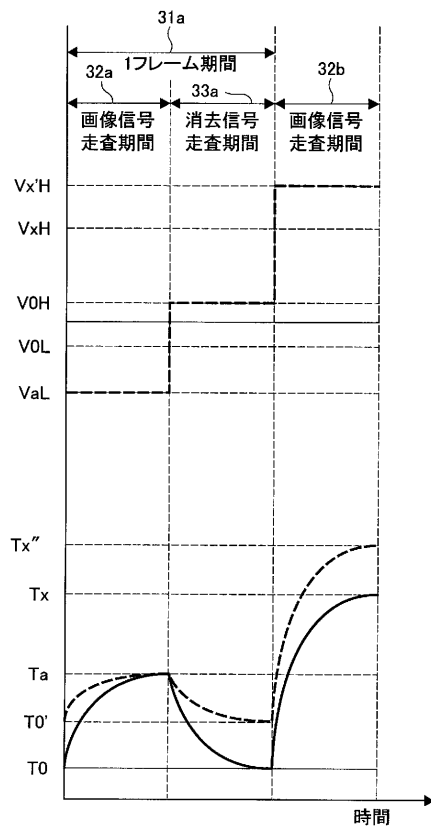
【図25(a)】



【図25(b)】



【図26】



---

フロントページの続き

(51)Int.Cl.

F I

|         |       |         |
|---------|-------|---------|
| G 0 9 G | 3/20  | 6 4 1 Q |
| G 0 9 G | 3/20  | 6 2 1 F |
| G 0 9 G | 3/20  | 6 3 1 V |
| G 0 9 G | 3/20  | 6 3 1 R |
| G 0 2 F | 1/133 | 5 0 5   |
| G 0 2 F | 1/133 | 5 7 0   |

(56)参考文献 特開 2 0 0 4 - 2 5 3 8 2 7 ( J P , A )

特開 2 0 0 3 - 8 4 7 3 9 ( J P , A )

特許第 4 1 9 1 1 3 6 ( J P , B 2 )

特開 2 0 0 6 - 3 0 7 4 1 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/00 - 3/38

G02F 1/133

|                |                                                                                                                                                              |         |            |
|----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置的驱动方法，驱动装置，程序和记录介质，液晶显示装置                                                                                                                              |         |            |
| 公开(公告)号        | <a href="#">JP4828425B2</a>                                                                                                                                  | 公开(公告)日 | 2011-11-30 |
| 申请号            | JP2006535180                                                                                                                                                 | 申请日     | 2005-09-14 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                                                                                                                       |         |            |
| 申请(专利权)人(译)    | 夏普公司                                                                                                                                                         |         |            |
| 当前申请(专利权)人(译)  | 夏普公司                                                                                                                                                         |         |            |
| [标]发明人         | 塩見誠                                                                                                                                                          |         |            |
| 发明人            | 塩見 誠                                                                                                                                                         |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G02F1/133                                                                                                                                  |         |            |
| CPC分类号         | G09G3/2048 G09G3/3614 G09G3/3648 G09G2310/0205 G09G2310/061 G09G2320/0252 G09G2320/0261 G09G2340/16                                                          |         |            |
| FI分类号          | G09G3/36 G09G3/20.612.U G09G3/20.660.V G09G3/20.641.R G09G3/20.641.P G09G3/20.641.Q G09G3/20.621.F G09G3/20.631.V G09G3/20.631.R G02F1/133.505 G02F1/133.570 |         |            |
| 审查员(译)         | 武田 悟                                                                                                                                                         |         |            |
| 优先权            | 2004272366 2004-09-17 JP                                                                                                                                     |         |            |
| 其他公开文献         | JPWO2006030842A1                                                                                                                                             |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                    |         |            |

## 摘要(译)

基于各自的视频数据重复地给定的像素，并且图像数据的图像显示期间对像素 ( DD ) 的信号处理单元 ( 21 )，用于空白期间到相应的像素的视频数据 ( DB ) 都产生和，和以预定的顺序输出所述两个视频数据的灰度。此外，信号处理部分 ( 21 ) 的空白周期产生电路 ( 32 ) 从由先前图像数据 (  $D(i, j, k-2)$  ) 指示的灰度产生空白周期信号到像素，当前图像数据 (  $D(i, j, k)$  ) 是指示亮度增加的灰度转变，与稳定状态下的空白时段的灰度数据相比增加的图像数据用于空白时段作为图像数据 (  $Db(i, j, k-1)$  ) )。结果，可以提供能够显示高质量运动图像的显示装置。

【图 2】

