

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4659885号
(P4659885)

(45) 発行日 平成23年3月30日 (2011.3.30)

(24) 登録日 平成23年1月7日 (2011.1.7)

(51) Int.Cl.

F I

G09F 9/30 (2006.01)

G09F 9/30 308Z

G02F 1/1343 (2006.01)

G09F 9/30 338

G02F 1/1362 (2006.01)

G02F 1/1343

G02F 1/1362

請求項の数 13 (全 22 頁)

(21) 出願番号 特願2008-545319 (P2008-545319)
 (86) (22) 出願日 平成19年6月8日 (2007.6.8)
 (86) 国際出願番号 PCT/JP2007/061613
 (87) 国際公開番号 W02008/062575
 (87) 国際公開日 平成20年5月29日 (2008.5.29)
 審査請求日 平成20年10月16日 (2008.10.16)
 (31) 優先権主張番号 特願2006-314533 (P2006-314533)
 (32) 優先日 平成18年11月21日 (2006.11.21)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 110000040
 特許業務法人池内・佐藤アンドパートナーズ
 (72) 発明者 吉田 昌弘
 大阪府大阪市阿倍野区長池町2番2号
 シャープ株式会社内

審査官 福島 浩司

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板、表示パネル、及び表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の行及び複数の列を有するマトリクス状に複数の画素が設けられるとともに、表示パネルの基板として用いられるアクティブマトリクス基板であって、

前記マトリクス状の行方向に配線される複数の第1の信号線と、

前記第1の信号線と交差するように、前記マトリクス状の列方向に配線される複数の第2の信号線とを備え、

前記複数の画素では、矩形以外の形状に形成された表示パネルの表示領域に対応するように、前記複数の行のうち、少なくとも1つの行の画素の設置数と他の行の画素の設置数とが相異されるとともに、前記複数の列のうち、少なくとも1つの列の画素の設置数と他の列の画素の設置数とが相異され、

前記複数の第1の信号線のうち、画素の設置数が他の行よりも少ない行に配線された第1の信号線と、前記複数の第2の信号線のうち、画素の設置数が他の列よりも少ない列に配線された第2の信号線とを、前記表示領域以外の箇所で交差させた、

ことを特徴とするアクティブマトリクス基板。

【請求項 2】

前記複数の第1の信号線及び前記複数の第2の信号線において、画素の設置数が他の行よりも少ない行に配線された第1の信号線及び画素の設置数が他の列よりも少ない列に配線された第2の信号線の一方の信号線を延伸させて、表示領域以外の箇所で他方の信号線と交差させている請求項1に記載のアクティブマトリクス基板。

【請求項 3】

前記複数の第 1 の信号線及び前記複数の第 2 の信号線の少なくとも一方の信号線には、入力される信号の信号入力方向が互いに異なる信号線が含まれている請求項 1 または 2 に記載のアクティブマトリクス基板。

【請求項 4】

前記信号入力方向が互いに異なる信号線が、前記複数の第 1 の信号線及び前記複数の第 2 の信号線の一方の信号線に含まれている場合において、前記一方の信号線では、前記信号の入力側が前記表示領域以外の箇所で、前記複数の第 1 の信号線及び前記複数の第 2 の信号線の他方の信号線と交差している請求項 3 に記載のアクティブマトリクス基板。

【請求項 5】

前記複数の第 1 の信号線及び前記複数の第 2 の信号線において、前記表示領域以外の箇所で交差している交差部で互いに対向する対向面積が、前記表示領域で交差している交差部で互いに対向する対向面積より大きい請求項 1 ~ 4 のいずれか 1 項に記載のアクティブマトリクス基板。

【請求項 6】

前記表示領域以外の箇所で交差している交差部で互いに対向する対向面積が、前記表示領域で交差している交差部で互いに対向する対向面積の 2 倍以上である請求項 5 に記載のアクティブマトリクス基板。

【請求項 7】

前記複数の第 1 の信号線及び前記複数の第 2 の信号線において、前記表示領域以外の箇所で交差している交差部に設けられた絶縁膜の厚さが、前記表示領域で交差している交差部に設けられた絶縁膜の厚さより薄い請求項 1 ~ 6 のいずれか 1 項に記載のアクティブマトリクス基板。

【請求項 8】

前記表示領域以外の箇所で交差している交差部に設けられた絶縁膜の厚さが、前記表示領域で交差している交差部に設けられた絶縁膜の厚さの $1/2$ 以下である請求項 7 に記載のアクティブマトリクス基板。

【請求項 9】

前記複数の第 1 の信号線及び前記複数の第 2 の信号線が配線される基板本体と、

前記複数の第 1 の信号線及び前記複数の第 2 の信号線に対し、信号をそれぞれ入力させる第 1 及び第 2 の駆動回路が設置される回路設置部を備えている請求項 1 ~ 8 のいずれか 1 項に記載のアクティブマトリクス基板。

【請求項 10】

請求項 1 ~ 9 のいずれか 1 項に記載されたアクティブマトリクス基板を備えていることを特徴とする表示パネル。

【請求項 11】

外形形状が、矩形以外の形状に形成された表示領域の形状を基に定められている請求項 10 に記載の表示パネル。

【請求項 12】

前記アクティブマトリクス基板に対向して配置される対向基板と、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備えている請求項 10 または 11 に記載の表示パネル。

【請求項 13】

表示部を備えた表示装置であって、

前記表示部には、請求項 10 ~ 12 のいずれか 1 項に記載の表示パネルが用いられていることを特徴とする表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、複数の画素がマトリクス状に設けられるアクティブマトリクス基板、及びこ

10

20

30

40

50

れを用いた表示パネル並びに表示装置に関する。

【背景技術】

【0002】

近年、液晶表示装置に代表される薄型ディスプレイの普及に伴って、その用途も益々多様化している。例えば、自動車の計器盤（インストルメントパネル）などに液晶表示装置が用いられることもある。つまり、液晶表示装置では、用途の多様化に対応すべく、既存の矩形の表示領域以外に、台形状、円形、あるいは五角形以上の多角形などの異形の表示領域をもつ表示パネルを構成することが望まれており、外形デザインの設計自由度を高めることが要望されている。さらに、液晶表示装置では、表示領域以外の領域を小さくして、表示パネル内の有効表示面積率を高めることも、コスト面や機構面の点からも望まれている。

10

【0003】

一方、従来の液晶表示装置には、例えば特開2000-75257号公報または特開2004-212500号公報に記載されているように、楕円形、扇形状、あるいは多角形等の異形の形状に形成された表示領域を備えたものが提案されている。具体的には、これらの従来例では、最初に矩形の液晶表示装置を形成した後、前記矩形の液晶表示装置に対して破断処理や分断処理を施すことにより、異形の表示領域を具備した液晶表示装置を製造していた。

【0004】

また、従来の液晶表示装置には、特開2005-195788号公報に記載されているように、例えば丸形の液晶パネルにおいて、扇形の切り欠き部を形成するとともに、切り欠き部及び外周部に対して、液晶パネルをアクティブ駆動するための2種類の信号線の入力端子をそれぞれ設置することが提案されている。

20

【0005】

すなわち、この従来例では、上記切り欠き部の縁に沿って、アクティブマトリクス基板上で同心円状に配線された複数の走査線にそれぞれ接続されて走査信号を入力する複数の走査線用の入力端子を設置していた。また、この従来例では、上記外周部の縁に沿って、アクティブマトリクス基板上で円の中心方向に各々延設された複数のデータ線にそれぞれ接続されてデータ信号を入力する複数のデータ線用の入力端子を設置していた。そして、この従来例では、アクティブマトリクス基板上で複数の走査線及び複数のデータ線を交差させるとともに、交差部に応じてTFT（薄膜トランジスタ；Thin Film Transistor）や画素電極などを含んだ画素を複数設け、丸形の液晶パネルにおいて画素単位のアクティブ駆動を行うことが可能とされていた。

30

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、上記のような従来の液晶表示装置では、輝度ムラや一走査線分の画素または一データ線分の画素の輝度のみが他の画素の輝度と異なるライン状欠陥などが発生し、表示品位が低下するという問題点があった。

【0007】

40

具体的にいえば、上記従来の液晶表示装置では、上記のような異形の表示領域を形成した場合、そのアクティブマトリクス基板上の複数の走査線及び複数のデータ線において、画素数が異なる走査線及びデータ線が発生した。このため、従来の液晶表示装置では、複数の走査線及び複数のデータ線において、負荷が異なる走査線及びデータ線が生じて、輝度ムラやライン状欠陥などの発生を抑制することができずに、表示品位の低下を生じることがあった。

【0008】

また、従来の液晶表示装置において、画素数に応じて、走査線及びデータ線にそれぞれ対する信号の大きさ（電圧値）を変更することにより、複数の走査線及び複数のデータ線での各負荷の不均一を是正することも考えられる。しかしながら、このような信号電圧値

50

を変更してアクティブ駆動する場合、画素数の相異に応じて走査線及びデータ線への各信号電圧値を細かく変更したり、表示すべき情報の輝度に従って各データ線への信号電圧値を変更したりすることなどが要求される。このため、信号電圧値を変更して負荷の不均一を是正することは實際上不可能であった。

【 0 0 0 9 】

上記の課題を鑑み、本発明は、矩形以外の形状の表示領域に用いられるときでも、表示品位が低下するのを容易に防止することができるアクティブマトリクス基板、及びこれを用いた表示パネル並びに表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 0 】

10

上記の目的を達成するために、本発明にかかるアクティブマトリクス基板は、複数の行及び複数の列を有するマトリクス状に複数の画素が設けられるとともに、表示パネルの基板として用いられるアクティブマトリクス基板であって、

前記マトリクス状の行方向に配線される複数の第1の信号線と、

前記第1の信号線と交差するように、前記マトリクス状の列方向に配線される複数の第2の信号線とを備え、

前記複数の画素では、矩形以外の形状に形成された表示パネルの表示領域に対応するように、前記複数の行のうち、少なくとも1つの行の画素の設置数と他の行の画素の設置数とが相異されるとともに、前記複数の列のうち、少なくとも1つの列の画素の設置数と他の列の画素の設置数とが相異され、

20

前記複数の第1の信号線のうち、画素の設置数が他の行よりも少ない行に配線された第1の信号線と、前記複数の第2の信号線のうち、画素の設置数が他の列よりも少ない列に配線された第2の信号線とを、前記表示領域以外の箇所で交差させたことを特徴とするものである。

【 0 0 1 1 】

上記のように構成されたアクティブマトリクス基板では、上記マトリクス状に設けられる複数の画素において、複数の行のうち、少なくとも1つの行の画素の設置数と他の行の画素の設置数とを相異させ、かつ、複数の列のうち、少なくとも1つの列の画素の設置数と他の列の画素の設置数とを相異させることにより、矩形以外の形状に形成された表示パネルの表示領域に対応可能に構成されている。また、複数の第1の信号線のうち、画素の設置数が他の行よりも少ない行に配線された第1の信号線と、複数の第2の信号線のうち、画素の設置数が他の列よりも少ない列に配線された第2の信号線とを、表示領域以外の箇所

30

で交差させている。これにより、画素の設置数が少ない第1及び第2の各信号線において、表示領域以外の箇所での交差部で容量を発生させることができ、第1及び第2の各信号線への信号電圧値を変更することなく、第1及び第2の各信号線において、負荷の不均一を是正することができる。したがって、上記従来例と異なり、矩形以外の形状の表示領域に用いられるときでも、負荷の不均一に起因する輝度ムラ及びライン状欠陥などの発生を抑制することができ、表示品位が低下するのを容易に防止することができる。

【 0 0 1 2 】

尚、上記画素には、ユーザに視認される有効な上記表示領域に設けられる画素だけでなく、ユーザに視認されない非表示領域（表示領域以外の箇所）に設けられるダミー画素を含ませることができる。

40

【 0 0 1 3 】

また、上記アクティブマトリクス基板では、前記複数の第1の信号線及び前記複数の第2の信号線において、画素の設置数が他の行よりも少ない行に配線された第1の信号線及び画素の設置数が他の列よりも少ない列に配線された第2の信号線の一方の信号線を延伸させて、表示領域以外の箇所で他方の信号線と交差させてもよい。

【 0 0 1 4 】

この場合、アクティブマトリクス基板のコンパクト化を簡単に図ることができる。

【 0 0 1 5 】

50

また、上記アクティブマトリクス基板において、前記複数の第1の信号線及び前記複数の第2の信号線の少なくとも一方の信号線には、入力される信号の信号入力方向が互いに異なる信号線が含まれていることが好ましく、さらに信号入力方向が互いに異なる信号線を交互に配線することが好ましい。

【0016】

この場合、上記信号入力方向を揃えて複数の信号線を配線する場合に比べて、当該信号線の配線作業を簡単に行わせることができる。また、信号線間の電気絶縁耐力を容易に高めることができ、信号電圧のリーク対策も容易なものとすることができる。さらには、信号入力方向が互いに異なる信号線を交互に配線した場合、信号線間の電気絶縁耐力をより容易に高めることができ、信号電圧のリーク対策もより容易なものとすることができる。

10

【0017】

また、上記アクティブマトリクス基板では、前記信号入力方向が互いに異なる信号線が、前記複数の第1の信号線及び前記複数の第2の信号線の一方の信号線に含まれている場合において、前記一方の信号線では、前記信号の入力側が前記表示領域以外の箇所、前記複数の第1の信号線及び前記複数の第2の信号線の他方の信号線と交差していることが好ましい。

【0018】

この場合、上記信号の非入力側で交差させる場合に比べて、上記一方の信号線の配線作業の簡単化を図りつつ、当該一方の信号線間で信号電圧のリークが生じるのを容易に防ぐことができる。この結果、不良品の発生率が小さい製造簡単なアクティブマトリクス基板を構成することができる。

20

【0019】

また、上記アクティブマトリクス基板では、前記複数の第1の信号線及び前記複数の第2の信号線において、前記表示領域以外の箇所で交差している交差部で互いに対向する対向面積が、前記表示領域で交差している交差部で互いに対向する対向面積より大きくてもよい。

【0020】

この場合、表示領域以外の箇所で交差している交差部において、発生する容量を確実に大きくすることができ、第1及び第2の各信号線での負荷の不均一を容易に是正することができる。

30

【0021】

また、上記アクティブマトリクス基板において、前記表示領域以外の箇所で交差している交差部で互いに対向する対向面積が、前記表示領域で交差している交差部で互いに対向する対向面積の2倍以上であってもよい。

【0022】

この場合、第1及び第2の各信号線での負荷の不均一をより容易に是正することができる。

【0023】

また、上記アクティブマトリクス基板では、前記複数の第1の信号線及び前記複数の第2の信号線において、前記表示領域以外の箇所で交差している交差部に設けられた絶縁膜の厚さが、前記表示領域で交差している交差部に設けられた絶縁膜の厚さより薄くてもよい。

40

【0024】

この場合、表示領域以外の箇所で交差している交差部において、発生する容量を確実に大きくすることができ、第1及び第2の各信号線での負荷の不均一を容易に是正することができる。

【0025】

また、上記アクティブマトリクス基板において、前記表示領域以外の箇所で交差している交差部に設けられた絶縁膜の厚さが、前記表示領域で交差している交差部に設けられた絶縁膜の厚さの1/2以下であってもよい。

50

【 0 0 2 6 】

この場合、第 1 及び第 2 の各信号線での負荷の不均一をより容易に是正することができる。

【 0 0 2 7 】

また、上記アクティブマトリクス基板において、前記複数の第 1 の信号線及び前記複数の第 2 の信号線が配線される基板本体と、

前記複数の第 1 の信号線及び前記複数の第 2 の信号線に対し、信号をそれぞれ入力させる第 1 及び第 2 の駆動回路が設置される回路設置部を備えてもよい。

【 0 0 2 8 】

この場合、複数の第 1 の信号線及び複数の第 2 の信号線と第 1 及び第 2 の駆動回路との接続作業を簡単に行えらるとともに、コンパクトで取扱性に優れたアクティブマトリクス基板を構成することができる。

10

【 0 0 2 9 】

また、本発明の表示パネルは、上記いずれかのアクティブマトリクス基板を備えていることを特徴とするものである。

【 0 0 3 0 】

上記のように構成された表示パネルでは、矩形以外の形状の表示領域に用いられるときでも、表示品位の低下を容易に防止されたアクティブマトリクス基板が使用されているので、優れた表示性能を有する表示パネルを容易に構成することができる。

【 0 0 3 1 】

20

また、上記表示パネルにおいて、外形形状が、矩形以外の形状に形成された表示領域の形状を基に定められていることが好ましい。

【 0 0 3 2 】

この場合、表示領域以外の領域を小さくした高い有効表示面積率を有する表示パネルを容易に構成することができる。

【 0 0 3 3 】

また、上記表示パネルにおいて、前記アクティブマトリクス基板に対向して配置される対向基板と、前記アクティブマトリクス基板と前記対向基板との間に設けられた液晶層とを備えてもよい。

【 0 0 3 4 】

30

この場合、優れた表示性能を有する液晶パネルを容易に構成することができる。

【 0 0 3 5 】

また、本発明の表示装置は、表示部を備えた表示装置であって、

前記表示部には、上記いずれかの表示パネルが用いられていることを特徴とするものである。

【 0 0 3 6 】

上記のように構成された表示装置では、矩形以外の形状の表示領域を有し、かつ、優れた表示性能を有する表示パネルが表示部に用いられているので、矩形以外の形状の表示領域を備えた高性能な表示装置を容易に構成することができる。

【 発明の効果 】

40

【 0 0 3 7 】

本発明によれば、矩形以外の形状の表示領域に用いられるときでも、表示品位が低下するのを容易に防止することができるアクティブマトリクス基板、及びこれを用いた表示パネル並びに表示装置を提供することが可能となる。

【 図面の簡単な説明 】

【 0 0 3 8 】

【 図 1 】本発明の第 1 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【 図 2 】(a) は図 1 に示したアクティブマトリクス基板の部分拡大図であり、(b) は(a) の II b - II b 線断面図であり、(c) は(a) の II c - II c 線断面図である。

50

【図 3】図 1 に示した画素の具体的な構成を説明する図である。

【図 4】(a) は図 3 の IV a - IV a 線断面図であり、(b) は図 3 の IV b - IV b 線断面図である。

【図 5】比較品 1 のアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【図 6】図 5 に示したアクティブマトリクス基板の部分拡大図である。

【図 7】比較品 2 のアクティブマトリクス基板の部分拡大図である。

【図 8】本発明の第 2 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【図 9】(a) は図 8 に示したアクティブマトリクス基板の部分拡大図であり、(b) は(a) の IX b - IX b 線断面図であり、(c) は(a) の IX c - IX c 線断面図である。

【図 10】本発明の第 3 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【図 11】本発明の第 4 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【図 12】本発明の第 5 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。

【発明を実施するための最良の形態】

【0039】

以下、本発明の表示装置の好ましい実施形態について、図面を参照しながら説明する。なお、以下の説明では、本発明を透過型の液晶表示装置に適用した場合を例示して説明する。

【0040】

[第 1 の実施形態]

図 1 は、本発明の第 1 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。図 1 において、本実施形態の液晶表示装置 1 は、台形状の外形状に形成された表示部としての液晶パネル 2 と、本発明のアクティブマトリクス基板 3 とを備えており、液晶表示装置 1 には、複数の画素 P が複数の行及び複数の列を有するマトリクス状に設けられている。

【0041】

アクティブマトリクス基板 3 は、図 1 に例示するように、複数のデータ線 S 1 ~ S 1 1 (以下、“ S ” にて総称する。) 及び複数の走査線 G 1 ~ G 7 (以下、“ G ” にて総称する。) が配線された基板本体 3 a と、データ線 S に接続されてデータ信号を入力するソースドライバ 4 及び走査線 G に接続されて走査信号を入力するゲートドライバ 5 L 及び 5 R が設置されたドライバ設置部 3 b とを備えている。走査線 G 及びデータ線 S は、それぞれマトリクス状の行方向及び列方向に配線される第 1 及び第 2 の信号線を構成している。

【0042】

基板本体 3 a は、長方形と台形とを組み合わせた台形状の形状に構成されており、台形状の表示領域に対応可能になっている。一方、ドライバ設置部 3 b は、第 2 の駆動回路としてのソースドライバ 4 及び第 1 の駆動回路としてのゲートドライバ 5 L、5 R を設置する回路設置部を構成しており、長方形の形状に構成されている。尚、図 1 では、基板本体 3 a とドライバ設置部 3 b とを明確にするために、それらの境界線を実線 (直線) にて示しているが、実際のアクティブマトリクス基板 3 では、基板本体 3 a とドライバ設置部 3 b とは一体的に構成されており、上記境界線は存在しない (後掲の図 5、図 8、図 10 ~ 図 12 においても同様。) 。

【0043】

また、基板本体 3 a では、図 1 の上下方向に配線されたデータ線 S と、同図の左右方向に配線された走査線 G との交差部単位に、複数のスイッチング素子 S w (図に斜線部にて図示) が設けられている。これらの各スイッチング素子 S w には、例えば薄膜トランジスタ (T F T) が用いられており、各スイッチング素子 S w は、上記複数の画素 P 毎に設け

られている。

【 0 0 4 4 】

すなわち、液晶パネル 2 では、スイッチング素子 S_w が設けられ、かつ、隣接する 2 本のデータ線 S 及び隣接する 2 本の走査線 G にて区画された領域が、各画素 P の画素領域を構成している。そして、液晶パネル 2 では、図 1 に示すように、長方形と台形とを組み合わせた台形状の表示領域が形成されている。さらに、液晶パネル 2 では、その外形形状が台形状の表示領域を基に定められている。これにより、液晶パネル 2 では、表示領域以外の領域を小さくして、そのパネル全面（表示面）での有効表示面積率を容易に高めることができる。

【 0 0 4 5 】

ここで、図 3 及び図 4 を参照して、液晶パネル 2 の画素 P について具体的に説明する。

【 0 0 4 6 】

図 3 は、図 1 に示した画素の具体的な構成を説明する図である。図 4 (a) は図 3 の IV a - IV a 線断面図であり、図 4 (b) は図 3 の IV b - IV b 線断面図である。

【 0 0 4 7 】

図 3 に例示するように、画素 P では、2 本のデータ線 S_1 と走査線 G_4 、 G_5 とで囲まれた画素領域の内部に、スイッチング素子 S_w 、画素電極 P_e 、及び補助容量対向電極 $C_{s'}$ が設けられている。また、データ線 S_1 及びスイッチング素子 S_w 上には、ブラックマトリクス 9 が配置されている。尚、図 3 では、図面の簡略化のために、データ線 S_1 に関して図の左側に設けられた画素の画素電極 P_e の図示は省略している。

【 0 0 4 8 】

スイッチング素子 S_w では、ソース電極 S_{ws} がデータ線 S_1 に接続され、ゲート電極 S_{wg} が走査線 G_4 に接続されている。また、スイッチング素子 S_w のドレイン電極 S_{wd} は、補助容量配線 C_s に対向するように設けられた補助容量対向電極 $C_{s'}$ に接続され、補助容量対向電極 $C_{s'}$ は、画素電極 P_e に接続されている。

【 0 0 4 9 】

そして、この画素 P では、走査線 G_4 から走査信号がゲート電極 S_{wg} に入力されてスイッチング素子 S_w がオン状態にされたときに、表示すべき情報の階調に応じたデータ信号（電圧信号）がデータ線 S_1 からソース電極 S_{ws} に入力される。その後、データ信号はソース電極 S_{ws} からドレイン電極 S_{wd} 及び補助容量対向電極 $C_{s'}$ を経て画素電極 P_e に出力され、データ信号の電圧が当該画素 P にて保持される。

【 0 0 5 0 】

また、図 4 に示すように、液晶表示装置 1 は、アクティブマトリクス基板 3 の基板本体 3 a と、アクティブマトリクス基板 3 の基板本体 3 a に対向して配置される対向基板 1 0 と、アクティブマトリクス基板 3 の基板本体 3 a と対向基板 1 0 との間に設けられた液晶層 1 1 とを備えている。

【 0 0 5 1 】

基板本体 3 a には、ガラス材または合成樹脂材からなる透明基板 1 2 が含まれており、図 4 (a) に示すように、スイッチング素子 S_w の近傍では、互いに並設されたデータ線 S_1 及びゲート電極 S_{wg} と、これらのデータ線 S_1 及びゲート電極 S_{wg} を覆うように形成された絶縁膜 6 とが、透明基板 1 2 上に設けられている。さらに、絶縁膜 6 の上方には、スイッチング素子 S_w の半導体層 S_{w1} 、コンタクト層 S_{w2} 、 S_{w3} 、ソース電極 S_{ws} 及びドレイン電極 S_{wd} 、保護膜 7、層間絶縁膜 8、画素電極 P_e 、及び配向膜 1 3 が順次積層されている。

【 0 0 5 2 】

また、対向基板 1 0 には、ガラス材または合成樹脂材からなる透明基板 1 4 が含まれており、この透明基板 1 4 上にブラックマトリクス 9、RGB のいずれかのカラーフィルタ 1 5、及び隣接する画素 P のカラーフィルタ 1 5' が形成されている。また、互いに異なる色のカラーフィルタ 1 5、1 5' 上には、対向（共通）電極 1 6 及び配向膜 1 7 が順次積層されている。

10

20

30

40

50

【 0 0 5 3 】

また、図 4 (b) に示すように、補助容量対向電極 Cs' の近傍では走査線 $G4$ 及び補助容量配線 Cs が透明基板 12 上に並設されており、絶縁膜 6 にて覆われている。補助容量配線 Cs は、絶縁膜 6 を介して補助容量対向電極 Cs' に対向配置されている。また、補助容量対向電極 Cs' は、コンタクトホール h にて画素電極 Pe に接続されている。さらに、走査線 $G4$ は、絶縁膜 6 を介してデータ線 $S1$ と交差するようになっている。

【 0 0 5 4 】

液晶層 11 には、例えば TN モードの液晶が使用されており、液晶表示装置 1 では、透明基板 12 の下側（非表示面側）に配置されたバックライト装置（図示せず）からの光が照射されるようになっている。さらに、透明基板 12 の下側表面及び透明基板 14 の液晶層 11 と逆側の上側表面には、偏光板（図示せず）が貼り付けられている。そして、液晶表示装置 1 では、液晶層 11 が表示すべき情報に応じて、画素単位に駆動されることにより、当該液晶層 11 を通過する光量が制御されて、液晶パネル 2 の表示面に情報が表示される。

【 0 0 5 5 】

図 1 に戻って、基板本体 3 a では、上記台形状の表示領域に対応するために、図 1 の左右方向に平行な複数の行のうち、少なくとも 1 つの行の画素 P の設置数と他の行の画素 P の設置数とが相異されている。また、基板本体 3 a では、図 1 の上下方向に平行な複数の列のうち、少なくとも 1 つの列の画素 P の設置数と他の列の画素 P の設置数とが相異されている。

【 0 0 5 6 】

また、基板本体 3 a では、上記のような異形の画素領域を構成するために、データ線 S には、長さが異なるデータ線 $S1 \sim S11$ を設けている。そして、ソースドライバ 4 が、データ線 $S1 \sim S11$ に対して、データ信号を一方向（図の下方向）から入力させるようになっている。

【 0 0 5 7 】

一方、走査線 G には、ソースドライバ 4 を挟むように設けられたゲートドライバ 5 L、5 R のいずれかに接続されて、走査信号の信号入力方向が互いに異なる信号線 $G1 \sim G7$ が含まれている。つまり、ゲートドライバ 5 L には、図 1 に示すように、2 本の走査線 $G1$ と、走査線 $G2$ 、 $G4$ 、 $G6$ とが接続され、ゲートドライバ 5 R には、ゲートドライバ 5 L に接続された 2 本の走査線 $G1$ 、 $G2$ 、 $G4$ 、 $G6$ と交互に配線されるように、2 本の走査線 $G1$ と、走査線 $G3$ 、 $G5$ 、 $G7$ とが接続されている。そして、ゲートドライバ 5 L は、対応する走査線 $G1$ 、 $G2$ 、 $G4$ 、 $G6$ に対して、図の左側から走査信号を入力させ、ゲートドライバ 5 R は、対応する走査線 $G1$ 、 $G3$ 、 $G5$ 、 $G7$ に対して、図の右側から走査信号を入力させるようになっている。

【 0 0 5 8 】

以上のように、走査線 G では、入力される走査信号の信号入力方向が互いに異なる走査線 $G1$ 、 $G2$ 、 $G4$ 、 $G6$ と走査線 $G1$ 、 $G3$ 、 $G5$ 、 $G7$ とが含まれているので、信号入力方向を揃えて複数の走査線 G を基板本体 3 a 上に配線する場合に比べて、当該走査線 G の配線作業を簡単に行わせることができる。さらに、走査線 G 間の電気絶縁耐力を容易に高めることができ、走査信号（電圧）のリーク対策も容易なものとすることができる。しかも、走査線 $G1$ 、 $G2$ 、 $G4$ 、 $G6$ と走査線 $G1$ 、 $G3$ 、 $G5$ 、 $G7$ とが交互に配線されているので、上記電気絶縁耐力及びリーク対策をより容易に高めることができる。

【 0 0 5 9 】

尚、上記の説明以外に、データ線 S について、走査線 G と同様に、データ信号の信号入力方向が互いに異なる二つのデータ線群に分けて、二つのソースドライバからそれぞれデータ信号を入力させることもできる。

【 0 0 6 0 】

また、データ線 $S6$ は、ダミーデータ線であり、最外周、つまり図 1 の右端列の各画素 P での寄生容量が他の画素 P の寄生容量と同様量になるように、基板本体 3 a 上に設けら

10

20

30

40

50

れている。また、このデータ線 S 6 では、4 本の走査線 G 1 との各交差部の近傍に、図示を省略したスイッチング素子が接続されており、情報表示に寄与しないダミー画素が構成されている。そして、右端列の各画素 P において、データ線 S と画素電極 P e 間の寄生容量の相異や開口率の相異に起因して輝度ムラが発生するのを防いでいる。

【 0 0 6 1 】

同様に、走査線 G 7 は、ダミー走査線であり、最外周、つまり図 1 の上端行の各画素 P での寄生容量が他の画素 P の寄生容量と同様になるように、基板本体 3 a 上に設けられている。また、この走査線 G 7 では、16 本のデータ線 S 1 との各交差部の近傍に、図示を省略したスイッチング素子が接続されており、情報表示に寄与しないダミー画素が構成されている。そして、上端行の各画素 P において、走査線 G と画素電極 P e 間の寄生容量

10

【 0 0 6 2 】

尚、上記の説明では、ダミーデータ線 S 6 及びダミー走査線 G 7 の各々にスイッチング素子を接続してダミー画素を構成した場合について説明したが、本実施形態はこれに限定されるものではなく、ダミーデータ線 S 6 やダミー走査線 G 7 にスイッチング素子（さらには、画素電極）を接続しない構成でもよい。すなわち、ダミー画素を構成することなく、ダミーデータ線 S 6 やダミー走査線 G 7 だけを設けることにより、上記輝度ムラの発生を防止することもできる。

【 0 0 6 3 】

さらに、基板本体 3 a では、データ線 S 及び走査線 G のうち、画素 P の設置数が少ない列に配線されたデータ線 S を適宜延伸させて、表示領域の外側で画素 P の設置数が少ない行に配線された走査線 G と交差させている。これにより、基板本体 3 a では、画素 P の設置数が少ない行及び列にそれぞれ配線された走査線 G とデータ線 S との交差部の数を増加させて、上記台形状の表示領域に応じて、複数の行及び複数の列の各々において画素 P の設置数を異ならせたときでも、輝度ムラ及びライン状欠陥などの発生を抑制できるよう構成されている（詳細は後述）。

20

【 0 0 6 4 】

具体的にいえば、基板本体 3 a では、データ線 S 2、S 3 が表示領域の外側で走査線 G 7 と交差するように延ばされている。また、データ線 S 4、S 5 が表示領域の外側で走査線 G 5、G 7 と各々交差するように延ばされ、データ線 S 6 が表示領域の外側で走査線 G 3、G 5、G 7 と交差するように延ばされている。また、データ線 S 8、S 9 が表示領域の外側で走査線 G 6 と交差するように延ばされ、データ線 S 10、S 11 が表示領域の外側で走査線 G 4、G 6 と各々交差するように延ばされている。

30

【 0 0 6 5 】

また、上記のように、画素 P の設置数が少ない行及び列にそれぞれ配線された走査線 G 及びデータ線 S を交差させているので、これらの走査線 G とデータ線 S との交差部には容量が発生して、負荷を大きくすることができる。

【 0 0 6 6 】

すなわち、図 2 (a) に例示するように、データ線 S 2 は、走査線 G 7 と交差するように、図の上側に向かって真直ぐに延ばされている。このデータ線 S 2 と走査線 G 7 との交差部では、表示領域の内側でのデータ線 S と走査線 G との交差部と同様に、データ線 S 2 及び走査線 G 7 が、絶縁膜 6 を介して互いに対向した状態で交差する（図 2 (b) 及び (c) を参照。）。これにより、データ線 S 2 と走査線 G 7 との交差部では、これらのデータ線 S 2 と走査線 G 7 との間の絶縁膜 6 に容量が発生する。

40

【 0 0 6 7 】

言い換えれば、データ線 S 2 と走査線 G 7 との交差部では、表示領域の内側の交差部（例えば、図 2 (c) に示すデータ線 S 1 と走査線 G 5 との交差部）と同一の容量を発生させることが可能となり、データ線 S 2 及び走査線 G 7 の各負荷を大きくすることができる。この結果、基板本体 3 a では、データ線 S 及び走査線 G の各々において、負荷の不均一を是正することができる。

50

【 0 0 6 8 】

ここで、図 5 ～ 図 6 も参照して、本実施形態品と比較品 1 との対比を行うことにより、本実施形態品において、負荷の不均一が是正されていることについて具体的に説明する。

【 0 0 6 9 】

まず、図 5 及び図 6 を用いて、比較品 1 について説明する。この比較品 1 の液晶表示装置 5 1 は従来相当品であり、図 5 に示すように、比較品 1 の液晶パネル 5 2 には、基板本体 5 3 a 及びドライバ設置部 5 3 b を備えたアクティブマトリクス基板 5 3 が使用されている。また、アクティブマトリクス基板 5 3 では、本実施形態品と同一の台形状の表示領域に対応するように、データ線 S 5 1 ～ S 6 1 及び走査線 G 5 1 ～ G 5 7 が配線され、複数の画素 P が設けられている。そして、液晶表示装置 5 1 では、本実施形態品と同様に、ソースドライバ 5 4 からのデータ信号がデータ線 S 5 1 ～ S 6 1 に入力され、ゲートドライバ 5 5 L、5 5 R からの走査信号が対応する走査線 G 5 1 ～ G 5 7 に入力されることで、情報の表示が行われるようになっている。

【 0 0 7 0 】

また、比較品 1 の基板本体 5 3 a では、本実施形態品と異なり、表示領域の外側で、画素 P の設置数が少ない行及び列にそれぞれ配線された走査線 G 5 2 ～ G 5 7 とデータ線 S 5 2 ～ S 6 1 とは交差されていない。具体的には、図 6 に例示するように、比較品 1 では、データ線 S 5 2 は、図 2 に示した本実施形態品と異なり、走査線 G 5 7 に向かって真直ぐに延ばされておらずに、表示領域の内側の画素 P の画素領域を構成するように、走査線 G 5 6 と交差した箇所で止められている。

【 0 0 7 1 】

以上のように構成された比較品 1 では、データ線 S 5 1 ～ S 6 1 と走査線 G 5 1 ～ G 5 7 との交差部の数は、次の表 1 に示すものとなる。

【 0 0 7 2 】

【表 1】

データ線	交差部の数	走査線	交差部の数
データ線 S 5 1	10ヶ所	走査線 G 5 1	26ヶ所
データ線 S 5 2	9ヶ所	走査線 G 5 2	26ヶ所
データ線 S 5 3	8ヶ所	走査線 G 5 3	24ヶ所
データ線 S 5 4	7ヶ所	走査線 G 5 4	22ヶ所
データ線 S 5 5	6ヶ所	走査線 G 5 5	20ヶ所
データ線 S 5 6	5ヶ所	走査線 G 5 6	18ヶ所
データ線 S 5 7	9ヶ所	走査線 G 5 7	16ヶ所
データ線 S 5 8	8ヶ所		
データ線 S 5 9	7ヶ所		
データ線 S 6 0	6ヶ所		
データ線 S 6 1	5ヶ所		

【 0 0 7 3 】

ここで、上記の各交差部で発生する容量を 1 p F と仮定すると、例えばデータ線 S 5 1 とデータ線 S 5 6 とでは、5 p F (= 10 - 5) の容量差が発生する。また、走査線 G 5 1 と走査線 G 5 7 とでは、10 p F (= 26 - 16) の容量差が発生する。このようにデータ線 S 5 1 ～ S 6 1 及び走査線 G 5 1 ～ G 5 7 では、交差部の数 (つまり、画素数) の相違により、容量差が各々生じており、負荷もまた各々不均一となっている。

【 0 0 7 4 】

このため、比較品 1 では、データ線 S 5 1 ～ S 6 1 及び走査線 G 5 1 ～ G 5 7 に対し、それぞれ同じ電圧値のデータ信号及び走査信号をそれぞれ入力させた場合、データ線 S 5 1 ～ S 6 1 及び走査線 G 5 1 ～ G 5 7 の各々において、負荷の不均一に起因して、対応す

るデータ信号または走査信号の一定時間中に到達する電位に差が発生する。この結果、比較品 1 では、輝度ムラやライン状欠陥が発生して、表示品位の低下を招く。

【 0 0 7 5 】

これに対して、本実施形態品では、上述のように、画素 P の設置数が少ない行及び列にそれぞれ配線された走査線 G とデータ線 S とを交差させているので、データ線 S 1 ~ S 1 1 と走査線 G 1 ~ G 7 との交差部の数は、次の表 2 に示すものとなる。

【 0 0 7 6 】

【表 2】

データ線	交差部の数	走査線	交差部の数
データ線 S 1	10ヶ所	走査線 G 1	26ヶ所
データ線 S 2	10ヶ所	走査線 G 2	26ヶ所
データ線 S 3	9ヶ所	走査線 G 3	25ヶ所
データ線 S 4	9ヶ所	走査線 G 4	24ヶ所
データ線 S 5	8ヶ所	走査線 G 5	23ヶ所
データ線 S 6	8ヶ所	走査線 G 6	22ヶ所
データ線 S 7	9ヶ所	走査線 G 7	21ヶ所
データ線 S 8	9ヶ所		
データ線 S 9	8ヶ所		
データ線 S 10	8ヶ所		
データ線 S 11	7ヶ所		

10

20

【 0 0 7 7 】

ここで、本実施形態品において、比較品 1 と同様に、上記の各交差部で発生する容量を 1 p F と仮定すると、例えばデータ線 S 1 とデータ線 S 6 との容量差は、2 p F (= 10 - 8) となり、比較品 1 での 5 p F に比べて、容量差が小さくされている。同様に、走査線 G 1 と走査線 G 7 との容量差は、5 p F (= 26 - 21) となり、比較品 1 での 10 p F に比べて、容量差が小さくされている。

【 0 0 7 8 】

このように、本実施形態品では、比較品 1 に比べ、データ線 S 1 ~ S 1 1 及び走査線 G 1 ~ G 7 の各々において、容量差を小さくすることが可能となり、負荷の不均一を是正することができる。この結果、本実施形態品では、輝度ムラ及びライン状欠陥の発生を抑制することができ、表示品位の低下が生じるのを防ぐことができる。

【 0 0 7 9 】

また、本実施形態品では、上述したように、データ線 S 及び走査線 G のうち、データ線 S だけを適宜延伸させて、表示領域の外側で走査線 G と交差させることにより、負荷の不均一を是正して表示品位の改善が図られている。すなわち、本実施形態品では、走査線 G は、走査信号の信号入力方向が交互となるように配線されるとともに、走査信号が入力されない非入力側を延ばすことなく、データ線 S と適宜交差するようになっている。これにより、走査線 G では、その配線作業の簡単化を行うことができ、アクティブマトリクス基板 3 を効率よく製造することができる。

【 0 0 8 0 】

具体的にいえば、例えば図 7 に二点鎖線にて示すように、走査線 G 3 がデータ線 S 1 1 と交差するように、当該走査線 G 3 の非入力側を延ばしたり、走査線 G 5 がデータ線 S 9 ~ S 1 1 と交差するように、当該走査線 G 5 の非入力側を延ばしたりすることにより、走査線 G 1 などに対する走査線 G 3、G 5 の各負荷の不均一をさらに是正することができる。

【 0 0 8 1 】

しかしながら、図 7 に示したように、走査線 G 3、G 5 の各非入力側を延伸させた場合

30

40

50

、これらの非入力側の配線部分は、走査線 G 2、G 4 間及び走査線 G 4、G 6 間に設ける必要がある。このため、非入力側の配線部分と対応する走査線 G 2、G 4、G 6 との間で走査信号のリークの発生などが生じ易くなる。

【0082】

これに対して、本実施形態品では、走査線 G 3、G 5 の各非入力側を延伸させていないので、走査線 G 2 ~ G 6 の配線作業を簡単に行うことができ、さらには隣接する 2 本の走査線 G 間で走査信号のリークが生じるのを容易に防ぐことができる。この結果、不良品の発生率が小さい製造簡単なアクティブマトリクス基板 3 を構成することができる。

【0083】

以上のように構成された本実施形態のアクティブマトリクス基板 3 では、複数の画素 P において、複数の行のうち、少なくとも 1 つの行の画素 P の設置数と他の行の画素 P の設置数とを相異させ、かつ、複数の列のうち、少なくとも 1 つの列の画素 P の設置数と他の列の画素 P の設置数とを相異させることにより、台形状に形成された液晶パネル（表示パネル）2 の表示領域に対応可能に構成されている。

【0084】

また、本実施形態のアクティブマトリクス基板 3 では、複数の走査線（第 1 の信号線）G のうち、画素 P の設置数が他の行よりも少ない行に配線された走査線 G 3 ~ G 7 と、複数のデータ線（第 2 の信号線）S のうち、画素 P の設置数が他の列よりも少ない列に配線されたデータ線 S 2 ~ S 6、S 8 ~ S 11 とを、表示領域の外側で交差させている。これにより、本実施形態のアクティブマトリクス基板 3 では、画素 P の設置数が少ない走査線 G 3 ~ G 7 とデータ線 S 2 ~ S 6、S 8 ~ S 11 との各々において、表示領域の外側での交差部で容量を発生させることができる。

【0085】

この結果、本実施形態のアクティブマトリクス基板 3 では、データ線 S 及び走査線 G への各信号電圧値を変更することなく、データ線 S 及び走査線 G の各信号線において、負荷の不均一を是正することができる。したがって、本実施形態のアクティブマトリクス基板 3 では、上記従来例と異なり、台形状の表示領域に用いられるときでも、負荷の不均一に起因する輝度ムラ及びライン状欠陥などの発生を抑制することができ、表示品位が低下するのを容易に防止することができる。

【0086】

また、本実施形態の液晶パネル 2 では、台形状の表示領域に用いられるときでも、表示品位の低下を容易に防止されたアクティブマトリクス基板 3 が使用されているので、優れた表示性能を有する液晶パネルを容易に構成することができる。

【0087】

また、本実施形態の液晶表示装置 1 では、台形状の表示領域を有し、かつ、優れた表示性能を有する液晶パネル 2 が表示部に用いられているので、矩形以外の形状の表示領域を備えた高性能な液晶表示装置を容易に構成することができる。

【0088】

〔第 2 の実施形態〕

図 8 は、本発明の第 2 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。図 9（a）は図 8 に示したアクティブマトリクス基板の部分拡大図であり、図 9（b）は図 9（a）の IXb - IXb 線断面図であり、図 9（c）は図 9（a）の IXc - IXc 線断面図である。図において、本実施形態と上記第 1 の実施形態との主な相違点は、複数のデータ線及び複数の走査線において、表示領域の外側で交差している交差部で互いに対向する対向面積が、表示領域で交差している交差部で互いに対向する対向面積より大きくした点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

【0089】

すなわち、図 8 において、本実施形態のアクティブマトリクス基板 3 では、同図に示した表示領域の外側の交差部において、互いに対向するデータ線 S 及び走査線 G の対

10

20

30

40

50

向面積が表示領域の内側の交差部での対向面積より大きくなるように構成されている。

【 0 0 9 0 】

具体的にいえば、図 9 (a) に例示するように、データ線 S 2、S 3 では、走査線 G 7 と交差する交差部において、他の部分よりも大きく構成した拡大部 S が設けられている。また、データ線 S 4、S 5 では、各々走査線 G 5、G 7 と交差する交差部において、他の部分よりも大きく構成した拡大部 S が設けられている。

【 0 0 9 1 】

また、拡大部 S では、交差部において走査線 G と対向するデータ線 S の対向面積が大きく、例えば 2 倍となるように、拡大部 S は、他の部分よりも大きい形状に構成されている。すなわち、図 9 (b) に例示する表示領域の内側でのデータ線 S 1 に比べて、拡大部 S は、図 9 (c) に示すように、図の左右方向の寸法が 2 倍とされて、走査線 G 5 と対向するデータ線 S 1 の対向面積を 2 倍としている。これにより、データ線 S 1 と走査線 G 7 とでは、これらのデータ線 S 1 と走査線 G 7 との間の絶縁膜 6 に発生する容量を 2 倍とすることができる。

【 0 0 9 2 】

以上の構成により、本実施形態のアクティブマトリクス基板 3 では、第 1 の実施形態に比べて、表示領域の外側で交差している交差部において、発生する容量を確実に大きくすることができ、データ線 S 及び走査線 G の各信号線において、負荷の不均一を容易に是正することができる。

【 0 0 9 3 】

具体的にいえば、第 1 の実施形態と同様に、上記の各交差部で発生する容量を 1 p F と仮定すると、データ線 S 1 ~ S 1 1 及び走査線 G 1 ~ G 7 の各信号線において、交差部で生じる容量の和は、次の表 3 に示すものとなる。

【 0 0 9 4 】

【表 3】

データ線	交差部での容量和	走査線	交差部での容量和
データ線 S 1	1 0 p F	走査線 G 1	2 6 p F
データ線 S 2	1 1 p F	走査線 G 2	2 6 p F
データ線 S 3	1 0 p F	走査線 G 3	2 6 p F
データ線 S 4	1 1 p F	走査線 G 4	2 6 p F
データ線 S 5	1 0 p F	走査線 G 5	2 6 p F
データ線 S 6	1 1 p F	走査線 G 6	2 6 p F
データ線 S 7	9 p F	走査線 G 7	2 6 p F
データ線 S 8	1 0 p F		
データ線 S 9	9 p F		
データ線 S 1 0	1 0 p F		
データ線 S 1 1	9 p F		

【 0 0 9 5 】

表 3 より明らかなように、本実施形態のアクティブマトリクス基板 3 では、データ線 S での容量分布、つまりデータ線 S 1 ~ S 1 1 での最大の容量差は、2 p F (= 1 1 - 9) であり、表 2 に示した第 1 の実施形態での 3 p F (= 1 0 - 7) に比べて、容量差が小さくされている。また、全ての走査線 G 1 ~ G 7 において、2 6 p F とされているため、走査線 G での容量分布は、0 p F であり、第 1 の実施形態での 5 p F (= 2 6 - 2 1) の容量差が解消されている。

【 0 0 9 6 】

以上のように、本実施形態のアクティブマトリクス基板 3 では、第 1 の実施形態に比べて、データ線 S 及び走査線 G の各信号線での負荷の不均一がより是正されており、輝度ム

ラ及びライン状欠陥の発生を確実に抑制して、表示品位の低下が生じるのを確実に防ぐことができる。

【 0 0 9 7 】

尚、上記の説明では、データ線 S に拡大部 S₁ を設けて、走査線 G に対する対向面積を 2 倍にした場合について説明したが、データ線 S 及び走査線 G の少なくとも一方に拡大部を設けて、表示領域の外側の交差部で互いに対向するデータ線 S 及び走査線 G の対向面積を大きくする構成でもよい。

【 0 0 9 8 】

また、上記拡大部によって対向面積を 2 倍以上に構成してもよい。このように構成した場合には、各画素 P に含まれるスイッチング素子 S_w などでの容量差を小さくすることができ、データ線 S 及び走査線 G の各信号線での負荷の不均一をより容易に是正することができる。

10

【 0 0 9 9 】

また、上記の説明以外に、データ線 S 及び走査線 G の各信号線において、表示領域の外側で交差している交差部に設けられた絶縁膜 6 の厚さを、表示領域で交差している交差部に設けられた絶縁膜 6 の厚さより薄くする構成でもよい。すなわち、図 9 (b) に示した絶縁膜 6 の厚さが、例えば 4000×10^{-10} (m) であるとき、図 9 (c) に示した絶縁膜 6 の厚さを 2000×10^{-10} (m) としてもよい。

【 0 1 0 0 】

以上のように、表示領域で交差している交差部に設けられた絶縁膜 6 の厚さに対して、表示領域の外側で交差している交差部に設けられた絶縁膜 6 の厚さを 1 / 2 とすることにより、データ線 S と走査線 G との間の絶縁膜 6 に発生する容量を 2 倍にすることができる。

20

【 0 1 0 1 】

また、表示領域で交差している交差部に設けられた絶縁膜 6 の厚さに対して、表示領域の外側で交差している交差部に設けられた絶縁膜 6 の厚さを 1 / 2 以下とした場合には、上記拡大部にて対向面積を 2 倍以上とした場合と同様に、各画素 P に含まれるスイッチング素子 S_w などでの容量差を小さくすることができ、データ線 S 及び走査線 G の各信号線での負荷の不均一をより容易に是正することができる。

【 0 1 0 2 】

30

さらに、表示領域の外側で交差している交差部でのデータ線 S 及び走査線 G の対向面積及び絶縁膜 6 の厚さの双方を変更することにより、データ線 S 及び走査線 G の各信号線での負荷の不均一を是正することもできる。また、例えばデータ線 S と走査線 G との間の絶縁膜が、絶縁膜 6 以外の絶縁膜を含んだ多層構造に構成されている場合には、表示領域の内側の交差部での絶縁膜の層数よりも、表示領域の外側の交差部での絶縁膜の層数を小さくすることにより、データ線 S 及び走査線 G の各信号線での負荷の不均一を是正することもできる。

【 0 1 0 3 】

[第 3 の実施形態]

図 10 は、本発明の第 3 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。図において、本実施形態と上記第 1 の実施形態との主な相違点は、台形状に代えて、半円状の外形形状を有する液晶パネルを構成した点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

40

【 0 1 0 4 】

すなわち、図 10 に示すように、本実施形態の液晶表示装置 1 には、半円状の外形形状に形成された液晶パネル 2 と、アクティブマトリクス基板 3 1 とが設けられており、複数の画素 P が、半円状の表示領域に対応するように、設置されている。

【 0 1 0 5 】

また、アクティブマトリクス基板 3 1 には、複数のデータ線 S₁ ~ S₁₁ 及び複数の走

50

査線 G 1 ~ G 7 が配線された基板本体 3 1 a と、データ線 S に接続されてデータ信号を入力するソースドライバ 4 及び走査線 G に接続されて走査信号を入力するゲートドライバ 5 L 及び 5 R が設置されたドライバ設置部 3 1 b とを備えている。

【 0 1 0 6 】

また、アクティブマトリクス基板 3 1 では、画素 P の設置数が他の行よりも少ない行に配線された走査線 G 3 ~ G 7 と、画素 P の設置数が他の列よりも少ない列に配線されたデータ線 S 2 ~ S 6、S 8 ~ S 1 1 とを、表示領域の外側で交差させている。

【 0 1 0 7 】

以上の構成により、本実施形態では、第 1 の実施形態と同様な作用効果を奏することができる。つまり、本実施形態のアクティブマトリクス基板 3 1 では、半円状の表示領域に用いられるときでも、負荷の不均一に起因する輝度ムラ及びライン状欠陥などの発生を抑制することができ、表示品位が低下するのを容易に防止することができる。したがって、半円状の表示領域を有し、かつ、優れた表示性能を有する液晶パネル 2 及び液晶表示装置 1 を容易に構成することができる。

【 0 1 0 8 】

尚、上記の説明以外に、第 2 の実施形態と同様に、表示領域の外側で交差している交差部でのデータ線 S 及び走査線 G の対向面積及び絶縁膜 6 の厚さのいずれか一方を変更して、データ線 S 及び走査線 G の各信号線での負荷の不均一をより是正することもできる（後掲の各実施形態においても、同様。 ）。

【 0 1 0 9 】

[第 4 の実施形態]

図 1 1 は、本発明の第 4 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。図において、本実施形態と上記第 1 の実施形態との主な相違点は、ドライバ設置部の形状を凹状に変更して、上記 2 つのゲートドライバを対向するように設置した点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

【 0 1 1 0 】

すなわち、図 1 1 に示すように、本実施形態のアクティブマトリクス基板 3 2 には、複数のデータ線 S 1 ~ S 1 1 及び複数の走査線 G 1 ~ G 7 が配線された基板本体 3 2 a と、データ線 S に接続されてデータ信号を入力するソースドライバ 4 及び走査線 G に接続されて走査信号を入力するゲートドライバ 5 L 及び 5 R が設置されたドライバ設置部 3 2 b とを備えている。ドライバ設置部 3 2 b は、液晶パネル 2 の外形形状に合わせて、凹状に構成されており、ゲートドライバ 5 L 及び 5 R が互いに対向するように設けられている。これにより、基板本体 3 2 a 上で複数の走査線 G 1 ~ G 7 を容易に配線することができるとともに、液晶パネル 2 の外形寸法が不必要に大きくなるのを極力防ぐことができる。

【 0 1 1 1 】

また、アクティブマトリクス基板 3 2 では、画素 P の設置数が他の行よりも少ない行に配線された走査線 G 3 ~ G 7 と、画素 P の設置数が他の列よりも少ない列に配線されたデータ線 S 2 ~ S 6、S 8 ~ S 1 1 とを、表示領域の外側で交差させている。

【 0 1 1 2 】

以上の構成により、本実施形態では、第 1 の実施形態と同様な作用効果を奏することができる。

【 0 1 1 3 】

[第 5 の実施形態]

図 1 2 は、本発明の第 5 の実施形態にかかるアクティブマトリクス基板及びこれを用いた液晶表示装置の要部構成を示す平面図である。図において、本実施形態と上記第 1 の実施形態との主な相違点は、台形状に代えて、1 / 4 円状の外形形状を有する液晶パネルを構成した点である。なお、上記第 1 の実施形態と共通する要素については、同じ符号を付して、その重複した説明を省略する。

【 0 1 1 4 】

すなわち、図 1 2 に示すように、本実施形態の液晶表示装置 1 では、1 / 4 円状の外形形状に形成された液晶パネル 2 と、アクティブマトリクス基板 3 1 とが設けられており、複数の画素 P が、1 / 4 円状の表示領域に対応するように、設置されている。

【 0 1 1 5 】

また、アクティブマトリクス基板 3 3 は、複数のデータ線 S 1 ~ S 1 1 及び複数の走査線 G 1 ~ G 7 が配線された基板本体 3 3 a を備えている。また、本実施形態のアクティブマトリクス基板 3 3 では、液晶パネル 2 (液晶表示装置 1) の外形形状を極力大きくしないように、例えば走査線 G に対して、走査信号を入力するゲートドライバ 5 R のみがドライバ設置部 3 3 b に設置されている。つまり、図に示すように、ドライバ設置部 3 3 b には、データ線 S に接続されてデータ信号を入力するソースドライバ 4 と、走査線 G に接続されて走査信号を入力するゲートドライバ 5 R とが設置されている。そして、ゲートドライバ 5 R は、走査線 G に対して、走査信号を図の右側から入力させるようになっている。

10

【 0 1 1 6 】

また、アクティブマトリクス基板 3 3 では、画素 P の設置数が他の行よりも少ない行に配線された走査線 G 2 ~ G 7 と、画素 P の設置数が他の列よりも少ない列に配線されたデータ線 S 2 ~ S 6 とを、表示領域の外側で交差させている。

【 0 1 1 7 】

以上の構成により、本実施形態では、第 1 の実施形態と同様な作用効果を奏することができる。つまり、本実施形態のアクティブマトリクス基板 3 3 では、1 / 4 円状の表示領域に用いられるときでも、負荷の不均一に起因する輝度ムラ及びライン状欠陥などの発生を抑制することができ、表示品位が低下するのを容易に防止することができる。したがって、1 / 4 円状の表示領域を有し、かつ、優れた表示性能を有する液晶パネル 2 及び液晶表示装置 1 を容易に構成することができる。

20

【 0 1 1 8 】

尚、上記の実施形態はすべて例示であって制限的なものではない。本発明の技術的範囲は特許請求の範囲によって規定され、そこに記載された構成と均等の範囲内のすべての変更も本発明の技術的範囲に含まれる。

【 0 1 1 9 】

例えば、上記の説明では、本発明を透過型の液晶表示装置に適用した場合について説明したが、本発明の表示装置はアクティブマトリクス基板を具備した表示パネルを表示部に使用したものであれば何等限定されない。具体的には、本発明の表示パネル及び表示装置は、半透過型や反射型の液晶パネルあるいは有機 E L (Electronic Luminescence) 素子、無機 E L 素子、電界放出ディスプレイ (Field Emission Display) 等のアクティブマトリクス基板を用いた各種表示パネル及びこれを表示部に用いた表示装置に適用することができる。

30

【 0 1 2 0 】

また、上記の説明では、走査線 (第 1 の信号線) G 及びデータ線 (第 2 の信号線) S のうち、データ線 S だけを延伸させた場合について説明したが、本発明のアクティブマトリクス基板は複数の第 1 の信号線のうち、画素の設置数が他の行よりも少ない行に配線された第 1 の信号線と、複数の第 2 の信号線のうち、画素の設置数が他の列よりも少ない列に配線された第 2 の信号線との少なくとも一方の信号線を延伸させて、表示領域以外の箇所で他方の信号線と交差させたものであればよい。

40

【 0 1 2 1 】

但し、上記実施形態のように、第 1 及び第 2 の信号線の一方向の信号線だけを延伸させて、他方の信号線と表示領域以外の箇所で交差させる場合の方が、アクティブマトリクス基板のコンパクト化を簡単に図ることができる点で好ましい。

【 0 1 2 2 】

また、上記の説明では、ダミーデータ線 S 6 を延伸させて交差させたり、データ線 S 1 をダミー走査線 G 7 に交差させたりした構成について説明したが、本発明のアクティブマトリクス基板はこれに限定されるものではなく、ユーザに視認される有効な表示領域に設

50

けられる画素用の第 1 及び第 2 の信号線だけを表示領域以外の箇所で交差させる構成でもよい。

【 0 1 2 3 】

また、上記の説明では、画素の設置数が少ない第 1 及び第 2 の信号線を表示領域の外側で交差させた場合について説明したが、本発明のアクティブマトリクス基板は表示領域以外の箇所で画素の設置数が少ない第 1 及び第 2 の信号線を交差させたものであればよい。

【 0 1 2 4 】

具体的には、例えば表示領域の中心部に円形の非表示領域が形成されているドーナツ状の表示パネルに適用する場合には、表示領域内側の円形の非表示領域に対応する箇所で、画素の設置数が少ない第 1 及び第 2 の信号線を交差させればよい。このように、本発明のアクティブマトリクス基板は、ドーナツ状や額縁状などの表示領域の内部に非表示領域が設けられた異形の表示パネルに対しても、信号電圧の大きさを変更したり、遮光部材の設置を省略したりすることなく、第 1 及び第 2 の各信号線の負荷の不均一を是正して、高品位な表示パネルを容易に構成することができる。

【 0 1 2 5 】

また、上記の説明では、マトリクス状の行方向に配線される第 1 の信号線として走査線を用いるとともに、マトリクス状の列方向に配線される第 2 の信号線としてデータ線を用いた場合について説明したが、データ線及び走査線を行方向及び列方向にそれぞれ配線して、第 1 及び第 2 の信号線としてもよい。

【 0 1 2 6 】

また、上記の説明では、スイッチング素子に薄膜トランジスタを使用した場合について説明したが、本発明のスイッチング素子はこれに限定されるものではなく、電界効果トランジスタなどの他の 3 端子あるいは薄膜ダイオードなどの 2 端子のスイッチング素子を使用することもできる。

【 0 1 2 7 】

また、上記の説明では、第 1 及び第 2 の信号線が配線された基板本体と、第 1 及び第 2 の信号線に対し、信号をそれぞれ入力させる第 1 及び第 2 の駆動回路が設置された回路設置部とを設けた場合について説明したが、本発明のアクティブマトリクス基板は、これに限定されるものではなく、少なくとも上記基板本体を備えたものであればよい。

【 0 1 2 8 】

但し、上記実施形態のように、基板本体と一体的に構成される回路設置部を設ける場合の方が、複数の第 1 の信号線及び複数の第 2 の信号線と第 1 及び第 2 の駆動回路との接続作業を簡単に行えるとともに、コンパクトで取扱性に優れたアクティブマトリクス基板を構成することができる点で好ましい。

【 0 1 2 9 】

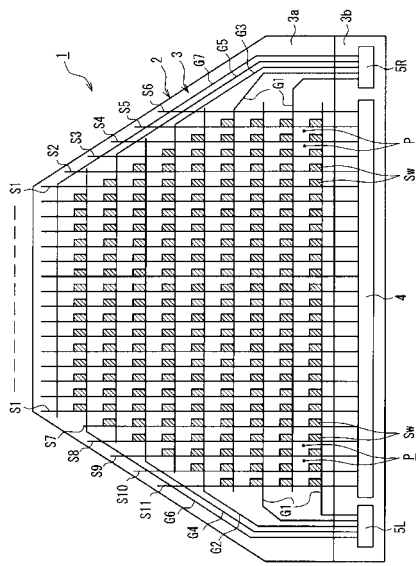
また、上記の説明では、台形状、半円状、1 / 4 円状の表示領域を有する液晶パネルに適用した場合について説明したが、本発明のアクティブマトリクス基板はこれに限定されない。具体的には、本発明のアクティブマトリクス基板は、三角形、平行四辺形、菱形、五角形以上の多角形、あるいは円形、半円等の円弧状の形状、または多角形と円弧状の形状とを組み合わせたものなどの矩形（正方形を含む。）以外の形状である異形の表示領域をもつ表示パネルに適用することができる。

【 産業上の利用可能性 】

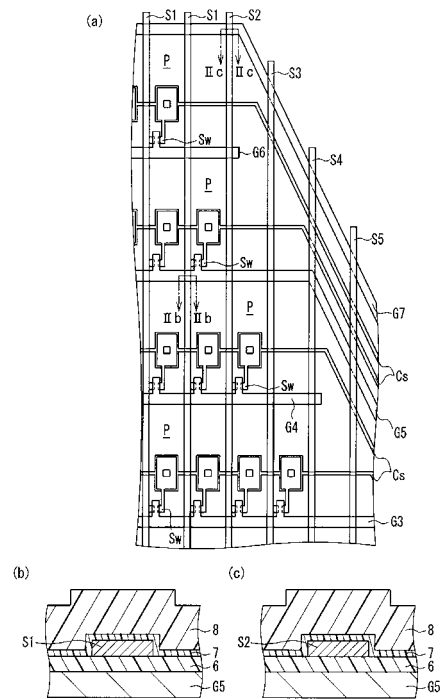
【 0 1 3 0 】

本発明は、矩形以外の形状の表示領域に用いられるときでも、表示品位が低下するのを容易に防止することができるアクティブマトリクス基板、及びこれを用いた高性能な表示パネル並びに表示装置に対して有用である。

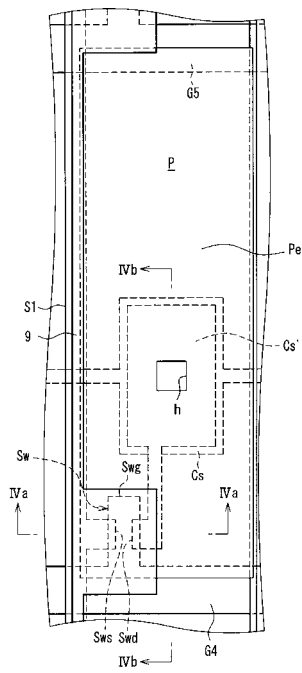
【図 1】



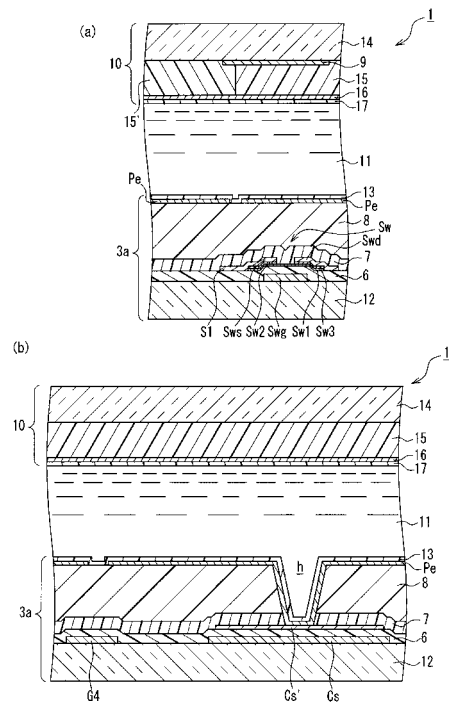
【図 2】



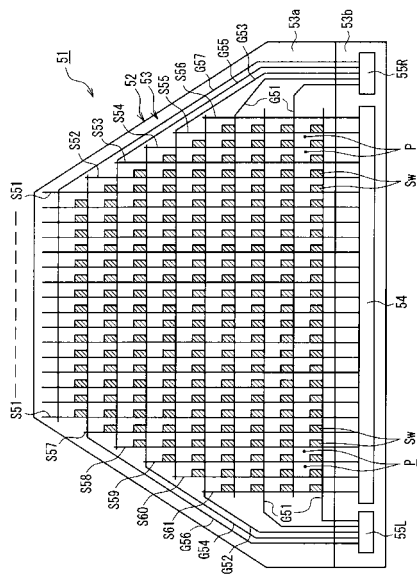
【図 3】



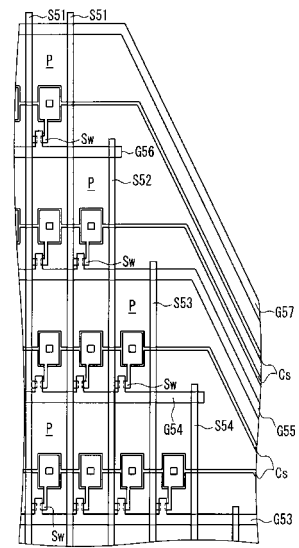
【図 4】



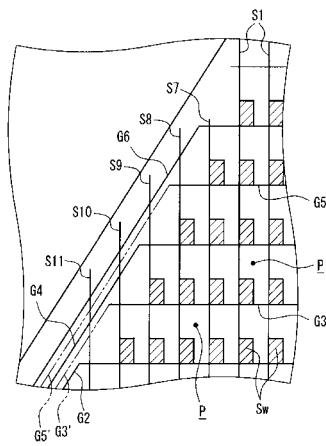
【 図 5 】



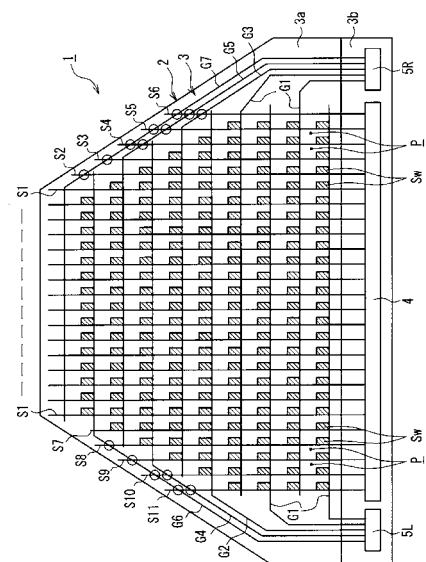
【 図 6 】



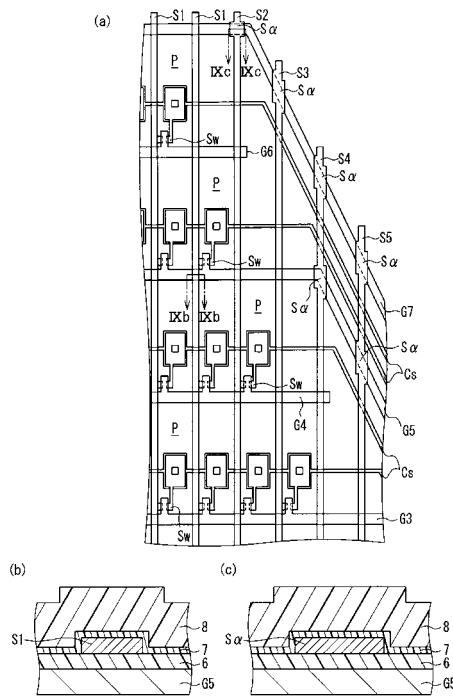
【圖 7】



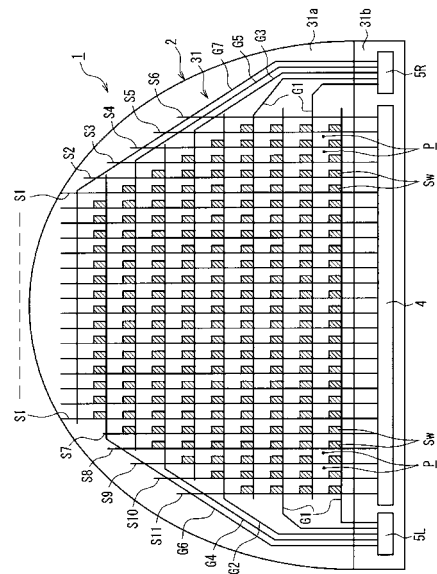
【 図 8 】



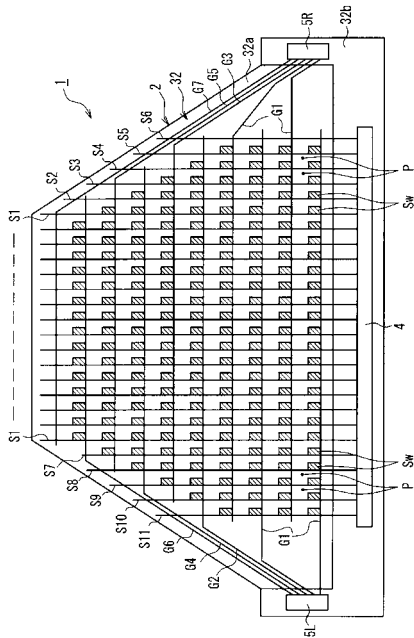
【図 9】



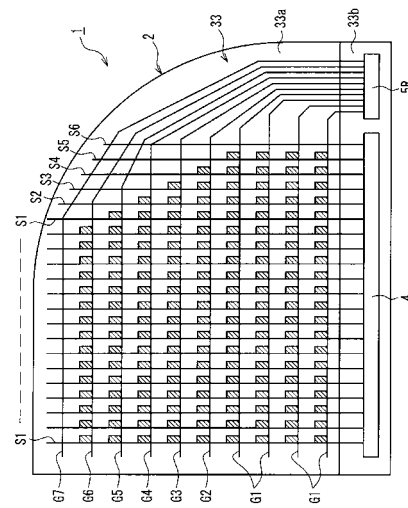
【図 10】



【図 11】



【図 12】



フロントページの続き

- (56)参考文献 特開平 1 1 - 2 9 7 7 6 0 (J P , A)
特開 2 0 0 6 - 2 3 4 9 1 8 (J P , A)
特開 2 0 0 0 - 3 4 7 6 0 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G09F 9/30
G02F 1/1343
G02F 1/1362

专利名称(译)	有源矩阵基板，显示面板和显示装置		
公开(公告)号	JP4659885B2	公开(公告)日	2011-03-30
申请号	JP2008545319	申请日	2007-06-08
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	吉田昌弘		
发明人	吉田 昌弘		
IPC分类号	G09F9/30 G02F1/1343 G02F1/1362		
CPC分类号	G02F1/1345 G02F1/136286 G02F2001/13456 G02F2201/56 G09G3/3648 G09G2300/0426 G09G2320/0223		
FI分类号	G09F9/30.308.Z G09F9/30.338 G02F1/1343 G02F1/1362		
审查员(译)	福岛浩二		
优先权	2006314533 2006-11-21 JP		
其他公开文献	JPWO2008062575A1		
外部链接	Espacenet		

摘要(译)

在有源矩阵基板中，设置多个像素（P），以对应于形成为具有除矩形之外的形状的液晶面板（显示面板）（2）的显示区域。此外，在多条扫描线（第一信号线）（G）和数据线（S2至S6，S8至S11）中沿着具有比其他行更少的像素的行布置的扫描线（G3至G7）在多个数据线（第二信号线）（S）中沿着具有比其他列更少数量的像素的列布置在除了显示区域之外的位置处彼此交叉。

