

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4482637号
(P4482637)

(45) 発行日 平成22年6月16日(2010.6.16)

(24) 登録日 平成22年4月2日(2010.4.2)

(51) Int.Cl.

F I

G O 2 F 1/1339 (2006.01)

G O 2 F 1/1339 5 0 0

G O 2 F 1/1337 (2006.01)

G O 2 F 1/1337 5 0 0

請求項の数 6 (全 12 頁)

(21) 出願番号 特願2004-130072 (P2004-130072)
 (22) 出願日 平成16年4月26日(2004.4.26)
 (65) 公開番号 特開2005-309333 (P2005-309333A)
 (43) 公開日 平成17年11月4日(2005.11.4)
 審査請求日 平成19年3月6日(2007.3.6)

(73) 特許権者 303018827
 N E C 液晶テクノロジー株式会社
 神奈川県川崎市中原区下沼部 1 7 5 3 番地
 (74) 代理人 100095407
 弁理士 木村 満
 (72) 発明者 廉谷 勉
 神奈川県川崎市中原区下沼部 1 7 5 3 番地
 N E C 液晶テクノロジー株式会社内
 (72) 発明者 稲田 敏
 神奈川県川崎市中原区下沼部 1 7 5 3 番地
 N E C 液晶テクノロジー株式会社内
 (72) 発明者 神野 貴志
 鹿児島県出水市大野原町 2 0 8 0 鹿児島
 日本電気株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

それぞれがスイッチング素子を有する複数の画素がマトリクス状に配列され、表面が配向膜で覆われたアクティブマトリクス基板と、該アクティブマトリクス基板と柱状スペーサを介して対向する対向基板とを備える液晶表示装置において、

前記アクティブマトリクス基板は、前記柱状スペーサ形成位置に対応して形成されたスペーサ収容ホールと、該スペーサ収容ホールと前記配向膜のラビング方向に沿って並ぶ位置に形成されたダミーのスペーサ収容ホールとを備えていることを特徴とする液晶表示装置。

【請求項 2】

前記アクティブマトリクス基板は、配向膜の下層側に有機絶縁膜を備えており、前記スペーサ収容ホール及びダミーのスペーサ収容ホールは、前記有機絶縁膜を除去して形成されている、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記スペーサ収容ホールは、複数の画素から選択される一部の画素の内部に形成され、前記ダミーのスペーサ収容ホールは、前記スペーサ収容ホールが形成された画素とラビング方向に沿って並ぶ画素の内部に形成される、請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記スペーサ収容ホール及びダミーのスペーサ収容ホールはそれぞれ、対応する画素の表示領域外に形成される、請求項 3 に記載の液晶表示装置。

10

20

【請求項 5】

前記アクティブマトリクス基板は、スペーサ收容ホールが形成された画素とラビング方向に並ぶ画素に隣接する画素の内部に形成されたダミーのスペーサ收容ホールを更に備える、請求項 3 又は 4 に記載の液晶表示装置。

【請求項 6】

I P S 型液晶表示装置として構成される、請求項 1 ～ 5 の何れか一に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、更に詳しくは、一对の透明基板が柱状スペーサを介して対向する液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、薄型・軽量であり、低消費電力のフラットパネルディスプレイとして、広く利用されている。図 9 は、液晶表示装置を構成する従来の液晶パネルの断面の一部を示している。液晶パネル 200 は、一对の透明基板 201、203 の間に挟みこまれた液晶層 202 を有する。一般に、一对の透明基板の一方（透明基板 201）はスイッチング素子が形成されるアレイ基板として構成され、他方（透明基板 203）は、カラーフィルタ等が形成される対向基板として構成される。

【0003】

アレイ基板 201 は、種々の液晶駆動モードに応じた設計がなされており、例えば、I P S モードでは、画素の開口率を大きくしたいといった要求から、配線層と電極層の間に有機膜 205 を設ける構成が採用されている。また、他の表示方式においても、例えば反射方式では、反射膜下層に凹凸を形成するといった目的で、アレイ基板 201 上に有機膜 205 を設ける構成が採用されている。液晶パネル 200 では、ある程度の弾力性を有する柱状スペーサ 204 により、アレイ基板 201 と対向基板 203 とが一定の間隔を保って対向することで、セルギャップ G が、画面内で均一に、かつ、精度よく保持される。

【0004】

図 10 は、液晶パネル 200 を平面図で示している。液晶パネル 200 において、全ての画素に対して柱状スペーサ 204 を配置すると、柱状スペーサ 204 が多すぎることに起因して、アレイ基板 201 と対向基板 203 とを重ね合わせる際に、アライメント動作が困難になる。また、液晶パネル 200 では、一对の基板 201、203 間に液晶を注入した後に、面内で、一様に柱状スペーサ 204 を押し潰し、均一なセルギャップ G を形成しているが、その際、柱状スペーサ 204 の数が多すぎると、柱を押し潰せなくなる事態が起こり、均一ギャップを得ることが困難になる。これら問題を回避するため、液晶パネル 200 では、一般的には、全ての画素に対して柱状スペーサ 204 が配置されるのではなく、図 10 に示すように、いくつかの画素に対して 1 つの柱状スペーサ 204 が配置される。

【0005】

一般に、液晶パネル 200 では、セルギャップ G をより狭く形成して、表示の応答速度を速めたいという要求がある。しかし、液晶パネル 200 では、セルギャップ G を狭くするに従って、柱状スペーサ 204 の高さ H1 が低くなり、柱状スペーサ 204 の弾性変形量が少なくなるため、ギャップムラが発生する。また、セルギャップ G の精度は、主に、柱状スペーサ 204 の高さ H1 の精度と有機層 205 の膜厚の精度の 2 つの精度によって決まり、ばらつき要素が 2 つある分だけ、セルギャップ G の設計値と実際のセルギャップ G との間の誤差が大きくなるという問題がある。

【0006】

上記問題を解決する技術としては特許文献 1 に記載の技術がある。図 11 は、特許文献 1 に記載の液晶表示装置の断面を示している。この技術では、柱状スペーサ 204 の形成

10

20

30

40

50

位置に対応する位置で有機膜 205 を除去して、柱状スペーサ 204 を収容するための穴 206 を形成する。柱状スペーサ 204 の高さ H2 を、セルギャップ G に比して、大きくとることで、柱状スペーサ 204 の弾性変形量を大きくとることができ、ギャップムラが発生しにくい液晶表示装置を得ることができる。また、セルギャップの精度は、柱状スペーサ 204 の高さの精度で決定されるため、ばらつき要素が少ない分だけ、セルギャップ G の設計値と実際のセルギャップ G との間の誤差が小さくなる。

【特許文献 1】特開 2003 - 121859 号公報（図 1、段落 0024、0040、0041）

【発明の開示】

【発明が解決しようとする課題】

10

【0007】

ところで、アレイ基板 201 及び対向基板 203 上には、配向膜としての有機膜が形成され、その配向膜は、図 12 に示すように、高速回転するラビングローラ 207 によりラビング処理が施される。ラビング処理では、配向膜の表面が擦られることで、配向屑が発生する。この配向屑は、主に、ラビング方向の後方側に押しやられる。柱状スペーサ 204 の高さをセルギャップ G よりも高くするために有機膜 205 に穴 206 を形成すると、その穴 206 に、配向屑が侵入することとなる。

【0008】

図 13 は、液晶パネル 200a の柱状スペーサ 204 の形成部分を拡大して示している。液晶パネル 200a を組み立てた状態では、配向屑は、柱状スペーサ 204 とアレイ基板 201a との接触面近傍に溜まっている。この状態で、液晶パネル 200a に外力が加わると、その衝撃で、配向屑が穴 206 から飛び出して、液晶層 202 中に飛散することがある。液晶層 202 に飛散した配向屑 208 は、図 14 に示すように、液晶の配向方向を乱すこととなり、これに起因して表示不良が発生するという問題が引き起こされる。

20

【0009】

本発明は、上記従来技術の問題点を解消し、柱状スペーサの高さをセルギャップよりも高くした液晶表示装置において、配向屑に起因する表示不良の発生を低減できる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0010】

30

上記目的を達成するために、本発明の液晶表示装置は、それぞれがスイッチング素子を有する複数の画素がマトリクス状に配列され、表面が配向膜で覆われたアクティブマトリクス基板と、該アクティブマトリクス基板と柱状スペーサを介して対向する対向基板とを備える液晶表示装置において、前記アクティブマトリクス基板は、前記柱状スペーサ形成位置に対応して形成されたスペーサ収容ホールと、該スペーサ収容ホールと前記配向膜のラビング方向に沿って並ぶ位置に形成されたダミーのスペーサ収容ホールとを備えていることを特徴とする。

【0011】

本発明の液晶表示装置では、配向膜のラビング時に発生する配向屑が、スペーサ収容ホールだけでなく、ダミーのスペーサ収容ホールにも侵入するため、スペーサ収容ホールに侵入する配向屑の量を、減少させることができる。これにより、柱状スペーサに衝撃が加わったときにスペーサ収容ホールから飛散する配向屑の量を低減でき、表示品質の高い液晶表示装置を得ることができる。

40

【0012】

本発明の液晶表示装置では、前記アクティブマトリクス基板は、配向膜の下層側に有機絶縁膜を備えており、前記スペーサ収容ホール及びダミーのスペーサ収容ホールは、前記有機絶縁膜を除去することによって形成される構成とすることができる。アクティブマトリクス基板には、例えば層間絶縁膜として、有機膜が形成されることが多く、スペーサ収容ホール及びダミーのスペーサ収容ホールは、そのような有機膜を除去することにより、形成できる。

50

【 0 0 1 3 】

本発明の液晶表示装置では、前記スペーサ收容ホールは、複数の画素から選択される一部の画素の内部に形成され、前記ダミーのスペーサ收容ホールは、前記スペーサ收容ホールが形成された画素とラビング方向に沿って並ぶ画素の内部に形成される構成とすることができる。通常、柱状スペーサ、いくつかの画素に対して1つが配置される。その場合、ダミーのスペーサ收容ホールは、柱状スペーサ配置位置の画素と、ラビング方向に沿って並ぶ画素内に形成すればよい。ダミーのスペーサ收容ホールは、スペーサ收容ホールが形成された画素とラビング方向に並ぶ画素の全てに形成することができ、或いは、ラビング歩行に並ぶ画素のうちの一部の画素に形成することができる。

【 0 0 1 4 】

本発明の液晶表示装置では、前記スペーサ收容ホール及びダミーのスペーサ收容ホールはそれぞれ、対応する画素の表示領域外に形成されることが好ましい。スペーサ收容ホール及びダミーのスペーサ收容ホールは、例えばブラックマトリクスによって遮光されるゲート線上に形成することができる。

【 0 0 1 5 】

本発明の液晶表示装置では、前記アクティブマトリクス基板は、スペーサ收容ホールが形成された画素とラビング方向に並ぶ画素に隣接する画素の内部に形成されたダミーのスペーサ收容ホールを更に備える構成を採用することができる。この場合、配向層を効果的にダミーのスペーサ收容ホール内に侵入させることができ、ダミーのスペーサ收容ホールに侵入する配向層の総量を増やして、スペーサ收容ホール内に侵入する配向層を減少させることができる。

【 0 0 1 6 】

本発明の液晶表示装置は、IPS型液晶表示装置として構成できる。

【発明の効果】

【 0 0 1 7 】

本発明の液晶表示装置では、スペーサ收容ホールに侵入する配向層の量を減少させることができる。このため、柱状スペーサに衝撃が加わったときにスペーサ收容ホールから飛散する配向層の量を低減でき、飛散した配向層に起因する表示不良の発生を低減できる。

【発明を実施するための最良の形態】

【 0 0 1 8 】

以下、図面を参照し、本発明の実施形態例に基づいて、本発明を更に詳細に説明する。図1は、本発明の一実施形態例の液晶表示装置を構成する液晶パネルを平面図で示している。また、図2は、図1のA-A断面を示している。液晶表示装置は、液晶パネル100と、図示しないバックライト装置及びドライバ基板等とから構成される。図2に示すように、液晶パネル100は、アレイ基板101、液晶層102、対向基板103、及び、柱状スペーサ104を備える。アレイ基板101は、有機膜105を有し、その有機膜105には有機膜ホール106が形成される。

【 0 0 1 9 】

液晶パネル100の組み立ては次のようにして行われる。アレイ基板101又は対向基板103に、周囲を囲うようにシール材を形成して、アレイ基板101と対向基板103とを重ね合わせる。アレイ基板101と対向基板103とは、柱状スペーサ104により、一定間隔を保って対向する。その後、液晶滴下方式(ODF方式)等を用いて液晶を注入して液晶層102を形成し、注入口をふさぐ。そして、アレイ基板101及び対向基板103の周囲を適切な位置で切断し、液晶パネル100の表面及び裏面に、それぞれ図示しない偏光板を貼り付ける。

【 0 0 2 0 】

図1では、点線又は実線で区切られる各矩形は1画素(単色画素)に対応している。通常、カラー表示を行う液晶パネル100では、3つの単色画素により、1つのカラー画素が構成される。柱状スペーサ104は、液晶パネル100のXY平面中に分散して配置され、複数の単色画素(以下、単に画素呼ぶときには、単色画素を意味するものとする)に

対して1つが配置される。柱状スペーサ104は、例えば柱状スペーサ104とアレイ基板101との接触面の面積の総和と、液晶パネル100のXY平面における全面積との比が、1:1000となるように配置される。

【0021】

有機膜ホール106は、アレイ基板101の有機膜105(図2)を除去することにより形成される。各有機膜ホール106は、例えば同形状で、かつ、同じ大きさに形成される。アレイ基板101において、柱状スペーサ104の形成位置に対応する位置の有機膜ホール106は、柱状スペーサ104を収容するための柱状スペーサ収容ホールとして構成される。また、柱状スペーサ104の形成位置以外の位置の有機膜ホール106は、実際には柱状スペーサ104を収容しないダミーの柱状スペーサ収容ホールとして構成される。

10

【0022】

図3は、柱状スペーサ104の形成位置の画素を拡大して示している。同図に示す例では、液晶パネル100は、IPSモードで動作するパネルとして構成される。アレイ基板101では、X方向に沿って延びるゲート配線111及び共通配線112と、Y方向に沿って延びる信号配線113との交点付近に、各画素が形成される。なお、液晶パネル100において、柱状スペーサ104の形成位置以外の画素については、柱状スペーサ104が配置されない点を除いて、図3に示す画素と同様な構成を有する。

【0023】

図3に示すように、各画素は、薄膜トランジスタ(TFT)114、ピクセル配線115、ピクセル電極116、共通電極117、シールド共通電極118を備える。ピクセル電極116は、コンタクトホール119を介してピクセル配線115に接続され、共通電極117及びシールド共通電極118は、コンタクトホール120を介して共通配線112と接続される。柱状スペーサ104及び有機膜ホール106は、XY平面に平行な平面での断面形状が例えば正形状に形成される。共通配線112と信号配線113とによって区画される領域は、各画素内で光透過領域を構成する。

20

【0024】

図4は、図3のB-B断面を示している。対向基板103は、順次に積層されたブラックマトリクス121と、色層122と、オーバーコート層123とを有する。色層122は、RGBの光の三原色の何れかの色を有する。ブラックマトリクス121は、遮光性を有し、光透過領域を区画する。柱状スペーサ104及び有機膜ホール106は、光透過領域外のゲート配線111上に形成される。図4において、柱状スペーサ104がアレイ基板101に接触する部分の幅は例えば12 μ mであり、有機膜ホール106の開口幅は、例えば25~30 μ m程度である。

30

【0025】

アレイ基板101は、以下のような工程を経て得られる。まず、ガラス基板上にゲート配線111及び共通配線112を形成し、ゲート絶縁膜124を形成し、TFT114の形成に必要なa-Si層を形成する。その後、信号配線113及びピクセル配線115を形成し、無機保護膜125を形成する。続いて、有機膜105を形成し、その有機膜105の一部を除去してコンタクトホール119及び120と有機膜ホール106とを形成する。有機膜ホール106は、柱状スペーサ104の形成位置の画素、及び、柱状スペーサ104の形成位置以外の位置の画素の双方において形成される。有機膜105上にピクセル電極116、共通電極117、及び、シールド共通電極118をITOにより形成する。この例では、有機膜105上にシールド共通電極118を形成することで、信号配線113とシールド共通電極118とを平面的に重なるように配置することができ、画素表示領域を広くとることができる。

40

【0026】

図5は、アレイ基板のラビング処理の様子を示している。アレイ基板101上には、配向膜としての有機膜が形成され、その配向膜は、高速回転するラビングローラ107により、液晶を一定方向に均一に初期配向させるためのラビング処理が施される。この例では

50

、アレ基板 101 を Y 方向に移動させ、配向膜を Y 方向にラビングしている。このラビング処理では、配向膜の表面が擦られることで、配向屑が発生する。配向屑は、主に、ラビング方向の後方側に押しやられ、各有機膜ホール 106 に侵入する。

【0027】

図 12 に示す従来のアレ基板 201a では、穴 206 が柱状スペーサ 204 形成箇所
にしか形成されていないため、ラビング方向に隣接する 2 つの穴 206 間の、4 画素分の
配向屑が、ラビング方向後方に位置する穴 206 に侵入した。図 5 と図 12 とを比較する
と、本実施形態例では、ラビング方向に並ぶ有機膜ホール 106 の数は、従来のアレ基
板 201a でのラビング方向に並ぶ穴 206 の数の 4 倍となっている。このため、1 つの
有機膜ホール 106 に侵入する配向屑の量は、1 画素分に相当し、アレ基板 201a に
おいて 1 つの穴 206 に侵入する配向屑の量の 1 / 4 倍となる。

10

【0028】

ここで、コンタクトホール 119 及び 120 も、それぞれ、有機膜 105 に形成された
穴として構成される。一般に、コンタクトホールは、7 ~ 8 μ m 程度の幅で形成され、コ
ンタクトホール 119 及び 120 の開口は、有機膜ホール 106 の開口に比して大幅に狭
い。従って、コンタクトホール 119 及び 120 には、有機膜ホール 106 に侵入する配
向屑の量に対して、無視できる程度の量の配向屑しか侵入しないと考えられる。

【0029】

本実施形態例では、柱状スペーサ 104 を収容するのに十分な開口を有する有機膜ホ
ール 106 を、その位置が柱状スペーサ 104 の形成位置であるか否かにかかわらず、各画
素に形成しているため、各画素に形成された有機膜ホール 106 には、同程度の量の配向
屑が侵入する。これにより、柱状スペーサ 104 の形成位置の有機膜ホール 106 に侵入
する配向屑が、柱状スペーサ 104 の形成位置にのみ有機膜ホール 106 を形成する場合
に比して少なくなる。

20

【0030】

本実施形態例の液晶パネル 100 においても、図 14 に示すものと同様に、組み立てた
状態では、配向屑は、柱状スペーサ 104 とアレ基板 101 との接触面近傍に溜まって
いる。しかし、本実施形態例では、上記したように、1 つの有機膜ホール 106 に溜まる
配向屑の量は、従来の液晶パネル 200a における穴 206 にたまる配向屑に比して十分
に少ない。従って、液晶パネル 100 に外力が加わったときに、その衝撃で、液晶層 10
2 に飛散する配向屑は、従来の液晶パネル 200a において液晶層 202 に飛散する配向
屑に比して少ない。このように、本実施形態例の液晶パネル 100 では、柱状スペーサ 1
04 の高さをセルギャップよりも高くして、ギャップムラの発生を抑制し、かつ、セル
ギャップのばらつきを小さくしつつ、表示不良の発生を低減することができる。

30

【0031】

なお、上記実施形態例では、各画素に、有機膜ホール 106 を形成する例について示し
たが、有機膜ホール 106 は全ての画素に形成する必要はない。例えば、ラビング方向が
Y 方向であるときには、図 6 に示すように、柱状スペーサ 104 が形成される画素と、Y
方向に一列に並ぶ画素にのみ、有機膜ホール 106 を形成することもできる。この例のよ
うに、特に、ラビング方向に並ぶ有機膜ホール 106 の数を増やすことで、1 つの有機膜
ホール 106 に侵入する配向屑を減らすことができる。

40

【0032】

また、図 7 に示すように、柱状スペーサ 104 が形成される画素と Y 方向に一列に並ぶ
画素に加えて、それら画素と、X 方向の両側に隣接する画素にも有機膜ホール 106 を形
成する構成とすることもできる。この場合、図 6 に比して、柱状スペーサ 104 の形成位
置以外の位置に形成された有機膜ホール 106 に侵入する配向屑の総量を増やして、柱状
スペーサ 104 の形成位置の有機膜ホール 106 に侵入する配向屑の量を減少させること
ができる。ラビング方向が、X 方向又は Y 方向に対して斜め方向であるときには、図 8
に示すように、柱状スペーサ 104 の形成位置に対して、ラビング方向の後方に位置する
、柱状スペーサ 104 の形成位置以外の画素に有機膜ホール 106 を形成すればよい。

50

【 0 0 3 3 】

上記実施形態例では、有機膜ホール 1 0 6 が、柱状スペーサ 1 0 4 の形成位置とラビング方向に沿って並ぶ画素の全てに形成される例について示したが、有機膜ホールは、必ずしもラビング方向に沿って並ぶ画素の全てに形成されている必要はない。例えば、柱状スペーサ 1 0 4 の形成位置とラビング方向に沿って並ぶ画素のうちに一部に、有機膜ホール 1 0 6 が形成されない画素があってもよい。また、本発明の液晶表示装置は、I S P モード以外の表示モードを採用した液晶表示装置としても構成できる。

【 0 0 3 4 】

以上、本発明をその好適な実施形態例に基づいて説明したが、本発明の液晶表示装置は、上記実施形態例にのみ限定されるものではなく、上記実施形態例の構成から種々の修正及び変更を施したものの、本発明の範囲に含まれる。

【図面の簡単な説明】

【 0 0 3 5 】

【図 1】本発明の一実施形態例の液晶表示装置を構成する液晶パネルを示す平面図。

【図 2】図 1 の A - A 断面を示す断面図。

【図 3】柱状スペーサ 1 0 4 の形成位置の画素を拡大して示す平面図。

【図 4】図 3 の B - B 断面を示す断面図。

【図 5】アレイ基板のラビング処理の様子を示す断面図。

【図 6】本発明の一実施形態例の液晶表示装置を構成する液晶パネルの変形例を示す平面図。

【図 7】本発明の一実施形態例の液晶表示装置を構成する液晶パネルの別の変形例を示す平面図。

【図 8】本発明の一実施形態例の液晶表示装置を構成する液晶パネルの別の変形例を示す平面図。

【図 9】液晶表示装置を構成する従来の液晶パネルの一部を示す断面図。

【図 1 0】液晶パネル 2 0 0 を示す平面図。

【図 1 1】特許文献 1 に記載の従来の液晶表示装置を示す断面図。

【図 1 2】従来のアレイ基板のラビング処理の様子を示す断面図。

【図 1 3】従来の液晶パネル 1 0 0 a の柱状スペーサ 2 0 4 形成部分を拡大して示す断面図。

【図 1 4】液晶中に配向屑が飛散した状態を示す平面図。

【符号の説明】

【 0 0 3 6 】

1 0 0 : 液晶パネル

1 0 1 : アレイ基板

1 0 2 : 液晶層

1 0 3 : 対向基板

1 0 4 : 柱状スペーサ

1 0 5 : 有機膜

1 0 6 : 有機膜ホール

1 0 7 : ラビングローラ

1 1 1 : ゲート配線

1 1 2 : 共通配線

1 1 3 : 信号配線

1 1 4 : トランジスタ

1 1 5 : ピクセル配線

1 1 6 : ピクセル電極

1 1 7 : 共通電極

1 1 8 : シールド共通電極

1 1 9、1 2 0 : コンタクトホール

10

20

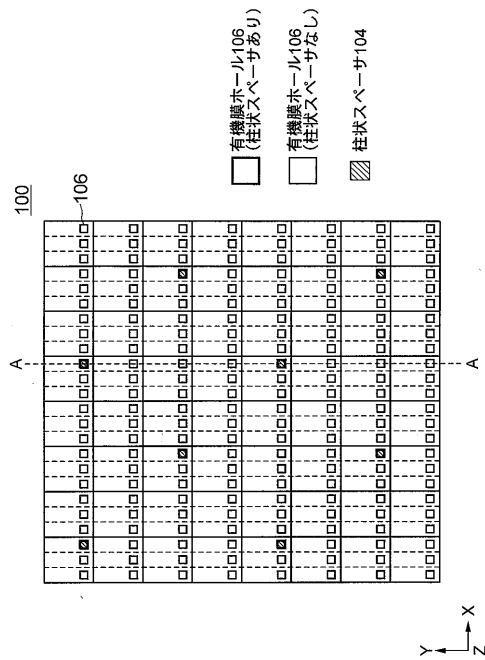
30

40

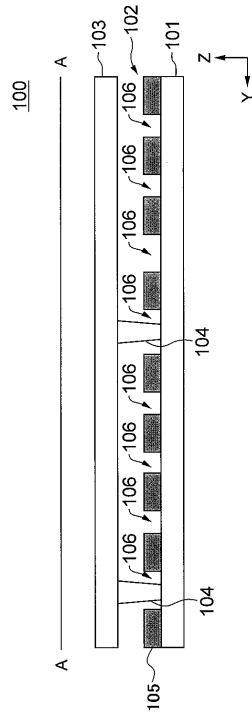
50

- 1 2 1 : ブラックマトリクス
- 1 2 2 : 色層
- 1 2 3 : オーバーコート層
- 1 2 4 : ゲート絶縁膜
- 1 2 5 : 無機保護膜

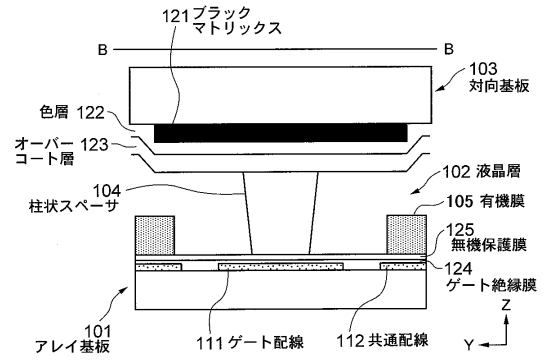
【 図 1 】



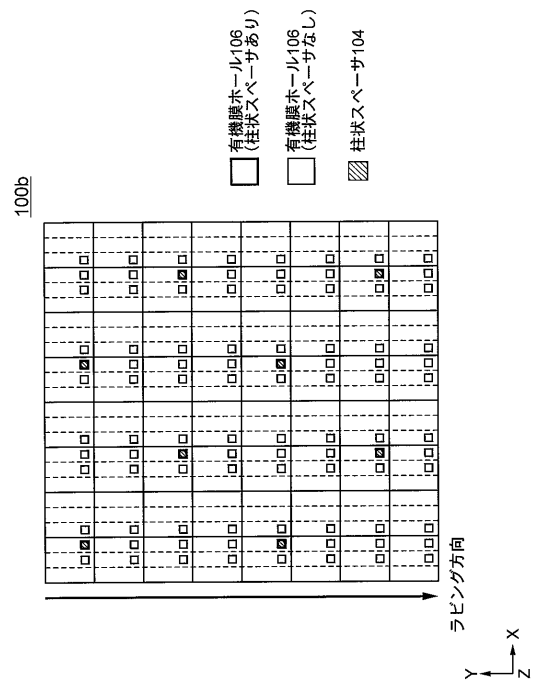
【 図 2 】



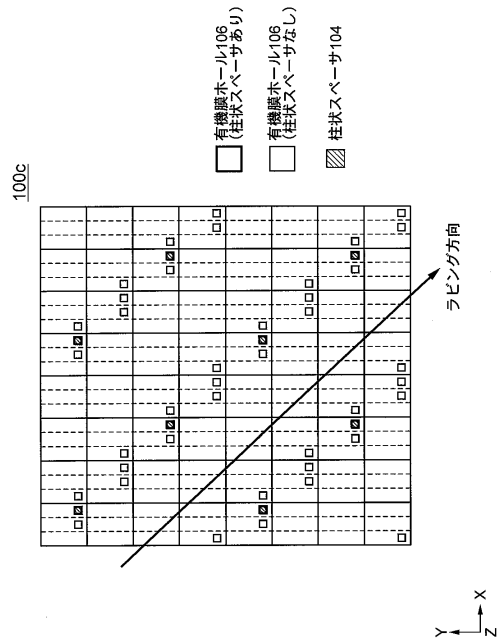
【 図 4 】



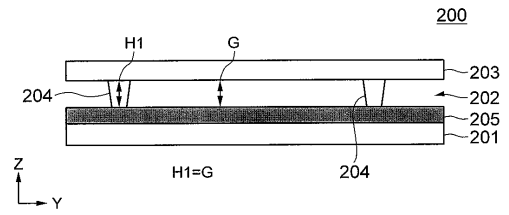
【圖 7】



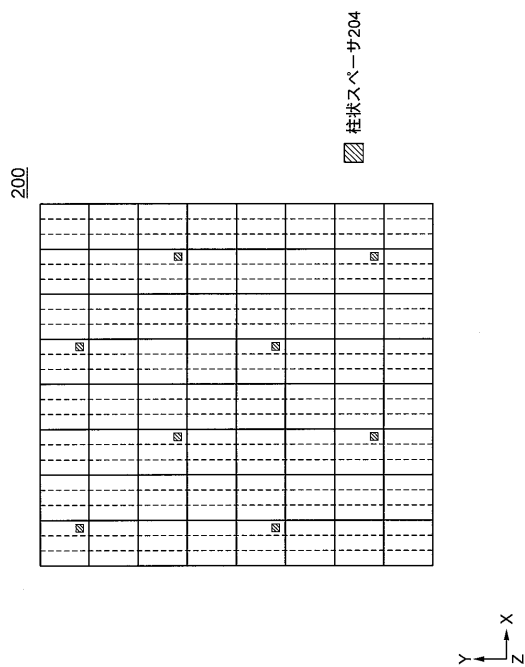
【図 8】



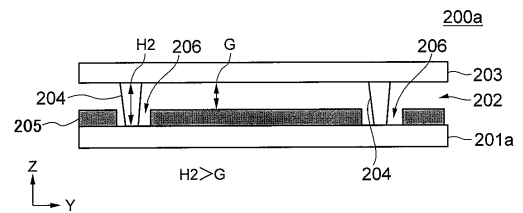
【図 9】



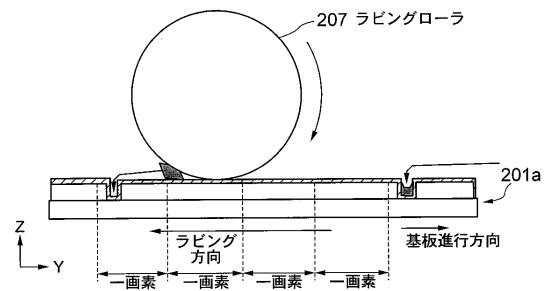
【図 10】



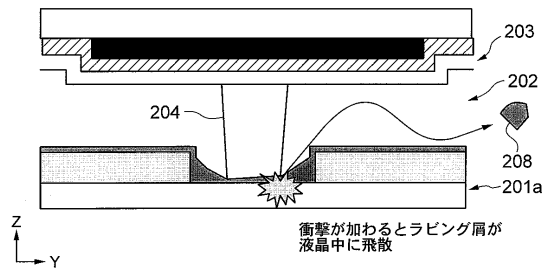
【図 11】



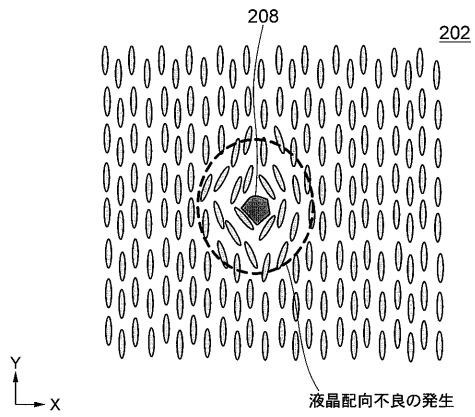
【図 12】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 野上 祐輔

鹿児島県出水市大野原町 2 0 8 0 鹿児島日本電気株式会社内

審査官 藤田 都志行

(56)参考文献 特開平 1 0 - 2 3 9 7 0 5 (J P , A)

特開平 1 0 - 2 3 9 6 9 0 (J P , A)

特開平 1 1 - 1 7 4 4 6 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 3 9

G 0 2 F 1 / 1 3 3 7

专利名称(译)	液晶表示装置		
公开(公告)号	JP4482637B2	公开(公告)日	2010-06-16
申请号	JP2004130072	申请日	2004-04-26
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	NEC LCD科技有限公司 Kagoshimanihondenki有限公司		
当前申请(专利权)人(译)	NEC LCD科技有限公司		
[标]发明人	廉谷勉 稻田敏 神野貴志 野上祐輔		
发明人	廉谷 勉 稻田 敏 神野 貴志 野上 祐輔		
IPC分类号	G02F1/1339 G02F1/1337 G02F1/1343 G02F1/136		
CPC分类号	G02F1/13394		
FI分类号	G02F1/1339.500 G02F1/1337.500 G02F1/1343		
F-TERM分类号	2H089/HA15 2H089/LA01 2H089/LA04 2H089/LA06 2H089/LA10 2H089/NA12 2H089/NA13 2H089/NA14 2H089/PA01 2H089/QA01 2H089/QA08 2H089/QA12 2H089/TA04 2H090/HA05 2H090/HB07X 2H090/HB07Y 2H090/KA04 2H090/LA02 2H090/MB01 2H092/GA14 2H092/NA29 2H092/PA02 2H092/PA03 2H189/DA07 2H189/DA31 2H189/DA32 2H189/DA39 2H189/FA23 2H189/FA35 2H189/GA11 2H189/HA14 2H189/HA15 2H189/JA14 2H189/KA20 2H189/LA03 2H189/LA06 2H189/LA15 2H290/AA72 2H290/BF14 2H290/CA46		
代理人(译)	木村充		
其他公开文献	JP2005309333A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够减少由于对准浪费导致的显示缺陷的液晶显示装置。解决方案：阵列基板101和对向基板103跨越柱状间隔物104彼此相对，同时具有指定的间隙。阵列基板101具有柱状间隔物存储孔（有机膜孔）106，用于存储形成在与柱状间隔物104的形成位置对应的位置处的柱状间隔物104，并且还具有虚设柱状间隔物存储孔（有机膜孔106），其中实际上，在与取向膜的摩擦方向上的柱状间隔物104的形成位置连续的位置处，不存储柱状间隔物104。Z

