

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4446577号
(P4446577)

(45) 発行日 平成22年4月7日(2010.4.7)

(24) 登録日 平成22年1月29日(2010.1.29)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

請求項の数 9 (全 12 頁)

(21) 出願番号 特願2000-270143 (P2000-270143)
 (22) 出願日 平成12年9月6日(2000.9.6)
 (65) 公開番号 特開2002-98982 (P2002-98982A)
 (43) 公開日 平成14年4月5日(2002.4.5)
 審査請求日 平成18年3月10日(2006.3.10)

(73) 特許権者 504011210
 エーユー オプトロニクス コーポレイシ
 ョン
 A U O p t r o n i c s C o r p .
 台湾 シンチュウ, サイエンスーベイスド
 インダストリアル パーク, リーシン
 ロード 2, ナンバー 1
 (74) 代理人 100104880
 弁理士 古部 次郎
 (74) 代理人 100118201
 弁理士 千田 武
 (74) 代理人 100087398
 弁理士 水野 勝文
 (74) 代理人 100067541
 弁理士 岸田 正行

最終頁に続く

(54) 【発明の名称】 表示パネル、表示装置

(57) 【特許請求の範囲】

【請求項 1】

2枚の基板間に液晶が充填された表示パネルであって、
 前記基板の一方にマトリクス状に配列されたゲート線およびシグナル線と、
 前記ゲート線および前記シグナル線によって画成される画素領域の両側に、当該ゲート
 線および当該シグナル線とは絶縁層を介して配置された共通電極と、
 互いに隣接する2本の前記共通電極の中間位置に配置された画素電極とを備え、
 前記画素電極は、前記共通電極と同層に配置された第1電極と、
 前記シグナル線と同層に配置され、前記第1電極に電気的に接続された当該シグナル線
 からの電界をシールドするための第2電極とを備え、
前記第1電極と前記第2電極とが、前記絶縁層を介し、互いに重なる位置に設けられ、
前記第2電極は、前記シグナル線に対し、前記第1電極よりも近接して配置され、
前記第2電極が、前記シグナル線の延在する方向に、画素領域の略全長にわたって延在
するよう配置されていることを特徴とする表示パネル。

【請求項 2】

前記共通電極と前記シグナル線が、前記表示パネルの厚さ方向に重なって配置されてい
 ることを特徴とする請求項1記載の表示パネル。

【請求項 3】

前記第2電極が、前記画素電極への駆動電圧を制御するスイッチング素子に接続されて
 いることを特徴とする請求項1記載の表示パネル。

10

20

【請求項 4】

表示用光学素子に駆動電圧を印加するための画素電極と、
前記画素電極との間で基板面に沿った方向の電界を生じさせる共通電極と、
前記画素電極への駆動電圧を制御するためのスイッチング素子と、
前記スイッチング素子へ走査信号を送信するゲート線と、
前記スイッチング素子へ表示信号を送信するシグナル線と、
前記シグナル線に対し、前記画素電極よりも近接した位置に設けられて、当該画素電極と電氣的に同電位とされ、当該シグナル線からの電界をシールドするためのシールド電極と、を備え、

前記シグナル線と前記シールド電極は同層に配置され、

10

前記シールド電極と前記画素電極は絶縁層を介し、異なる層に配置され、かつ互いに重なる位置に設けられ、

前記シグナル線に対し、前記共通電極が他の電極よりも近接して配置されていることを特徴とする表示パネル。

【請求項 5】

前記共通電極および前記画素電極は、前記ゲート線と前記シグナル線によって画成される各画素領域において、表示用光学素子の配向方向を少なくとも 2 方向とするために折曲形成されていることを特徴とする請求項 4 記載の表示パネル。

【請求項 6】

前記画素電極は、その両側の前記共通電極が折曲した部分どうしを結んだ線上に、当該画素電極に供給する電位を蓄積する蓄積容量部を備えることを特徴とする請求項 5 記載の表示パネル。

20

【請求項 7】

各画素領域にて、表示用光学素子の配向方向が切り換わる部分に、前記スイッチング素子に供給する電位を蓄積する蓄積容量線を備えることを特徴とする請求項 5 記載の表示パネル。

【請求項 8】

2 枚の基板間に表示用光学素子が配設された表示パネルと、前記表示パネルを駆動する駆動回路とを備える表示装置であって、

前記表示パネルには、マトリクス状に配列されたシグナル線およびゲート線によって複数の画素領域が画成されるとともに、

30

前記画素領域の外周部に配置されて、前記シグナル線と前記ゲート線を覆う共通電極と、

表示用光学素子を駆動するため前記共通電極との間で前記基板の表面に沿った方向の電界を生じさせる画素電極と、

前記シグナル線からの電界をシールドするシールド電極と、を備え、

前記駆動回路は、前記シグナル線を介して前記画素電極に表示信号を供給するシグナル線駆動回路と、

前記画素電極への駆動電圧を制御するため前記ゲート線を介して走査信号を供給するゲート線駆動回路と、を備え、

40

前記画素電極と前記シールド電極とが、前記表示パネルの厚さ方向に重ねて配置され、

前記シールド電極は、前記シグナル線に対し、前記画素電極よりも近接した位置に設けられ、

前記シグナル線に対し、前記共通電極が他の電極よりも近接して配置され、

前記画素電極と前記シールド電極は電氣的に接続されてなることを特徴とする表示装置

。

【請求項 9】

前記画素電極と前記シールド電極とが、所定の厚さを有した絶縁層を介してその一方の側と他方の側に配置され、

かつ、前記シグナル線が前記シールド電極と同層に配置されていることを特徴とする請

50

求項 8 記載の表示装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、基板面に沿った方向の横電界により液晶等の表示用光学素子を駆動する表示パネル、表示装置に関する。

【 0 0 0 2 】

【従来の技術】

パーソナルコンピュータや、その他各種モニター用の表示装置として、液晶表示装置の普及は目覚ましいものがある。この種の液晶表示装置は、一般に、液晶パネルの背面に、照明用の面状光源であるバックライトを配設し、所定の広がりをも有する液晶面を全体として均一な明るさに照射することで、液晶パネルの液晶面に形成された画像を可視像化するように構成されている。この液晶パネルは、2枚のガラス基板の間に充填された液晶に駆動電圧を印加することによって、液晶を駆動する構成となっている。液晶パネルは、このようにして液晶を駆動して液晶（分子）の向きを変えることにより、透過光の偏光を制御し、所望の画像を表示するのである。

【 0 0 0 3 】

ところで、従来、このような液晶パネルは、2枚のガラス基板の一方側と他方側にそれぞれ液晶駆動用の電極を設け、2枚のガラス基板を結ぶ方向、言い換えればガラス基板の基板面に略直交する方向の電界を生じさせ、これによって液晶を駆動していた。

しかしながら、このような方式の液晶パネルにおいては視野角が狭いため、これを改善する技術として、IPS（In Plane Switching：横電界）方式が知られている。これは、2枚のガラス基板の一方のみに配置した電極に駆動電圧を印加し、基板面に沿った水平方向（横方向）の電界を生じさせて液晶を駆動するものである。

【 0 0 0 4 】

図7および図8に示すものは、従来のIPS方式の液晶パネルの配線構造である。液晶パネルは、ガラス基板1とガラス基板2との間に、液晶が充填された液晶層3、絶縁層4A、4Bが介在し、絶縁層4A、4Bに、シグナル線5、ゲート線6、共通電極7、画素電極8、アモルファスシリコン層等が成膜されたTFT（Thin Film Transistor）9が配設された構成となっている。

図8に示したように、シグナル線5とゲート線6は、マトリクス状に配置されている。そして、互いに隣接する2本のシグナル線5と2本のゲート線6とで囲まれて画素領域が画成されている。

【 0 0 0 5 】

共通電極7は、各画素領域の両側に位置するシグナル線5のそれぞれに沿って配置されている。また、画素電極8は、2本の共通電極7の中間位置に配置され、さらにその一端がTFT9に接続されている。

このような構造の液晶パネルでは、各画素領域において、TFT9の作動によって共通電極7と画素電極8との間に電圧を印加して、横電界を生じさせることにより液晶を駆動させ、所望の表示を行なう。

【 0 0 0 6 】

【発明が解決しようとする課題】

ところで、上記したような従来のIPS方式の液晶パネルにおいては、以下に示すような問題が存在する。

まず、本来、液晶の駆動は、共通電極7と画素電極8との間の電界により行なうわけであるが、シグナル線5と画素電極8との間に電界が生じ、その影響により液晶が動いてしまうと、クロストークが発生する。このため、従来は、共通電極7の幅を広げることによって、シグナル線5からの電界の影響が画素電極8に及ばないようにしてシールド効果を持たせているが、その結果、画素領域における開口部Xの割合である開口率が低くなってしまうことになる。

【 0 0 0 7 】

また、シグナル線 5 と共通電極 7 との隙間 d が小さいと、シグナル線 5 の電氣的な容量負荷が大きくなり、表示領域内を均一に駆動できなくなるため、この隙間 d を大きくする必要がある。しかし、隙間 d を大きくすると、これも開口率の低下に繋がる。また、視角依存性のクロストーク（シグナル線 5 と共通電極 7 との間のスイッチングが液晶パネルに対する角度（視角）によって見える現象：図 7 中矢印参照）を防止するため、従来は、シグナル線 5 を覆うブラックマトリクス 10 を幅広にする必要があった。しかしながら、これも開口率の低下に結びつくうえ、ガラス基板 1、2 の位置合わせに高い精度が要求されることにもなっていた。

【 0 0 0 8 】

特に、近年の液晶パネルの高精細化に伴い、一つ一つの画素領域は小さくなっている。このため、上記したような様々な理由により開口率の向上が妨げられると、液晶パネルの高精細化も妨げられることになる。

本発明は、このような技術的課題に基づいてなされたもので、画素領域の開口率を高めることのできる表示パネル、表示装置を提供することを目的とする。

【 0 0 0 9 】

【課題を解決するための手段】

かかる目的のもと、本発明者が鋭意検討を行なったところ、図 9 に示すように、シグナル線 5 の直上に共通電極 7' を配置する手法を想到するに至った。このような構成を採用すれば、シグナル線 5 からの電界は最も近い直上の共通電極 7' に作用するため、共通電極 7' によってシールド効果が発揮され、画素電極 8 に影響が及びにくい。しかしながら、共通電極 7' によるシールド効果を確実なものとするには、図 9 中の二点鎖線で示したように共通電極 7' の幅を広くする必要があり、その結果、開口率が低下してしまうことから、この手法は課題の有効な解決手段とは言えなかった。

【 0 0 1 0 】

このような点を考慮し、さらなる検討を行なうことによってなされた本発明の表示パネルは、ゲート線およびシグナル線とは絶縁層を介して配置された共通電極と、互いに隣接する 2 本の共通電極の中間位置に配置された画素電極とを備え、画素電極は、共通電極と同層に配置された第 1 電極と、シグナル線と同層に配置された第 2 電極とを備えることを特徴とする。

このような構成によれば、同層に位置する共通電極と画素電極の第 1 電極との間において、基板の表面に沿った方向の電界が生じ、この電界によって液晶が駆動される。そのとき、シグナル線からの電界を、シグナル線と同層に位置する画素電極の第 2 電極で引き受けることにより、共通電極と第 1 電極との間の電界に対してシールド効果を発揮する。さらに、画素電極の第 1 電極と第 2 電極とが、絶縁層を介し互いに重なる位置に設けられていれば、シグナル線と同層に位置する第 2 電極は必然的に第 1 電極よりもシグナル電極に近くなり、シールド効果が確実に発揮される。

また、共通電極とシグナル線が、表示パネルの厚さ方向に重なって配置されていれば、さらに開口率の低下を抑えることができ、しかも、シグナル線からの電界の大半が共通電極に作用することになるため、共通電極と第 1 電極との間の電界に対するシールド効果は一層高まる。

【 0 0 1 1 】

また本発明の表示パネルは、ゲート線およびシグナル線とは絶縁層を介して配置された共通電極と、絶縁層を介して配置された第 1 電極および第 2 電極からなる画素電極とを備えることを特徴としてもよい。このような構成においても上記と同様の作用が得られる。ただしこの場合、画素電極と共通電極は、必ずしも同層である必要はない。また、共通電極は、画素領域の両側に位置し、画素電極がその中間に位置するとは限らない。例えば、画素領域の両側と中間部にそれぞれ共通電極が設けられ、互いに隣接する共通電極間に画素電極が設けられる場合であっても本発明を適用することができる。

【 0 0 1 2 】

また、本発明は、シグナル線に対し、画素電極よりも近接した位置に設けられて、画素電極と電氣的に同電位とされるシールド電極を備えることを特徴とする表示パネルとして捉えることができる。これにより、シールド電極によって、シグナル線からの電界が画素電極に及ぶのをシールドすることができるのである。

ここで、共通電極および画素電極は、各画素領域において、表示用光学素子の配向方向を少なくとも2方向とするために折曲形成されていることを特徴とすることができる。この場合、画素電極は、その両側の共通電極が折曲した部分どうしを結んだ線上に蓄積容量部を備えるのが好ましい。また、各画素領域にて、表示用光学素子の配向方向が切り換わる部分に、スイッチング素子に供給する電位を蓄積する蓄積容量線を備えるのが好ましい。共通電極が折曲した部分は、元々、表示用光学素子の配向が切り換わる領域であり、ここに画素電極用の蓄積容量部やスイッチング素子用の蓄積容量線を配置すれば、これらを他の部分に配置する場合に比較し、画素領域の開口率の低下を抑制できる。

10

【0013】

本発明に係る表示装置は、表示パネルが、シグナル線とゲート線を覆う共通電極と、画素電極と、シグナル線からの電界をシールドするシールド部と、を備えることを特徴とする。さらに、画素電極とシールド部は、表示パネルの厚さ方向に重ねて配置されるのが好ましい。加えて、画素電極とシールド部とが、所定の厚さを有した絶縁層を介してその一方の側と他方の側に配置され、かつ、シグナル線がシールド部と同層に配置されるのが好ましい。

ここで、絶縁層としては、例えば、数 μm の厚さが確保できる透明レジストと同材料のものを好適に用いることができる。

20

【0014】

【発明の実施の形態】

以下、添付図面に示す実施の形態に基づいてこの発明を詳細に説明する。

図1は、本実施の形態における表示装置の全体構成を説明するための斜視図である。表示装置は、表示パネルとしての液晶パネル100と、上部フレームを形成し、液晶パネル100の有効画面を画定する表示窓101aを有した金属製のシールドケース101と、液晶パネル100に面状光を照射するバックライトユニット102と、バックライトユニット102の下方に設けられて、開口103aを有した下側ケース103と、を備えている。

30

【0015】

この液晶パネル100の上部には、ドレイン回路基板104、ゲート回路基板105、インターフェイス回路基板106が形成され、さらに回路基板間を接続するためのジョイナ107、108、109を備えている。これらの回路基板104、105、106は、絶縁シート110を介してシールドケース101に固定されている。

一方、液晶パネル100の下側には、ゴムクッション111を介して遮光スペーサ112が設けられている。

【0016】

図2から図4は、本実施の形態における液晶パネル100を説明するための図である。図2に示すように、液晶パネル100は、ガラス基板(基板)11、12を所定のギャップを隔てて対向させ、その外周部に配設されたシール材(図示無し)を介して貼り合わせるとともに、ガラス基板11とガラス基板12の間に液晶が充填されて液晶層13が形成された構成となっている。ここで、液晶層13の厚さは例えば4~5 μm とした。

40

ガラス基板11には、バックライトから照射された光をR(Red)・G(Green)・B(Blue)の3色に分光するためのカラーフィルタ(図示無し)が備えられている。

ガラス基板12には、その表面側に、絶縁層14A、14Bが形成されている。ここで、絶縁層14Bには、従来より用いられていたチツ化膜等(膜厚1 μm 以下)ものに比較し、10倍程度の大きな膜厚(数 μm)が確保できる透明レジストと同材料のもの、例えばアクリル系樹脂等を用いる。本実施の形態では、例えば、絶縁層14Bの厚さを2~4 μm 、比誘電率を約3.5とした。

50

【 0 0 1 7 】

図 3 に示すように、ガラス基板 1 2 には、シグナル線 1 5、ゲート線 1 6、共通電極 1 7、画素電極 1 8、アモルファスシリコン層等が成膜された T F T (Thin Film Transistor) 1 9 が配設されている。

シグナル線 1 5 は、T F T 1 9 に対して表示信号を伝送するもので、絶縁層 1 4 A 上に配置され、所定間隔毎に所定方向に延在して設けられている。またゲート線 1 6 は、T F T 1 9 に対して走査信号を伝送するもので、ガラス基板 1 2 上に配置され、所定間隔毎に、それぞれがシグナル線 1 5 が連続する方向に略直交して延在するよう設けられている。このようにして、シグナル線 1 5 とゲート線 1 6 はマトリクス状に配置されている。互いに隣接する 2 本のシグナル線 1 5 および 2 本のゲート線 1 6 に囲まれることにより、画素領域 2 0 が画成されている。

10

【 0 0 1 8 】

本実施の形態においては、シグナル線 1 5 は、各画素領域 2 0 毎に上部 1 5 a と下部 1 5 b が「く」字状に折曲している。これは、画素領域 2 0 の上半部と下半部とで、電界の方向を変えることにより液晶を駆動したときのねじり方向を変え、特定の方向から表示装置を見たときの階調反転（白っぽく見えたり、白色が黄色または青色にシフトして見える現象）を防ぐためである。

【 0 0 1 9 】

共通電極 1 7 は、絶縁層 1 4 B 上に設けられており、各シグナル線 1 5 とゲート線 1 6 の直上に位置するよう略格子状に形成されている。なお、シグナル線 1 5 の上部においては、シグナル線 1 5 と同様、「く」字状に折曲している。なお、この共通電極 1 7 は、シグナル線 1 5、ゲート線 1 6 よりも幅広に設定されている。

20

【 0 0 2 0 】

図 3 および図 4 に示すように、画素電極 1 8 は、絶縁層 1 4 A 上の下部画素電極（第 2 電極、シールド電極、シールド部）2 1 と、絶縁層 1 4 B 上の上部画素電極（第 1 電極）2 2 の 2 層構造となっている。下部画素電極 2 1 は、平面視略十字状で、電極部 2 1 a と蓄積容量部 2 1 b とから形成されている。電極部 2 1 a は、同層に設けられた 2 本のシグナル線 1 5 の中間に位置し、シグナル線 1 5 と略平行に延在して、「く」字状に形成されている。またこの電極部 2 1 a は、画素領域 2 0 の略全長にわたって設けられている。蓄積容量部 2 1 b は、電極部 2 1 a の長さ方向中間部からその両側に延出しており、電極部 2 1 a と略直交する方向、つまりゲート線 1 6 と平行に延在している。また、蓄積容量部 2 1 b の下端部には、T F T 1 9 に向けてゲート線 1 6 と平行に延在する蓄積容量部 2 1 c が一体に設けられている。

30

【 0 0 2 1 】

上部画素電極 2 2 は、同層に設けられた両側の共通電極 1 7 の中間部に位置して、「く」字状に形成されており、液晶パネル 1 0 0 の厚さ方向において下部画素電極 2 1 の電極部 2 1 a と重なる位置、つまり直上に位置している。上部画素電極 2 2 の中央部には、下部画素電極 2 1 と接続するためのジョイント部 2 3 が形成されている。図 4 に示したように、ジョイント部 2 3 は、上部画素電極 2 2 の一部を構成するプレート 2 3 a と、外観が例えば略四角錐台状（先端部は尖っていない方が好ましい）となるようプレート 2 3 a から下方に向けて延出し、その先端部が下部画素電極 2 1 の蓄積容量部 2 1 b に電氣的に接続されたジョイナ（Joiner）2 3 b とから形成されている。プレート 2 3 a の中央部には、ジョイナ 2 3 b を形成することによって凹部 2 3 c が形成される。図 2 に示したように、このジョイント部 2 3 は、絶縁層 1 4 B を貫通し、下部画素電極 2 1 と上部画素電極 2 2 とを電氣的に接続している。

40

【 0 0 2 2 】

図 3 に示したように、T F T 1 9 は、画素電極 1 8 への駆動電圧を制御するスイッチング素子であり、シグナル線 1 5 とゲート線 1 6 の交点の部分に設けられている。この T F T 1 9 は、ゲート線 1 6 を覆う絶縁層 1 4 A（図 2 参照）上に、シグナル線 1 5 の一部を流用したドレイン電極 2 4 と、下部画素電極 2 1 の蓄積容量部 2 1 c からゲート線 1 6 側に

50

向けて延出したソース電極 2 5 と、これらドレイン電極 2 4 およびソース電極 2 5 間に介在したアモルファスシリコン (a - S i) 薄膜部 2 6 とを備えている。

【 0 0 2 3 】

さらに、ガラス基板 1 1 上には、ゲート線 1 6 と平行に延在する蓄積容量線 2 8 が設けられている。この蓄積容量線 2 8 は、液晶パネル 1 0 0 の外周部等において各共通電極 1 7 に電氣的に接続されて共通電極 1 7 と同電位となっており、これによって T F T 1 9 等における電圧を保持する。ここで、この蓄積容量線 2 8 は、各画素領域 2 0 の上下方向中央部、つまりシグナル線 1 5 の上部 1 5 a と下部 1 5 b が「く」字状に折曲した部分を横切るように配置されている。この蓄積容量線 2 8 には、前記下部画素電極 2 1 の蓄積容量部 2 1 b とジョイント部 2 3 とが重なって配置されている。

10

【 0 0 2 4 】

図 5 は、液晶パネル 1 0 0 の駆動回路の構成を示すもので、液晶パネル 1 0 0 は、シグナル線 1 5 を介して画素電極 1 8 (図 3 参照) に表示信号を供給、つまり電圧を印加するためのシグナル線駆動回路 S D と、ゲート線 1 6 を介して T F T 1 9 (図 3 参照) のオン・オフを制御するための走査信号を供給するゲート線駆動回路 G D と、共通電極 1 7 (図 3 参照) に電圧を供給する共通電極電源 C B とを備えている。

【 0 0 2 5 】

このような構造の液晶パネル 1 0 0 では、各画素領域 2 0 において、T F T 1 9 の作動によって画素電極 1 8 に駆動電圧を印加し、共通電極 1 7 と画素電極 1 8 との間に横電界を生じさせ、この横電界により液晶を駆動させて所望の表示を行なう。図 3 に、液晶分子 C (p 型) の初期配向方向を示す。このとき、電界は、共通電極 1 7 と、画素電極 1 8 を構成する下部画素電極 2 1 と上部画素電極 2 2 の双方との間で生じるが、共通電極 1 7 と同層に位置する上部画素電極 2 2 との間に生じる電界により液晶が駆動される。

20

【 0 0 2 6 】

さらに、シグナル線 1 5、ゲート線 1 6 の直上には共通電極 1 7 が位置しているので、これらシグナル線 1 5、ゲート線 1 6 からの電界は、最も近い直上の共通電極 1 7 に主に作用する。これによって、シグナル線 1 5 やゲート線 1 6 からの電界は、画素電極 1 8 には作用しにくくなり、したがって、共通電極 1 7 がシールド効果を発揮していると言える。しかも、シグナル線 1 5、ゲート線 1 6 の直上に共通電極 1 7 を配置することにより、開口部が小さくなるのを最小限に抑えることができる。

30

【 0 0 2 7 】

また、シグナル線 1 5 からの電界は、上記の如く主に共通電極 1 7 に作用するとはいえ、一部は画素電極 1 8 にも作用することが考えられる。しかし、シグナル線 1 5 と同層に位置する下部画素電極 2 1 の電極部 2 1 a が、上部画素電極 2 2 よりもシグナル線 1 5 に距離的に近いたため、シグナル線 1 5 から画素電極 1 8 への電界は下部画素電極 2 1 の電極部 2 1 a に作用する。これによって、上部画素電極 2 2 にシグナル線 1 5 からの電界の影響が及ぶのを抑制することができ、下部画素電極 2 1 の電極部 2 1 a がシールド効果を発揮することになる。このとき、電極部 2 1 a は、画素領域 2 0 の略全長にわたって設けられているので、画素領域 2 0 の全域においてシールド効果を発揮する。その結果、液晶の駆動に悪影響が及ぶのを抑制してクロストークの発生を防止し、表示装置における表示品質を向上させることができる。

40

【 0 0 2 8 】

ここで、下部画素電極 2 1 の電極部 2 1 a によるシールド効果が存在しないと仮定すると、シグナル線 1 5 からの電界に対するシールド効果は、シグナル線 1 5 の直上に位置する共通電極 1 7 のみで負担することになる。この場合と、本実施の形態における下部画素電極 2 1 の電極部 2 1 a によるシールド効果が存在する場合とで、同等の表示品質を得るとすれば、共通電極 1 7 のみでシールド効果を負担する場合よりも、共通電極 1 7 と下部画素電極 2 1 の電極部 2 1 a とでシールド効果を負担する場合の方が、共通電極 1 7 の幅を細くすることができる。その結果、画素領域 2 0 における開口率を高めることができ、液晶パネル 1 0 0 の高精細化、ガラス基板 1 1、1 2 の位置合わせの容易化を図ることがで

50

きる。もちろん、従来の技術として挙げた図 7 の場合に比較すれば、開口率を大幅に高めることができる。より具体的には、図 7 に示した場合の共通電極 7 で例えば $10\ \mu\text{m}$ の幅（図中寸法 w ）が必要であった場合、同等の表示品質を得るのであれば、図 2 の本実施の形態における液晶パネル 100 では、シグナル線 15 から画素領域 20 内部に突出する寸法（図中寸法 s ）は $3\sim 5\ \mu\text{m}$ で良い。

【0029】

図 6 は、従来の液晶パネルの構造（図 7、図 8 参照）と、本実施の形態における液晶パネル 100 の構造とで、画素サイズに対して確保できる開口率（Aperture）を比較したものである。ここで、各曲線が左下がりになっている部分は、駆動電圧の制約によるものである。この図からもわかるように、画素サイズが小さくなるほど本発明の有効性が顕著となる。

10

【0030】

また、上記のようにして、共通電極 17 のシールド効果により、クロストークを防いで確実な遮光効果が得られるので、液晶パネル 100 がノーマリーブラックタイプである場合、TFT19 の部分等を除きブラックマトリクスを設ける必要が無い（ちなみに、液晶パネル 100 がノーマリーホワイトタイプの場合、「黒」表示をしようとする、共通電極 17 の部分が「白」となってしまうため、ブラックマトリクスが必要である）。これにより、製造工程の簡略化を図ることができ、またガラス基板 11、12 の位置合わせズレによる開口率の低下を回避することができる。

【0031】

20

ところで、本実施の形態において、シグナル線 15 は、各画素領域 20 毎に上部 15a と下部 15b を「く」字状に折曲させ、各画素領域 20 の上半部と下半部とで、液晶のねじり方向（配向方向）を変えている。このようにすると、液晶のねじり方向が切り換わる部分（画素領域 20 の上半部と下半部の境界部分）において、液晶の挙動が不安定になる性質がある。本実施の形態では、この部分に、下部画素電極 21 の蓄積容量部 21b、ジョイント部 23、蓄積容量線 28 を配置した。これらを他の部分に配置した場合には開口部を狭めてしまうこととなるが、液晶の挙動が元々不安定になる部分にこれらを配することによって、開口率の低下を有効に抑えることができる。

【0032】

この他、絶縁層 14B を、従来用いていたチツ化膜等ではなく、膜厚を大きく確保できる材料で形成することにより、シグナル線 15 と共通電極 17 とを重ねるという本実施の形態の構造を実現するに際し、従来の膜厚の小さな絶縁膜に比較して、シグナル線 15 と共通電極 17 との間での電気的な負荷容量の増加を抑えることができる。これにより、シグナル線 15 の駆動遅延が大きくなる部分であっても駆動遅延を防ぐことができ、画素電極 18 に十分な電圧を書き込むことができ、不均一な表示を回避することができる。

30

【0033】

なお、上記実施の形態において、シグナル線 15 を「く」字状に折曲する構成としたが、これに限るものではなく、単に直線状とした場合にも、上記と同様の効果が得られる。その場合、当然のことながら、共通電極 17、画素電極 18 も直線状とする。

また、上記実施の形態で示した表示装置において、液晶パネル 100 以外の部分については、他のいかなる構成に変更しても良く、ガラス基板 11、12 や、シグナル線 15、ゲート線 16、共通電極 17、画素電極 18 等の材質等も本発明の主旨を逸脱しない限り、いかなるものを採用しても良い。

40

【0034】

【発明の効果】

以上説明したように、本発明によれば、画素領域の開口率を高めることができる。

【図面の簡単な説明】

【図 1】 本実施の形態における表示装置の構成を示す図である。

【図 2】 表示装置を構成する表示パネルの断面図であり、(a) は図 3 の A - A 断面図、(b) は図 3 の B - B 断面図である。

50

【図 3】 表示パネルの配線構造を示す平面図である。

【図 4】 表示パネルの画素電極の一部を示す斜視図である。

【図 5】 表示パネルの駆動構造を示す図である。

【図 6】 従来と、本実施の形態における液晶パネルの構造での開口率の比較を示す図である。

【図 7】 従来の表示パネルの断面図である。

【図 8】 従来の表示パネルの配線構造を示す平面図である。

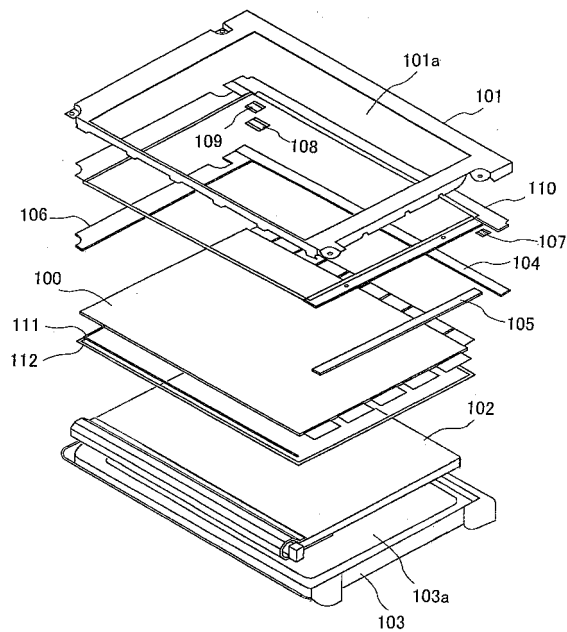
【図 9】 シグナル線と共通電極を重ねた場合の構造を示す断面図である。

【符号の説明】

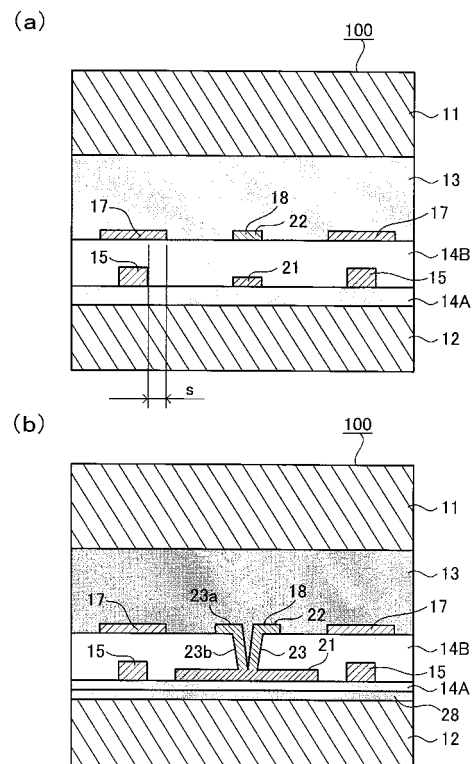
1 1、1 2 ... ガラス基板（基板）、1 3 ... 液晶層、1 4 B ... 絶縁層、1 5 ... シグナル線、1 6 ... ゲート線、1 7 ... 共通電極、1 8 ... 画素電極、1 9 ... T F T（スイッチング素子）、2 0 ... 画素領域、2 1 ... 下部画素電極（第 2 電極、シールド電極、シールド部）、2 1 a ... 電極部、2 1 b ... 蓄積容量部、2 2 ... 上部画素電極（第 1 電極）、2 3 ... ジョイント部、2 8 ... 蓄積容量線、1 0 0 ... 液晶パネル（表示パネル）、C B ... 共通電極電源、G D ... ゲート線駆動回路、S D ... シグナル線駆動回路

10

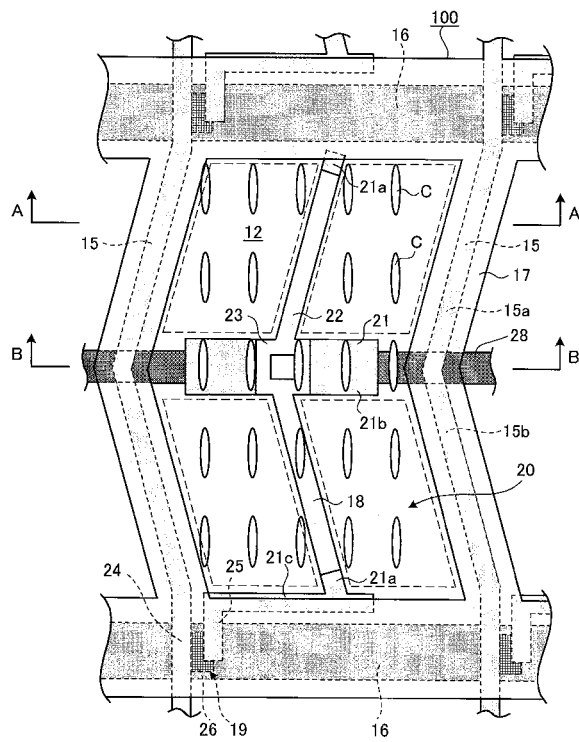
【図 1】



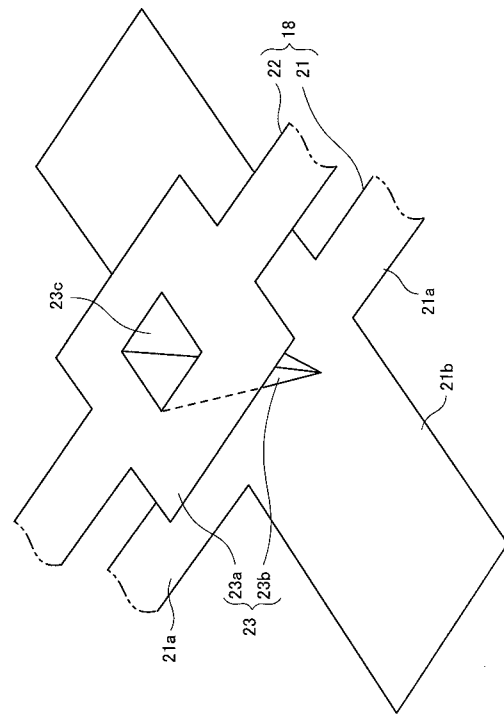
【図 2】



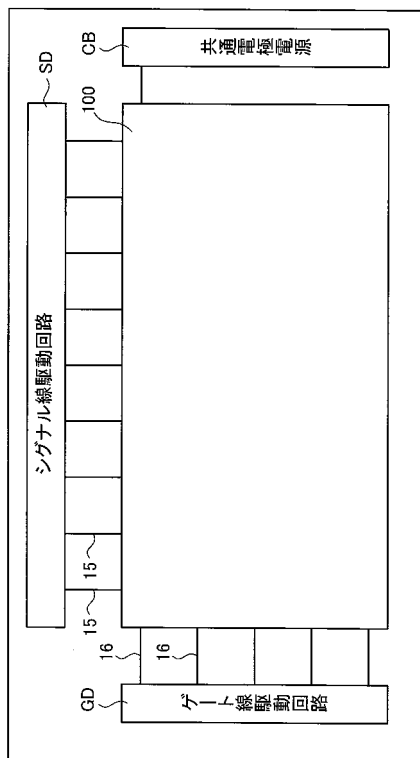
【図 3】



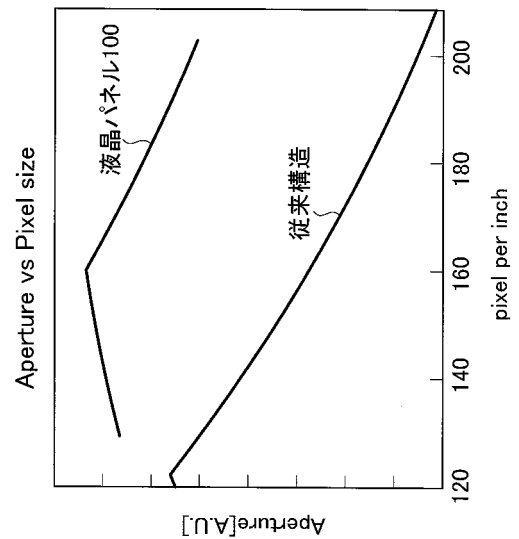
【図 4】



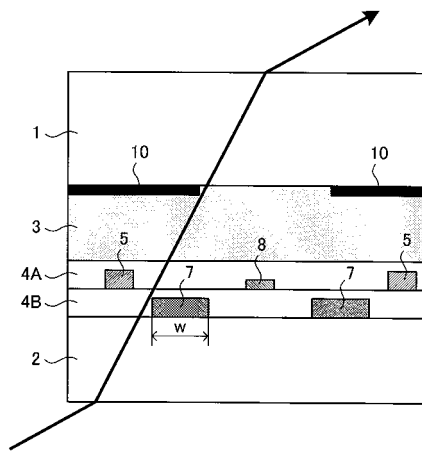
【図 5】



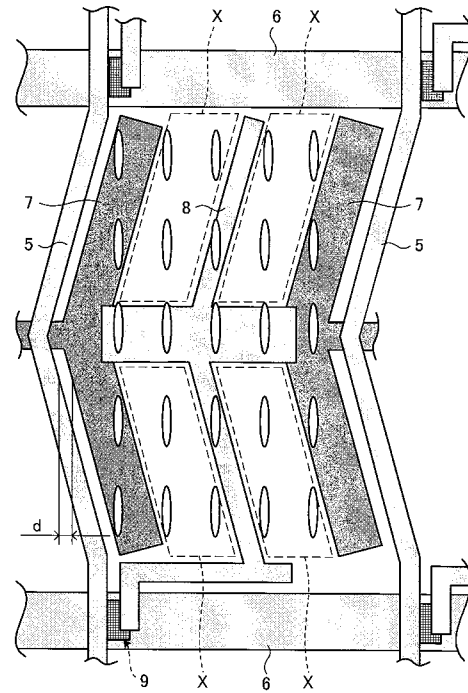
【図 6】



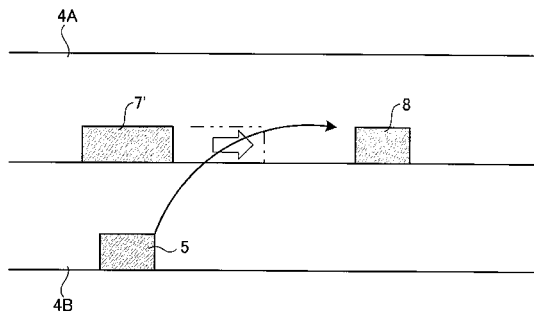
【図 7】



【図 8】



【図 9】



フロントページの続き

- (74)代理人 100103506
弁理士 高野 弘晋
- (74)代理人 100105072
弁理士 小川 英宣
- (74)代理人 100126147
弁理士 川上 成年
- (72)発明者 清水 栄寿
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 草深 薫
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 池崎 充
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 大和事業所内
- (72)発明者 照喜名 朝男
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 日本アイ・ピー・エム株式会社 大和事業所内

審査官 西村 仁志

- (56)参考文献 特開平 0 9 - 2 3 0 3 8 0 (J P , A)
特開平 1 1 - 1 1 9 2 4 8 (J P , A)
特開 2 0 0 0 - 1 7 1 8 3 1 (J P , A)
特開 2 0 0 0 - 0 5 6 3 2 4 (J P , A)
特開 2 0 0 0 - 0 8 9 2 4 0 (J P , A)
特開 2 0 0 0 - 2 2 7 5 9 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343-1345

G02F 1/135-1368

专利名称(译)	显示面板，显示设备		
公开(公告)号	JP4446577B2	公开(公告)日	2010-04-07
申请号	JP2000270143	申请日	2000-09-06
[标]申请(专利权)人(译)	国际商业机器公司		
申请(专利权)人(译)	国际商业机器公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	清水荣寿 草深薰 池崎充 照喜名朝男		
发明人	清水 荣寿 草深 薰 池崎 充 照喜名 朝男		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/136		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1343 G02F1/1368 G02F1/136.500		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA17 2H092/JA24 2H092/JA37 2H092/JB31 2H092/JB32 2H092/JB51 2H092/JB69 2H092/KA05 2H092/NA25 2H092/PA01 2H092/PA08 2H092/PA13 2H192/AA24 2H192/BB03 2H192/BB04 2H192/BB53 2H192/BB72 2H192/BB84 2H192/BC31 2H192/CB05 2H192/CC05 2H192/CC55 2H192/DA12 2H192/DA32 2H192/EA43 2H192/GA03 2H192/JA33		
代理人(译)	森达武 重利川		
审查员(译)	西村仁志		
其他公开文献	JP2002098982A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供能够增强像素区域的开口率的显示面板和显示装置。解决方案：在横向电场系统的液晶面板100的每个像素区域中，像素电极18被制成由下部像素电极21组成的双层结构，该下部像素电极21位于与下部像素电极21相同的层上。信号线15和上部像素电极22位于与公共电极17相同的层上，下部像素电极21的电极部分设置得比信号线15更靠近信号线15此外，信号线15，栅极线16和公共电极17重叠排列。

