

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4326242号
(P4326242)

(45) 発行日 平成21年9月2日 (2009.9.2)

(24) 登録日 平成21年6月19日 (2009.6.19)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G09G 3/20 621F

G09G 3/20 621B

請求項の数 7 (全 15 頁)

(21) 出願番号 特願2003-67978 (P2003-67978)
 (22) 出願日 平成15年3月13日 (2003.3.13)
 (65) 公開番号 特開2004-279535 (P2004-279535A)
 (43) 公開日 平成16年10月7日 (2004.10.7)
 審査請求日 平成17年8月2日 (2005.8.2)

(73) 特許権者 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100083552
 弁理士 秋田 収喜
 (72) 発明者 中山 貴徳
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内
 (72) 発明者 内田 剛志
 千葉県茂原市早野3300番地 株式会社
 日立ディスプレイズ内

審査官 小川 浩史

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

各画素に映像信号が供給される画素電極と前記映像信号に対して基準となる対向信号が供給される対向電極を備えたものであって、

前記対向電極に印加される基準信号に対して、

前記映像信号の正側の階調電圧と負側の階調電圧の平均値が、前記映像信号の信号振幅の増加に応じて減少する特性を有し、

前記映像信号の信号振幅の最小値側及び最大値側において、前記平均値が前記映像信号の信号振幅が増加するに伴って、増加する領域を有することを特徴とする液晶表示装置。

【請求項 2】

前記映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値が、該映像信号の信号振幅の最小から最大にかけて、増加から減少に変化する点が極大点で、減少から増加に変化する点が極小点であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記極大点から極小点に至る映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値は単調に変化していることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記映像信号の信号振幅の最小値から極大点にかけて、および極小点から最大値にかけて、該映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値は単調に変化していることを特徴とする請求項 2 に記載の液晶表示装置。

10

20

【請求項 5】

各階調電圧を形成する回路に階調分割抵抗を備えるとともに、これら抵抗は7つ以上の抵抗で構成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】

正極用の電圧出力の間にある階调用抵抗の合成抵抗は、負極用の電圧出力の間にある階调用抵抗の合成抵抗より大きいことを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

各画素に映像信号が供給される画素電極と前記映像信号に対して基準となる対向信号が供給される対向電極を備えたものであって、

前記対向電極に印加される基準信号に対して、

前記映像信号の正側の階調電圧と負側の階調電圧の平均値が、前記映像信号の信号振幅の増加に応じて減少する特性を有し、

前記映像信号の信号振幅の最小値側及び最大値側において、前記平均値が前記映像信号の振幅が増加するに伴って、増加する領域を有することを特徴とする液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に係り、たとえばアクティブ・マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】

アクティブ・マトリクス型の液晶表示装置は、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面にたとえばx方向に延在しy方向に並設されるゲート信号線とy方向に延在しx方向に並設されるドレイン信号線とが形成され、これら各信号線に囲まれた領域を画素領域として構成し、これらマトリクス状に配置された各画素領域の集合体を液晶表示部としている。

【0003】

そして、各画素領域には、一方のゲート信号線からの走査信号によって駆動されるスイッチング素子と、このスイッチング素子を介して一方のドレイン信号線からの映像信号が供給される画素電極を備えている。

【0004】

この画素電極は、前記一方の基板あるいは他方の基板側に設けた対向電極との間に電界を生じせしめ、この電界によって当該画素領域の液晶の光透過率を制御するようにしている。

【0005】

液晶の光透過率は、対向電極に印加される基準信号（電圧）に対して画素電極に印加される映像信号（電圧）がどれだけの電圧差（階調）を有しているかで決まるが、たとえば液晶の分極を防止するため、前記映像信号において正側の階調電圧と負側の階調電圧を生成し、これらをたとえば交互に印加する方式のものが知られている。

【0006】

そして、このような画素駆動において、図12(a)に示すように、前記映像信号の中心電圧をその信号振幅に限らず常に一定にするものが知られている一方において、図12(b)に示すように、該映像信号の中心電圧をその信号振幅が大きくなるに従い小さくするようにする方式のものも知られている。

【0007】

すなわち、映像信号の信号振幅が小さくなるにしたがって正側の階調電圧と負側の階調電圧の平均値が対向電極に印加される基準信号に対して増大するように前記各階調電圧を形成して画素を駆動するようになっている（特許文献1参照）。

【特許文献1】

特開平 7 - 9 2 9 3 7 号公報

【 0 0 0 8 】

【発明が解決しようとする課題】

しかし、このように構成された液晶表示装置は、映像信号の信号振幅を最大と最小の間で切り替えた場合に、具体的には黒→白、あるいは白→黒に表示を切り替えた場合に、図から明らかなように、切り替え前の中心電圧と切り替え後の中心電圧に大きな差が生じてしまうことになる。

【 0 0 0 9 】

このことは、切り替え後の状態から見た場合、切り替え直前まで画素の画素電極と対向電極の間に直流電圧が加わっているのと等価になることを意味する。

10

【 0 0 1 0 】

切り替え後にはスイッチング素子によって切り替え後に適した中心電圧が加わるため、画素の画素電極と対向電極の間に直流電圧は無くなるが、液晶分子の電圧変化に対する応答は、数十msの時間を要するため、応答が完了するまでの間、光学的には前記直流電圧の影響が残存することになる。

【 0 0 1 1 】

このため、この直流電圧の影響により見かけの応答速度が遅くなる現象が生じることになる。

【 0 0 1 2 】

本発明は、このような事情に基づいてなされたものであり、応答速度を向上させることのできる液晶表示装置を提供することにある。

20

【 0 0 1 3 】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 1 4 】

手段 1 .

本発明による液晶表示装置は、たとえば、各画素に映像信号が供給される画素電極と前記映像信号に対して基準となる対向信号が供給される対向電極を備えたものであって、

前記対向電極に印加される基準信号に対して、

30

前記映像信号の正側の階調電圧と負側の階調電圧の平均値が、前記映像信号の信号振幅の増加に応じて減少する特性を有し、

前記映像信号の信号振幅の最小値側及び最大値側において、前記平均値が前記映像信号の信号振幅が増加するに伴って、増加する領域を有することを特徴とするものである。

【 0 0 1 5 】

手段 2 .

本発明による液晶表示装置は、たとえば、手段 1 の構成を前提とし、前記映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値が、

該映像信号の信号振幅の最小から最大にかけて、増加から減少に変化する点が極大点で、減少から増加に変化する点が極小点であることを特徴とするものである。

40

【 0 0 1 6 】

手段 3 .

本発明による液晶表示装置は、たとえば、手段 2 の構成を前提とし、前記極大点から極小点に至る映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値は単調に変化していることを特徴とするものである。

【 0 0 1 7 】

手段 4 .

本発明による液晶表示装置は、たとえば、手段 2 の構成を前提とし、前記映像信号の信号振幅の最小値から極大点にかけて、および極小点から最大値にかけて、該映像信号の信号振幅の正側の階調電圧と負側の階調電圧の平均値は単調に変化していることを特徴とす

50

るものである。

【 0 0 2 9 】

手段 5 .

本発明による液晶表示装置は、たとえば、手段 1 の構成を前提とし、各階調電圧を形成する回路に階調分割抵抗を備えるとともに、これら抵抗は 7 つ以上の抵抗で構成されていることを特徴とするものである。

【 0 0 3 0 】

手段 6 .

本発明による液晶表示装置は、たとえば、手段 5 の構成を前提とし、正極用の電圧出力の間にある階調用抵抗の合成抵抗は、負極用の電圧出力の間にある階調用抵抗の合成抵抗より大きいことを特徴とするものである。

10

【 0 0 3 1 】

手段 7 .

本発明による液晶表示装置の駆動方法は、たとえば、各画素に映像信号が供給される画素電極と前記映像信号に対して基準となる対向信号が供給される対向電極を備えたものであって、

前記対向電極に印加される基準信号に対して、

前記映像信号の正側の階調電圧と負側の階調電圧の平均値が、前記映像信号の信号振幅の増加に応じて減少する特性を有し、

前記映像信号の信号振幅の最小値側及び最大値側において、前記平均値が前記映像信号の振幅が増加するに伴って、増加する領域を有することを特徴とするものである。

20

【 0 0 3 2 】

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【 0 0 3 3 】

【発明の実施の形態】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例 1 .

《全体の等価回路》

図 8 は、本発明による液晶表示装置の一実施例を示す等価回路図である。同図は等価回路図であるが実際の幾何学的配置に対応させて描いている。

30

【 0 0 3 4 】

液晶を介して互に対向配置される一对の透明基板 S U B 1、S U B 2 があり、該液晶は一方の透明基板 S U B 1 に対する他方の透明基板 S U B 2 の固定を兼ねるシール材 S L によって封入されている。

【 0 0 3 5 】

シール材 S L によって囲まれた前記一方の透明基板 S U B 1 の液晶側の面には、その x 方向に延在し y 方向に並設されたゲート信号線 G L と y 方向に延在し x 方向に並設されたドレイン信号線 D L とが形成されている。

【 0 0 3 6 】

各ゲート信号線 G L と各ドレイン信号線 D L とで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部 A R を構成するようになっている。

40

【 0 0 3 7 】

また、x 方向に並設される各画素領域のそれぞれにはそれら各画素領域内に走行された共通の対向電圧信号線 C L が形成されている。この対向電圧信号線 C L は各画素領域の後述する対向電極 C T に映像信号に対して基準となる電圧を供給するための信号線となるものである。

【 0 0 3 8 】

各画素領域には、その片側のゲート信号線 G L からの走査信号によって作動される薄膜ト

50

ランジスタTFTと、この薄膜トランジスタTFTを介して片側のドレイン信号線DLからの映像信号が供給される画素電極PXが形成されている。

【0039】

この画素電極PXは、前記対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0040】

なお、前記画素電極PXと対向電圧信号線CLとの間には容量素子Cstgが形成され、この容量素子Cstgによって画素電極PXに供給された映像信号は比較的長い時間保持されるようになっている。

【0041】

前記ゲート信号線GLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は走査信号駆動回路Vの出力端子が接続される端子GLTを構成するようになっている。また、前記走査信号駆動回路Vの入力端子は液晶表示パネルの外部に配置されたプリント基板（図示せず）からの信号が入力されるようになっている。

【0042】

走査信号駆動回路Vは複数個の半導体装置からなり、互いに隣接する複数のゲート信号線GL同士がグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0043】

同様に、前記ドレイン信号線DLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は映像信号駆動回路Heの出力端子が接続される端子DLTを構成するようになっている。また、前記映像信号駆動回路Heの入力端子は液晶表示パネルの外部に配置されたプリント基板（図示せず）からの信号が入力されるようになっている。

【0044】

この映像信号駆動回路Heも複数個の半導体装置からなり、互いに隣接する複数のドレイン信号線DL同士がグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0045】

前記各ゲート信号線GLは、走査信号駆動回路Vからの走査信号によって、その一つが順次選択されるようになっている。

【0046】

また、前記各ドレイン信号線DLのそれぞれには、映像信号駆動回路Heによって、前記ゲート信号線GLの選択のタイミングに合わせて映像信号が供給されるようになっている。

【0047】

なお、上述した実施例では、走査信号駆動回路Vおよび映像信号駆動回路Heは透明基板SUB1に搭載された半導体装置を示したものであるが、たとえば透明基板SUB1とプリント基板との間を跨って接続されるいわゆるテープキャリア方式の半導体装置であってもよく、さらに、前記薄膜トランジスタTFTの半導体層が多結晶シリコン(p-Si)から構成される場合、透明基板SUB1面に前記多結晶シリコンからなる半導体素子を配線層とともに形成されたものであってもよい。

【0048】

《画素の構成》

図9(a)は、上述した画素の具体的な構成の一実施例を示す平面図であり、図9(b)は、図9(a)のb-b線における断面図を、図9(c)は、図9(a)のc-c線における断面図を示している。

【0049】

まず、透明基板SUB1の液晶側の面にはたとえばポリシリコン層からなる半導体層LTPSが形成されている。この半導体層LTPSはたとえばプラズマCVD装置によって成膜したアモルファスSi膜をエキシマレーザによって多結晶化したものである。

【 0 0 5 0 】

この半導体層 L T P S は薄膜トランジスタ T F T のそれで、後述するゲート信号線 G L をたとえば 2 回横切るように迂回して形成されたパターンをなしている。

【 0 0 5 1 】

そして、このように半導体層 L T P S が形成された透明基板 S U B 1 の表面には、該半導体層 P S をも覆ってたとえば S i O₂ あるいは S i N からなる第 1 絶縁膜 I N S が形成されている。この第 1 絶縁膜 I N S は前記薄膜トランジスタ T F T のゲート絶縁膜として機能するようになっている。

【 0 0 5 2 】

そして、第 1 絶縁膜 I N S の上面には、図中 x 方向に延在し y 方向に並設されるゲート信号線 G L が形成され、このゲート信号線 G L は後述するドレイン信号線 D L とともに矩形形状の画素領域を画するようになっている。

10

【 0 0 5 3 】

該ゲート信号線 G L は前述した半導体層 L T P S を 2 回横切るようにして走行され、該半導体層 L T P S を横切る部分は薄膜トランジスタ T F T のゲート電極として機能するようになっている。

【 0 0 5 4 】

なお、このゲート信号線 G L の形成後は、第 1 絶縁膜 I N S を介して不純物のイオン打ち込みをし、前記半導体層 L T P S において前記ゲート信号線 G L の直下を除く領域を導電化させることによって、薄膜トランジスタ T F T のソース領域およびドレイン領域が形成されるようになっている。

20

【 0 0 5 5 】

また、第 1 絶縁膜 I N S の上面には対向電極 C T が形成されている。この対向電極 C T は、図中 y 方向に延在された帯状の電極が画素内にて後述するドレイン信号線 D L に隣接してたとえば 2 個配置されている。これら各対向電極 C T は画素のほぼ中央を図中 x 方向に走行する対向電圧信号線 C L と一体となって形成され、この対向電圧信号線 C L を介して基準信号が供給されるようになっている。

【 0 0 5 6 】

さらに、前記ゲート信号線 G L および対向電極 C T (対向電圧信号線 C L) をも被って前記第 1 絶縁膜 I N S の上面には第 2 絶縁膜 G I がたとえば S i O₂ あるいは S i N によって形成されている。

30

【 0 0 5 7 】

この第 2 絶縁膜 G I の表面には、y 方向に延在し x 方向に並設されるドレイン信号線 D L が形成されている。そして、このドレイン信号線 D L の一部にはその下の第 2 絶縁膜 G I および第 1 絶縁膜 I N S を貫通するスルーホール T H 1 を通して前記半導体層 L T P S に接続されている。該半導体層 L T P S のドレイン信号線 D L と接続された部分は薄膜トランジスタ T F T の一方の領域、たとえばドレイン領域となる部分である。

【 0 0 5 8 】

第 2 絶縁膜 G I の表面には該ドレイン信号線 D L をも被って第 3 絶縁膜 P A S が形成され、この第 3 絶縁膜 P A S の表面には、画素電極 P X が形成されている。この画素電極 P X は画素の中央にて図中 y 方向に延在する帯状の電極からなり、これにより該画素電極 P X は前記各対向電極 C T の間に位置づけられるようになっている。そして、この画素電極 P X はその一部においてその下の第 3 絶縁膜 P A S、第 2 絶縁膜 G I、および第 1 絶縁膜 I N S に貫通して設けたスルーホール T H 2 を通して薄膜トランジスタ T F T の他方の領域、たとえばソース領域に接続されている。

40

【 0 0 5 9 】

なお、画素電極 P X は、前記対向電圧信号線 C L と交差する部分において、その幅を太くするようにして形成され、この部分において該対向電圧信号線 C L との間に容量素子 C s t g を構成するようになっている。

【 0 0 6 0 】

50

画素電極 P X とその両脇にそれぞれ位置づけられる各対向電極との間には透明基板 S U B 1 に平行な成分を有する電界が発生するようになり、この電界によって液晶の光透過率を制御できるようになっている。

【 0 0 6 1 】

なお、画素電極 P X は、この1実施例では、開口率を向上させるためたとえばITO (Indium Tin Oxide)、ITZO (Indium Tin Zinc Oxide)、IZO (Indium Zinc Oxide)、SnO₂ (酸化スズ)、In₂O₃ (酸化インジウム) 等のような透光性の導電層で形成されている。

【 0 0 6 2 】

なお、上述した実施例では、画素電極 P X を第3絶縁膜 P A S の上面に形成したものである。しかし、図9 (d) に示すように、第3絶縁膜 P A S の下層、すなわちドレイン信号線 D L と同層となるように形成してもよいことはいうまでもない。同様の効果を奏することができるからである。

【 0 0 6 3 】

《映像信号》

図1は、本発明の液晶表示装置の各ドレイン信号線 D L に供給される映像信号線のその振幅の大小に応じて変化する中心電圧を示した特性図で、図12 (b) に対応した図となっている。

【 0 0 6 4 】

図1に示す特性図において、その横軸は映像信号の振幅を図中左側の最小から図中右側の最大に至るようにして示し、縦軸は該映像信号の中心電圧を示している。ここで、映像信号の中心電圧とは、該映像信号の正側の階調電圧と負側の階調電圧の平均値をいう。

【 0 0 6 5 】

映像信号の中心電圧は、まず映像信号の振幅が最小の場合にある値 a をとり、該映像信号の振幅がある程度増加するにしたがい増大してある値 b をとるようになる。そして、それ以降の振幅の増加にともなって減少し、振幅が最大の手前のある値 c まできたら、前記ある値 a あるいはそれに近い値にまで至るように増加するようになっている。換言すれば、映像信号の振幅最小での中心電圧を振幅最大での適正な中心電圧に、振幅最大での中心電圧を振幅最小での適正な中心電圧に設定している。

【 0 0 6 6 】

基本的には、映像信号のその信号振幅の増大に応じてその中心電圧は減少するのは図12 (b) の場合と同様であるが、映像信号の信号振幅が最小の時点から増加していく一定の範囲 A における時点まで、また、信号振幅が最大になる時点の手前から該最大になる時点にまで増加していく一定の範囲 B において、映像信号の中心電圧を増加させるようにしていることにおいて、上記図12 (b) の場合と異なっている。

【 0 0 6 7 】

このようにしたのは、図12 (b) に示したように、映像信号の信号振幅が小さくなるにしたがって映像信号の中心電圧が対向電極に印加される基準信号に対してそのまま増大するようにした場合に、最小の振幅における映像信号の中心電圧と最大の振幅における映像信号の中心電圧との差が比較的大きくなってしまうことから、この差を小さくさせるためである。このため、液晶表示装置の応答時間にとって最も重要となる白→黒、および黒→白の切り替え時の応答速度を向上できることになる。

【 0 0 6 8 】

この場合、図12 (a) に示す特性に対する図12 (b) に示す特性の効果である残像の低減は本実施例の場合にもそのまま保持されるようになる。図12 (b) に示した映像信号の特性の場合であっても、中間調の色を除く白、黒の近傍では残像は見え難いという現象が生じるからである。

【 0 0 6 9 】

すなわち、使用される液晶の B (輝度) - V (電圧) 曲線は図2に示すようになっており、映像信号の振幅の最小および最大の部分を除く他の部分においては電圧の変化に応じて輝度の変化は敏感になっているが、映像信号の振幅の最小および最大の部分の近傍におい

10

20

30

40

50

ては電圧の変化に比較的鈍感になっている。

【 0 0 7 0 】

このことから、映像信号の振幅の最小および最大の部分の近傍において残像は認識され難くなる。

【 0 0 7 1 】

なお、図 2 は、その横軸に映像信号の振幅をとり、縦軸に輝度をとったグラフで、液晶はそれに電圧を印加させない状態で白表示がなされるいわゆるノーマリホワイトモードのものを対象としたものであるが、中間調の色を除く白、黒の近傍では残像は見え難いという現象にあってはノーマリブラックの場合でも事情は全く同じである。

【 0 0 7 2 】

図 3 は、本発明の液晶表示装置の各ドレイン信号線 D L に供給される映像信号線のその振幅の大小に応じて変化する中心電圧を示した他の実施例の特性図で、図 1 に対応する図となっている。

【 0 0 7 3 】

図 1 の場合と比較して異なる部分は、映像信号の信号振幅の最小における該映像信号の正側の階調電圧と負側の階調電圧の平均値 (a) が、該映像信号の信号振幅の最大付近における該映像信号の正側の階調電圧と負側の階調電圧の平均値の増加の出発点 (c) よりも値が小さくなっていることにある。

【 0 0 7 4 】

また、映像信号の信号振幅の最大における該映像信号の正側の階調電圧と負側の階調電圧の平均値 (d) が、該映像信号の信号振幅の最小付近における該映像信号の正側の階調電圧と負側の階調電圧の平均値の増加の到達点 (b) よりも値が小さくなっていることにある。

【 0 0 7 5 】

このようにした場合、図 1 に示した映像信号の特性と比較し、白、黒切り換え後の直流電圧の重畳をより低減でき、応答速度の向上を図れるという効果を奏する。

【 0 0 7 6 】

なお、上述した図 1 および図 3 に示すグラフにおいて、その横軸を映像信号の信号振幅としたものであるが、これを表示階調と置き換えても同様であることはいうまでもない。

【 0 0 7 7 】

《映像信号、基準信号、およびゲート信号との関係》

図 4 は、画素に供給される映像信号、基準信号、および走査信号を示したタイミングチャートである。

【 0 0 7 8 】

図 4 において、その横軸に時間を取り、縦軸には電位をとっている。まず、ゲート信号 G V がたとえば 1 ライン目のゲート信号線 G L に供給される。この場合、ゲート信号 G V はゲート ON 電圧 G V (H) とゲート OFF 電圧 G V (L) とを有し、ゲート ON 電圧 G V (H) のパルスによって該 1 ライン目のゲート信号線 G L が選択されるようになる。これにより該 1 ライン目のゲート信号線 G L をゲート電極とする薄膜トランジスタ T F T がオン状態となり、このオン状態となった薄膜トランジスタ T F T を備える画素、すなわち、前記所定のゲート信号線 G L に隣接し該所定のゲート信号線 G L の長手方向に沿って配列される 1 ライン目の画素列のそれぞれの画素が対応するドレイン信号線 D L を介して映像信号 D V を受け入れることができる状態となる。

【 0 0 7 9 】

前記画素列のそれぞれの画素への映像信号 D V の供給は前記所定のゲート信号線 G L の選択のタイミングに合わせて出力される。この場合の映像信号 D V はたとえば正側の階調電圧 (正極電圧) D V (U) を有し、前記薄膜トランジスタ T F T を介して当該画素の画素電極 P X に供給されるようになる。ここで、正側の階調電圧 (正極電圧) D V (U) は各画素の対向電極 C T に供給される基準信号 V c o m に対して正極電圧となっていることを意味する。

10

20

30

40

50

【 0 0 8 0 】

そして、次の動作では、前記所定のゲート信号線 G L と異なる他の、たとえば該所定のゲート信号線 G L と隣接する 2 ライン目のゲート信号線 G L が選択され、この選択されたゲート信号線 G L に沿って配列される 2 ライン目の画素列の各画素に映像信号 D V が供給されるようになる。この映像信号 D V は負側の階調電圧（負極電圧）D V（L）を有する。この負側の階調電圧（負極電圧）D V（L）は各画素の対向電極 C T に供給される基準信号 V c o m に対して負極電圧となっている。

【 0 0 8 1 】

すなわち、映像信号 D L は、順次選択されるゲート信号線 G L に走査信号 G V を供給するタイミングに合わせて順次映像信号 D V が供給されるが、その供給毎に極性が反転されるようになっている。

10

【 0 0 8 2 】

このようにして 1 フレームにおける各ゲート信号線 G L が全て選択された後において、次のフレームにおいて同様にゲート信号線 G L が順次選択されるようになる。

【 0 0 8 3 】

この場合、前記 1 ライン目のゲート信号線 G L が選択された際に、該ゲート信号線 G L に沿って配列された 1 ライン目の画素列の各画素に供給される映像信号 D V は負側の階調電圧（負極電圧）D V（L）を有する。

【 0 0 8 4 】

《階調電圧》

20

映像信号 D V は、たとえば走査信号の順次供給のタイミングに合わせて、正側の階調電圧（正極電圧）D V（U）と負側の階調電圧（負極電圧）D V（L）とが交互に繰り返されて出力するようになっているが、図 4 に示した映像信号 D V は正側の階調電圧（正極電圧）D V（U）の電圧値および負側の階調電圧（負極電圧）D V（L）の電圧値はそれぞれ説明の簡単化のため一定として示したものである。

【 0 0 8 5 】

しかし、それらが階調電圧である限り、画素の表示色に対応した電圧値を有して該画素の画素電極 P X に印加されるようになっている。

【 0 0 8 6 】

図 5 は、前記映像信号駆動回路 H e に組み込まれる階調生成回路のうちその最終段に設けられる抵抗分圧回路を示している。

30

【 0 0 8 7 】

同図において、低電圧側基準電圧 V 0 が供給される端子 T M 1 と高電圧側基準電圧 V m a x が供給される端子 T M 2 との間にたとえば 7 個の抵抗 R 1、R 2、R 3、... ..、R 6、R 7 が前記端子 T M 1 側から順次直列接続されている。

【 0 0 8 8 】

そして、前記各端子 T M 1、T M 2 をも含み、前記各抵抗の接続点からそれぞれ分圧された値の電圧が供給されるようになっている。すなわち、前記端子 T M 1 から V 1 の電圧が、抵抗 R 1 と抵抗 R 2 の接続点から V 2 の電圧が、抵抗 R 2 と抵抗 R 3 の接続点から V 3 の電圧が、... ..、抵抗 R 6 と抵抗 R 7 の接続点から V 7 の電圧が、端子 T M 2 から V 8 の電圧が供給されるようになっている。

40

【 0 0 8 9 】

このうち、前記電圧 V 1 から V 4 までは負側の階調電圧（負極電圧）D V（L）として、電圧 V 5 から V 8 までは正側の階調電圧（正極電圧）D V（U）として取り出せるようになっている。

【 0 0 9 0 】

これらの各階調電圧は、液晶表示装置に入力される画像データから所定の画素に表示させようとする階調のデータに応じ、正側に反転させる場合は電圧 V 5 から V 8 までのうちのいずれか一つを、負側に反転させる場合電圧 V 4 から V 1 までのうちのいずれか一つを選択して、ドレイン信号線 D L に供給されるようになる。

50

【 0 0 9 1 】

なお、図 5 に示した抵抗分圧回路はたとえば 7 つの抵抗を用いたものであるが、この数に限定されることはなく、さらに、夫々の出力をさらに抵抗で分圧させることで、より細かい階調に分割させることができることから、このように構成してもよいことはもちろんである。

【 0 0 9 2 】

《映像信号の中心電圧と表示階調との関係》

図 6 は、映像信号 D V の中心電圧 C V と該映像信号 D V の表示階調との関係を示したグラフである。

【 0 0 9 3 】

10

図 6 において、その横軸には映像信号 D V の表示階調を図中左側に最小とし図中右側を最大として示し、縦軸には映像信号の電圧を示している。

【 0 0 9 4 】

映像信号 D V の中心電圧は、その変化特性は上述した図 1 に示したようになっており、まず表示階調が最小の場合に値 C V 1 をとり、該表示階調がある程度増加するにしたがい増大して値 C V 2 をとるようになる。そして、それ以降の表示階調の増加にともなって減少し、該表示階調がその最大の手前のところまできたら値 C V 3 をとり、該表示階調が最大になったら値 C V 4 をとるようになっている。

【 0 0 9 5 】

この中心電圧に対して、正側の階調電圧（正極電圧）D V（U）は、表示階調の増加に伴って順次増加するように設定され、画素表示階調の最小から最大にかけて順次 V 5、V 6、V 7、V 8 の値をとるようになる。また、前記中心電圧に対して、負側の階調電圧（負極電圧）D V（L）も、表示階調の増加に伴って順次増加するように設定され、画素表示階調の最小から最大にかけて順次 V 4、V 3、V 2、V 1 の値をとるようになる。

20

【 0 0 9 6 】

このことから、図 5 に示した抵抗分圧回路の各抵抗 R 1、R 2、R 3、……、R 6、R 8 をそれぞれある値に設定し、それから得られる各階調電圧 V 1、V 2、V 3、……、V 7、V 8 が図 6 に示した関係を有すれば、映像信号 D V の中心電圧の変化特性も図 6 に示したようになっていることが明確化する。

【 0 0 9 7 】

30

図 7（a）は、図 5 に示した抵抗分圧回路の各抵抗において、 $R 1 = 1 \Omega$ 、 $R 2 = 8 \Omega$ 、 $R 3 = 2 \Omega$ 、 $R 4 = 1 \Omega$ 、 $R 5 = 15 \Omega$ 、 $R 6 = 1 \Omega$ 、 $R 7 = 15 \Omega$ と設定した場合を示している。図 7（b）は、図 5 に示した抵抗分圧回路の高電圧側基準電圧 V max を 5.00 V、低電圧側基準電圧 V 0 を 0.20 V とした場合に、前記抵抗値による抵抗によって分圧される各電圧は、 $V 8 = 5.00 V$ 、 $V 7 = 3.33 V$ 、 $V 6 = 3.21 V$ 、 $V 5 = 1.54 V$ 、 $V 4 = 1.42 V$ 、 $V 3 = 1.20 V$ 、 $V 2 = 0.31 V$ 、 $V 1 = 0.20 V$ となる。

【 0 0 9 8 】

図 7（c）は、図 7（b）で得られる各電圧から中心電圧を算出したもので、その C V 1 = 1.48 V、C V 2 = 2.21 V、C V 3 = 1.81 V、C V 4 = 2.60 V となる。ここで、C V 1 は前記 V 5 と V 4 の平均値、C V 2 は前記 V 6 と V 3 の平均値、C V 3 は前記 V 7 と V 2 の平均値、C V 4 は前記 V 8 と V 1 の平均値である。

40

【 0 0 9 9 】

実施例 2 .

図 10 は本発明による液晶表示装置の画素の他の実施例を示す平面図で、図 9（a）と対応した図となっている。

【 0 1 0 0 】

図 9（a）の場合と比較して異なる構成は画素電極 P X にあり、この画素電極 P X は薄膜トランジスタ T F T と接続される側と反対側の端部において、該薄膜トランジスタ T F T を駆動するゲート信号線 G L とで該画素電極 P X を間にして配

50

置される他のゲート信号線 G L と重畳されるまで延在されて構成され、この重畳部に容量素子 C a d d を構成していることにある。

【 0 1 0 1 】

これにより、この画素には容量素子 C s t g と容量素子 C a d d とを有するようになるが、容量素子 C s t g を形成することなく容量素子 C a d d のみを備える構成としてもよいことはいうまでもない。

【 0 1 0 2 】

実施例 3 .

図 1 1 は、本発明による液晶表示装置の画素の他の実施例を示す平面図である。上述した画素の実施例は、画素電極 P X と対向電極 C T とが透明基板 S U B 1 側に形成され、これら各電極との間に該透明基板 S U B 1 の表面とほぼ平行な成分を有する電界によって液晶の光透過率を制御させたものである。

10

【 0 1 0 3 】

しかし、図 1 1 に示す画素は、その対向電極 C T (図示せず) が透明基板 S U B 1 と液晶を介して対向配置される透明基板 S U B 2 の液晶側の面に各画素に共通に形成され、画素電極 P X との間に該透明基板 S U B 1 の表面と垂直な成分を有する電界によって液晶の光透過率を制御させる構成となっているものである。

【 0 1 0 4 】

画素電極 P X は画素領域のほぼ全面に及んで形成され、この画素電極 P X と前記対向電極 C T とをいずれも I T O 等の透明導電膜とすることにより、液晶の光透過率を目視することができる。

20

【 0 1 0 5 】

なお、画素電極 P X はその周辺の一部が、該画素電極 P X と接続された薄膜トランジスタ T F T を駆動するゲート信号線 G L とで該画素電極 P X を間にして配置される他のゲート信号線 G L と重畳されて形成され、この重畳部において容量素子 C a d d を構成するようになっている。

【 0 1 0 6 】

上述した各実施例はそれぞれ単独に、あるいは組み合わせて用いても良い。それぞれの実施例での効果を単独であるいは相乗して奏することができるからである。

【 0 1 0 7 】

30

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、応答速度を向上させることができる。

【図面の簡単な説明】

【図 1】本発明による液晶表示装置の映像信号の信号振幅とその中心電圧（正側の階調電圧と負側の階調電圧の平均値）との関係の一実施例を示したグラフである。

【図 2】本発明による液晶表示装置の映像信号の信号振幅と表示輝度との関係を示したグラフである。

【図 3】本発明による液晶表示装置の映像信号の信号振幅とその中心電圧（正側の階調電圧と負側の階調電圧の平均値）との関係の他の実施例を示したグラフである。

40

【図 4】本発明による液晶表示装置の画素に供給される映像信号（正側の階調電圧と負側の階調電圧を有す）、走査信号、基準信号を示すタイミングチャートである。

【図 5】本発明による液晶表示装置に具備される階調生成回路の後段に備えられる抵抗分圧回路の一実施例を示した回路図である。

【図 6】本発明による液晶表示装置の画素に供給される映像信号（正側の階調電圧と負側の階調電圧を有す）の一実施例をその階調表示との関係で示したグラフである。

【図 7】本発明による液晶表示装置に具備される階調生成回路の後段の抵抗分圧回路の各抵抗値、該抵抗分圧回路から得られる階調電圧、映像信号の中心電圧の一実施例を示した表である。

【図 8】本発明による液晶表示装置の一実施例を示す等価回路図である。

50

【図 9】本発明による液晶表示装置の画素の一実施例を示す構成図である。

【図 10】本発明による液晶表示装置の画素の一実施例を示す構成図である。

【図 11】本発明による液晶表示装置の画素の一実施例を示す構成図である。

【図 12】従来の液晶表示装置の映像信号の信号振幅とその中心電圧との関係の例を示したグラフである。

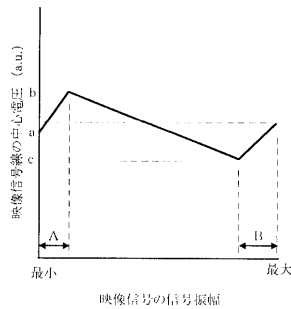
【符号の説明】

SUB ... 透明基板、GL ... ゲート信号線、DL ... ドレイン信号線、CL ... 対向電圧信号線、TFT ... 薄膜トランジスタ、PX ... 画素電極、CT ... 対向電極、Cstg, Cadd ... 容量素子、GV(H) ... ゲートON電圧、GV(L) ... ゲートOFF電圧、DV ... 映像信号電圧、Vcom ... 基準電圧。

10

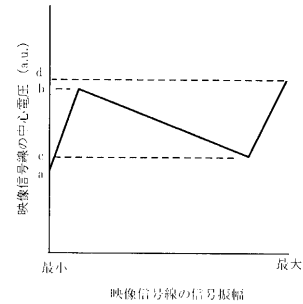
【図 1】

図1



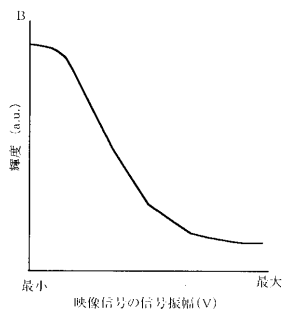
【図 3】

図3



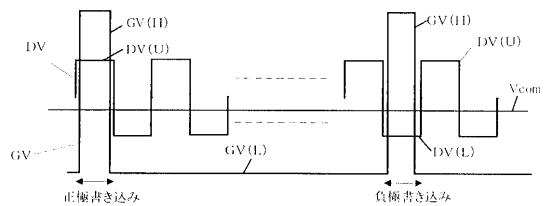
【図 2】

図2

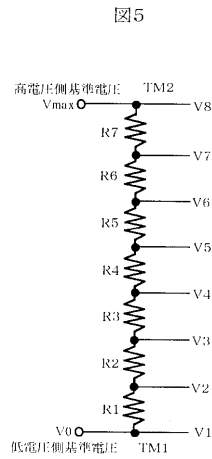


【図 4】

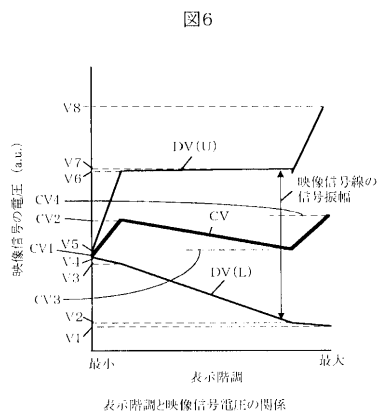
図4



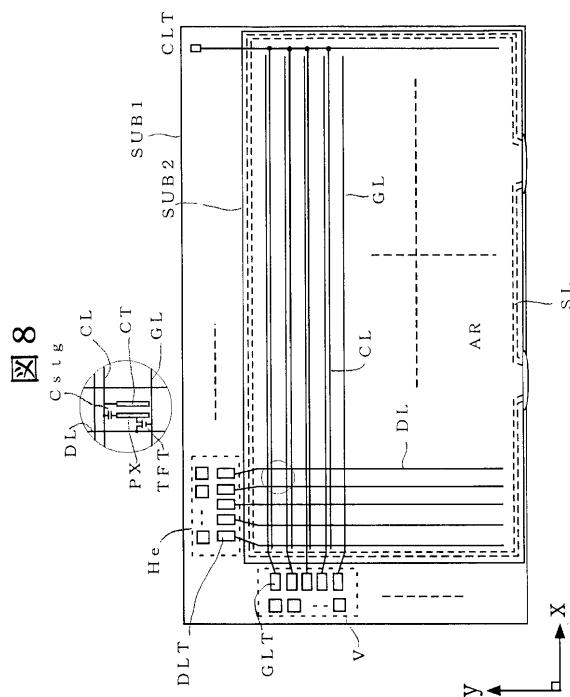
【図5】



【図6】



【図8】



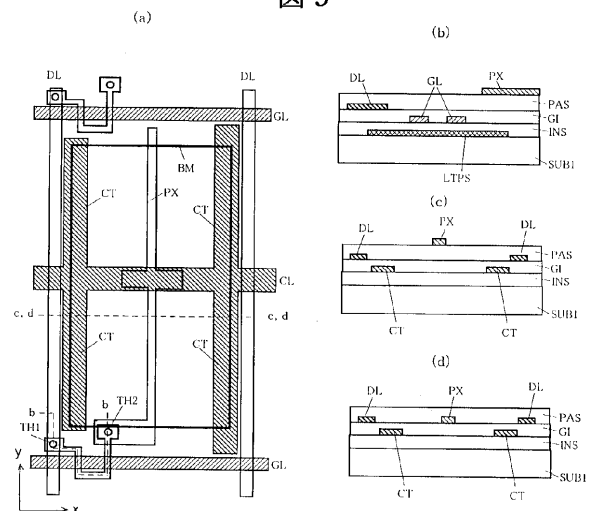
【図7】

図7

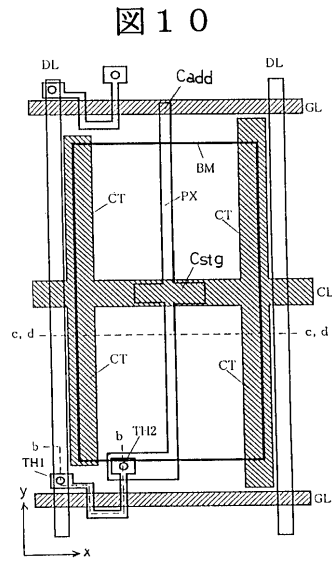
(a)		(b)		(c)	
抵抗設定値 (Ω)		電圧値 (V)		CVの電圧値 (V)	
R7	15	Vmax (設定値)	5.00	CV1	1.48
R6	1	V0 (設定値)	0.20	CV2	2.24
R5	15	V8	5.00	CV3	1.81
R4	1	V7	3.33	CV4	2.60
R3	2	V6	3.21		
R2	8	V5	1.54		
R1	1	V4	1.42		
		V3	1.20		
		V2	0.31		
		V1	0.20		

【図9】

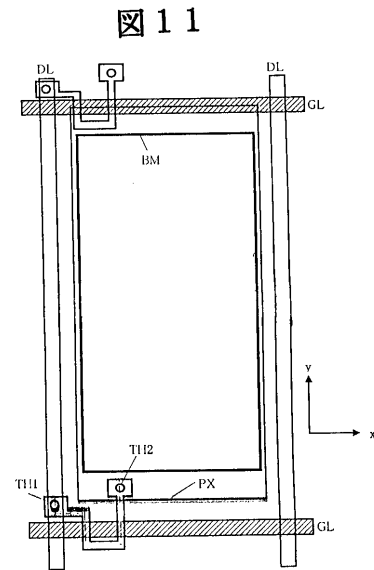
図9



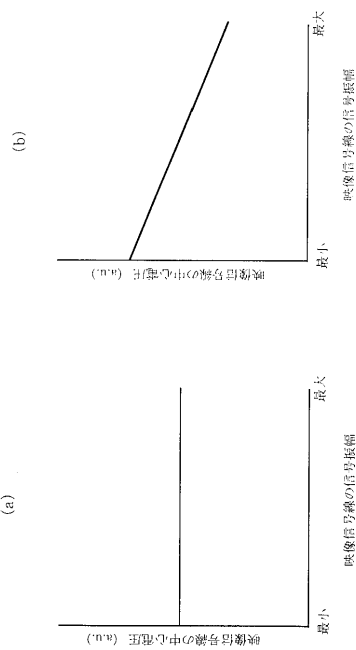
【図 10】



【図 11】



【図 12】



フロントページの続き

- (56)参考文献 特開平 3 - 1 9 8 0 8 9 (J P , A)
特開平 3 - 2 8 9 8 8 1 (J P , A)
特開平 4 - 1 5 5 3 8 0 (J P , A)
特開平 5 - 2 0 3 9 1 8 (J P , A)
特開平 7 - 9 2 9 3 7 (J P , A)
特開平 1 1 - 2 8 1 9 5 9 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)

G09G 3/20-3/38

专利名称(译)	液晶表示装置		
公开(公告)号	JP4326242B2	公开(公告)日	2009-09-02
申请号	JP2003067978	申请日	2003-03-13
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	中山貴徳 内田剛志		
发明人	中山 貴徳 内田 剛志		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3696 G09G3/3648 G09G3/3655 G09G2310/06		
FI分类号	G09G3/36 G09G3/20.621.F G09G3/20.621.B G02F1/133.550 G02F1/133.570 G09G3/20.612.U G09G3/20.623.E G09G3/20.624.C G09G3/20.641.C		
F-TERM分类号	2H093/NA16 2H093/NA34 2H093/NA53 2H093/NC11 2H093/NC13 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC49 2H093/NC65 2H093/ND32 2H093/ND35 2H093/ND47 2H093/ND58 2H193/ZA04 2H193/ZC20 2H193/ZD23 2H193/ZF59 2H193/ZH40 5C006/AA16 5C006/AC26 5C006/AF45 5C006/AF51 5C006/AF83 5C006/BB16 5C006/BC12 5C006/BC22 5C006/BC23 5C006/BF43 5C006/FA14 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06		
审查员(译)	小川博		
其他公开文献	JP2004279535A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够提高响应速度的液晶显示装置。

ŽSOLUTION：该设备配有：像素电极，为各个像素提供视频信号;和提供计数器信号的反电极是对视频信号的参考。该装置还具有用于形成各个灰度电压并驱动各个像素的装置，使得当视频信号的信号幅度相对于要施加到反电极的参考信号在几乎最小侧增加时，使正侧灰度级电压和负侧灰度级电压的平均值增大，并且随着视频信号的信号幅度进一步增加，除了作为视频的幅度之外，使平均值减小信号在几乎最大侧增加，平均值增加。Ž

